

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4057961号
(P4057961)

(45) 発行日 平成20年3月5日(2008.3.5)

(24) 登録日 平成19年12月21日(2007.12.21)

(51) Int. Cl.	F I
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO9G 3/20 (2006.01)	GO9G 3/20 611A
GO9G 3/36 (2006.01)	GO9G 3/20 621B
	GO9G 3/20 624B

請求項の数 4 (全 12 頁) 最終頁に続く

(21) 出願番号	特願2003-187636 (P2003-187636)	(73) 特許権者	599127667
(22) 出願日	平成15年6月30日(2003.6.30)		エルジー フィリップス エルシーディー
(65) 公開番号	特開2004-163888 (P2004-163888A)		カンパニー リミテッド
(43) 公開日	平成16年6月10日(2004.6.10)		大韓民国 ソウル, ヨンドンポーク,
審査請求日	平成16年6月4日(2004.6.4)		ヨイドードン 20
(31) 優先権主張番号	2002-069690	(74) 代理人	100084010
(32) 優先日	平成14年11月11日(2002.11.11)		弁理士 古川 秀利
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100094695
前置審査			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順
		(72) 発明者	サン・ム・ソン
			大韓民国、テグ、ナムク、テミョン 7
			-ドン 2151-19

最終頁に続く

(54) 【発明の名称】 液晶表示パネル及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

ゲートラインとデータラインの交差部に形成された薄膜トランジスタと、その薄膜トランジスタに接続された画素電極を含む液晶セルと、前記データラインとその左側に隣接した画素電極の間に形成された第1寄生キャパシタと、前記データラインとその右側に隣接した画素電極の間に形成された第2寄生キャパシタを具備すると共に、前記データラインとその左右側に隣接した画素電極の中からいずれかの画素電極に前記データラインと隣接するように形成された溝を具備し、

前記液晶セルは、左側に隣接したデータラインと前記薄膜トランジスタを通して接続された液晶セルで構成される第1水平ラインと、右側に隣接したデータラインと前記薄膜トランジスタを通して接続された液晶セルで構成される第2水平ラインを具備し、

前記溝は、前記第1水平ラインでは前記データラインの左側の画素電極に形成され、前記第2水平ラインでは前記データラインの右側の画素電極に形成され、

前記第1水平ラインにおいて前記データラインとその右側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの左側の画素電極はデータラインと反対の極性の画素信号を充電し、

前記第2水平ラインにおいて前記データラインの左側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの右側の画素電極は前記データラインと反対の極性の画素信号を充電する

することを特徴とする液晶表示パネル。

【請求項 2】

前記溝は、その溝が形成された画素電極の前記データラインと向い合う辺の長さがそのデータラインと向い合う他の画素電極の辺の長さと同大略同一するように形成されたことを特徴とする請求項 1 記載の液晶表示パネル。

【請求項 3】

前記溝は、前記第 1 寄生キャパシタと第 2 寄生キャパシタとの間の容量偏差が最小になるように形成されたことを特徴とする請求項 1 記載の液晶表示パネル。

【請求項 4】

前記第 1 水平ラインと第 2 水平ラインは、少なくとも 1 水平ライン単位に交番して配置されたことを特徴とする請求項 1 記載の液晶表示パネル。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に関わり、特に、消費電力を節減すると共に画質を向上させることのできる液晶表示パネル及びその製造方法に関するものである。

【0002】

【従来の技術】

液晶表示装置は、電界を利用して誘電異方性を有する液晶の光透過率を調節することで画像を表示するようになる。このために、液晶表示装置は、液晶セルがマトリクス形態に配列された液晶表示パネルと、液晶表示パネルを駆動するための駆動回路とを具備する。

20

【0003】

液晶表示パネルは、液晶セルが画素信号により光透過率を調節することで画像を表示するようになる。駆動回路は、液晶表示パネルのゲートラインを駆動するためのゲート・ドライバーと、データラインを駆動するためのデータ・ドライバーと、ゲート・ドライバー及びデータ・ドライバーにタイミング制御信号と画素データを供給するタイミング制御部と、電源電圧を供給する電源部とを具備する。

【0004】

具体的に、液晶表示装置は、図 1 に示すように、液晶セル(C1c)がマトリクス形態で配列された液晶表示パネル(2)と、液晶表示パネル(2)のゲートライン(GL1乃至GLn)を駆動するためのゲート・ドライバー(4)と、液晶表示パネル(2)のデータライン(DL1乃至DLm)を駆動するためのデータ・ドライバー(6)とを具備する。

30

【0005】

図 1 において、液晶表示パネル(2)は、n 個のゲートライン(GL1乃至GLn)と m 個のデータライン(DL1乃至DLm)の交差により定義される領域ごとに形成されてマトリクス形態に配列された薄膜トランジスタ(TFT)と液晶セル(C1c)とを具備する。薄膜トランジスタ(TFT)は、ゲートライン(DL1乃至GLn)からのスキャン信号にตอบสนองしてデータライン(DL1乃至DLm)からの画素信号を液晶セル(C1c)に供給する。

【0006】

液晶セル(C1c)は、液晶を間に置いて対面する共通電極と薄膜トランジスタに接続された画素電極を含めて等価的には液晶容量キャパシタ(C1c)で表示される。ゲート・ドライバー(4)は、タイミング制御部(8)からのゲート制御信号にตอบสนองしてゲートライン(GL1乃至GLn)に順次供給されるスキャン信号を発生する。

40

【0007】

データ・ドライバー(6)は、タイミング制御部(8)からのデータ制御信号にตอบสนองしてタイミング制御部(8)からの画素データをアナログ画素信号に変換する。この場合、データ・ドライバー(6)は、ガンマ電圧発生部(図示しない)から供給されるガンマ電圧を利用して画素データを画素信号に変換する。そして、データ・ドライバー(6)は、変換された画素信号をゲートライン(GL)にスキャン信号が供給される度にデータライン(DL1乃至DLm)に供給する。

50

【 0 0 0 8 】

タイミング制御部(8)は、入力される垂直同期信号及び水平同期信号等を利用してゲート制御信号とデータ制御信号を発生してゲート・ドライバー(4)及びデータ・ドライバー(8)のタイミングを制御する。また、タイミング制御部(8)は、入力される画素データを整列してデータ・ドライバー(6)に供給する。

【 0 0 0 9 】

このような液晶表示装置は、液晶の劣化を防止すると共に表示品位を向上させるために、液晶表示パネルをインバージョン駆動方法で駆動する。インバージョン駆動方法としては、フレーム・インバージョン方式(Frame Inversion System)、ライン(コラム)・インバージョン方式(Line(Column) Inversion System)、そしてドット・インバージョン方式(Dot Inversion System)が利用される。

10

【 0 0 1 0 】

フレーム・インバージョン駆動方法は、図2A及び図2Bに図示するように、液晶セルの極性が1フレームの間では同一で、フレームごとに反転されるようにする。このようなフレーム・インバージョン駆動方法は、フレーム単位にフリッカが発生される問題点がある。

【 0 0 1 1 】

ライン・インバージョン駆動方法は、液晶セルの極性が、図3A及び図3Bに図示するように、1水平ラインの間では同一で、水平ラインごとに、そしてフレームごとに反転されるようにする。このようなライン・インバージョン駆動方法は、水平方向の液晶セル間のクロストークが存在することにより、水平縞模様パターンにフリッカが発生される問題点がある。

20

【 0 0 1 2 】

コラム・インバージョン駆動方法は、液晶セルの極性が、図4A及び図4Bに図示するように、1コラムラインの間では同一で、コラムラインごとに、そしてフレームごとに反転されるようにする。このようなコラム・インバージョン駆動方法は、垂直方向の液晶セル間のクロストークが存在することにより、垂直縞模様パターンにフリッカが発生される問題点がある。

【 0 0 1 3 】

ドット・インバージョン駆動方法は、図5A及び図5Bに図示するように、液晶セルの極性が水平及び垂直方向に隣接するすべての液晶セルと相反されて、フレームごとに反転されるようにする。このようなドット・インバージョン駆動方法は、垂直及び水平方向に隣接した液晶セルの間に発生されるフリッカが相互相殺されることで、他のインバージョン方法に比べてすぐれた画質の画像を提供する。

30

【 0 0 1 4 】

【 発明が解決しようとする課題 】

しかし、ドット・インバージョン駆動方法は、データ・ドライバーからデータラインに供給される画素電圧信号の極性が水平及び垂直方向に反転されるので他のインバージョン方法に比べて画素信号の変動量、すなわち画素信号の周波数が大きいため消費電力が大きいとする短所がある。

40

【 0 0 1 5 】

従って、本発明の目的は、消費電力を節減すると共に画質を向上させることができる液晶表示パネル及びその製造方法を提供することにある。

【 0 0 1 6 】

【 課題を解決するための手段 】

前記目的を達成するために、本発明に係る液晶表示パネルは、ゲートラインとデータラインの交差部に形成された薄膜トランジスタと、その薄膜トランジスタに接続された画素電極を含む液晶セルと、データラインとその左側に隣接した画素電極の間に形成された第1寄生キャパシタと、データラインとその右側に隣接した画素電極の間に形成された第2寄生キャパシタを具備して、データラインとその左右側に隣接した画素電極の中からいず

50

れかの画素電極に前記データラインと隣接するように形成された溝を具備し、前記液晶セルは、左側に隣接したデータラインと前記薄膜トランジスタを通して接続された液晶セルで構成される第1水平ラインと、右側に隣接したデータラインと前記薄膜トランジスタを通して接続された液晶セルで構成される第2水平ラインを具備し、前記溝は、前記第1水平ラインでは前記データラインの左側の画素電極に形成され、前記第2水平ラインでは前記データラインの右側の画素電極に形成され、前記第1水平ラインにおいて前記データラインとその右側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの左側の画素電極はデータラインと反対の極性の画素信号を充電し、前記第2水平ラインにおいて前記データラインの左側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの右側の画素電極は前記データラインと反対の極性の画素信号を充電することを特徴とする。

10

【0021】

消費電力減少のために液晶セルがデータラインに沿ってジグザグ型に配列された本発明に係る液晶表示パネルは、画素電極に溝を形成してデータラインと左右側画素電極との間に形成される第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を最小化できるようにする。これにより、本発明に係る液晶表示パネルは、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差による垂直クロストーク現象とともに非対称光漏れを最小化して画質を向上させることができるようになる。

【0022】

【発明の実施の形態】

20

本発明の好ましい実施の形態を説明するのに先立って本発明の直接的な技術背景になる液晶表示装置を見る事にする。

【0023】

液晶表示装置は、液晶セルを交流駆動して液晶劣化を防止しながらも画質を向上させるためにドット・インバージョン駆動方法を主に採用する。しかし、ドット・インバージョン駆動方法は、液晶セル単位で画像信号の極性を反転させなければならないので画素信号の変動量が大きくなるようになって消費電力が大きいという問題点を抱いている。

【0024】

このようなドット・インバージョン駆動方法の大きい消費電力問題を解決するために、データラインをコラム・インバージョン方式に駆動しながら液晶セルをドット・インバージョン方式で駆動できる液晶表示装置とその駆動方法を説明する。

30

【0025】

図6は、本発明に係る液晶表示装置(以下、「Z-インバージョン液晶表示装置」と言う)を図示したものである。図6に図示された液晶表示装置は、液晶セルマトリックスを持つ液晶表示パネル(12)と、液晶表示パネル(12)のゲートライン(GL1乃至GLn)を駆動するためのゲート・ドライバー(14)と、液晶表示パネル(12)のデータライン(DL1乃至DLm+1)を駆動するためのデータ・ドライバー(16)と、ゲート・ドライバー(14)及びデータ・ドライバー(16)を制御するためのタイミング制御部(18)とを具備する。

【0026】

液晶表示パネル(12)は、ゲートライン(GL1乃至GLn)とデータライン(DL1乃至DLm+1)の交差により定義される領域ごとに形成された薄膜トランジスタ(TFT)と、画素電極(PXL)を含む液晶セルとを具備する。薄膜トランジスタ(TFT)は、ゲートライン(GL)からのスキャン信号にตอบสนองしてデータライン(DL1乃至DLm+1)からの画素信号を画素電極(PXL)に供給する。画素電極(PXL)は、画素信号にตอบสนองして共通電極(図示しない)との間に位置する液晶を駆動することで光の透過率を調節するようになる。このような液晶セルは、薄膜トランジスタ(TFT)を通して垂直方向に沿って隣接したデータライン(DL)と交替的に接続される。

40

【0027】

例えば、奇数番目のゲートライン(GL1、GL3、GL5、...)に接続された奇数番目の水平ラインの液晶セルは、左側に隣接したデータライン(DLi)(ここで、iは、陽の正数)に接

50

続されて画素信号を供給される。反面に、偶数番目のゲートライン(GL 2、GL 4、GL 6、...)に接続された偶数番目の水平ラインの液晶セルは、右側に隣接するデータライン(DLi+1)に接続されて画素信号を供給される。

【0028】

タイミング制御部(18)は、ゲート・ドライバー(14)及びデータ・ドライバー(16)を制御するタイミング制御信号を発生して、データ・ドライバー(16)に画素データ信号を供給する。タイミング制御部(18)で発生するゲートキタiming制御信号としては、ゲートキスタートパルス(GSP)、ゲートキシフトキクロック信号(GSC)、ゲート出力イネーブル信号(GOE)が含まれる。タイミング制御部(18)で発生するデータキタiming制御信号としては、ソースキスタートパルス(SSP)、ソースキシフトキクロック信号(SSC)、ソ

10

【0029】

ゲート・ドライバー(14)は、前記ゲートキタiming制御信号を利用してゲートライン(GL 1乃至GLn)にスキャン信号を順次的に供給する。これにより、ゲート・ドライバー(14)は、そのスキャン信号に応答して薄膜トランジスタ(TFT)が水平ライン単位で駆動されるようにする。

【0030】

データ・ドライバー(16)は、入力された画素データをアナログ画素信号に変換してゲートライン(GL)にスキャン信号が供給される1水平期間ごとに1水平ライン分の画素信号をデータライン(DL 1乃至DLm+1)に供給する。この場合、データ・ドライバー(16)は、ガンマ電圧発生部(図示しない)から供給されるガンマ電圧を利用して画素データを画素信号に変換するようになる。

20

【0031】

このようなデータ・ドライバー(16)は、コラム・インバージョン方式に画素信号を供給して、データライン(DL 1乃至DLm+1)のそれぞれに供給される画素信号が隣接したデータライン(DL)とは、相反した極性を持って、その極性がフレーム単位で反転させるようにする。すなわち、データ・ドライバー(16)は、奇数データライン(DL 1、DL 3、...)と偶数データライン(DL 2、DL 4、...)に相互相反された極性の画素信号を供給して、そのデータライン(DL 1乃至DLm+1)に供給される画素信号の極性をフレーム単位で反転させるようになる。

30

【0032】

この場合、画素電極(PXL)がコラム・インバージョン方式に画素信号が供給されるデータライン(DL 1乃至DLm+1)を基準にジグザグ型に配列されるのでその画素電極(PXL)を含む液晶セルは、ドット・インバージョン方式に駆動される。

【0033】

特に、データ・ドライバー(16)は、データライン(DL 1乃至DLm+1)につれてジグザグ型に配列された画素電極(PXL)に正確な画素信号を供給するために水平期間ごとに交番的に画素信号の出力チャンネルを変更するようになる。

【0034】

具体的に、データライン(DL 1乃至DLm+1)の右側で接続された液晶セル(PXL)に画素信号を供給する場合に、データ・ドライバー(16)は、第1乃至第mデータライン(DL 1乃至DLm)にm個の有効画素信号を、第m+1データライン(DLm+1)にブランク信号を供給するようになる。

40

【0035】

これとは、異なり、データライン(DL 1乃至DLm+1)の左側で接続された液晶セル(PXL)に画素信号を供給する場合に、データ・ドライバー(16)は、m個の有効画素信号を1チャンネルずつ右側にシフトさせ第2乃至第m+1データライン(DL 2乃至DLm+1)に供給して、第1データライン(DL 1)には、ブランク信号を供給するようになる。ここで、ブランク信号は、定義されない(Don't care)信号を意味する。

【0036】

50

これにより、Z-インバージョン液晶表示装置は、ドット・インバージョン方式に駆動される液晶セル(PXL)で画質が向上されて、データ・ドライバ(16)は、コラム・インバージョン方式に画素信号を供給するので、ドット・インバージョン方式に画素信号を供給する場合より消費電力を著しく節減することができるようになる。

【0037】

しかし、図6に図示されたZ-インバージョン液晶表示装置では、データライン(DL)と左右側画素電極(PXL)の間に形成される寄生キャパシタ(Cdp)の間に容量偏差が発生するようになる。これは、データライン(DL)と左右側画素電極(PXL)との間に寄生キャパシタ(Cdp)が形成される面積が相違するためである。

【0038】

例えば、データラインと左右側画素電極の間に形成される寄生キャパシタ(Cdp)は、図7に図示するように、1データライン(DLk)と左側画素電極(P1または、P3)の間に形成される第1寄生キャパシタ(Cdp1)と、そのデータライン(DLk)と右側画素電極(P2または、P4)の間に形成される第2寄生キャパシタ(Cdp2)で構成される。ここで、第1及び第2寄生キャパシタ(Cdp1、Cdp2)は、その形成面積が相違するので相違する寄生容量を持っている。

【0039】

具体的に、図7に図示するように、画素電極(P1、P2)がi番目のゲートライン(GLi)によって駆動される薄膜トランジスタ(TFT)を通して左側に隣接したデータライン(DLk-1、DLk)と接続された液晶セルからなる第1水平ライン(HL1)では、第1寄生キャパシタ(Cdp1)が第2寄生キャパシタ(Cdp2)より大きい寄生容量を持っている。これは、第1水平ライン(HL1)からデータライン(DLk)と向い合う左側画素電極(P1)の辺の長さ(α)が、そのデータライン(DLk)と向い合う右側画素電極(P2)の辺の長さ(β)より長いからである。

【0040】

すなわち、データライン(DLk)と第1寄生キャパシタ(Cdp1)を形成する左側画素電極(P1)の面積がそのデータライン(DLk)と第2寄生キャパシタ(Cdp2)を形成する右側画素電極(P2)の面積より大きいからである。これにより、電極面積と比例関係を持つ第1寄生キャパシタ(Cdp1)と第2寄生キャパシタ(Cdp2)の間に容量偏差が発生するようになる。

【0041】

さらに、画素電極(P3、P4)が薄膜トランジスタ(TFT)を通して右側に隣接したデータライン(DLk、DLk+1)と接続された液晶セルからなる第2水平ライン(HL2)では、第2寄生キャパシタ(Cdp2)が第1寄生キャパシタ(Cdp1)より大きい寄生容量を持っている。これは、第2水平ライン(HL2)においてデータライン(DLk)と向い合う右側画素電極(P4)の辺の長さ(γ)が、そのデータライン(DLk)と向い合う左側画素電極(P3)の辺の長さ(δ)より長いからである。

【0042】

すなわち、データライン(DLk)と第2寄生キャパシタ(Cdp2)を形成する右側画素電極(P4)の面積がそのデータライン(DLk)と第1寄生キャパシタ(Cdp1)を形成する左側画素電極(P1)の面積より大きいからである。これにより、電極面積と比例関係を持つ第2寄生キャパシタ(Cdp2)と第1寄生キャパシタ(Cdp1)の間に容量偏差が発生するようになる。

【0043】

このような第1及び第2キャパシタ(Cdp1、Cdp2)の間の容量偏差によりデータライン(DL)の上の画素信号が歪曲されて、歪曲された画素信号が画素電極(P)に誘起されて充電される。この結果、Z-インバージョン液晶表示装置の特定領域にクロストークキテパターンを表示する場合、前記寄生容量偏差による垂直クロストークが発生して画質が低下される問題が発生するようになる。

【0044】

また、データライン(DL)と画素電極(P)は、それら自分により発生される寄生キャパシタ(Cdp)の容量を減らすために所定の離隔距離を置いて配置される。このため、データライン(DL)と画素電極(P)との間でバックライトから駆動されない液晶を経由した光漏れが

10

20

30

40

50

発生するようになる。特に、第1及び第2寄生キャパシタ(Cdp1、Cdp2)の発生面積が相違するにより、それらを通する光漏れの量も相違するようになる。

【0045】

例えば、第1水平ライン(HL1)では、相対的に容量が大きい第1寄生キャパシタ(Cdp1)を通する光漏れの量が相対的に大きくて、第2水平ライン(HL2)では、相対的に容量が大きい第2寄生キャパシタ(Cdp2)を通する光漏れの量が相対的に大きく示されるようになる。このように、水平ライン単位で第1及び第2寄生キャパシタ(Cdp1、Cdp2)による非対称光漏れが発生するにより画質が低下される問題が発生するようになる。

【0046】

このようにZ-インバージョン液晶表示装置で発生する寄生容量偏差による垂直クロストーク及び非対称光漏れを防止するために、本発明では、データライン(DLk)を基準にした第1及び第2寄生キャパシタ(Cdp1、Cdp2)の寄生容量が同一になるように液晶表示パネルを設計するようになる。特に、本発明では、画素電極(P)の構造を変更して第1及び第2寄生キャパシタ(Cdp1、Cdp2)が同一な寄生容量を持つようにする。

【0047】

図8は、本発明の実施の形態によるZ-インバージョン液晶表示パネルの一部分を示す図である。図8に図示された液晶表示パネルは、ゲートライン(GL)とデータライン(DL)の交差により定義される領域ごとに形成された液晶セル(32)を具備する。

【0048】

液晶セル(32)のそれぞれは、薄膜トランジスタ(TFT)と画素電極(P)を含む。薄膜トランジスタ(TFT)は、ゲートライン(GL)からのスキャン信号にตอบสนองしてデータライン(DL)からの画素信号を画素電極(P)に供給する。画素電極(P)は、供給された画素信号にตอบสนองして共通電極(図示しない)との間に位置する液晶を駆動するようになる。これにより、液晶セル(32)は、液晶の駆動によって光透過率を調節して画像を示すようになる。

【0049】

特に、ドット・インバージョン駆動のために液晶セル(32)は、垂直方向に沿って隣接したデータライン(DLk-1、DLk、DLk+1)と交差的に接続される。すなわち、液晶表示パネルは、左側に隣接したデータライン(DLk-1、DLk)に接続された液晶セル(32)で構成される第1水平ライン(HL1)と、右側に隣接したデータライン(DLk、DLk+1)に接続された液晶セル(32)で構成される第2水平ライン(HL2)を具備する。

【0050】

このような第1水平ライン(HL1)と第2水平ライン(HL2)は、ドット・インバージョン駆動の場合、図8に図示されたように、1水平ライン単位で交番して配列される。これと異なり、2ドットまたは、3ドット以上のインバージョン駆動の場合、第1水平ラインと第2水平ラインは、2または、3以上の水平ライン単位で交番して配置される。

【0051】

このようなデータライン(DL)と画素電極(P)の間には、寄生キャパシタ(Cdp)が存在するようになる。寄生キャパシタ(Cdp)は、保護膜(図示しない)を挟むデータライン(DL)と左側の画素電極(P)によって形成された第1寄生キャパシタ(Cdp1)と、保護膜(図示しない)を挟むそのデータライン(DL)と右側の画素電極(P)によって形成された第2寄生キャパシタ(Cdp2)を具備する。

【0052】

ここで、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を防止するために、第1及び第2寄生キャパシタ(Cdp1、Cdp2)は、同一な容量を持つように形成される。このために、相対的に容量が大きい寄生キャパシタを形成する画素電極(P)がデータライン(DL)に隣接した一側部に溝(34)を具備するにより、その寄生キャパシタの容量が減ってなるようにする。

【0053】

例えば、図8に図示するように、第1水平ライン(HL1)において、データライン(DLk)と相対的に容量が大きい第1寄生キャパシタ(Cdp1)を形成する左側画素電極(P1)がその

10

20

30

40

50

データライン(DLk)に隣接した一側部に溝(34)を具備するようにする。これにより、データライン(DLk)と左側画素電極(P1)との間の第1寄生キャパシタ(Cdp1)の容量が減るようになり、そのデータライン(DLk)と右側画素電極(P2)との間の第2寄生キャパシタ(Cdp2)との容量偏差が減るようになる。

【0054】

この結果、第1水平ライン(HL1)では、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差が最小化できるようになる。ここで、データライン(DLk)の左側画素電極(P1)に形成される溝(34)の位置は、図8に図示するように、そのデータライン(DLk)に隣接した一側部の上部または、下部等、その一側部のどの地点であっても関係ない。

【0055】

一方、図8に図示するように、第2水平ライン(HL2)において、データライン(DLk)と相対的に容量が大きい第2寄生キャパシタ(Cdp2)を形成する右側画素電極(P4)がそのデータライン(DLk)に隣接した一側部に溝(34)を具備するようにする。

【0056】

これにより、データライン(DLk)と右側画素電極(P4)との間の第2寄生キャパシタ(Cdp2)の容量が減るようになり、そのデータライン(DLk)と左側画素電極(P3)との間の第1寄生キャパシタ(Cdp1)との容量偏差が減るようになる。この結果、第2水平ライン(HL2)でも第1及び第2寄生キャパシタ(Cd1、Cdp2)の間の容量偏差を最小化できるようになる。

【0057】

ここで、データライン(DLk)の左側画素電極(P1)に形成される溝(34)の位置は、図8に図示するように、そのデータライン(DLk)に隣接した一側部の上部または、下部等、その一側部のどの地点であっても関係ない。

【0058】

このように、本発明に係るZ-インバージョン液晶表示パネルは、データライン(DL)と相対的に大きい容量の寄生キャパシタを形成する画素電極の面積を減少させるようになる。これにより、データライン(DL)と左右側画素電極(P)との間に形成される第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を最小化することができるようになる。これにより、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差による垂直クロストーク現象とともに非対称光漏れを防止して画質を向上させることができる。

【0059】

【発明の効果】

上述したように、消費電力減少のために液晶セルがデータラインに沿ってジグザグ型に配列された本発明に係る液晶表示パネルは、画素電極に溝を形成してデータラインと左右側画素電極との間に形成される第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を最小化できるようになる。これにより、本発明に係る液晶表示パネルは、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差による垂直クロストーク現象とともに非対称光漏れを最小化して画質を向上させることができるようになる。

【0060】

以上説明した内容を通して当業者であれば本発明の技術思想を一脱しない範囲内で多様な変更及び修正ができる。

【図面の簡単な説明】

【図1】 従来の液晶表示装置を図示した図面である。

【図2A】 液晶表示装置のフレーム・インバージョン方式を説明するための図面である。

【図2B】 液晶表示装置のフレーム・インバージョン方式を説明するための図面である。

【図3A】 液晶表示装置のライン・インバージョン方式を説明するための図面である。

【図3B】 液晶表示装置のライン・インバージョン方式を説明するための図面である。

【図4A】 液晶表示装置のコラム・インバージョン方式を説明するための図面である。

10

20

30

40

50

【図3B】

-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+

【図4B】

-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+

【図4A】

+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-

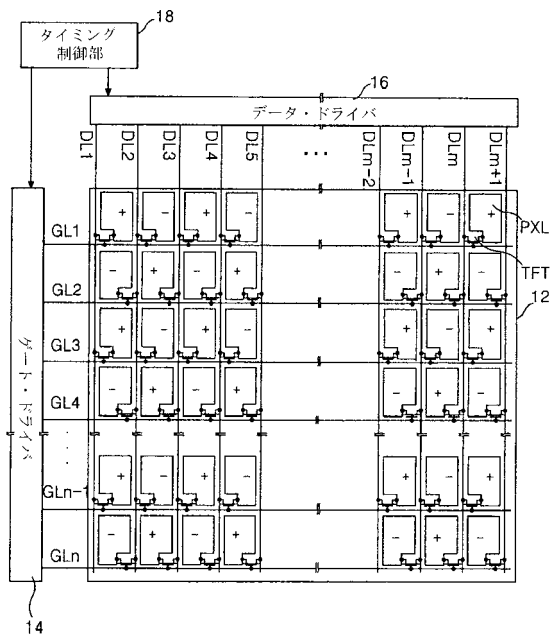
【図5A】

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

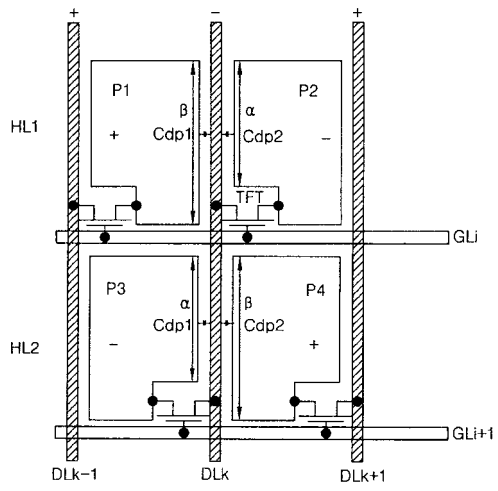
【図5B】

-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-

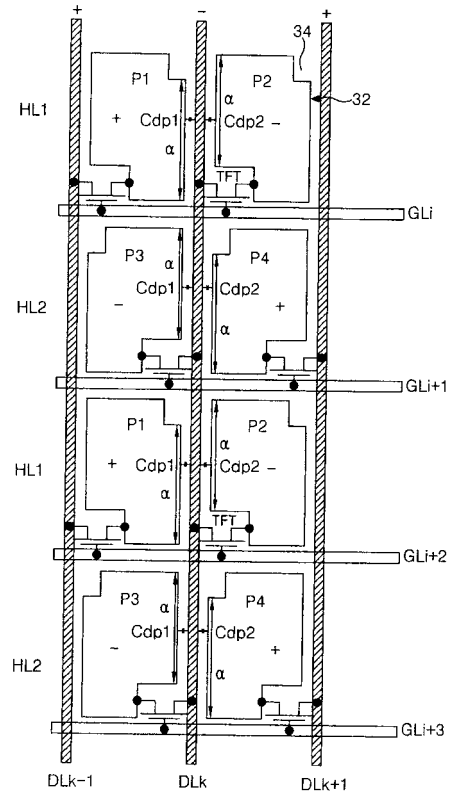
【図6】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/36

審査官 田部 元史

(56)参考文献 特開平04-251285(JP,A)

特開平09-016132(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

G09G 3/20

G09G 3/36

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	JP4057961B2	公开(公告)日	2008-03-05
申请号	JP2003187636	申请日	2003-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	サンムソン		
发明人	サン・ム・ソン		
IPC分类号	G02F1/1343 G02F1/1368 G09G3/20 G09G3/36 G02F1/133 G02F1/1362		
CPC分类号	G02F1/134336 G02F1/1362		
FI分类号	G02F1/1343 G02F1/1368 G09G3/20.611.A G09G3/20.621.B G09G3/20.624.B G09G3/36 G02F1/133.550		
F-TERM分类号	2H092/GA13 2H092/JA24 2H092/JB05 2H092/NA23 2H092/NA26 2H092/PA06 2H192/AA24 2H192/BA13 2H192/CC62 2H192/DA74 2H192/GD61 2H193/ZA04 2H193/ZA08 2H193/ZC04 2H193/ZC07 2H193/ZC13 2H193/ZC16 5C006/AA01 5C006/AC11 5C006/AC27 5C006/AC28 5C006/AF51 5C006/AF53 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/EB05 5C006/FA34 5C006/FA38 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ05 5C080/JJ06		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020020069690 2002-11-11 KR		
其他公开文献	JP2004163888A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够降低功耗并改善图像质量的液晶显示面板。解决方案：液晶显示面板具有形成在栅极线和数据线交叉处的薄膜晶体管，包含与薄膜晶体管连接的像素电极的液晶单元，形成在数据线和第一寄生电容器之间的第一寄生电容器。与数据线左侧相邻的像素电极，在数据线和与数据线右侧相邻的像素电极之间形成的第二寄生电容器，以及形成为与数据相邻的凹槽像素电极的任一像素电极中的线，它们相邻地布置在数据线的左侧和右侧。Ž

