

(11) 特許出願公開番号

特開2009-109835

(P2009-109835A)

(43) 公開日 平成21年5月21日(2009.5.21)

(51) Int.Cl.

F 1

テーマコード (参考)

G09G 3/36 (2006.01)

G O 9 G 3/36

2H093

G O 9 G 3/20 (2006.01)

G O 9 G 3/20 6 2 3 R

5C006

GO2F 1/133 (2006.01)

G O 9 G 3/20 6 2 3 B

5C080

G09G 3/20 623Y

G09G 3/20 631D

審査請求 未請求 請求項の数 12 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2007-283270 (P2007-283270)

(22) 出願日 平成19年10月31日 (2007. 10. 31)

(71) 出願人 302062931

NECエレクトロニクス株式会社

神奈川県川崎市中原区下沼部1753番地

(74) 代理人 100102864

弁理士 工藤 実

(72) 發明者 能勢 崇

神奈川県川崎市中原区下沼部1753番地

NECエレクトロニクス株式会社内

(72) 発明者 降旗 弘史

神奈川県川崎市中原区下沼部1753番地

NECエレクトロニクス株式会社内

F ターム (参考) 2H093 NC13 NC14 NC22 NC26 NC28

NC29 NC50 ND33 ND49

5C006 AF01 AF26 AF44 BF01 FA13

5C080 AA10 BB05 DD08 DD22 EE29

JJ02 JJ04 JJ05

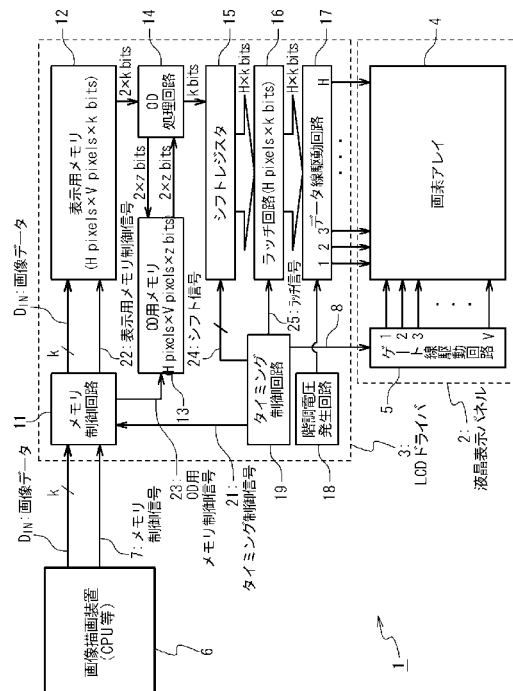
(54) 【発明の名称】 液晶表示装置、LCDドライバ、及びLCDドライバの動作方法

(57) 【要約】

【課題】画像データのLCDドライバへの転送速度が一定でない場合にも対応可能でありながら、LCDドライバに内蔵されるメモリの量の増大を最小限に抑えるように構成された、オーバードライブ処理に対応の液晶表示装置を提供する。

【解決手段】本発明による液晶表示装置１は、液晶表示パネル２と、ＬＣＤドライバ３とを具備する。ＬＣＤドライバ３は、画像データを外部から受け取って保存する表示用メモリ１２と、オーバードライブ（ＯＤ）用メモリ１３と、ＯＤ処理回路１４とを具備する。ＯＤ処理回路１４は、表示用メモリ１２から読み出された画像データを圧縮することによって圧縮画像データを生成し、生成された圧縮画像データをＯＤ用メモリ１３に書き込む。ＯＤ処理回路１４は、表示用メモリ１２から読み出された画像データとＯＤ用メモリ１３から読み出された圧縮画像データとに基づいてオーバードライブ処理を行う。

【選択図】 図 4



【特許請求の範囲】**【請求項 1】**

液晶表示パネルと、
LCDドライバ
とを具備し、

前記LCDドライバは、

1フレームの画像に対応する容量以上の容量を有しており、画像データを外部から受け取って保存する第1メモリと、

第2メモリと、

前記第1メモリから読み出された前記画像データを圧縮することによって圧縮画像データを生成し、生成された前記圧縮画像データを前記第2メモリに書き込み、前記第1メモリから読み出された現フレームに対応する前記画像データと前記第2メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成するオーバードライブ処理回路と、

前記処理後画像データに応答して前記液晶表示パネルのデータ線を駆動するデータ線駆動部

とを具備する

液晶表示装置。

【請求項 2】

請求項1に記載の液晶表示装置であって、

前記オーバードライブ処理回路は、前記第1メモリからの前記画像データの読み出しを前記液晶表示パネルの複数の画素毎に行う

液晶表示装置。

【請求項 3】

請求項2に記載の液晶表示装置であって、

前記オーバードライブ処理回路は、

前記第1メモリから読み出された現フレームに対応する前記画像データに対してパラレルシリアル変換を行い、前記画像データを1画素毎に出力するシリアルパラレル変換回路と、

前記シリアルパラレル変換回路から出力された現フレームに対応する前記画像データと、前記第2メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいて前記処理後画像データを算出する処理後画像データ生成部

とを備える

液晶表示装置。

【請求項 4】

請求項2に記載の液晶表示装置であって、

前記オーバードライブ処理回路は、前記第2メモリへの前記圧縮画像データの書き込み及び読み出しを、前記液晶表示パネルの複数の画素毎に行う

液晶表示装置。

【請求項 5】

請求項4に記載の液晶表示装置であって、

前記複数の画素のそれぞれは、赤色を表示するR表示ドットと、緑色を表示するG表示ドットと、青色を表示するB表示ドットとを含み、

前記画像データのそれぞれは、

前記R表示ドットの階調を示すRデータと、

前記G表示ドットの階調を示すGデータと、

前記B表示ドットの階調を示すBデータ

とを含み、

前記圧縮画像データのそれぞれは、

前記複数の画素のRデータの平均値から上位ビットを抽出して算出されたR平均デー

10

20

30

40

50

タと、

前記複数の画素それぞれの G データから上位ビットを抽出して得られる複数の G 圧縮データと、

前記複数の画素の B データの平均値から上位ビットを抽出して算出された B 平均データ

とを含む

液晶表示装置。

【請求項 6】

請求項 1 に記載の液晶表示装置であって、

前記液晶表示パネルは、それぞれが、赤色を表示する R 表示ドットと、緑色を表示する G 表示ドットと、青色を表示する B 表示ドットとを含む複数の画素を備えており、

10

前記画像データは、

前記 R 表示ドットの階調を示す R データと、

前記 G 表示ドットの階調を示す G データと、

前記 B 表示ドットの階調を示す B データ

とを含み、

前記圧縮画像データの生成における、前記 R データ及び前記 B データの圧縮率は、前記 G データの圧縮率よりも高い

液晶表示装置。

【請求項 7】

20

請求項 1 に記載の液晶表示装置であって、

前記オーバードライブ処理回路が、

前記第 1 メモリから読み出された現フレームに対応する前記画像データを圧縮して前記圧縮画像データを生成する圧縮処理回路と、

前記第 1 メモリから読み出された現フレームに対応する前記画像データに対して、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データに基づいてオーバードライブ処理を行ってオーバードライブ画像データを生成するオーバードライブ画像データ生成回路と、

前記圧縮処理回路から受け取った現フレームに対応する前記圧縮画像データと、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとを比較する動画・静止画判断回路と、

30

前記動画・静止画判断回路からの出力に応答して、前記第 1 メモリから読み出された現フレームに対応する前記画像データと前記オーバードライブ画像データの一方を前記処理後画像データとして選択するセレクタ

とを備える

液晶表示装置。

【請求項 8】

画像データを外部から受け取って保存する第 1 メモリと、

第 2 メモリと、

前記第 1 メモリから読み出された前記画像データを圧縮することによって圧縮画像データを生成し、生成された前記圧縮画像データを前記第 2 メモリに書き込み、前記第 1 メモリから読み出された現フレームに対応する前記画像データと前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成するオーバードライブ処理回路と、

40

前記処理後画像データに応答して液晶表示パネルのデータ線を駆動するデータ線駆動部とを具備する

LCD ドライバ。

【請求項 9】

請求項 8 に記載の LCD ドライバであって、

前記オーバードライブ処理回路は、前記第 1 メモリからの前記画像データの読み出しを

50

前記液晶表示パネルの複数の画素毎に行う

L C Dドライバ。

【請求項 1 0】

請求項 8 に記載の L C Dドライバであって、

前記液晶表示パネルは、それぞれが、赤色を表示する R 表示ドットと、緑色を表示する G 表示ドットと、青色を表示する B 表示ドットとを含む複数の画素を備えており、

前記画像データは、

前記 R 表示ドットの階調を示す R データと、

前記 G 表示ドットの階調を示す G データと、

前記 B 表示ドットの階調を示す B データ

10

とを含み、

前記圧縮画像データの生成における、前記 R データ及び前記 B データの圧縮率は、前記 G データの圧縮率よりも高い

L C Dドライバ。

【請求項 1 1】

請求項 8 に記載の L C Dドライバであって、

前記オーバードライブ処理回路が、

前記第 1 メモリから読み出された現フレームに対応する前記画像データを圧縮して前記圧縮画像データを生成する圧縮処理回路と、

前記第 1 メモリから読み出された現フレームに対応する前記画像データに対して、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データに基づいてオーバードライブ処理を行ってオーバードライブ画像データを生成するオーバードライブ画像データ生成回路と、

20

前記圧縮処理回路から受け取った現フレームに対応する前記圧縮画像データと、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとを比較する動画・静止画判断回路と、

前記動画・静止画判断回路からの出力に応答して、前記第 1 メモリから読み出された現フレームに対応する前記画像データと前記オーバードライブ画像データの一方を前記処理後画像データとして選択するセレクタ

とを備える

30

L C Dドライバ。

【請求項 1 2】

画像データを外部から受け取って L C Dドライバの第 1 メモリに保存するステップと、

前記第 1 メモリから読み出された前記画像データを圧縮することによって圧縮画像データを生成するステップと、

生成された前記圧縮画像データを前記 L C Dドライバの第 2 メモリに書き込むステップと、

前記第 1 メモリから読み出された現フレームに対応する前記画像データと前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成するステップと、

40

前記処理後画像データに応答して液晶表示パネルのデータ線を駆動するステップとを具備する

L C Dドライバの動作方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、液晶表示装置、L C Dドライバ、及び L C Dドライバの動作方法に関し、特に、オーバードライブ駆動を用いた液晶表示パネルの駆動技術に関する。

【背景技術】

【0 0 0 2】

50

近年の携帯端末の高機能化に伴いには、ビデオ機能、テレビ機能等が搭載されるため、携帯端末の液晶表示装置は、動画を表示することが求められるようになっている。

【 0 0 0 3 】

動画を表示させる上での液晶表示装置の一つの問題は、液晶材料の応答速度が十分に速くないことである。現在、1フレーム期間の長さは16.7ms程度である(即ち、フレーム周波数が約60Hzである)が、液晶材料の応答速度は、「白表示」と「黒表示」の2値表示を行う場合で20~30msであり、中間長表示を行う場合には、100msを超える場合もある。このため、図1に示されているように、画像に変化があったときに液晶材料の応答が完了するには数フレーム期間を要し、これは、画像がボケる原因となる。

【 0 0 0 4 】

液晶材料の応答速度を改善する方法の一つの方法は、オーバードライブ駆動を行うことである。オーバードライブ駆動とは、図2に示されているように、画像に変化があったときに、駆動電圧を立ち上げる場合には、表示ドットの階調に対応する本来の駆動電圧よりも高い駆動電圧を、駆動電圧を立ち下げる場合には、表示ドットの階調に対応する本来の駆動電圧よりも低い駆動電圧を表示ドットに供給することにより、液晶材料の応答速度を向上させる手法である。

【 0 0 0 5 】

オーバードライブ駆動の一つの手法は、対象の表示ドットの現フレームの画像データに、現フレームの画像データと前フレームの画像データとの差に応じて決定されたオーバードライブ値を加算し、オーバードライブ値が加算された画像データに応じてデータ線を駆動することである。オーバードライブ値が加算された画像データを求める処理は、オーバードライブ処理と呼ばれる。特開平4-365094号公報、特開2002-082657号公報、及び特開2006-195231号公報は、オーバードライブ処理を行う液晶表示装置を開示している。

【 0 0 0 6 】

オーバードライブ処理が行われる液晶表示装置では、前フレームの画像データを保存するメモリが用意される。ハードウェアの削減のためには、このメモリの容量は少ないことが好ましいので、前フレームの画像データは、圧縮した上でメモリに保存されることがある。本明細書では、画像データの圧縮とは、画像データのデータ量を削減する処理を行うことを意味しており、「画像データの圧縮」という用語は、単に、上位ビットを抽出することを含む意味で使用されていることに留意されたい。特開平9-81083号公報、特開2005-316146号公報、及び特開2006-195151号公報は、前フレームの画像データを圧縮してメモリに保存する液晶表示装置を開示している。

【 0 0 0 7 】

これらの文献に開示されている液晶表示装置では、外部から受け取った現フレームの画像データに対して、メモリに保存された前フレームの画像データに基づいてオーバードライブ処理を行うことにより、オーバードライブ値が加算された画像データを算出している。特開2006-195151号公報に開示されている液晶表示装置は、外部から受け取った現フレームの画像データに対して圧縮処理及び伸張処理を行った上でオーバードライブ処理を行っているが、この圧縮処理及び伸張処理は、現フレームと前フレームの画像データとのフォーマットを揃えるためのものであり、本質的には他の液晶表示装置と同じである。

【特許文献1】特開平4-365094号公報

【特許文献2】特開2002-082657号公報

【特許文献3】特開2006-195231号公報

【特許文献4】特開平9-81083号公報

【特許文献5】特開2005-316146号公報

【特許文献6】特開2006-195151号公報

【発明の開示】

【発明が解決しようとする課題】

10

20

30

40

50

【 0 0 0 8 】

しかしながら、上記の文献に開示されている構成を、例えば携帯電話のような携帯機器の液晶表示装置に適用することには問題がある。携帯機器の液晶表示装置では、多くの場合に画像データのLCDドライバへの転送速度が一定でないにも関わらず、上述の文献に開示されている液晶表示装置は、画像データのLCDドライバへの転送速度が一定であることを前提として構成されているからである。

【 0 0 0 9 】

携帯機器に使用される液晶表示装置では、LCDドライバに1フレームの画像に対応する容量の表示用メモリを有するものがしばしば使用される。この表示用メモリを内蔵するLCDドライバは、静止画の場合、CPUからのLCDドライバへの画像転送を停止する、または、表示の一部部分のみが変わったときには、変更された画像データのみを転送することで消費電力の削減を行なっている。表示用メモリを内蔵するLCDドライバとCPUとの間の画像データ転送は、一般的にCPUインターフェイスと呼ばれるインターフェイスが使用されている。

【 0 0 1 0 】

このようなタイプのLCDドライバにおいて、CPUからの画像データの転送速度、すなわち、表示用メモリへの画像データ書き込み速度は一定ではなく、図3Aに示されているように、1フレーム分の画像データが、複数のフレーム期間に渡って転送される場合があり、また、図3Bに示されているように、1フレーム分の画像データが1フレーム期間よりも短い期間で転送される場合もある。そのため、表示用メモリを内蔵するLCDドライバは、表示用メモリに画像データを書き込むクロック（図3Aの書き込みクロック）とは別に、表示メモリからの画像データ読み出し用にクロック回路を内蔵している。表示用メモリへの書き込むクロックと、読み出しクロックは、非同期であり、読み出しクロックにより表示部をフレームレート：60Hzで動作することを可能としている。

【 0 0 1 1 】

また、表示の一部のみが変わった場合には、変更された画像データのみが転送されるため、画像データが転送されない期間は、書き込みクロックが停止される。この場合、例えば、図3Aに示されているように、1フレーム分の画像データが、複数のフレーム期間に渡って転送される場合があり、また、図3Bに示されているように、1フレーム分の画像データが1フレーム期間よりも短い期間で転送される場合もある。上述の文献に開示されている液晶表示装置の構成は、画像データのLCDドライバへの転送速度が一定でない場合には適用できない。

【 0 0 1 2 】

従って、画像データのLCDドライバへの転送速度が一定でない場合にも対応可能でありながら、LCDドライバに内蔵されるメモリの量の増大を最小限に抑えるように構成された、オーバードライブ処理に対応した液晶表示装置の提供が望まれる。

【課題を解決するための手段】

【 0 0 1 3 】

上記の課題を解決するために、本発明は、以下に述べられる手段を採用する。その手段を構成する技術的事項の記述には、[特許請求の範囲]の記載と[発明を実施するための最良の形態]の記載との対応関係を明らかにするために、[発明を実施するための最良の形態]で使用される番号・符号が付記されている。但し、付記された番号・符号は、[特許請求の範囲]に記載されている発明の技術的範囲を限定的に解釈するために用いてはならない。

【 0 0 1 4 】

本発明による液晶表示装置(1)は、液晶表示パネル(2)と、LCDドライバ(3)とを具備する。LCDドライバ(3)は、1フレームの画像に対応する容量以上の容量を有しており、画像データ(D_{IN})を外部から受け取って保存する第1メモリ(12)と、第2メモリ(13)と、オーバードライブ処理回路(14)と、データ線駆動部(15-17)とを具備する。オーバードライブ処理回路(14)は、第1メモリ(12)から

読み出された前記画像データを圧縮することによって圧縮画像データを生成し、生成された前記圧縮画像データを第2メモリ(13)に書き込む。オーバードライブ処理回路(14)は、更に、第1メモリ(12)から読み出された現フレームに対応する画像データ(D_{IN})と第2メモリ(13)から読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成する。データ線駆動部(15-17)は、前記処理後画像データに応答して前記液晶表示パネル(2)のデータ線を駆動する。

【0015】

このような構成の液晶表示装置(1)は、画像データ(D_{IN})を外部から受け取って保存する第1メモリ(12)がLCDドライバ(3)に内蔵されているため、外部からLCDドライバ(3)への画素データ(D_{IN})の転送と、LCDドライバ(3)による画素データ(D_{IN})に응答したデータ線の駆動を独立に制御することができる。従って、当該液晶表示装置(1)は、画像データのLCDドライバへの転送速度が一定でない場合にも対応可能である。加えて、オーバードライブ処理回路(14)によって画素データ(D_{IN})が圧縮されて生成された圧縮画像データが第2メモリ(13)に書き込まれるため、LCDドライバ(3)に内蔵されるメモリの量の増大を最小限に抑えることができる。

10

【0016】

このような構成の液晶表示装置(1)では、圧縮画像データの生成において、オーバードライブ処理回路(14)が、(外部から送られてくる画素データ(D_{IN})ではなく)第1メモリ(12)から読み出された画素データ(D_{IN})に対して圧縮処理を行うことが重要であることに留意されたい。第1メモリ(12)から読み出された画素データ(D_{IN})に対して圧縮処理を行って初めて、外部からLCDドライバ(3)への画素データ(D_{IN})の転送と、LCDドライバ(3)による画素データ(D_{IN})に응答したデータ線の駆動を独立に制御することが可能になる。

20

【発明の効果】

【0017】

本発明によれば、画像データのLCDドライバへの転送速度が一定でない場合にも対応可能でありながら、LCDドライバに内蔵されるメモリの量の増大を最小限に抑えるように構成された、オーバードライブ処理に対応した液晶表示装置が提供される。

30

【発明を実施するための最良の形態】

【0018】

(第1の実施形態)

図4は、本発明の第1の実施形態に係る液晶表示装置1の構成を示すブロック図である。液晶表示装置1は、液晶表示パネル2と、LCDドライバ3とを備えている。

【0019】

液晶表示パネル2には、行列に並べられたH行V列の画素を備えた画素アレイ4と、ゲート線駆動回路5とが集積化されている。以下において、画素アレイ4の水平方向に並んだ一行の画素を、1水平ラインの画素と呼ぶことがある。本実施形態では、1画素は、水平方向に並べられた赤(R)、緑(G)、青(B)の3つの表示ドットから構成されており、従って、画素アレイ4には、H行3V列の表示ドットが設けられている。以下では、赤色、緑色、青色を表示するための表示ドットをそれぞれ、R表示ドット、G表示ドット、B表示ドットとすることがある。表示ドットのそれぞれには、薄膜トランジスタ(TFT)と画素電極とが設けられ、各表示ドットは、所望の輝度で赤色、緑色、又は青色を表示する。H行3V列の表示ドットを駆動するために、画素アレイ4には、水平方向に延伸するH本のゲート線(走査線)と、垂直方向に延伸する3V本のデータ線(信号線)とが設けられ、各表示ドットは、それらが交差する位置に設けられる。ゲート線駆動回路5は、LCDドライバ3から受け取ったゲート線駆動制御信号8に응答して画素アレイ4のゲート線を駆動する。

40

【0020】

50

LCDドライバ3は、外部から、具体的には画像描画装置6から画像データ D_{IN} を受け取り、画像データ D_{IN} にตอบสนองして液晶表示パネル2のデータ線を駆動する。画像描画装置6としては、CPUやDSP(Digital Signal Processor)が例示される。画像データ D_{IN} は、各画素の各表示ドットの階調を k ビットで表すデータである(k は3の倍数)。詳細には、各画像データ D_{IN} の $k/3$ ビットがR表示ドットの階調、他の $k/3$ ビットがG表示ドットの階調、残りの $k/3$ ビットがB表示ドットの階調を示している。以下において、画像データ D_{IN} のR表示ドットの階調を示すデータビットをRデータ D_{IN}^R 、画像データ D_{IN} のG表示ドットの階調を示すデータビットをGデータ D_{IN}^G 、画像データ D_{IN} のB表示ドットの階調を示すデータビットをBデータ D_{IN}^B と記載することがある。加えて、LCDドライバ3は、液晶表示パネル2のゲート線駆動回路5にゲート線駆動制御信号8を供給する機能も有している。LCDドライバ3には、メモリ制御信号7その他の制御信号が画像描画装置6から供給されており、LCDドライバ3は、供給された制御信号にตอบสนองして動作する。

【0021】

本実施形態では、LCDドライバ3と画像描画装置6との間の通信はCPUインターフェイスによって行われる。

【0022】

続いて、LCDドライバ3の構成について説明する。LCDドライバ3は、メモリ制御回路11と、表示用メモリ12と、オーバードライブ用メモリ13と、オーバードライブ処理回路14と、シフトレジスタ15と、ラッチ回路16と、データ線駆動回路17と、階調電圧発生回路18と、タイミング制御回路19とを備えている。これらの回路は、1つの半導体チップにモノリシックに集積化されている。

【0023】

メモリ制御回路11は、表示用メモリ12を制御して、画像描画装置6から送られてくる画像データ D_{IN} を表示用メモリ12に書き込む機能を有している。より具体的には、メモリ制御回路11は、画像描画装置6から送られてくるメモリ制御信号7と、タイミング制御回路19から送られてくるタイミング制御信号21とから表示用メモリ制御信号22を生成し、表示用メモリ12を制御する。更にメモリ制御回路11は、表示用メモリ制御信号22に同期して画像描画装置6から送られてくる画像データ D_{IN} を表示用メモリ12に転送し、画像データ D_{IN} を表示用メモリ12に書き込む。加えて、メモリ制御回路11は、メモリ制御信号7とタイミング制御信号21とから、オーバードライブ用メモリ制御信号23を生成し、オーバードライブ用メモリ13を制御する。

【0024】

画像描画装置6から送られてくるメモリ制御信号7は、画像データ D_{IN} の転送タイミングを示す書き込みクロック信号が含まれており、メモリ制御回路11は、表示用メモリ12の書き込み動作を書き込みクロック信号に同期して制御する。また、タイミング制御回路19から送られてくるタイミング制御信号21には、読み出しクロック信号が含まれており、メモリ制御回路11は、表示用メモリ12の読み出し動作を読み出しクロック信号に同期して制御する。メモリ制御回路11は、表示用メモリ12の書き込み動作と読み出し動作を非同期に実行する。

【0025】

表示用メモリ12は、画像描画装置6から送られてくる画像データ D_{IN} をLCDドライバ3の内部で一時的に保持する。表示用メモリ12は、1フレーム分の容量、即ち、 $H \times V \times k$ ビットの容量を有している。後述されるように、表示用メモリ12に保持されている画素データ D_{IN} は、現フレームデータ(即ち、現フレームの画素データ)としてオーバードライブ処理及び液晶表示パネル2の駆動に使用される。表示用メモリ12は、メモリ制御回路11からの表示用メモリ制御信号22にตอบสนองして、保持している画像データ D_{IN} を順次にオーバードライブ処理回路14に出力する。表示用メモリ12としては、書き込みと読み出しとを独立して行うことができるデュアルポートメモリが使用される。画素データ D_{IN} のオーバードライブ処理回路14への出力は、液晶表示パネル2の2画

素毎に（即ち、 $2 \times k$ ビットのビット幅で）行われる。

【0026】

オーバードライブ用メモリ13は、オーバードライブ処理に使用される前フレームデータ（即ち、前フレームの画像データ）を保持するために使用される。ただし、オーバードライブ用メモリ13に保存される画素データは、表示用メモリ12に保持されている画素データ D_{IN} をオーバードライブ処理回路14によって圧縮することによって生成される圧縮画像データである。本実施形態では、圧縮画像データは、それぞれが水平方向に並んだ2画素の画像データ D_{IN} から生成された、当該2画素の階調を $2 \times z$ ビット（ $z < k$ ）で表すデータである。圧縮画像データの生成については、後に詳細に説明する。オーバードライブ用メモリ13は、1フレーム分の圧縮画素データを保持する容量、即ち、 $H \times V \times z$ ビットの容量を有している。圧縮画素データがオーバードライブ用メモリ13に保存されることは、オーバードライブ処理に必要なメモリの大きさを小さくするために有効である。

10

【0027】

オーバードライブ処理回路14は、2つの機能を有している。第1の機能は、表示用メモリ12に保持されている画素データ D_{IN} を圧縮して圧縮画素データを生成し、その圧縮画素データを、オーバードライブ用メモリ13に前フレームの画像データとして保存することである。もう一つの機能は、表示用メモリ12に保持されている画素データ D_{IN} に対して、オーバードライブ用メモリ13に保持されている圧縮画素データを用いてオーバードライブ処理を行うことである。オーバードライブ処理がなされた画素データ（以下、「処理後画素データ」という。）は、シフトレジスタ15に順次供給される。処理後画素データは、 k ビットデータである。

20

【0028】

シフトレジスタ15は、オーバードライブ処理回路14から送られてくる処理後画素データを順次に取り取って保存する。シフトレジスタ15は、液晶表示パネル2の1水平ラインの画素の処理後画素データを保持する容量、即ち、 $H \times k$ ビットの容量を有しており、オーバードライブ処理回路14から送られてくる k ビットデータを、 $H \times k$ ビットデータに変換する役割を有している。シフトレジスタ15の動作は、タイミング制御回路19から送られてくるシフト信号24に応じて制御される。

30

【0029】

ラッチ回路16は、タイミング制御回路19から送られてくるラッチ信号25にตอบสนองしてシフトレジスタ15から1水平ライン分の処理後画素データを同時にラッチし、ラッチした処理後画素データをデータ線駆動回路17に転送する。

【0030】

データ線駆動回路17は、ラッチ回路16から送られてくる1水平ライン分の処理後画素データにตอบสนองして対応する液晶表示パネル2のデータ線を駆動する。より具体的には、データ線駆動回路17は、処理後画素データにตอบสนองして階調電圧発生回路18から供給される複数の階調電圧のうちから対応する階調電圧を選択し、対応する液晶表示パネル2の信号線を選択された階調電圧に駆動する。本実施形態では、階調電圧発生回路18から供給される階調電圧の数は $2^{k/3}$ である。

40

【0031】

タイミング制御回路19は、LCDドライバ3全体の制御を行う役割を有している。詳細には、タイミング制御回路19は、ゲート線駆動制御信号8、タイミング制御信号21、シフト信号24及びラッチ信号25を生成し、それぞれゲート線駆動回路5、メモリ制御回路11、ラッチ回路16に供給する。LCDドライバ3のタイミング制御は、ゲート線駆動制御信号8、タイミング制御信号21、シフト信号24及びラッチ信号25によって行われる。上述のように、メモリ制御回路11に供給されるタイミング制御信号21には、読み出しクロック信号が含まれている。

【0032】

本実施形態の液晶表示装置の最も重要な特徴の一つは、LCDドライバ3が、表示用メ

50

メモリ 12 と、オーバードライブ用メモリ 13 と、オーバードライブ処理回路 14 とをモノリシックに集積化している点にある。このような構成は、画像データの転送速度を可変にすることを可能にしながら、LCDドライバ 3 に内蔵されるメモリの量の増大を最小限に抑えることを可能にする。

【0033】

詳細に説明すると、本実施形態の液晶表示装置では、表示用メモリ 12 が LCDドライバ 3 に内蔵されているため、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送と、LCDドライバ 3 による画素データ D_{IN} に応答したデータ線の駆動を独立に制御することができる。このため、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送速度（即ち、表示用メモリ 12 への画素データ D_{IN} の書き込み速度）を可変にすることが可能である。例えば、図 3A に示されているように、1 フレーム分の画像データ D_{IN} を、複数のフレーム期間に渡って転送することが可能になり、また、図 3B に示されているように、1 フレーム分の画像データ D_{IN} を 1 フレーム期間よりも短い期間で転送することも可能になる。加えて、画素アレイ 4 のうち、変化があった画素の画素データ D_{IN} のみを選択的に LCDドライバ 3 に転送する動作も可能になる。

10

【0034】

加えて、オーバードライブ処理回路 14 によって画素データ D_{IN} が圧縮されて生成された圧縮画像データがオーバードライブ用メモリ 13 に書き込まれるため、LCDドライバ 3 に内蔵されるメモリの量の増大を最小限に抑えることができる。LCDドライバ 3 には、トータルで 2 フレーム分の画素のデータが記憶されるが、表示用メモリ 12 とオーバードライブ用メモリ 13 の容量の合計は、2 フレーム分の（圧縮されていない）画像データ D_{IN} を保持するために必要な容量よりも小さくてもよい。

20

【0035】

圧縮画像データの生成において、オーバードライブ処理回路 14 が、（画像描画装置 6 から送られてくる画素データ D_{IN} ではなく）表示用メモリ 12 から読み出された画素データ D_{IN} に対して圧縮処理を行うことは、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送と、LCDドライバ 3 による画素データ D_{IN} に応答したデータ線の駆動を独立に制御するために重要である。上述のとおり、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送が、画素データ D_{IN} に応答したデータ線の駆動と非同期である場合、画像描画装置 6 から LCDドライバ 3 に転送される画素データ D_{IN} は、現フレーム期間においてデータ線の駆動に使用される画素データ D_{IN} と必ずしも一致しない。したがって、画像描画装置 6 から送られてくる画素データ D_{IN} に対して圧縮処理を行って得られた圧縮画像データをオーバードライブ用メモリ 13 に保存すると、オーバードライブ用メモリ 13 に保存される圧縮画像データは、前フレーム期間において実際にデータ線の駆動に使用された画素データ D_{IN} と必ずしも一致しない。これは、不適切なオーバードライブ処理が行われる原因になりうる。本実施形態のように、表示用メモリ 12 から読み出された画素データ D_{IN} に対して圧縮処理を行うことにより、前フレーム期間において実際にデータ線の駆動に使用された画素データ D_{IN} と対応する圧縮画像データをオーバードライブ用メモリ 13 に保存することができる。

30

【0036】

以下では、圧縮画像データを生成するオーバードライブ処理回路 14 の構成及び動作について、詳細に説明する。図 5 は、オーバードライブ処理回路 14 の構成を示すブロック図である。オーバードライブ処理回路 14 は、RB 用平均回路 31 と、G 用パラレルシリアル変換回路 32、33 と、パラレルシリアル変換回路 34 と、オーバードライブ用 LUT 回路 35 と、加算回路 36 と、動画 / 静止画判断回路 37 と、セクタ 38 とを備えている。以下のオーバードライブ処理回路 14 の説明では、画素アレイ 4 の画素数が、 240×320 （即ち、 $H = 240$ 、 $V = 320$ ）であり、表示用メモリ 12 に保存される画素データ D_{IN} が 24 ビットデータであり（即ち、 $k = 24$ であり）、オーバードライブ用メモリ 13 に保存される圧縮画像データは、2 画素の階調を 12 ビットで表すデータである（即ち、 $z = 6$ である）として、各回路の動作が説明されていることに留意されたい

40

50

。

【 0 0 3 7 】

R B用平均回路 3 1 は、表示用メモリ 1 2 に保持されている画素データ D_{IN} を圧縮して圧縮画素データを生成し、オーバードライブ用メモリ 1 3 に保存する。上述の通り、本実施の形態では、圧縮画素データのそれぞれは $2 \times z$ ビットデータであり、水平方向に並んだ 2 画素の画素データ D_{IN} から生成される。R B用平均回路 3 1 は、2 画素の画素データ D_{IN} を平行に受け取り、当該 2 画素に対応する圧縮画素データを平行に出力する。圧縮画素データの生成処理は、R 表示ドット及び B 表示ドットのデータ (R データ及び B データ) と、G 表示ドットのデータ (G データ) とで異なる。以下では、圧縮画素データのフォーマット、及び、その生成処理について詳細に説明する。

10

【 0 0 3 8 】

図 6 は、R B用平均回路 3 1 によって生成される圧縮画素データのフォーマットを示す図である。各圧縮画素データは、4 つのデータ : R 平均データ 5 1、第 1 G 圧縮データ 5 2、B 平均データ 5 3、第 2 G 圧縮データ 5 4 からなる。R 平均データ 5 1 は、当該圧縮画素データに対応する 2 画素の R 表示ドットに対応するデータであり、2 画素の R データの平均値の上位ビットとして算出される。第 1 G 圧縮データ 5 2 は、2 画素のうちの一方の画素の G 表示ドットに対応するデータである。本実施形態では、当該一方の画素の G 表示ドットの G データの上位ビットが第 1 G 圧縮データ 5 2 として使用される。B 平均データ 5 3 は、2 画素の B 表示ドットに対応するデータであり、2 画素の B データの平均値の上位ビットとして算出される。第 2 G 圧縮データ 5 4 は、2 画素のうちの他方の画素の G 表示ドットに対応するデータである。本実施形態では、当該他方の画素の G 表示ドットの G データの上位ビットが第 2 G 圧縮データ 5 4 として使用される。図 6 の例では、R 平均データ 5 1 及び B 平均データ 5 3 がそれぞれ 2 ビット、第 1 G 圧縮データ 5 2 及び第 2 G 圧縮データ 5 4 がそれぞれ 4 ビットであり、したがって、各圧縮画素データは、12 ビットデータである (即ち、 $z = 6$ である)。

20

【 0 0 3 9 】

このようにして生成された圧縮画素データをオーバードライブ用メモリ 1 3 に書き込むことにより、オーバードライブ用メモリ 1 3 の容量を抑制することができる。表示用メモリ 1 2 に保存される画素データ D_{IN} が 24 ビットデータであり (即ち、 $k = 24$ であり)、圧縮画素データが (2 画素あたり) 12 ビットデータである場合 (即ち、 $z = 6$ である場合) には、オーバードライブ用メモリ 1 3 の容量は、表示用メモリ 1 2 の 4 分の 1 でよい。即ち、本実施形態の LCD ドライバ 3 は、2 フレーム分の画素の階調のデータを記憶しているにも関わらず、1.25 フレーム分の画素データ D_{IN} を記憶する容量のメモリしか必要としない。

30

【 0 0 4 0 】

G 用平行シリアル変換回路 3 2 は、R B用平均回路 3 1 から出力された圧縮画素データの第 1 G 圧縮データ 5 2 及び第 2 G 圧縮データ 5 4 に対して平行シリアル変換を行う。具体的には、G 用平行シリアル変換回路 3 2 は、R 平均データ 5 1、第 1 G 圧縮データ 5 2、B 平均データ 5 3、第 2 G 圧縮データ 5 4 からなる圧縮画素データを受け取ると、第 1 のクロックサイクルで R 平均データ 5 1、第 1 G 圧縮データ 5 2、B 平均データ 5 3 を出力し、第 2 のクロックサイクルで R 平均データ 5 1、第 2 G 圧縮データ 5 4、B 平均データ 5 3 を出力する。図 5 では、R 平均データ 5 1 は記号 " R a v e "、第 1 G 圧縮データ 5 2、第 2 G 圧縮データ 5 4 は、記号 " G "、B 平均データ 5 3 は、記号 " B a v e " として参照されていることに留意されたい。また、R 平均データ 5 1、B 平均データ 5 3 は、各圧縮画素データについて 2 回出力されることにも留意されたい。G 用平行シリアル変換回路 3 2 から出力されるデータは、現フレームの各画素の階調に対応する圧縮データであり、以下では、現フレーム圧縮データ C と呼ぶ。

40

【 0 0 4 1 】

G 用平行シリアル変換回路 3 3 は、オーバードライブ用メモリ 1 3 から圧縮画素データを受け取り、オーバードライブ用メモリ 1 3 からの圧縮画素データの第 1 G 圧縮デー

50

タ 5 2 及び第 2 G 圧縮データ 5 4 に対してパラレルシリアル変換を行う。具体的には、G 用パラレルシリアル変換回路 3 3 は、R 平均データ 5 1、第 1 G 圧縮データ 5 2、B 平均データ 5 3、第 2 G 圧縮データ 5 4 からなる圧縮画素データを受け取ると、第 1 のクロックサイクルで R 平均データ 5 1、第 1 G 圧縮データ 5 2、B 平均データ 5 3 を出力し、第 2 のクロックサイクルで R 平均データ 5 1、第 2 G 圧縮データ 5 4、B 平均データ 5 3 を出力する。以下、同様の動作が繰り返される。G 用パラレルシリアル変換回路 3 3 から出力されるデータは、前フレームの各画素の階調に対応する圧縮データであり、以後では、前フレーム圧縮データ P と呼ぶ。

【 0 0 4 2 】

パラレルシリアル変換回路 3 4 は、水平方向に並んだ 2 画素の画像データ D_{IN} をパラレルで受け取り、受け取った画像データ D_{IN} を 1 画素ずつ出力する。画像データ D_{IN} が k ビットデータである場合には、パラレルシリアル変換回路 3 4 の入力データのデータ幅は、 $2 \times k$ ビットであり、出力のデータ幅は k ビットである。パラレルシリアル変換回路 3 4 から出力されたデータは、現フレームの各画素の階調に対応する画素データであり、以下、現フレームデータと呼ぶことがある。

【 0 0 4 3 】

オーバードライブ用 LUT 回路 3 5 は、パラレルシリアル変換回路 3 4 から受け取った現フレームデータと、G 用パラレルシリアル変換回路 3 3 から受け取った前フレーム圧縮データ P とを用いたテーブルルックアップ処理により、オーバードライブ値を決定する。ここで、オーバードライブ値とは、液晶の応答性を改善するために本来の表示ドットの階調に加算される値であり、R 表示ドット、G 表示ドット、B 表示ドットのそれぞれについて算出される。本実施形態では、オーバードライブ値は、6 ビットデータである。

【 0 0 4 4 】

詳細には、オーバードライブ用 LUT 回路 3 5 には、RB 用ルックアップテーブル 3 5 a と、G 用ルックアップテーブル 3 5 b とが保存されている。図 7 A に示されているように、RB 用ルックアップテーブル 3 5 a は、R 表示ドット及び B 表示ドットのオーバードライブ値を決定するために使用されるルックアップテーブルであり、現フレームデータの R データ又は B データの上位ビット（本実施形態では、上位 4 ビット）及び前フレーム圧縮データの R 平均データ 5 1 又は B 平均データ 5 3 と、オーバードライブ値との対応関係が記述されている。図 7 A において、斜線は、オーバードライブ値が 0 であることを示す。現フレームデータの R データ又は B データの上位 4 ビットがオーバードライブ値の決定に使用され、オーバードライブ値が 6 ビットデータであり、更に、R 平均データ 5 1 及び B 平均データ 5 3 が 2 ビットである場合には、RB 用ルックアップテーブル 3 5 a の大きさは、 $16 \times 4 \times 6$ ビットである。オーバードライブ用 LUT 回路 3 5 は、現フレームデータの R データの上位ビットと前フレーム圧縮データの R 平均データ 5 1 とから RB 用ルックアップテーブル 3 5 a を用いて R 表示ドットのオーバードライブ値を決定し、現フレームデータの B データの上位ビットと前フレーム圧縮データの B 平均データ 5 3 とから RB 用ルックアップテーブル 3 5 a を用いて B 表示ドットのオーバードライブ値を決定する。

【 0 0 4 5 】

一方、図 7 B に示されているように、G 用ルックアップテーブル 3 5 b は、G 表示ドットのオーバードライブ値を決定するために使用されるルックアップテーブルであり、現フレームデータの G データの上位ビット（本実施形態では、上位 4 ビット）及び前フレーム圧縮データの G データ（即ち、第 1 G 圧縮データ 5 2 又は第 2 G 圧縮データ 5 4）と、オーバードライブ値との対応関係が記述されている。図 7 B において、斜線は、オーバードライブ値が 0 であることを示す。現フレームデータの G データの上位 4 ビットがオーバードライブ値の決定に使用され、オーバードライブ値が 6 ビットデータであり、更に、第 1 G 圧縮データ 5 2 及び第 2 G 圧縮データ 5 4 が 4 ビットである場合には、G 用ルックアップテーブル 3 5 b の大きさは、 $16 \times 16 \times 6$ ビットである。オーバードライブ用 LUT 回路 3 5 は、現フレームデータの G データの上位ビットと前フレーム圧縮データの G デー

10

20

30

40

50

タ（即ち、第 1 G 圧縮データ 5 2 又は第 2 G 圧縮データ 5 4）とから G 用ルックアップテーブル 3 5 b を用いて G 表示ドットのオーバードライブ値を決定する。

【 0 0 4 6 】

加算回路 3 6 は、パラレルシリアル変換回路 3 4 から受け取った現フレームデータの R データ、G データ、B データに、オーバードライブ用 LUT 回路 3 5 によって算出された R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値を加算し、これにより、オーバードライブ画像データを生成する。

【 0 0 4 7 】

動画 / 静止画判断回路 3 7 は、前フレームと現フレームとで、対象画素の階調が一致するか否かを判断し、判断結果を示す一致信号を出力する。動画 / 静止画判断回路 3 7 は、G 用パラレルシリアル変換回路 3 2 から受け取った現フレーム圧縮データ C と前フレーム圧縮データ P とが一致する場合に、一致信号をデータ " 1 " に設定し、そうでない場合には一致信号をデータ " 0 " に設定する。

【 0 0 4 8 】

ここで重要なことは、現フレーム圧縮データ C と、前フレーム圧縮データ P とは、対象画素に対して同じ処理を行なったデータであることである。現フレーム圧縮データ C は、表示用メモリから読み出された現フレーム画像データに、R B 用平均回路 3 1 及び、G 用パラレルシリアル変換回路 3 2 により処理された画像データである。対して、前フレーム圧縮データ P は、表示用メモリから読み出された画像データを R B 用平均回路 3 1 に処理されたデータをオーバードライブ用メモリ 1 3 に格納した後に、前フレーム画像データとしてオーバードライブ用メモリ 1 3 から読み出し、G 用パラレルシリアル変換回路 3 3 により処理された画像データである。すなわち、現フレーム圧縮データ C と、前フレーム圧縮データ P は、対象画素に対して R B 用平均回路 3 1 及びパラレルシリアル変換回路により処理された現フレームの画像データと、前フレームの画像データである。よって、静止画であった場合、現フレーム圧縮データ C と、前フレーム圧縮データ P は一致することになる。

【 0 0 4 9 】

セクタ 3 8 は、動画 / 静止画判断回路 3 7 からの一致信号に応答して、現フレームデータ又はオーバードライブ画像データのいずれかを出力する。具体的には、セクタ 3 8 は、一致信号がデータ " 1 " である場合に現フレームデータを出力し、一致信号がデータ " 0 " である場合にオーバードライブ画像データを出力する。セクタ 3 8 の出力が、処理後画像データとして、シフトレジスタ 1 5 に供給される。このようにして生成された処理後画像データは、現フレーム圧縮データ C と前フレーム圧縮データ P とが一致する場合には現フレームデータに一致し、相違する場合にはオーバードライブ画像データに一致する。

【 0 0 5 0 】

本実施形態のオーバードライブ処理回路 1 4 の一つの利点は、オーバードライブ処理回路 1 4 と表示用メモリ 1 2 との間のアクセス、及びオーバードライブ処理回路 1 4 とオーバードライブ用メモリ 1 3 との間のアクセスとが、複数の画素のデータ毎に行われる点である。具体的には、本実施形態のオーバードライブ処理回路 1 4 は、2 画素の画素データ D_{IN} をパラレルで表示用メモリ 1 2 から受け取るように構成されている。加えて、本実施形態のオーバードライブ処理回路 1 4 は、2 画素分に対応する圧縮画像データをオーバードライブ処理回路 1 4 に書き込み、また、読み出すように構成されている。このような構成によれば、オーバードライブ処理回路 1 4 と表示用メモリ 1 2 との間のアクセス、及びオーバードライブ処理回路 1 4 とオーバードライブ用メモリ 1 3 との間のアクセスの回数を減らし、表示用メモリ 1 2 及びオーバードライブ用メモリ 1 3 の消費電力を低減させることができる。

【 0 0 5 1 】

本実施形態のオーバードライブ処理回路 1 4 の他の利点は、圧縮画素データの生成における R データ及び B データの圧縮率 C_R , C_B が、G データの圧縮率 C_G よりも高いこと

10

20

30

40

50

である。具体的には、本実施形態では、Rデータ、Gデータ、Bデータの圧縮率 C_R 、 C_G 、 C_B は、下記式を満足する：

$$C_R < C_G, \quad \dots (1a)$$

$$C_B < C_G, \quad \dots (1b)$$

ここで、圧縮率 C_R 、 C_G 、 C_B は、

$$C_R = n_R / \{ 2 \times (k / 3) \}, \quad \dots (2a)$$

$$C_G = (2 \times n_G) / \{ 2 \times (k / 3) \}, \quad \dots (2b)$$

$$C_B = n_B / \{ 2 \times (k / 3) \}, \quad \dots (2c)$$

である。式(2a)～(2c)において、 n_R は、圧縮画素データのR平均データ51のビット数であり、 n_G は、第1G圧縮データ52、第2G圧縮データ54それぞれのビット数であり、 n_B は、B平均データ53のビット数である。図5の例のように、 k が24、 n_R 及び n_B が2、 n_G が4である場合、

$$C_R = C_B = 12.5 (\%),$$

$$C_G = 50 (\%),$$

である。「圧縮率が高い」とは、式(2a)～(2c)で定義される C_R 、 C_G 、 C_B の値が小さいことを意味していることに留意されたい。

【0052】

このような処理は、ヒトの赤、青に対する視感度が緑に対する視感度よりも低いことを利用して、画素アレイ4に表示される画像の画質の劣化を抑制しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることを可能にする。オーバードライブ処理では、R表示ドット、G表示ドット、B表示ドットの階調に関する情報が多いほど（即ち、Rデータ、Gデータ、Bデータのビット数が多い程）、オーバードライブ値をより精密に決定し、表示画像の画質を向上させることができる。しかしながら、ヒトの赤、青に対する視感度は、相対的に低いので、圧縮画素データに含まれるR表示ドット、B表示ドットの階調に関する情報を少なくしても表示画像の画質の劣化は小さい。R表示ドット、B表示ドットの階調に関する情報を少なくすることは、むしろ、オーバードライブ用メモリ13の容量を小さくし、ハードウェア資源の削減に有効である。一方、ヒトの緑に対する視感度は相対的に高いので、G表示ドットの階調に関する情報を少なくすると、表示画像の画質の劣化が大きくなる。本実施形態では、このような知見に基づき、Rデータ及びBデータの圧縮率が、Gデータの圧縮率よりも高くなるように圧縮画素データが生成されている。このような圧縮画素データの生成手法によれば、画素アレイ4に表示される画像の画質の劣化を抑制しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることができる。

【0053】

以上に説明されているように、本実施形態の液晶表示装置1は、画像描画装置6からLCDドライバ3への画素データ D_{IN} の転送速度（即ち、表示用メモリ12への画素データ D_{IN} の書き込み速度）を可変にしながら、LCDドライバ3に内蔵されるメモリの量の増大を最小限に抑えることができる。

【0054】

加えて、本実施形態の液晶表示装置1は、オーバードライブ処理回路14と表示用メモリ12との間のアクセス、及びオーバードライブ処理回路14とオーバードライブ用メモリ13との間のアクセスの回数を減少させることができる。アクセスの回数の低減は、表示用メモリ12及びオーバードライブ用メモリ13の消費電力を低減させるために好適である。

【0055】

更に、本実施形態の液晶表示装置1は、圧縮画素データにおけるRデータ及びBデータの圧縮率をGデータの圧縮率よりも高くすることにより、画素アレイ4に表示される画像の画質を維持しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることができる。

【0056】

10

20

30

40

50

なお、本実施形態では、R 平均データ 5 1 が、2 画素の R データの平均値の上位ビットとして算出されているが、3 以上の画素の R データが R 平均データ 5 1 の生成に使用されてもよい。同様に、3 以上の画素の B データが B 平均データ 5 3 の生成に使用されてもよい。一般に、 n 個の画素の R データと B データとが R 平均データ、B 平均データの算出に使用される場合、圧縮画素データは、R 平均データと、B 平均データと、当該 n 個の画素それぞれの G データの上位ビットを抽出して得られる第 1 乃至第 n G 圧縮データとで構成される。

【0057】

(第2の実施形態)

第2の実施形態では、第1の実施形態と異なる構成のオーバードライブ処理回路が使用される。図8は、本発明の第2の実施形態におけるオーバードライブ処理回路14Aの構成を示すブロック図である。オーバードライブ処理回路14Aは、圧縮回路41と、パラレルシリアル変換回路42と、展開回路43と、パラレルシリアル変換回路44と、圧縮回路45と、展開回路46と、オーバードライブ用LUT回路47と、加算回路48と、動画/静止画判断回路49と、セクタ50とを備えている。

10

【0058】

オーバードライブ処理回路14Aには、画像データ D_{IN} が表示用メモリ12から2画素毎に供給される。圧縮回路41は、各画素の画像データ D_{IN} のRデータ、Gデータ、Bデータの上位ビット(本実施形態では、上位4ビット)を受け取り、Rデータ、Gデータ、Bデータの上位ビットに対して圧縮処理を行って、圧縮画像データを生成する。本実施形態では、圧縮画像データは、1画素のR表示ドット、G表示ドット、B表示ドットの階調を、トータル z ビットで表すデータである；図8の例では、 z が6であるとして図示されている。圧縮回路41は、生成した圧縮画像データを、2画素毎にパラレルでオーバードライブ用メモリ13に書き込む。図8の例では、2画素分の圧縮画像データの12ビットがパラレルでオーバードライブ用メモリ13に書き込まれる。

20

【0059】

パラレルシリアル変換回路42は、2画素分の圧縮画像データをパラレルでオーバードライブ用メモリ13から読み出してパラレルシリアル変換を行い、圧縮画像データを1画素毎に出力する。

【0060】

展開回路43は、パラレルシリアル変換回路42から出力される圧縮画像データを展開(decompress)する。展開回路43から出力されるデータは、前フレームの各画素の各表示ドットの階調を表すデータであり、以下では、前フレーム展開データPと呼ぶ。本実施形態では、前フレーム展開データPは、1画素のR表示ドット、G表示ドット、B表示ドットの階調を、それぞれ4ビット(トータル12ビット)で表すデータである。

30

【0061】

一方、パラレルシリアル変換回路44は、水平方向に並んだ2画素の画像データ D_{IN} をパラレルで受け取り、受け取った画像データ D_{IN} を1画素ずつ出力する。画像データ D_{IN} が k ビットデータである場合には、パラレルシリアル変換回路44の入力のデータ幅は、 $2 \times k$ ビットであり、出力のデータ幅は k ビットである。パラレルシリアル変換回路44から出力されるデータは、現フレームデータ、即ち、現フレームの各画素の階調に対応する画素データである。

40

【0062】

圧縮回路45及び展開回路46は、展開回路43から出力される前フレーム展開データPと同一のフォーマットの現フレーム展開データCを生成するために使用される回路である。圧縮回路45は、パラレルシリアル変換回路44から出力された現フレームデータのRデータ、Gデータ、Bデータの上位ビット(本実施形態では、上位4ビット)を受け取り、Rデータ、Gデータ、Bデータの上位ビットに対して圧縮処理を行って、圧縮画像データを生成する。圧縮回路45と圧縮回路41とは、同一のアルゴリズムで圧縮処理を行う。相違点は、圧縮回路41が2画素の画像データ D_{IN} の上位ビットをパラレルで処理

50

するのに対し、圧縮回路 4 5 は 1 画素の現フレームデータの上位ビットを処理することである。本実施形態では、圧縮回路 4 5 によって生成される圧縮画像データは、1 画素の R 表示ドット、G 表示ドット、B 表示ドットの階調を、トータル 2 ビットで表すデータである。

【 0 0 6 3 】

展開回路 4 6 は、圧縮回路 4 5 から出力される圧縮画像データを展開 (decompress) して現フレーム展開データ C を生成する。展開回路 4 3 から出力される現フレーム展開データ C は、現フレームの各画素の各表示ドットの階調を表すデータである。本実施形態では、1 画素の R 表示ドット、G 表示ドット、B 表示ドットの階調を、それぞれ 4 ビット (トータル 12 ビット) で表すデータである。

10

【 0 0 6 4 】

オーバードライブ用 LUT 回路 4 7 は、展開回路 4 3 から受け取った前フレーム展開データ P と、展開回路 4 6 から受け取った現フレーム展開データ C とを用いたテーブルルックアップにより、オーバードライブ値を決定する。オーバードライブ値は、R 表示ドット、G 表示ドット、B 表示ドットのそれぞれについて算出され、本実施形態では、オーバードライブ値は、6 ビットデータである。図 9 は、オーバードライブ用 LUT 回路 4 7 に搭載されるルックアップテーブルの内容を示す表である。図 9 において、斜線は、オーバードライブ値が 0 であることを示す。本実施形態では、ルックアップテーブルは、R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値の決定に共通に使用される。オーバードライブ用 LUT 回路 4 7 に搭載されるルックアップテーブルには、現フレーム展開データ C 及び前フレーム展開データ P と、オーバードライブ値との対応関係が記述されている。オーバードライブ用 LUT 回路 4 7 は、現フレーム展開データ C 及び前フレーム展開データ P からルックアップテーブルを用いて R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値を決定する。

20

【 0 0 6 5 】

加算回路 4 8 は、パラレルシリアル変換回路 4 4 から受け取った現フレームデータの R データ、G データ、B データに、オーバードライブ用 LUT 回路 3 5 によって算出された R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値を加算し、これにより、オーバードライブ画像データを生成する。

30

【 0 0 6 6 】

動画 / 静止画判断回路 4 9 は、前フレームと現フレームとで、対象画素の階調が (概ね) 一致するか否かを判断し、判断結果を示す一致信号を出力する。より具体的には、動画 / 静止画判断回路 4 9 は、展開回路 4 3 から受け取った前フレーム展開データ P と、展開回路 4 6 から受け取った現フレーム展開データ C とが一致する場合に、一致信号をデータ " 1 " に設定し、そうでない場合には一致信号をデータ " 0 " に設定する。

【 0 0 6 7 】

セクタ 5 0 は、動画 / 静止画判断回路 4 9 からの一致信号に応答して、現フレームデータ又はオーバードライブ画像データのいずれかを出力する。具体的には、セクタ 5 0 は、一致信号がデータ " 1 " である場合に現フレームデータを出力し、一致信号がデータ " 0 " である場合にオーバードライブ画像データを出力する。セクタ 5 0 の出力が、処理後画像データとして、シフトレジスタ 1 5 に供給される。このようにして生成された処理後画像データは、現フレーム展開データ C と前フレーム展開データ P とが一致する場合には現フレームデータに一致し、相違する場合にはオーバードライブ画像データに一致する。

40

【 0 0 6 8 】

第 2 の実施形態のオーバードライブ処理回路 1 4 A の構成でも、画像描画装置 6 から LCD ドライバ 3 への画素データ D_{IN} の転送速度 (即ち、表示用メモリ 12 への画素データ D_{IN} の書き込み速度) を可変にしながら、LCD ドライバ 3 に内蔵されるメモリの量の増大を最小限に抑えることができる。

【 0 0 6 9 】

50

また、第 2 の実施形態のオーバードライブ処理回路 1 4 A の構成でも、第 1 の実施形態と同様に、オーバードライブ処理回路 1 4 A と表示用メモリ 1 2 との間のアクセス、及びオーバードライブ処理回路 1 4 A とオーバードライブ用メモリ 1 3 との間のアクセスの回数を減少させ、表示用メモリ 1 2 及びオーバードライブ用メモリ 1 3 の消費電力を低減させることができる。

【 0 0 7 0 】

なお、第 1 の実施形態と同様に、第 2 の実施形態のオーバードライブ処理回路 1 4 A においても、R データ及び B データの圧縮率 C_R 、 C_B が、G データの圧縮率 C_G よりも高くなるように圧縮画素データが生成されてもよい。このような動作が、画素アレイ 4 に表示される画像の画質を維持しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることは、上述した通りである。

10

【図面の簡単な説明】

【 0 0 7 1 】

【図 1】図 1 は、オーバードライブ駆動を行わない場合の、駆動電圧と輝度の関係を示すグラフである。

【図 2】図 2 は、オーバードライブ駆動を行った場合の、駆動電圧と輝度の関係を示すグラフである。

【図 3 A】図 3 A は、1 フレーム分の画像データが複数のフレーム期間に渡って L C D ドライバに転送される場合の動作タイミングを示すタイミングチャートである。

【図 3 B】図 3 B は、1 フレーム分の画像データが複数のフレーム期間に渡って L C D ドライバに転送される場合の動作タイミングを示すタイミングチャートである。

20

【図 4】図 4 は、本発明の第 1 の実施形態の液晶表示装置の構成を示すブロック図である。

【図 5】図 5 は、第 1 の実施形態におけるオーバードライブ処理回路の構成を示すブロック図である。

【図 6】図 6 は、オーバードライブ用メモリに書き込まれる圧縮画像データのフォーマットを示す図である。

【図 7 A】図 7 A は、第 1 の実施形態のオーバードライブ用 L U T 回路に格納される、R 表示ドット及び B 表示ドット用のルックアップテーブルの内容を示す図である。

【図 7 B】図 7 B は、第 1 の実施形態のオーバードライブ用 L U T 回路に格納される、G 表示ドット用のルックアップテーブルの内容を示す図である。

30

【図 8】図 8 は、第 2 の実施形態におけるオーバードライブ処理回路の構成を示すブロック図である。

【図 9】図 9 は、第 2 の実施形態のオーバードライブ用 L U T 回路に格納されるルックアップテーブルの内容を示す図である。

【符号の説明】

【 0 0 7 2 】

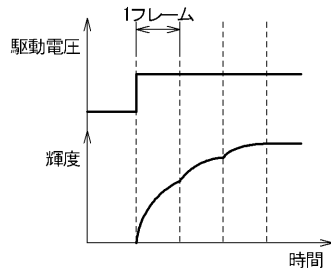
- 1 : 液晶表示装置
- 2 : 液晶表示パネル
- 3 : L C D ドライバ
- 4 : 画素アレイ
- 5 : ゲート線駆動回路
- 6 : 画像描画装置
- 7 : メモリ制御信号
- 8 : ゲート線駆動制御信号
- 1 1 : メモリ制御回路
- 1 2 : 表示用メモリ
- 1 3 : オーバードライブ用メモリ
- 1 4、1 4 A : オーバードライブ処理回路
- 1 5 : シフトレジスタ

40

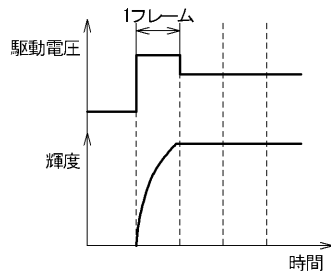
50

1 6 : ラッチ回路	
1 7 : データ線駆動回路	
1 8 : 階調電圧発生回路	
1 9 : タイミング制御回路	
2 1 : タイミング制御信号	
2 2 : 表示用メモリ制御信号	
2 3 : オーバードライブ用メモリ制御信号	
2 4 : シフト信号	
2 5 : ラッチ信号	
3 1 : R B 用平均回路	10
3 2 : G 用パラレルシリアル変換回路	
3 3 : G 用パラレルシリアル変換回路	
3 4 : パラレルシリアル変換回路	
3 5 : オーバードライブ用 L U T 回路	
3 5 a : R B 用ルックアップテーブル	
3 5 b : G 用ルックアップテーブル	
3 6 : 加算回路	
3 7 : 動画 / 静止画判断回路	
3 8 : セレクタ	
4 1 : 圧縮回路	20
4 2 : パラレルシリアル変換回路	
4 3 : 展開回路	
4 4 : パラレルシリアル変換回路	
4 5 : 圧縮回路	
4 6 : 展開回路	
4 7 : オーバードライブ用 L U T 回路	
4 8 : 加算回路	
4 9 : 動画 / 静止画判断回路	
5 0 : セレクタ	
5 1 : R 平均データ	30
5 2 : 第 1 G 圧縮データ	
5 3 : B 平均データ	
5 4 : 第 2 G 圧縮データ	

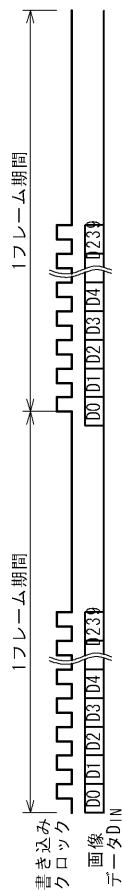
【図 1】



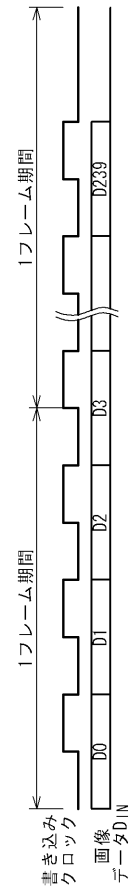
【図 2】



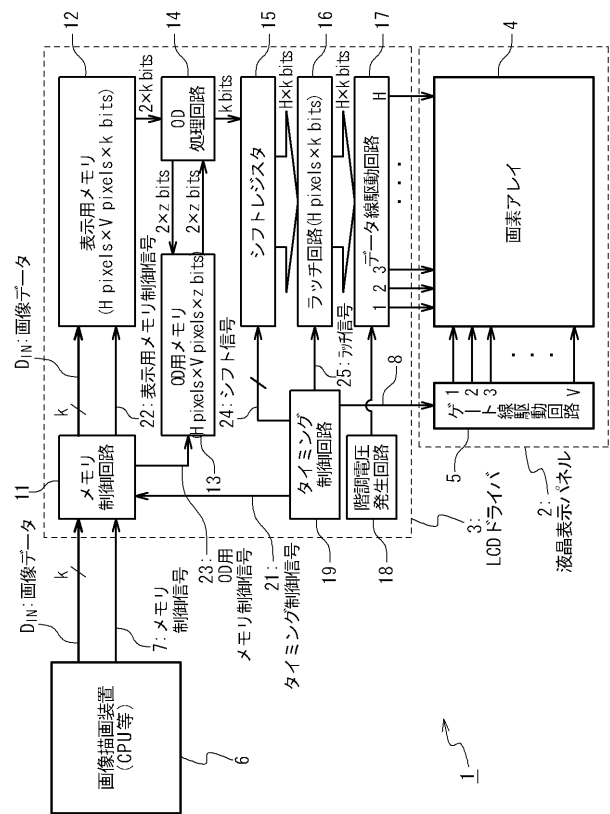
【図 3 B】



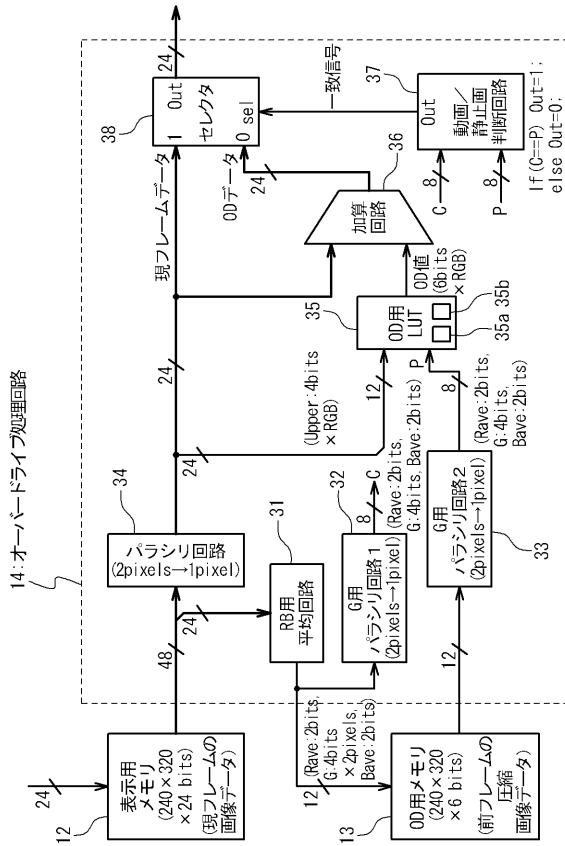
【図 3 A】



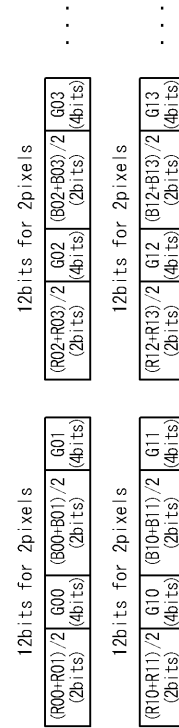
【図 4】



【 図 5 】



【 図 6 】



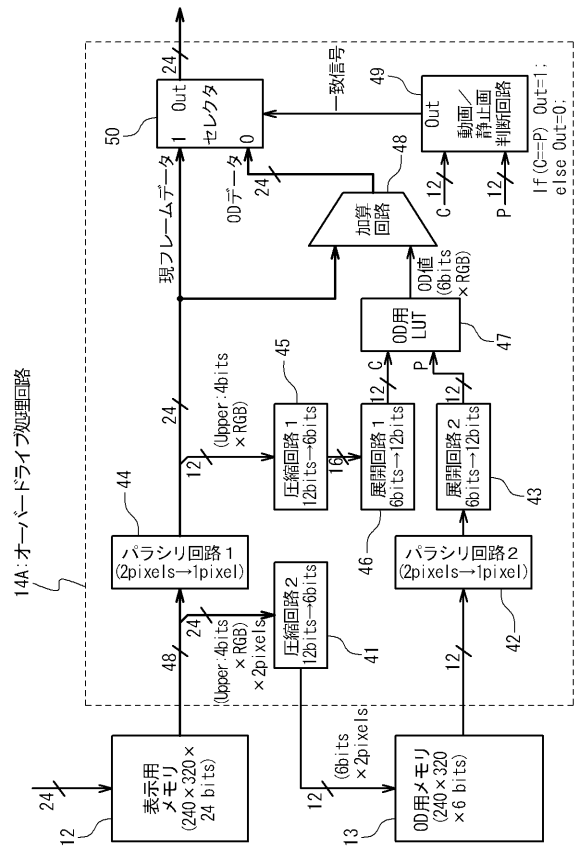
【 図 7 A 】

赤・青 表示ドット用 OD LUT	前フレームデータ			
	0 (0~63)	1 (64~127)	2 (128~191)	3 (192~255)
0 (0~15)		0001	0002	0003
1 (16~31)		0011	0012	0013
2 (32~47)		0021	0022	0023
3 (48~63)		0031	0032	0033
4 (64~79)	0040		0042	0043
5 (80~95)	0050		0052	0053
6 (96~111)	0060		0062	0063
7 (112~127)	0070		0072	0073
8 (128~143)	0080	0081		0083
9 (144~159)	0090	0091		0093
10 (160~175)	00A0	00A1		00A3
11 (176~191)	00B0	00B1		00B3
12 (192~207)	00C0	00C1	00C2	
13 (208~223)	00D0	00D1	00D2	
14 (224~239)	00E0	00E1	00E2	
15 (240~255)	00F0	00F1	00F2	

【 図 7 B 】

前フレームデータ															
0/0 ~15)	1/16 ~31)	2/32 ~47)	3/48 ~63)	4/64 ~79)	5/80 ~95)	6/96 ~111)	7/112 ~127)	8/128 ~143)	9/144 ~159)	10/160 ~175)	11/176 ~191)	12/192 ~207)	13/208 ~223)	14/224 ~239)	15/240 ~255)
0001	0002	0003	0004	0005	0006	0007	0008	0009	000A	000B	000C	000D	000E	000F	000F
0010	0012	0013	0014	0015	0016	0017	0018	0019	001A	001B	001C	001D	001E	001F	001F
0020	0021	0023	0024	0025	0026	0027	0028	0029	002A	002B	002C	002D	002E	002F	002F
0030	0031	0032	0034	0035	0036	0037	0038	0039	003A	003B	003C	003D	003E	003F	003F
0040	0041	0042	0043	0045	0046	0047	0048	0049	004A	004B	004C	004D	004E	004F	004F
0050	0051	0052	0053	0054	0056	0057	0058	0059	005A	005B	005C	005D	005E	005F	005F
0060	0061	0062	0063	0064	0065	0067	0068	0069	006A	006B	006C	006D	006E	006F	006F
0070	0071	0072	0073	0074	0075	0076	0078	0079	007A	007B	007C	007D	007E	007F	007F
0080	0081	0082	0083	0084	0085	0086	0087	0089	008A	008B	008C	008D	008E	008F	008F
0090	0091	0092	0093	0094	0095	0096	0097	0098	009A	009B	009C	009D	009E	009F	009F
00A0	00A1	00A2	00A3	00A4	00A5	00A6	00A7	00A8	00A9	00AB	00AC	00AD	00AE	00AF	00AF
00B0	00B1	00B2	00B3	00B4	00B5	00B6	00B7	00B8	00B9	00BA	00BC	00BD	00BE	00BF	00BF
00C0	00C1	00C2	00C3	00C4	00C5	00C6	00C7	00C8	00C9	00CA	00CB	00CC	00CE	00CF	00CF
00D0	00D1	00D2	00D3	00D4	00D5	00D6	00D7	00D8	00D9	00DA	00DB	00DC	00DE	00DF	00DF
00E0	00E1	00E2	00E3	00E4	00E5	00E6	00E7	00E8	00E9	00EA	00EB	00EC	00ED	00EF	00EF
00F0	00F1	00F2	00F3	00F4	00F5	00F6	00F7	00F8	00F9	00FA	00FB	00FC	00FD	00FE	00FE

【図 8】



【図 9】

前フレームデータ		0(0	1(16	2(32	3(48	4(64	5(80	6(96	7(112	8(128	9(144	10(160	11(176	12(192	13(208	14(224	15(240
現フレームデータ	0(0~15)	0000	0001	0002	0003	0004	0005	0006	0007	0008	0009	000A	000B	000C	000D	000E	000F
	1(16~31)	0010	0011	0012	0013	0014	0015	0016	0017	0018	0019	001A	001B	001C	001D	001E	001F
	2(32~47)	0020	0021	0022	0023	0024	0025	0026	0027	0028	0029	002A	002B	002C	002D	002E	002F
	3(48~63)	0030	0031	0032	0033	0034	0035	0036	0037	0038	0039	003A	003B	003C	003D	003E	003F
	4(64~79)	0040	0041	0042	0043	0044	0045	0046	0047	0048	0049	004A	004B	004C	004D	004E	004F
	5(80~95)	0050	0051	0052	0053	0054	0055	0056	0057	0058	0059	005A	005B	005C	005D	005E	005F
	6(96~111)	0060	0061	0062	0063	0064	0065	0066	0067	0068	0069	006A	006B	006C	006D	006E	006F
	7(112~127)	0070	0071	0072	0073	0074	0075	0076	0077	0078	0079	007A	007B	007C	007D	007E	007F
	8(128~143)	0080	0081	0082	0083	0084	0085	0086	0087	0088	0089	008A	008B	008C	008D	008E	008F
	9(144~159)	0090	0091	0092	0093	0094	0095	0096	0097	0098	0099	009A	009B	009C	009D	009E	009F
	10(160~175)	00A0	00A1	00A2	00A3	00A4	00A5	00A6	00A7	00A8	00A9	00AA	00AB	00AC	00AD	00AE	00AF
	11(176~191)	00B0	00B1	00B2	00B3	00B4	00B5	00B6	00B7	00B8	00B9	00BA	00BB	00BC	00BD	00BE	00BF
	12(192~207)	00C0	00C1	00C2	00C3	00C4	00C5	00C6	00C7	00C8	00C9	00CA	00CB	00CC	00CD	00CE	00CF
	13(208~223)	00D0	00D1	00D2	00D3	00D4	00D5	00D6	00D7	00D8	00D9	00DA	00DB	00DC	00DD	00DE	00DF
	14(224~239)	00E0	00E1	00E2	00E3	00E4	00E5	00E6	00E7	00E8	00E9	00EA	00EB	00EC	00ED	00EE	00EF
	15(240~255)	00F0	00F1	00F2	00F3	00F4	00F5	00F6	00F7	00F8	00F9	00FA	00FB	00FC	00FD	00FE	00FF

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 3 2 B
G 0 2 F	1/133	5 0 5
G 0 2 F	1/133	5 7 0
G 0 9 G	3/20	6 6 0 W

专利名称(译)	液晶显示装置，LCD驱动器和操作LCD驱动器的方法		
公开(公告)号	JP2009109835A	公开(公告)日	2009-05-21
申请号	JP2007283270	申请日	2007-10-31
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
[标]发明人	能勢崇 降旗弘史		
发明人	能勢 崇 降旗 弘史		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G2320/0252 G09G2340/02 G09G2340/16 G09G2360/18		
FI分类号	G09G3/36 G09G3/20.623.R G09G3/20.623.B G09G3/20.623.Y G09G3/20.631.D G09G3/20.621.F G09G3/20.632.B G02F1/133.505 G02F1/133.570 G09G3/20.660.W		
F-TERM分类号	2H093/NC13 2H093/NC14 2H093/NC22 2H093/NC26 2H093/NC28 2H093/NC29 2H093/NC50 2H093/ND33 2H093/ND49 5C006/AF01 5C006/AF26 5C006/AF44 5C006/BF01 5C006/FA13 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD22 5C080/EE29 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H193/ZA04 2H193/ZD12 2H193/ZD23 2H193/ZE01 2H193/ZF14 2H193/ZF16 2H193/ZF17 2H193/ZF19 2H193/ZF20		
代理人(译)	工藤稔		
其他公开文献	JP5100312B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示器，其构成是为了抑制LCD驱动器内置的存储器体积增加，同时应对即使图像数据的传输速度不是恒定的情况，并能够应对过载处理。
ŽSOLUTION：液晶显示器1包括液晶显示器（LCD）面板2和LCD驱动器3。LCD驱动器3包括用于从外部接收待存储的图像数据的显示存储器12，用于过驱动的存储器13 OD处理电路14通过压缩从显示存储器12读出的图像数据，生成压缩图像数据，并将生成的压缩图像数据写入OD用存储器13。OD处理电路14基于从显示存储器12读出的图像数据和从用于OD的存储器13读出的压缩图像数据执行过驱动处理。
Ž

