

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-249240

(P2007-249240A)

(43) 公開日 平成19年9月27日(2007.9.27)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H093
G02F 1/133 (2006.01)	G02F 1/133 525	
	G02F 1/133 550	

審査請求 有 請求項の数 3 O L (全 12 頁)

(21) 出願番号	特願2007-162876 (P2007-162876)	(71) 出願人	599127667 エルジー フィリップス エルシーディー カンパニー リミテッド
(22) 出願日	平成19年6月20日 (2007.6.20)		
(62) 分割の表示	特願2003-187636 (P2003-187636) の分割		大韓民国 ソウル, ヨンドンポーク, ヨイドードン 20
原出願日	平成15年6月30日 (2003.6.30)	(74) 代理人	100110423 弁理士 曾我 道治
(31) 優先権主張番号	2002-069690	(74) 代理人	100084010 弁理士 古川 秀利
(32) 優先日	平成14年11月11日 (2002.11.11)	(74) 代理人	100094695 弁理士 鈴木 憲七
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100111648 弁理士 梶並 順

最終頁に続く

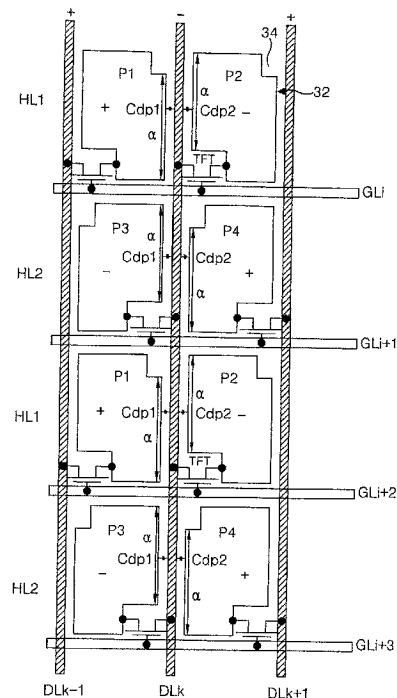
(54) 【発明の名称】 液晶表示パネル

(57) 【要約】

【課題】消費電力を削減し画質を向上させる液晶表示パネルを提供する。

【解決手段】ゲート・データラインの交差部に形成された薄膜トランジスタ、トランジスタに接続された画素電極を含む液晶セル、データラインとその左右に隣接した画素電極間に形成された第1・第2寄生キャパシタを備え、液晶セルは左・右に隣接したデータラインと接続されるトランジスタを有する液晶セルからなる第1・第2水平ラインを有し、画素電極はトランジスタの形成位置と対角をなす位置に形成される溝を有し、溝は第1・第2水平ラインでデータラインの左・右側の画素電極に形成され、第1水平ラインでデータラインとその右側画素電極はデータラインと同一極性の画素信号を、左側画素電極はデータラインと反対極性の画素信号を、第2水平ラインでデータラインの左側画素電極はデータラインと同一極性の画素信号を、右側画素電極はデータラインと反対極性の画素信号を充電する。

【選択図】 図 8



【特許請求の範囲】

【請求項 1】

ゲートラインとデータラインの交差部に形成された薄膜トランジスタと、その薄膜トランジスタに接続された画素電極を含む液晶セルと、前記データラインとその左側に隣接した画素電極の間に形成された第 1 寄生キャパシタと、前記データラインとその右側に隣接した画素電極の間に形成された第 2 寄生キャパシタを備え、

前記液晶セルは、左側に隣接したデータラインと接続される薄膜トランジスタを有する液晶セルからなる第 1 水平ラインと、右側に隣接したデータラインと接続される薄膜トランジスタを有する液晶セルからなる第 2 水平ラインとを具備し、

前記画素電極は、前記薄膜トランジスタが形成される位置と対角をなす位置に形成される溝を具備し、

前記溝は、前記第 1 水平ラインでは前記データラインの左側の画素電極に形成され、前記第 2 水平ラインでは前記データラインの右側の画素電極に形成され、

前記第 1 水平ラインにおいて、前記データラインとその右側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの左側の画素電極は前記データラインと反対極性の画素信号をそれぞれ充電するように形成され、

前記第 2 水平ラインにおいて、前記データラインの左側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの右側の画素電極は前記データラインと反対極性の画素信号をそれぞれ充電するように形成される

ことを特徴とする液晶表示パネル。

10

20

【請求項 2】

前記データラインの左側に形成された溝の長さ、と、前記データラインの右側に形成された溝の長さは同一である

ことを特徴とする請求項 1 記載の液晶表示パネル。

【請求項 3】

前記第 1 水平ラインと前記第 2 水平ラインは、少なくとも 1 水平ライン単位に交番して配置された

ことを特徴とする請求項 1 記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は液晶表示装置に関わり、特に、消費電力を節減すると共に画質を向上させることができる液晶表示パネルに関するものである。

【背景技術】

【0002】

液晶表示装置は、電界を利用して誘電異方性を有する液晶の光透過率を調節することで画像を表示するようになる。このために、液晶表示装置は、液晶セルがマトリックス形態に配列された液晶表示パネルと、液晶表示パネルを駆動するための駆動回路とを具備する。

【0003】

40

液晶表示パネルは、液晶セルが画素信号により光透過率を調節することで画像を表示するようになる。駆動回路は、液晶表示パネルのゲートラインを駆動するためのゲート・ドライバーと、データラインを駆動するためのデータ・ドライバーと、ゲート・ドライバー及びデータ・ドライバーにタイミング制御信号と画素データを供給するタイミング制御部と、電源電圧を供給する電源部とを具備する。

【0004】

具体的に、液晶表示装置は、図 1 に示すように、液晶セル(C1c)がマトリックス形態で配列された液晶表示パネル(2)と、液晶表示パネル(2)のゲートライン(GL1乃至GLn)を駆動するためのゲート・ドライバー(4)と、液晶表示パネル(2)のデータライン(DL1乃至DLm)を駆動するためのデータ・ドライバー(6)とを具備する。

50

【0005】

図1において、液晶表示パネル(2)は、n個のゲートライン(GL1乃至GLn)とm個のデータライン(DL1乃至DLm)の交差により定義される領域ごとに形成されてマトリックス形態に配列された薄膜トランジスタ(TFT)と液晶セル(Clc)とを具備する。薄膜トランジスタ(TFT)は、ゲートライン(DL1乃至GLn)からのスキャン信号にตอบสนองしてデータライン(DL1乃至DLm)からの画素信号を液晶セル(Clc)に供給する。

【0006】

液晶セル(Clc)は、液晶を間に置いて対面する共通電極と薄膜トランジスタに接続された画素電極を含めて等価的には液晶容量キャパシタ(Clc)で表示される。ゲート・ドライバー(4)は、タイミング制御部(8)からのゲート制御信号にตอบสนองしてゲートライン(GL1乃至GLn)に順次供給されるスキャン信号を発生する。 10

【0007】

データ・ドライバー(6)は、タイミング制御部(8)からのデータ制御信号にตอบสนองしてタイミング制御部(8)からの画素データをアナログ画素信号に変換する。この場合、データ・ドライバー(6)は、ガンマ電圧発生部(図示しない)から供給されるガンマ電圧を利用して画素データを画素信号に変換する。そして、データ・ドライバー(6)は、変換された画素信号をゲートライン(GL)にスキャン信号が供給される度にデータライン(DL1乃至DLm)に供給する。

【0008】

タイミング制御部(8)は、入力される垂直同期信号及び水平同期信号等を利用してゲート制御信号とデータ制御信号を発生してゲート・ドライバー(4)及びデータ・ドライバー(8)のタイミングを制御する。また、タイミング制御部(8)は、入力される画素データを整列してデータ・ドライバー(6)に供給する。 20

【0009】

このような液晶表示装置は、液晶の劣化を防止すると共に表示品位を向上させるために、液晶表示パネルをインバージョン駆動方法で駆動する。インバージョン駆動方法としては、フレーム・インバージョン方式(Frame Inversion System)、ライン(コラム)・インバージョン方式(Line(Column) Inversion System)、そしてドット・インバージョン方式(Dot Inversion System)が利用される。

【0010】

フレーム・インバージョン駆動方法は、図2A及び図2Bに図示するように、液晶セルの極性が1フレームの間では同一で、フレームごとに反転されるようにする。このようなフレーム・インバージョン駆動方法は、フレーム単位にフリッカが発生される問題点がある。 30

【0011】

ライン・インバージョン駆動方法は、液晶セルの極性が、図3A及び図3Bに図示するように、1水平ラインの間では同一で、水平ラインごとに、そしてフレームごとに反転されるようにする。このようなライン・インバージョン駆動方法は、水平方向の液晶セル間のクロストークが存在することにより、水平縞模様パターンにフリッカが発生される問題点がある。 40

【0012】

コラム・インバージョン駆動方法は、液晶セルの極性が、図4A及び図4Bに図示するように、1コラムラインの間では同一で、コラムラインごとに、そしてフレームごとに反転されるようにする。このようなコラム・インバージョン駆動方法は、垂直方向の液晶セル間のクロストークが存在することにより、垂直縞模様パターンにフリッカが発生される問題点がある。

【0013】

ドット・インバージョン駆動方法は、図5A及び図5Bに図示するように、液晶セルの極性が水平及び垂直方向に隣接するすべての液晶セルと相反されて、フレームごとに反転されるようにする。このようなドット・インバージョン駆動方法は、垂直及び水平方向に 50

隣接した液晶セルの間に発生されるフリッカが相互相殺されることで、他のインバージョン方法に比べてすぐれた画質の画像を提供する。

【発明の開示】

【発明が解決しようとする課題】

【0014】

しかし、ドット・インバージョン駆動方式は、データ・ドライバーからデータラインに供給される画素電圧信号の極性が水平及び垂直方向に反転されるので他のインバージョン方法に比べて画素信号の変動量、すなわち画素信号の周波数が大きいために消費電力が大きいとする短所がある。

【0015】

従って、本発明の目的は、消費電力を節減すると共に画質を向上させることができる液晶表示パネルを提供することにある。

【課題を解決するための手段】

【0016】

前記目的を達成するために、本発明に係る液晶表示パネルは、ゲートラインとデータラインの交差部に形成された薄膜トランジスタと、その薄膜トランジスタに接続された画素電極を含む液晶セルと、前記データラインとその左側に隣接した画素電極の間に形成された第1寄生キャパシタと、前記データラインとその右側に隣接した画素電極の間に形成された第2寄生キャパシタを備え、前記液晶セルは、左側に隣接したデータラインと接続される薄膜トランジスタを有する液晶セルからなる第1水平ラインと、右側に隣接したデータラインと接続される薄膜トランジスタを有する液晶セルからなる第2水平ラインとを具備し、前記画素電極は、前記薄膜トランジスタが形成される位置と対角をなす位置に形成される溝を具備し、前記溝は、前記第1水平ラインでは前記データラインの左側の画素電極に形成され、前記第2水平ラインでは前記データラインの右側の画素電極に形成され、前記第1水平ラインにおいて、前記データラインとその右側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの左側の画素電極は前記データラインと反対極性の画素信号をそれぞれ充電するように形成され、前記第2水平ラインにおいて、前記データラインの左側の画素電極は前記データラインと同一極性の画素信号を、前記データラインの右側の画素電極は前記データラインと反対極性の画素信号をそれぞれ充電するように形成されることを特徴とする。

【発明の効果】

【0017】

消費電力減少のために液晶セルがデータラインに沿ってジグザグ型に配列された本発明に係る液晶表示パネルは、画素電極に溝を形成してデータラインと左右側画素電極との間に形成される第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を最小化できるようにする。これにより、本発明に係る液晶表示パネルは、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差による垂直クロストーク現象とともに非対称光漏れを最小化して画質を向上させることができるようになる。

【発明を実施するための最良の形態】

【0018】

本発明の好ましい実施の形態を説明するのに先立って本発明の直接的な技術背景になる液晶表示装置を見る事にする。

【0019】

液晶表示装置は、液晶セルを交流駆動して液晶劣化を防止しながらも画質を向上させるためにドット・インバージョン駆動方法を主に採用する。しかし、ドット・インバージョン駆動方法は、液晶セル単位で画像信号の極性を反転させなければならないので画素信号の変動量が大きくなるようになって消費電力が大きいという問題点を抱いている。

【0020】

このようなドット・インバージョン駆動方法の大きい消費電力問題を解決するために、データラインをコラム・インバージョン方式に駆動しながら液晶セルをドット・インバー

10

20

30

40

50

ジョン方式で駆動できる液晶表示装置とその駆動方法を説明する。

【0021】

図6は、本発明に係る液晶表示装置(以下、“Z-インバージョン液晶表示装置”という)を図示したものである。図6に図示された液晶表示装置は、液晶セルマトリックスを持つ液晶表示パネル(12)と、液晶表示パネル(12)のゲートライン(GL1乃至GLn)を駆動するためのゲート・ドライバー(14)と、液晶表示パネル(12)のデータライン(DL1乃至DLm+1)を駆動するためのデータ・ドライバー(16)と、ゲート・ドライバー(14)及びデータ・ドライバー(16)を制御するためのタイミング制御部(18)とを具備する。

【0022】

液晶表示パネル(12)は、ゲートライン(GL1乃至GLn)とデータライン(DL1乃至DLm+1)の交差により定義される領域ごとに形成された薄膜トランジスタ(TFT)と、画素電極(PXL)を含む液晶セルとを具備する。薄膜トランジスタ(TFT)は、ゲートライン(GL)からのスキャン信号に 응답してデータライン(DL1乃至DLm+1)からの画素信号を画素電極(PXL)に供給する。画素電極(PXL)は、画素信号に 응답して共通電極(図示しない)との間に位置する液晶を駆動することで光の透過率を調節するようになる。このような液晶セルは、薄膜トランジスタ(TFT)を通して垂直方向に沿って隣接したデータライン(DL)と交差的に接続される。

10

【0023】

例えば、奇数番目のゲートライン(GL1、GL3、GL5、...)に接続された奇数番目の水平ラインの液晶セルは、左側に隣接したデータライン(DLi)(ここで、iは、陽の正数)に接続されて画素信号を供給される。反面に、偶数番目のゲートライン(GL2、GL4、GL6、...)に接続された偶数番目の水平ラインの液晶セルは、右側に隣接するデータライン(DLi+1)に接続されて画素信号を供給される。

20

【0024】

タイミング制御部(18)は、ゲート・ドライバー(14)及びデータ・ドライバー(16)を制御するタイミング制御信号を発生して、データ・ドライバー(16)に画素データ信号を供給する。タイミング制御部(18)で発生するゲート・タイミング制御信号としては、ゲート・スタートパルス(GSP)、ゲート・シフト・クロック信号(GSC)、ゲート出力イネーブル信号(GOE)が含まれる。タイミング制御部(18)で発生するデータ・タイミング制御信号としては、ソース・スタートパルス(SSP)、ソース・シフト・クロック信号(SSC)、ソース出力イネーブル信号(SOE)、極性制御信号(POL)等が含まれる。

30

【0025】

ゲート・ドライバー(14)は、前記ゲート・タイミング制御信号を利用してゲートライン(GL1乃至GLn)にスキャン信号を順次的に供給する。これにより、ゲート・ドライバー(14)は、そのスキャン信号に 응답して薄膜トランジスタ(TFT)が水平ライン単位で駆動されるようにする。

【0026】

データ・ドライバー(16)は、入力された画素データをアナログ画素信号に変換してゲートライン(GL)にスキャン信号が供給される1水平期間ごとに1水平ライン分の画素信号をデータライン(DL1乃至DLm+1)に供給する。この場合、データ・ドライバー(16)は、ガンマ電圧発生部(図示しない)から供給されるガンマ電圧を利用して画素データを変換するようになる。

40

【0027】

このようなデータ・ドライバー(16)は、コラム・インバージョン方式に画素信号を供給して、データライン(DL1乃至DLm+1)のそれぞれに供給される画素信号が隣接したデータライン(DL)とは、相反した極性を持って、その極性がフレーム単位で反転させるようにする。すなわち、データ・ドライバー(16)は、奇数データライン(DL1、DL3、...)と偶数データライン(DL2、DL4、...)に相互相反された極性の画素信号を供給して、そのデータライン(DL1乃至DLm+1)に供給される画素信号の極性をフレーム単位で反転させるようになる。

50

【0028】

この場合、画素電極(PXL)がコラム・インバージョン方式に画素信号が供給されるデータライン(DL1乃至DL $m+1$)を基準にジグザグ型に配列されるのでその画素電極(PXL)を含む液晶セルは、ドット・インバージョン方式に駆動される。

【0029】

特に、データ・ドライバー(16)は、データライン(DL1乃至DL $m+1$)につれてジグザグ型に配列された画素電極(PXL)に正確な画素信号を供給するために水平期間ごとに交替的に画素信号の出力チャンネルを変更するようになる。

【0030】

具体的に、データライン(DL1乃至DL $m+1$)の右側で接続された液晶セル(PXL)に画素信号を供給する場合に、データ・ドライバー(16)は、第1乃至第 m データライン(DL1乃至DL m)に m 個の有効画素信号を、第 $m+1$ データライン(DL $m+1$)にブランク信号を供給するようになる。

10

【0031】

これとは、異なり、データライン(DL1乃至DL $m+1$)の左側で接続された液晶セル(PXL)に画素信号を供給する場合に、データ・ドライバー(16)は、 m 個の有効画素信号を1チャンネルずつ右側にシフトさせ第2乃至第 $m+1$ データライン(DL2乃至DL $m+1$)に供給して、第1データライン(DL1)には、ブランク信号を供給するようになる。ここで、ブランク信号は、定義されない(Don't care)信号を意味する。

【0032】

これにより、Z-インバージョン液晶表示装置は、ドット・インバージョン方式に駆動される液晶セル(PXL)で画質が向上されて、データ・ドライバー(16)は、コラム・インバージョン方式に画素信号を供給するので、ドット・インバージョン方式に画素信号を供給する場合より消費電力を著しく節減することができるようになる。

20

【0033】

しかし、図6に図示されたZ-インバージョン液晶表示装置では、データライン(DL)と左右側画素電極(PXL)の間に形成される寄生キャパシタ(Cdp)の間に容量偏差が発生するようになる。これは、データライン(DL)と左右側画素電極(PXL)との間に寄生キャパシタ(Cdp)が形成される面積が相違するためである。

【0034】

例えば、データラインと左右側画素電極の間に形成される寄生キャパシタ(Cdp)は、図7に図示するように、1データライン(DL k)と左側画素電極(P1または、P3)の間に形成される第1寄生キャパシタ(Cdp1)と、そのデータライン(DL k)と右側画素電極(P2または、P4)の間に形成される第2寄生キャパシタ(Cdp2)で構成される。ここで、第1及び第2寄生キャパシタ(Cdp1、Cdp2)は、その形成面積が相違するので相違する寄生容量を持っている。

30

【0035】

具体的に、図7に図示するように、画素電極(P1、P2)が i 番目のゲートライン(GL i)によって駆動される薄膜トランジスタ(TFT)を通して左側に隣接したデータライン(DL $k-1$ 、DL k)と接続された液晶セルからなる第1水平ライン(HL1)では、第1寄生キャパシタ(Cdp1)が第2寄生キャパシタ(Cdp2)より大きい寄生容量を持っている。これは、第1水平ライン(HL1)からデータライン(DL k)と向い合う左側画素電極(P1)の辺の長さ(α)が、そのデータライン(DL k)と向い合う右側画素電極(P2)の辺の長さ(β)より長いからである。

40

【0036】

すなわち、データライン(DL k)と第1寄生キャパシタ(Cdp1)を形成する左側画素電極(P1)の面積がそのデータライン(DL k)と第2寄生キャパシタ(Cdp2)を形成する右側画素電極(P2)の面積より大きいからである。これにより、電極面積と比例関係を持つ第1寄生キャパシタ(Cdp1)と第2寄生キャパシタ(Cdp2)の間に容量偏差が発生するようになる。

【0037】

さらに、画素電極(P3、P4)が薄膜トランジスタ(TFT)を通して右側に隣接したデータ

50

ライン(DLk、DLk+1)と接続された液晶セルからなる第2水平ライン(HL2)では、第2寄生キャパシタ(Cdp2)が第1寄生キャパシタ(Cdp1)より大きい寄生容量を持っている。これは、第2水平ライン(HL2)においてデータライン(DLk)と向い合う右側画素電極(P4)の辺の長さ()が、そのデータライン(DLk)と向い合う左側画素電極(P3)の辺の長さ()より長いからである。

【0038】

すなわち、データライン(DLk)と第2寄生キャパシタ(Cdp2)を形成する右側画素電極(P4)の面積がそのデータライン(DLk)と第1寄生キャパシタ(Cdp1)を形成する左側画素電極(P1)の面積より大きいからである。これにより、電極面積と比例関係を持つ第2寄生キャパシタ(Cdp2)と第1寄生キャパシタ(Cdp1)の間に容量偏差が発生するようになる。

10

【0039】

このような第1及び第2キャパシタ(Cdp1、Cdp2)の間の容量偏差によりデータライン(DL)の上の画素信号が歪曲されて、歪曲された画素信号が画素電極(P)に誘起されて充電される。この結果、Z-インバージョン液晶表示装置の特定領域にクロストークキテスタターンを表示する場合、前記寄生容量偏差による垂直クロストークが発生して画質が低下される問題が発生するようになる。

【0040】

また、データライン(DL)と画素電極(P)は、それら自分により発生される寄生キャパシタ(Cdp)の容量を減らすために所定の離隔距離を置いて配置される。このため、データライン(DL)と画素電極(P)との間でバックライトから駆動されない液晶を経由した光漏れが発生するようになる。特に、第1及び第2寄生キャパシタ(Cdp1、Cdp2)の発生面積が相違するにより、それらを通する光漏れの量も相違するようになる。

20

【0041】

例えば、第1水平ライン(HL1)では、相対的に容量が大きい第1寄生キャパシタ(Cdp1)を通する光漏れの量が相対的に大きくて、第2水平ライン(HL2)では、相対的に容量が大きい第2寄生キャパシタ(Cdp2)を通する光漏れの量が相対的に大きく示されるようになる。このように、水平ライン単位で第1及び第2寄生キャパシタ(Cdp1、Cdp2)による非対称光漏れが発生するにより画質が低下される問題が発生するようになる。

【0042】

このようにZ-インバージョン液晶表示装置で発生する寄生容量偏差による垂直クロストーク及び非対称光漏れを防止するために、本発明では、データライン(DLk)を基準にした第1及び第2寄生キャパシタ(Cdp1、Cdp2)の寄生容量が同一になるように液晶表示パネルを設計するようになる。特に、本発明では、画素電極(P)の構造を変更して第1及び第2寄生キャパシタ(Cdp1、Cdp2)が同一な寄生容量を持つようにする。

30

【0043】

図8は、本発明の実施の形態によるZ-インバージョン液晶表示パネルの一部分を示す図である。図8に図示された液晶表示パネルは、ゲートライン(GL)とデータライン(DL)の交差により定義される領域ごとに形成された液晶セル(32)を具備する。

【0044】

液晶セル(32)のそれぞれは、薄膜トランジスタ(TFT)と画素電極(P)を含む。薄膜トランジスタ(TFT)は、ゲートライン(GL)からのスキャン信号にตอบสนองしてデータライン(DL)からの画素信号を画素電極(P)に供給する。画素電極(P)は、供給された画素信号にตอบสนองして共通電極(図示しない)との間に位置する液晶を駆動するようになる。これにより、液晶セル(32)は、液晶の駆動によって光透過率を調節して画像を示すようになる。

40

【0045】

特に、ドット・インバージョン駆動のために液晶セル(32)は、垂直方向に沿って隣接したデータライン(DLk-1、DLk、DLk+1)と交差的に接続される。すなわち、液晶表示パネルは、左側に隣接したデータライン(DLk-1、DLk)に接続された液晶セル(32)で構成される第1水平ライン(HL1)と、右側に隣接したデータライン(DLk、DLk+1)に接続された液晶セル(32)で構成される第2水平ライン(HL2)を具備する。

50

【0046】

このような第1水平ライン(HL1)と第2水平ライン(HL2)は、ドット・インバージョン駆動の場合、図8に図示されたように、1水平ライン単位で交番して配列される。これと異なり、2ドットまたは、3ドット以上のインバージョン駆動の場合、第1水平ラインと第2水平ラインは、2または、3以上の水平ライン単位で交番して配置される。

【0047】

このようなデータライン(DL)と画素電極(P)の間には、寄生キャパシタ(Cdp)が存在するようになる。寄生キャパシタ(Cdp)は、保護膜(図示しない)を挟むデータライン(DL)と左側の画素電極(P)によって形成された第1寄生キャパシタ(Cdp1)と、保護膜(図示しない)を挟むそのデータライン(DL)と右側の画素電極(P)によって形成された第2寄生キャパシタ(Cdp2)を具備する。

10

【0048】

ここで、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を防止するために、第1及び第2寄生キャパシタ(Cdp1、Cdp2)は、同一な容量を持つように形成される。このために、相対的に容量が大きい寄生キャパシタを形成する画素電極(P)がデータライン(DL)に隣接した一側部に溝(34)を具備するにより、その寄生キャパシタの容量が減ってなるようにする。

【0049】

例えば、図8に図示するように、第1水平ライン(HL1)において、データライン(DLk)と相対的に容量が大きい第1寄生キャパシタ(Cdp1)を形成する左側画素電極(P1)がそのデータライン(DLk)に隣接した一側部に溝(34)を具備するようになる。これにより、データライン(DLk)と左側画素電極(P1)との間の第1寄生キャパシタ(Cdp1)の容量が減るようになり、そのデータライン(DLk)と右側画素電極(P2)との間の第2寄生キャパシタ(Cdp2)との容量偏差が減るようになる。

20

【0050】

この結果、第1水平ライン(HL1)では、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差が最小化できるようになる。ここで、データライン(DLk)の左側画素電極(P1)に形成される溝(34)の位置は、図8に図示するように、そのデータライン(DLk)に隣接した一側部の上部または、下部等、その一側部のどの地点であっても関係ない。

【0051】

一方、図8に図示するように、第2水平ライン(HL2)において、データライン(DLk)と相対的に容量が大きい第2寄生キャパシタ(Cdp2)を形成する右側画素電極(P4)がそのデータライン(DLk)に隣接した一側部に溝(34)を具備するようになる。

30

【0052】

これにより、データライン(DLk)と右側画素電極(P4)との間の第2寄生キャパシタ(Cdp2)の容量が減るようになり、そのデータライン(DLk)と左側画素電極(P3)との間の第1寄生キャパシタ(Cdp1)との容量偏差が減るようになる。この結果、第2水平ライン(HL2)でも第1及び第2寄生キャパシタ(Cd1、Cdp2)の間の容量偏差を最小化できるようになる。

【0053】

ここで、データライン(DLk)の左側画素電極(P1)に形成される溝(34)の位置は、図8に図示するように、そのデータライン(DLk)に隣接した一側部の上部または、下部等、その一側部のどの地点であっても関係ない。

40

【0054】

このように、本発明に係るZ-インバージョン液晶表示パネルは、データライン(DL)と相対的に大きい容量の寄生キャパシタを形成する画素電極の面積を減少させるようになる。これにより、データライン(DL)と左右側画素電極(P)との間に形成される第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を最小化することができるようになる。これにより、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差による垂直クロストーク現象とともに非対称光漏れを防止して画質を向上させることができる。

50

【 0 0 5 5 】

上述したように、消費電力減少のために液晶セルがデータラインに沿ってジグザグ型に配列された本発明に係る液晶表示パネルは、画素電極に溝を形成してデータラインと左右側画素電極との間に形成される第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差を最小化できるようになる。これにより、本発明に係る液晶表示パネルは、第1及び第2寄生キャパシタ(Cdp1、Cdp2)との間の容量偏差による垂直クロストーク現象とともに非対称光漏れを最小化して画質を向上させることができるようになる。

【 0 0 5 6 】

以上説明した内容を通して当業者であれば本発明の技術思想を一脱しない範囲内で多様な変更及び修正ができる。

10

【 図面の簡単な説明 】

【 0 0 5 7 】

【 図 1 】 従来 of 液晶表示装置を図示した図面である。

【 図 2 A 】 液晶表示装置のフレーム・インバージョン方式を説明するための図面である。

【 図 2 B 】 液晶表示装置のフレーム・インバージョン方式を説明するための図面である。

【 図 3 A 】 液晶表示装置のライン・インバージョン方式を説明するための図面である。

【 図 3 B 】 液晶表示装置のライン・インバージョン方式を説明するための図面である。

【 図 4 A 】 液晶表示装置のコラム・インバージョン方式を説明するための図面である。

【 図 4 B 】 液晶表示装置のコラム・インバージョン方式を説明するための図面である。

【 図 5 A 】 液晶表示装置のドット・インバージョン方式を説明するための図面である。

20

【 図 5 B 】 液晶表示装置のドット・インバージョン方式を説明するための図面である。

【 図 6 】 本発明に係わる液晶表示装置を図示した図面である。

【 図 7 】 図 6 に図示された液晶表示パネルでのクロストークの発生原因を説明するための図面である。

【 図 8 】 本発明の実施の形態による液晶表示パネルの一部分を図示した図面である。

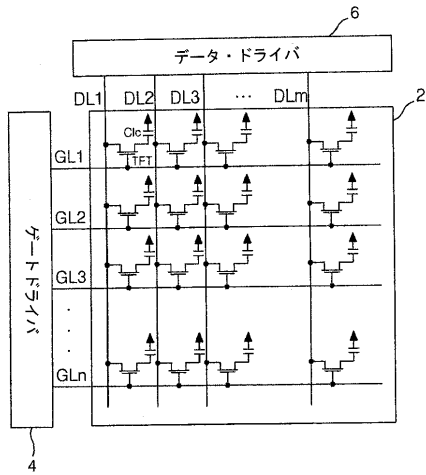
【 符号の説明 】

【 0 0 5 8 】

2、12：液晶表示パネル、4、14：ゲート・ドライバー、6、16：データ・ドライバー、8、18：タイミング制御部、TFT：薄膜トランジスタ、32：液晶セル、34：溝。

30

【図 1】



【図 2 B】

-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-

【図 2 A】

+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+

【図 3 A】

+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-

【図 3 B】

-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+

【図 4 B】

-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+

【図 4 A】

+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-

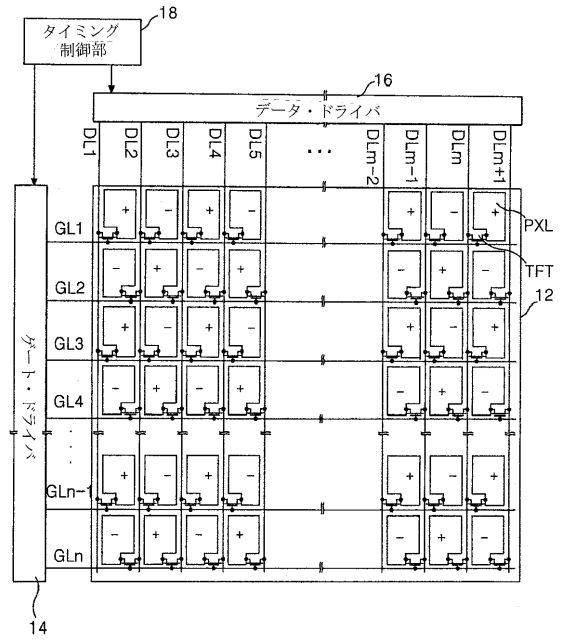
【図 5 A】

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

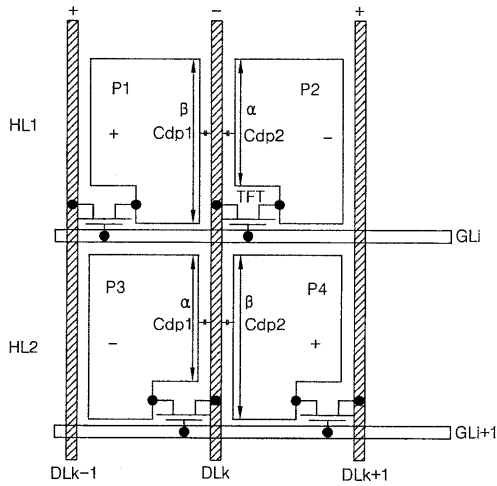
【図5B】

-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-

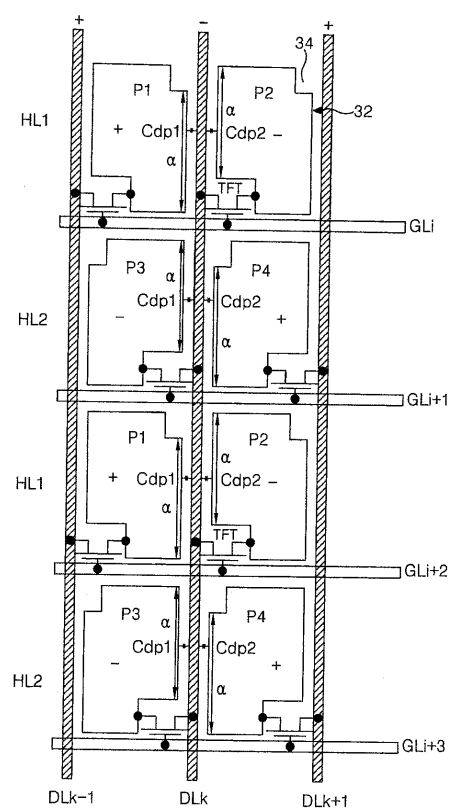
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 サン・ム・ソン

大韓民国、テグ、ナム - ク、テミョン 7 - ドン 2 1 5 1 - 1 9

Fターム(参考) 2H092 GA12 GA20 GA24 JA24 JB64 NA01 NA26 PA06

2H093 NA16 NA32 NA34 NC16 NC34 ND10 ND15 ND34 ND39

专利名称(译)	液晶显示面板		
公开(公告)号	JP2007249240A	公开(公告)日	2007-09-27
申请号	JP2007162876	申请日	2007-06-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji 飞利浦杜迪股份有限公司		
[标]发明人	サンムソン		
发明人	サン・ム・ソン		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/133 G02F1/1362 G09G3/20 G09G3/36		
CPC分类号	G02F1/134336 G02F1/1362		
FI分类号	G02F1/1343 G02F1/1368 G02F1/133.525 G02F1/133.550		
F-TERM分类号	2H092/GA12 2H092/GA20 2H092/GA24 2H092/JA24 2H092/JB64 2H092/NA01 2H092/NA26 2H092/PA06 2H093/NA16 2H093/NA32 2H093/NA34 2H093/NC16 2H093/NC34 2H093/ND10 2H093/ND15 2H093/ND34 2H093/ND39 2H192/AA24 2H192/AA33 2H192/AA43 2H192/CC62 2H192/DA74 2H192/GD61 2H193/ZA04 2H193/ZA08 2H193/ZC02 2H193/ZC04 2H193/ZC07 2H193/ZC13 2H193/ZC16 2H193/ZC20		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020020069690 2002-11-11 KR		
其他公开文献	JP4805215B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够节省功耗并改善图像质量的液晶显示面板。解决方案：液晶显示面板具有形成在栅极线和数据线的交叉部分上的薄膜晶体管，每个液晶单元包括连接到每个晶体管的像素电极，以及形成第一和第二寄生电容器的第一和第二寄生电容器在数据线和与数据线的右/左相邻的像素电极之间。每个液晶单元具有由液晶单元构成的第一和第二水平线，所述液晶单元具有连接到左右相邻数据线的晶体管，所述像素电极具有形成在与晶体管形成位置成对角线的位置上的漏极，以及漏极通过数据线右/左侧的第一和第二水平线形成在像素电极中。在第一水平线中，数据线右侧的像素电极对与数据线具有相同极性的像素信号充电，左侧像素电极对与数据线极性相反的像素信号充电，并且在第二水平线上，数据线左侧的像素电极对与数据线具有相同极性的像素信号充电，右侧像素电极对与数据线极性相反的像素信号充电。Ž

