

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-199724

(P2007-199724A)

(43) 公開日 平成19年8月9日(2007.8.9)

(51) Int.Cl.	F I	テーマコード (参考)
G09F 9/00 (2006.01)	G09F 9/00 366A	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H093
G02F 1/133 (2006.01)	G02F 1/133 530	5B068
G06F 3/041 (2006.01)	G06F 3/041 330D	5B087
G06F 3/044 (2006.01)	G06F 3/044 E	5C080
審査請求 未請求 請求項の数 21 O L (全 22 頁) 最終頁に続く		

(21) 出願番号 特願2007-16266 (P2007-16266)
 (22) 出願日 平成19年1月26日 (2007.1.26)
 (31) 優先権主張番号 10-2006-0008850
 (32) 優先日 平成18年1月27日 (2006.1.27)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市八達区梅灘洞 416
 番地
 (74) 代理人 110000051
 特許業務法人共生国際特許事務所
 (72) 発明者 李 柱 亨
 大韓民国 京畿道 果川市 別陽洞 住公
 アパート 504 棟 907 号
 (72) 発明者 金 炯 傑
 大韓民国 京畿道 龍仁市 豊徳川 2 洞
 三星5次アパート 505 棟 206 号

最終頁に続く

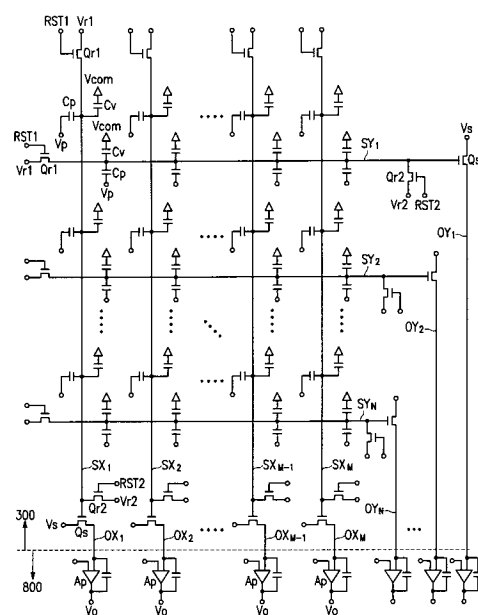
(54) 【発明の名称】 液晶表示装置及び表示装置

(57) 【要約】

【課題】画面の接触の有無及び接触位置を正確に感知し、消費電力を減らすことのできる液晶表示装置及び表示装置を提供する。

【解決手段】複数の感知データ線と、圧力によって静電容量が変化し前記感知データ線に接続される複数の可変キャパシタと、前記感知データ線に接続される複数の基準キャパシタとを有する液晶表示板組立体と、前記液晶表示板組立体とは別に形成され、前記感知データ線の各々に接続され、前記感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の感知信号出力部とを有する。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

複数の感知データ線と、圧力によって静電容量が変化し前記感知データ線に接続される複数の可変キャパシタと、前記感知データ線に接続される複数の基準キャパシタとを有する液晶表示板組立体と、

前記液晶表示板組立体とは別に形成され、前記感知データ線の各々に接続され、前記感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の感知信号出力部とを有することを特徴とする液晶表示装置。

【請求項 2】

前記感知信号出力部の各々は、前記感知データ線の各々に接続される出力トランジスタを有することを特徴とする請求項 1 に記載の液晶表示装置。 10

【請求項 3】

前記出力トランジスタは、MOS トランジスタであることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記複数の感知信号出力部を介して印加される信号を処理し、容量が変化した可変キャパシタの位置を判定する感知信号処理部をさらに有することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 5】

前記感知信号処理部は、集積回路チップで形成され、前記感知信号出力部を含むことを特徴とする請求項 4 に記載の液晶表示装置。 20

【請求項 6】

前記感知データ線の各々に接続され、感知データ線を設定電圧に初期化する複数の初期化部をさらに有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記初期化部は、前記液晶表示板組立体に形成されることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記初期化部は、前記感知信号処理部に形成されることを特徴とする請求項 6 に記載の液晶表示装置。 30

【請求項 9】

前記初期化部の各々は、前記感知データ線に接続され、第 1 リセット制御信号に従って動作し、入力される第 1 リセット電圧を接続された感知データ線に印加する第 1 リセットスイッチング素子と、

感知データ線に接続され、第 2 リセット制御信号に従って動作し、入力される第 2 リセット電圧を接続された前記感知データ線に印加する第 2 リセットスイッチング素子とを有することを特徴とする請求項 7 または請求項 8 に記載の液晶表示装置。

【請求項 10】

前記第 1 及び第 2 リセットスイッチング素子は、薄膜トランジスタであることを特徴とする請求項 9 に記載の液晶表示装置。 40

【請求項 11】

前記第 1 及び第 2 リセットスイッチング素子は、MOS トランジスタであることを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 12】

前記感知信号処理部は、駆動電圧と接地との間に接続される静電気保護用ダイオード部をさらに有することを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 13】

第 1 方向に延設される複数の第 1 感知データ線と、

第 2 方向に延設され、長さが互いに異なる複数の第 2 感知データ線と、

前記第 1 及び第 2 感知データ線に接続され、外部からの接触の有無によって出力信号が 50

変化する複数の感知部と、

前記第 2 感知データ線の各々に形成される複数の補償キャパシタとを有し、

前記第 2 感知データ線の各々において寄生キャパシタの容量と前記補償キャパシタの容量との比率が 1 : 1 であることを特徴とする表示装置。

【請求項 1 4】

前記第 1 及び第 2 感知データ線の各々に接続され、第 1 及び第 2 感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の感知信号出力部をさらに有することを特徴とする請求項 1 3 に記載の表示装置。

【請求項 1 5】

前記感知信号出力部の各々は、前記第 1 及び第 2 感知データ線の各々に接続される出力トランジスタを有することを特徴とする請求項 1 4 に記載の表示装置。 10

【請求項 1 6】

前記出力トランジスタは、MOS トランジスタで形成されることを特徴とする請求項 1 5 に記載の表示装置。

【請求項 1 7】

前記感知部の各々は、圧力によって静電容量が変化し、前記第 1 及び第 2 感知データ線に接続される複数の可変キャパシタと、

前記第 1 及び第 2 感知データ線に接続される複数の基準キャパシタとを有し、

前記補償キャパシタは、前記基準キャパシタと共に形成されることを特徴とする請求項 1 3 に記載の表示装置。 20

【請求項 1 8】

第 1 方向に延設される複数の第 1 感知データ線と、

第 2 方向に延設される複数の第 2 感知データ線と、

前記第 1 及び第 2 感知データ線に接続され、外部からの接触の有無によって出力信号が変化する複数の感知部と、

前記第 1 感知データ線の各々に接続され、前記第 1 感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の第 1 感知信号出力部と、

前記第 2 感知データ線の各々に接続され、前記第 2 感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の第 2 感知信号出力部と、

前記第 1 感知信号出力部から出力される感知信号を外部に伝達し、長さが同一である複数の第 1 出力データ線と、 30

前記第 2 感知信号出力部から出力される感知信号を外部に伝達し、長さが互いに異なる複数の第 2 出力データ線と、

前記第 2 出力データ線に各々形成される複数の補償キャパシタとを有し、

前記第 2 出力データ線の各々において寄生キャパシタの容量と前記補償キャパシタの容量との比率が 1 : 1 であることを特徴とする表示装置。

【請求項 1 9】

前記第 1 及び第 2 感知信号出力部の各々は、前記第 1 及び第 2 感知データ線の各々に接続される出力トランジスタを有することを特徴とする請求項 1 8 に記載の表示装置。

【請求項 2 0】 40

前記出力トランジスタは、薄膜トランジスタで形成されることを特徴とする請求項 1 9 に記載の表示装置。

【請求項 2 1】

前記感知部の各々は、圧力によって静電容量が変化し、前記第 1 及び第 2 感知データ線に接続される複数の可変キャパシタと、

前記第 1 及び第 2 感知データ線に接続される複数の基準キャパシタとを有し、

前記補償キャパシタは、前記基準キャパシタと共に形成されることを特徴とする請求項 1 8 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及び表示装置に関し、詳しくは、画面の接触の有無及び接触位置を正確に感知することのできる液晶表示装置及び表示装置に関する。

【背景技術】

【0002】

表示装置の代表的なものである液晶表示装置（LCD）は、画素電極及び共通電極を備える2つの表示板と、その間に挟持された誘電率異方性を有する液晶層とを有している。画素電極は行列状に配列されており、薄膜トランジスタ（TFT）等のスイッチング素子に接続され、1行ずつ順次に画像データ電圧の印加を受ける。共通電極は、表示板の全面にかけて形成されており、共通電圧の印加を受ける。画素電極と共通電極及びその間の液晶層は、回路的には液晶キャパシタを構成し、液晶キャパシタは、これに接続されたスイッチング素子とともに画素を構成する基本単位になる。

10

このような液晶表示装置においては、2つの電極に電圧を印加して液晶層に電界を生成し、この電界の強さを調節して液晶層を通過する光の透過率を調節することによって所望の画像を得る。

【0003】

タッチスクリーンパネルは、画面上に指先やタッチペン等で触れて文字や図形を描いたり、アイコンを実行させてコンピュータ等の機械に必要な命令を実行させたりする装置を言う。タッチスクリーンパネルが付着された液晶表示装置は、使用者の指先やタッチペン等が画面に触れたかどうかを感知し、及び触れた位置情報を得ることができる。しかし、このような液晶表示装置は、タッチスクリーンパネルによるコスト上昇、タッチスクリーンパネルを液晶表示板上に接着する工程が追加されることによる収率減少、液晶表示板組立体の輝度低下、製品幅の拡大等の問題点がある。

20

【0004】

そこで、このような問題を解決するためにタッチスクリーンパネルの代りに薄膜トランジスタからなる光センサーを液晶表示装置における画像を表示する画素の内部に内蔵する技術が開発されている。光センサーは、使用者の指先等で画面に加わる光の変化を感知することによって、液晶表示装置は使用者の指先等が画面に触れたかどうか、及び接触位置情報を得ることができる。ところが、このような光センサーは、外部環境、つまり外部光の強さ、バックライトの強さ、温度等によってその出力特性が変わり、光感知の際に誤差が生じるおそれがある。即ち、使用者の指等が画面に接触しても接触しないものと判断したり、接触しなくても接触したものと判断したりするという問題点がある。

30

【発明の開示】

【発明が解決しようとする課題】

【0005】

そこで、本発明は上記従来の表示装置における問題点に鑑みてなされたものであって、本発明の目的は、画面の接触の有無及び接触位置を正確に感知することができ、また、消費電力を減らすことのできる液晶表示装置及び表示装置を提供する。

【課題を解決するための手段】

40

【0006】

上記目的を達成するためになされた本発明による液晶表示装置は、複数の感知データ線と、圧力によって静電容量が変化し前記感知データ線に接続される複数の可変キャパシタと、前記感知データ線に接続される複数の基準キャパシタとを有する液晶表示板組立体と、前記液晶表示板組立体とは別に形成され、前記感知データ線の各々に接続され、前記感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の感知信号出力部とを有することを特徴とする。

【0007】

前記感知信号出力部の各々は、前記感知データ線の各々に接続される出力トランジスタを有することが好ましい。

50

前記出力トランジスタは、M O S トランジスタであることが好ましい。

前記複数の感知信号出力部を介して印加される信号を処理し、容量が変化した可変キャパシタの位置を判定する感知信号処理部をさらに有することが好ましい。

前記感知信号処理部は、集積回路チップで形成され、前記感知信号出力部を含むことが好ましい。

前記感知データ線の各々に接続され、感知データ線を設定電圧に初期化する複数の初期化部をさらに有することが好ましい。

前記初期化部は、前記液晶表示板組立体に形成されることが好ましい。

前記初期化部は、前記感知信号処理部に形成されることが好ましい。

前記初期化部の各々は、前記感知データ線に接続され、第1リセット制御信号に従って動作し、入力される第1リセット電圧を接続された感知データ線に印加する第1リセットスイッチング素子と、感知データ線に接続され、第2リセット制御信号に従って動作し、入力される第2リセット電圧を接続された前記感知データ線に印加する第2リセットスイッチング素子とを有することが好ましい。 10

前記第1及び第2リセットスイッチング素子は、薄膜トランジスタであることが好ましい。

前記第1及び第2リセットスイッチング素子は、M O S トランジスタであることが好ましい。

前記感知信号処理部は、駆動電圧と接地との間に接続される静電気保護用ダイオード部をさらに有することが好ましい。 20

【0008】

上記目的を達成するためになされた本発明による表示装置は、第1方向に延設される複数の第1感知データ線と、第2方向に延設され、長さが互いに異なる複数の第2感知データ線と、前記第1及び第2感知データ線に接続され、外部からの接触の有無によって出力信号が変化する複数の感知部と、前記第2感知データ線の各々に形成される複数の補償キャパシタとを有し、前記第2感知データ線の各々において寄生キャパシタの容量と前記補償キャパシタの容量との比率が1:1であることを特徴とする。

【0009】

前記第1及び第2感知データ線の各々に接続され、第1及び第2感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の感知信号出力部をさらに有することが好ましい。 30

前記感知信号出力部の各々は、前記第1及び第2感知データ線の各々に接続される出力トランジスタを有することが好ましい。

前記出力トランジスタは、M O S トランジスタで形成されることが好ましい。

前記感知部の各々は、圧力によって静電容量が変化し、前記第1及び第2感知データ線に接続される複数の可変キャパシタと、前記第1及び第2感知データ線に接続される複数の基準キャパシタとを有し、前記補償キャパシタは、前記基準キャパシタと共に形成されることが好ましい。

【0010】

また、上記目的を達成するためになされた本発明による表示装置は、第1方向に延設される複数の第1感知データ線と、第2方向に延設される複数の第2感知データ線と、前記第1及び第2感知データ線に接続され、外部からの接触の有無によって出力信号が変化する複数の感知部と、前記第1感知データ線の各々に接続され、前記第1感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の第1感知信号出力部と、前記第2感知データ線の各々に接続され、前記第2感知データ線に流れる感知データ信号に基づいて出力信号を生成する複数の第2感知信号出力部と、前記第1感知信号出力部から出力される感知信号を外部に伝達し、長さが同一である複数の第1出力データ線と、前記第2感知信号出力部から出力される感知信号を外部に伝達し、長さが互いに異なる複数の第2出力データ線と、前記第2出力データ線に各々形成される複数の補償キャパシタとを有し、前記第2出力データ線の各々において寄生キャパシタの容量と前記補償キャパシタの容 40 50

量との比率が 1 : 1であることを特徴とする。

【0011】

前記第 1 及び第 2 感知信号出力部の各々は、前記第 1 及び第 2 感知データ線の各々に接続される出力トランジスタを有することが好ましい。

前記出力トランジスタは、薄膜トランジスタで形成されることが好ましい。

前記感知部の各々は、圧力によって静電容量が変化し、前記第 1 及び第 2 感知データ線に接続される複数の可変キャパシタと、前記第 1 及び第 2 感知データ線に接続される複数の基準キャパシタとを有し、前記補償キャパシタは、前記基準キャパシタと共に形成されることが好ましい。

【発明の効果】

10

【0012】

本発明に係る液晶表示装置及び表示装置によれば、可変キャパシタ等で構成される感知部を備えることにより、液晶表示板組立体に加わる圧力により接触の有無及び接触位置を感知することができるという効果がある。

初期信号入力部や感知信号出力部は、液晶表示板組立体に薄膜トランジスタで形成する代わりに、感知信号処理部内に MOS トランジスタで形成するので、消費電力が減少し、初期信号入力部や感知信号出力部に電圧を印加する周辺装置の構造及び周辺装置の消費電力が減少するという効果がある。

【0013】

また、外部環境による MOS トランジスタの特性変化が大きくないので、感度が向上し、S/N 比が増加する。また、横感知データ線の長さの差異による信号のバラツキを減少し、S/N 比がさらに増加するという効果がある。

20

【発明を実施するための最良の形態】

【0014】

次に、本発明に係る液晶表示装置及び表示装置を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0015】

添付した図面を用いながら、本発明の実施形態を、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一の参照符号を付けている。層、膜、領域、板等の部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

30

【0016】

次に、本発明による表示装置の一実施形態として液晶表示装置について図 1 ~ 図 5 を参照して詳細に説明する。

図 1 は本発明の一実施形態による液晶表示装置のブロック図で、画素の観点から示したブロック図であり、図 2 は本発明の一実施形態による液晶表示装置の一画素に対する等価回路図である。図 3 は本発明の一実施形態による液晶表示装置のブロック図で、感知部の観点から示したブロック図であり、図 4 は本発明の一実施形態による液晶表示装置の 1 つの感知部に対する等価回路図である。図 5 は本発明の一実施形態による液晶表示装置の概略斜視図である。

40

【0017】

図 1 及び図 3 に示すように、本発明の一実施形態による液晶表示装置は、液晶表示板組立体 300 及びこれに接続された画像走査部 400、画像データ駆動部 500 及び感知信号処理部 800、画像データ駆動部 500 に接続された階調電圧生成部 550、感知信号処理部 800 に接続された接触判断部 700、並びにこれらを制御する信号制御部 600 を有する。

【0018】

50

図 1 ~ 図 4 に示すように、液晶表示板組立体 3 0 0 は、複数の表示信号線 ($G_1 \sim G_n$ 、 $D_1 \sim D_m$) とこれに接続されほぼ行列状に配列された複数の画素 (PX) と、複数の感知信号線 ($SY_1 \sim SY_N$ 、 $SX_1 \sim SX_M$ 、 RL) とこれに接続されほぼ行列状に配列された複数の感知部 (SU)、各感知信号線 ($SY_1 \sim SY_N$ 、 $SX_1 \sim SX_M$) の一端部に接続された複数の初期信号入力部 (INI)、各感知信号線 ($SY_1 \sim SY_N$ 、 $SX_1 \sim SX_M$) の他の端部に接続された複数の感知信号出力部 ($SOUT$) と、各感知信号出力部 ($SOUT$) に接続された複数の出力データ線 ($OY_1 \sim OY_N$ 、 $OX_1 \sim OX_M$) を有する。

【0019】

また、図 2 及び図 5 に示すように、液晶表示板組立体 3 0 0 は、互いに対向する薄膜トランジスタ表示板 1 0 0 及び共通電極表示板 2 0 0 とその間に挟持された液晶層 3 と、2 つの表示板 (1 0 0、2 0 0) の間に間隙を形成し、ある程度圧縮変形される間隔材 (図示せず) を有する。

【0020】

表示信号線 ($G_1 \sim G_n$ 、 $D_1 \sim D_m$) は、画像走査信号を伝達する複数の画像走査線 ($G_1 \sim G_n$) と画像データ信号を伝達する画像データ線 ($D_1 \sim D_m$) を有し、感知信号線 ($SY_1 \sim SY_N$ 、 $SX_1 \sim SX_M$ 、 RL) は、感知データ信号を伝達する複数の横感知データ線 ($SY_1 \sim SY_N$) 及び複数の縦感知データ線 ($SX_1 \sim SX_M$) と基準電圧を伝達する複数の基準電圧線 (RL) を有する。基準電圧線 (RL) は必要に応じて省略してもよい。

画像走査線 ($G_1 \sim G_n$) 及び横感知データ線 ($SY_1 \sim SY_N$) は、ほぼ行方向に延在して互いにほぼ平行であり、画像データ線 ($D_1 \sim D_m$) 及び縦感知データ線 ($SX_1 \sim SX_M$) はほぼ列方向に延在して互いにほぼ平行である。基準電圧線 (RL) は行または列方向に延在している。

【0021】

各画素 (PX) は、表示信号線 ($G_1 \sim G_n$ 、 $D_1 \sim D_m$) に接続されたスイッチング素子 (Q) とこれに接続された液晶キャパシタ (C_{lc}) 及びストレージキャパシタ (C_{st}) を有する。ストレージキャパシタ (C_{st}) は必要に応じて省略してもよい。

スイッチング素子 (Q) は、薄膜トランジスタ表示板 1 0 0 に具備される薄膜トランジスタ等の三端子素子であって、その制御端子は画像走査線 ($G_1 \sim G_n$) と接続されており、入力端子は画像データ線 ($D_1 \sim D_m$) と接続されており、出力端子は液晶キャパシタ (C_{lc}) 及びストレージキャパシタ (C_{st}) と接続されている。この時、薄膜トランジスタは、非晶質シリコンまたは多結晶シリコンを含む。

【0022】

液晶キャパシタ (C_{lc}) は、薄膜トランジスタ表示板 1 0 0 の画素電極 1 9 1 と共通電極表示板 2 0 0 の共通電極 2 7 0 を 2 つの端子とし、2 つの電極 (1 9 1、2 7 0) 間の液晶層 3 は誘電体として機能する。画素電極 1 9 1 は、スイッチング素子 (Q) に接続され、共通電極 2 7 0 は、共通電極表示板 2 0 0 の全面に形成されて共通電圧 (V_{com}) の印加を受ける。図 2 とは異なり、共通電極 2 7 0 が薄膜トランジスタ表示板 1 0 0 に具備されることもあり、その場合には、2 つの電極 (1 9 1、2 7 0) のうちの少なくとも 1 つが線形または棒形に形成されうる。

【0023】

液晶キャパシタ (C_{lc}) の補助的な役割を果たすストレージキャパシタ (C_{st}) は、薄膜トランジスタ表示板 1 0 0 に具備された別個の信号線 (図示せず) と画素電極 1 9 1 が絶縁体を介在して重なって形成されており、この別個の信号線には共通電圧 (V_{com}) 等の定められた電圧が印加される。しかし、ストレージキャパシタ (C_{st}) は、画素電極 1 9 1 が絶縁体を媒介としてすぐ上の前段画像走査線と重なって形成されることもできる。

【0024】

一方、色表示を実現するためには各画素 (PX) が基本色のうちの 1 つを固有に表示し

10

20

30

40

50

たり（空間分割）、各画素（ PX ）が時間によって交互に基本色を表示したり（時間分割）することで、これら基本色の空間的、時間的作用で所望の色相が認識されるようにする。基本色の例としては赤色、緑色、青色等の三原色がある。図2は空間分割の一例であって、各画素（ PX ）が画素電極191に対応する共通電極表示板200の領域に基本色のうちの1つを示すカラーフィルタ230を備えている。図2とは異なり、カラーフィルタ230は、薄膜トランジスタ表示板100の画素電極191上または下に形成することもできる。

液晶表示板組立体300の外側面には光を偏光させる少なくとも1つの偏光子（図示せず）が付着されている。

【0025】

10

図4に示すように、感知部（ SU ）は、図面符号 SL を付した横または縦感知データ線（以下、感知データ線という）に接続される可変キャパシタ（ Cv ）と、感知データ線（ SL ）と基準電圧線（ RL ）との間に接続される基準キャパシタ（ Cp ）を有する。

基準キャパシタ（ Cp ）は、薄膜トランジスタ表示板100の基準電圧線（ RL ）と感知データ線（ SL ）が絶縁体（図示せず）を介在して重なって形成される。

【0026】

可変キャパシタ（ Cv ）は、薄膜トランジスタ表示板100の感知データ線（ SL ）と共通電極表示板200の共通電極270を2つの端子とし、2つの端子間の液晶層3は誘電体として機能する。可変キャパシタ（ Cv ）の静電容量（*capacitance*）は、液晶表示板組立体300に加わる使用者のタッチ等の外部刺激によって値が変化する。

20

【0027】

このような外部刺激としては圧力があり、共通電極表示板200に圧力が加わると、間隔材が圧縮変形されることによって、2つの端子間の距離が変化し、可変キャパシタ（ Cv ）の静電容量が変わる。静電容量が変わると、静電容量の大きさに依存する基準キャパシタ（ Cp ）と可変キャパシタ（ Cv ）との間の接続点電圧（ Vn ）の大きさが変わる。

【0028】

接続点電圧（ Vn ）は、感知データ信号として感知データ線（ SL ）を介して流れており、これに基づいて接触の有無を判断することができる。この時、基準キャパシタ（ Cp ）は固定の静電容量を有し、基準キャパシタ（ Cp ）に印加される基準電圧は、一定の電圧値を有するため、接続点電圧（ Vn ）は一定の範囲で変動する。従って、感知データ信号が常に一定の範囲の電圧レベルを有することができ、接触の有無及び接触位置を容易に判断することができる。

30

【0029】

感知部（ SU ）は隣接した2つの画素（ PX ）の間に配置される。横及び縦感知データ線（ $SY_1 \sim SY_N$ 、 $SX_1 \sim SX_M$ ）に各々接続されており、これらが交差する領域に隣接して配置されている1対の感知部（ SU ）の密度は、例えば、ドット（*dot*）密度の約 $1/4$ にすることができる。ここで1つのドットは、例えば平行に配列され、赤色、緑色、青色等の三原色を表示する3つの画素（ PX ）を有し、1つの色相を表示し、液晶表示装置の解像度を示す基本単位になる。しかし、1つのドットは4つ以上の画素（ PX ）により形成されることもでき、その場合、各画素（ PX ）は三原色と白色のうちの1つを表示することができる。

40

【0030】

1対の感知部（ SU ）密度がドット密度の $1/4$ である例としては、1対の感知部（ SU ）の横及び縦解像度が各々液晶表示装置の横及び縦解像度の $1/2$ であるものを挙げられる。ここで、感知部（ SU ）を有しない画素行及び画素列も存在することができる。

感知部（ SU ）密度とドット密度をこの程度に合せると、文字認識のような高精度の応用分野にもこのような液晶表示装置を適用することができる。もちろん感知部（ SU ）の解像度は必要に応じてより高くしたり、低くすることも可能である。

このように、本発明の実施形態による感知部（ SU ）によれば、感知部（ SU ）と感知データ線（ SL ）が占める空間が相対的に小さいので、画素（ PX ）の開口率の減少を最

50

少化することができる。

【0031】

複数のリセット信号入力部 (I N I) は全て同一の構造を有しており、複数の感知信号出力部 (S O U T) も同様、全て同一の構造を有する。これらリセット信号入力部 (I N I)、感知信号出力部 (S O U T) の構造と動作については後に詳細に説明する。

【0032】

出力データ線 (O Y ₁ ~ O Y _N、O X ₁ ~ O X _M) は、該当感知信号出力部 (S O U T) を介して横及び縦感知データ線 (S Y ₁ ~ S Y _N、S X ₁ ~ S X _M) に各々接続される複数の横出力データ線 (O Y ₁ ~ O Y _N) 及び縦出力データ線 (O X ₁ ~ O X _M) を有する。出力データ線 (O Y ₁ ~ O Y _N、O X ₁ ~ O X _M) は、感知信号処理部 800 に接続され、感知信号出力部 (S O U T) からの出力信号を感知信号処理部 800 に伝達する。横及び縦出力データ線 (O Y ₁ ~ O Y _N、O X ₁ ~ O X _M) はほぼ列方向に延在しており、互いにほぼ平行である。

【0033】

また、図 1 に示すように、階調電圧生成部 550 は、画素の透過率に関連する 2 組の階調電圧集合 (または基準階調電圧集合) を生成する。そのうちの 1 組は、共通電圧 (V c o m) に対してプラスの値を有し、もう 1 組はマイナスの値を有する。

画像走査部 400 は、液晶表示板組立体 300 の画像走査線 (G ₁ ~ G _n) に接続されてスイッチング素子 (Q) をターンオンさせるゲートオン電圧 (V o n) と、ターンオフさせるゲートオフ電圧 (V o f f) との組み合わせからなる画像走査信号を画像走査線 (G ₁ ~ G _n) に印加する。

【0034】

画像データ駆動部 500 は、液晶表示板組立体 300 の画像データ線 (D ₁ ~ D _m) に接続されており、階調電圧生成部 550 からの階調電圧を選択し、これを画像データ信号として画像データ線 (D ₁ ~ D _m) に印加する。しかし、階調電圧生成部 550 が全階調に対する電圧を全て提供するのでなく、定められた数の基準階調電圧のみを提供する場合に、画像データ駆動部 500 は、基準階調電圧を分圧して全体階調に対する階調電圧を生成し、この中から画像データ信号を選択する。

【0035】

感知信号処理部 800 は、液晶表示板組立体 300 の出力データ線 (O Y ₁ ~ O Y _N、O X ₁ ~ O X _M) に接続される複数の増幅部 810 を有し、各増幅部 810 を介して伝達される出力信号を受信して増幅等の信号処理を行い、アナログ感知信号 (V o) を生成した後、アナログ - デジタル変換器 (図示せず) 等を利用してデジタル信号に変換してデジタル感知信号 (D S N) を生成する。

【0036】

接触判断部 700 は、感知信号処理部 800 からデジタル感知信号 (D S N) を受信して所定の演算処理を行ない、接触の有無及び接触位置を判断した後、接触情報 (I N F) を外部装置に送出する。接触判断部 700 は、デジタル感知信号 (D S N) に基づいて感知部 (S U) の動作状態を監視し、これらに印加される信号を制御することができる。

信号制御部 600 は、画像走査部 400、画像データ駆動部 500、階調電圧生成部 550、及び感知信号処理部 800 等の動作を制御する。

【0037】

このような駆動装置 (400、500、550、600、700、800) 各々は、少なくとも 1 つの集積回路チップの形態に液晶表示板組立体 300 上に直接装着されたり、フレキシブル印刷回路フィルム (図示せず) 上に装着されて T C P (t a p e c a r r i e r p a c k a g e) の形態に液晶表示板組立体 300 に付着されたり、別途の印刷回路基板 (図示せず) 上に装着することもできる。また、これら駆動装置 (400、500、550、600、700、800) を信号線 (G ₁ ~ G _n、D ₁ ~ D _m、S Y ₁ ~ S Y _N、S X ₁ ~ S X _M、O Y ₁ ~ O Y _N、O X ₁ ~ O X _M、R L) 及び薄膜トランジスタ (Q) 等と共に液晶表示板組立体 300 に集積することもできる。

10

20

30

40

50

【0038】

図5に示すように、液晶表示板組立体300は、表示領域(P1)、周縁領域(P2)及び露出領域(P3)に分けられる。表示領域(P1)には画素(PX)、感知部(SU)及び信号線($G_1 \sim G_n$ 、 $D_1 \sim D_m$ 、 $SY_1 \sim SY_N$ 、 $SX_1 \sim SX_M$ 、 $OY_1 \sim OY_N$ 、 $OX_1 \sim OX_M$ 、RL)のほとんどが配置される。共通電極表示板200は、ブラックマトリクスのような遮光部材(図示せず)を有し、遮光部材は、周縁領域(P2)のほとんどを取り囲み、外部からの光を遮断する。共通電極表示板200は、薄膜トランジスタ表示板100より大きさが小さく、薄膜トランジスタ表示板100の一部が露出して露出領域(P3)をなし、露出領域(P3)には単一チップ610が実装され、FPC基板620が付着されている。

10

【0039】

単一チップ610は、液晶表示装置を駆動するための駆動装置、つまり画像駆動部400、画像データ駆動部500、階調電圧生成部550、信号制御部600、接触判断部700、及び感知信号処理部800を有する。このような駆動装置(400、500、550、600、700、800)を単一チップ610内に集積することによって実装面積を減らすことができ、消費電力を低くすることもできる。もちろん必要に応じて、これらの少なくとも1つまたはこれらをなす少なくとも1つの回路素子が単一チップ610の外側に存在してもよい。

【0040】

表示信号線($G_1 \sim G_n$ 、 $D_1 \sim D_m$)及び出力データ線($OY_1 \sim OY_N$ 、 $OX_1 \sim OX_M$)は、露出領域(P3)まで延在して該当駆動装置(400、500、800)と接続される。

20

FPC基板620は、外部装置から信号を受信して単一チップ610または液晶表示板組立体300に伝達し、外部装置との接続を容易にするために端部は通常コネクタ(図示せず)により形成されている。

【0041】

次に、このような液晶表示装置の表示動作及び感知動作についてより詳細に説明する。

信号制御部600は、外部装置(図示せず)から入力画像信号(R、G、B)及びその表示を制御する入力制御信号を受信する。入力画像信号(R、G、B)は、各画素(PX)の輝度情報を含み、輝度は定められた数、例えば、1024($=2^{10}$)、256($=2^8$)または64($=2^6$)個の階調を有している。入力制御信号の例としては、垂直同期信号(Vsync)と水平同期信号(Hsync)、メインクロック(MCLK)、データイネーブル信号(DE)等がある。

30

【0042】

信号制御部600は、入力画像信号(R、G、B)と入力制御信号に基づいて入力画像信号(R、G、B)を液晶表示板組立体300及び画像データ駆動部500の動作条件に合うように適宜処理し、画像走査制御信号(CONT1)、画像データ制御信号(CONT2)及び感知データ制御信号(CONT3)等を生成した後、画像走査制御信号(CONT1)を画像走査部400に送出し、画像データ制御信号(CONT2)と処理したデジタル画像信号(DAT)を画像データ駆動部500に送出し、感知データ制御信号(CONT3)を感知信号処理部800に送出する。

40

【0043】

画像走査制御信号(CONT1)は、走査開始を指示する走査開始信号(STV)とゲートオン電圧(Von)の出力を制御する少なくとも1つのクロック信号を有する。また、画像走査制御信号(CONT1)は、ゲートオン電圧(Von)の持続時間を限定する出力イネーブル信号(OE)をさらに有することができる。

画像データ制御信号(CONT2)は、1つの画素行のデジタル画像信号(DAT)の伝送開始を知らせる水平同期開始信号(ETH)と、画像データ線($D_1 \sim D_m$)に画像データ信号の印加を指示するロード信号(LOAD)及びデータクロック信号(HCLK)を有する。また、画像データ制御信号(CONT2)は、共通電圧(Vcom)に対す

50

る画像データ信号の電圧極性（以下、共通電圧に対する画像データ信号の電圧極性を略して画像データ信号の極性という）を反転させる反転信号（RVS）をさらに有することができる。

【0044】

信号制御部600からの画像データ制御信号（CONT2）に従って、画像データ駆動部500は、1つの画素行の画素（PX）に対するデジタル画像信号（DAT）を受信し、各デジタル画像信号（DAT）に対応する階調電圧を選択することによってデジタル画像信号（DAT）をアナログ画像データ信号に変換した後に、これを当該画像データ線（ $D_1 \sim D_m$ ）に印加する。

画像走査部400は、信号制御部600からの画像走査制御信号（CONT1）に従って、ゲートオン電圧（Von）を画像走査線（ $G_1 \sim G_n$ ）に印加し、この画像走査線（ $G_1 \sim G_n$ ）に接続されたスイッチング素子（Q）をターンオンさせる。以下、画像データ線（ $D_1 \sim D_m$ ）に印加された画像データ信号がターンオンされたスイッチング素子（Q）を介して該当画素（PX）に印加される。

10

【0045】

画素（PX）に印加された画像データ信号の電圧と共通電圧（Vcom）の差は、液晶キャパシタ（Clc）の充電電圧、つまり、画素電圧として現れる。液晶分子は画素電圧の大きさによってその配列が異なり、そのため液晶層3を通過する光の偏光が変化する。このような偏光の変化は、液晶表示板組立体300に付着された偏光子によって光透過率の変化として現れ、これによって所望の画像を表示することができる。

20

【0046】

1水平周期（1Hともいい、水平同期信号Hsync及びデータイネーブル信号DEの1周期と同一である）を単位としてこのような過程を繰り返すことによって、全ての画像走査線（ $G_1 \sim G_n$ ）に対し順次にゲートオン電圧（Von）を印加し、全ての画素（PX）に画像データ信号を印加して、1フレームの画像を表示する。

【0047】

1フレームが終了すれば次のフレームが開始され、各画素（PX）に印加される画像データ信号の極性が直前フレームでの極性と逆になるように画像データ駆動部500に印加される反転信号（RVS）の状態が制御される（フレーム反転）。この時、1フレーム内でも反転信号（RVS）の特性に応じて1つの画像データ線を介して流れる画像データ信号の極性が変わったり（行反転、ドット反転）、1つの画素行に印加される画像データ信号の極性も互いに異なることができる（列反転、ドット反転）。

30

【0048】

感知信号処理部800は、感知データ制御信号（CONT3）に従って毎フレームごとに1回ずつフレームとフレームとの間のポーチ（porch）区間において、出力データ線（ $OY_1 \sim OY_N$ 、 $OX_1 \sim OX_M$ ）を介して印加される感知データ信号を読み取る。ポーチ区間では、感知データ信号が画像走査部400及び画像データ駆動部500等からの駆動信号の影響を受けるのが少なくなり、感知データ信号の信頼度が高くなる。しかし、このような読み取り動作は、毎フレームごとに必ず行なう必要はなく、必要に応じて複数のフレームごとに1回ずつ行なってもよい。また、ポーチ区間で2回以上読み取り動作を行うこともでき、ポーチ区間はフレーム内でも読み取り動作が少なくとも1回行われることが好ましい。

40

【0049】

また、感知信号処理部800は、読み取ったアナログ感知データ信号を各増幅部810等を用いて増幅等の信号処理を行なった後、デジタル感知信号（DSN）に変換し、接触判断部700に送出する。感知信号処理部800は、液晶表示板組立体300の一側の露出領域（P3）に実装された単一チップ610に含まれている。また、単一チップ610は前述のように、データ駆動部500をさらに有しており、液晶表示板組立体300に応じて感知信号処理部800及びデータ駆動部500に対応する端子配列を有している。感知信号処理部800の増幅部810の動作については後に詳細に説明する。

50

【 0 0 5 0 】

接触判断部 7 0 0 は、デジタル感知信号 (D S N) を受信して適宜演算処理を行い、接触の有無及び接触位置を検知し、これを外部装置に伝送し、外部装置は、これに基づいた画像信号 (R 、 G 、 B) を液晶表示装置に伝送する。

【 0 0 5 1 】

次に、図 6 ~ 図 8 を参照して、本発明の一実施例によるリセット信号入力部 (I N I) 、感知信号出力部 (S O U T) 及び感知信号処理部 8 0 0 の信号増幅部 8 1 0 の構造及び動作について説明する。

図 6 は本発明の一実施形態による液晶表示装置における 1 つの感知データ線に接続される複数の感知部を有する部分の等価回路図であり、図 7 は図 6 の構成をより簡略に示した等価回路図であり、図 8 は本発明の一実施形態による液晶表示装置の感知動作を説明するためのタイミング図である。

10

【 0 0 5 2 】

図 6 及び図 7 に示すように、本実施形態の液晶表示板組立体 3 0 0 は、図 3 を参照して説明したように、複数の感知データ線 (S L) (図 3 の $S Y_1 \sim S Y_N$ 、 $S X_1 \sim S X_M$) と各感知データ線 (S L) に接続される複数の感知部 (S U) 、各感知データ線 (S L) の一方に接続されたリセット信号入力部 (I N I) 、各感知データ線 (S L) の他方と各出力データ線 (O L) (図 3 の $O Y_1 \sim O Y_N$ 、 $O X_1 \sim O X_M$) との間に接続された複数の感知信号出力部 (S O U T) を有する。また、図 3 を参照して説明したように、感知信号処理部 8 0 0 は、各出力データ線 (O L) に接続される複数の増幅部 8 1 0 を有している。

20

【 0 0 5 3 】

即ち、1つの感知データ線 (S L) には可変キャパシタ (C v) と基準キャパシタ (C p) で構成される複数の感知部 (S U) が接続されており、感知データ線 (S L) には各リセット信号入力部 (I N I) と感知信号出力部 (S O U T) が接続されている。可変キャパシタ (C v) は、共通電圧 (V c o m) に接続されており、基準キャパシタ (C p) は基準電圧 (V p) に接続されている。

【 0 0 5 4 】

上述のように、複数の可変キャパシタ (C v) は、感知データ線 (S L) と共通電極 2 7 0 を二つの端子として構成されるので、複数の可変キャパシタ (C v) は、図 7 に示す 1 つの可変キャパシタ (C v ') で代表され、実際、可変キャパシタ (C v ') の静電容量は、1つの感知データ線 (S L) に沿って実質的に均一に分布されている。また、図 7 に示すように、可変キャパシタ (C v ') に対応して、複数の基準キャパシタ (C p) も 1 つの基準キャパシタ (C p ') で代表される。

30

【 0 0 5 5 】

各リセット信号入力部 (I N I) は、第 1 及び第 2 リセットトランジスタ (Q r 1 、 Q r 2) を有する。第 1 及び第 2 リセットトランジスタ (Q r 1 、 Q r 2) は、薄膜トランジスタの三端子素子として、その制御端子は第 1 及び第 2 リセット制御信号 (R S T 1 、 R S T 2) と各々接続されており、その入力端子は、第 1 及び第 2 リセット電圧 (V r 1 、 V r 2) と各々接続されており、出力端子は感知データ線 (S L) と接続されている。

40

第 1 及び第 2 リセットトランジスタ (Q r 1 、 Q r 2) は、画素が配置されていない液晶表示板組立体 3 0 0 の周縁領域 (P 2) に位置し、第 1 及び第 2 リセット制御信号 (R S T 1 、 R S T 2) に従って第 1 及び第 2 リセット電圧 (V r 1 、 V r 2) を感知データ線 (S L) に供給する。

【 0 0 5 6 】

各感知信号出力部 (S O U T) は、出力トランジスタ (Q s) を有する。また、出力トランジスタ (Q s) も薄膜トランジスタの三端子素子として、その制御端子は感知データ線 (S L) と接続されており、その入力端子は入力電圧 (V s) と接続されており、出力端子は出力データ線 (O L) と接続されている。また、出力トランジスタ (Q s) も液晶表示板組立体 3 0 0 の周縁領域 (P 2) に位置し、感知データ線 (S L) を介して流れる

50

感知データ信号に基づいて出力信号を生成する。出力信号としては出力電流がある。これと異なり、出力トランジスタ (Qs) が出力信号として電圧を生成することもできる。

薄膜トランジスタである第1及び第2リセットトランジスタ (Qr1、Qr2) と出力トランジスタ (Qs) は、スイッチング素子 (Q) と共に形成される。

【0057】

各増幅部810は、増幅器 (AP)、キャパシタ (Cf) 及びスイッチ (SW) を有する。

増幅器 (AP) は、反転端子 (-) と非反転端子 (+) 及び出力端子を有し、反転端子 (-) は、出力データ線 (OL) に接続されており、反転端子 (-) と出力端子との間にはキャパシタ (Cf) 及びスイッチ (SW) が接続されており、非反転端子 (+) は基準電圧 (Va) に接続されている。増幅器 (AP) 及びキャパシタ (Cf) は電流積分器として出力トランジスタ (Qs) からの出力電流を所定時間積分して感知信号 (Vo) を生成する。

【0058】

図8を参照すると、本実施形態による液晶表示装置は、上述のように、フレームとフレームとの間のポーチ区間で感知動作を行い、特に垂直同期信号 (Vsync) より前のフロントポーチ (front porch) 区間で感知動作を行うことが好ましい。

共通電圧 (Vcom) は、ハイレベルとローレベルを有し、1Hごとにハイレベルとローレベルをスイングする。

【0059】

第1及び第2リセット制御信号 (RST1、RST2) は、第1及び第2リセットトランジスタ (Qr1、Qr2) を各々ターンオンさせる導通電圧 (Ton) とターンオフさせる遮断電圧 (Toff) を有する。導通電圧 (Ton) はゲートオン電圧 (Von) を使用し、遮断電圧 (Toff) はゲートオフ電圧 (Voff) を使用するが、これ以外の電圧を使用することもできる。第1リセット制御信号 (RST1) の導通電圧 (Ton) は、共通電圧 (Vcom) がハイレベルである時に印加される。

【0060】

第1リセットトランジスタ (Qr1) に導通電圧 (Ton) が印加されると、第1リセットトランジスタ (Qr1) がターンオンして入力端子に印加される第1リセット電圧 (Vr1) を感知データ線 (SL) に印加し、第1リセット電圧 (Vr1) で感知データ線 (SL) を初期化する。一方、動作が開始されて増幅部810に基準電圧 (Va) が印加されると、増幅部810のキャパシタ (Cf) はこの基準電圧 (Va) で充電されるので、増幅器 (AP) の出力電圧 (Vo) の大きさは基準電圧 (Va) と同一である。

【0061】

その後、第1リセット制御信号 (RST1) が遮断電圧 (Toff) になると、感知データ線 (SL) はフローティング状態になり、感知部 (SU) の接触の有無による可変キャパシタ (Cv') の静電容量の変化及び共通電圧 (Vcom) の変動に基づいて出力トランジスタ (Qs) の制御端子に印加される電圧が変わる。このような電圧変化に伴って出力トランジスタ (Qs) を流れる感知データ信号の電流が変動する。

一方、第1リセット信号 (RST1) がゲートオフ電圧 (Voff) に変換された後、スイッチング信号 (Vsw) がスイッチ (SW) に印加されてキャパシタ (Cf) に充電された電圧を放電する。

【0062】

その後、所定時間が経過すると、感知信号処理部800は、感知信号 (Vo) を読み取る。この時、感知信号 (Vo) を読み取る時間は、第1リセット制御信号 (RST1) が遮断電圧 (Voff) になってから1H時間以内に設定することが好ましい。即ち、共通電圧 (Vcom) が再びハイレベルに変わる前に感知信号 (Vo) を読み取ることが好ましい。これは共通電圧 (Vcom) のレベル変化に伴って感知信号 (Vo) も変化するためである。

感知データ信号が第1リセット電圧 (Vr1) を基準として変動するので、感知データ

10

20

30

40

50

信号が常に一定の範囲の電圧レベルを有することができ、その結果、接触の有無及び接触位置を容易に判断することができる。

【0063】

感知信号処理部800が感知信号(V_o)を読み取った後、第2リセット制御信号($RST2$)は、導通電圧(Ton)になって第2リセットトランジスタ($Qr2$)をターンオンさせる。すると、第2リセット電圧($Vr2$)が感知データ線(SL)に印加され、この時、第2リセット電圧($Vr2$)は接地電圧であるので、感知データ線(SL)は接地電圧にリセットされる。第2リセット電圧($Vr2$)は、次の第1リセット電圧($Vr2$)が感知データ線(SL)に印加されるまで維持される。これにより、次の第1リセット電圧($Vr2$)が印加されるまで出力トランジスタ(Qs)はターンオフ状態が維持され、不要な動作による電力消費を減らす。

10

【0064】

また、第2リセット電圧($Vr2$)と共通電圧($Vcom$)は、感知データ線(SL)と共通電極270との間の液晶層に電界を形成し、その間の液晶分子は生成された電界によって傾斜方向が決定される。液晶分子の傾斜方向に伴って感知データ信号の変化量が変わるが、第2リセット電圧($Vr2$)を適当な値に設定することによって、感知データ信号の変化量が大きくなるようにし、感知部(SU)の感度を向上させることができる。

【0065】

第1リセット制御信号($RST1$)の導通電圧(Ton)は、共通電圧($Vcom$)がローレベルである時に印加することもでき、この時、共通電圧($Vcom$)がハイレベルに変わった後、再びローレベルになる前に感知信号(V_o)を読み取る。また、第1リセット制御信号($RST1$)を最後の画像走査線(Gn)に印加される画像走査信号に同期させることもできる。

20

【0066】

第2リセット制御信号($RST2$)は、感知信号(V_o)を読み取ったすぐ後の1H区間で導通電圧(Ton)になることもでき、その以後の1H区間で導通電圧(Ton)になることもできる。

このように、可変キャパシタ等を用いて外部から加わる圧力変化に基づいて接触位置を判定するので、接触の有無と接触位置が正確に把握される。

【0067】

30

次に、図9を参照して、初期信号入力部(INI)、感知信号出力部($SOUT$)及び増幅部810と感知データ線($SX_1 \sim SX_M$ 、 $SY_1 \sim SY_N$)及び出力データ線($OX_1 \sim OX_M$ 、 $OY_1 \sim OY_N$)の接続関係を詳細に説明する。

図9は本発明の一実施形態による液晶表示装置における初期信号入力部、感知信号出力部及び増幅部と感知データ線及び出力データ線の接続関係を示した等価回路図の例である。

【0068】

図9に示すように、縦感知データ線($SX_1 \sim SX_M$)に接続される第1リセットトランジスタ($Qr1$)は、液晶表示板組立体300の例えば上側の周縁領域に配置されており、第2リセットトランジスタ($Qr2$)及び出力トランジスタ(Qs)は例えば下側の周縁領域に配置されている。横感知データ線($SY_1 \sim SY_N$)に接続される第1リセットトランジスタ($Qr1$)は、液晶表示板組立体300の例えば左側の周縁領域に配置されており、第2リセットトランジスタ($Qr2$)及び出力トランジスタ(Qs)は例えば右側の周縁領域に配置されている。しかし、必要に応じて第2リセットトランジスタ($Qr2$)は、第1リセットトランジスタ($Qr1$)が配置される領域に配置されることもできる。出力トランジスタ(Qs)と第1及び第2リセットトランジスタ($Qr1$ 、 $Qr2$)の大きさは互いに異なってもよいが、これらを適宜分配して液晶表示板組立体301の周縁領域に配置することによって、液晶表示板組立体300の周縁領域を最少化することができる。

40

【0069】

50

縦出力データ線 ($O X_1 \sim O X_M$) は、液晶表示板組立体 301 の例えば下側の周縁領域から露出領域に延在して感知信号処理部 801 に接続されており、横出力データ線 ($O Y_1 \sim O Y_N$) は、液晶表示板組立体 300 の例えば右側の周縁領域から下方に延在して露出領域を通過して感知信号処理部 800 に接続されている。

このように、液晶表示装置の解像度と感知部 (SU) の解像度が互いに異なるので、画像データ線 ($D_1 \sim D_m$) の密度と出力データ線 ($O Y_1 \sim O Y_N$ 、 $O X_1 \sim O X_M$) の密度は互いに異なる。

【0070】

本実施形態による液晶表示板組立体 300 に対応する単一チップは、このような配列を有する画像データ線 ($D_1 \sim D_m$) 及び出力データ線 ($O Y_1 \sim O Y_N$ 、 $O X_1 \sim O X_M$) に対応する端子配列を有する。

10

このような液晶表示板組立体 301 において、右側と左側とが互いに入れ替わってもよく、横感知データ線 ($S Y_1 \sim S Y_N$) に接続される第 1 及び第 2 リセットトランジスタ ($Q r 1$ 、 $Q r 2$)、出力トランジスタ ($Q s$) 及び横出力データ線 ($O Y_1 \sim O Y_N$) の一部は、その位置が左側から右側に、または右側から左側に変えることができる。

【0071】

次に、図 10 及び図 11 を参照して本発明の他の実施形態による液晶表示装置について説明する。

図 10 及び図 11 は、本発明の他の実施形態による液晶表示装置における 1 つの感知データ線に接続される感知部の等価回路図である。

20

【0072】

本実施形態における液晶表示装置は、初期信号入力部 ($I N I'$) 及び感知信号出力部 ($S O U T'$) の構造及び形成位置を除いて、図 1 ~ 図 8 に示した液晶表示装置の構造及び動作と同様であり、同一構造を有して同一動作を行う部分は同一符号を付し、その詳細な説明は省略する。

まず、図 10 に示すように、初期信号入力部と感知信号出力部の構造及び形成位置においては、初期信号入力部 ($I N I$) は、図 3、図 6 及び図 7 に示す初期信号入力部 ($I N I$) と同一構造を有し、液晶表示板組立体 300a に形成されている。

【0073】

しかし、感知信号出力部 ($S O U T'$) は、MOS (metal oxide semiconductor) トランジスタである n-MOS トランジスタで構成され、増幅部 810 と共に感知信号処理部 800a に形成されている。

30

これとは異なり、図 11 に示す初期信号入力部と感知信号出力部は、初期信号入力部 ($I N I'$) と感知信号出力部 ($S O U T'$) の第 1 及び第 2 リセットトランジスタ ($Q r 1'$ 、 $Q r 2'$) と出力トランジスタ ($Q s'$) が全て MOS トランジスタで構成され、感知信号処理部 800b に形成されている。

この時、第 1 リセットトランジスタ ($Q r 1'$) は p-MOS トランジスタで形成され、第 2 リセットトランジスタ ($Q r 2'$) と出力トランジスタ ($Q s'$) は n-MOS トランジスタで形成されている。

【0074】

40

図 10 及び図 11 において、感知データ線 ($S L$) が露出領域 ($P 3$) まで接続されており、該当感知信号処理部 800a、800b と接続されている。

感知信号処理部 800a、800b には外部から入力された静電気から回路を保護するために電源 ($V D D$) と接地との間に直列に接続される静電気防止用ダイオード部 ($D G$) が形成されているが、省略してもよい。

【0075】

静電気防止用ダイオード部 ($D G$) は、電源 ($V D D$) と感知データ線 ($S L$) との間に逆方向に接続されたダイオード ($D 1$) と感知データ線 ($S L$) と接地との間に逆方向に接続されたダイオード ($D 2$) を有する。この時、電源 ($V D D$) と感知データ線 ($S L$) との間に接続されたダイオードの個数と、感知データ線 ($S L$) と接地との間に接続

50

されたダイオードの個数は各々2つ以上であることができる。

【0076】

図10及び図11に示した初期信号入力部(INI、INI')と感知信号出力部(SOUT')の動作は、図6～図8に示した初期信号入力部(INI)と感知信号出力部(SOUT)と同一である。

図10及び図11に示すような初期信号入力部(INI、INI')と感知信号出力部(SOUT')の一部及び全部を感知信号処理部800にMOSトランジスタで形成することにより消費電力が減少するが、これをより詳細に説明する。

【0077】

図3に示すように、感知データ線(SY₁～SY_N、SX₁～SX_M)が液晶表示板組立300上に横方向または縦方向に長く形成されており、これら感知データ線(SY₁～SY_N、SX₁～SX_M)と上板表示板200に形成された共通電圧(Vcom)との間に形成される可変キャパシタ(Cv)の容量が非常に大きい。

感知部(SU)の感度は、基準キャパシタ(Cp)と可変キャパシタ(Cv)の容量比が同一であるときに最も大きいので、可変キャパシタ(Cv)と基準キャパシタ(Cp)の比は1:1～1:2の値を有するようになる。このため、可変キャパシタ(Cv)と基準キャパシタ(Cp)の容量が非常に大きくなるので、これら感知部(SU)から出力される信号のレベルも大きくなる。

【0078】

これにより、感知データ線(SL)の駆動電圧も大きい値を有するので、感知データ線(SL)に初期化電圧を印加する第1及び第2リセットトランジスタ(Qr1、Qr2)と、感知データ線(SL)からの出力信号によって動作する出力トランジスタ(Qs)の大きさと駆動電圧等も大きくなる必要がある。さらに、薄膜トランジスタである出力トランジスタ(Qs)の電子移動度が低いため、感知部(SU)の感度に影響を与える相互コンダクタンスを高めるためには、出力トランジスタ(Qs)の大きさがさらに増加する。

【0079】

しかし、図10や図11に示すように、MOSトランジスタの電子の移動度が薄膜トランジスタでの電子の移動度より大きいことから、動作性能が薄膜トランジスタより優れたMOSトランジスタを利用して初期信号入力部や出力信号出力部を形成することにより、図6に示すようなトランジスタ(Qr1、Qr2、Qs)よりも第1及び第2リセットトランジスタ(Qr1'、Qr2')と出力トランジスタ(Qs')の大きさが減少し、このため、動作のための第1及び第2リセット制御信号(RST1、RST2)の第1及び第2リセット電圧(Vr1、Vr2)と駆動電圧のレベルが図6に示したトランジスタ(Qr1、Qr2、Qs)の駆動電圧のレベルより低くなる。したがって、図10や図11に示すような第1及び第2リセットトランジスタ(Qr1'、Qr2')や出力トランジスタ(Qs')で消費される電力が、図6に示すようなトランジスタ(Qr1、Qr2、Qs)で消費される電力より低い。

【0080】

また、MOSトランジスタ(Qr1'、Qr2'、Qs')の駆動電圧のレベルが薄膜トランジスタ(Qr1、Qr2、Qs)の駆動電圧のレベルより低いので、薄膜トランジスタ(Qr1、Qr2、Qs)の場合に比べて、別途の電圧生成部(図示せず)から出力された電圧を所望のレベルまで変換するレベルシフタ(図示せず)の構造が簡単であり、また個数も少なくなる。また、レベルが変換された電圧を出力するための出力バッファ(図示せず)の大きさも減少し、出力バッファに接続されたキャパシタ(図示せず)の容量も減少する。

【0081】

また、バックライトのような光源等のために液晶表示板組立体の温度上昇などに伴って、薄膜トランジスタ(Qr1、Qr2、Qs)のしきい電圧が移動したり、電子移動度が減少する等、薄膜トランジスタ(Qr1、Qr2、Qs)の特性の変化が発生すると、全ての薄膜トランジスタ(Qr1、Qr2、Qs)の特性にバラツキが生じ、各感知データ

10

20

30

40

50

線から出力される感知信号にも同様にバラツキが生じるが、別途の駆動チップにより感知信号処理部 800 に形成された MOS トランジスタ ($Qr1'$ 、 $Qr2'$ 、 Qs') では、液晶表示板組立体等の温度上昇などから受ける影響が少ないので、感知信号の均一性が向上し、その結果、SN 比 (Signal to Noise ratio) が向上する。

【0082】

次に、図 12 を参照してさらに他の実施形態による液晶表示装置について説明する。

図 12 は本発明のさらに他の実施形態による液晶表示装置における横感知データ線の配線抵抗差を補償するために出力データ線と感知信号処理部との接続関係を示したブロック図である。

10

【0083】

図 12 に示すように、長さが互いに異なる各横出力データ線 ($OY_1 \sim OY_N$) と感知信号処理部 800 との間に補償キャパシタ ($CA_1 \sim CA_N$) が接続されている。各補償キャパシタ ($CA_1 \sim CA_N$) は、各横出力データ線 ($OY_1 \sim OY_N$) と所定電圧の間に形成されており、例えば補償キャパシタ ($CA_1 \sim CA_N$) は基準キャパシタ (Cp) と共に形成することができる。この場合、補償キャパシタ ($CA_1 \sim CA_N$) は、基準電圧線 (RL) と横出力データ線 ($OY_1 \sim OY_N$) との間に形成される。

【0084】

図 12 において、共通電圧 ($Vcom$) と各横出力データ線 ($OY_1 \sim OY_N$) の間に形成されるキャパシタ ($CB_1 \sim CB_N$) は、上部表示板 200 と各横出力データ線 ($OY_1 \sim OY_N$) との間に形成される寄生キャパシタである。

20

各横出力データ線 ($OY_1 \sim OY_N$) に形成された補償キャパシタ ($CA_1 \sim CA_N$) の容量は、各横出力データ線 ($OY_1 \sim OY_N$) の寄生キャパシタ ($CB_1 \sim CB_N$) の容量と同様に設計する。

【0085】

これにより、互いに異なる長さのために横出力データ線 ($OY_1 \sim OY_N$) から発生する寄生キャパシタ ($CB_1 \sim CB_N$) の容量は互いに異なるが、寄生キャパシタ ($CB_1 \sim CB_N$) と補償キャパシタ ($CA_1 \sim CA_N$) の比 (補償キャパシタの容量 / 寄生キャパシタの容量) は全体での横出力データ線 ($OY_1 \sim OY_N$) において一定 (1 : 1) であるため、キャパシタ ($CA_1 \sim CA_N$ 、 $CB_1 \sim CB_N$) による各横出力データ線 ($OY_1 \sim OY_N$) における信号変化率が同一になり、これによって、各横出力データ線 ($OY_1 \sim OY_N$) から出力される信号の均一性が向上し、SN 比がさらに増加する。

30

【0086】

図 12 に示すような液晶表示装置では、初期信号入力部 (INI) と感知信号出力部 ($SOUT$) が液晶表示板組立体 300c 上に形成されているが、これとは異なり、図 10 及び図 11 に示すように、初期信号入力部 (INI) や感知信号出力部 ($SOUT$) が感知信号処理部 800 内に形成することもできる。

【0087】

上述したように、初期信号出力部と感知信号出力部のリセットトランジスタと出力トランジスタは MOS トランジスタである。この場合、横感知データ線 ($SY_1 \sim SY_N$) は横方向に延在する途中で感知部 (SU) が形成される領域外側の近傍で縦方向に屈曲延長され感知信号処理部と接続される。補償キャパシタ ($CA_1 \sim CA_N$) は、基準電圧線 (RL) と縦方向に延在している横感知データ線 ($SY_1 \sim SY_N$) の間に形成される。

40

【0088】

上記、本発明の実施形態では、可変キャパシタ及び基準キャパシタを利用した感知部を例に挙げて説明したが、これらの例示に限定されるものではなく、他の形態の感知素子を適用することもできる。

また、本発明の実施形態では、表示装置として液晶表示装置を例に挙げて説明したが、これに限定されるものではなく、プラズマ表示装置、有機発光表示装置のような平板表示装置にも同様に適用可能である。

50

【 0 0 8 9 】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【 0 0 9 0 】

【図 1】本発明の実施形態による液晶表示装置のブロック図で、画素の観点から示したブロック図である。

【図 2】本発明の実施形態による液晶表示装置の一画素に対する等価回路図である。

【図 3】本発明の実施形態による液晶表示装置のブロック図で、感知部の観点から示したブロック図である。

【図 4】本発明の実施形態による液晶表示装置の 1 つの感知部に対する等価回路図である。

【図 5】本発明の実施形態による液晶表示装置の概略斜視図である。

【図 6】本発明の一実施形態による液晶表示装置における 1 つの感知データ線に接続される複数の感知部を有する部分の等価回路図である。

【図 7】図 6 の構成をより簡略に示した等価回路図である。

【図 8】本発明の一実施形態による液晶表示装置の感知動作を説明するためのタイミング図である。

【図 9】本発明の一実施形態による液晶表示装置における初期信号入力部、感知信号出力部及び増幅部と、感知データ線及び出力データ線の接続関係を示した等価回路図の例である。

【図 1 0】本発明の他の実施形態による液晶表示装置における 1 つの感知データ線に接続される感知部を簡略に示した等価回路図の一例である。

【図 1 1】本発明の他の実施形態による液晶表示装置における 1 つの感知データ線に接続される感知部を簡略に示した等価回路図の他の例である。

【図 1 2】本発明のさらに他の実施形態による液晶表示装置における横感知データ線の配線抵抗差を補償するために出力データ線と感知信号処理部との接続関係を示した配置図である。

【符号の説明】

【 0 0 9 1 】

3	液晶層	
1 0 0	薄膜トランジスタ表示板	
1 9 1	画素電極	
2 0 0	共通電極表示板	
2 3 0	カラーフィルタ	
2 7 0	共通電極	
3 0 0、3 0 0 a、3 0 0 b、3 0 0 c	液晶表示板組立体	
4 0 0	画像走査部	
5 0 0	画像データ駆動部	
8 0 0	感知信号処理部	
5 5 0	階調電圧生成部	
7 0 0	接触判断部	
6 0 0	信号制御部	
6 1 0	単一チップ	
6 2 0	F P C 基板	
8 0 0、8 0 0 a、8 0 0 b	感知信号処理部	
8 1 0	増幅部	
D G	静電気防止用ダイオード部	
I N I	初期信号入力部	
S O U T	感知信号出力部	

10

20

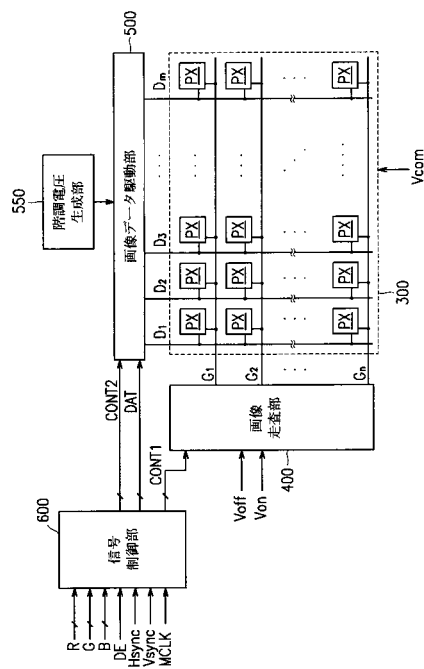
30

40

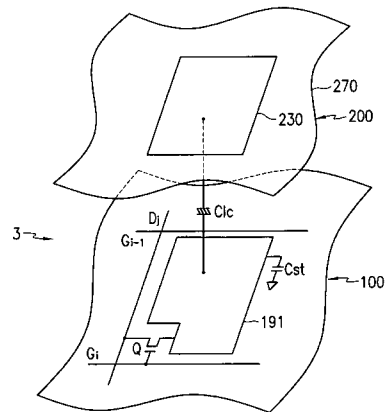
50

S U 感知部

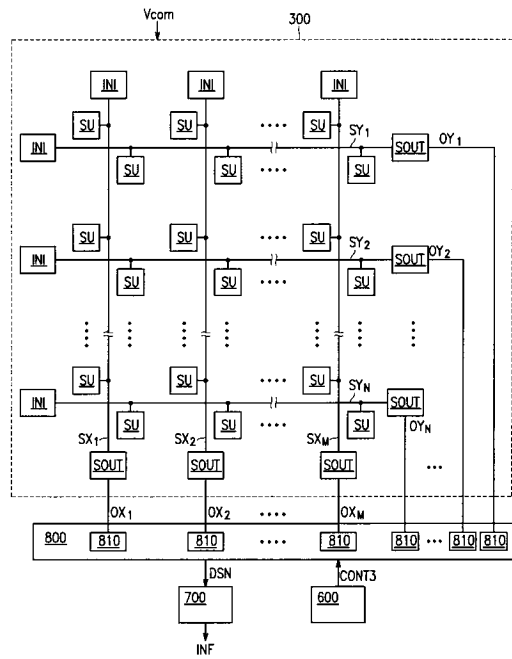
【 図 1 】



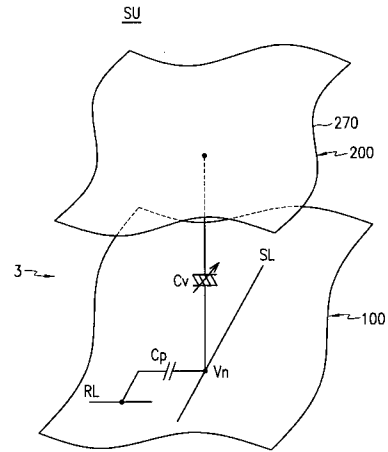
【 図 2 】



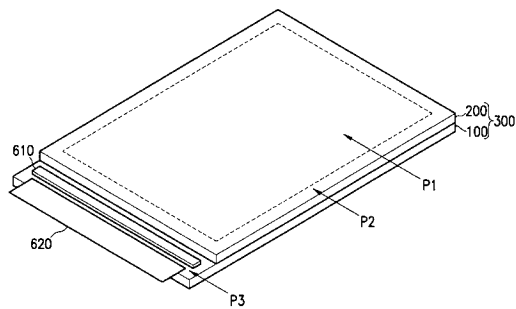
【図 3】



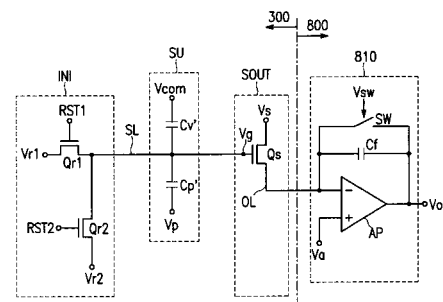
【図 4】



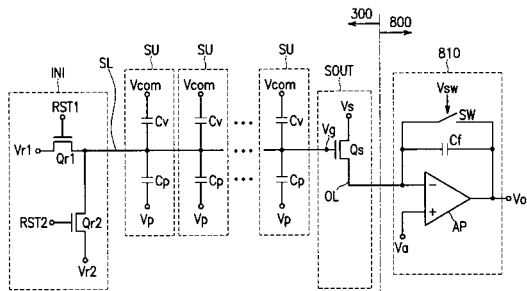
【図 5】



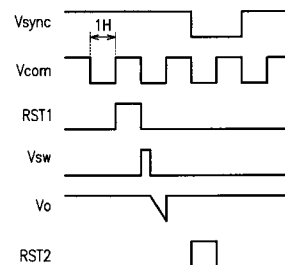
【図 7】



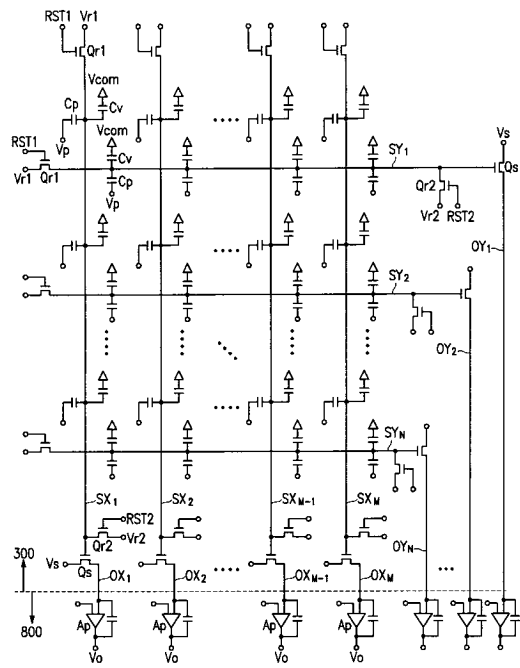
【図 6】



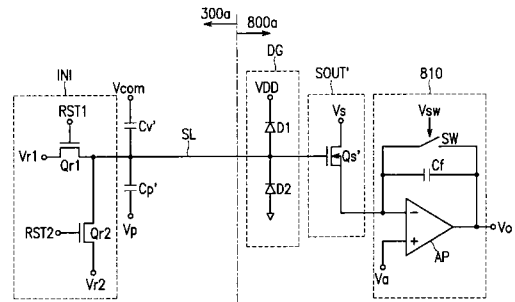
【図 8】



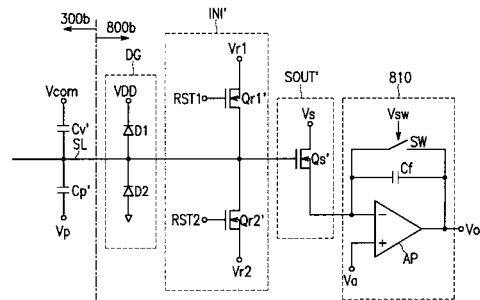
【図 9】



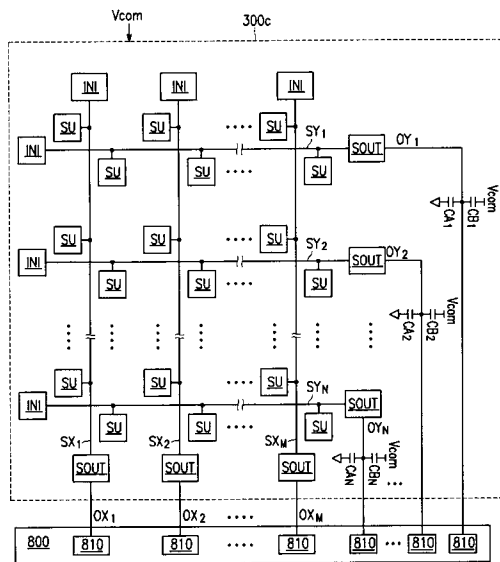
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl.		F I			テーマコード(参考)
G 0 9 G	3/20	(2006.01)	G 0 6 F	3/041	3 5 0 C
			G 0 9 G	3/20	6 2 1 M
			G 0 9 G	3/20	6 9 1 D

(72)発明者 朴 商 鎮

大韓民国 京畿道 龍仁市 東川洞 現代ホームタウン 1次アパート 1 0 1棟 1 0 0 4号

F ターム(参考) 2H092 GA62 JA24 JB31 JB62 NA25 NA26 PA06 RA10
 2H093 NA16 NC34 NC35 NC52 NC72 ND39 ND50 ND60 NG20
 5B068 AA04 BB09
 5B087 AA02 CC39
 5C080 AA10 BB05 DD19 DD26 DD30 FF11 GG01 JJ02 JJ03 JJ04
 JJ06
 5G435 AA12 AA14 BB12 CC09 EE25

专利名称(译)	液晶表示装置及び表示装置		
公开(公告)号	JP2007199724A	公开(公告)日	2007-08-09
申请号	JP2007016266	申请日	2007-01-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李柱亨 金炯傑 朴商鎮		
发明人	李 柱 亨 金 炯 傑 朴 商 鎮		
IPC分类号	G09F9/00 G02F1/1368 G02F1/133 G06F3/041 G06F3/044 G09G3/20		
CPC分类号	G02F1/13306 G02F1/13338 G06F3/044 G09G3/3614 G09G3/3648 G09G2320/0204		
FI分类号	G09F9/00.366.A G02F1/1368 G02F1/133.530 G06F3/041.330.D G06F3/044.E G06F3/041.350.C G09G3/20.621.M G09G3/20.691.D G06F3/041.320.D G06F3/041.570 G06F3/044.Z		
F-TERM分类号	2H092/GA62 2H092/JA24 2H092/JB31 2H092/JB62 2H092/NA25 2H092/NA26 2H092/PA06 2H092/RA10 2H093/NA16 2H093/NC34 2H093/NC35 2H093/NC52 2H093/NC72 2H093/ND39 2H093/ND50 2H093/ND60 2H093/NG20 5B068/AA04 5B068/BB09 5B087/AA02 5B087/CC39 5C080/AA10 5C080/BB05 5C080/DD19 5C080/DD26 5C080/DD30 5C080/FF11 5C080/GG01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5G435/AA12 5G435/AA14 5G435/BB12 5G435/CC09 5G435/EE25 2H192/AA24 2H192/DA12 2H192/DA81 2H192/EA22 2H192/EA43 2H192/FA73 2H192/FB22 2H192/GA31 2H192/GB34 2H192/GB42 2H192/GB43 2H193/ZA04 2H193/ZH25 2H193/ZJ02		
优先权	1020060008850 2006-01-27 KR		
其他公开文献	JP2007199724A5		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置和显示装置，该液晶显示装置和显示装置能够准确地检测是否触摸了屏幕以及触摸了位置，并且能够降低功耗。一种液晶显示器，具有多个感测数据线，多个电容通过压力而变化并连接到感测数据线的可变电容器，以及多个连接到感测数据线的基准电容器。与板组件和液晶显示面板组件分开形成的多个感测信号输出单元连接到每个感测数据线，并且基于流过感测数据线的感测数据信号生成输出信号。有和。[选择图]图9

