

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-164198
(P2007-164198A)

(43) 公開日 平成19年6月28日(2007.6.28)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1362 (2006.01)	GO2F 1/1362	2H092
GO2F 1/1343 (2006.01)	GO2F 1/1343	

審査請求 有 請求項の数 22 O L (全 15 頁)

(21) 出願番号	特願2006-337100 (P2006-337100)	(71) 出願人	599127667 エルジー フィリップス エルシーディー カンパニー リミテッド
(22) 出願日	平成18年12月14日 (2006.12.14)		大韓民国 ソウル, ヨンドンポーク, ヨイドードン 20
(31) 優先権主張番号	10-2005-0123064	(74) 代理人	100057874 弁理士 曾我 道照
(32) 優先日	平成17年12月14日 (2005.12.14)	(74) 代理人	100110423 弁理士 曾我 道治
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100084010 弁理士 古川 秀利
		(74) 代理人	100094695 弁理士 鈴木 憲七
		(74) 代理人	100111648 弁理士 梶並 順

最終頁に続く

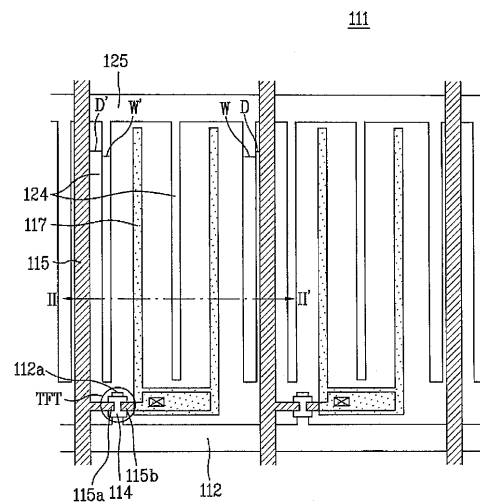
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 サブ-ピクセルの両側に発生する寄生キャパシタンスを不均一にしてグリーニッシュ現象の発生を防止でき、画質を改善できる液晶表示装置を得る。

【解決手段】 第1基板上に形成され、互いに垂直に交差してサブ-ピクセルを定義するゲート配線112及びデータ配線115と、二つの配線の交差点に配置される薄膜トランジスタと、薄膜トランジスタに接続される画素電極117と、サブ-ピクセル内に形成される共通電極124と、第1基板と互いに対向して合着された第2基板と、第1及び第2基板の間に介在された液晶層とを設けた液晶表示装置において、サブ-ピクセルの左側に配置されるデータ配線115とこれに隣接する共通電極124との間の寄生キャパシタンスを、サブ-ピクセルの右側に配置されるデータ配線115とこれに隣接する共通電極124との間の寄生キャパシタンスより小さくした。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

第 1 基板上に形成され、互いに垂直に交差してサブ - ピクセルを定義するゲート配線及びデータ配線と、

前記二つの配線の交差地点に配置される薄膜トランジスタと、

前記薄膜トランジスタに接続される画素電極と、

前記サブ - ピクセルの左右の両側縁部を含む所定部位に形成される共通電極と、

前記第 1 基板と互に対向して合着された第 2 基板と、

前記第 1 及び第 2 基板の間に介在された液晶層と

を備えた液晶表示装置において、

前記サブ - ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスが、前記サブ - ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスより小さい

ことを特徴とする液晶表示装置。

10

【請求項 2】

前記サブ - ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の距離が、前記サブ - ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の距離より大きい

ことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記画素電極及び共通電極は、前記サブ - ピクセル内にそれぞれ複数個形成され、平行に交互に配置される

ことを特徴とする請求項 1 記載の液晶表示装置。

20

【請求項 4】

前記液晶層は、前記画素電極と共通電極との間の水平電界によって IPS モードで駆動される

ことを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】

前記サブ - ピクセルの左右の両側縁部に配置される共通電極は、互いに幅が異なる

ことを特徴とする請求項 3 記載の液晶表示装置。

30

【請求項 6】

前記サブ - ピクセルの左側縁部に配置される共通電極の幅が、前記サブ - ピクセルの右側縁部に配置される共通電極の幅より小さい

ことを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】

前記共通電極は、前記ゲート配線または前記画素電極のうち少なくとも何れか一つの層と同一層に形成される

ことを特徴とする請求項 3 記載の液晶表示装置。

【請求項 8】

前記共通電極は、前記サブ - ピクセル内部に単一に形成され、前記画素電極は、前記共通電極にオーバーラップするように形成され、かつ複数個のスリットを有する

ことを特徴とする請求項 1 記載の液晶表示装置。

40

【請求項 9】

前記液晶層は、前記画素電極と前記共通電極との間のフリンジ電界によって FFS モードで駆動される

ことを特徴とする請求項 8 記載の液晶表示装置。

【請求項 10】

前記データ配線には、ドットインバージョン方式によってデータ電圧が印加される

ことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 11】

50

前記データ配線には、データ電圧が交流で印加され、前記共通電極には、共通電圧が直流で印加される

ことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 1 2】

前記第 2 基板には、R カラーフィルター層、G カラーフィルター層及び B カラーフィルター層が前記サブ - ピクセル単位で形成される

ことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 1 3】

前記 R、G、B カラーフィルター層は、R、G、B の順に配列される

ことを特徴とする請求項 1 2 記載の液晶表示装置。

10

【請求項 1 4】

前記データ配線とこれに隣接する共通電極との間には、絶縁膜が形成される

ことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 1 5】

前記共通電極は、前記ゲート配線に平行な共通配線に接続される

ことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 1 6】

前記共通配線は、前記ゲート配線と同一層に形成される

ことを特徴とする請求項 1 5 記載の液晶表示装置。

【請求項 1 7】

第 1 基板上に形成され、サブ - ピクセルを定義するゲート配線及びデータ配線と、前記ゲート配線と前記データ配線との交差点に形成される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極と、前記サブ - ピクセルの左右の両側縁部を含む所定部位に形成される共通電極と、前記第 1 基板と互いに対向して合着された第 2 基板と、前記第 1 及び第 2 基板の間に介在された液晶層とを備えた液晶表示装置において、

前記サブ - ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスが、前記サブ - ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスと一致しない

ことを特徴とする液晶表示装置。

20

30

【請求項 1 8】

前記サブ - ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の距離は、前記サブ - ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の距離と一致しない

ことを特徴とする請求項 1 7 記載の液晶表示装置。

【請求項 1 9】

前記画素電極及び共通電極は、前記サブ - ピクセル内で平行に配置される

ことを特徴とする請求項 1 7 記載の液晶表示装置。

【請求項 2 0】

前記サブ - ピクセルの左側縁部に配置される共通電極の幅が、前記サブ - ピクセルの右側縁部に配置される共通電極の幅と一致しない

ことを特徴とする請求項 1 9 に記載の液晶表示素子。

40

【請求項 2 1】

前記共通電極は、前記サブ - ピクセル内部に単一に形成され、前記画素電極は、前記共通電極にオーバーラップするように形成され、かつ複数個のスリットを有する

ことを特徴とする請求項 1 7 記載の液晶表示装置。

【請求項 2 2】

前記データ配線には、データ電圧が交流で印加され、前記共通電極には、共通電圧が直流で印加される

50

ことを特徴とする請求項 17 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置 (LCD: Liquid Crystal Display Device) に関するもので、特に、サブ-ピクセルの左側に発生する寄生キャパシタンスと、サブ-ピクセルの右側に発生する寄生キャパシタンスとを不均一にしてグリーンッシュ (Greenish) 現象を防止できる液晶表示装置に関するものである。

【背景技術】

【0002】

最近、アクティブマトリクス液晶表示装置は、その性能が急速に発展するにつれて、平板 TV、携帯用コンピュータ、モニターなどの分野で広く用いられている。

【0003】

アクティブマトリクス液晶表示装置のうち、ツイストネマティック (TN: Twisted Nematic) 方式の液晶表示装置が主に用いられているが、この TN 方式は、二つの基板に電極をそれぞれ設置し、液晶方向子が 90 度ツイストするように配列した後、二つの電極に電圧を加えて液晶方向子を駆動する技術である。

【0004】

TN 方式の液晶表示装置は、優れたコントラスト及び色相再現性を提供するとの理由で脚光を浴びているが、相変わらず視野角が狭いという問題を抱えている。

【0005】

上記のような TN 方式の液晶表示装置における視野角問題を解決するために、一つの基板上に二つの電極を形成し、二つの電極間で発生する水平方向の横電界で液晶方向子を調節する IPS モード (In-Plane Switching Mode) が開発された。

【0006】

さらに、IPS モードの低い開口率及び透過率を向上させるために、対向電極及び画素電極を透明伝導体で形成しながら対向電極と画素電極との間の間隔を狭くし、対向電極と画素電極との間で発生するフリンジ電界 (fringe electric field) によって液晶方向子を動作させる FFS モード (Fringe Field Switching Mode) が開発された。

【0007】

以下、添付の図面に基づいて、従来の IPS モードの液晶表示装置について説明する。

【0008】

図 1 は、従来の IPS モードの液晶表示装置の平面を示す図で、図 2 は、図 1 の I - I' 線断面図である。そして、図 3 は、カウンターパターンで駆動された液晶表示装置を示す平面図、図 4 は、パーティカルパターンで駆動された液晶表示装置を示す平面図、図 5 A 及び図 5 B は、従来のカウンターパターン駆動を説明するための図、図 6 A 及び図 6 B は、従来のカウンターパターン駆動を説明するためのタイミングチャートである。

【0009】

IPS モードの液晶表示装置は、互いに対向して貼り合わせられ (合着され)、それらの中に液晶層が備わる TFT アレイ基板及びカラーフィルターアレイ基板から構成される。そして、図 1 及び図 2 に示すように、TFT アレイ基板 11 上には、ゲート配線 12 及びデータ配線 15 がゲート絶縁膜 13 を挟んで垂直に交差配置されてサブ-ピクセルが定義され、ゲート配線 12 とデータ配線 15 との交差部には薄膜トランジスタ (TFT) が形成され、該薄膜トランジスタを含む全面には保護膜 16 が形成される。

【0010】

そして、各サブ-ピクセル内には、ゲート配線 12 と平行に形成される共通配線 25 と、該共通配線 25 から分岐されてデータ配線 15 と平行に形成される多数個の共通電極 24 と、薄膜トランジスタ (TFT) に接続され、各画素領域の共通電極 24 の間に共通電

10

20

30

40

50

極 2 4 と平行に二股状に配置された画素電極 1 7 と、が備わる。

【 0 0 1 1 】

共通電極 2 4 には電圧信号 V_{com} が印加され、画素電極 1 7 には薄膜トランジスタを經由した画素電圧が印加されることで、水平方向の横電界 E が発生する。しかし、データ配線 1 5 とサブ - ピクセルの最も外側の縁部に位置している共通電極 2 4 との間には、寄生キャパシタンス C_{dc} が発生することになる。

【 0 0 1 2 】

一方、カラーフィルターアレイ基板には、一定の順序に配列され色相を実現する赤色 R (Red)、緑色 G (Green)、青色 B (Blue) のカラーフィルター層と、 R 、 G 、 B セル間の区分及び光遮断の役割をするブラックマトリクスとが設けられている。各色のカラーフィルター層は、各サブ - ピクセルが一つの色を有するように形成され、 R 、 G 、 B の色を有するサブ - ピクセルが配列される。これら R 、 G 、 B の色を有するサブ - ピクセルがそれぞれ独立的に駆動されかつ、互いに組み合わせられることで、一つの画素の色が表示される。

10

【 0 0 1 3 】

上記のような液晶表示装置のカラーフィルター層は、その配列方法によってストライプ配列、モザイク配列、デルタ配列、クワッド (quad) 配列などに区分され、これら R 、 G 、 B は、液晶表示パネルの大きさ、カラーフィルターの形状及び色配列によって多様に配列される。ここで、ストライプ配列は、図 3 及び図 4 に示すように、水平方向に R 、 G 、 B が順次配置され、同じ色が垂直方向に配列される形態である。

20

【 0 0 1 4 】

上記のように構成された液晶表示装置は、残像、フリッカー、グリーニッシュ (Greenish) などの画質をチェックするために、 R 、 G 、 B サブ - ピクセル単位でオン / オフしてブラック B (Black) またはホワイト W (White) を表示させる。すなわち、図 3 に示すように、 N 番目にオンされた画素と $N + 1$ 番目にオンされた画素とをラインごとに一画素ずつ移動させ、斜め方向に画素をオンさせるカウンターパターンで駆動することができ、図 4 に示すように、 N 番目にオンされた画素と $N + 1$ 番目にオンされた画素とを同一位置に配列させ、垂直方向に画素を同時にオンさせるバーチカル (Vertical) パターンで駆動することもできる。

30

【 0 0 1 5 】

カウンターパターンで駆動する場合、図 5 A 及び図 5 B に示すように、水平方向にドットインバージョン方式によって正極性 (+)、負極性 (-) の電圧を印加し、垂直方向にドットインバージョン方式によって正極性、負極性の電圧を印加する。このとき、 N 番目のラインのホワイト W 及びブラック B が $N + 1$ 番目のラインのホワイト W 及びブラック B と交差するように駆動する。

【 0 0 1 6 】

具体的に、データ電圧 V_{data} は、交流 (AC) で正極性 (+)、負極性 (-) の電圧を印加し、データ電圧のレベルを変化させてブラック B 、ホワイト W を表示させ、共通電圧 V_{com1} は、直流 (DC) で印加する。液晶層の駆動は、データ電圧と共通電圧の電位差によって決定される。

40

【 0 0 1 7 】

N 番目のラインにおいて、図 5 A 及び図 6 A に示すように、ホワイトを表示しようとする R 、 G 、 B サブ - ピクセルに対しては、ドットインバージョン方式によって高いレベルの正極性 (+)、負極性 (-)、正極性 (+) の電圧を印加し、ブラックを表示しようとする R 、 G 、 B サブ - ピクセルに対しては、低いレベルの電圧を印加し、あるいは電圧を印加しない。

【 0 0 1 8 】

そして、 $N + 1$ 番目のラインにおいて、図 5 B 及び図 6 B に示すように、ホワイトを表示しようとする R 、 G 、 B サブ - ピクセルに対しては、ドットインバージョン方式によって高いレベルの正極性 (+)、負極性 (-)、正極性 (+) の電圧を印加し、ブラックを

50

表示しようとする R、G、B サブ - ピクセルに対しては、低いレベルの電圧を印加し、あるいは電圧を印加しない。

【0019】

このとき、N 番目のラインに流れるデータ電圧の極性と N + 1 番目のラインに流れるデータ電圧の極性が、ドットインバージョン方式によって交差することになる。2 ドットインバージョン方式によってデータ電圧が印加される場合、2 ラインごとに一回ずつデータ電圧の極性が交差することになるが、例えば、N、N + 1 番目のラインの R、G、B サブ - ピクセルには、正極性 (+)、負極性 (-)、正極性 (+) のデータ電圧 V_{data} が印加され、N + 2、N + 3 番目のラインの R、G、B サブ - ピクセルには、負極性 (-)、正極性 (+)、負極性 (-) のデータ電圧 V_{data} が印加される。

10

【発明の開示】

【発明が解決しようとする課題】

【0020】

しかしながら、上記のような従来の液晶表示装置には、次のような課題があった。

【0021】

すなわち、N 番目のラインに、データ電圧 V_{data} は交流 (AC) で印加され、共通電圧 V_{com1} は直流 (DC) で印加されるが、上述したように、データ配線 15 とこれに隣接する共通電極 24 との間には、データ電圧と共通電圧との間の寄生キャパシタンス C_{dc} によって共通電圧の振幅が増幅され、図 6 A 及び図 6 B に示すように、共通電圧 V_{com1} が V_{com2} になるカップリング現象が発生し、共通電圧が、印加された共通 DC 電圧より全体的に上昇または下降するようになる。

20

【0022】

さらに詳しく説明すると、図 5 A に示すように、N 番目のラインの R サブ - ピクセルにおいて、正極性 (+) 電圧が印加される左側データ配線と共通電極との間に発生するカップリング現象と、負極性 (-) 電圧が印加される右側データ配線と共通電極との間に発生するカップリング現象とが互いに相殺される。

【0023】

そして、N 番目のラインの G サブ - ピクセルにおいて、負極性 (-) 電圧が印加される左側データ配線と共通電極との間に発生するカップリング現象と、正極性 (+) 電圧が印加される右側データ配線と共通電極との間に発生するカップリング現象とが互いに相殺される。

30

【0024】

しかし、N 番目のラインの B サブ - ピクセルにおいては、正極性 (+) 電圧が印加される左側データ配線と共通電極との間のみにはカップリング現象が発生し、基準電圧が印加される右側データ配線と共通電極の間にはカップリング現象が発生しない。

【0025】

したがって、N 番目のライン全体において、正極性 (+) 電圧が印加されるデータ配線と共通電極との間に発生するカップリング現象によって共通電圧の振幅が増幅され、図 6 A に示すように、全体的に共通電圧が (+) 側に上昇するようになる。このように、カップリング現象によって共通配線に流れる共通電圧 V_{com2} が、印加された共通 DC 電圧 V_{com1} より上昇すると、G サブ - ピクセルに印加される V_{data} と V_{com2} との電圧差 V_2 が、R、B サブ - ピクセルに印加される V_{data} と V_{com2} との電圧差 V_1 より高くなり、全体的に緑色が明るく見える現象が発生する。これは、電圧差が大きくなると、液晶分子の回転が大きくなり、緑色が強く表現されるためである。

40

【0026】

これとは対照的に、N + 1 番目のラインにおいて、図 5 B に示すように、R、G サブ - ピクセルでのカップリング現象は互いに相殺されるが、B サブ - ピクセルでは、負極性 (-) 電圧が印加されるデータ配線と共通電極との間に発生するカップリング現象によって共通電圧の振幅が増幅され、図 6 B に示すように、全体的に共通電圧が (-) 側に下降するようになる。このように、共通配線に流れる共通電圧 V_{com2} が、カップリング現象

50

によって印加された共通DC電圧 V_{com1} より下降すると、Gサブ-ピクセルに印加される V_{data} と V_{com2} との電圧差 V_4 が、R、Bサブ-ピクセルに印加される V_{data} と V_{com2} との電圧差 V_3 より低くなり、全体的に緑色が暗く見える現象が発生する。すなわち、赤、緑、青色が均一な明度で見えず、緑色が暗く見えるグリーンニッシュ現象（本明細書では、説明を簡単にするために、この場合もグリーンニッシュ現象という。）が表れる。

【0027】

本発明は、上記のような課題を解決するためになされたもので、その目的は、サブ-ピクセルの左側に発生する寄生キャパシタンスとサブ-ピクセルの右側に発生する寄生キャパシタンスとを不均一にしてグリーンニッシュ現象の発生を防止することができ、画質を改善することができる液晶表示装置を得るものである。

10

【課題を解決するための手段】

【0028】

本発明に係る液晶表示装置は、第1基板上に形成され、互いに垂直に交差してサブ-ピクセルを定義するゲート配線及びデータ配線と、前記二つの配線の交差点に配置される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極と、前記サブ-ピクセルの左右の両側縁部を含む所定部位に形成される共通電極と、前記第1基板と互いに対向して合着された第2基板と、前記第1及び第2基板の間に介在された液晶層とを設けた液晶表示装置において、前記サブ-ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスを、前記サブ-ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスより小さくしたものである。

20

【0029】

このとき、サブ-ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の距離を、前記サブ-ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の距離より大きくするか、または、サブ-ピクセルの左側縁部に配置される共通電極の幅を、前記サブ-ピクセルの右側縁部に配置される共通電極の幅より小さくすることで、サブ-ピクセルの左側に発生する寄生キャパシタンスと、サブ-ピクセルの右側に発生する寄生キャパシタンスとを不均一にし、グリーンニッシュ現象の発生を防止するものである。

30

【発明の効果】

【0030】

本発明に係る液晶表示装置には、次のような効果を奏する。

【0031】

サブ-ピクセルの左側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスを、サブ-ピクセルの右側に配置されるデータ配線とこれに隣接する共通電極との間の寄生キャパシタンスより小さくすることで、データ配線とこれに隣接する共通電極との間のカップリング現象によって共通電圧がシフトされることを防止できる。

【0032】

したがって、Gサブ-ピクセルに印加されるデータ電圧と共通電圧との電圧差と、R、Bサブ-ピクセルに印加されるデータ電圧と共通電圧との電圧差が同一になり、全体的に緑色が明るく見えるグリーンニッシュ現象の発生を防止できる。その結果、画質を向上することができる。

40

【発明を実施するための最良の形態】

【0033】

以下、添付の図面に基づいて、本発明に係る液晶表示装置の実施の形態を詳細に説明する。

【0034】

まず、図7及び図8に基づいて、本発明に係るIPSモードの液晶表示装置を説明する。

50

【0035】

図7は、本発明の実施の形態1に係るIPSモードの液晶表示装置を示す平面図で、図8は、図7のII-II'線の断面図である。

【0036】

本発明の実施の形態1に係るIPSモード液晶表示素子のTFTアレイ基板111には、図7及び図8に示すように、一列に配置された複数個のゲート配線112と、このゲート配線112と垂直に交差してR、G、Bのサブ-ピクセルを定義するデータ配線115と、ゲート配線112とデータ配線115の交差点に形成され電圧をスイッチングする薄膜トランジスタTFTと、ゲート配線112と平行に形成される共通配線125と、この共通配線125に接続され、サブ-ピクセル内部に複数個形成される共通電極124と、この共通電極124と平行に形成され、水平方向の横電界Eを発生させ、薄膜トランジスタのドレーン電極115bに接続される画素電極117とが設けられている。そして、サブ-ピクセルの左右側縁部に位置する共通電極124の幅を互いに異ならせて形成し、サブ-ピクセルの左右の両側に発生する寄生キャパシタンスCdcを不均一にすることを特徴とする。

10

【0037】

すなわち、サブ-ピクセルの左側縁部に配置される共通電極124の幅W'を、サブ-ピクセルの右側縁部に配置される共通電極124の幅Wより小さく形成し、サブ-ピクセルの左右の両側の寄生キャパシタンスを不均一にする。

【0038】

この場合、サブ-ピクセルの左側に配置されるデータ配線115とこれに隣接する共通電極124との間の寄生キャパシタンスより、サブ-ピクセルの右側に配置されるデータ配線115とこれに隣接する共通電極124との間の寄生キャパシタンスが大きくなるが、これによって、R、G、B画素領域内でカップリング現象が互いに相殺され、全体的に共通電圧が増幅されなくなる。

20

【0039】

一方、サブ-ピクセルの左右の両側に配置される共通電極124の幅を均等に形成するが、サブ-ピクセルの左右の両側に配置されるデータ配線115とこれに隣接する共通電極124との間の距離を不均等にするこゝで、サブ-ピクセルの左右の両側に発生する寄生キャパシタンスCdcを不均一にすることもできる。すなわち、サブ-ピクセルの左側に配置されるデータ配線115とこれに隣接する共通電極124との間の距離D'を、サブ-ピクセルの右側に配置されるデータ配線115とこれに隣接する共通電極124との間の距離Dより大きくする。

30

【0040】

もちろん、両側の共通電極124の幅を不均等に形成すると同時に、データ配線115とこれに隣接する共通電極124との間の両側の距離も不均一にすれば、その効果を増大できる。

【0041】

このとき、薄膜トランジスタTFTは、ゲート配線112から分岐されるゲート電極112aと、このゲート電極112aを含む全面に形成されたゲート絶縁膜113と、ゲート電極112a上部のゲート絶縁膜113上に形成された半導体層114と、データ配線115から分岐され、半導体層114の両端にそれぞれ形成されるソース電極115a及びドレーン電極115bとから構成される。

40

【0042】

そして、画素電極117及び共通電極124は、サブ-ピクセル領域内で複数個形成され、互いに交互に形成されて水平方向の横電界Eを形成し、共通電極124は、共通配線125に電氣的に接続され、この共通配線125から信号Vcomを受け、画素電極117は、ドレーン電極115bに電氣的に接続され、このドレーン電極115bから画素信号である信号Vdataを受ける。

【0043】

50

一方、ゲート配線 112 とデータ配線 115 との間の全面には、ゲート絶縁膜 113 が介在して二つの配線を互いに絶縁させ、データ配線 115 と画素電極 117 との間には、保護膜 116 が介在して二つを互いに絶縁させるが、通常、共通配線 125 及び共通電極 124 は、ゲート配線 112 と同一層に形成される。装置によっては、共通配線 125 をゲート配線 112 と同一層に形成し、共通電極 124 を画素電極 117 と同一層に形成することもあるが、この場合も、サブ-ピクセルの左右の両側縁部に形成された共通電極 124 は、ゲート配線 112 と同一層に形成される。したがって、サブ-ピクセルの左右の両側縁部に形成された共通電極 124 は、ゲート絶縁膜 113 を挟んでデータ配線 115 と隣接するようになる。

【0044】

したがって、寄生キャパシタンス C_{dc} は、サブ-ピクセルの左右の両側縁部に形成された共通電極 124 と、これに隣接するデータ配線 115 と、共通電極 124 及びデータ配線 115 を絶縁させるゲート絶縁膜 113 によって発生される。

【0045】

次に、上記のような IPS モードの他に、FFS モードの液晶表示装置に本発明を適用でき、それについて図 9 及び図 10 に基づいて説明する。

【0046】

図 9 は、本発明の実施の形態 2 に係る FFS モードの液晶表示装置を示す平面図で、図 10 は、図 9 の III-III' 線の断面図である。

【0047】

本発明に係る FFS モードの液晶表示装置の TFT アレイ基板 511 には、図 9 及び図 10 に示すように、不透明な金属で形成され、互いに垂直に交差してサブ-ピクセルを定義するゲート配線 512 及びデータ配線 515 と、これら二つの配線 512, 515 の交差地点で電圧のオン/オフをスイッチングする薄膜トランジスタ TFT と、ゲート配線 512 と平行に配置される共通配線 525 と、この共通配線 525 に接続され、透明な金属で形成され、各サブ-ピクセル内部に単一に形成された共通電極 524 と、薄膜トランジスタ TFT に接続され、所定形状のスリット 560 を含み、共通電極 524 の上部にオーバーラップされる画素電極 517 とが設けられている。そして、サブ-ピクセルの左右の両側に配置されるデータ配線 515 とこれに隣接する共通電極 524 との間の距離を不均等にすることで、サブ-ピクセルの左右の両側に発生する寄生キャパシタンス C_{dc} を不均一にすることを特徴とする。

【0048】

すなわち、サブ-ピクセルの左側に配置されるデータ配線 515 とこれに隣接する共通電極 524 との間の距離 D' を、サブ-ピクセルの右側に配置されるデータ配線 515 とこれに隣接する共通電極 524 との間の距離 D より大きくする。

【0049】

この場合、サブ-ピクセルの左側に配置されるデータ配線 515 とこれに隣接する共通電極 524 との間の寄生キャパシタンスより、サブ-ピクセルの右側に配置されるデータ配線 515 とこれに隣接する共通電極 524 との間の寄生キャパシタンスが大きくなるが、これによって、R、G、B サブ-ピクセル領域内でカップリング現象が互いに相殺され、全体的に共通電圧が増幅されなくなり、結局、グリーニッシュ現象の発生が防止される。

【0050】

このとき、共通電極 524 は、共通配線 525 に接続されて信号 V_{com} を受け、画素電極 517 は、薄膜トランジスタ TFT を経由した画素電圧である信号 V_{data} を受ける。この場合、スリット 560 を通して、共通電極 524 と画素電極 517 との間にフリッジ電界が発生する。

【0051】

一方、ゲート配線 512 とデータ配線 515 との間の全面にゲート絶縁膜 513 が介在するので、サブ-ピクセルの略全領域に形成された共通電極 524 と、これに隣接するデ

10

20

30

40

50

ータ配線 5 1 5 と、共通電極 5 2 4 及びデータ配線 5 1 5 を絶縁させるゲート絶縁膜 5 1 3 によって寄生キャパシタンス C_{dc} が発生され、サブ - ピクセルの略全領域に配置される共通電極 5 2 4 とこれの両側に隣接するデータ配線 5 1 5 との距離が互いに不均等であるので、寄生キャパシタンスも不均一になる。

【 0 0 5 2 】

上記のような IPS モードの TFT アレイ基板及び FFS モードの TFT アレイ基板は、図面に示していないが、液晶層を挟んでカラーフィルターアレイ基板に対向して合着される。そして、カラーフィルターアレイ基板には、サブ - ピクセルの縁部に形成され光漏れを防止するブラックマトリックスと、このブラックマトリックス上に色を表示するための R、G、B のカラーフィルター層とが設けられている。

10

【 0 0 5 3 】

このとき、R、G、B のカラーフィルター層は、それぞれサブ - ピクセル単位で形成され、通常、R、G、B の順に配列される。

【 0 0 5 4 】

上記のような液晶表示装置をカウンターパターンで駆動する場合、図 1 1 A 及び図 1 1 B に示すように、水平方向にドットインバージョン方式によって正極性 (+)、負極性 (-) のデータ電圧を印加し、垂直方向にドットインバージョン方式によって正極性、負極性のデータ電圧を印加し、N 番目のラインのホワイト W 及びブラック B が N + 1 番目のラインのホワイト W とブラック B と交差するように駆動する。

【 0 0 5 5 】

このとき、ホワイトを表示しようとする場合、R、G、B サブ - ピクセルに対してドットインバージョン方式によって高いレベルの正極性 (+)、負極性 (-)、正極性 (+) の電圧を印加し、ブラックを表示しようとする場合、R、G、B サブ - ピクセルに対して低いレベルの電圧を印加し、あるいは電圧を印加しない。

20

【 0 0 5 6 】

データ電圧 V_{data} は、交流 (AC) で正極性 (+)、負極性 (-) の電圧を交差して印加し、データ電圧のレベルを変化させてブラック B、ホワイト W を表示し、共通電圧 V_{com1} は、直流 (DC) で印加する。液晶層の駆動は、データ電圧と共通電圧の電位差によって決定される。

【 0 0 5 7 】

具体的に、図 1 1 A に示すように、N 番目のラインの R サブ - ピクセルにおいて、正極性 (+) 電圧が印加される左側のデータ配線 5 1 5 と共通電極 5 2 4 との間に発生する寄生キャパシタンスは、負極性 (-) 電圧が印加される右側のデータ配線 5 1 5 と共通電極 5 2 4 との間に発生する寄生キャパシタンスより小さいので、負極性 (-) の R サブ - ピクセルが得られる。

30

【 0 0 5 8 】

また、N 番目のラインの G サブ - ピクセルにおいて、負極性 (-) 電圧が印加される左側のデータ配線 5 1 5 と共通電極 5 2 4 との間に発生する寄生キャパシタンスは、正極性 (+) 電圧が印加される右側のデータ配線 5 1 5 と共通電極 5 2 4 との間に発生する寄生キャパシタンスより小さいので、正極性 (+) の G サブ - ピクセルが得られる。

40

【 0 0 5 9 】

このとき、R サブ - ピクセルでの負極性の寄生キャパシタンスと、G サブ - ピクセルでの正極性の寄生キャパシタンスとが互いに相殺される。

【 0 0 6 0 】

そして、N 番目のラインの B サブ - ピクセルにおいては、正極性 (+) 電圧が流れる左側のデータ配線 5 1 5 と共通電極 5 2 4 との間のみ寄生キャパシタンスが発生し、基準電圧が印加される右側のデータ配線 5 1 5 と共通電極 5 2 4 との間にはカップリング現象が発生しない。左側のデータ配線 5 1 5 と共通電極 5 2 4 との間の寄生キャパシタンスは、無視できる程度に小さい。

【 0 0 6 1 】

50

したがって、N番目のライン全体において、共通電極524の電圧が増幅されないので、Gサブ-ピクセルに印加されるデータ電圧と共通電圧の電圧差と、R、Bサブ-ピクセルに印加されるデータ電圧と共通電圧の電圧差が同一になり、全体的に緑色が明るく見える現象が防止される。

【0062】

これとは対照的に、N+1番目のラインにおいて、図11Bに示すように、R、Gサブ-ピクセルでのカップリング現象による寄生キャパシタンスは互いに相殺され、Bサブ-ピクセルでは、負極性(-)電圧が印加される左側のデータ配線515とこれに隣接する共通電極524との間に発生するカップリング現象によって共通電圧の振幅が増幅されるが、本実施の形態の場合、サブ-ピクセルの左側のデータ配線515とこれに隣接する共通電極524との間に発生する寄生キャパシタンスは、無視できる程度に小さいため、共通電圧が増幅されるには不十分である。結局、共通電圧がシフトされなくなるので、Gサブ-ピクセルに印加されるデータ電圧と共通電圧の電圧差と、R、Bサブ-ピクセルに印加されるデータ電圧と共通電圧の電圧差が同一になり、全体的に緑色が暗く見える現象が防止される。

10

【0063】

以上説明した本発明は、上述した実施の形態及び添付の図面によって限定されるものではなく、本発明の技術的思想から逸脱しない範囲で多様な置換、変形及び変更が可能であることは、本発明の属する技術分野で通常の知識を有する者にとって明らかであろう。

【0064】

すなわち、上記の実施の形態では、IPSモードの液晶表示装置の画素電極及び共通電極、FFSモードの液晶表示装置の画素電極のスリットを縦方向(データ配線方向)に形成することに限定して説明したが、横方向(ゲート配線方向)に形成することも可能である。

20

【0065】

そして、上記の実施の形態では、IPSモード及びFFSモードの液晶表示装置に限定して説明したが、これに限定されることなく、サブ-ピクセルの縁部に共通電極が形成され、この共通電極とこれに隣接するデータ配線との間に寄生キャパシタンスが発生してグリーニッシュ問題を起こす全ての画像表示装置に適用可能である。

【図面の簡単な説明】

30

【0066】

【図1】従来のIPSモードの液晶表示装置を示す平面図である。

【図2】図1のI-I'線の断面図である。

【図3】カウンターパターンで駆動された液晶表示装置を示す平面図である。

【図4】パーティカルパターンで駆動された液晶表示装置を示す平面図である。

【図5A】従来のカウンターパターン駆動を説明するための図である。

【図5B】従来のカウンターパターン駆動を説明するための図である。

【図6A】従来のカウンターパターン駆動を説明するためのタイミングチャートである。

【図6B】従来のカウンターパターン駆動を説明するためのタイミングチャートである。

【図7】本発明の実施の形態1に係るIPSモードの液晶表示装置を示す平面図である。

40

【図8】図7のII-II'線の断面図である。

【図9】本発明の実施の形態2に係るFFSモードの液晶表示装置を示す平面図である。

【図10】図9のIII-III'線の断面図である。

【図11A】本発明の実施の形態2に係る液晶表示装置のカウンターパターン駆動を説明するための図である。

【図11B】本発明の実施の形態2に係る液晶表示装置のカウンターパターン駆動を説明するための図である。

【符号の説明】

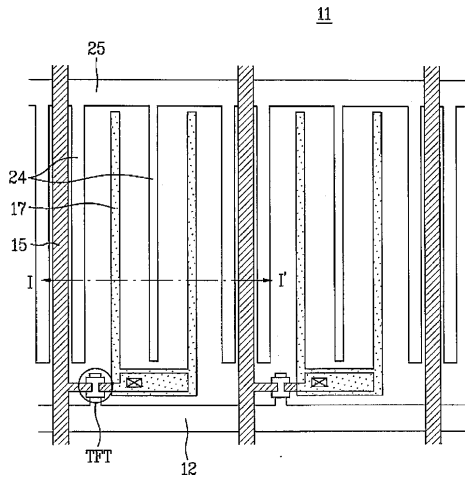
【0067】

112、512 ゲート配線、112a ゲート電極、113、513 ゲート絶縁膜

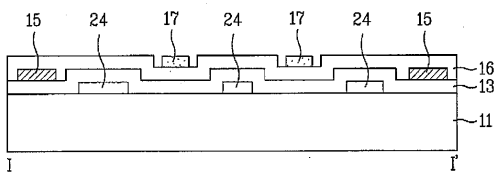
50

、 1 1 4 半 導 体 層、 1 1 5、 5 1 5 データ配線、 1 1 5 a ソース電極、 1 1 5 b
 ドレイン電極、 1 1 6 保護膜、 1 1 7、 5 1 7 画素電極、 1 2 4、 5 2 4 共通電極
 、 1 2 5、 5 2 5 共通配線、 5 6 0 スリット。

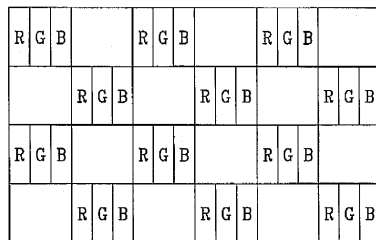
【 図 1 】



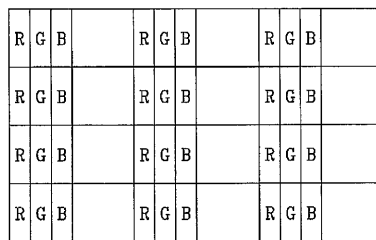
【 図 2 】



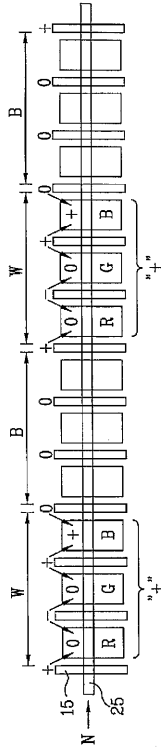
【 図 3 】



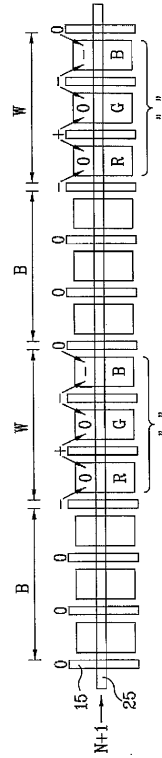
【 図 4 】



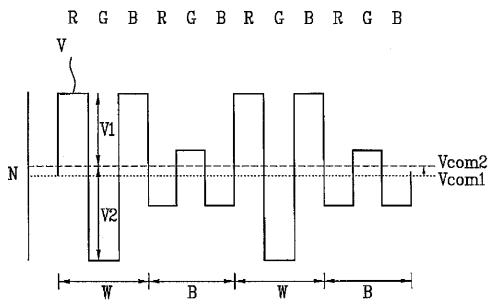
【 図 5 A 】



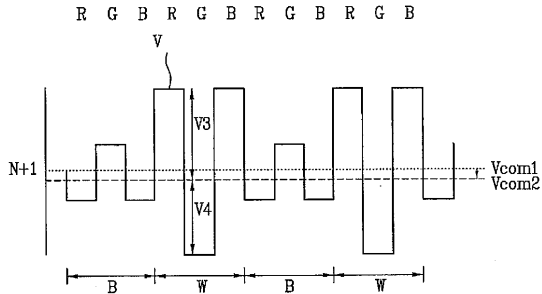
【 図 5 B 】



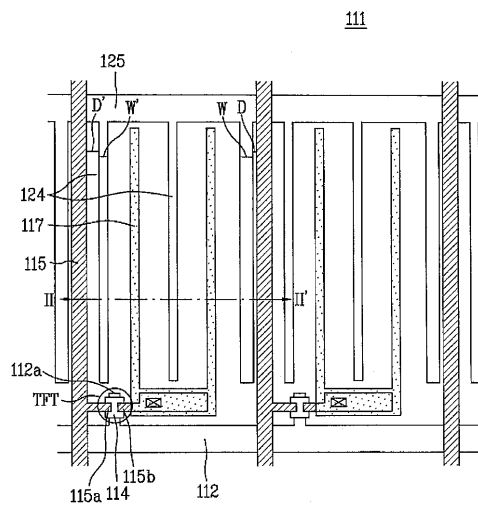
【 図 6 A 】



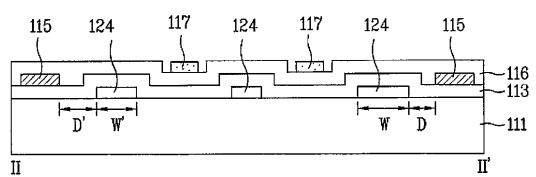
【 図 6 B 】



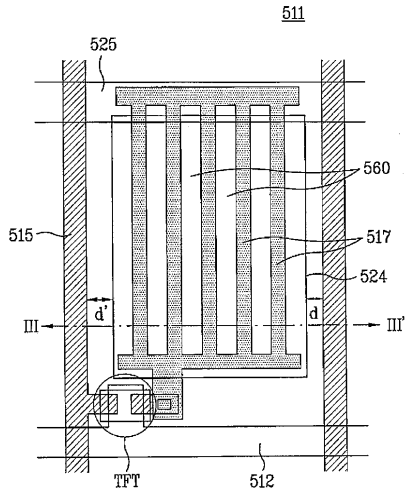
【 図 7 】



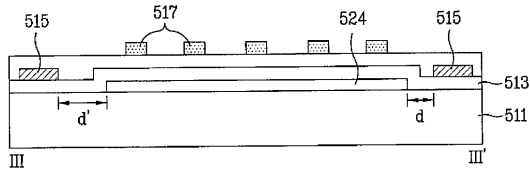
【 図 8 】



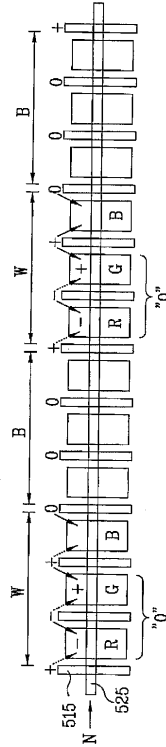
【 図 9 】



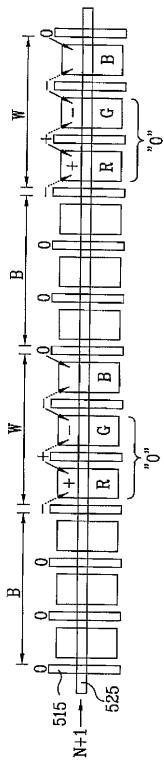
【 図 10 】



【 図 1 1 A 】



【 図 1 1 B 】



フロントページの続き

(72)発明者 李 道寧

大韓民国ソウル江西區禾谷洞 1 0 3 3 - 4 7、ドンア・ヴィラ 2 0 1

Fターム(参考) 2H092 GA13 GA14 GA15 GA17 JB61 JB62 JB63 JB64 JB65 JB66
NA03 PA06 PA08

专利名称(译)	液晶表示装置		
公开(公告)号	JP2007164198A	公开(公告)日	2007-06-28
申请号	JP2006337100	申请日	2006-12-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	李道寧		
发明人	李 道寧		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G02F1/136286 G02F1/134363 G02F2001/13606		
FI分类号	G02F1/1362 G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/GA15 2H092/GA17 2H092/JB61 2H092/JB62 2H092/JB63 2H092/JB64 2H092/JB65 2H092/JB66 2H092/NA03 2H092/PA06 2H092/PA08 2H192/AA24 2H192/BB02 2H192/BB13 2H192/BB52 2H192/BB73 2H192/CB05 2H192/DA71 2H192/EA22 2H192/EA43		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020050123064 2005-12-14 KR		
其他公开文献	JP4663622B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其通过使子像素的两侧产生寄生电容不均匀并且改善图像质量来防止发生绿色现象。解决方案：液晶显示装置包括在第一基板上彼此垂直交叉的栅极线112和数据线115以限定子像素，设置在两条线的交叉点处的薄膜晶体管，连接到薄膜的像素电极117晶体管，形成在子像素中的公共电极124，与第一基板相对地接合的第二基板，以及保持在第一基板和第二基板之间的液晶层，其中在左侧布置的数据线115之间产生寄生电容子像素的一侧和相邻的公共电极124小于在子像素的右侧的数据线115与相邻的公共电极124之间产生的寄生电容。

