

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2007-140296
(P2007-140296A)
(43) 公開日 平成19年6月7日(2007.6.7)

(51) Int.Cl.	F I	テーマコード (参考)
GO9G 3/36 (2006.01)	GO9G 3/36	2H093
GO9G 3/20 (2006.01)	GO9G 3/20 621B	5C006
GO2F 1/133 (2006.01)	GO9G 3/20 623B	5C080
	GO9G 3/20 623F	
	GO9G 3/20 623G	
審査請求 未請求 請求項の数 20 O L (全 50 頁) 最終頁に続く		

(21) 出願番号	特願2005-336234 (P2005-336234)	(71) 出願人	302062931
(22) 出願日	平成17年11月21日 (2005.11.21)		NECエレクトロニクス株式会社
			神奈川県川崎市中原区下沼部1753番地
		(74) 代理人	100102864
			弁理士 工藤 実
		(72) 発明者	久米田 誠之
			神奈川県川崎市中原区小杉町1丁目403番53
			NECマイクロシステム株式会社 内
		Fターム(参考)	2H093 NA16 NA34 NA63 NC12 NC13 NC24 NC26 NC34 ND39 5C006 AC21 AC26 AF43 AF71 BC23 BF04 FA04 FA47 5C080 AA10 BB05 DD26 JJ02 JJ03 JJ04

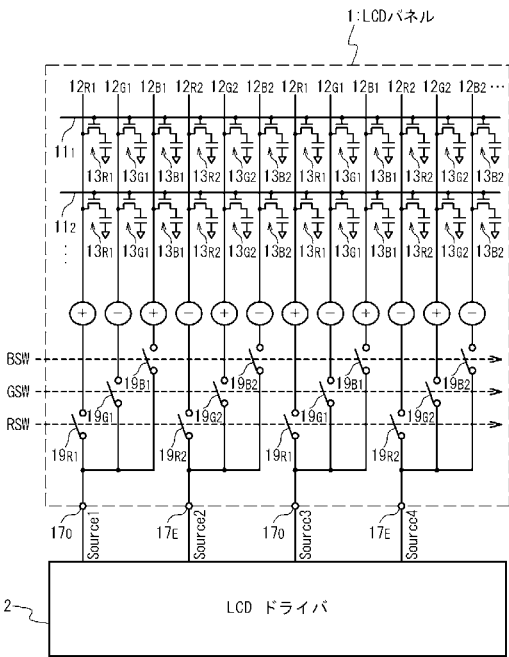
(54) 【発明の名称】 液晶表示装置の動作方法、液晶表示装置、表示パネルドライバ、及び表示パネルの駆動方法

(57) 【要約】 (修正有)

【課題】 時分割駆動とドット反転駆動の両方を採用する液晶表示装置についてデータ信号を各データ線に分配する経路上のノードの電位を反転させる回数を減少させる。

【解決手段】 本発明による液晶表示装置の動作方法は、(A) 或る水平期間において、LCDパネル1の或るラインの画素を、時分割駆動により、且つ、隣接する画素13が逆の極性信号で駆動されるように駆動するステップを具備する。(A)ステップは、(A1) 駆動手段の出力端子Source1に第1極性を有する第1データ信号を生成し、前記或るラインの画素13のうちの第1画素に電気的に接続することによって前記第1画素を駆動するステップと、(A2) 前記第1画素の駆動に引き続いて、第2データ信号を第1出力端子(Source2)に生成し、更に出力端子Source1を或るラインの前記画素のうちの第2画素に電気的に接続して前記第2画素を駆動するステップを具備する。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

(A) 或る水平期間において、LCD パネルの或るラインの画素を、時分割駆動により、且つ、水平方向に隣接する画素が逆の極性のデータ信号で駆動されるように駆動するステップを具備し、

前記 (A) ステップは、

(A1) 駆動手段の第 1 出力端子に第 1 極性を有する第 1 データ信号を生成し、更に前記第 1 出力端子を前記或るラインの前記画素のうちの第 1 画素に電氣的に接続することによって前記第 1 画素を駆動するステップと、

(A2) 前記第 1 画素の駆動に引き続いて、前記第 1 データ信号と同じ前記第 1 極性を有する第 2 データ信号を前記第 1 出力端子に生成し、更に前記第 1 出力端子を前記或るラインの前記画素のうちの第 2 画素に電氣的に接続することによって前記第 2 画素を駆動するステップ

とを具備する

液晶表示装置の動作方法。

【請求項 2】

請求項 1 に記載の液晶表示装置の動作方法であって、

前記 (A) ステップは、更に、

(A3) 前記第 1 画素の駆動と同じタイミングにおいて、前記駆動手段の第 2 出力端子に前記第 1 極性と逆の第 2 極性を有する第 3 データ信号を生成し、更に前記第 2 出力端子を前記或るラインの前記画素のうちの第 3 画素に電氣的に接続することによって前記第 3 画素を駆動するステップと、

(A4) 前記第 2 画素の駆動と同じタイミングにおいて、前記第 3 データ信号と同じ前記第 2 極性を有する第 4 データ信号を前記第 2 出力端子に生成し、更に前記第 2 出力端子を前記或るラインの前記画素のうちの第 4 画素に電氣的に接続することによって前記第 4 画素を駆動するステップ

とを具備する

液晶表示装置の動作方法。

【請求項 3】

請求項 1 に記載の液晶表示装置の動作方法であって、

前記 (A) ステップは、更に、

(A3) 前記第 2 画素の駆動に引き続いて、前記第 1 出力端子に第 5 データ信号を生成し、更に前記第 1 出力端子を前記或るラインの前記画素のうちの第 5 画素に電氣的に接続することによって前記第 5 画素を駆動するステップ

を具備し、

前記第 2 画素と前記第 5 画素は、同一の色を表示するために使用される画素である

液晶表示装置の動作方法。

【請求項 4】

請求項 1 に記載の液晶表示装置の動作方法であって、

前記駆動ステップは、更に、

(A4) 前記第 1 出力端子に第 6 データ信号を生成し、更に前記第 1 出力端子を前記或るラインの前記画素のうちの第 6 画素に電氣的に接続することによって前記第 6 画素を駆動するステップ

を具備し、

前記第 1 画素の駆動は、前記第 6 画素の駆動に引き続いて行われ、

前記第 1 画素と前記第 6 画素は、同一の色を表示するために使用される画素である

液晶表示装置の動作方法。

【請求項 5】

請求項 1 に記載の液晶表示装置の動作方法であって、

前記 (A) ステップは、更に、

10

20

30

40

50

(A5) 前記或る水平期間の最後の期間において、前記第1極性と逆の第2極性を有する第7データ信号を前記第1出力端子に生成し、更に前記第1出力端子を前記或るラインの前記画素のうちの第7画素に電氣的に接続することによって前記第7画素を駆動するステップを具備し、

当該液晶表示装置の動作方法は、更に、

(B) 前記或る水平期間に続く次水平期間において、前記或るラインに隣接する次ラインの画素を、時分割駆動により、且つ、隣接する画素が逆の極性のデータ信号で駆動されるように駆動するステップを具備し、

前記(B)ステップは、

(B1) 前記次水平期間の最初の期間において、前記第1出力端子に前記第2極性を有する第8データ信号を生成し、更に前記第1出力端子を前記次ラインの前記画素のうちの第8画素に電氣的に接続することによって前記第8画素を駆動するステップを備える

液晶表示装置の動作方法。

【請求項6】

請求項2に記載の液晶表示装置の動作方法であって、

更に、

(B) 前記或る水平期間に続く次水平期間において、前記或るラインに隣接する次ラインの画素を、時分割駆動により、且つ、隣接する画素が逆の極性のデータ信号で駆動されるように駆動するステップを具備し、

前記LCDパネルは、

前記第1乃至第4画素それぞれに接続された第1乃至第4データ線と、

前記第1出力端子を前記第1乃至第4データ線のいずれにも電氣的に接続可能であり、且つ、前記第2出力端子を前記第1乃至第4データ線のいずれにも電氣的に接続可能であるように構成されたスイッチ回路とを具備し、

前記(B)ステップは、

(B1) 前記第1出力端子に第1極性を有する第9データ信号を生成し、更に前記第1出力端子を前記或るラインの前記画素のうちの第9画素に電氣的に接続することによって前記第1画素を駆動するステップと、

とを具備し、
前記第1画素の駆動では、前記スイッチ回路及び前記第1データ線を介して前記第1出力端子から前記第1画素に前記第1データ信号が供給され、

前記第3画素の駆動では、前記スイッチ回路及び前記第3データ線を介して前記第2出力端子から前記第3画素に前記第3データ信号が供給され、

前記第9画素の駆動では、前記スイッチ回路及び前記第3データ線を介して前記第1出力端子から前記第9画素に前記第9データ信号が供給される

液晶表示装置の動作方法。

【請求項7】

請求項1に記載の液晶表示装置の動作方法であって、

前記(A)ステップは、

(A6) 前記第1画素の駆動の前に、前記第2データ信号と同じ信号レベルのデータ信号を前記第1出力端子に生成し、更に前記第1出力端子を前記第2画素に電氣的に接続することによって前記第2画素を駆動するステップとを具備する

液晶表示装置の動作方法。

【請求項8】

請求項7に記載の液晶表示装置の動作方法であって、

前記第1画素の駆動は、前記(A6)ステップにおける前記第2画素の駆動に引き続き

10

20

30

40

50

て行われる

液晶表示装置の動作方法。

【請求項 9】

(A) 或る水平期間において、LCD パネルの或るラインに配置された複数の画素を、時分割駆動により、且つ、隣接する画素が逆の極性のデータ信号で駆動されるように駆動するステップを具備し、

前記 (A) ステップは、

(A1) 駆動手段の第 1 出力端子に第 1 極性を有する第 1 データ信号を生成し、更に前記第 1 出力端子を前記複数の画素のうちの第 1 画素に電氣的に接続することによって前記第 1 画素を駆動するステップと、

(A2) 前記第 1 画素の駆動に引き続いて、前記第 1 出力端子に前記第 1 極性と異なる第 2 極性を有する第 2 データ信号を生成し、更に前記第 1 出力端子を前記複数の画素のうちの前記第 1 画素と同一の第 1 色を表示するために使用される第 2 画素に電氣的に接続することによって前記第 2 画素を駆動するステップと、

(A3) 前記第 2 画素の駆動に引き続いて、前記第 1 出力端子に前記第 2 極性を有する第 3 データ信号を生成し、更に前記第 1 出力端子を前記複数の画素のうちの第 2 色を表示するために使用される第 3 画素に電氣的に接続することによって前記第 3 画素を駆動するステップ

とを具備する

液晶表示装置の動作方法。

【請求項 10】

請求項 9 に記載の液晶表示装置の動作方法であって、

前記 (A) ステップは、更に、

(A4) 前記第 3 画素の駆動に引き続いて、前記第 1 出力端子に前記第 1 極性を有する第 4 データ信号を生成し、更に前記第 4 出力端子を前記複数の画素のうちの前記第 2 色を表示するために使用される第 4 画素に電氣的に接続することによって前記第 4 画素を駆動するステップと、

(A5) 前記第 4 画素の駆動に引き続いて、前記第 1 出力端子に前記第 1 極性を有する第 5 データ信号を生成し、更に前記第 1 出力端子を前記複数の画素のうちの第 3 色を表示するために使用される第 5 画素に電氣的に接続することによって前記第 5 画素を駆動するステップと、

(A6) 前記第 5 画素の駆動に引き続いて、前記第 1 出力端子に前記第 2 極性を有する第 6 データ信号を生成し、更に前記第 1 出力端子を前記複数の画素のうちの前記第 3 色を表示するために使用される第 6 画素に電氣的に接続することによって前記第 6 画素を駆動するステップ

とを具備する

液晶表示装置の動作方法。

【請求項 11】

請求項 9 に記載の液晶表示装置の動作方法であって、

前記 (A) ステップは、更に、

(A4) 前記第 1 画素の駆動と同じタイミングにおいて、前記駆動手段の第 2 出力端子に前記第 2 極性を有する第 7 データ信号を生成し、更に前記第 2 出力端子を前記複数の画素のうちの前記第 1 色を表示するために使用される第 7 画素に電氣的に接続することによって前記第 7 画素を駆動するステップと、

(A5) 前記第 2 画素の駆動と同じタイミングにおいて、前記第 2 出力端子に前記第 1 極性を有する第 8 データ信号を生成し、更に前記第 1 出力端子を前記複数の画素のうちの前記第 1 色を表示するために使用される第 8 画素に電氣的に接続することによって前記第 8 画素を駆動するステップと、

(A6) 前記第 3 画素の駆動と同じタイミングにおいて、前記第 2 出力端子に前記第 1 極性を有する第 9 データ信号を生成し、更に前記第 2 出力端子を前記複数の画素のうち

10

20

30

40

50

の前記第 2 色を表示するために使用される第 9 画素に電氣的に接続することによって前記第 9 画素を駆動するステップ

とを具備する

液晶表示装置の動作方法。

【請求項 1 2】

行列に配置された画素と、

空間的にこの順に並べられた第 1、第 2、・・・第 n データ線と、

駆動手段と、

前記駆動手段の第 1 出力端子と、前記第 1、第 2、・・・第 n データ線のうちの奇数番目のデータ線との間に接続された前記第 1 スイッチ回路と、

前記駆動手段の第 2 出力端子と、前記前記第 1、第 2、・・・第 n データ線のうちの偶数番目のデータ線との間に接続された前記第 2 スイッチ回路

とを備える液晶表示装置の動作方法であって、

(A) 或る水平期間において、前記行列に配置された画素のうちの前記奇数番目のデータ線に接続された画素である奇数番目画素を時分割駆動によって駆動し、前記行列に配置された画素のうちの前記偶数番目のデータ線に接続された画素である偶数番目画素を、時分割駆動により駆動するステップ

を具備し、

前記奇数番目画素の全ては、前記或る水平期間において、第 1 極性を有するデータ信号を前記第 1 出力端子から受け取って駆動され、

前記偶数番目画素の全ては、前記或る水平期間において、前記第 1 極性と逆の第 2 極性を有するデータ信号を前記第 2 出力端子から受け取って駆動される

液晶表示装置の動作方法。

【請求項 1 3】

請求項 1 2 に記載の液晶表示装置の動作方法であって、

前記或る水平期間において、前記第 1 ~ 第 n データ線のうちの第 i データ線に接続された画素は、前記第 i データ線に隣接する第 $(i + 1)$ データ線に接続されている画素と同時に駆動される

液晶表示装置の動作方法。

【請求項 1 4】

請求項 1 3 に記載の液晶表示装置の動作方法であって、

前記或る水平期間において、前記第 $(i + 3)$ データ線に接続された画素は、前記第 $(i + 3)$ データ線に隣接する前記第 $(i + 4)$ データ線に接続された画素と同時に駆動され、

前記第 $(i + 1)$ データ線と前記第 $(i + 3)$ データ線の間に位置する第 $(i + 2)$ データ線に接続された画素は、前記第 i データ線、前記第 $(i + 1)$ データ線、前記第 $(i + 3)$ データ線、及び前記第 $(i + 4)$ データ線に接続された画素よりも後に駆動される液晶表示装置の動作方法。

【請求項 1 5】

行列に配置された画素と、

前記画素のそれぞれに供給されるデータ信号を生成する駆動手段と、

前記駆動手段の複数の出力端子と前記画素との間の接続関係を切り替えるスイッチ回路とを具備し、

前記駆動手段は、前記行列に配置された画素のうちの或るラインの画素が時分割駆動により、且つ、水平方向に隣接する画素が逆の極性のデータ信号で駆動されるように前記スイッチ回路を制御し、

前記駆動手段は、前記複数の出力端子のうちの第 1 出力端子に第 1 極性を有する第 1 データ信号を生成し、更に前記第 1 出力端子が前記或るラインの前記画素のうちの第 1 画素に電氣的に接続されるように前記スイッチ回路を制御して前記第 1 画素を駆動し、前記第 1 画素の駆動に引き続いて、前記第 1 データ信号と同じ前記第 1 極性を有する第 2 データ

10

20

30

40

50

信号を前記第 1 出力端子に生成し、更に前記第 1 出力端子を前記或るラインの前記画素のうちの第 2 画素に電氣的に接続するように前記スイッチ回路を制御して前記第 2 画素を駆動する

液晶表示装置。

【請求項 16】

請求項 15 に記載の液晶表示装置であって、

前記駆動手段は、前記第 1 画素の駆動と同じタイミングにおいて、前記複数の出力端子のうちの第 2 出力端子に前記第 1 極性と逆の第 2 極性を有する第 3 データ信号を生成し、更に前記第 2 出力端子を前記或るラインの前記画素のうちの第 3 画素に電氣的に接続するように前記スイッチ回路を制御して前記第 3 画素を駆動し、且つ、

10

前記駆動手段は、前記第 2 画素の駆動と同じタイミングにおいて、前記第 3 データ信号と同じ前記第 2 極性を有する第 4 データ信号を前記第 2 出力端子に生成し、更に前記第 2 出力端子を前記或るラインの前記画素のうちの第 4 画素に電氣的に接続することによって前記第 4 画素を駆動する

液晶表示装置。

【請求項 17】

請求項 15 に記載の液晶表示装置であって、

前記駆動手段は、前記第 2 画素の駆動に引き続いて、前記第 1 出力端子に第 5 データ信号を生成し、更に前記第 1 出力端子を前記或るラインの前記画素のうちの第 5 画素に電氣的に接続されるように前記スイッチ回路を制御して前記第 5 画素を駆動し、

20

前記第 2 画素と前記第 5 画素は、同一の色を表示するために使用される画素である液晶表示装置。

【請求項 18】

空間的にこの順番に配置された第 1、第 2、・・・第 $2n$ データ線と (n は自然数)、

前記第 1 ~ 第 $2n$ データ線に接続された画素と、

第 1 入力ノードと、

第 2 入力ノードと、

複数のスイッチ

とを具備し、

前記複数のスイッチのうちの第 1、第 3、・・・第 $2n - 1$ スイッチは、それぞれ、前記第 1 入力ノードと前記第 1、第 3、・・・第 $2n - 1$ データ線との間に接続され、

30

前記複数のスイッチのうちの第 2、第 4、・・・第 $2n$ スイッチは、それぞれ、前記第 1 入力ノードと前記第 2、第 4、・・・第 $2n$ データ線との間に接続されている

LCD パネル。

【請求項 19】

請求項 18 に記載の LCD パネルであって、

前記複数のスイッチのうち、前記第 1 ~ 第 $2n$ データ線のうちの第 i データ線及び第 ($i + 1$) データ線に接続された一対のスイッチは、前記一対のスイッチを制御するための制御信号を供給する配線に共通に接続された

LCD パネル。

40

【請求項 20】

請求項 18 に記載の LCD パネルであって、

前記複数のスイッチのうち、前記第 1 ~ 第 $2n$ データ線のうちの第 i データ線及び第 ($i + 1$) データ線に接続された第 1 の対のスイッチは、前記第 1 の対のスイッチを制御するための第 1 制御信号を供給する第 1 配線に共通に接続され、

前記複数のスイッチのうち、前記第 1 ~ 第 $2n$ データ線のうちの第 $i + 3$ データ線及び第 ($i + 4$) データ線に接続された第 2 の対のスイッチは、前記第 2 の対のスイッチを制御するための第 2 制御信号を供給する第 2 配線に共通に接続され、

前記複数のスイッチのうち、第 $i + 2$ データ線に接続された第 ($i + 2$) スイッチは、前記第 ($i + 2$) スイッチを制御するための第 3 制御信号を供給する第 3 配線に接続され

50

た

L C D パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶パネル駆動方法、及び液晶表示装置に関し、特に、時分割駆動と反転駆動との両方を採用する液晶パネル駆動技術に関する。

【背景技術】

【0002】

複数のデータ線（信号線）を逐次を選択することによって画素にデータ信号の書き込みを時分割的に行う時分割駆動は、液晶表示装置の駆動において広く使用される技術の一つである（例えば、特開平11-327518号公報、及び特開2003-215540参照）。かかる時分割駆動の利点の一つは、液晶ドライバに設けられる出力アンプの数を減少できることである。時分割駆動を採用する液晶表示装置では、液晶パネルのデータ線の数よりも少ない数の出力アンプで、画素を駆動することができる。これは、液晶ドライバの消費電力及びチップ面積の低減に有効である。もう一つの利点は、データ線を選択するスイッチを液晶パネルに設ける構成を採用することにより、液晶ドライバと液晶パネルとを接続する配線の数可以减少することである。データ線を選択するスイッチを液晶パネルに設けることにより、液晶ドライバと液晶パネルとを接続するために必要な配線の本数は、液晶パネルのデータ線よりも少なくすることができる。液晶ドライバと液晶パネルとを接続する配線の本数の減少は、液晶ドライバと液晶パネルとの接続を容易にし、且つ、EMI（electromagnetic interference）の減少に有効である。液晶パネルに設けられる画素数の増加を背景として、時分割的に駆動される複数のデータ線の本数は、一層に増加されることが望まれている。

【0003】

液晶表示装置の駆動において広く使用されるもう一つの技術は、反転駆動である。反転駆動とは、いわゆる焼き付き現象を防止するために、データ信号の極性を所定の空間的周期及び時間的周期で反転する駆動方法である。反転駆動は、画素の液晶容量に印加される電圧の直流成分を減少させ、焼き付き現象の発生を有効に防止する。

【0004】

反転駆動には、概略的には、コモン一定駆動法とコモン反転駆動法の2種類がある。コモン一定駆動法とは、画素のコモン電極（対向電極）の電位（以下、「共通電位 V_{COM} 」という。）を一定に保ち、データ信号のみの極性を反転する駆動方法である。一方、コモン反転駆動法とは、データ信号と共通電位の両方を反転する駆動方法である。コモン一定駆動法は、コモン反転駆動法と比較してコモン電極の安定性に優れている、という利点を有している。当業者に広く知られているように、コモン電極の安定性はフリッカの発生の抑制の点で重要である。以下に述べられるように、本発明はコモン一定駆動法に関連している。

【0005】

ドット反転駆動は、コモン一定駆動法の一環であり、隣接する2つの画素に反対の極性のデータ信号を書き込む技術である。本明細書では、データ信号の極性は、共通電位 V_{COM} （即ち、コモン電極の電位）を基準として決定されることに留意されたい。あるデータ信号が共通電位 V_{COM} よりも高い信号レベルを有する場合、そのデータ信号の極性は、「正」とであると定義される。逆に、あるデータ信号が共通電位 V_{COM} よりも低い信号レベルを有する場合、そのデータ信号の極性は、「負」とであると定義される。ドット反転駆動の利点は、正極性のデータ信号と負極性のデータ信号とを同時に液晶パネルに供給することによってコモン電極の安定性を一層に改善し、これによってフリッカの発生を一層に抑制することができる点にある。

【0006】

図1Aは、時分割駆動とドット反転駆動との両方を採用する液晶表示装置100の典型

的な構成を示す回路図である；時分割駆動とドット反転駆動との両方を採用する液晶表示装置は、例えば、上述の特開平 1 1 - 3 2 7 5 1 8 号公報に開示されている。液晶表示装置 1 0 0 は、LCD (liquid crystal display) パネル 1 0 1 と LCD ドライバ 1 0 2 とを備えている。LCD パネル 1 0 1 には、ゲート線 (走査線) 1 1 1 と、データ線 (信号線) 1 1 2 と、行列に並べられた画素 1 1 3 とが設けられている。ゲート線 1 1 1 は、画素 1 1 3 の行を選択する為に使用される。図 1 には、LCD パネル 1 0 1 の一部のみが図示されており、従って、LCD パネル 1 0 1 は、図示されているより多くのゲート線 1 1 1、データ線 1 1 2、画素 1 1 3 を有していると理解されなくてはならない。ゲート線 1 1 1_i に接続されている画素 1 1 3 は、以下、第 i ラインの画素 1 1 3 と呼ばれることがある。図 1 B に示されているように、画素 1 1 3 のそれぞれは、TF T 1 1 4 と画素電極 1 1 5 とを備えている。画素電極 1 1 5 はコモン電極 (対向電極) 1 1 6 に対向しており、画素電極 1 1 5 とコモン電極 1 1 6 との間に液晶容量が形成されている。図 1 B では、コモン電極 1 1 6 が各画素 1 1 3 において別々に図示されているが、当業者に周知であるように、コモン電極 1 1 6 は、単一の大きな電極である。

【0007】

図 1 A に戻り、LCD パネル 1 0 1 には、更に、3 本のデータ線 1 1 2 あたりに一つの入力ノード 1 1 7 が設けられている。奇数番目に位置する入力ノード 1 1 7 は、以下、奇数入力ノード 1 1 7_o と記載されることがあり、偶数番目に位置する入力ノード 1 1 7 は、以下、偶数入力ノード 1 1 7_e と記載されることがある。

【0008】

以下において、ある入力ノード 1 1 7 に (スイッチを介して) 接続されているデータ線 1 1 2 は、当該入力ノード 1 1 7 に「対応する」データ線 1 1 2 と記載されることがある。図 1 A の液晶表示装置では、一の入力ノード 1 1 7 に「対応する」3 本のデータ線 1 1 2 が、時分割的に駆動される。

【0009】

同様に、ある入力ノード 1 1 7 に (データ線 1 1 2 を介して) 接続されている画素 1 1 3 は、当該入力ノード 1 1 7 に「対応する」画素 1 1 3 と記載されることがある。図 1 A の液晶表示装置では、同一のゲート線 1 1 1 に接続され、且つ、同一の入力ノード 1 1 7 に「対応する」画素 1 1 3 が時分割的に駆動される。

【0010】

図 1 A に戻り、画素 1 1 3 には、赤 (R) を表示するために使用される画素 (R 画素) と、緑 (G) を表示するために使用される画素 (G 画素) と、B (青) を表示するために使用される画素 (B 画素) の 3 種類がある。奇数入力ノード 1 1 7_o に対応する R 画素は、以下、R 画素 1 1 3_{R1} と記載し、偶数入力ノード 1 1 7_e に対応する R 画素は、以下、R 画素 1 1 3_{R2} と記載することがある。同様に、奇数入力ノード 1 1 7_o に対応する G 画素は、以下、G 画素 1 1 3_{G1} と記載し、偶数入力ノード 1 1 7_e に対応する G 画素は、以下、G 画素 1 1 3_{G2} と記載することがある。更に、奇数入力ノード 1 1 7_o に対応する B 画素は、以下、B 画素 1 1 3_{B1} と記載し、偶数入力ノード 1 1 7 に対応する B 画素は、以下、B 画素 1 1 3_{B2} と記載することがある。

【0011】

各データ線 1 1 2 に接続されている画素 1 1 3 は、同一の色に対応している。以下では、R 画素 1 1 3_{R1}、1 1 3_{R2} に接続されているデータ線をそれぞれ、データ線 1 1 2_{R1}、データ線 1 1 2_{R2} と記載することがある。同様に、G 画素 1 1 3_{G1}、1 1 3_{G2} に接続されているデータ線をそれぞれ、データ線 1 1 2_{G1}、データ線 1 1 2_{G2} と記載し、B 画素 1 1 3_{B1}、1 1 3_{B2} に接続されているデータ線をそれぞれ、データ線 1 1 2_{B1}、データ線 1 1 2_{B2} と記載することがある。

【0012】

データ線 1 1 2_{R1}、1 1 2_{G1}、1 1 2_{B1} は、それぞれ、スイッチ 1 1 9_{R1}、1 1 9_{G1}、1 1 9_{B1} を介して対応する奇数入力ノード 1 1 7_o に接続され、データ線 1 1 2_{R2}、1 1 2_{G2}、1 1 2_{B2} は、それぞれ、スイッチ 1 1 9_{R2}、1 1 9_{G2}、1

10

20

30

40

50

1 9_{B 2} を介して対応する偶数入力ノード 1 1 7_E に接続される。スイッチ 1 1 9_{R 1}、1 1 9_{G 1}、1 1 9_{B 1}、1 1 9_{R 2}、1 1 9_{G 2}、1 1 9_{B 2} は、LCDドライバ 1 0 2 から供給される制御信号 R S W、G S W、B S W に応答してオンオフする。スイッチ 1 1 9 のうちの所望のスイッチがターンオンされることにより、所望のデータ線 1 1 2 が選択される。

【0 0 1 3】

液晶パネル 1 0 1 の入力ノード 1 1 7 は、それぞれ、LCDドライバ 1 0 2 の出力端子に接続されている。各入力ノード 1 1 7 に接続されている LCDドライバ 1 0 2 の出力端子は、順に、Source 1、Source 2、・・・と記載されることがある。

【0 0 1 4】

LCDドライバ 1 0 2 は、所望の信号レベルを有するデータ信号を、選択画素、即ち、選択されたデータ線 1 1 2 に接続され、且つ、選択されたゲート線 1 1 1 に接続された画素 1 1 3 に書き込む。画素 1 1 3 は、書き込まれたデータ信号の信号レベルに対応する階調に設定される。

【0 0 1 5】

LCDドライバ 1 0 2 が各出力端子に生成するデータ信号の極性は、ドット反転駆動及び時分割駆動に対応するように決定される必要がある。図 2 に示されているように、ドット反転駆動では、水平方向及び垂直方向に隣接する 2 つの画素 1 1 3 に互いに異なる極性のデータ信号が印加される；ここで水平方向とはゲート線（走査線）が延設される方向を意味しており、垂直方向とはデータ線（信号線）が延設される方向を意味していることに留意されたい。図 2 において、記号 " R 1 "、" G 1 "、" B 1 "、" R 2 "、" G 2 "、" B 2 " は、それぞれ、R 画素 1 1 3_{R 1}、G 画素 1 1 3_{G 1}、B 画素 1 1 3_{B 1}、R 画素 1 1 3_{R 2}、G 画素 1 1 3_{G 2}、B 画素 1 1 3_{B 2} に対応していることに留意されたい。図 1 A を再度に参照して、例えば、第 1 ラインの画素 1 1 2 については、R 画素 1 1 3_{R 1}、B 画素 1 1 3_{B 1}、G 画素 1 1 3_{G 2} には、正の極性のデータ信号が供給され、G 画素 1 1 3_{G 1}、R 画素 1 1 3_{R 2}、B 画素 1 1 3_{B 2} には、負の極性のデータ信号が供給される。図 1 A では、第 1 ラインの画素 1 1 3 に印加されるデータ信号の極性が、データ線 1 1 2 に重ねられた記号 " + "、" - " によって示されている。

【0 0 1 6】

その一方で、時分割駆動を行うために、同一の入力ノード 1 1 7 に対応する 3 本のデータ線 1 1 2 は、ある一水平期間において端から順に選択される。言い換えれば、図 3 に示されているように、同一のゲート線 1 1 1 に接続されている画素 1 1 3 は、R 画素、G 画素、B 画素の順に駆動される。このような順番で画素 1 1 3 を駆動するためには、図 4 に示されているように、制御信号 R S W、G S W、B S W を、この順番で活性化すればよい。

【0 0 1 7】

画素 1 1 3 を駆動する順番、及びそれらに供給されるべきデータ極性の極性を考慮すると、LCDドライバ 1 0 2 の出力端子 Source 1、Source 2 から順次に出力量されるデータ信号は、図 5 に示されているような極性を有している必要がある。即ち、第 1 水平期間（即ち、第 1 ラインの画素 1 1 3 を駆動する期間）では、出力端子 Source 1 からは、正の極性、負の極性、正の極性のデータ信号が順に出力され、出力端子 Source 2 からは、負の極性、正の極性、負の極性のデータ信号が順に出力される。第 2 水平期間では、出力端子 Source 1 からは、負の極性、正の極性、負の極性のデータ信号が順に出力される必要があり、出力端子 Source 2 からは、正の極性、負の極性、正の極性のデータ信号が順に出力される必要がある。

【0 0 1 8】

LCDドライバ 1 0 2 の出力端子 Source 1、Source 2 に生成されるデータ信号の極性が、常に相補である、即ち、正の極性のデータ信号と負の極性のデータ信号とが、同時に選択された画素 1 1 3 に書き込まれることに留意されたい。これは、コモン電極の電位の変動を抑制するために重要である。

10

20

30

40

50

【特許文献１】特開平１１－３２７５１８号公報

【特許文献２】特開２００３－２１５５４０号公報

【発明の開示】

【発明が解決しようとする課題】

【００１９】

このような液晶表示装置の一つの問題点は、データ信号を各データ線に分配する経路上のノード（例えば、ＬＣＤドライバ１０２の出力端子）の電位を頻繁に反転させる必要があることである。例えば、図２に図示されている動作では、ＬＣＤドライバ１０２の出力端子に生成されるデータ信号の極性を、１水平期間あたりに３回反転させる必要がある。ＬＣＤドライバ１０２の出力端子は、相当な負荷容量を有しているため、データ信号の極性を頻繁に反転させることは、ＬＣＤドライバ１０２の消費電力の増大を招き好ましくない。

10

【００２０】

一方で、特開２００３－２１５５４０号公報は、時分割駆動を採用しながら、ＬＣＤドライバから出力される映像信号（データ信号）の極性が反転される頻度を、２水平期間あたりに１回に抑制するための技術を開示している。しかしながら、この公報に開示された技術では、各画素１１２に印加される映像信号が反転される空間的周期が水平方向に２画素である。言い換えれば、当該公報は、ドット反転駆動を実現するものではない。

【００２１】

このように、従来技術には、時分割駆動とドット反転駆動の両方を採用するとデータ信号を各データ線に分配する経路上のノードの電位を頻繁に反転させる必要が生じ、ＬＣＤドライバの消費電力が増大する、という問題点がある。

20

【課題を解決するための手段】

【００２２】

上記の課題を解決するために、本発明は、以下に述べられる手段を採用する。その手段を構成する技術的事項の記述には、〔特許請求の範囲〕の記載と〔発明を実施するための最良の形態〕の記載との対応関係を明らかにするために、〔発明を実施するための最良の形態〕で使用される番号・符号が付加されている。但し、付加された番号・符号は、〔特許請求の範囲〕に記載されている発明の技術的範囲を限定的に解釈するために用いてはならない。

30

【００２３】

本発明による液晶表示装置の動作方法は、

（Ａ）或る水平期間において、ＬＣＤパネル（２、２Ａ～２Ｅ）の或るラインの画素を、時分割駆動により、且つ、水平方向に隣接する画素（１３）が逆の極性のデータ信号で駆動されるように駆動するステップを具備する。

前記（Ａ）ステップは、

（Ａ１）駆動手段の第１出力端子（Ｓｏｕｒｃｅ１）に第１極性を有する第１データ信号を生成し、更に前記第１出力端子（Ｓｏｕｒｃｅ１）を前記或るラインの画素（１３）のうちの第１画素に電氣的に接続することによって前記第１画素を駆動するステップと

40

、
（Ａ２）前記第１画素の駆動に引き続いて、前記第１データ信号と同じ前記第１極性を有する第２データ信号を前記第１出力端子（Ｓｏｕｒｃｅ１）に生成し、更に前記第１出力端子（Ｓｏｕｒｃｅ１）を前記或るラインの前記画素のうちの第２画素に電氣的に接続することによって前記第２画素を駆動するステップとを具備する。

【００２４】

このような液晶表示装置の動作方法によれば、第１画素が駆動された後、第２画素を駆動する際に、駆動手段の第１出力端子（Ｓｏｕｒｃｅ１）の電位を反転する必要がなくなる。従って、当該液晶表示装置の消費電力を有効に低減させることができる

【発明の効果】

50

【 0 0 2 5 】

本発明によれば、時分割駆動とドット反転駆動の両方を採用する液晶表示装置についてデータ信号を各データ線に分配する経路上のノードの電位を反転させる回数を減少させ、これにより、当該液晶表示装置の消費電力を低減させることができる。

【発明を実施するための最良の形態】

【 0 0 2 6 】

第 1 の実施形態：

(第 1 の実施形態に係る液晶表示装置の構成)

図 6 は、本発明の第 1 の実施形態に係る液晶表示装置の構成を示すブロック図である。

第 1 の実施形態に係る液晶表示装置は、LCD パネル 1 と LCD ドライバ 2 とを備えている。 10

【 0 0 2 7 】

LCD パネル 1 の構成は、図 1 A に図示された LCD パネル 1 0 1 と同様である。LCD パネル 1 は、ゲート線 1 1 と、データ線 1 2 と、行列に並べられた画素 1 3 とが設けられている。各画素 1 3 の構成は、図 1 B に示されているとおりである。LCD パネル 1 には、3 本のデータ線 1 2 あたりに一つの入力ノード 1 7 が設けられている。

【 0 0 2 8 】

図 6 に戻り、画素 1 3 には、赤 (R) を表示するために使用される R 画素 1 3_{R1}、1 3_{R2} と、緑 (G) を表示するために使用される G 画素 1 3_{G1}、1 3_{G2} と、B (青) を表示するために使用される B 画素 1 3_{B1}、1 3_{B2} の 3 種類がある。ここで、R 画素 1 3_{R1}、G 画素 1 3_{G1}、B 画素 1 3_{B1} は、それぞれ、奇数入力ノード 1 7_O に対応する R 画素、G 画素、B 画素であり、R 画素 1 3_{R2}、G 画素 1 3_{G2}、B 画素 1 3_{B2} は、それぞれ、偶数入力ノード 1 7_E に対応する R 画素、G 画素、B 画素である。 20

【 0 0 2 9 】

各データ線 1 2 に接続されている画素 1 3 は、同一の色に対応している。以下では、R 画素 1 3_{R1}、1 3_{R2} に接続されているデータ線は、それぞれ、データ線 1 2_{R1}、データ線 1 2_{R2} と記載することがある。同様に、G 画素 1 3_{G1}、1 3_{G2} に接続されているデータ線をそれぞれ、データ線 1 2_{G1}、データ線 1 2_{G2} と記載し、B 画素 1 3_{B1}、1 3_{B2} に接続されているデータ線をそれぞれ、データ線 1 2_{B1}、データ線 1 2_{B2} と記載することがある。 30

【 0 0 3 0 】

データ線 1 2_{R1}、1 2_{G1}、1 2_{B1} は、それぞれ、スイッチ 1 9_{R1}、1 9_{G1}、1 9_{B1} を介して対応する奇数入力ノード 1 7_O に接続され、データ線 1 2_{R2}、1 2_{G2}、1 2_{B2} は、それぞれ、スイッチ 1 9_{R2}、1 9_{G2}、1 9_{B2} を介して対応する偶数入力ノード 1 1 7_E に接続される。これらのスイッチ 1 9 は、LCD ドライバ 2 から供給される制御信号 RSW、GSW、BSW に応答してオンオフする。具体的には、スイッチ 1 9_{R1}、1 9_{R2} は、制御信号 RSW に応答して動作し、スイッチ 1 9_{G1}、1 9_{G2} は、制御信号 GSW に応答して動作し、スイッチ 1 9_{B1}、1 9_{B2} は、制御信号 BSW に応答して動作する。スイッチ 1 9 のうちの所望のスイッチがターンオンされることにより、所望のデータ線 1 2 が選択される。 40

【 0 0 3 1 】

液晶パネル 1 の入力ノード 1 7 は、それぞれ、LCD ドライバ 2 の出力端子に接続されている。各入力ノード 1 7 に接続されている LCD ドライバ 2 の出力端子は、順に、Source 1、Source 2、・・・と記載されることがある。また、奇数番目の出力端子 Source 1、Source 3、・・・は、奇数出力端子と呼ばれることがあり、偶数番目の出力端子 Source 2、Source 4、・・・は、偶数出力端子と呼ばれることがある。

【 0 0 3 2 】

図 7 は、LCD ドライバ 2 の構成を示すブロック図である。液晶ドライバ 2 は、データ制御回路 2 1 と、階調生成回路 2 2 と、正極性ドライバ部 2 3 と、負極性ドライバ部 2 4 50

と、極性切り替えスイッチ群 25 と、セレクト制御回路 26 と、極性切り替えスイッチ制御回路 27 と、RGB スイッチ制御回路 28 と、タイミングコントロール回路 29 とを備えている。

【0033】

データ制御回路 21 は、各画素 13 の画素データを、画素 13 に供給されるべきデータ信号の極性に応じて正極性ドライバ部 23 又は負極性ドライバ部 24 に転送する回路である。データ制御回路 21 には、選択されたラインの画素 13 の階調を示す画素データが供給される。データ制御回路 21 は、供給された画素データのうち、正の極性のデータ信号で駆動されるべき画素の画素データを正極側駆動回路 23 に、負の極性のデータ信号で駆動されるべき画素の画素データを負極側駆動回路 24 に転送する。

10

【0034】

階調生成回路 22 は、画素がとり得る全ての階調レベルに対応する階調電圧を、正極性ドライバ部 23 と負極性ドライバ部 24 とに供給する回路である。階調電圧生成回路 22 は、極性が正である階調電圧を正極性ドライバ部 23 に供給し、極性が負である階調電圧を負極性ドライバ部 24 に供給する。階調電圧生成回路 22 が正極性ドライバ部 23 に供給する階調電圧の数、及び、階調電圧生成回路 22 が負極性ドライバ部 24 に供給する階調電圧の数は、いずれも、画素がとり得る階調レベルの数と同数である。画素がとり得る階調レベルの数が 64 である場合、階調電圧生成回路 22 は、互いに異なる 64 の正極性の階調電圧を正極性ドライバ部 23 に供給し、互いに異なる 64 の負極性の階調電圧を負極性ドライバ部 24 に供給する。

20

【0035】

正極性ドライバ部 23 は、それに供給される画素データにตอบสนองして正極性のデータ信号を生成する回路系であり、負極性ドライバ部 24 は、それに供給される画素データにตอบสนองして負極性のデータ信号を生成する回路系である。正極性ドライバ部 23 及び負極性ドライバ部 24 は、LCD ドライバ 2 の 2 つの出力端子あたりに、(即ち、LCD パネル 1 の 2 つの入力ノード 17 あたりに)一つずつ設けられている。一の水平期間において一の入力ノード 17 に対応するデータ線 12 が逐次を選択されることに対応して、正極性ドライバ部 23、負極性ドライバ部 24 のそれぞれは、一の水平期間において 3 つの画素 13 を駆動する。正極性ドライバ部 23 は、階調生成回路 22 から供給される正の階調電圧を使用して正極性のデータ信号を生成し、負極性ドライバ部 24 は、階調生成回路 22 から供給される負の階調電圧を使用して負極性のデータ信号を生成する。

30

【0036】

詳細には、正極性ドライバ部 23 は、ラッチ回路 23a と、データセレクト回路 23b と、D/A コンバータ 23c と、駆動回路 23d とを備えている。ラッチ回路 23a は、データ制御回路 21 から受け取った画素データをラッチしてデータセレクト回路 23b に出力する。一の水平期間で正極性ドライバ部 23 が 3 つの画素 13 を駆動することに対応して、正極性ドライバ部 23 には、3 つのラッチ回路 23a が設けられている。

【0037】

データセレクト回路 23b は、3 つのラッチ回路 23a のうちから、次に駆動されるべき画素 13 に対応するラッチ回路 23a を選択し、画素データを選択されたラッチ回路 23a から D/A コンバータ 23c に転送する。

40

【0038】

D/A コンバータ 23c は、選択されたラッチ回路 23a からデータセレクト回路 23b を介して画素データに対して D/A 変換を行い、画素データに対応する階調電圧を出力する。より具体的には、D/A コンバータ 23c は、選択されたラッチ回路 23a から受け取った画素データにตอบสนองして階調生成回路 22 から供給される正の階調電圧のうちの一を選択し、選択した階調電圧を正極性駆動回路 23d に供給する。

【0039】

正極性駆動回路 23d は、画素データに対応するデータ信号を生成するための回路である；正極側駆動回路 23d は、ボルテージフォロアとして機能し、D/A コンバータ 23

50

c から供給された階調電圧に対応する信号レベルを有するデータ信号に出力する。正極側駆動回路 23 d としては、典型的にはオペアンプが使用される。

【0040】

データセクタ回路 23 b と D / A コンバータ 23 c の間に、レベルシフタが挿入される場合がある。これは、コモン一定駆動法が採用される本実施の形態では、D / A コンバータ 23 c に高い階調電圧が印加され得るためである。レベルシフタは、データセクタ 23 b が出力する信号の電圧レベルと、D / A コンバータ 23 c が取り扱う信号の電圧レベルとの整合を取るために使用される。

【0041】

階調生成回路 22 から受け取る階調電圧及び、生成すべきデータ信号の極性が異なることを除けば、負極性ドライバ部 24 は、正極性ドライバ部 23 と同様の構成を有し、同様の動作を行う。負極側ドライバ部 24 は、ラッチ回路 24 a と、データセクタ回路 24 b と、D / A コンバータ 24 c と、負極側駆動回路 24 d とを備えている。ラッチ回路 24 a と、データセクタ回路 24 b と、D / A コンバータ 24 c と、負極側駆動回路 24 d は、それぞれ、ラッチ回路 23 a と、データセクタ回路 23 b と、D / A コンバータ 23 c と、正極性駆動回路 23 d に対応する機能を有している。

10

【0042】

極性切り替えスイッチ群 25 は、正極側ドライバ部 23 及び負極側ドライバ部 24 の出力を、所望の出力端子に接続する回路である。例えば、奇数出力端子 *Source 1*、3、・・・に正の極性のデータ信号を、偶数出力端子 *Source 2*、4、・・・に負の極性のデータ信号を出力すべき場合には、正極側ドライバ部 23 の出力が奇数出力端子 *Source 1*、3、・・・に接続され、対応する負極性ドライバ部 24 の出力が出力端子 *Source 2*、4、・・・に接続される。

20

【0043】

セクタ制御回路 26 は、ラッチ回路 23 a、24 a に保持されている画素データのうちの所望の画素データが D / A コンバータ 23 c、24 c に転送されるように、データセクタ回路 23 b、24 b を制御する。

【0044】

極性切り替えスイッチ制御回路 27 は、極性信号 *POL* に応答して、極性切り替えスイッチ群 25 の接続関係を指示する回路である。極性切り替えスイッチ制御回路 26 は、極性信号 *POL* がアクティブであるとき（即ち、*High* レベルであるとき）、正極性ドライバ部 23 を奇数出力端子 *Source 1*、3、・・・に接続し、且つ、負極性ドライバ部 24 を偶数出力端子 *Source 2*、4、・・・に接続する。一方、極性信号 *POL* がアクティブでないとき（即ち、*Low* レベルであるとき）、極性切り替えスイッチ制御回路 26 は、正極性ドライバ部 23 を偶数出力端子 *Source 2*、4、・・・に接続し、負極性ドライバ部 24 を奇数出力端子 *Source 1*、3、・・・に接続する。

30

【0045】

RGB スイッチ制御回路 28 は、LCD パネル 1 に設けられているスイッチ 19 を制御する制御信号 *RSW*、*GSW*、*BSW* を生成する回路である。

【0046】

タイミングコントロール回路 29 は、データ制御回路 21、セクタ制御回路 26、極性切り替えスイッチ制御回路 27、及び RGB スイッチ制御回路 28 の動作タイミングを制御する。

40

【0047】

（第 1 の実施形態に係る液晶表示装置の動作）

第 1 の実施形態の液晶表示装置の一つの特徴は、LCD ドライバ 2 の各出力端子から同一の極性のデータ信号が連続して出力されるように、データ線 12 を選択する順番、即ち、画素 13 にデータ信号を書き込む書き込み順番が決定されていることにある。このような動作は、LCD ドライバ 2 の出力端子に生成されるデータ信号の極性が反転される回数を減少させ、LCD ドライバ 2 の消費電力を有効に低減させる。

50

【 0 0 4 8 】

具体的には、図 8 に示されているように、第 1 水平期間において L C D ドライバ 2 は、奇数出力端子 S o u r c e 1、3、・・・から R 画素 1 3_{R 1}、B 画素 1 3_{B 1} に供給される正極性のデータ信号を逐次に出し、その後、G 画素 1 3_{G 1} に供給される負極性のデータ信号を出力する。一方、偶数出力端子 S o u r c e 2、4、・・・については、L C D ドライバ 2 は、R 画素 1 3_{R 2}、B 画素 1 3_{B 2} に供給される負極性のデータ信号を逐次に出し、その後、G 画素 1 3_{G 2} に供給される正極性のデータ信号を出力する。第 1 水平期間では、L C D ドライバ 2 の各出力端子の電位は、G 画素 1 3_{G 1}、1 3_{G 2} への書き込みのときにのみ反転されることに留意されたい。

【 0 0 4 9 】

第 2 水平期間では、極性が反転された上で同様の順番でデータ信号が出力される；即ち、第 2 水平期間では、L C D ドライバ 2 は、奇数出力端子 S o u r c e 1、3、・・・から R 画素 1 3_{R 1}、B 画素 1 3_{B 1} に供給される負極性のデータ信号を逐次に出し、その後、G 画素 1 3_{G 1} に供給される正極性のデータ信号を出力する。更に、L C D ドライバ 2 は、偶数出力端子 S o u r c e 2、4、・・・から R 画素 1 3_{R 2}、B 画素 1 3_{B 2} に供給される正極性のデータ信号を逐次に出し、その後、G 画素 1 3_{G 2} に供給される負極性のデータ信号を出力する。第 2 水平期間も、L C D ドライバ 2 の各出力端子の電位は、G 画素 1 3_{G 1}、1 3_{G 2} への書き込みのときにのみ反転されることに留意されたい。

10

【 0 0 5 0 】

以後の水平期間でも、同様の手順で画素 1 3 が駆動される。奇数水平期間では、第 1 水平期間と同様の手順で奇数ラインの画素 1 3 が駆動され、偶数水平期間では、第 2 水平期間と同様の手順で偶数ラインの画素 1 3 が駆動される。

20

【 0 0 5 1 】

このような手順によれば、いずれの水平期間においても、L C D ドライバ 2 の各出力端子に生成されるデータ信号の極性は、一度しか反転されない。これは、L C D ドライバ 2 の消費電力を有効に低減させる。

【 0 0 5 2 】

加えて、このような動作は、図 9 から理解されるように、隣接する画素 1 3 に逆の極性のデータ信号を書き込む、即ち、ドット反転駆動を実現するものである。図 1 0 は、図 1 0 の手順に従って画素 1 3 が駆動されたときの、画素 1 3 の書き込み順番及び、各画素 1 3 に書き込まれたデータ信号の極性を示している。第 1 ラインの画素 1 3 については、奇数番目に位置する画素 1 3_{R 1}、1 3_{B 1}、1 3_{G 2} に正極性のデータ信号が、偶数番目に位置する画素 1 3_{G 1}、1 3_{R 2}、1 3_{B 2} に負極性のデータ信号が書き込まれる。一方、第 2 ラインの画素 1 3 については、奇数番目に位置する画素 1 3_{R 1}、1 3_{B 1}、1 3_{G 2} に負極性のデータ信号が、偶数番目に位置する画素 1 3_{G 1}、1 3_{R 2}、1 3_{B 2} に正極性のデータ信号が書き込まれる。このように、水平方向、垂直方向のいずれについても、隣接する画素 1 3 に書き込まれるデータ信号の極性は逆である。

30

【 0 0 5 3 】

図 9 に示されている画素 1 3 の書き込み順番が、画素 1 3 の空間的な配置の順番と相違していることに留意されたい。即ち、L C D パネル 1 には、R 画素 1 3_{R 1}、G 画素 1 3_{G 1} 及び B 画素 1 3_{B 1} が、左から順に配置されているのに対し、書き込み順番は、R 画素 1 3_{R 1}、B 画素 1 3_{B 1}、G 画素 1 3_{G 1} の順である。発明者の一つの発見は、画素 1 3 の書き込み順番と画素 1 3 の空間的な配置とを相違させることにより、ドット反転駆動を採用する液晶表示装置 1 0 において、L C D ドライバ 1 の出力端子に生成されるデータ信号の極性を反転させる回数を少なくできる、ということにある。

40

【 0 0 5 4 】

より具体的には、画素 1 3 へのデータ信号の書き込みは、下記のような手順で行われる。

図 1 0 を参照して、水平同期信号 H s y n c が活性化されて第 1 水平期間が開始されると

50

、ゲート線 $1\ 1_1$ が活性化され、第 1 ラインの画素 $1\ 3$ が選択される。第 1 水平期間の開始時には、極性信号 POL が活性化され、奇数出力端子 $Source\ 1、3、\dots$ が正極性ドライバ部 $2\ 3$ に、偶数出力端子 $Source\ 2、4、\dots$ が負極性ドライバ部 $2\ 4$ に接続されている。言い換えれば、LCDドライバ 2 は、正極性のデータ信号を奇数出力端子 $Source\ 1、3、\dots$ から出力し、負極性のデータ信号を偶数出力端子 $Source\ 2、4、\dots$ から出力するように設定されている。

【0055】

続いて、LCDドライバ 2 は、図 8 に示されているように、奇数出力端子 $Source\ 1、3、\dots$ から R 画素 $1\ 3_{R\ 1}$ 、B 画素 $1\ 3_{B\ 1}$ に供給される正極性のデータ信号を逐次に出し、偶数出力端子 $Source\ 2、4、\dots$ から R 画素 $1\ 3_{R\ 2}$ 、B 画素 $1\ 3_{B\ 2}$ に供給される負極性のデータ信号を逐次に出し、更に LCDドライバ 2 は、図 10 に示されているように、R 画素 $1\ 3_{R\ 1}$ 、 $1\ 3_{R\ 2}$ 、B 画素 $1\ 3_{B\ 1}$ 、 $1\ 3_{B\ 2}$ のデータ信号の出力と同期して制御信号 RSW 、制御信号 BSW を逐次に活性化する。これにより、データ線 $1\ 2_{R\ 1}$ 、 $1\ 2_{B\ 1}$ が逐次に選択され、選択されたデータ線 $1\ 2_{R\ 1}$ 、 $1\ 2_{B\ 1}$ を介して R 画素 $1\ 3_{R\ 1}$ 、B 画素 $1\ 3_{B\ 1}$ への正極性のデータ信号の書き込みが行われる。加えて、データ線 $1\ 2_{R\ 2}$ 、 $1\ 2_{B\ 2}$ が逐次に選択され、選択されたデータ線 $1\ 2_{R\ 2}$ 、 $1\ 2_{B\ 2}$ を介して R 画素 $1\ 3_{R\ 2}$ 、B 画素 $1\ 3_{B\ 2}$ への負極性のデータ信号の書き込みが行われる。

10

【0056】

B 画素 $1\ 3_{B\ 1}$ 、 $1\ 3_{B\ 2}$ へのデータ信号の書き込みが終了すると、極性信号 POL が反転され、極性切り替えスイッチ群 $2\ 5$ の接続関係が切り替えられる。これにより、奇数出力端子 $Source\ 1、3$ が負極性ドライバ部 $2\ 4$ に接続され、偶数出力端子 $Source\ 2、4、\dots$ が正極性ドライバ部 $2\ 3$ に接続される。

20

【0057】

続いて、LCDドライバ 2 は、図 8 に示されているように、奇数出力端子 $Source\ 1、3、\dots$ から G 画素 $1\ 3_{G\ 1}$ に供給される負極性のデータ信号を出力し、偶数出力端子 $Source\ 2、4、\dots$ から G 画素 $1\ 3_{G\ 2}$ に供給される正極性のデータ信号を出力する。更に LCDドライバ 2 は、図 10 に示されているように、G 画素 $1\ 3_{G\ 1}$ 、 $1\ 3_{G\ 2}$ のデータ信号の出力と同期して、制御信号 GSW を活性化し、これにより、データ線 $1\ 2_{G\ 1}$ 、 $1\ 2_{G\ 2}$ が選択される。データ線 $1\ 2_{G\ 1}$ を介して、G 画素 $1\ 3_{G\ 1}$ への負極性のデータ信号の書き込みが行われ、データ線 $1\ 2_{G\ 2}$ を介して、G 画素 $1\ 3_{G\ 2}$ への正極性のデータ信号の書き込みが行われる。これで第 1 水平期間におけるデータ信号の書き込みが完了する。第 1 水平期間では、LCDドライバ 2 の各出力端子の電位は、G 画素 $1\ 3_{G\ 1}$ 、 $1\ 3_{G\ 2}$ への書き込みのときにのみ反転されることに留意されたい。

30

【0058】

第 2 水平期間では、データ信号の極性が反転された上で同様の手順が行われる。図 10 を参照して、水平同期信号 $Hsync$ が活性化されて第 2 水平期間が開始されると、ゲート線 $1\ 1_2$ が活性化され、第 2 ラインの画素 $1\ 3$ が選択される。

【0059】

続いて、LCDドライバ 2 は、図 8 に示されているように、奇数出力端子 $Source\ 1、3、\dots$ から R 画素 $1\ 3_{R\ 1}$ 、B 画素 $1\ 3_{B\ 1}$ に供給される負極性のデータ信号を逐次に出し、偶数出力端子 $Source\ 2、4、\dots$ から R 画素 $1\ 3_{R\ 2}$ 、B 画素 $1\ 3_{B\ 2}$ に供給される正極性のデータ信号を逐次に出し、更に LCDドライバ 2 は、図 10 に示されているように、制御信号 RSW 、制御信号 BSW を逐次に活性化する。これにより、R 画素 $1\ 3_{R\ 1}$ 、B 画素 $1\ 3_{B\ 1}$ への負極性のデータ信号の書き込みが逐次に行われ、R 画素 $1\ 3_{R\ 2}$ 、B 画素 $1\ 3_{B\ 2}$ への正極性のデータ信号の書き込みが逐次に行われる。

40

【0060】

B 画素 $1\ 3_{B\ 1}$ 、 $1\ 3_{B\ 2}$ へのデータ信号の書き込みが終了すると、極性信号 POL が反転され、極性切り替えスイッチ群 $2\ 5$ の接続関係が切り替えられる。これにより、奇数

50

出力端子 S o u r c e 1、3 が正極性ドライバ部 2 3 に接続され、偶数出力端子 S o u r c e 2、4、・・・が負極性ドライバ部 2 4 に接続される。

【 0 0 6 1 】

続いて、LCDドライバ2は、図8に示されているように、奇数出力端子 S o u r c e 1、3、・・・からG画素 1 3_{G 1} に供給される正極性のデータ信号を出力し、偶数出力端子 S o u r c e 2、4、・・・からG画素 1 3_{G 2} に供給される負極性のデータ信号を出力する。更にLCDドライバ2は、図10に示されているように、G画素 1 3_{G 1}、1 3_{G 2} のデータ信号の出力と同期して制御信号 G S Wを活性化する。これにより、G画素 1 3_{G 1} への正極性のデータ信号の書き込みが行われ、G画素 1 3_{G 2} への負極性のデータ信号の書き込みが行われる。これで第2水平期間におけるデータ信号の書き込みが完了する。第2水平期間でも、LCDドライバ2の各出力端子の電位は、G画素 1 3_{G 1}、1 3_{G 2} への書き込みのときにのみ反転されることに留意されたい。

10

【 0 0 6 2 】

以上に説明されているように、本実施形態の液晶表示装置10は、LCDドライバ2の出力端子においてデータ信号の極性が反転される回数を減少させ、これにより、LCDドライバ2の消費電力を有効に低減することができる。

【 0 0 6 3 】

図11は、更に好適な液晶表示装置の動作を示す図である。図11に示されている動作は、時分割駆動とドット反転駆動の両方を採用する液晶表示装置の一つの問題、即ち、隣接するデータ線12の間の容量カップリングの影響による画素13に保持される書き込み電圧の変動に対処するためのものである。以下では、まず、容量カップリングの影響による画素13に保持される書き込み電圧の変動について説明する。

20

【 0 0 6 4 】

時分割駆動が採用される場合には、各データ線12は、データ信号の画素13への書き込みの後、対応する入力ノード17から切り離される。選択されたゲート線11は、それに接続されている全ての画素13の書き込みが終了するまで、活性化されたままであるから、データ線12の電位は、データ信号の画素13の書き込みの後も、全ての画素13の書き込みが終了するまでそのまま維持されなくてはならない；そうでなければ、画素13の液晶容量には所望の電圧が維持されない。

【 0 0 6 5 】

一方で、ドット反転駆動では、隣接するデータ線12に、異なる極性のデータ信号が供給される。これは、隣接するデータ線12の間の容量カップリングにより、データ線12の電位が変動し得ることを意味している。データ線12の電位の変動は、画素13に保持される書き込み電圧を不所望に変動させる。

30

【 0 0 6 6 】

図11に図示されている動作は、このような問題に有効に対処するためのものである。具体的には、G画素及びB画素にデータ信号を書き込んだ後で、再度にR画素、B画素、G画素に順次にデータ信号が書き込まれる。このような書き込み順番での画素13への書き込みは、図12に示されているように、制御信号 G S W、B S Wをこの順序で活性化した後、制御信号 R S W、B S W、G S Wをこの順序で活性化することによって達成可能である。G画素及びB画素には2回、同一の信号レベルのデータ信号が書き込まれる一方で、R画素には1回しかデータ信号が書き込まれないことに留意されたい。

40

【 0 0 6 7 】

図11の動作による、隣接するデータ線12の間の容量カップリングの影響の抑制は、以下に述べられる原理によるものである。図6を参照して最初にG画素にデータ信号が書き込まれた後にB画素にデータ信号を書き込むと、G画素に接続されたデータ線12の電位が容量カップリングによって多少変動する。同様に、B画素にデータ信号が書き込まれた後に、R画素にデータ信号を書き込むと、同様に、B画素に接続されたデータ線12の電位が容量カップリングによって多少変動する。

【 0 0 6 8 】

50

しかし、R画素にデータ信号が書き込まれた後に、再度にB画素にデータ信号を書き込むことにより、R画素に接続されたデータ線12の電位をほとんど変動させずに、B画素に接続されたデータ線12を所望の電位に駆動することができる。これは、先に行われたB画素へのデータ信号の書き込みにより、B画素に接続されたデータ線12には所望の電位に近い電位が与えられているためである。B画素へのデータ信号の再度の書き込みによるB画素に接続されたデータ線12の電位の変動は小さいから、(それに隣接する)R画素に接続されたデータ線12の電位の変動も小さい。

【0069】

同様に、2回目にB画素にデータ信号が書き込まれた後に、再度にG画素にデータ信号を書き込むことにより、B画素に接続されたデータ線12の電位をほとんど変動させずに、B画素に接続されたデータ線12を所望の電位に駆動することができる。

10

【0070】

R画素にはデータ信号を2回書き込む必要がないことに留意されたい。これは、R画素へのデータ信号の書き込みの後は、データ線12の電位を大きく変動させるような書き込み動作が行われないからである。

【0071】

図11に図示されている動作においても、LCDドライバ2の出力端子に生成されるデータ信号の極性を反転させる回数が少なくなるように画素13の書き込み順番が決定されていることに留意されたい。より具体的には、第1水平期間が開始されると、奇数出力端子Source1、3、・・・には、まず、G画素13_{G1}に書き込まれる負極性のデータ信号が生成される。続いて、B画素13_{B1}、R画素13_{R1}に書き込まれる正極性のデータ信号が生成される。更に、B画素13_{B1}に再度に書き込まれる正極性のデータ信号が生成される。最後に、G画素13_{G1}に再度に書き込まれる負極性のデータ信号が生成される。第1水平期間に続く第2水平期間では、まず、G画素13_{G1}に書き込まれる正極性のデータ信号が生成される。続いて、B画素13_{B1}、R画素13_{R1}に書き込まれる負極性のデータ信号が生成される。更に、B画素13_{B1}に再度に書き込まれる負極性のデータ信号が生成される。最後に、G画素13_{G1}に再度に書き込まれる正極性のデータ信号が生成される。このような動作によれば、各水平期間において、データ信号の書き込みが5回行われるにも関わらず、出力端子Source1、3、・・・に生成されたデータ信号の極性が反転される回数は3回である。

20

30

【0072】

偶数出力端子Source2、4・・・についても同様である。第1水平期間が開始されると、偶数出力端子Source2、4、・・・には、まず、G画素13_{G2}に書き込まれる正極性のデータ信号が生成される。続いて、B画素13_{B2}、R画素13_{R2}に書き込まれる負極性のデータ信号が生成される。更に、B画素13_{B2}に再度に書き込まれる負極性のデータ信号が生成される。最後に、G画素13_{G2}に再度に書き込まれる正極性のデータ信号が生成される。第1水平期間に続く第2水平期間では、まず、G画素13_{G2}に書き込まれる負極性のデータ信号が生成される。続いて、B画素13_{B2}、R画素13_{R2}に書き込まれる正極性のデータ信号が生成される。更に、B画素13_{B2}に再度に書き込まれる正極性のデータ信号が生成される。最後に、G画素13_{G2}に再度に書き込まれる負極性のデータ信号が生成される。このような動作によれば、第1水平期間、第2水平期間のいずれの水平期間においても、偶数出力端子Source2、4・・・に生成されたデータ信号の極性が反転される回数は3回である。

40

【0073】

以後の水平期間でも、同様の手順で画素13が駆動される。奇数水平期間では、第1水平期間と同様の手順で奇数ラインの画素13が駆動され、偶数水平期間では、第2水平期間と同様の手順で偶数ラインの画素13が駆動される。

【0074】

以上に説明されているように、図11に示されている動作によれば、LCDドライバ2の出力端子に生成されるデータ信号の極性を反転させる回数を抑制しながら、隣接するデ

50

ータ線 1 2 の間の容量カップリングによるデータ線 1 2 の電位の変動を抑制できる。

【0075】

第 2 の実施形態：

図 1 3 は、本発明の第 2 の実施形態に係る液晶表示装置の構成を示す回路図である。第 2 の実施形態に係る液晶表示装置では、第 1 の実施形態における LCD パネル 1 に搭載されたスイッチ 1 9 と、LCD ドライバ 2 の極性切り換えスイッチ回路群 2 5 の両方の機能が、LCD ドライバ 2 A に搭載されたデータ線選択 / 極性切り換え回路群 2 5 A によって実現されている。データ線選択 / 極性切り換え回路群 2 5 A は、データ線 1 2 を逐次に選択する機能とともに、選択されたデータ線 1 2 を正極性ドライバ部 2 3、負極性ドライバ部 2 4 のうちの所望のドライバ部の出力に接続する機能を有している。

10

【0076】

詳細には、データ線選択 / 極性切り換え回路群 2 5 A は、ストレートスイッチ 1 9 とクロススイッチ 2 0 を備えている。ストレートスイッチ 1 9 は、正極性ドライバ部 2 3 を奇数入力ノード 1 7_O を介してデータ線 1 2_{R1}、1 2_{G1}、1 2_{B1} に接続し、負極性ドライバ部 2 4 を偶数入力ノード 1 7_E を介してデータ線 1 2_{R2}、1 2_{G2}、1 2_{B2} に接続するためのものである。ストレートスイッチ 1 9_{R1}、1 9_{G1}、1 9_{B1} は、奇数入力ノード 1 7_O とデータ線 1 2_{R1}、1 2_{G1}、1 2_{B1} の間に接続され、ストレートスイッチ 1 9_{R2}、1 9_{G2}、1 9_{B2} は、偶数入力ノード 1 7_E とデータ線 1 2_{R2}、1 2_{G2}、1 2_{B2} の間に接続されている。ストレートスイッチ 1 9_{R1}、1 9_{G1}、1 9_{B1}、1 9_{R2}、1 9_{G2}、1 9_{B2} は、それぞれ、制御信号 R S W 1、G S W 1、B S W 1、R S W 2、G S W 2、B S W 2 に応答して動作する。

20

【0077】

一方、クロススイッチ 2 0 は、正極性ドライバ部 2 3 を偶数入力ノード 1 7_E に対応するデータ線 1 2_{R2}、1 2_{G2}、1 2_{B2} に接続し、負極性ドライバ部 2 4 を奇数入力ノード 1 7_O に対応するデータ線 1 2_{R1}、1 2_{G1}、1 2_{B1} に接続するためのものである。クロススイッチ 2 0_{R1}、2 0_{G1}、2 0_{B1} は、奇数入力ノード 1 7_O とデータ線 1 2_{R2}、1 2_{G2}、1 2_{B2} の間に接続され、クロススイッチ 2 0_{R2}、2 0_{G2}、2 0_{B2} は、偶数入力ノード 1 7_E とデータ線 1 2_{R1}、1 2_{G1}、1 2_{B1} の間に接続されている。クロススイッチ 2 0_{R1}、2 0_{G1}、2 0_{B1}、2 0_{R2}、2 0_{G2}、2 0_{B2} は、それぞれ、制御信号 R S W 1、G S W 1、B S W 1、R S W 2、G S W 2、B S W 2 に応答して動作する。

30

【0078】

データ線選択 / 極性切り換え回路群 2 5 A の入力ノード 1 7 は、正極性ドライバ部 2 3、負極性ドライバ部 2 4 の出力端子にそれぞれに接続されている。第 1 の実施形態とは異なり、本実施形態では、正極性ドライバ部 2 3、負極性ドライバ部 2 4 の出力端子が、順に、S o u r c e 1、S o u r c e 2、・・・と記載されることに留意されたい。

【0079】

図 1 4 は、LCD ドライバ 2 A のうち、データ線選択 / 極性切り換え回路群 2 5 A 以外の部分の構成を示す図である。LCD ドライバ 2 A は、下記 3 つの点：R G B スイッチ制御回路 2 8 が 6 つの制御信号 R S W 1、G S W 1、B S W 1、R S W 2、G S W 2、B S W 2 を生成する点、極性切り替えスイッチ群 2 5 の代わりにデータ線選択 / 極性切り換え回路群 2 5 A が搭載されている点、及び、極性切り替えスイッチ群 2 5 を制御する極性切り替えスイッチ制御回路 2 7 を具備しない点を除けば、図 7 の LCD ドライバ 2 と同様の構成を有している。

40

【0080】

第 2 の実施形態の液晶表示装置の一つの特徴は、上述されたデータ線選択 / 極性切り換え回路群 2 5 A の機能によってデータ信号を分配する経路上のノードの電位を反転させる必要がない点である。データ線選択 / 極性切り換え回路群 2 5 A は、奇数入力ノード 1 7_O、及び偶数入力ノード 1 7_E をデータ線 1 2_{R1}、1 2_{G1}、1 2_{B1}、1 2_{R2}、1 2_{G2}、1 2_{B2} のいずれにも接続する機能を有しているため、奇数入力ノード 1 7_O、

50

及び偶数入力ノード 17_E を、それぞれ正極性ドライバ部 23、負極性ドライバ部 24 に直接に接続することが可能である；図 7 に示されているように、奇数入力ノード 17_O 、及び偶数入力ノード 17_E と、正極性ドライバ部 23 及び負極性ドライバ部 24 の間の接続関係を切り替える必要がない。従って、奇数入力ノード 17_O 、及び偶数入力ノード 17_E の電位を反転させる必要がない。以下では、このように構成された第 2 の実施形態の液晶表示装置の動作を詳細に説明する。

【0081】

具体的には、図 15 を参照して、第 1 水平期間では、ゲート線 11_1 が活性化されて第 1 ラインの画素 13 が選択される。更に、LCD ドライバ 2 の正極性ドライバ部 23 は、奇数出力端子 $Source\ 1$ 、3、・・・から R 画素 13_{R1} 、G 画素 13_{G2} 、B 画素 13_{B1} に供給される正極性のデータ信号を逐次に出力する。更に負極性ドライバ部 24 は、偶数出力端子 $Source\ 2$ 、4、・・・から R 画素 13_{R2} 、G 画素 13_{G1} 、B 画素 13_{B2} に供給される負極性のデータ信号を逐次に出力する。

10

【0082】

これらのデータ信号の供給と同期して、図 16 に示されているように、制御信号 $RSW\ 1$ 、 $GSW\ 2$ 、 $BSW\ 1$ が順次に活性化される。制御信号 $RSW\ 1$ が活性化されると、ストレートスイッチ 19_{R1} 、 19_{R2} がターンオンされ、データ線 12_{R1} が奇数入力ノード 17_O に、データ線 12_{R2} が偶数入力ノード 17_E に接続される。これにより、正極性ドライバ部 23 によって生成された正極性のデータ信号がデータ線 12_{R1} を介して R 画素 13_{R1} に書き込まれ、負極性ドライバ部 24 によって生成された負極性のデータ信号がデータ線 12_{R2} を介して R 画素 13_{R2} に書き込まれる。

20

【0083】

続いて制御信号 $GSW\ 2$ が活性化されると、クロススイッチ 20_{G1} 、 20_{G2} がターンオンされ、データ線 12_{G2} が奇数入力ノード 17_O に、データ線 12_{G1} が偶数入力ノード 17_E に接続される。これにより、正極性ドライバ部 23 によって生成された正極性のデータ信号がデータ線 12_{G2} を介して G 画素 13_{R2} に書き込まれ、負極性ドライバ部 24 によって生成された負極性のデータ信号がデータ線 12_{G1} を介して G 画素 13_{G1} に書き込まれる。

【0084】

更に続いて制御信号 $BSW\ 1$ が活性化されると、ストレートスイッチ 19_{B1} 、 19_{B2} がターンオンされ、データ線 12_{B1} が奇数入力ノード 17_O に、データ線 12_{B2} が偶数入力ノード 17_E に接続される。これにより、正極性ドライバ部 23 によって生成された正極性のデータ信号がデータ線 12_{B1} を介して B 画素 13_{B1} に書き込まれ、負極性ドライバ部 24 によって生成された負極性のデータ信号がデータ線 12_{B2} を介して B 画素 13_{B2} に書き込まれる。

30

【0085】

図 15 を再度に参照して、第 1 水平期間に続く第 2 水平期間では、ゲート線 11_2 が活性化されて第 2 ラインの画素 13 が選択される。更に、LCD ドライバ 2 の正極性ドライバ部 23 は、奇数出力端子 $Source\ 1$ 、3、・・・から R 画素 13_{R2} 、G 画素 13_{G1} 、B 画素 13_{B2} に供給される正極性のデータ信号を逐次に出力する。更に負極性ドライバ部 24 は、偶数出力端子 $Source\ 2$ 、4、・・・から R 画素 13_{R1} 、G 画素 13_{B2} 、B 画素 13_{B1} に供給される負極性のデータ信号を逐次に出力する。

40

【0086】

これらのデータ信号の供給と同期して、図 16 に示されているように、制御信号 $RSW\ 2$ 、 $GSW\ 1$ 、 $BSW\ 2$ が順次に活性化される。制御信号 $RSW\ 2$ が活性化されると、クロススイッチ 20_{R1} 、 20_{R2} がターンオンされ、データ線 12_{R2} が奇数入力ノード 17_O に、データ線 12_{R1} が偶数入力ノード 17_E に接続される。これにより、正極性ドライバ部 23 によって生成された正極性のデータ信号がデータ線 12_{R2} を介して R 画素 13_{R2} に書き込まれ、負極性ドライバ部 24 によって生成された負極性のデータ信号がデータ線 12_{R1} を介して R 画素 13_{R1} に書き込まれる。

50

【0087】

続いて制御信号 GSW1 が活性化されると、ストレートスイッチ 19_{G1}、19_{G2} がターンオンされ、データ線 12_{G1} が奇数入力ノード 17_O に、データ線 12_{G2} が偶数入力ノード 17_E に接続される。これにより、正極性ドライバ部 23 によって生成された正極性のデータ信号がデータ線 12_{G1} を介して G 画素 13_{R1} に書き込まれ、負極性ドライバ部 24 によって生成された負極性のデータ信号がデータ線 12_{G2} を介して G 画素 13_{G2} に書き込まれる。

【0088】

更に続いて制御信号 BSW2 が活性化されると、クロススイッチ 20_{B1}、20_{B2} がターンオンされ、データ線 12_{B2} が奇数入力ノード 17_O に、データ線 12_{B1} が偶数入力ノード 17_E に接続される。これにより、正極性ドライバ部 23 によって生成された正極性のデータ信号がデータ線 12_{B2} を介して B 画素 13_{B2} に書き込まれ、負極性ドライバ部 24 によって生成された負極性のデータ信号がデータ線 12_{B1} を介して B 画素 13_{B1} に書き込まれる。

10

【0089】

このような動作によれば、データ信号を分配する経路上の奇数入力ノード 17_O、及び偶数入力ノード 17_E の電位を反転する必要がなくなり、LCD ドライバ 2 の消費電力を更に低減することができる。

【0090】

第 3 の実施形態：

20

図 18 は、本発明の第 3 の実施形態に係る液晶表示装置の構成を示すブロック図である。第 3 の実施形態に係る液晶表示装置は、1 つの入力ノードあたりに 6 本のデータ線が用意されている；即ち、一つの水平期間において 6 本のデータ線が時分割的に駆動される。

【0091】

留意すべきことは、公知技術によれば、隣接する画素に逆の極性のデータ信号を書き込むドット反転駆動と、一水平期間に偶数本のデータ線を順次に駆動する時分割駆動方式とは両立しないと考えられていることである。このことは、特開平 11 - 327518 号公報にも開示されている（要約参照）。図 18 を参照して、従来から行われているように、1 つの入力ノード 17 に接続されているデータ線 12 を左端から順に駆動すると、奇数入力ノード 17_O 及び偶数入力ノード 17_E に同一の極性のデータ信号が供給されることになる。これは、コモン電位 V_{COM} の変動を招き、ドット反転駆動の利点を失わせる。特開平 11 - 327518 号公報は、かかる問題を回避するために一水平期間に 3ⁿ 本のデータ線を駆動することを提案している。

30

【0092】

しかしながら、発明者は、画素 13 を駆動する順序を適切に選択することにより、LCD ドライバの出力端子に生成されるデータ信号の極性が反転される回数を減少させるとともに、ドット反転駆動と一水平期間に偶数本のデータ線を順次に駆動する時分割駆動方式とを両立できることを発見した。第 3 の実施形態に係る液晶表示装置は、このような発見に基づくものである。

【0093】

具体的には、第 3 の実施形態に係る液晶表示装置は、LCD パネル 1B と LCD ドライバ 2B とを備えている。LCD パネル 1B には、ゲート線 11₁、11₂・・・と、データ線 12_{R1}～12_{R4}、12_{G1}～12_{G4}、12_{B1}～12_{B4} と、R 画素 13_{R1}～13_{R4} と、G 画素 13_{G1}～13_{G4} と、B 画素 13_{B1}～13_{B4} とを備えている。R 画素 13_{R1}～13_{R4} は、それぞれ、データ線 12_{R1}～12_{R4} に接続されている。同様に、G 画素 13_{G1}～13_{G4} は、それぞれ、データ線 12_{G1}～12_{G4} に接続されており、B 画素 13_{B1}～13_{B4} は、それぞれ、データ線 12_{B1}～12_{B4} に接続されている。

40

【0094】

データ線 12_{R1}、12_{G1}、12_{B1}、12_{R2}、12_{G2}、12_{B2} は、空間的に

50

この順番で並べられており、それぞれ、スイッチ 19_{R1} 、 19_{G1} 、 19_{B1} 、 19_{R2} 、 19_{G2} 、 19_{B2} を介して奇数入力ノード 17_O に接続されている。スイッチ 19_{R1} 、 19_{G1} 、 19_{B1} 、 19_{R2} 、 19_{G2} 、 19_{B2} は、それぞれ、制御信号 $RSW1$ 、 $GSW1$ 、 $BSW1$ 、 $RSW2$ 、 $GSW2$ 、 $BSW2$ に応答して動作する。

【0095】

同様に、データ線 12_{R3} 、 12_{G3} 、 12_{B3} 、 12_{R4} 、 12_{G4} 、 12_{B4} は、空間的にこの順で並べられており、それぞれ、スイッチ 19_{R3} 、 19_{G3} 、 19_{B3} 、 19_{R4} 、 19_{G4} 、 19_{B4} を介して偶数入力ノード 17_E に接続されている。相対的に左に位置するデータ線 12_{R3} 、 12_{G3} 、 12_{B3} に夫々に接続されているスイッチ 19_{R3} 、 19_{G3} 、 19_{B3} が、それぞれ、制御信号 $RSW2$ 、 $GSW2$ 、 $BSW2$ に 10
 応答して動作する一方で、相対的に右に位置するデータ線 12_{R4} 、 12_{G4} 、 12_{B4} に夫々に接続されているスイッチ 19_{R4} 、 19_{G4} 、 19_{B4} が制御信号 $RSW1$ 、 $GSW1$ 、 $BSW1$ に応答して動作する。

【0096】

スイッチ 19_{R1} 、 19_{G1} 、 19_{B1} 、 19_{R2} 、 19_{G2} 、 19_{B2} と制御信号 $RSW1$ 、 $GSW1$ 、 $BSW1$ 、 $RSW2$ 、 $GSW2$ 、 $BSW2$ との関係と、スイッチ 19_{R3} 、 19_{G3} 、 19_{B3} 、 19_{R4} 、 19_{G4} 、 19_{B4} と制御信号 $RSW1$ 、 $GSW1$ 、 $BSW1$ 、 $RSW2$ 、 $GSW2$ 、 $BSW2$ との関係が、本質的に異なっていることに留意されたい。例えば、制御信号 $RSW1$ 、 $GSW1$ 、 $BSW1$ 、 $RSW2$ 、 $GSW2$ 、 $BSW2$ をこの順に活性化すると、データ線 12_{R1} 、 12_{G1} 、 12_{B1} 、 12_{R2} 、 12_{G2} 、 12_{B2} は、左から順に選択される一方で、データ線 12_{R3} 、 12_{G3} 、 12_{B3} 、 12_{R4} 、 12_{G4} 、 12_{B4} はそうはならない；データ線 12_{R4} 、 12_{G4} 、 12_{B4} 、 12_{R3} 、 12_{G3} 、 12_{B3} の順で選択される。 20

【0097】

図19は、LCDドライバ2Bの構成を示すブロック図である。LCDドライバ2Bは、下記2つの点： RGB スイッチ制御回路28が6つの制御信号 $RSW1$ 、 $GSW1$ 、 $BSW1$ 、 $RSW2$ 、 $GSW2$ 、 $BSW2$ を生成する点、及び、正極性ドライバ部23、負極性ドライバ部24のそれぞれにラッチ回路23a、24aが6つずつ用意されている点を除けば、図7のLCDドライバ2と同様の構成を有している。

【0098】

図20、図21A、図21B、図22A、図22Bは、第3の実施形態に係る液晶表示装置の動作を示す図である。図20に示されているように、第1水平期間においてLCDドライバ2Bは、奇数出力端子 $Source1$ 、3、・・・から（第1ラインの画素13である） R 画素 13_{R1} 、 G 画素 13_{G2} 、 B 画素 13_{B1} に供給される正極性のデータ信号を逐次に出し、その後、 R 画素 13_{R2} 、 G 画素 13_{G1} 、 B 画素 13_{B2} に供給される負極性のデータ信号を出力する。一方、偶数出力端子 $Source2$ 、4、・・・については、LCDドライバ2Bは、偶数出力端子 $Source2$ 、4、・・・から R 画素 13_{R4} 、 G 画素 13_{G3} 、 B 画素 13_{B4} に供給される負極性のデータ信号を逐次に出し、その後、 R 画素 13_{R3} 、 G 画素 13_{G4} 、 B 画素 13_{B3} に供給される正極性のデータ信号を出力する。奇数出力端子 $Source1$ 、3、・・・に生成されるデータ 40
 信号と、偶数出力端子 $Source2$ 、4、・・・に生成されるデータ信号との極性は、常に逆であることに留意されたい。

【0099】

このような書き込み順番による画素13への書き込みは、図21Aに示されているように、第1水平期間の開始後、制御信号 $RSW1$ 、 $GSW2$ 、 $BSW1$ 、 $RSW2$ 、 $GSW1$ 、 $BSW1$ を、この順番で活性化することによって達成可能である。極性信号 POL は、制御信号 $RSW2$ が活性化されるときに反転される。第1水平期間では、LCDドライバ2Bの各出力端子の電位は、 R 画素 13_{R2} 、 13_{R3} への書き込みのときにのみ反転されることに留意されたい。

【0100】

10

20

30

40

50

第2水平期間では、極性が反転された上で同様の順番でデータ信号が出力される；即ち、第2水平期間では、LCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第2ラインの画素13である）R画素13_{R1}、G画素13_{G2}、B画素13_{B1}に供給される負極性のデータ信号を逐次に出し、その後、R画素13_{R2}、G画素13_{G1}、B画素13_{B2}に供給される正極性のデータ信号を出力する。一方、偶数出力端子Source 2、4、・・・については、LCDドライバ2Bは、偶数出力端子Source 2、4、・・・からR画素13_{R4}、G画素13_{G3}、B画素13_{B4}に供給される正極性のデータ信号を逐次に出し、その後、R画素13_{R3}、G画素13_{G4}、B画素13_{B3}に供給される負極性のデータ信号を出力する。

【0101】

10

このような書き込み順番による画素13への書き込みは、図21Aに示されているように、第1水平期間の開始後、制御信号RSW1、GSW2、BSW1、RSW2、GSW1、BSW2を、この順番で活性化することによって達成可能である。極性信号POLは、制御信号RSW2が活性化されるときに反転される。第2水平期間でも、LCDドライバ2Bの各出力端子の電位は、R画素13_{R2}、13_{R3}への書き込みのときにのみ反転されることに留意されたい。

【0102】

以後の水平期間でも、同様の手順で画素13が駆動される。奇数水平期間では、第1水平期間と同様の手順で奇数ラインの画素13が駆動され、偶数水平期間では、第2水平期間と同様の手順で偶数ラインの画素13が駆動される。

20

【0103】

このような手順によれば、いずれの水平期間においても、LCDドライバ2の各出力端子に生成されるデータ信号の極性は、一度しか反転されない。これは、LCDドライバ2の消費電力を有効に低減させる。

【0104】

加えて、このような動作は、図22A、図22Bから理解されるように、隣接する画素13に逆の極性のデータ信号を書き込む、即ち、ドット反転駆動を実現するものである。図22Aは、図20の手順に従って第1ラインの画素13が駆動されたときの、画素13の書き込み順番及び、各画素13に書き込まれたデータ信号の極性を示している。第1ラインの画素13については、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に正極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に負極性のデータ信号が書き込まれる。一方、第2ラインの画素13については、図22Bに示されているように、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に負極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に正極性のデータ信号が書き込まれる。このように、水平方向、垂直方向のいずれについても、隣接する画素13に書き込まれるデータ信号の極性は逆である。

30

【0105】

より画質を向上させるためには、図23に示されているように、ある周期で（本実施形態では4フレーム周期で）、データ信号の極性及び書き込み順番が変更されることが好適である。詳細には、各画素13に書き込まれるデータ信号の極性が各フレームで反転され、画素13の書き込み順番が、2フレーム毎に変更される。

40

【0106】

画素13の書き込み順番を定期的に変更するのは、スイッチ19のリークに起因して画素13に保持される書き込み電圧が変動することによる、画質の低下に対処するためである。データ線12は、その長さが長く、容量が大きいから、データ線12を駆動するためにはスイッチ19を構成するTFTに大きなドライブ能力が要求される。このため、スイッチ19を構成するTFTは、そのゲート幅が大きく、ゲート長が短く、オン抵抗が小さくなるように形成される。しかし、このように設計されたTFTは、本質的にリークが大

50

10

20

30

40

50

50

第4フレームでは、各画素13のデータ信号の極性が再度に反転されて画素13が駆動される：即ち、第4フレームの奇数水平期間では、LCDドライバ2Bは、奇数出力端子Source1、3、・・・からR画素13_{R2}、G画素13_{G1}、B画素13_{B2}に供給される正極性のデータ信号を逐次に出力し、その後、R画素13_{R1}、G画素13_{G2}

、B画素13_{B1}に供給される負極性のデータ信号を逐次に出力する。一方、偶数出力端子Source 2、4、・・・については、LCDドライバ2Bは、R画素13_{R3}、G画素13_{G4}、B画素13_{B3}に供給される負極性のデータ信号を逐次に出力し、その後、R画素13_{R4}、G画素13_{G3}、B画素13_{B4}に供給される正極性のデータ信号を逐次に出力する。偶数水平期間では、極性が反転された上で同様の順番でデータ信号が出力される。以降のフレームでは、第1～第4フレームの動作が繰り返して行われる。

【0111】

このように、ある周期で、データ信号の極性及び書き込み順番を変更することにより、液晶表示装置の画質を一層に向上させることができる。

【0112】

10

第4の実施形態：

図24、図25A、図25B、図26A、図26Bは、本発明の第4の実施形態に係る液晶表示装置の動作を示す図である。第4の実施形態に係る液晶表示装置の構成は、図18、19に図示されている、第3の実施形態に係る液晶表示装置の構成と同様である。

【0113】

第4の実施形態に係る液晶表示装置の主題は、スイッチ19のリークによって起こる画素13に保持される書き込み電圧の変動に起因する縦筋ムラの低減にある。既述のように、書き込み電圧の変動は、先にデータ信号が書き込まれた画素13ほど顕著である。例えば、画素13_{R1}、13_{G1}、13_{B1}、13_{R2}、13_{G2}、13_{B2}に、この順番でデータ信号が書き込まれたとすると、最も書き込み電圧の変動が大きいのは画素13_{R1}であり、最も書き込み電圧の変動が小さいのは画素13_{B2}である。

20

【0114】

このことは、データ信号が書き込まれた時刻が時間的に離れていると、画素13に生じる書き込み電圧の変動の程度が大きく相違するということを意味している。上記の例を用いれば、画素13_{R1}、13_{G1}には、書き込み電圧の変動の程度が近いのに対し、画素13_{R1}、13_{B2}における書き込み電圧の変動の程度は大きく相違する。

【0115】

最も問題になるのは、同一の色を表示する画素13に生じる書き込み電圧の変動の程度が大きいことである。なぜなら、同一の色を表示する画素13に生じる書き込み電圧の変動は、ムラとなって人間の目に認識され得るからである。例えば、R画素と、G画素の書き込み電圧の変動の程度の差は、（実際には多少の色の再現性の低下として現れるものの）人間の目には殆ど感知できない。しかし、R画素13_{R1}とR画素13_{R2}に生じる書き込み電圧の変動は、縦筋ムラとして人間の目に認識されやすい。

30

【0116】

第4の実施形態の液晶表示装置の動作は、LCDドライバ2の出力端子に生成されるデータ信号の極性を反転させる回数を抑制させると共に、同一の色を表示する画素13へのデータ信号の書き込みを連続して行うことにより、同一の色を表示する画素13に生じる書き込み電圧の変動の程度の差に起因する縦筋ムラを抑制することを目的としている。

【0117】

具体的には、以下の手順により、画素13へのデータ信号の書き込みが行われる。図24を参照して、第1水平期間においてLCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第1ラインに位置する）R画素13_{R1}に供給される正極性のデータ信号を出力し、続いて、R画素13_{R2}、G画素13_{G1}に供給される負極性のデータ信号を出力する。R画素13_{R1}、13_{R2}に連続してデータ信号が書き込まれることに留意されたい。更に続いて、LCDドライバ2Bは、奇数出力端子Source 1、3、・・・からG画素13_{G2}、B画素13_{B1}に供給される正極性のデータ信号を出力し、続いて、B画素13_{B2}に供給される負極性のデータ信号を出力する。G画素13_{G1}、13_{G2}に連続してデータ信号が書き込まれ、B画素13_{B1}、13_{B2}に連続してデータ信号が書き込まれることに留意されたい。

40

【0118】

50

一方、偶数出力端子 $S_{o u r c e 2}$ 、4、・・・については、LCDドライバ2Bは、R画素 13_{R4} に供給される負極性のデータ信号を出力し、続いて、R画素 13_{R3} 、G画素 13_{G4} に供給される正極性のデータ信号を出力する。R画素 13_{R4} 、 13_{R3} に連続してデータ信号が書き込まれることに留意されたい。更に続いて、LCDドライバ2Bは、偶数出力端子 $S_{o u r c e 2}$ 、4、・・・からG画素 13_{G3} 、B画素 13_{B4} に供給される負極性のデータ信号を出力し、続いて、B画素 13_{B3} に供給される正極性のデータ信号を出力する。G画素 13_{G4} 、 13_{G3} に連続してデータ信号が書き込まれ、B画素 13_{B4} 、 13_{B3} に連続してデータ信号が書き込まれることに留意されたい。

【0119】

このような書き込み順番による画素13への書き込みは、図25Aに示されているように、第1水平期間の開始後、制御信号 $R_{S W 1}$ 、 $R_{S W 2}$ 、 $G_{S W 1}$ 、 $G_{S W 2}$ 、 $B_{S W 1}$ 、 $B_{S W 2}$ を、この順番で活性化することによって達成可能である。極性信号 $P O L$ は、制御信号 $R_{S W 2}$ 、 $G_{S W 2}$ 、 $B_{S W 2}$ が活性化されるときに反転される。画素13への書き込みが6回行われるにもかかわらず、第1水平期間では、LCDドライバ2Bの各出力端子の電位は、3回しか反転されないことに留意されたい。

10

【0120】

第2水平期間では、極性が反転された上で同様の順番でデータ信号が出力される；即ち、図24に示されているように、第2水平期間においてLCDドライバ2Bは、奇数出力端子 $S_{o u r c e 1}$ 、3、・・・から（第2ラインに位置する）R画素 13_{R1} に供給される負極性のデータ信号を出力し、続いて、R画素 13_{R2} 、G画素 13_{G1} に供給される正極性のデータ信号を出力する。更に続いて、LCDドライバ2Bは、奇数出力端子 $S_{o u r c e 1}$ 、3、・・・からG画素 13_{G2} 、B画素 13_{B1} に供給される負極性のデータ信号を出力し、続いて、B画素 13_{B2} に供給される正極性のデータ信号を出力する。

20

【0121】

一方、偶数出力端子 $S_{o u r c e 2}$ 、4、・・・については、LCDドライバ2Bは、R画素 13_{R4} に供給される正極性のデータ信号を出力し、続いて、R画素 13_{R3} 、G画素 13_{G4} に供給される負極性のデータ信号を出力する。更に続いて、LCDドライバ2Bは、偶数出力端子 $S_{o u r c e 2}$ 、4、・・・からG画素 13_{G3} 、B画素 13_{B4} に供給される正極性のデータ信号を出力し、続いて、B画素 13_{B3} に供給される負極性のデータ信号を出力する。

30

【0122】

このような書き込み順番による画素13への書き込みは、図25Aに示されているように、第12水平期間の開始後、制御信号 $R_{S W 1}$ 、 $R_{S W 2}$ 、 $G_{S W 1}$ 、 $G_{S W 2}$ 、 $B_{S W 1}$ 、 $B_{S W 2}$ を、この順番で活性化することによって達成可能である。極性信号 $P O L$ は、制御信号 $R_{S W 2}$ 、 $G_{S W 2}$ 、 $B_{S W 2}$ が活性化されるときに反転される。第2水平期間でも、LCDドライバ2Bの各出力端子の電位は、3回しか反転されないことに留意されたい。

【0123】

以後の水平期間でも、同様の手順で画素13が駆動される。奇数水平期間では、第1水平期間と同様の手順で奇数ラインの画素13が駆動され、偶数水平期間では、第2水平期間と同様の手順で偶数ラインの画素13が駆動される。

40

【0124】

このような動作は、図26A、図26Bから理解されるように、隣接する画素13に逆の極性のデータ信号を書き込む、即ち、ドット反転駆動を実現するものであることに留意されたい。図26Aは、図24の手順に従って第1ラインの画素13が駆動されたときの、画素13の書き込み順番及び、各画素13に書き込まれたデータ信号の極性を示している。第1ラインの画素13については、奇数番目に位置する画素 13_{R1} 、 13_{B1} 、 13_{G2} 、 13_{R3} 、 13_{B3} 、 13_{G4} に正極性のデータ信号が、偶数番目に位置する画素 13_{G1} 、 13_{R2} 、 13_{B2} 、 13_{G3} 、 13_{R4} 、 13_{B4} に負極性のデータ信号

50

が書き込まれる。一方、第2ラインの画素13については、図26Bに示されているように、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に負極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に正極性のデータ信号が書き込まれる。このように、水平方向、垂直方向のいずれについても、隣接する画素13に書き込まれるデータ信号の極性は逆である。

【0125】

このような手順によれば、いずれの水平期間においても、LCDドライバ2の各出力端子に生成されるデータ信号の極性は、3回しか反転されない。これは、LCDドライバ2の消費電力を有効に低減させる。

10

【0126】

加えて、本実施形態に係る液晶表示装置では、同一の色を表示する画素13に連続してデータ信号の書き込みが行われるため、同一の色を表示する画素13に生じる書き込み電圧の変動の程度の差を小さくすることができる。これは、画素13の書き込み電圧の変動に起因する縦筋ムラを抑制するために有効である。

【0127】

第3の実施形態と同様に、本実施形態においても、ある周期でデータ信号の極性及び書き込み順番が変更されることが画質の向上のために好適である。詳細には、図27に示されているように、各画素13に書き込まれるデータ信号の極性が各フレームで反転され、画素13の書き込み順番が、2フレーム毎に変更される。

20

【0128】

より具体的には、第1フレームでは、上述された手順で画素13が駆動され、第2フレームでは、各画素13のデータ信号の極性が反転されて画素13が駆動される。

【0129】

第3フレームでは、各画素13のデータ信号の極性が再度に反転される（即ち、各画素13が、第1フレームと同一の極性のデータ信号で駆動される）と共に、画素13の書き込み順番が変更される。具体的には、同一の色を表示する画素13の間で書き込み順番が入れ替えられる。

【0130】

詳細には、第3フレームの奇数水平期間においてLCDドライバ2Bは、奇数出力端子Source1、3、・・・からR画素13_{R2}に供給される負極性のデータ信号を出力し、続いて、R画素13_{R1}、G画素13_{G2}に供給される正極性のデータ信号を出力する。R画素13_{R2}、13_{R1}に連続してデータ信号が書き込まれることに留意されたい。更に続いて、LCDドライバ2Bは、奇数出力端子Source1、3、・・・からG画素13_{G1}、B画素13_{B2}に供給される負極性のデータ信号を出力し、続いて、B画素13_{B1}に供給される正極性のデータ信号を出力する。G画素13_{G2}、13_{G1}に連続してデータ信号が書き込まれ、B画素13_{B2}、13_{B1}に連続してデータ信号が書き込まれることに留意されたい。

30

【0131】

一方、偶数出力端子Source2、4、・・・については、LCDドライバ2Bは、R画素13_{R3}に供給される正極性のデータ信号を出力し、続いて、R画素13_{R4}、G画素13_{G3}に供給される負極性のデータ信号を出力する。R画素13_{R3}、13_{R4}に連続してデータ信号が書き込まれることに留意されたい。更に続いて、LCDドライバ2Bは、偶数出力端子Source2、4、・・・からG画素13_{G4}、B画素13_{B3}に供給される正極性のデータ信号を出力し、続いて、B画素13_{B4}に供給される負極性のデータ信号を出力する。G画素13_{G3}、13_{G4}に連続してデータ信号が書き込まれ、B画素13_{B3}、13_{B4}に連続してデータ信号が書き込まれることに留意されたい。

40

【0132】

第3フレームの偶数水平期間では、データ信号の極性が反転された上で奇数水平期間と同様の書き込み動作が行われる。

50

【0133】

このような書き込み順番による画素13への書き込みは、図25Bに示されているように、各水平期間において、制御信号RSW2、RSW1、GSW2、GSW1、BSW2、BSW1を、この順番で活性化することによって達成可能である。極性信号POLは、制御信号RSW1、GSW1、BSW1が活性化されるときに反転される。画素13への書き込みが6回行われるにもかかわらず、各水平期間においてLCDドライバ2Bの各出力端子の電位は、3回しか反転されないことに留意されたい。

【0134】

第4フレームでは、各画素13のデータ信号の極性が再度に反転された上で、第3フレームと同一の書き込み順番で各画素13へのデータ信号の書き込みが行われる。以降のフレームでは、第1～第4フレームの動作が繰り返して行われる。

10

【0135】

このように、本実施形態では、4フレーム周期でデータ信号の極性及び書き込み順番が変更されることにより、画質が有効に向上される。

【0136】

第5の実施形態：

図28は、本発明の第5の実施形態に係る液晶表示装置の構成を示す図である。第5の実施形態に係る液晶表示装置では、LCDパネル2Cにおける配線を変更することにより、LCDドライバ2Bの各出力端子におけるデータ信号の反転の回数が減少される。これにともない、LCDドライバ2Bの動作も変更される。

20

【0137】

具体的には、第5の実施形態に係る液晶表示装置では、各入力ノード17は、同一の極性のデータ信号が書き込まれる画素13に対応するデータ線12が（スイッチ19を介して）接続される。詳細には、奇数番目に位置するデータ線12_{R1}、12_{B1}、12_{G2}、12_{R3}、12_{B3}、12_{G4}が、それぞれ、スイッチ19_{R1}、19_{B1}、19_{G2}、19_{R3}、19_{B3}、19_{G4}を介して奇数入力ノード17_Oに接続される。更に、偶数番目に位置するデータ線12_{G1}、12_{R2}、12_{B2}、12_{G3}、12_{R4}、12_{B4}が、それぞれ、スイッチ19_{G1}、19_{R2}、19_{B2}、19_{G3}、19_{R4}、19_{B4}を介して偶数入力ノード17_Eに接続される。

【0138】

スイッチ19_{R1}、19_{G1}、19_{B1}は、それぞれ、制御信号RSW1、GSW1、BSW1を供給するための配線18₁、18₂、18₃に接続されている。スイッチ19_{R2}、19_{G2}、19_{B2}も、制御信号RSW1、GSW1、BSW1を供給するための配線18₁、18₂、18₃にそれぞれに接続されている。一方、スイッチ19_{R3}、19_{G3}、19_{B3}は、それぞれ、制御信号RSW2、GSW2、BSW2を供給するための配線18₄、18₅、18₆に接続されている。スイッチ19_{R4}、19_{G4}、19_{B4}も、制御信号RSW2、GSW2、BSW2を供給するための配線18₄、18₅、18₆にそれぞれに接続されている。

30

【0139】

奇数番目に位置するデータ線12を奇数入力ノード17_Oに接続し、偶数番目に位置するデータ線12を偶数入力ノード17_Eに接続する構成を採用することにより、第5の実施形態に係る液晶表示装置では、各水平期間の途中で、LCDドライバ2Bの各出力端子の極性を反転する必要がなくなる。

40

【0140】

具体的には、図29に示されているように、第1水平期間においてLCDドライバ2Bは、奇数出力端子Source1、3、・・・から（第1ラインに位置する）R画素13_{R1}、G画素13_{G2}、B画素13_{B1}、R画素13_{R3}、G画素13_{G4}、B画素13_{B3}に供給される正極性のデータ信号をこの順で順次に出力する。一方、偶数出力端子Source2、4、・・・については、LCDドライバ2Bは、R画素13_{R2}、G画素13_{G1}、B画素13_{B2}、R画素13_{R4}、G画素13_{G3}、B画素13_{B4}に供給さ

50

れる負極性のデータ信号をこの順で順次に出力する。

【0141】

第2水平期間では、LCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第2ラインに位置する）R画素13_{R1}、G画素13_{G2}、B画素13_{B1}、R画素13_{R3}、G画素13_{G4}、B画素13_{B3}に供給される負極性のデータ信号をこの順で順次に出力する。一方、偶数出力端子Source 2、4、・・・については、LCDドライバ2Bは、R画素13_{R2}、G画素13_{G1}、B画素13_{B2}、R画素13_{R4}、G画素13_{G3}、B画素13_{B4}に供給される正極性のデータ信号をこの順で順次に出力する。

【0142】

このような書き込み順番による画素13への書き込みは、各水平期間において、制御信号RSW1、GSW1、BSW1、RSW2、GSW2、BSW2を、この順番で活性化することによって達成可能である。極性信号POLは、各水平期間の開始時に反転される。これにより、LCDドライバ2Bの各出力端子の電位は、各水平期間の開始時にのみ反転される。

10

【0143】

このような動作は、図30A、図30Bから理解されるように、隣接する画素13に逆の極性のデータ信号を書き込む、即ち、ドット反転駆動を実現するものであることに留意されたい。図30Aは、図29の手順に従って第1ラインの画素13が駆動されたときの、画素13の書き込み順番及び、各画素13に書き込まれたデータ信号の極性を示している。第1ラインの画素13については、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に正極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に負極性のデータ信号が書き込まれる。一方、第2ラインの画素13については、図30Bに示されているように、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に負極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に正極性のデータ信号が書き込まれる。このように、水平方向、垂直方向のいずれについても、隣接する画素13に書き込まれるデータ信号の極性は逆である。

20

【0144】

以後の水平期間でも、同様の手順で画素13が駆動される。奇数水平期間では、第1水平期間と同様の手順で奇数ラインの画素13が駆動され、偶数水平期間では、第2水平期間と同様の手順で偶数ラインの画素13が駆動される。

30

【0145】

第3、第4の実施形態と同様に、本実施形態においてもある周期でデータ信号の極性及び書き込み順番が変更されることが画質の向上のために好適である。詳細には、図31に示されているように、各画素13に書き込まれるデータ信号の極性が各フレームで反転され、画素13の書き込み順番が、2フレーム毎に変更される。

【0146】

より具体的には、第1フレームでは、上述された手順で画素13が駆動され、第2フレームでは、各画素13のデータ信号の極性が反転されて画素13が駆動される。

40

【0147】

第3フレームでは、各画素13のデータ信号の極性が再度に反転される（即ち、各画素13が、第1フレームと同一の極性のデータ信号で駆動される）と共に、画素13の書き込み順番が変更される。

【0148】

詳細には、図31に示されているように、第3フレームの奇数水平期間においてLCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第1ラインに位置する）R画素13_{R3}、G画素13_{G4}、B画素13_{B3}、R画素13_{R1}、G画素13_{G2}、B画素13_{B1}に供給される正極性のデータ信号を、この順で順次に出力する。一方、

50

偶数出力端子 $S_{o u r c e 2}$ 、4、・・・については、LCDドライバ2Bは、R画素 $13_{R 4}$ 、G画素 $13_{G 3}$ 、B画素 $13_{B 4}$ 、R画素 $13_{R 2}$ 、G画素 $13_{G 1}$ 、B画素 $13_{B 2}$ 、に供給される負極性のデータ信号をこの順で順次に出力する。第3フレームの偶数水平期間では、データ信号の極性を反転した上で同じ書き込み順番で画素 13 へのデータ信号の書き込みを行う。

【0149】

第4フレームでは、各画素 13 のデータ信号の極性が再度に反転された上で、第3フレームと同一の書き込み順番で各画素 13 へのデータ信号の書き込みが行われる。以降のフレームでは、第1～第4フレームの動作が繰り返して行われる。

【0150】

このように、本実施形態では、4フレーム周期でデータ信号の極性及び書き込み順番が変更されることにより、画質が有効に向上される。

【0151】

一層にLCDドライバ2Bの各出力端子におけるデータ信号の反転の回数を減少させるためには、図32に示されているように、奇数ラインの画素 13 を先に駆動した後で、偶数ラインの画素 13 を駆動することが好適である。第5の実施形態では、奇数ラインの画素 13 にデータ信号が書き込まれる場合には、奇数出力端子 $S_{o u r c e 1}$ 、3・・・は正極性のデータ信号を連続して出力し、偶数出力端子 $S_{o u r c e 2}$ 、4・・・は負極性のデータ信号を連続して出力する。一方、偶数ラインの画素 13 にデータ信号が書き込まれる場合には、奇数出力端子 $S_{o u r c e 1}$ 、3・・・は負極性のデータ信号を連続して出力し、偶数出力端子 $S_{o u r c e 2}$ 、4・・・は正極性のデータ信号を連続して出力する。したがって、奇数ラインの画素 13 を先に駆動した後で、偶数ラインの画素 13 を駆動する（又は、偶数ラインの画素 13 を先に駆動した後で、奇数ラインの画素 13 を駆動する）ことにより、LCDドライバ2Bの各出力端子におけるデータ信号の反転の回数を一層に減少させることができる。

【0152】

図33A～図33Dは、このような動作を実現するための動作タイミングを示すタイミングチャートである。図33Aに示されているように、第1フレームの前半の各水平期間では、奇数番目のゲート線 11_1 、 11_3 、・・・が順次に活性化され、これにより、奇数ラインの画素 13 が順次に選択される。各水平期間では、制御信号 $R S W 1$ 、 $G S W 1$ 、 $B S W 1$ 、 $R S W 2$ 、 $G S W 2$ 、 $B S W 2$ が、この順番で活性化される。奇数出力端子 $S_{o u r c e 1}$ 、3・・・は正極性のデータ信号を連続して出力し、偶数出力端子 $S_{o u r c e 2}$ 、4・・・は負極性のデータ信号を連続して出力する。これにより、奇数ラインの画素 13 へのデータ信号の書き込みが完了する。

【0153】

図33Bに示されているように、全ての奇数ラインの画素 13 へのデータ信号の書き込みが完了した後、偶数番目のゲート線 11_2 、 11_4 、・・・が順次に活性化され、これにより、偶数ラインの画素 13 が順次に選択される。各水平期間では、制御信号 $R S W 1$ 、 $G S W 1$ 、 $B S W 1$ 、 $R S W 2$ 、 $G S W 2$ 、 $B S W 2$ が、この順番で活性化される。奇数出力端子 $S_{o u r c e 1}$ 、3・・・は負極性のデータ信号を連続して出力し、偶数出力端子 $S_{o u r c e 2}$ 、4・・・は正極性のデータ信号を連続して出力する。これにより偶数ラインの画素 13 へのデータ信号の書き込みが完了する。

【0154】

第2フレームでは、各画素 13 に書き込まれるデータ信号の極性が反転された上で、第1フレームと同様の手順によってデータ信号の書き込みが行われる。

【0155】

第3フレームでは、各水平期間における書き込み順番が変更される。具体的には、各水平期間において、制御信号 $R S W 2$ 、 $G S W 2$ 、 $B S W 2$ 、 $R S W 1$ 、 $G S W 1$ 、 $B S W 1$ が、この順番で活性化される。各画素 13 に書き込まれるデータ信号の極性は第2フレームと同一である。各水平期間における書き込み順番が変更されることにより、画素 13

10

20

30

40

50

に保持される書き込み電圧の変動に起因する縦筋ムラが抑制される。

【0156】

第4フレームでは、各画素13に書き込まれるデータ信号の極性が反転された上で、第3フレームと同様の手順によってデータ信号の書き込みが行われる。以降のフレームでは、第1～第4フレームの動作が繰り返して行われる。

【0157】

以上に説明されているように、本実施形態の液晶表示装置では、奇数ラインの画素13を先に駆動した後で、偶数ラインの画素13を駆動する（又は、偶数ラインの画素13を先に駆動した後で、奇数ラインの画素13を駆動する）ことにより、LCDドライバ2Bの各出力端子におけるデータ信号の反転の回数を一層に減少させることができる。これは、LCDドライバ2Bの消費電力を一層に低減させるために有効である。

10

【0158】

第6の実施形態：

図34は、本発明の第6の実施形態に係る液晶表示装置の構成を示す図である。第6の実施形態に係る液晶表示装置の構成は、第5の実施形態とほぼ同様である；奇数番目に位置するデータ線12_{R1}、12_{B1}、12_{G2}、12_{R3}、12_{B3}、12_{G4}が、奇数入力ノード17_Oに接続され、偶数番目に位置するデータ線12_{G1}、12_{R2}、12_{B2}、12_{G3}、12_{R4}、12_{B4}が、偶数入力ノード17_Eに接続される。このような接続が、LCDドライバ2Bの各出力端子におけるデータ信号の反転の回数を一層に減少させ、LCDドライバ2Bの消費電力を一層に低減させるために有効であることは上述されたとおりである。

20

【0159】

相違点は、第6の実施形態に係る液晶表示装置では、隣接する2本のデータ線12が同時に駆動されるようにLCDパネル2Dの配線が変更されている点にある。具体的には、スイッチ19_{R1}、19_{G1}が制御信号RSW1を供給するための配線18₁に接続され、スイッチ19_{B1}、19_{R2}が制御信号GSW1を供給するための配線18₂に接続される。更に、スイッチ19_{G2}、19_{B2}が制御信号BSW1を供給するための配線18₃に接続され、スイッチ19_{R3}、19_{G3}が制御信号RSW2を供給するための配線18₄に接続される。そしてスイッチ19_{B3}、19_{R4}が制御信号GSW2を供給するための配線に接続され、スイッチ19_{G4}、19_{B4}が制御信号BSW2を供給するための配線に接続される。このような配線によれば、例えば制御信号RSW1を活性化することにより、隣接するデータ線12_{R1}、12_{G1}を駆動することができる。他の制御信号についても同様である。

30

【0160】

図35A、図35Bは、隣接する2本のデータ線12が同時に駆動されることの技術的意義を説明する図である。2本のデータ線12の一方が正の極性のデータ信号で、他方が負の極性のデータ信号で駆動されると、データ線12とコモン電極16の間の容量カップリングにより、コモン電極16を介して当該2本のデータ線12の間で電流が流れる。

【0161】

このとき、例えば、図28に示されているLCDパネル2Cのように、離れたデータ線12（図35Aでは、データ線12_{R1}と12_{R2}）を同時に駆動すると、コモン電極16上の電流が流れる距離が増大し、これは、大きな電圧降下を発生させる。大きな電圧降下の発生は、コモン電極16の電位の局所的な変動を招き好ましくない。

40

【0162】

一方、本実施形態のLCDパネル2Dでは、隣接したデータ線12（図35Bでは、データ線12_{R1}、12_{G1}）を同時に駆動することにより、コモン電極16上の電流が流れる距離を短縮することができ、従って、コモン電極16における電圧降下を小さくすることができる。これは、コモン電極16の電位の局所的な変動を防ぐために有効である。

【0163】

以下では、本実施形態の液晶表示装置の動作を詳細に説明する。図34に示されている

50

ように、本実施形態の液晶表示装置でも、第5の実施形態と同様に、LCDドライバ2Bは、その各出力端子に生成されるデータ信号の極性を各水平期間の開始時にのみ反転する。具体的には、図29に示されているように、第1水平期間においてLCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第1ラインに位置する）R画素13_{R1}、B画素13_{B1}、G画素13_{G2}、R画素13_{R3}、G画素13_{G3}、B画素13_{B4}に供給される正極性のデータ信号をこの順で順次に出力する。一方、偶数出力端子Source 2、4、・・・については、LCDドライバ2Bは、G画素13_{G1}、R画素13_{R2}、B画素13_{B2}、G画素13_{G3}、R画素13_{R4}、B画素13_{B4}に供給される負極性のデータ信号をこの順で順次に出力する。

【0164】

10

第2水平期間では、LCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第2ラインに位置する）R画素13_{R1}、B画素13_{B1}、G画素13_{G2}、R画素13_{R3}、G画素13_{G3}、B画素13_{B4}に供給される負極性のデータ信号をこの順で順次に出力する。一方、偶数出力端子Source 2、4、・・・については、LCDドライバ2Bは、G画素13_{G1}、R画素13_{R2}、B画素13_{B2}、G画素13_{G3}、R画素13_{R4}、B画素13_{B4}に供給される正極性のデータ信号をこの順で順次に出力する。

【0165】

注目すべきことは、奇数出力端子Source 1及び偶数出力端子Source 2から出力されるデータ信号は、常に、隣接するデータ線12に接続された画素13に書き込まれることである。例えば、図37Aを参照して、第1水平期間において奇数出力端子Source 1からR画素13_{R1}に書き込まれるデータ信号が出力される場合、偶数出力端子Source 2からは、R画素13_{R1}に隣接するG画素13_{G1}に書き込まれるデータ信号が供給される。これにより、コモン電極16の電位の局所的変動が防がれることは、上述されたとおりである。

20

【0166】

このような書き込み順番による画素13への書き込みは、各水平期間において、制御信号RSW1、GSW1、BSW1、RSW2、GSW2、BSW2を、この順番で活性化することによって達成可能である。極性信号POLは、各水平期間の開始時に反転される。LCDドライバ2Bの各出力端子の電位は、各水平期間の開始時にのみ反転される。

30

【0167】

このような動作は、図37A、図37Bから理解されるように、隣接する画素13に逆の極性のデータ信号を書き込む、即ち、ドット反転駆動を実現するものであることに留意されたい。図37Aは、図36の手順に従って第1ラインの画素13が駆動されたときの、画素13の書き込み順番及び、各画素13に書き込まれたデータ信号の極性を示している。第1ラインの画素13については、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に正極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に負極性のデータ信号が書き込まれる。一方、第2ラインの画素13については、図37Bに示されているように、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4}に負極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4}に正極性のデータ信号が書き込まれる。このように、水平方向、垂直方向のいずれについても、隣接する画素13に書き込まれるデータ信号の極性は逆である。

40

【0168】

以後の水平期間でも、同様の手順で画素13が駆動される。奇数水平期間では、第1水平期間と同様の手順で奇数ラインの画素13が駆動され、偶数水平期間では、第2水平期間と同様の手順で偶数ラインの画素13が駆動される。

【0169】

第3～第5の実施形態と同様に、本実施形態においてもある周期でデータ信号の極性及

50

び書き込み順番が変更されることが画質の向上のために好適である。詳細には、図38に示されているように、各画素13に書き込まれるデータ信号の極性が各フレームで反転され、画素13の書き込み順番が、2フレーム毎に変更される。

【0170】

より具体的には、第1フレームでは、上述された手順で画素13が駆動され、第2フレームでは、各画素13のデータ信号の極性が反転されて画素13が駆動される。

【0171】

第3フレームでは、各画素13のデータ信号の極性が再度に反転される（即ち、各画素13が、第1フレームと同一の極性のデータ信号で駆動される）と共に、画素13の書き込み順番が変更される。

10

【0172】

詳細には、図38に示されているように、第3フレームの奇数水平期間においてLCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第1ラインに位置する）

R画素13_{R3}、G画素13_{G3}、B画素13_{B4}、R画素13_{R1}、B画素13_{B1}、G画素13_{G2}に供給される正極性のデータ信号を、この順で順次に出力する。一方、偶数出力端子Source 2、4、・・・については、LCDドライバ2Bは、G画素13_{G3}、R画素13_{R4}、B画素13_{B4}、G画素13_{G1}、R画素13_{R2}、B画素13_{B2}に供給される負極性のデータ信号をこの順で順次に出力する。第3フレームの偶数水平期間では、データ信号の極性を反転した上で同じ書き込み順番で画素13へのデータ信号の書き込みを行う。

20

【0173】

第4フレームでは、各画素13のデータ信号の極性が再度に反転された上で、第3フレームと同一の書き込み順番で各画素13へのデータ信号の書き込みが行われる。以降のフレームでは、第1～第4フレームの動作が繰り返して行われる。

【0174】

このように、本実施形態においても、4フレーム周期でデータ信号の極性及び書き込み順番が変更されることによって画質を向上することができる。

【0175】

第7の実施形態：

30

図39は、本発明の第7の実施形態に係る液晶表示装置の構成を示す図である。第7の実施形態に係る液晶表示装置の構成は、第5、第6の実施形態とほぼ同様である；奇数番目に位置するデータ線12_{R1}、12_{B1}、12_{G2}、12_{R3}、12_{B3}、12_{G4}が、奇数入力ノード17_Oに接続され、偶数番目に位置するデータ線12_{G1}、12_{R2}、12_{B2}、12_{G3}、12_{R4}、12_{B4}が、偶数入力ノード17_Eに接続される。このような接続が、LCDドライバ2Bの各出力端子におけるデータ信号の反転の回数を一層に減少させ、LCDドライバ2Bの消費電力を一層に低減させるために有効であることは上述されたとおりである。

【0176】

相違点は、スイッチ19と、制御信号RSW1、GSW1、BSW1、RSW2、GSW2、BSW2を供給する配線18₁～18₆との間の接続関係、即ち、同時に駆動される2本のデータ線12の組み合わせの点にある。第7の実施形態では、スイッチ19と配線18₁～18₆の間の接続関係は下記の条件（1）（2）を満足するように決定される：

40

（1）12本のデータ線12に、隣接する2本のデータ線12の対が4つ規定され、同一対に属するデータ線12が同時に駆動される。（2）データ線12の対の間には、それらのデータ線12の対と同時に駆動されない一本のデータ線12が設けられる。

【0177】

詳細には、スイッチ19_{R1}、19_{G1}が制御信号RSW1を供給するための配線18₁に接続され、スイッチ19_{R2}、19_{G2}が制御信号GSW1を供給するための配線1

50

8₂ に接続される。更に、スイッチ 19_{R3}、19_{G3} が制御信号 B S W 1 を供給するための配線 18₃ に接続され、スイッチ 19_{R4}、19_{G4} が制御信号 R S W 2 を供給するための配線 18₄ に接続される。そして、スイッチ 19_{B1}、19_{B2} が制御信号 G S W 2 を供給するための配線 18₃ に接続され、スイッチ 19_{B3}、19_{B4} が制御信号 B S W 2 を供給するための配線 18₄ に接続される。

【0178】

以下の説明において、4つのデータ線12の対のいずれかに属するデータ線を、以下では、対駆動データ線と呼ぶことにする。本実施形態では、データ線12_{R1} ~ 12_{R4}、12_{G1} ~ 12_{G4} が対駆動データ線である。一方、4つのデータ線12の対に属しないデータ線を、以下では、孤立データ線と呼ぶことにする。本実施形態では、データ線12_{B1} ~ 12_{B4} が孤立データ線である。

10

【0179】

図40、図41A、図41Bは、本実施形態の液晶表示装置の動作を説明する図である。図40に示されているように、本実施形態の液晶表示装置でも、第5、第6の実施形態と同様に、LCDドライバ2Bは、その各出力端子に生成されるデータ信号の極性を各水平期間の開始時にのみ反転する。具体的には、図37に示されているように、第1水平期間においてLCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第1ラインに位置する）R画素13_{R1}、G画素13_{G2}、R画素13_{R3}、G画素13_{G4}、B画素13_{B1}、B画素13_{B3} に供給される正極性のデータ信号をこの順で順次に出

20

【0180】

第2水平期間では、LCDドライバ2Bは、奇数出力端子Source 1、3、・・・から（第2ラインに位置する）R画素13_{R1}、G画素13_{G2}、R画素13_{R3}、G画素13_{G4}、B画素13_{B1}、B画素13_{B3} に供給される負極性のデータ信号をこの順で順次に出

30

【0181】

このような書き込み順番による画素13への書き込みは、各水平期間において、制御信号R S W 1、G S W 1、B S W 1、R S W 2、G S W 2、B S W 2を、この順番で活性化することによって達成可能である。極性信号P O Lは、各水平期間の開始時に反転される。LCDドライバ2Bの各出力端子の電位は、各水平期間の開始時にのみ反転される。

【0182】

このような動作は、図41A、図41Bから理解されるように、隣接する画素13に逆の極性のデータ信号を書き込む、即ち、ドット反転駆動を実現するものであることに留意されたい。図41Aは、図40の手順に従って第1ラインの画素13が駆動されたときの、画素13の書き込み順番及び、各画素13に書き込まれたデータ信号の極性を示している。第1ラインの画素13については、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4} に正極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4} に負極性のデータ信号が書き込まれる。一方、第2ラインの画素13については、図41Bに示されているように、奇数番目に位置する画素13_{R1}、13_{B1}、13_{G2}、13_{R3}、13_{B3}、13_{G4} に負極性のデータ信号が、偶数番目に位置する画素13_{G1}、13_{R2}、13_{B2}、13_{G3}、13_{R4}、13_{B4} に正極性のデータ信号が書き込まれる。このように、水平方向、垂直方向のいずれについても、隣接する画素13に書き込まれるデータ信号の極性は逆である。

40

【0183】

50

注目すべきことは、図 40 に示されているように、対駆動データ線に接続されている画素 13 が、孤立データ線に接続されている画素 13 よりも先に駆動されていることである；即ち、対駆動データ線であるデータ線 $12_{R1} \sim 12_{R4}$ 、 $12_{G1} \sim 12_{G4}$ は、孤立データ線 $12_{B1} \sim 12_{B4}$ よりも先に駆動されている。

【0184】

以後の水平期間でも、同様の手順で画素 13 が駆動される。奇数水平期間では、第 1 水平期間と同様の手順で奇数ラインの画素 13 が駆動され、偶数水平期間では、第 2 水平期間と同様の手順で偶数ラインの画素 13 が駆動される。

【0185】

上述された動作の利点は、データ線 12 の間の容量カップリングによる、データ線 12 の電位の変動を抑制できることである。既述のように、あるデータ線 12 の画素 13 にデータ信号が書き込まれた後、それに隣接するデータ線 12 の画素 13 にデータ信号が書き込まれると、データ線 12 の間の容量カップリングにより、先にデータ信号が書き込まれた画素 13 に接続されたデータ線 12 の電位が変動する。これは、先にデータ信号が書き込まれた画素 13 に保持されている書き込み電圧を不所望に変動させる。しかしながら、上述の動作によれば、各データ線 12 は、それに隣接する 2 本のデータ線 12 のうちの片方のデータ線 12 からの容量カップリングによる影響しか受けないか、あるいは、いずれのデータ線 12 からの容量カップリングの影響も受けない。これは、容量カップリングによるデータ線 12 の電位の変動を各水平期間において最高でも一回に抑制し、これにより、画素 13 に保持されている書き込み電圧の変動を抑制する。

【0186】

以下、本実施形態の液晶表示装置の動作によってデータ線 12 の間の容量カップリングによる画素 13 に保持されている書き込み電圧の変動を抑制できる理由を、図 43A を参照して説明する。まず、対駆動データ線であるデータ線 12 について述べれば、上記の動作によれば、対駆動データ線であるデータ線 12 は、それに隣接する孤立データ線との間の容量カップリングの影響しか受けない；言い換えれば、対駆動データ線であるデータ線 12 のそれぞれは、同一の対に属するデータ線 12 との間の容量カップリングの影響を受けない。なぜなら、同一の対に属するデータ線 12 は同時に駆動されるため、それらの間の容量カップリングは画素 13 に保持されている書き込み電圧を変動させないからである。

【0187】

例えば、図 43A を参照して、データ線 12_{R1} 、 12_{G1} は、互いに隣接する対駆動データ線である。そして、データ線 12_{R1} 、 12_{G1} は、同時に駆動されるため、言い換えれば、データ線 12_{R1} 、 12_{G1} に接続されている画素 13_{R1} 、 13_{G1} は、データ線 12_{R1} 、 12_{G1} の間の容量カップリングによる影響を受けない。データ線 12_{R1} に接続されている画素 13_{R1} に、容量カップリングによる影響を及ぼすのは、データ線 12_{R1} に隣接する孤立データ線 12_{B4} のみである。同様に、データ線 12_{G1} に接続されている画素 13_{G1} に、容量カップリングによる影響を及ぼすのは、データ線 12_{G1} に隣接する孤立データ線 12_{B1} のみである。他の対駆動データ線も同じことが当てはまることは、当業者には自明的であろう。

【0188】

更に、孤立データ線であるデータ線 12 については、それに隣接するデータ線 12 との間の容量カップリングの影響をほとんど受けない。なぜなら、上述のように、孤立データ線であるデータ線 12 の画素 13 は、それに隣接する 2 本のデータ線 12 の画素 13 のいずれよりも後に駆動されるからである；孤立データ線であるデータ線 12 の画素 13 に書き込み電圧が生成された後、隣接する 2 本のデータ線 12 にデータ信号が供給されてその電位が変化することはない。

【0189】

例えば、データ線 12_{B1} は、データ線 12_{R1} 、 12_{G1} の対と、データ線 12_{R2} 、 12_{G2} の対の間に位置する孤立データ線である。データ線 12_{B1} に隣接するデータ

10

20

30

40

50

線（即ち、データ線 1 2_{G 1}、1 2_{R 2}）は、いずれもデータ線 1 2_{B 1} よりも先に駆動されるため、データ線 1 2_{B 1} に接続されている画素 1 3_{B 1} は、隣接するデータ線 1 2 による容量カップリングの影響をほとんど受けない。

【0190】

このように、上述された動作によれば、データ線 1 2 の間の容量カップリングによる画素 1 3 に保持されている書き込み電圧の変動を有効に抑制できる。

【0191】

第 3 ～ 第 6 の実施形態と同様に、本実施形態においてもある周期でデータ信号の極性及び書き込み順番が変更されることが画質の向上のために好適である。詳細には、図 4 2 に示されているように、各画素 1 3 に書き込まれるデータ信号の極性が各フレームで反転され、画素 1 3 の書き込み順番が、2 フレーム毎に変更される。

10

【0192】

より具体的には、第 1 フレームでは、上述された手順で画素 1 3 が駆動され、第 2 フレームでは、各画素 1 3 のデータ信号の極性が反転されて画素 1 3 が駆動される。

【0193】

第 3 フレームでは、各画素 1 3 のデータ信号の極性が再度に反転される（即ち、各画素 1 3 が、第 1 フレームと同一の極性のデータ信号で駆動される）と共に、画素 1 3 の書き込み順番が変更される。

【0194】

詳細には、図 4 2 に示されているように、第 3 フレームの奇数水平期間において L C D ドライバ 2 B は奇数出力端子 S o u r c e 1、3、・・・から（第 1 ラインに位置する）R 画素 1 3_{R 3}、G 画素 1 3_{G 4}、R 画素 1 3_{R 1}、G 画素 1 3_{G 2}、B 画素 1 3_{B 3}、B 画素 1 3_{B 1} に供給される正極性のデータ信号をこの順で順次に出力する。一方、偶数出力端子 S o u r c e 2、4、・・・については、L C D ドライバ 2 B は、G 画素 1 3_{G 3}、R 画素 1 3_{R 4}、G 画素 1 3_{G 1}、R 画素 1 3_{R 2}、B 画素 1 3_{B 4}、B 画素 1 3_{B 2} に供給される負極性のデータ信号をこの順で順次に出力する。第 3 フレームの偶数水平期間では、データ信号の極性を反転した上で同じ書き込み順番で画素 1 3 へのデータ信号の書き込みを行う。

20

【0195】

第 4 フレームでは、各画素 1 3 のデータ信号の極性が再度に反転された上で、第 3 フレームと同一の書き込み順番で各画素 1 3 へのデータ信号の書き込みが行われる。以降のフレームでは、第 1 ～ 第 4 フレームの動作が繰り返して行われる。

30

【0196】

このように、本実施形態においても、4 フレーム周期でデータ信号の極性及び書き込み順番が変更されることによって画質を向上することができる。

【0197】

以上、本発明の実施形態が詳細に説明されているが、本発明は、上述の実施形態に限定して解釈されてはならない。

【0198】

例えば、上記にはデータ信号の書き込み順番がフレーム毎に変更される実施形態が開示されている。しかしながら、データ信号の書き込み順番は、ライン毎に、且つ、フレーム毎にされることも可能である。例えば、奇数ライン（すなわち、奇数水平期間）におけるデータ信号の書き込み順番と、偶数ライン（すなわち、奇数水平期間）におけるデータ信号の書き込み順番とが切り替えられることも可能である。ライン毎にデータ信号の書き込み順番を切り替えることは、書き込み電圧が不所望に変動する画素 1 3 を時間的、空間的に分散させ、縦筋ムラを抑制するために有効である。

40

【0199】

また、本実施形態では、ドット反転駆動を行う実施形態が開示されているが、本発明は、水平方向に隣接する画素に書き込まれるデータ信号の極性が逆である駆動方法に適應可能であり、垂直方向に隣接する画素の極性は限定されない。本発明は、例えば、2 H ドッ

50

ト反転、Vライン反転のように、垂直方向に隣接する画素に書き込まれるデータ信号の極性が同一である駆動方法にも採用可能である。

【図面の簡単な説明】

【0200】

【図1A】図1Aは、従来の液晶表示装置の構成を示す図である。

【図1B】図1Bは、LCDパネルの画素の構成を示す回路図である。

【図2】図2は、ドット反転駆動において各画素に書き込まれるデータ信号の極性を示す図である。

【図3】図3は、従来の液晶表示装置における画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

10

【図4】図4は、従来の液晶表示装置の動作を示すタイミングチャートである。

【図5】図5は、従来の液晶表示装置において、LCDドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

【図6】図6は、本発明の第1の実施形態に係る液晶表示装置の構成を示す図である。

【図7】図7は、第1の実施形態におけるLCDドライバの構成を示すブロック図である。

【図8】図8は、第1の実施形態において、LCDドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

【図9】図9は、第1の実施形態における画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

20

【図10】図10は、第1の実施形態に係る液晶表示装置の動作を示すタイミングチャートである。

【図11】図11は、第1の実施形態の好適な変形例における、LCDドライバの各出力端子から出力されるデータ信号が書き込まれるべき画素、及びそのデータ信号の極性を示す図である。

【図12】図12は、第1の実施形態の好適な変形例における、液晶表示装置の動作を示すタイミングチャートである。

【図13】図13は、第2の実施形態に係る液晶表示装置の構成を示す図である。

【図14】図14は、第2の実施形態におけるLCDドライバの構成を示すブロック図である。

30

【図15】図15は、第2の実施形態において、LCDドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

【図16】図16は、第2の実施形態に係る液晶表示装置の動作を示すタイミングチャートである。

【図17】図17は、第2の実施形態における画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図18】図18は、第3の実施形態に係る液晶表示装置の構成を示す図である。

【図19】図19は、第3の実施形態におけるLCDドライバの構成を示すブロック図である。

【図20】図20は、第3の実施形態において、LCDドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

40

【図21A】図21Aは、第3の実施形態に係る液晶表示装置の第1フレームにおける動作を示すタイミングチャートである。

【図21B】図21Bは、第3の実施形態に係る液晶表示装置の第3フレームにおける動作を示すタイミングチャートである。

【図22A】図22Aは、第3の実施形態における第1ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図22B】図22Bは、第3の実施形態における第2ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図23】図23は、第3の実施形態における、第1乃至第4フレームにおける第1ライ

50

ンの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 2 4】図 2 4 は、第 4 の実施形態において、LCD ドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

【図 2 5 A】図 2 5 A は、第 4 の実施形態における、液晶表示装置の第 1 フレームにおける動作を示すタイミングチャートである。

【図 2 5 B】図 2 5 B は、第 4 の実施形態における、液晶表示装置の第 3 フレームにおける動作を示すタイミングチャートである。

【図 2 6 A】図 2 6 A は、第 4 の実施形態における、第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 2 6 B】図 2 6 B は、第 4 の実施形態における、第 2 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

10

【図 2 7】図 2 7 は、第 4 の実施形態の好適な変形例における、第 1 乃至第 4 フレームにおける第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 2 8】図 2 8 は、第 5 の実施形態における液晶表示装置の構成を示す図である。

【図 2 9】図 2 9 は、第 5 の実施形態において、LCD ドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

【図 3 0 A】図 3 0 A は、第 5 の実施形態における、第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 3 0 B】図 3 0 B は、第 5 の実施形態における、第 2 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

20

【図 3 1】図 3 1 は、第 5 の実施形態における、第 1 乃至第 4 フレームにおける第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 3 2】図 3 2 は、第 5 の実施形態の好適な変形例において、LCD ドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

【図 3 3 A】図 3 3 A は、第 5 の実施形態の好適な変形例における、液晶表示装置の第 1 フレームにおける動作を示すタイミングチャートである。

【図 3 3 B】図 3 3 B は、第 5 の実施形態の好適な変形例における、液晶表示装置の第 1 フレームにおける動作を示すタイミングチャートである。

30

【図 3 3 C】図 3 3 C は、第 5 の実施形態の好適な変形例における、液晶表示装置の第 3 フレームにおける動作を示すタイミングチャートである。

【図 3 3 D】図 3 3 D は、第 5 の実施形態の好適な変形例における、液晶表示装置の第 3 フレームにおける動作を示すタイミングチャートである。

【図 3 4】図 3 4 は、第 6 の実施形態における液晶表示装置の構成を示す図である。

【図 3 5 A】図 3 5 A は、離れたデータ線を同時に駆動することによってコモン電極 1 6 に流れる電流の経路を説明する図である。

【図 3 5 B】図 3 5 B は、隣接するデータ線を同時に駆動することによってコモン電極 1 6 に流れる電流の経路を説明する図である。

【図 3 6】図 3 6 は、第 6 の実施形態において、LCD ドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

40

【図 3 7 A】図 3 7 A は、第 6 の実施形態における、第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 3 7 B】図 3 7 B は、第 6 の実施形態における、第 2 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 3 8】図 3 8 は、第 6 の実施形態における、第 1 乃至第 4 フレームにおける第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 3 9】図 3 9 は、第 7 の実施形態における液晶表示装置の構成を示す図である。

【図 4 0】図 4 0 は、第 7 の実施形態において、LCD ドライバの各出力端子から出力されたデータ信号が書き込まれる画素、及びそのデータ信号の極性を示す図である。

50

【図 4 1 A】図 4 1 A は、第 7 の実施形態における、第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 4 1 B】図 4 1 B は、第 7 の実施形態における、第 2 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 4 2】図 4 2 は、第 7 の実施形態における、第 1 乃至第 4 フレームにおける第 1 ラインの画素の書き込み順番、及び各画素に書き込まれるデータ信号の極性を示す図である。

【図 4 3 A】図 4 3 A は、第 7 の実施形態において各データ線が隣接するデータ線から受ける容量カップリングの影響を示す図である。

【図 4 3 B】図 4 3 B は、第 7 の実施形態において各データ線が隣接するデータ線から受ける容量カップリングの影響を示す図である。

10

【図 4 3 C】図 4 3 C は、第 7 の実施形態において各データ線が隣接するデータ線から受ける容量カップリングの影響を示す図である。

【図 4 3 D】図 4 3 D は、第 7 の実施形態において各データ線が隣接するデータ線から受ける容量カップリングの影響を示す図である。

【符号の説明】

【 0 2 0 1 】

1、1 A、1 B、1 C、1 D、1 E : L C D パネル

2、2 A、2 B : L C D ドライバ

1 1 : ゲート線

1 2 : データ線

20

1 3 : 画素

1 6 : コモン電極

1 7 : 入力ノード

1 8 : 配線

1 9 : スイッチ (ストレートスイッチ)

2 0 : クロススイッチ

2 1 : データ制御回路

2 2 : 階調生成回路

2 3 : 正極性ドライバ部

2 4 : 負極性ドライバ部

30

2 5 : 極性切り替えスイッチ群

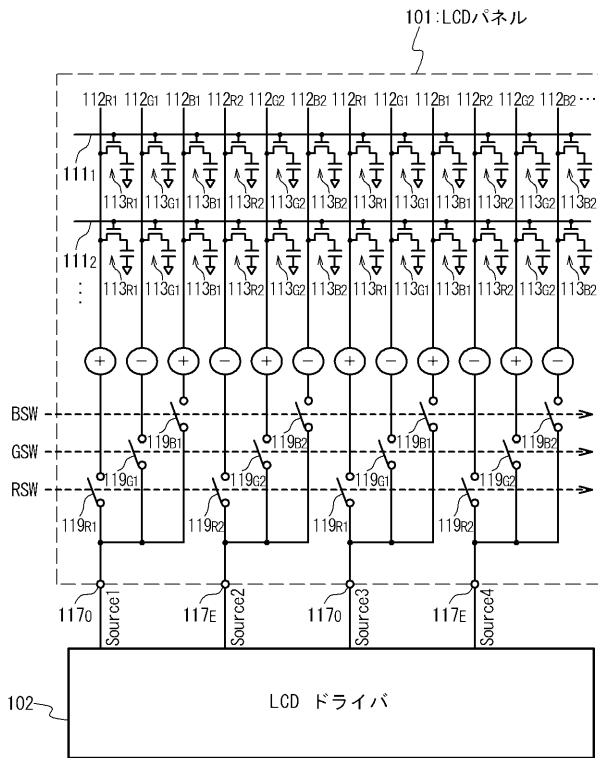
2 6 : セレクタ制御回路

2 7 : 極性切り替えスイッチ制御回路

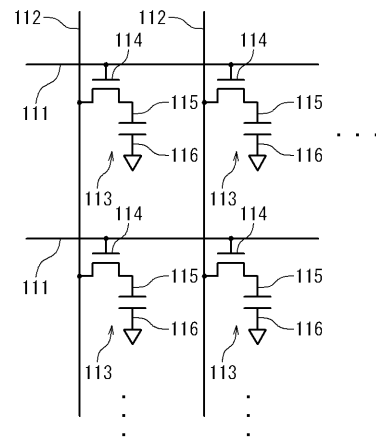
2 8 : R G B スイッチ制御回路

2 9 : タイミングコントロール回路

【図 1 A】



【図 1 B】

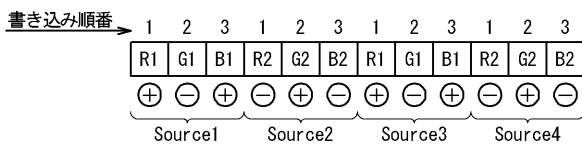


【図 2】

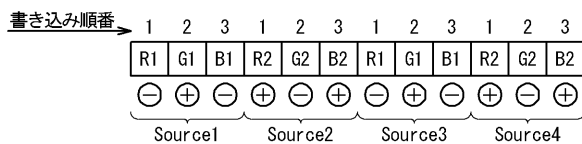
	R1	G1	B1	R2	G2	B2	
+	-	+	-	+	-		第1ライン
-	+	-	+	-	+		第2ライン
+	-	+	-	+	-		第3ライン
-	+	-	+	-	+		第4ライン
+	-	+	-	+	-		第5ライン
-	+	-	+	-	+		第6ライン

【図 3】

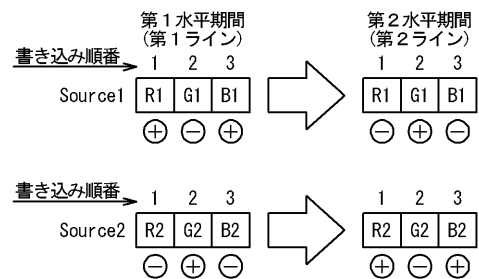
<第1ライン>



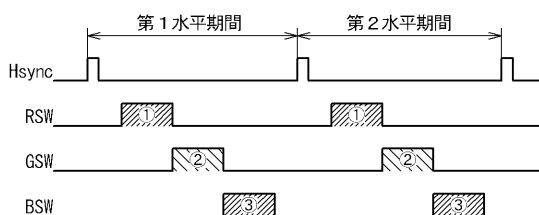
<第2ライン>



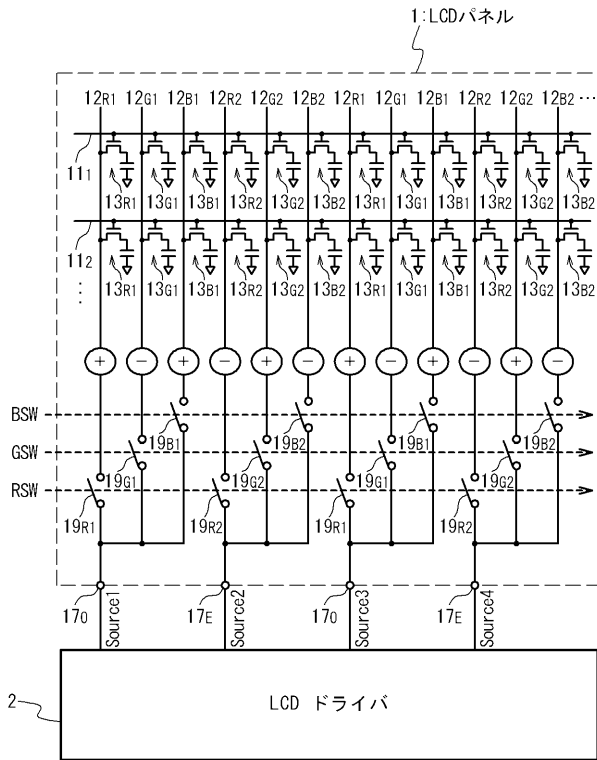
【図 5】



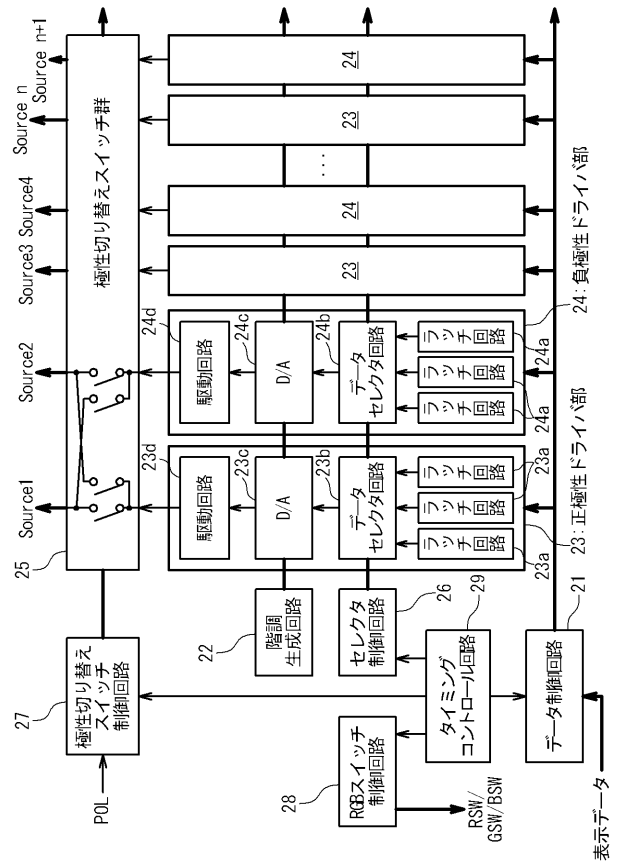
【図 4】



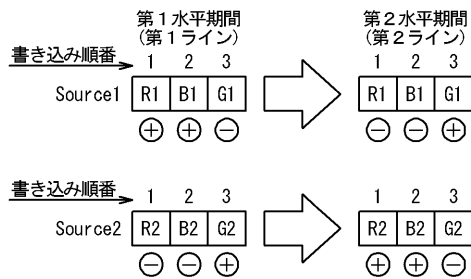
【図 6】



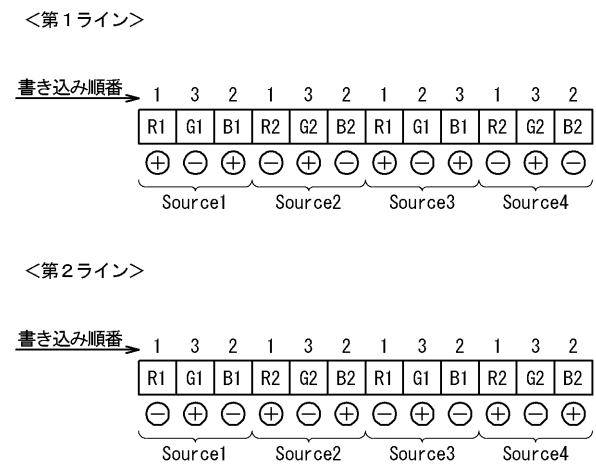
【図 7】



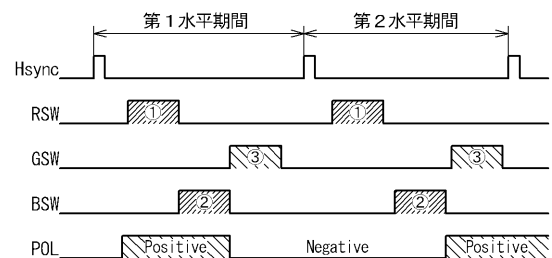
【図 8】



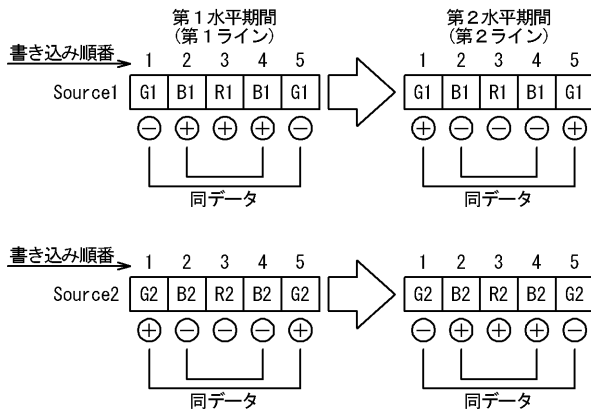
【図 9】



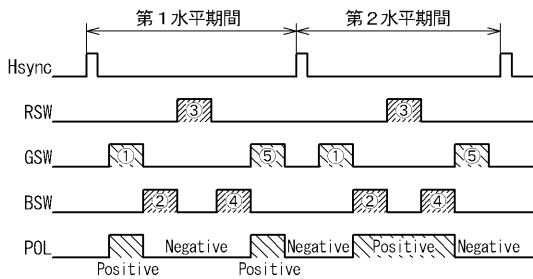
【図 10】



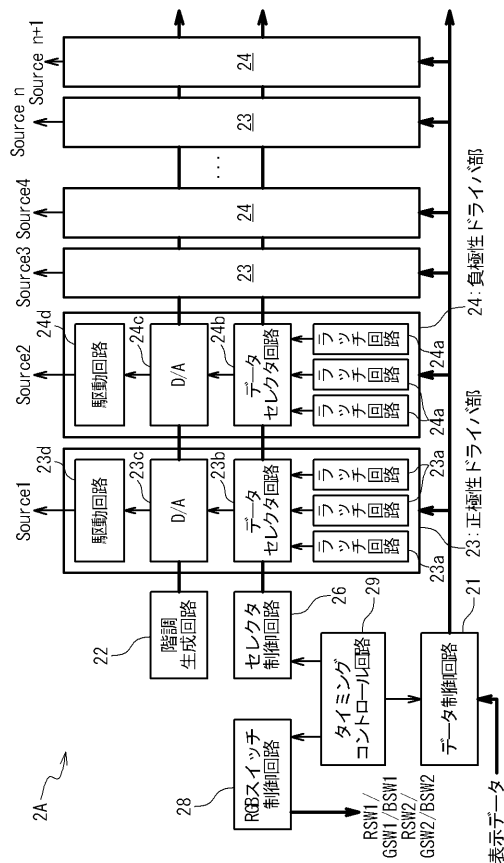
【図 1 1】



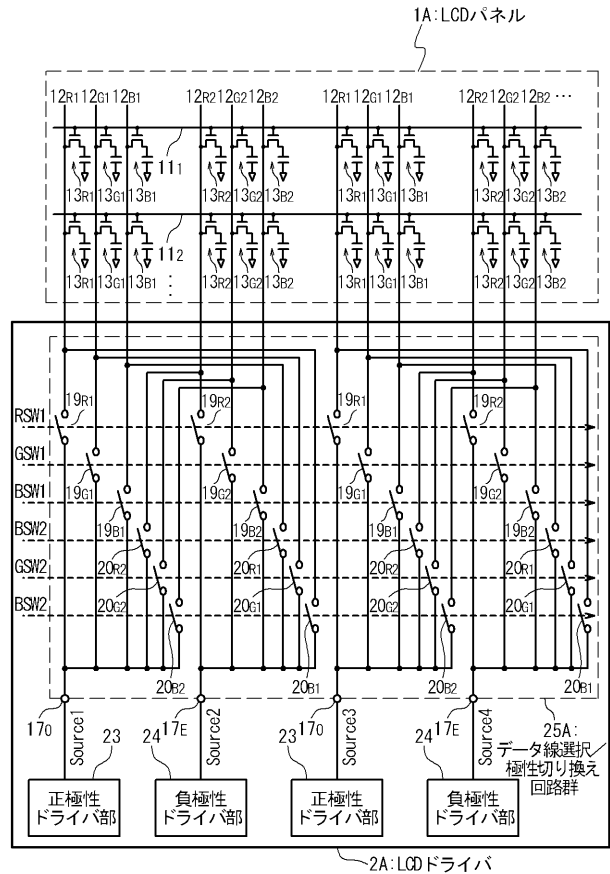
【図 1 2】



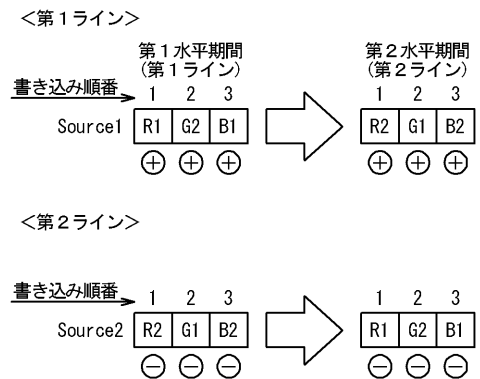
【図 1 4】



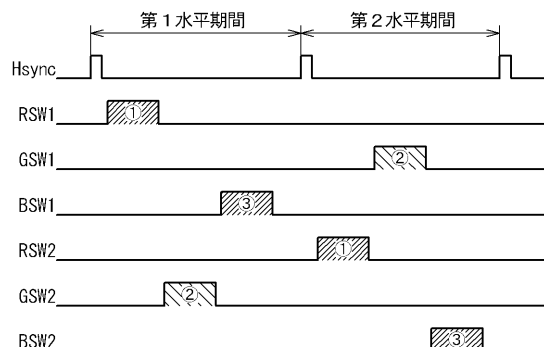
【図 1 3】



【図 1 5】

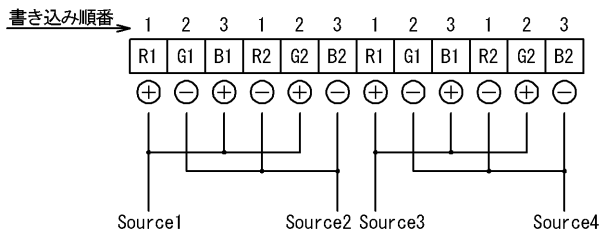


【図 1 6】

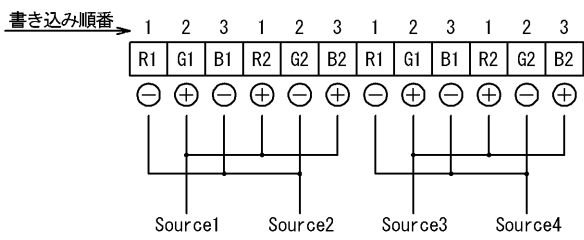


【図 17】

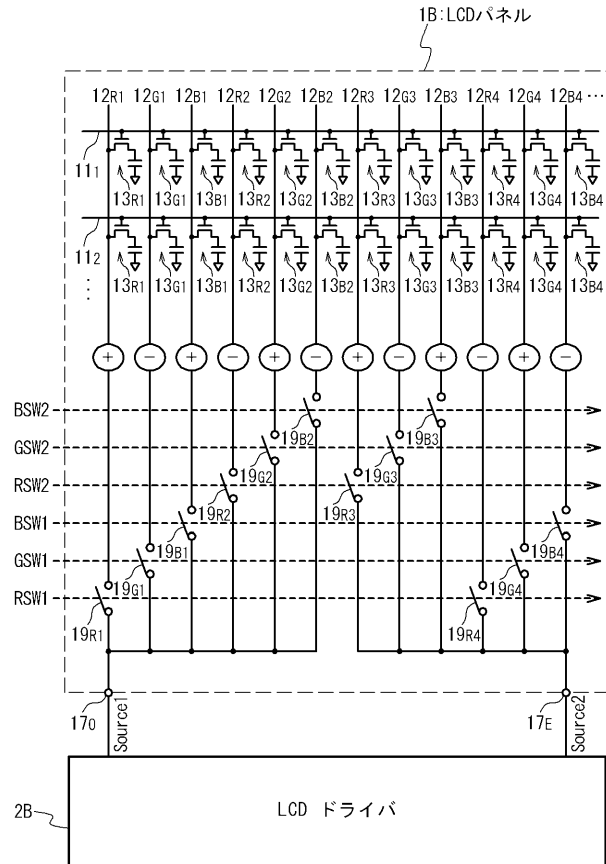
<第1ライン>



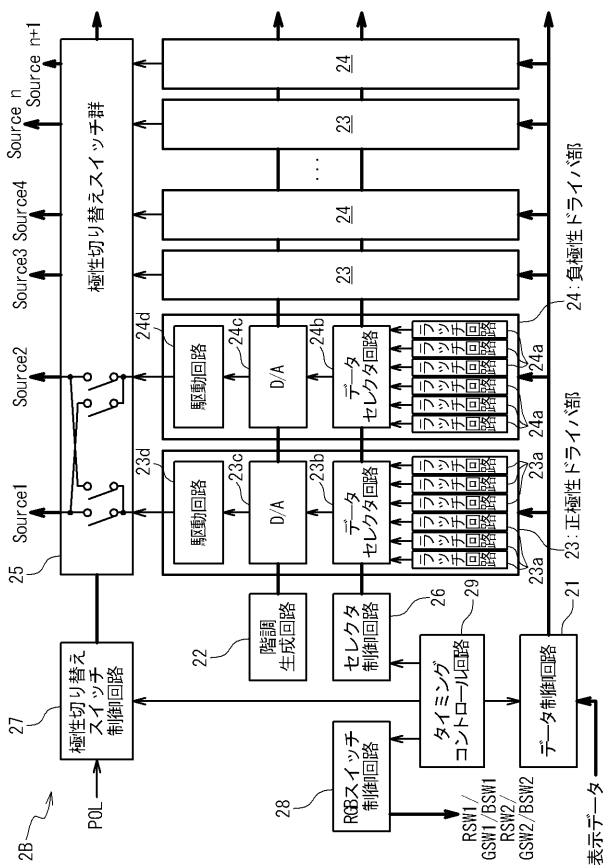
<第2ライン>



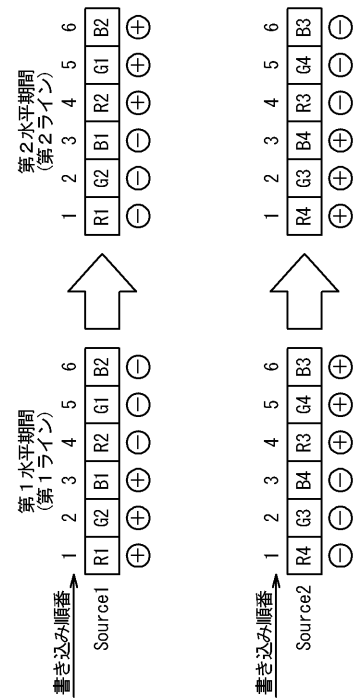
【図 18】



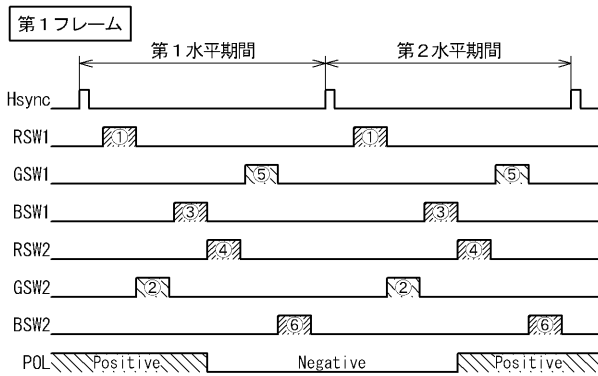
【図 19】



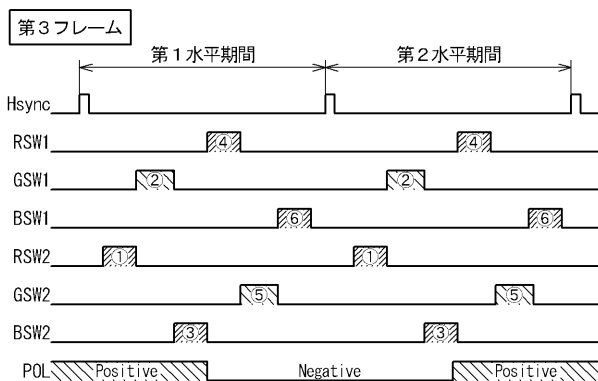
【図 20】



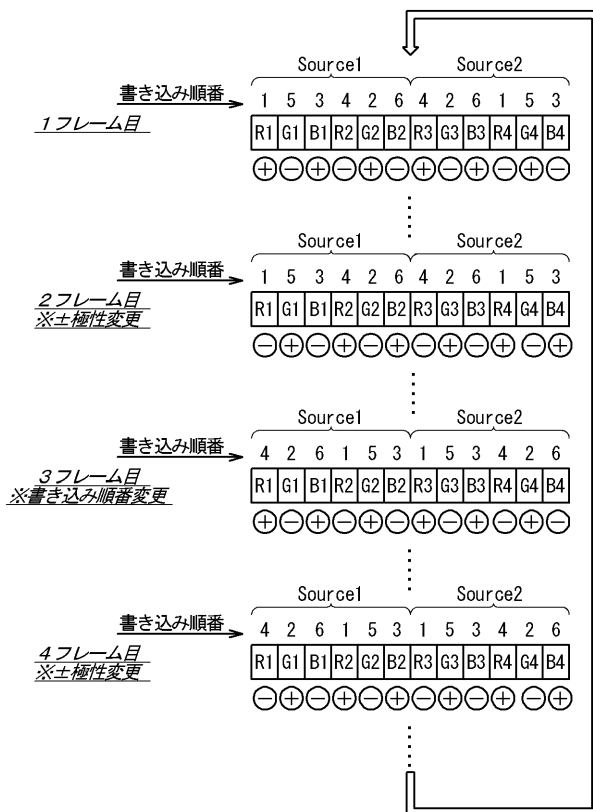
【図 2 1 A】



【図 2 1 B】

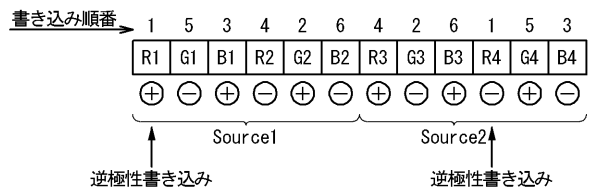


【図 2 3】



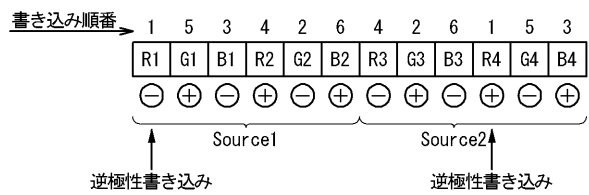
【図 2 2 A】

<第1ライン>

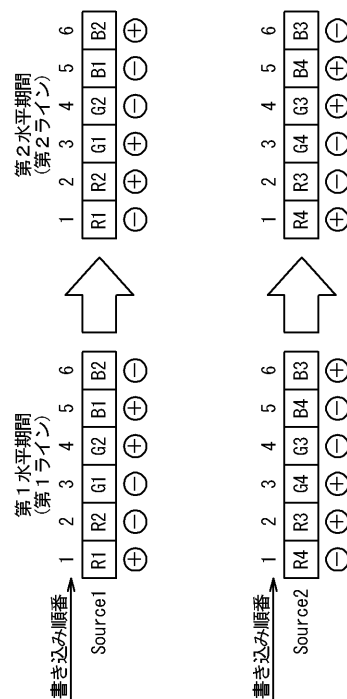


【図 2 2 B】

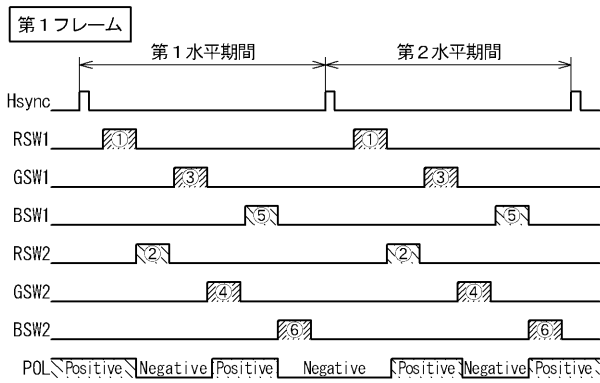
<第2ライン>



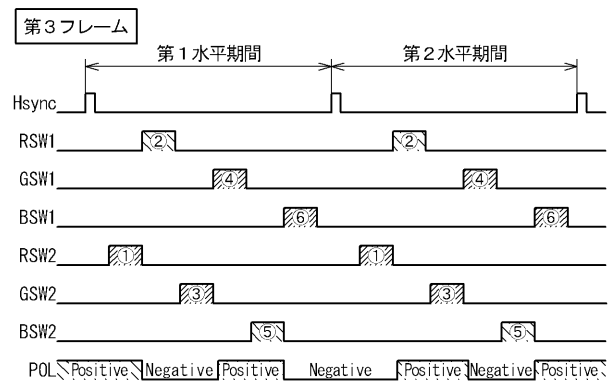
【図 2 4】



【図 2 5 A】

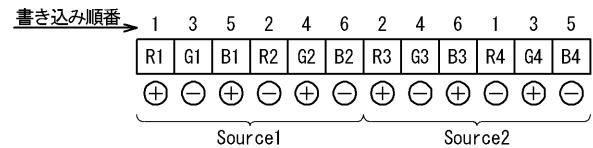


【図 2 5 B】



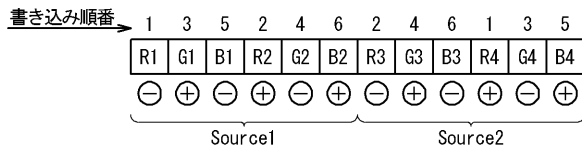
【図 2 6 A】

<第1ライン>

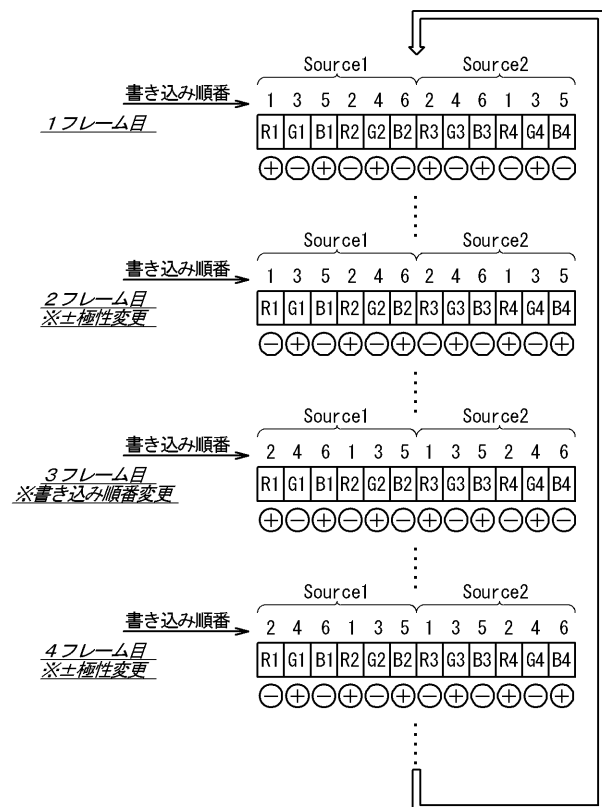


【図 2 6 B】

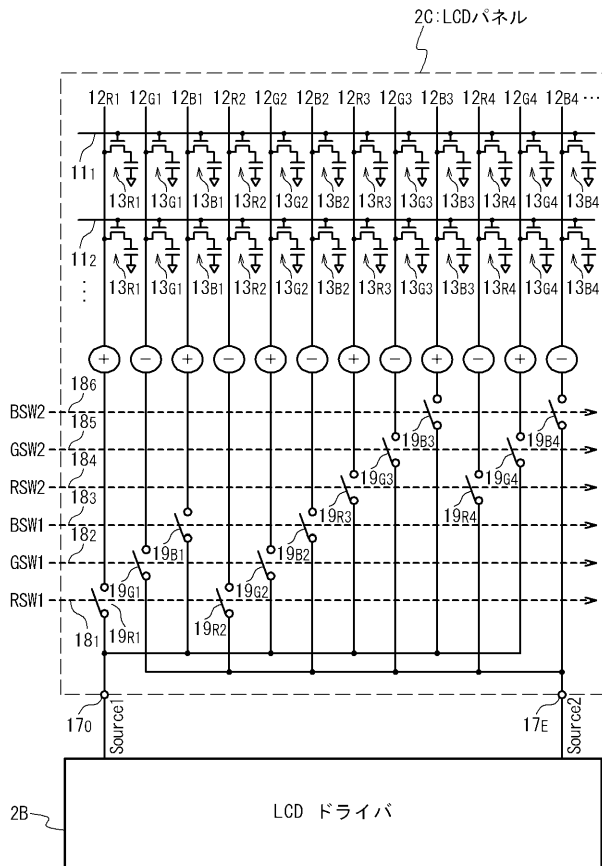
<第2ライン>



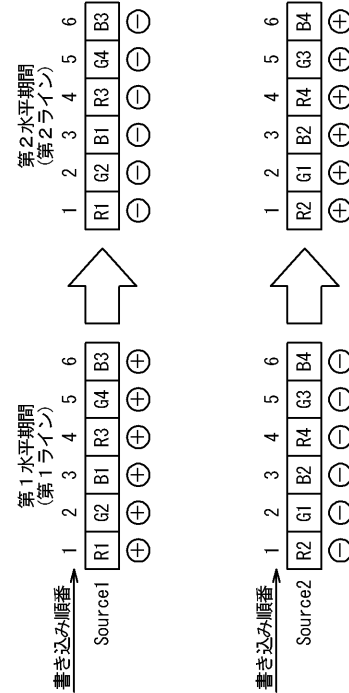
【図 2 7】



【図 28】

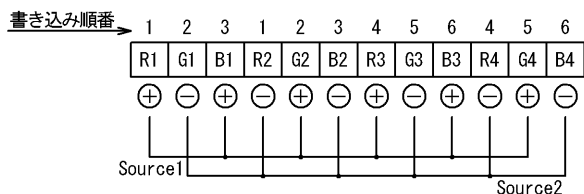


【図 29】



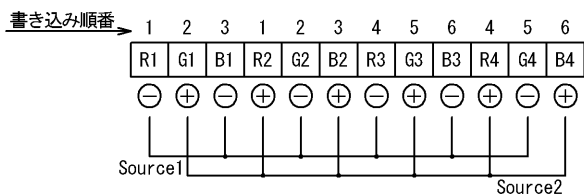
【図 30 A】

<第1ライン>

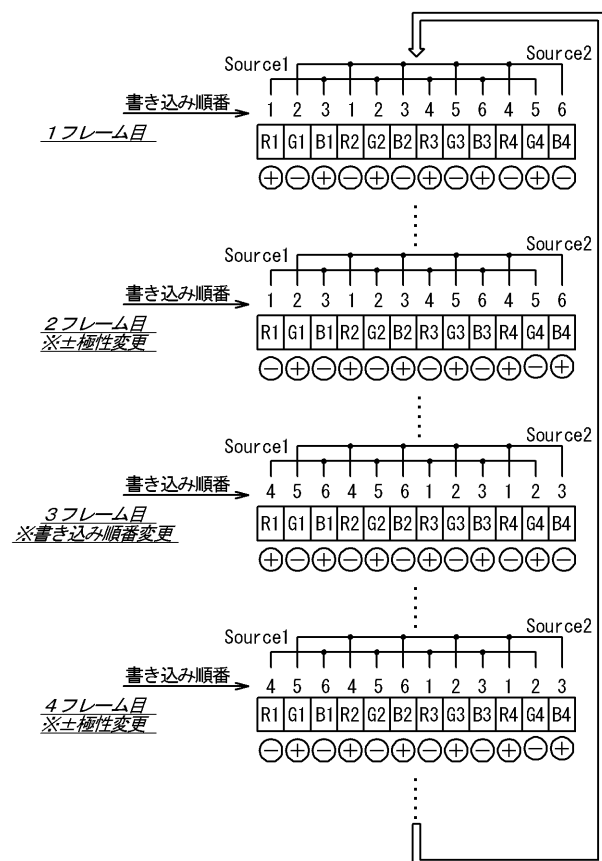


【図 30 B】

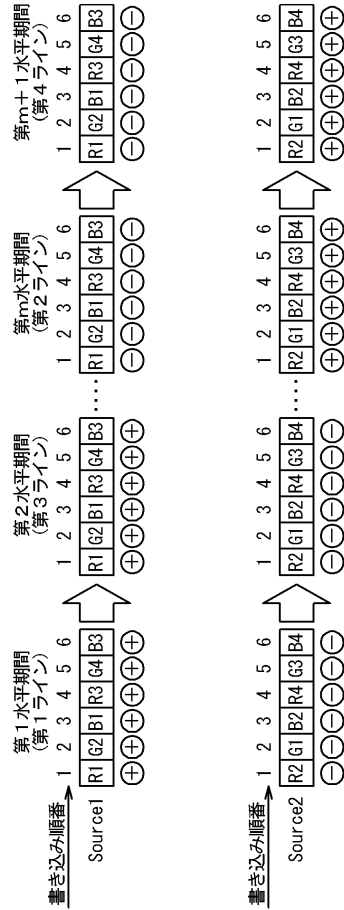
<第2ライン>



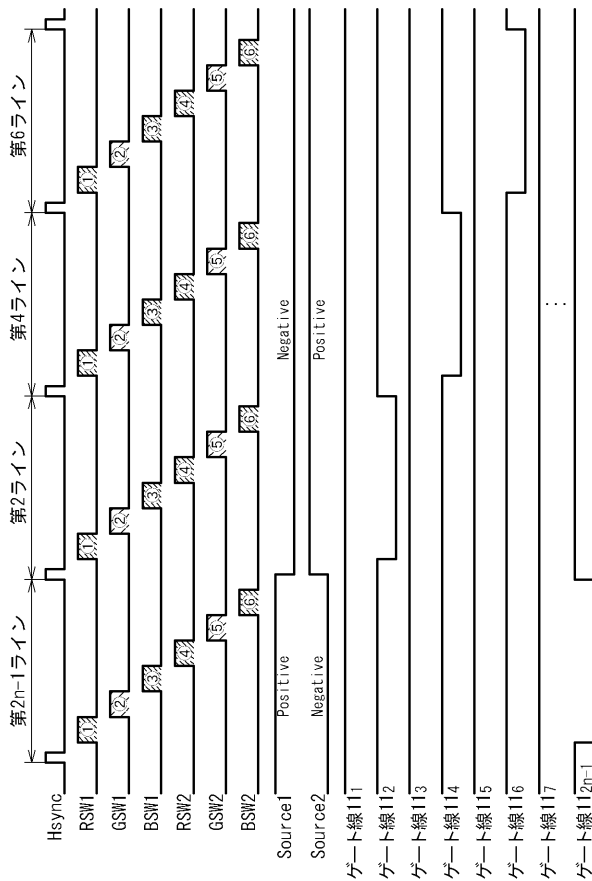
【図 31】



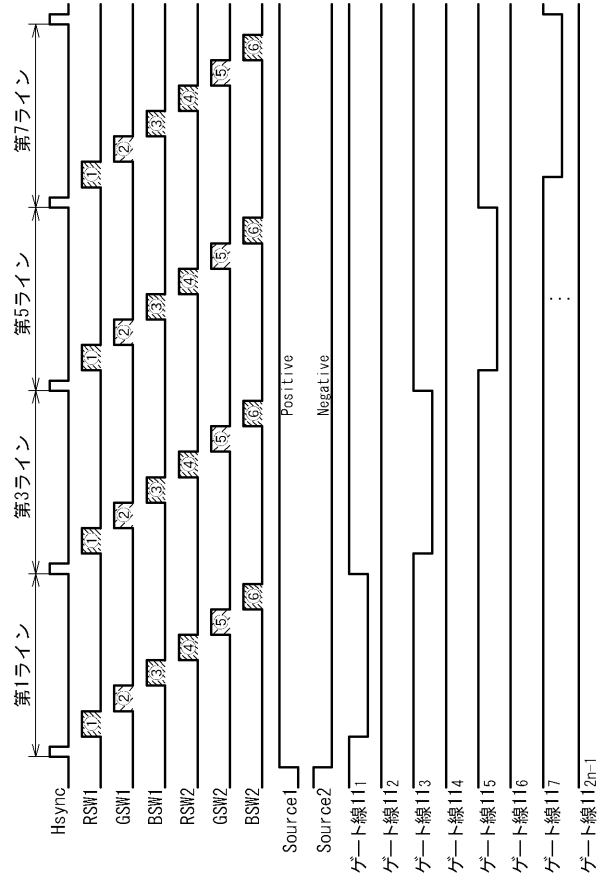
【図 3 2】



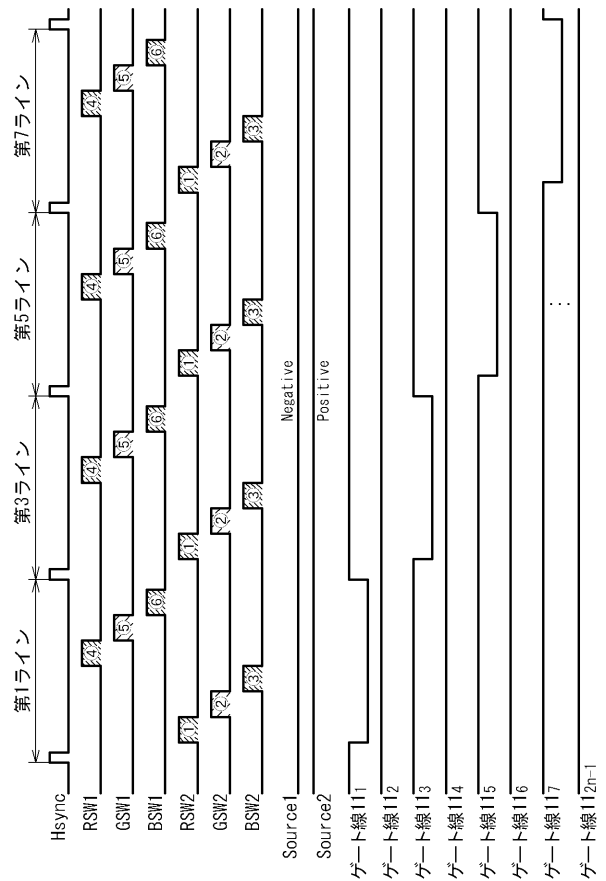
【図 3 3 B】



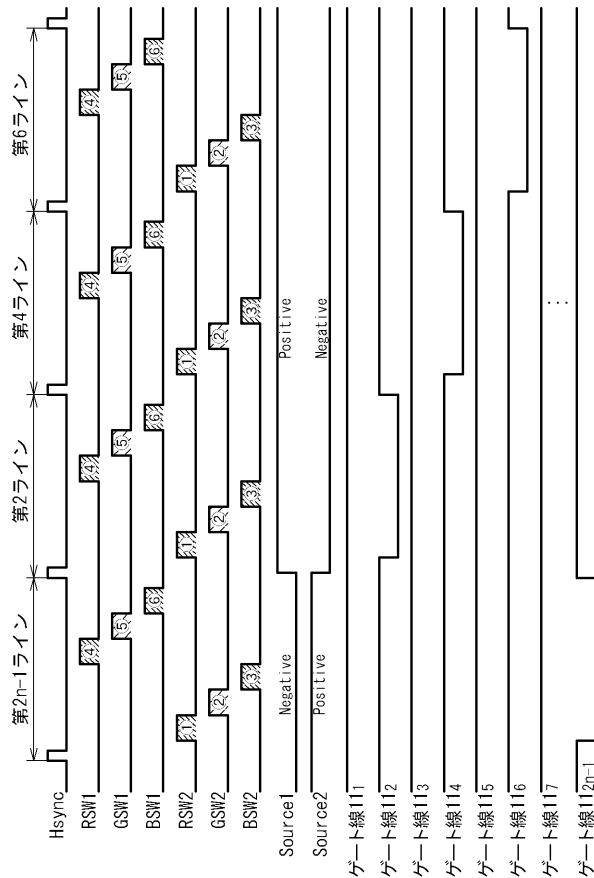
【図 3 3 A】



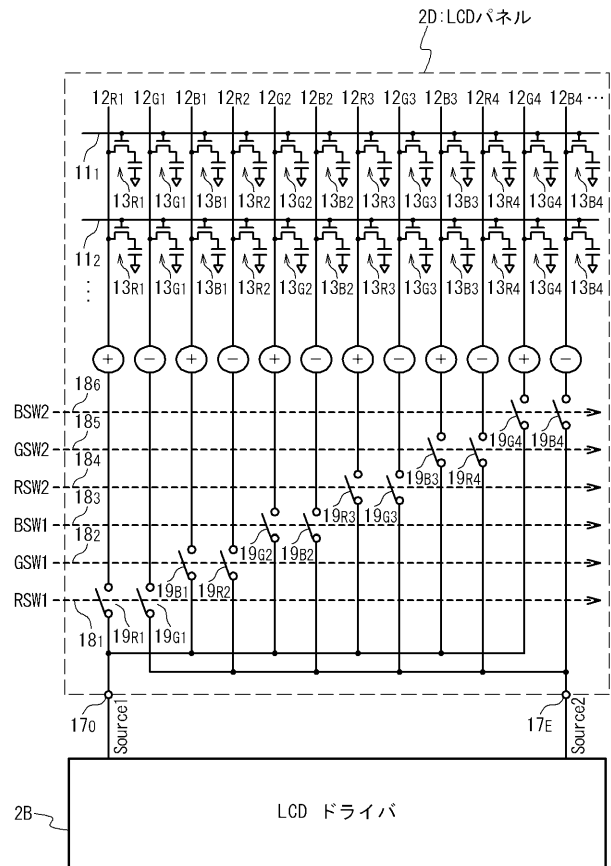
【図 3 3 C】



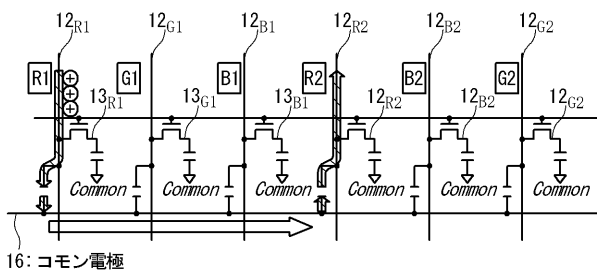
【図 3 3 D】



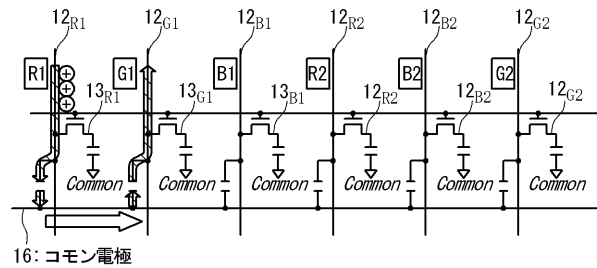
【図 3 4】



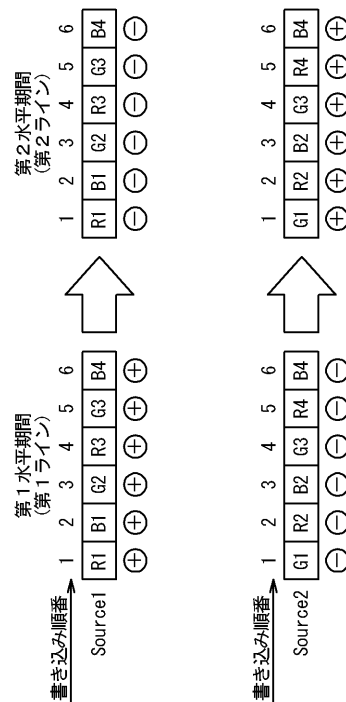
【図 3 5 A】



【図 3 5 B】

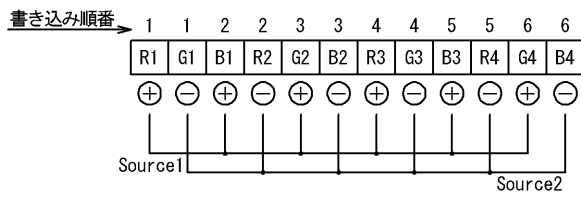


【図 3 6】



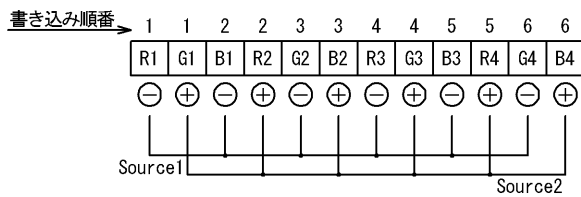
【図 37A】

<第1ライン>

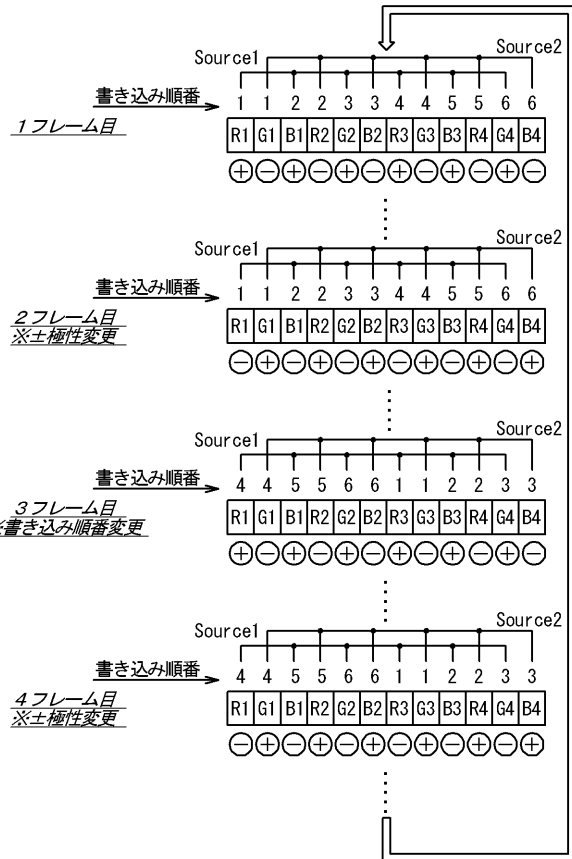


【図 37B】

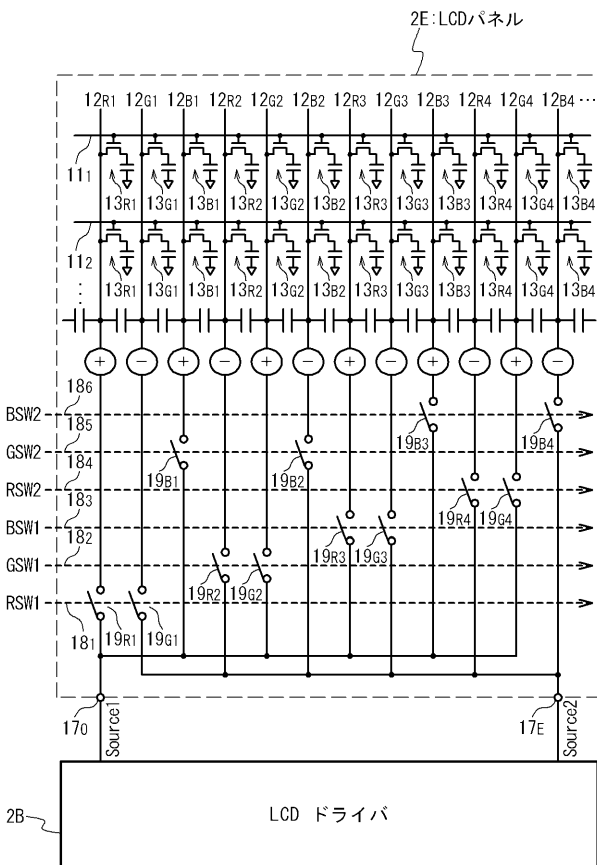
<第2ライン>



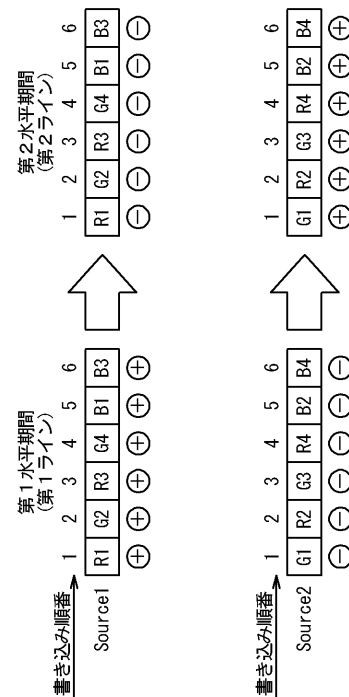
【図 38】



【図 39】

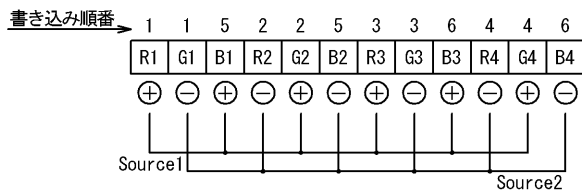


【図 40】



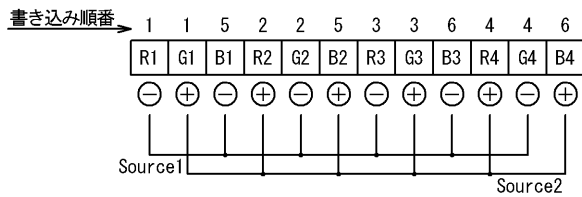
【図 4 1 A】

<第1ライン>

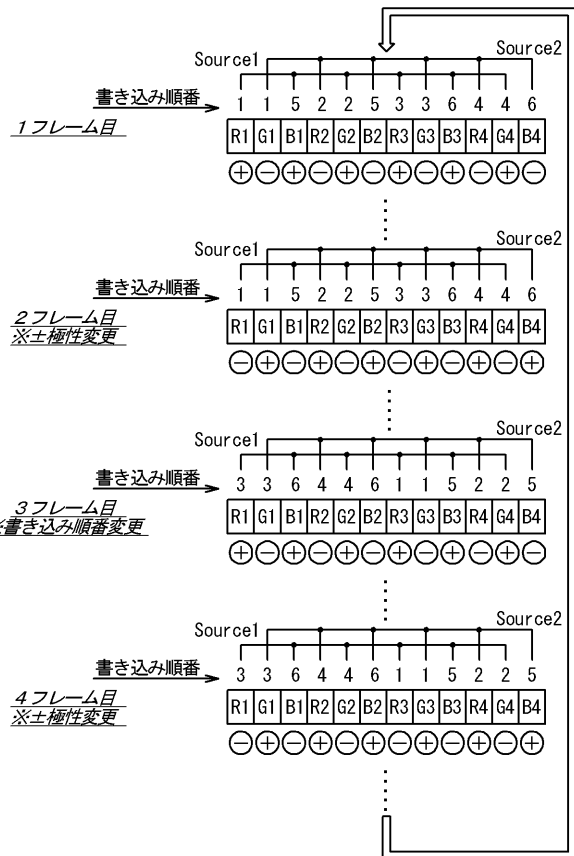


【図 4 1 B】

<第2ライン>

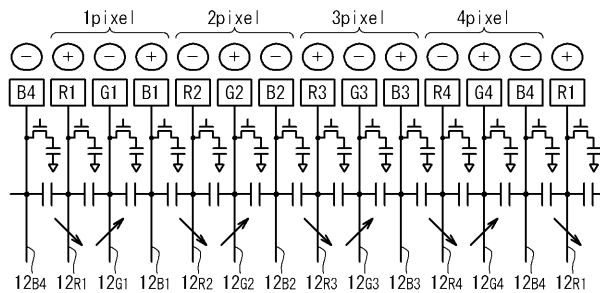


【図 4 2】



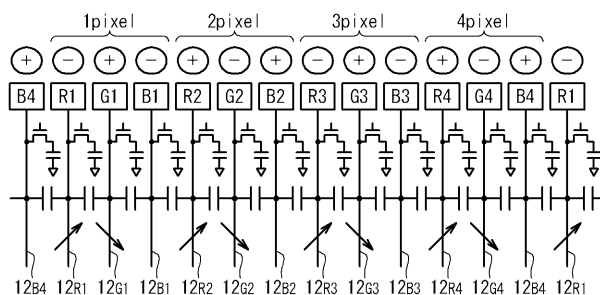
【図 4 3 A】

第1フレーム



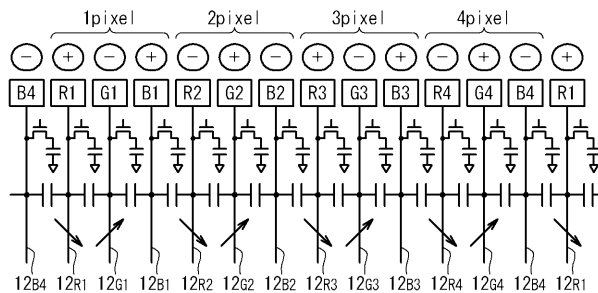
【図 4 3 B】

第2フレーム



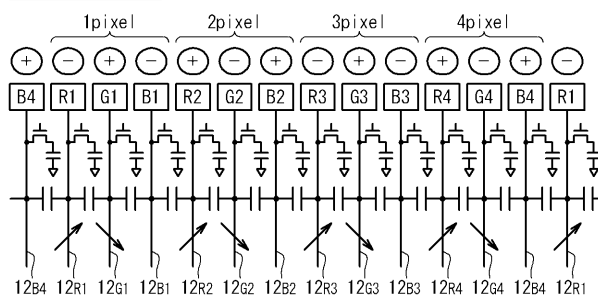
【図 4 3 C】

第3フレーム



【図 4 3 D】

第4フレーム



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 2 R
G 0 9 G	3/20	6 1 2 L
G 0 9 G	3/20	6 1 1 A
G 0 2 F	1/133	5 0 5
G 0 2 F	1/133	5 1 0

专利名称(译)	操作液晶显示装置的方法，液晶显示装置，显示面板驱动器和显示面板驱动方法		
公开(公告)号	JP2007140296A	公开(公告)日	2007-06-07
申请号	JP2005336234	申请日	2005-11-21
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
[标]发明人	久米田 誠之		
发明人	久米田 誠之		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G09G3/2003 G09G3/3648 G09G3/3655 G09G3/3659 G09G3/3688 G09G2310/0218 G09G2310/0297 G09G2320/0209 G09G2320/0233 G09G2320/0247		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.623.B G09G3/20.623.F G09G3/20.623.G G09G3/20.612.R G09G3/20.612.L G09G3/20.611.A G02F1/133.505 G02F1/133.510		
F-TERM分类号	2H093/NA16 2H093/NA34 2H093/NA63 2H093/NC12 2H093/NC13 2H093/NC24 2H093/NC26 2H093/NC34 2H093/ND39 5C006/AC21 5C006/AC26 5C006/AF43 5C006/AF71 5C006/BC23 5C006/BF04 5C006/FA04 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZC13 2H193/ZC20 2H193/ZF36		
代理人(译)	工藤 稔		
其他公开文献	JP4883989B2		
外部链接	Espacenet		

摘要(译)

解决的问题：在采用时分驱动和点反转驱动的液晶显示装置中，减少用于将数据信号分配到每条数据线的路径上的节点的电位反转的次数。

根据本发明的液晶显示装置的操作方法包括：（A）在某一水平周期中，LCD面板1的某一行上的像素被时分驱动，并且相邻的像素13具有相反的极性。并由信号驱动。（A）步骤，（A1）通过在驱动装置的输出端子Source1上产生具有第一极性的第一数据信号，通过电连接到该特定线的像素13的第一像素来进行驱动第一像素，并且（A2）跟随第一像素的驱动，以生成第二数据信号到第一输出端子（Source2），进一步输出端子Source1的一行像素并且通过电连接到第二像素来电驱动第二像素。[选择图]图6

