

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-79529

(P2007-79529A)

(43) 公開日 平成19年3月29日(2007.3.29)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
	G09G 3/20 611D	
	G09G 3/20 624B	
審査請求 有 請求項の数 19 O L (全 11 頁) 最終頁に続く		

(21) 出願番号	特願2006-9884 (P2006-9884)	(71) 出願人	599002238
(22) 出願日	平成18年1月18日 (2006.1.18)		聯詠科技股▲ふん▼有限公司
(31) 優先権主張番号	094131429		台湾台湾省新竹科學園區新竹縣創新一路 1
(32) 優先日	平成17年9月13日 (2005.9.13)		3 號 2 樓
(33) 優先権主張国	台湾 (TW)	(74) 代理人	100072051
			弁理士 杉村 興作
		(74) 代理人	100107227
			弁理士 藤谷 史朗
		(74) 代理人	100114292
			弁理士 来間 清志
		(74) 代理人	100086645
			弁理士 岩佐 義幸
		(72) 発明者	林 哲立
			台湾台北市中坡北路 9 2 號 8 樓之 6
		最終頁に続く	

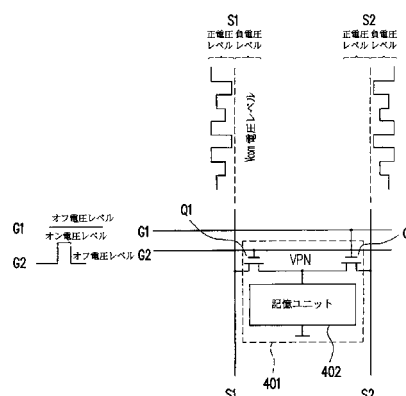
(54) 【発明の名称】 ピクセルマトリックス及びそのピクセルユニット

(57) 【要約】

【課題】ドット反転駆動方法の電力消費量を低減させ且つ従来技術で生じる結合の影響及び縦方向のクロストークを低減させたピクセルユニット及びマトリックスを提供する。

【解決手段】液晶ディスプレイに用いられるピクセルマトリックスは複数のピクセルユニットを有する。各ピクセルユニットは、記憶ユニットと、第1スイッチと、第2スイッチとを有する。記憶ユニットはこれに印可されるピクセル電圧に応じてピクセルユニットのグレースケール表示を決定する。第1スイッチは第1データラインと、第1走査ラインと、記憶ユニットとに結合されている。この第1スイッチは、第1走査ラインにおける信号の状態に応じて第1データラインと記憶ユニットとを接続したり、分離したりする。一方、第2スイッチは第2データラインと、第2走査ラインと、記憶ユニットとに結合されている。この第2スイッチは、第2走査ラインにおける信号の状態に応じて第2データラインと記憶ユニットとを接続したり、分離したりする。

【選択図】 図 4



【特許請求の範囲】

【請求項 1】

液晶ディスプレイ用のピクセルユニットであって、このピクセルユニットが、記憶ユニットであって、この記憶ユニットに印可されるピクセル電圧に応じて前記ピクセルユニットのグレースケール表示を決定する当該記憶ユニットと、

第 1 データライン、第 1 走査ライン及び前記記憶ユニットに結合され、前記第 1 走査ラインにおける信号の状態に応じて、前記第 1 データラインと前記記憶ユニットとを接続したり、分離したりする第 1 スイッチと、

第 2 データライン、第 2 走査ライン及び前記記憶ユニットに結合され、前記第 2 走査ラインにおける信号の状態に応じて、前記第 2 データラインと前記記憶ユニットとを接続したり、分離したりする第 2 スイッチと
を具備しているピクセルユニット。 10

【請求項 2】

請求項 1 に記載のピクセルユニットにおいて、このピクセルユニットがピクセル又はサブピクセルであるピクセルユニット。

【請求項 3】

請求項 1 に記載のピクセルユニットにおいて、前記記憶ユニットが少なくとも 1 つのキャパシタを有しているピクセルユニット。

【請求項 4】

請求項 1 に記載のピクセルユニットにおいて、前記第 1 スイッチと前記第 2 スイッチと
が互いに同じ構造をしているピクセルユニット。 20

【請求項 5】

請求項 1 に記載のピクセルユニットにおいて、前記第 1 スイッチ及び前記第 2 スイッチが薄膜トランジスタであるピクセルユニット。

【請求項 6】

請求項 1 に記載のピクセルユニットにおいて、前記第 1 データライン及び前記第 2 データラインが液晶ディスプレイのデータ駆動装置に接続されているピクセルユニット。

【請求項 7】

請求項 1 に記載のピクセルユニットにおいて、前記第 1 データライン及び前記第 2 データラインが互いに逆の信号極性を有するようにしたピクセルユニット。 30

【請求項 8】

請求項 1 に記載のピクセルユニットにおいて、前記第 1 走査ライン及び第 2 走査ラインが液晶ディスプレイの走査駆動装置に接続されているピクセルユニット。

【請求項 9】

複数のピクセルユニットを有する、液晶ディスプレイ用のピクセルマトリックスであって、各ピクセルユニットが、

記憶ユニットであって、この記憶ユニットに印可されるピクセル電圧に応じて前記ピクセルユニットのグレースケール表示を決定する当該記憶ユニットと、

第 1 データライン、第 1 走査ライン及び前記記憶ユニットに結合され、前記第 1 走査ラインにおける信号の状態に応じて、前記第 1 データラインと前記記憶ユニットとを接続したり、分離したりする第 1 スイッチと、 40

第 2 データライン、第 2 走査ライン及び前記記憶ユニットに結合され、前記第 2 走査ラインにおける信号の状態に応じて、前記第 2 データラインと前記記憶ユニットとを接続したり、分離したりする第 2 スイッチと
を具備しているピクセルマトリックス。

【請求項 10】

請求項 9 に記載のピクセルマトリックスにおいて、各ピクセルユニットの左側に隣接する左側ピクセルユニットも第 1 データラインに接続され、当該各ピクセルユニットの右側に隣接する右側ピクセルユニットも第 2 データラインに接続されているピクセルマトリックス。 50

【請求項 1 1】

請求項 9 に記載のピクセルマトリックスにおいて、各ピクセルユニットは液晶ディスプレイのピクセル又はサブピクセルであるピクセルマトリックス。

【請求項 1 2】

請求項 9 に記載のピクセルマトリックスにおいて、前記記憶ユニットが少なくとも 1 つのキャパシタを有しているピクセルマトリックス。

【請求項 1 3】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 スイッチと前記第 2 スイッチとが互いに同じ構造をしているピクセルマトリックス。

【請求項 1 4】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 スイッチ及び前記第 2 スイッチが薄膜トランジスタであるピクセルマトリックス。

【請求項 1 5】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 データライン及び前記第 2 データラインが液晶ディスプレイのデータ駆動装置に接続されているピクセルマトリックス。

【請求項 1 6】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 データラインが前記第 2 データラインに隣接しているピクセルマトリックス。

【請求項 1 7】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 データライン及び前記第 2 データラインが互いに逆の信号極性を有するようにしたピクセルマトリックス。

【請求項 1 8】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 走査ライン及び前記第 2 走査ラインが液晶ディスプレイの走査駆動装置に接続されているピクセルマトリックス。

【請求項 1 9】

請求項 9 に記載のピクセルマトリックスにおいて、前記第 1 走査ラインが前記第 2 走査ラインに隣接しているピクセルマトリックス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一般的に、ピクセルマトリックス及びそのピクセルユニットに関するものである。特に、本発明は液晶ディスプレイのピクセルマトリックス及びそのピクセルユニットに関するものである。

【背景技術】

【0002】

薄膜トランジスタ液晶ディスプレイパネル（TFTLCD パネル）は、ディスプレイ制御材料として液晶を用いている為、液晶の分極を阻止するために、駆動電圧を周期的に反転させる必要がある。従って、種々の駆動反転法が開発されている。例えば、ドット反転駆動が現在一般的に用いられている駆動方法である。

【0003】

殆どの大型液晶パネルは、直流（DC）共通電圧レベル（Vcom）の設計を採用しており、その結果、正電圧レベルはこの共通電圧レベルよりも高くなり、負電圧レベルはこの共通電圧レベルよりも低くなる。液晶の駆動電圧は周期的に反転させる必要がある為、ソース駆動装置からの出力電圧のスイングは共通電圧の大きさのほぼ 2 倍となる。電圧スイングは電力消費量の大きさを表わす。特に、大型の液晶パネルは高駆動電圧を必要とし、この電力消費量の問題が一層重要となる。

【0004】

ドット反転駆動の電力消費量を低減させるための 1 つの解決策は、駆動方法を特定の設計にした特定の設計のピクセルマトリックスを用い、同じフレーム期間内のソース駆動装

10

20

30

40

50

置の出力レベルのスイングを、図 1 に示すように半分に減少させようようにすることである。

【0005】

図 1 は、上述した解決策でのピクセルマトリックス 100 の構造を示す線図である。このピクセルマトリックス 100 は、5 本のデータライン S1 ~ S5 と、4 本の走査ライン G1 ~ G4 と、16 個のピクセルユニットとを有する簡単な例であり、一番右下のピクセルユニットを 101 で示している。単色の液晶パネルの場合には、全てのピクセルユニットが 1 つの画素構造体となり、カラーの液晶パネルの場合には、全てのピクセルユニットが副画素（すなわち、ドット）構造体となる。図 1 を参照するに、各ピクセルユニットは走査ライン及びデータラインに接続されている。上から数えて 1 番目及び 3 番目の行のピクセルユニットはその左側でデータラインに接続され、2 番目及び 4 番目の行のピクセルユニットはその右側でデータラインに接続されている。

10

【0006】

ピクセルマトリックス 100 のソース駆動装置（図 1 に図示せず）は、表示データ信号をデータライン S1 ~ S5 に転送し、ピクセルマトリックス 100 のゲート駆動装置（これも図 1 に図示せず）は、走査ライン G1 ~ G5 に順次に対応の高レベルパルス（図 1 のオン電圧レベル）を与える。ピクセルユニットが高レベルパルスを受けると、ピクセルユニットがターンオンし、データラインからデータ信号がロードされる。

【0007】

現在のフレーム期間において、“+”が付されたピクセルユニットは正電圧でオン駆動され、“-”が付されたピクセルユニットは負電圧でオン駆動される。データライン S1、S3 及び S5 はこのフレーム期間中に正電圧のみを出力し、データライン S2 及び S4 はこのフレーム期間中に負電圧のみを出力する。走査ライン G1 又は G3 のピクセルユニットにデータ信号をロードする必要がある場合には、データライン S1 が、左側から数えて 1 番目のピクセルユニットに、必要なデータ信号を与え、データライン S2 が 2 番目のピクセルユニットに、必要なデータ信号を与え、以下同様に続く。一方、走査ライン G2 又は G4 のピクセルユニットにデータ信号をロードする必要がある場合には、データライン S2 が 1 番目のピクセルユニットに、必要なデータ信号を与え、データライン S3 が 2 番目のピクセルユニットに必要なデータ信号を与え、以下同様に続く。

20

【0008】

次のフレーム期間では、全てのピクセルユニットの極性がそれぞれ反転され、全てのデータライン S1 ~ S5 の極性も反転される。ソース駆動装置の各出力端子は同じフレーム期間では正の電圧レベル又は負の電圧レベルの何れかを生じれば足りる為、これらの 2 つの極性間を切換える必要がない。従って、ソース駆動装置からの出力電圧レベルのスイングを半分に減少させることができ、その結果、ドット反転駆動に対する電力消費量を低減させることができる。

30

【0009】

上述したソース駆動装置はデータ駆動装置とも称され、上述したゲート駆動装置は走査駆動装置とも称される。

【0010】

しかし、図 1 に示す解決策には種々の欠点があり、その 1 つは図 2 に示す結合現象である。この図 2 には、一例としてピクセルマトリックス 100 における最も左上のピクセルユニットを示してある。この図 2 のピクセルユニットは、薄膜トランジスタ Q 及び記憶ユニット 201 を有する。ピクセルマトリックス構造には、図 2 に C1、C2、C3 及び C4 で示すような数個の寄生キャパシタが存在する。寄生キャパシタによる結合の影響の為に、たとえ薄膜トランジスタ Q がターンオフしていても、データライン S1 における信号レベルが変化すると、これに応じてピクセル電圧レベル VP が変化する。これにより、ピクセルユニットのグレースケール表示にエラーを生じ、ちらつきさえも生じる。

40

【0011】

更に、図 2 の結合の影響により、図 3 A 及び図 3 B に示すような縦方向のクロストーク

50

をも生ぜしめる。液晶パネルは、図 3 A に示すように、画像 3 0 1、すなわち、中央に黒領域 3 0 2 があり、他の領域 3 0 3 が白となっている画像を表示するものとする。その結果、表示された画像は、黒領域 3 1 2 の上側部分及び下側部分に追加のグレー（灰色）領域が存在する図 3 B に示すような画像 3 1 1 のように見える。その理由は、グレー領域 3 1 3 及び 3 1 4 と黒領域 3 1 2 とにおけるピクセルユニットが一般に同じデータラインを用いている為である。黒領域 3 1 2 のデータ信号がデータラインを通過すると、結合の影響により領域 3 1 3 及び 3 1 4 のグレースケール表示を変化させ、その結果、人間の目が白と黒との間で色を平均化するという事実によりグレーの色が得られる。

【発明の開示】

【発明が解決しようとする課題】

10

【0 0 1 2】

本発明は、ドット反転駆動方法の電力消費量を低減させるとともに、従来の技術で生じる結合の影響及び縦方向のクロストークを低減させたピクセルユニットを提供する。

【0 0 1 3】

本発明は更に、上述したピクセルユニットから成り、ドット反転駆動方法の電力消費量を低減させるとともに、従来の技術で生じる結合の影響及び縦方向のクロストークを低減させたピクセルマトリックスを提供する。

【課題を解決するための手段】

【0 0 1 4】

上述した及びその他の課題を達成するために、本発明は、液晶ディスプレイに対し用いられ、記憶ユニットと、第 1 スイッチと、第 2 スイッチとを有するピクセルユニットを提供する。記憶ユニットは、この記憶ユニットに印加される電圧に応じてピクセルユニットのグレースケール表示を決定する。第 1 スイッチは、第 1 データラインと、第 1 走査ラインと、記憶ユニットとに結合されている。この第 1 スイッチは、第 1 走査ラインにおける信号の状態に応じて第 1 データラインと記憶ユニットとを接続したり、分離したりする。第 2 スイッチは、第 2 データラインと、第 2 走査ラインと、記憶ユニットとに結合されている。この第 2 スイッチは、第 2 走査ラインにおける信号の状態に応じて第 2 データラインと記憶ユニットとを接続したり、分離したりする。

20

【0 0 1 5】

上述したピクセルユニットの一例では、第 1 スイッチと第 2 スイッチとを全て薄膜トランジスタとする。

30

【0 0 1 6】

上述したピクセルユニットの一例では、第 1 データラインと第 2 データラインとを互いに逆の極性とする。

【0 0 1 7】

他の観点によれば、本発明は、液晶ディスプレイに対し用いられ、複数のピクセルを有するピクセルマトリックスをも提供する。各ピクセルユニットは、記憶ユニットと、第 1 スイッチと、第 2 スイッチとを有する。記憶ユニットは、この記憶ユニットに印加されるピクセル電圧に応じてピクセルユニットのグレースケール表示を決定する。第 1 スイッチは、第 1 データラインと、第 1 走査ラインと、記憶ユニットとに結合され、第 1 走査ラインにおける信号の状態に応じて第 1 データラインと記憶ユニットとを接続したり、分離したりする。第 2 スイッチは、第 2 データラインと、第 2 走査ラインと、記憶ユニットとに結合され、第 2 走査ラインにおける信号の状態に応じて第 2 データラインと記憶ユニットとを接続したり、分離したりする。

40

【0 0 1 8】

上述したピクセルマトリックスの他の例では、各ピクセルユニットの左側に隣接するピクセルユニットも第 1 データラインに接続され、各ピクセルユニットの右側に隣接するピクセルユニットも第 2 データラインに接続されている。

【0 0 1 9】

上述したピクセルマトリックスの更に他の例では、第 1 データラインが第 2 データライ

50

ンに隣接して配置され、第 1 走査ラインは第 2 走査ラインに隣接して配置されている。

【 0 0 2 0 】

本発明の例によれば、本発明のピクセルユニットは 2 つのスイッチを有し、これら 2 つのスイッチは、互いに逆の信号極性を有する 2 つのデータラインにそれぞれ接続されている。これら 2 つのデータラインにおける信号が互いに同じグレースケール表示に対応する場合には、これら 2 つのスイッチにより生ぜしめられる結合の影響は互いに相殺され、その結果、縦方向のクロストークが生じなくなる。一方、2 つのデータラインにおける信号が互いに異なるグレースケール表示に対応する場合には、これら 2 つのスイッチにより生ぜしめられる結合の影響は互いに少なくとも部分的に相殺され、記憶ユニットのピクセル電圧をより一層安定にする。従って、本発明によれば、ドット反転駆動の電力消費量を低減させうるばかりではなく、従来の技術で生じる結合の影響及び縦方向のクロストークをも低減させうる。

10

【 0 0 2 1 】

本発明の上述した及びその他の代表例、特徴、観点及び利点は、添付図面を参照して行う代表的な実施例の詳細な説明から一層明らかとなるであろう。

【 実施例 】

【 0 0 2 2 】

図 4 及び図 5 は、本発明によるピクセルユニット及びピクセルマトリックスをそれぞれ示す。

【 0 0 2 3 】

最初に図 4 につき説明するに、この図 4 は、本発明の実施例によるピクセルユニット 4 0 1 の構成図である。このピクセルユニット 4 0 1 は、液晶ディスプレイのピクセル又はサブピクセルとすることができる。このピクセルユニット 4 0 1 は、記憶ユニット 4 0 2 と、スイッチ Q 1 及び Q 2 とを具える。記憶ユニット 4 0 2 は、これに印加されるピクセル電圧 V_{PN} に応じてピクセルユニット 4 0 1 のグレースケール表示を決定しうる。この実施例の記憶ユニット 4 0 2 は基本的にキャパシタを有している。

20

【 0 0 2 4 】

この実施例のスイッチ Q 1 及び Q 2 は、互いに同じ構造の 2 つの薄膜トランジスタである。スイッチ Q 1 は、データライン S 1 と、走査ライン G 2 と、記憶ユニット 4 0 2 とに結合されている。このスイッチ Q 1 は、走査ライン G 2 における信号の状態に応じてデータライン S 1 と記憶ユニット 4 0 2 とを接続したり、分離したりすることができる。一方、スイッチ Q 2 は、データライン S 2 と、走査ライン G 1 と、記憶ユニット 4 0 2 とに結合されている。スイッチ Q 2 は、走査ライン G 1 における信号の状態に応じてデータライン S 2 と記憶ユニット 4 0 2 とを接続したり、分離したりすることができる。この実施例では、スイッチ Q 1 及び Q 2 は、これらに接続された走査ラインにおける電圧がそれぞれ高レベル（図 4 でオン電圧レベル）になると導通状態にあり、これら走査ラインにおける電圧がそれぞれ低レベル（図 4 のオフ電圧レベル）になると開放状態にある。実際には、走査ライン G 2 のみが高電圧を有しうる。すなわち、ピクセルユニット 4 0 1 は、データライン S 1 のみからデータ信号を受けることができ、スイッチ Q 2 は決して導通状態にならない。

30

40

【 0 0 2 5 】

走査ライン G 1 及び G 2 は全て液晶ディスプレイの走査駆動装置（図 4 に図示せず）に接続されている。この走査駆動装置は走査ライン G 1 及び G 2 に走査信号を供給する。又、データライン S 1 及び S 2 は液晶ディスプレイのデータ駆動装置（図 4 に図示せず）に接続されている。このデータ駆動装置はデータライン S 1 及び S 2 に、画像を表示するのに必要なデータ信号を供給する。ドット反転駆動を用いる場合、データライン S 1 及び S 2 はピクセルマトリックスにおいて互いに隣接している為、データライン S 1 及び S 2 における信号極性は常に互いに逆となる。換言すれば、データライン S 1 が正電圧を有する場合には、データライン S 2 が負電圧を有し、又その反対となる。

【 0 0 2 6 】

50

スイッチ Q 1 及び Q 2 は互いに同じ構造を有する為、ピクセルユニット 4 0 1 及びデータライン S 1 間の寄生キャパシタと、ピクセルユニット 4 0 1 及びデータライン S 2 間の寄生キャパシタとは対称的となる。データライン S 1 及び S 2 における信号レベルは常に互いに反対である為、これらデータライン S 1 及び S 2 により生ぜしめられる結合の影響は、少なくとも部分的に互いに相殺しうる。データライン S 1 及び S 2 のデータ信号が同じグレースケール表示に対応する場合には、これらの結合の影響は完全に互いに相殺しうる。同様に、データライン S 1 及び S 2 により生ぜしめられる縦方向のクロストークを互いに相殺しうる。

【 0 0 2 7 】

次に図 5 につき説明するに、この図 5 は、本発明の実施例によるピクセルマトリックス 5 0 0 を示す線図的回路図である。このピクセルマトリックス 5 0 0 は、データ駆動装置（図 5 に図示せず）に接続されたデータライン S 1 ~ S 3 と、走査駆動装置（図 5 に図示せず）に接続された走査ライン G 1 ~ G 4 と、最も右下のピクセルユニット 5 0 1 のような 4 つのピクセルユニットとを有する。全てのピクセルユニットの構造は、2 つのスイッチと 1 つの記憶ユニットとを有する図 4 に示すようなピクセルユニット 4 0 1 の構造と同じである。ドット反転駆動を用いる場合、互いに隣接するデータラインは常に互いに逆の極性の信号電圧を有する。

【 0 0 2 8 】

ピクセルマトリックス 5 0 0 では、同じ行において互いに隣り合う 2 つのピクセルユニットが、これらの 2 つのピクセルユニット間のデータラインに接続されている。例えば、ピクセルユニット 5 0 1 とその左側のピクセルユニットとは、データライン S 2 に共通に接続されている。ピクセルユニット 5 0 1 の右側にもピクセルユニットが存在する場合には、この後者のピクセルユニットとピクセルユニット 5 0 1 とがデータライン S 3 に共通に接続されている。この実施例では、各ピクセルユニットに接続された 2 つのデータラインは互いに隣接している。換言すれば、これら 2 つのデータライン間には他のデータラインは存在しない。しかも、各ピクセルユニットに接続された 2 つの走査ラインも互いに隣接している。

【 0 0 2 9 】

ピクセルマトリックス 5 0 0 の各ピクセルユニットは 2 つのスイッチを有するが、これらスイッチの一方は接続されない。すなわち、図 5 に示すように、走査ライン G 1 ~ G 4 のうち走査ライン G 2 及び G 3 のみが有効な走査信号を生じる。従って、上側の行のピクセルユニットは、左側のデータラインにのみ有効に接続されており、下側の行のピクセルユニットは右側のデータラインに有効に接続されている。図 1 と図 5 とを比較するに、ピクセルマトリックス 5 0 0 はピクセルマトリックス 1 0 0 の駆動方法と同じ駆動方法を用いることができることを容易に理解しうるであろう。

【 0 0 3 0 】

本発明のピクセルユニットは、図 5 に示す接続形態のみに限定されるものではない。例えば、各ピクセルユニットの 2 つのスイッチに接続された走査ラインを互いに入れ換えることができる。例えば、ピクセルユニット 5 0 1 では、左側のスイッチを走査ライン G 3 に接続し、右側のスイッチを走査ライン G 4 に接続する。一方、各ピクセルユニットの 2 つのスイッチに接続されたデータラインも互いに入れ換えることができる。例えば、ピクセルユニット 5 0 1 において、左側のスイッチをデータライン S 3 に接続し、右側のスイッチをデータライン S 2 に接続する。このようにした場合には、必要に応じ、図 1 に示すようなドット反転駆動を達成するために、走査ライン及びデータラインの双方又はいずれか一方における信号を調整する必要がある。当業者は、上述したことから必要な変更を容易に行うことができる。

【 0 0 3 1 】

図 5 には、ピクセルユニットを 4 つしか示していないが、本発明ではピクセルユニットの個数は限定されない。図 5 に示すように、ピクセルマトリックス 5 0 0 の全てのピクセルユニットの同一構造を、水平及び垂直方向で容易に繰返すことができる。

10

20

30

40

50

【 0 0 3 2 】

以上要するに、本発明のピクセルユニットは2つのスイッチを有し、これら2つのスイッチは、互いに逆の極性とした2つのデータラインにそれぞれ接続されている。これら2つのデータラインにおける信号が互いに同じグレースケール表示に対応する場合には、これら2つのスイッチにより生ぜしめられる結合の影響が互いに相殺され、その結果、縦方向のクロストークが生じない。一方、これら2つのデータラインにおける信号が互いに異なるグレースケール表示に対応する場合には、これら2つのスイッチにより生ぜしめられる結合の影響を互いに少なくとも部分的に相殺でき、従って、記憶ユニットに印加されるピクセル電圧をより一層安定化させる。従って、本発明によれば、ドット反転駆動の電力消費量を低減させうるばかりではなく、従来技術で生じる結合の影響及び縦方向のクロストークをも低減させうる。

10

【 0 0 3 3 】

本発明は特にその代表的な実施例につき図示し説明したが、本発明は、特許請求の範囲で規定した本発明の精神及び範囲から逸脱することなく、形態及び細部において種々に変更を施しうることを、当業者にとって明らかである。

【 図面の簡単な説明 】

【 0 0 3 4 】

【 図 1 】 図 1 は、従来の技術によるピクセルマトリックスを示す線図である。

【 図 2 】 図 2 は、従来の技術によるピクセルユニットを示す線図である。

【 図 3 】 図 3 A 及び 3 B は、従来の技術における画像表示の縦方向のクロストークを示す線図である。

20

【 図 4 】 図 4 は、本発明の一実施例によるピクセルユニットの構造を示す線図である。

【 図 5 】 図 5 は、本発明の一実施例によるピクセルマトリックスを線図的に示す回路図である。

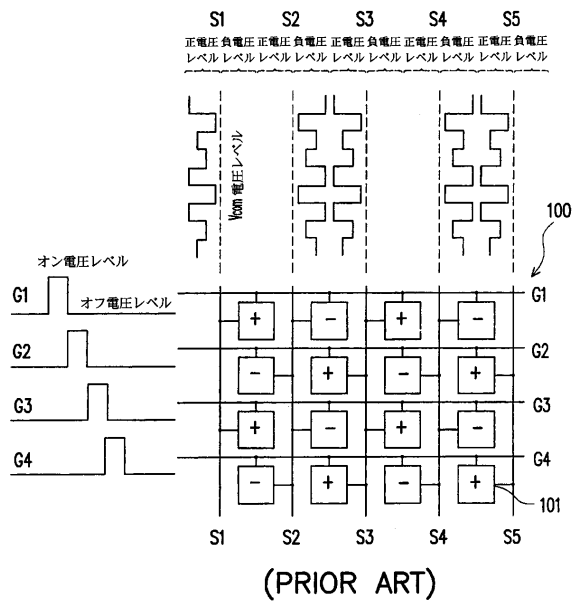
【 符号の説明 】

【 0 0 3 5 】

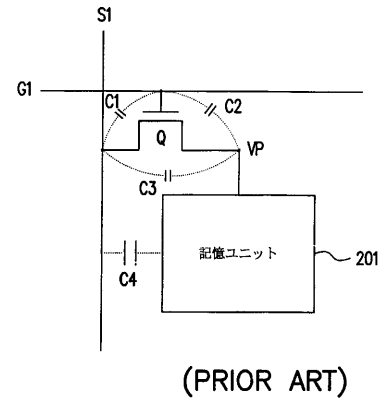
- 1 0 0 ピクセルマトリックス
- 1 0 1 ピクセルユニット
- 2 0 1 記憶ユニット
- 3 0 1 画像
- 3 0 2 黒領域
- 3 0 3 白領域
- 3 1 1 画像
- 3 1 2 黒領域
- 3 1 3、3 1 4 グレー領域
- 4 0 1 ピクセルユニット
- 4 0 2 記憶ユニット
- 5 0 0 ピクセルマトリックス
- 5 0 1 ピクセルユニット

30

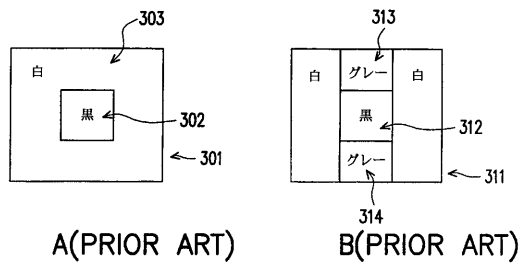
【図 1】



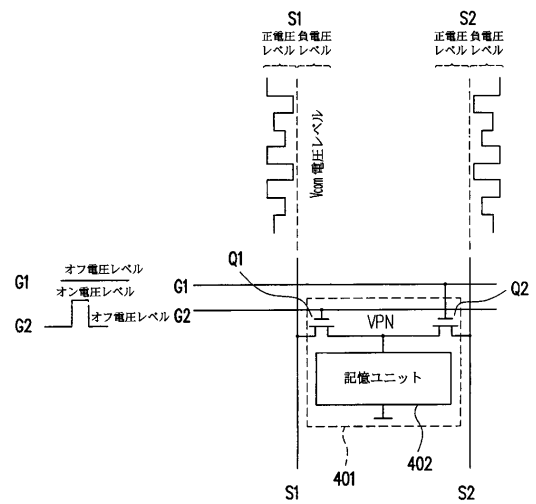
【図 2】



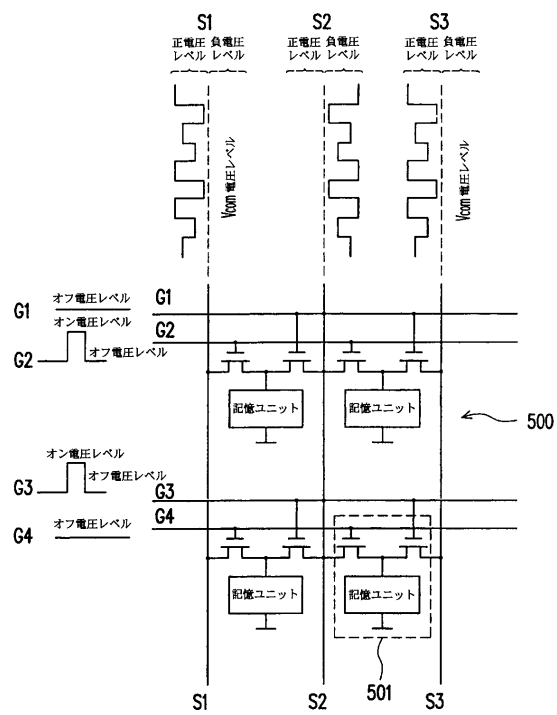
【図 3】



【図 4】



【図 5】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
G 0 9 G 3/20 6 2 1 B

(72)発明者 陳 章三

台湾新竹市科学园路173巷40弄4号

F ターム(参考) 2H093 NA16 NC15 NC16 NC23 NC26 NC34 ND60
5C006 AA16 AC11 AC21 AC27 BB16 BC03 BC06 BC11 BC20 EB04
EB05 FA21 FA47 FA56
5C080 AA10 BB05 DD05 DD06 DD10 DD26 DD28 EE29 FF11 JJ02
JJ04

专利名称(译)	像素矩阵及其像素单元		
公开(公告)号	JP2007079529A	公开(公告)日	2007-03-29
申请号	JP2006009884	申请日	2006-01-18
[标]申请(专利权)人(译)	RENEI KAGI古坟YUGENKOSHI		
申请(专利权)人(译)	联咏科技股▲ふん▼有限公司		
[标]发明人	林哲立 陳章三		
发明人	林 哲立 陳 章三		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3614 G09G3/2011 G09G3/3659 G09G2300/0823 G09G2320/0209		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.611.D G09G3/20.624.B G09G3/20.621.B		
F-TERM分类号	2H093/NA16 2H093/NC15 2H093/NC16 2H093/NC23 2H093/NC26 2H093/NC34 2H093/ND60 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AC27 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BC20 5C006/EB04 5C006/EB05 5C006/FA21 5C006/FA47 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/DD10 5C080/DD26 5C080/DD28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 2H193/ZA04 2H193/ZA19		
代理人(译)	藤四郎 克利马清		
优先权	094131429 2005-09-13 TW		
其他公开文献	JP4387362B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供像素单元和矩阵，其降低点反转驱动方法的功耗，并且还减少传统技术所具有的耦合和纵向串扰的影响。解决方案：液晶显示器中使用的像素矩阵包括多个像素单元。每个像素单元包括存储单元，第一开关和第二开关。存储单元根据施加到存储单元的像素电压确定像素单元的显示灰度。第一开关耦合在第一数据线上，第一扫描线和存储单元之间。第一开关响应于第一扫描线上的信号状态连接或断开第一数据线和存储单元。另一方面，第二开关耦合在第二数据线上，第二扫描线和存储单元之间。第二开关响应于第二扫描线上的信号状态连接或断开第二数据线和存储单元。Z

