

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-171754

(P2006-171754A)

(43) 公開日 平成18年6月29日(2006.6.29)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1363 (2006.01)	G02F 1/1363	2H049
G09F 9/30 (2006.01)	G09F 9/30 349Z	2H091
G02F 1/1335 (2006.01)	G02F 1/1335 505	2H092
G02F 1/1368 (2006.01)	G02F 1/1335 510	5C094
G02B 5/30 (2006.01)	G02F 1/1335 520	
審査請求 未請求 請求項の数 23 O L (全 21 頁) 最終頁に続く		

(21) 出願番号	特願2005-359577 (P2005-359577)	(71) 出願人	390019839
(22) 出願日	平成17年12月13日 (2005.12.13)		三星電子株式会社
(31) 優先権主張番号	10-2004-0104934		Samsung Electronics Co., Ltd.
(32) 優先日	平成16年12月13日 (2004.12.13)		大韓民国京畿道水原市靈通区梅灘洞416
(33) 優先権主張国	韓国 (KR)		416, Maetan-dong, Yeongtong-gu, Suwon-si Gyeonggi-do, Republic of Korea
		(74) 代理人	110000051
			特許業務法人共生国際特許事務所
		(72) 発明者	朴 源 祥
			大韓民国 京畿道 龍仁市 胸城邑 上下里 水原東マウル 雙龍アパート 302 棟 2001号
			最終頁に続く

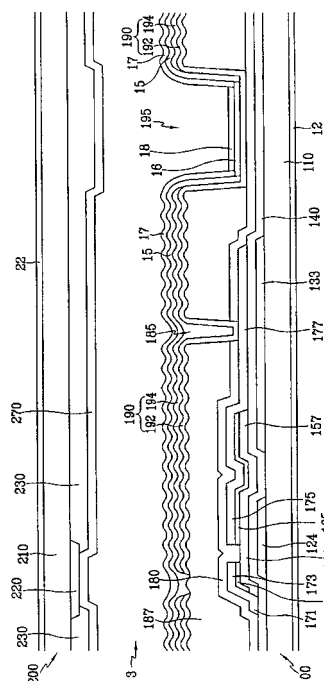
(54) 【発明の名称】 表示装置と薄膜トランジスタ表示板及びその製造方法

(57) 【要約】

【課題】位相遅延膜を液晶表示装置内部に形成することによって製品コストを節減できる表示装置と薄膜トランジスタ表示板、及びその製造方法を提供する。

【解決手段】透過領域と反射領域を有する表示装置の薄膜トランジスタ表示板であって、基板と、前記基板上に形成される透明電極と、前記反射領域に位置し、前記透明電極上に形成される反射電極と、前記反射電極上に形成される第1位相遅延膜と、前記第1位相遅延膜上に形成され、速い軸の角度が前記第1位相遅延膜の速い軸の角度と互いに異なる第2位相遅延膜とを備える。

【選択図】図4



【特許請求の範囲】

【請求項 1】

透過領域と反射領域を有する表示装置の薄膜トランジスタ表示板であって、
基板と、
前記基板上に形成される透明電極と、
前記反射領域に位置し、前記透明電極上に形成される反射電極と、
前記反射電極上に形成される第 1 位相遅延膜と、
前記第 1 位相遅延膜上に形成され、速い軸の角度が前記第 1 位相遅延膜の速い軸の角度
と互いに異なる第 2 位相遅延膜とを備えることを特徴とする薄膜トランジスタ表示板。

【請求項 2】

前記第 1 及び第 2 位相遅延膜の速い軸の角度差が $50^{\circ} \sim 70^{\circ}$ であることを特徴とする
請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 3】

前記第 1 位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第 2 位相遅延膜は最大
 $1/2$ 波長の位相差を生じさせることを特徴とする請求項 2 に記載の薄膜トランジスタ表
示板。

【請求項 4】

前記透過領域に位置し、前記透明電極上に形成される第 3 位相遅延膜と、
前記第 3 位相遅延膜上に形成される第 4 位相遅延膜とをさらに備えることを特徴とする
請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 5】

前記基板の下面に形成される偏光板をさらに備え、前記第 3 及び第 4 位相遅延膜の速い
軸は、前記偏光板の透過軸と垂直または水平をなすことを特徴とする請求項 4 に記載の薄
膜トランジスタ表示板。

【請求項 6】

前記第 3 位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第 4 位相遅延膜は最大
 $1/2$ 波長の位相差を生じさせることを特徴とする請求項 4 に記載の薄膜トランジスタ表
示板。

【請求項 7】

前記第 1 及び第 3 位相遅延膜が同一層で形成され、前記第 2 及び第 4 位相遅延膜が同一
層で形成されることを特徴とする請求項 4 に記載の薄膜トランジスタ表示板。

【請求項 8】

前記第 1 乃至第 4 位相遅延膜は、液晶分子からなる液晶層で形成されることを特徴とす
る請求項 4 に記載の薄膜トランジスタ表示板。

【請求項 9】

前記反射電極の高さと前記透過領域に位置する透明電極の高さが互いに異なることを特
徴とする請求項 2 に記載の薄膜トランジスタ表示板。

【請求項 10】

透過領域と反射領域を有する表示装置であって、
第 1 基板と、
前記第 1 基板と対向する第 2 基板と、
前記第 1 基板上に形成される透明電極と、
前記反射領域に位置し、前記透明電極上に形成される反射電極と、
前記反射電極上に形成される第 1 位相遅延膜と、
前記第 1 位相遅延膜上に形成され、速い軸の角度が前記第 1 位相遅延膜の速い軸の角度
と互いに異なる第 2 位相遅延膜と、
前記第 2 基板上に形成されるカラーフィルタと、
前記カラーフィルタ上に形成される共通電極とを備えることを特徴とする表示装置。

【請求項 11】

前記第 1 及び第 2 位相遅延膜の速い軸の角度差が $50^{\circ} \sim 70^{\circ}$ であることを特徴とす

10

20

30

40

50

る請求項 10 に記載の表示装置。

【請求項 12】

前記第 2 基板の外側面に配置される偏光フィルムをさらに備え、

前記第 1 及び第 2 位相遅延膜の速い軸が前記偏光フィルムの透過軸となす角度は、各々 75° と 15° 、 -75° と -15° 、 15° と 75° 、及び -15° と -75° の内のいずれか一対となるように形成されることを特徴とする請求項 11 に記載の表示装置。

【請求項 13】

前記第 1 位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第 2 位相遅延膜は最大 $1/2$ 波長の位相差を生じさせることを特徴とする請求項 11 に記載の表示装置。

【請求項 14】

前記透過領域に位置し、前記透明電極上に形成される第 3 位相遅延膜と、

前記第 3 位相遅延膜上に形成される第 4 位相遅延膜とをさらに備えることを特徴とする請求項 11 に記載の表示装置。

【請求項 15】

前記第 1 基板の外面に形成される偏光板をさらに備え、前記第 3 及び第 4 位相遅延膜の速い軸は、前記偏光板の透過軸と垂直または水平をなすことを特徴とする請求項 14 に記載の表示装置。

【請求項 16】

前記第 3 位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第 4 位相遅延膜は最大 $1/2$ 波長の位相差を生じさせることを特徴とする請求項 14 に記載の表示装置。

【請求項 17】

前記反射領域と前記透過領域での前記カラーフィルタの厚さが互いに異なることを特徴とする請求項 10 に記載の表示装置。

【請求項 18】

前記透過領域に位置し、前記第 2 基板と前記カラーフィルタの間に形成される第 1 絶縁膜と、

前記反射領域に位置し、前記共通電極上に形成される第 2 絶縁膜とをさらに備え、

前記カラーフィルタは、前記反射領域でライトホールを有することを特徴とする請求項 10 に記載の表示装置。

【請求項 19】

反射領域と透過領域を有する表示装置の薄膜トランジスタ表示板を製造する方法であって、

基板上に透明電極を形成する段階と、

前記反射領域に位置する前記透明電極上に反射電極を形成する段階と、

前記反射電極上に第 1 位相遅延膜を形成する段階と、

前記第 1 位相遅延膜上に形成され、速い軸の角度が前記第 1 位相遅延膜の速い軸の角度と互いに異なる第 2 位相遅延膜を形成する段階とを有することを特徴とする薄膜トランジスタ表示板の製造方法。

【請求項 20】

前記第 1 位相遅延膜を形成する段階は、前記反射電極上に第 1 感光性配向膜を塗布する段階と、

第 1 マスクを用いて露光して前記第 1 感光性配向膜の配向軸を生成する段階と、

前記第 1 感光性配向膜上に液晶分子を塗布して第 1 液晶層を形成する段階と、

前記第 1 液晶層を硬化させる段階とを有することを特徴とする請求項 19 に記載の薄膜トランジスタ表示板の製造方法。

【請求項 21】

前記第 2 位相遅延膜を形成する段階は、前記第 1 位相遅延膜上に第 2 感光性配向膜を塗布する段階と、

第 2 マスクを用いて露光して前記第 2 感光性配向膜の配向軸を生成する段階と、

前記第 2 感光性配向膜上に液晶分子を塗布して第 2 液晶層を形成する段階と、

10

20

30

40

50

前記第 2 液晶層を硬化させる段階とを有することを特徴とする請求項 19 に記載の薄膜トランジスタ表示板の製造方法。

【請求項 22】

前記透過領域に位置し、前記透明電極上に第 3 位相遅延膜を形成する段階と、

前記第 3 位相遅延膜上に第 4 位相遅延膜を形成する段階とをさらに有することを特徴とする請求項 19 に記載の薄膜トランジスタ表示板の製造方法。

【請求項 23】

前記第 1 及び第 3 位相遅延膜は同一工程で形成され、前記第 2 及び第 4 位相遅延膜は同一工程で形成されることを特徴とする請求項 22 に記載の薄膜トランジスタ表示板の製造方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置と薄膜トランジスタ表示板及びその製造方法に関し、特に、位相遅延膜を液晶表示装置内部に形成することによって製品コストを節減できる表示装置と薄膜トランジスタ表示板、及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、現在最も広く使用されている平板表示装置の一つであって、画素電極と共通電極など電界生成電極が形成されている二枚の表示板と、その間に挿入されている液晶層とからなり、電界生成電極に電圧を印加して液晶層に電界を生成し、これによって液晶層の液晶分子の配向を決定し、入射光の偏光を制御することによって画像を表示する。

20

【0003】

液晶表示装置は、光源に応じて、液晶セルの背面に位置した照明部を用いて画像を表示する透過型液晶表示装置、自然外部光を用いて画像を表示する反射型液晶表示装置、及び透過型液晶表示装置と反射型液晶表示装置の構造を結合したものであって、室内や外部光源が存在しない暗い所では、表示素子自体の内蔵光源を利用して画像を表示する透過モードで作動し、室外の高照度環境では、外部光を反射して画像を表示する反射モードで作動する半透過型液晶表示装置に区分される。

30

【0004】

このうち半透過型液晶表示装置は、二つの表示板の外側面に入射光に対し特定の偏光成分のみを透過させる偏光板が付着されており、同時に表示板と偏光板の間に 1 / 4 波長位相遅延フィルムが配置される。このような位相遅延フィルムは、二つの偏光成分に対して 1 / 4 波長だけの位相差を与えて、線偏光を円偏光に変えたり、円偏光を線偏光に変える役割を果たす。そして、全体の可視光線領域に対して 1 / 4 波長位相遅延を生じさせるためには、追加的に 1 / 2 波長位相遅延フィルムなどが付着される。

【0005】

ところが、このような位相遅延フィルムは高価であるので、半透過型液晶表示装置は、透過型液晶表示装置に比べて製品コストが高いという問題があった。

40

【発明の開示】

【発明が解決しようとする課題】

【0006】

そこで、本発明は上記従来の表示装置における問題点に鑑みてなされたものであって、本発明の目的は、位相遅延膜を液晶表示装置内部に形成することによって製品コストを節減できる表示装置と薄膜トランジスタ表示板、及びその製造方法を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するためになされた本発明による薄膜トランジスタ表示板は、透過領域と反射領域を有する表示装置の薄膜トランジスタ表示板であって、基板と、前記基板上に

50

形成される透明電極と、前記反射領域に位置し、前記透明電極上に形成される反射電極と、前記反射電極上に形成される第1位相遅延膜と、前記第1位相遅延膜上に形成され、速い軸の角度が前記第1位相遅延膜の速い軸の角度と互いに異なる第2位相遅延膜とを備えることを特徴とする。

【0008】

前記第1及び第2位相遅延膜の速い軸の角度差が $50^{\circ} \sim 70^{\circ}$ であることが好ましい。

前記第1位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第2位相遅延膜は最大 $1/2$ 波長の位相差を生じさせることが好ましい。

前記透過領域に位置し、前記透明電極上に形成される第3位相遅延膜と、前記第3位相遅延膜上に形成される第4位相遅延膜とをさらに備えることが好ましい。 10

前記基板の下面に形成される偏光板をさらに備え、前記第3及び第4位相遅延膜の速い軸は、前記偏光板の透過軸と垂直または水平をなすことが好ましい。

前記第3位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第4位相遅延膜は最大 $1/2$ 波長の位相差を生じさせることが好ましい。

前記第1及び第3位相遅延膜が同一層で形成され、前記第2及び第4位相遅延膜が同一層で形成されることが好ましい。

前記第1乃至第4位相遅延膜は、液晶分子からなる液晶層で形成されることが好ましい。

前記反射電極の高さと前記透過領域に位置する透明電極の高さが互いに異なることが好ましい。 20

【0009】

また、上記目的を達成するためになされた本発明による表示装置は、透過領域と反射領域を有する表示装置であって、第1基板と、前記第1基板と対向する第2基板と、前記第1基板上に形成される透明電極と、前記反射領域に位置し、前記透明電極上に形成される反射電極と、前記反射電極上に形成される第1位相遅延膜と、前記第1位相遅延膜上に形成され、速い軸の角度が前記第1位相遅延膜の速い軸の角度と互いに異なる第2位相遅延膜と、前記第2基板上に形成されるカラーフィルタと、前記カラーフィルタ上に形成される共通電極とを備えることを特徴とする。

【0010】

前記第1及び第2位相遅延膜の速い軸の角度差が $50^{\circ} \sim 70^{\circ}$ であることが好ましい。 30

前記第2基板の外側面に配置される偏光フィルムをさらに備え、前記第1及び第2位相遅延膜の速い軸が前記偏光フィルムの透過軸となす角度は、各々 75° と 15° 、 -75° と -15° 、 15° と 75° 、及び -15° と -75° の内のいずれか一对となるように形成されることが好ましい。

前記第1位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第2位相遅延膜は最大 $1/2$ 波長の位相差を生じさせることが好ましい。

前記透過領域に位置し、前記透明電極上に形成される第3位相遅延膜と、前記第3位相遅延膜上に形成される第4位相遅延膜とをさらに備えることが好ましい。 40

前記第1基板の外面に形成される偏光板をさらに備え、前記第3及び第4位相遅延膜の速い軸は、前記偏光板の透過軸と垂直または水平をなすことが好ましい。

前記第3位相遅延膜は最大 $1/4$ 波長の位相差を生じさせ、前記第4位相遅延膜は最大 $1/2$ 波長の位相差を生じさせることが好ましい。

前記反射領域と前記透過領域での前記カラーフィルタの厚さは互いに異なることが好ましい。

前記透過領域に位置し、前記基板と前記カラーフィルタの間に形成される第1絶縁膜と、前記反射領域に位置し、前記共通電極上に形成される第2絶縁膜をさらに備え、前記カラーフィルタは、前記反射領域でライトホールを有することが好ましい。

【0011】

上記目的を達成するためになされた本発明による薄膜トランジスタ表示板を製造する方法は、基板上に透明電極を形成する段階と、前記反射領域に位置する前記透明電極上に反射電極を形成する段階と、前記反射電極上に第1位相遅延膜を形成する段階と、前記第1位相遅延膜上に形成され、速い軸の角度が前記第1位相遅延膜の速い軸の角度と互いに異なる第2位相遅延膜を形成する段階とを有することを特徴とする。

【0012】

前記第1位相遅延膜を形成する段階は、前記反射電極上に第1感光性配向膜を塗布する段階と、第1マスクを用いて露光して前記第1感光性配向膜の配向軸を生成する段階と、前記第1感光性配向膜上に液晶分子を塗布して第1液晶層を形成する段階と、前記第1液晶層を硬化させる段階とを有することが好ましい。

10

前記第2位相遅延膜を形成する段階は、前記第1位相遅延膜上に第2感光性配向膜を塗布する段階と、第2マスクを用いて露光して前記第2感光性配向膜の配向軸を生成する段階と、前記第2感光性配向膜上に液晶分子を塗布して第2液晶層を形成する段階と、前記液晶層を硬化させる段階とを有することが好ましい。

前記透過領域に位置し、前記透明電極上に第3位相遅延膜を形成する段階と、前記第3位相遅延膜上に第4位相遅延膜を形成する段階とをさらに有することが好ましい。

前記第1及び第3位相遅延膜は同一工程で形成され、前記第2及び第4位相遅延膜は同一工程で形成されることが好ましい。

【発明の効果】

【0013】

20

本発明に係る表示装置と薄膜トランジスタ表示板及びその製造方法によれば、位相遅延膜を液晶表示装置内部に形成することによって、位相遅延フィルムが付着されている高価な半透過型偏光板の代わりに安価な透過型偏光板を使用することができるので、コストを節減することができる効果がある。

また、2個の位相遅延膜を備えることによって、広帯域1/4波長を実現し、反射モードで全体的に完全に暗い状態を表示することができる効果がある。

【0014】

また、位相遅延膜が反射電極全体を覆っているので、反射電極の腐食に関連する不良を解消することができる。さらに、反射電極の凹凸パターンをある程度平坦化して反射領域でのセルギャップ偏差を低減させるので、半透過型液晶表示装置の収率に大きな影響を及ぼすハイオーバー欠陥を顕著に減らすことができるという効果がある。

30

【発明を実施するための最良の形態】

【0015】

次に、本発明に係る表示装置と薄膜トランジスタ表示板及びその製造方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一の符号を付けている。層、膜、領域、板などの部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

40

【0016】

以下、本発明の実施形態による表示装置と薄膜トランジスタ表示板、及びその製造方法について説明する。

本発明の一実施形態による表示装置について図1～図3を参照して詳細に説明する。

図1は、本発明の一実施形態による液晶表示装置の配置図であり、図2及び図3は、各々図1に示した液晶表示装置のII-II'線及びIII-III'線に沿った断面図である。

【0017】

本実施形態による液晶表示装置は、薄膜トランジスタ表示板100とこれと対向している共通電極表示板200、及びこれらの間に挿入され、二つの表示板100、200の表

50

面に対して垂直または水平に配向されている液晶分子を有する液晶層 3 からなる。

液晶層 3 の配向は、 90° 捻じれたネマチック (TN) 方式であるか、垂直配向 (VA) 方式であることができ、ECB (electrically controlled birefringence) 方式であることもできる。

表示板 100、200 の外側面には、偏光板 12、22 が備えられている。偏光板 22 の透過軸 (θ) と偏光板 12 の透過軸 ($\theta + 90^\circ$) は直交する。

【0018】

まず、薄膜トランジスタ表示板 100 には、図 1 ~ 図 3 に示すとおり、透明なガラスなどからなる絶縁基板 110 上に、複数のゲート線 121 と複数の維持電極線 131 が形成されている。

ゲート線 121 は、主に横方向に延びており、互いに分離されてゲート信号を伝達する。各ゲート線 121 は、ゲート電極 124 をなす複数の突起を有し、ゲート線 121 の一端の拡張部 125 は、外部回路との連結のために面積が広い。

維持電極線 131 は、主に横方向に延びており、維持電極 133 をなす複数の突出部を有する。維持電極線 131 には、共通電極表示板 200 の共通電極 270 に印加される共通電圧など、予め定められた電圧の印加を受ける。

【0019】

ゲート線 121 と維持電極線 131 は、アルミニウムとアルミニウム合金などのアルミニウム系金属、銀と銀合金などの銀系金属、銅と銅合金などの銅系金属、モリブデンとモリブデン合金などのモリブデン系金属、クロム、チタニウム、タンタルなどからなることが好ましい。ゲート線 121 と維持電極線 131 は、物理的性質が異なる二つの膜、つまり下部膜 (図示せず) とその上の上部膜 (図示せず) を有することができる。上部膜は、ゲート線 121 と維持電極線 131 の信号遅延や電圧降下を減少させるために低い比抵抗の金属、例えば、アルミニウム (Al) やアルミニウム合金などのアルミニウム系金属からなる。これとは異なって、下部膜は、他の物質、特に ITO (indium tin oxide) 及び IZO (indium zinc oxide) との接触特性が優れた物質、例えば、モリブデン (Mo)、モリブデン合金、クロム (Cr) などからなる。下部膜と上部膜の組み合わせの例としては、クロム / アルミニウム - ネオジム (Nd) 合金がある。

【0020】

ゲート線 121 及び維持電極線 131 は、単一膜構造を有したり、三層以上の構造を有したりすることができる。

また、ゲート線 121 と維持電極線 131 の側面は、基板 110 表面に対して傾斜しており、その傾斜角は約 $20^\circ \sim 80^\circ$ である。

ゲート線 121 と維持電極線 131 上には、窒化ケイ素 (SiN_x) などからなるゲート絶縁膜 140 が形成されている。

【0021】

ゲート絶縁膜 140 上部には、水素化非晶質シリコン (非晶質シリコンは a-Si と略称する。)、または多結晶シリコンなどからなる複数の線状半導体 151 が形成されている。線状半導体 151 は、主に縦方向に延びており、ここから複数の突出部 154 がゲート電極 124 に向けて延び、ここから複数の拡張部 157 が延びている。また、線状半導体 151 は、ゲート線 121 及び維持電極線 131 と出会う地点の付近で幅が大きくなり、ゲート線 121 及び維持電極線 131 の広い面積を覆っている。

線状半導体 151 の上部には、シリサイドまたは n 型不純物が高濃度にドーピングされている n^+ 水素化非晶質シリコンなどの物質からなる複数の線状及び島状オーミック (抵抗性) 接触部材 161、165 が形成されている。線状接触部材 161 は複数の突出部 163 を有し、この突出部 163 と島状接触部材 165 は対をなして線状半導体 151 の突出部 154 上に位置する。

【0022】

線状半導体 151 とオーミック接触部材 161、165 の側面も基板 110 表面に対し

10

20

30

40

50

て傾斜しており、傾斜角は $30 \sim 80^\circ$ である。

オーミック接触部材161、165及びゲート絶縁膜140上には、複数のデータ線171と、ここから分離されている複数のドレイン電極175が形成されている。

データ線171は、主に縦方向に延びてゲート線121及び維持電極線131と交差し、データ電圧を伝達する。データ線171は、他の層または外部装置との接続のために面積が広い一端の拡張部179を有する。

【0023】

各ドレイン電極175は、一つの維持電極133と重畳する拡張部177を有する。データ線171の縦部のそれぞれは、複数の突出部を有し、該突出部を有する縦部がドレイン電極175の一端部を一部取り囲むソース電極173をなす。ゲート電極124、ソース電極173及びドレイン電極175は、線状半導体151の突出部154と共に薄膜トランジスタ(TFT)をなし、薄膜トランジスタのチャンネルは、ソース電極173とドレイン電極175の間の突出部154に形成される。

データ線171及びドレイン電極175は、クロムまたはモリブデン系の金属、タンタル及びチタニウムなどの耐火性金属からなることが好ましく、モリブデン(Mo)、モリブデン合金、クロム(Cr)などの下部膜(図示せず)と、その上に位置したアルミニウム系金属である上部膜(図示せず)からなる多層膜構造を有することもできる。

【0024】

データ線171とドレイン電極175もゲート線121及び維持電極線131と同様に、その側面が $30 \sim 80^\circ$ 傾斜角でそれぞれ傾斜している。

オーミック接触部材161、165は、その下部の線状半導体151とその上部のデータ線171及びドレイン電極175の間にのみ存在し、接触抵抗を低くする役割を果たす。線状半導体151は、ソース電極173とドレイン電極175の間を始めとして、データ線171及びドレイン電極175で覆われず露出した部分を有している。

【0025】

データ線171、ドレイン電極175及び露出した線状半導体151部分の上には、無機物質である窒化ケイ素や酸化ケイ素などからなる保護膜180が形成されており、保護膜180上部には、平坦化特性が優れてかつ感光性を有する有機物質からなる有機絶縁膜187が形成されている。この時、有機絶縁膜187の表面は凹凸パターンを有している。ゲート線121及びデータ線171の拡張部125、179が形成されているパッド部には、有機絶縁膜187が除去されて保護膜180のみが残っている。

保護膜180には、データ線171の拡張部179を露出させるコンタクトホール183が形成されており、ゲート絶縁膜140と共にゲート線121の拡張部125を露出させるコンタクトホール182が形成されている。また、保護膜180及び有機絶縁膜187には、ドレイン電極175の拡張部177を露出させるコンタクトホール185が形成されている。コンタクトホール182、183、185は、多角形または円形など多様な形態で形成され、側壁は $30 \sim 85^\circ$ 傾斜角で傾斜しているか、階段状である。

【0026】

有機絶縁膜187上には、複数の画素電極190が形成されている。

画素電極190は、透明電極192及び透明電極192上部に形成されている反射電極194を有する。透明電極192は、透明な導電物質であるITOまたはIZOからなり、反射電極194は、不透明でかつ反射度を有するアルミニウムまたはアルミニウム合金、銀または銀合金などで形成することができる。反射電極194は、有機絶縁膜187表面の凹凸が反映されて凹凸をなし、この凹凸によって反射電極194の反射特性が向上される。

【0027】

画素電極190は、モリブデンまたはモリブデン合金、クロム、チタニウムまたはタンタルなどからなる接触補助層(図示せず)をさらに有することができる。接触補助層は、透明電極192と反射電極194の接触特性を確保し、透明電極192が反射電極194を酸化させないようにする役割を果たす。

10

20

30

40

50

一つの画素は、大きく透過領域 T A 1 9 5 と反射領域 R A に区分されるが、透過領域 T A 1 9 5 は、反射電極 1 9 4 が除去されている領域であり、反射領域 R A は、反射電極 1 9 4 が存在する領域である。透過領域 T A 1 9 5 は、有機絶縁膜 1 8 7 が除去されており、透過領域 T A 1 9 5 でのセルギャップ (c e l l g a p) は、反射領域 R A でのセルギャップの略 2 倍である。従って、反射領域 R A と透過領域 T A で光が液晶層 3 を通過する光路差による影響を補償することができる。

【 0 0 2 8 】

画素電極 1 9 0 は、コンタクトホール 1 8 5 を介してドレイン電極 1 7 5 の拡張部 1 7 7 と物理的・電氣的に接続され、ドレイン電極 1 7 5 からデータ電圧の印加を受ける。データ電圧が印加された画素電極 1 9 0 は、共通電極 2 7 0 と共に電場を生成することによって、両者間の液晶層 3 の液晶分子を再配列する。 10

また、画素電極 1 9 0 と共通電極 2 7 0 は、キャパシタ (以下、液晶キャパシタと言う。) をなして、薄膜トランジスタがターンオフされた後にも印加された電圧を維持し、電圧維持能力を強化するために液晶キャパシタと並列に接続された他のキャパシタを設ける。これをストレージキャパシタと言う。ストレージキャパシタは、ドレイン電極 1 7 5 の拡張部 1 7 7 と維持電極 1 3 3 が重畳して形成される。ストレージキャパシタは、画素電極 1 9 0 及びこれと隣接するゲート線 1 2 1 の重畳などで形成することもでき、この時、維持電極線 1 3 1 は省略可能である。

【 0 0 2 9 】

画素電極 1 9 0 は、ゲート線 1 2 1 及び隣接するデータ線 1 7 1 と重畳して開口率を向上させているが、重畳しないこともある。 20

パッド部の保護膜 1 8 0 上には、コンタクトホール 1 8 2、1 8 3 を介して各々ゲート線 1 2 1 の拡張部 1 2 5 及びデータ線 1 7 1 の拡張部 1 7 9 と接続されている複数の接触補助部材 9 5、9 7 が形成されている。接触補助部材 9 5、9 7 は、ゲート線 1 2 1 及びデータ線 1 7 1 の拡張部 1 2 5、1 7 9 と外部装置との接着性を補完し、これらを保護する役割を果たすもので、必須ではなく、これらの適用は選択的である。また、これらは透明電極 1 9 2 または反射電極 1 9 4 と同一層で形成することもできる。

【 0 0 3 0 】

反射電極 1 9 4 及び露出した透明電極 1 9 2 上には、液晶層 3 の位相遅延を補償する位相遅延膜 1 3 が形成されている。位相遅延膜 1 3 は、液晶分子からなる液晶層を硬化させて形成する。 30

位相遅延膜 1 3 は、最大 $1/4$ 波長だけの位相差を生じさせる。

まず、反射領域 R A に位置する位相遅延膜 1 3 は、速い軸が上部偏光板 2 2 の透過軸と 45° をなすように配置されている。これにより、位相遅延膜 1 3 は、上部偏光板 2 2 によって線偏光された光に対して最大の位相差を生じさせる。位相遅延膜 1 3 は、上部偏光板 2 2 によって偏光された光の成分のうち、位相遅延膜 1 3 の速い軸に平行な成分と垂直な成分の間で $1/4$ 波長だけの位相差を与え、線偏光を円偏光に変えたり、円偏光を線偏光に変える役割を果たす。

【 0 0 3 1 】

一方、透過領域 T A 1 9 5 に位置する位相遅延膜 1 3 は、速い軸が下部偏光板 1 2 の透過軸と平行に並んで配置されている。その結果、下部偏光板 1 2 によって偏光された光に対しては位相差が生じない。 40

このように、位相遅延膜 1 3 は、反射領域 R A では反射される光に対して位相差を生じさせるが、透過領域 T A 1 9 5 では透過する光に対して何の影響を与えない。これにより、透過領域 T A では、位相遅延膜 1 3 を除去することができる。

【 0 0 3 2 】

画素電極 1 9 0 と位相遅延膜 1 3 の間には、感光性配向膜 (図示せず) が備えられている。反射領域 R A と透過領域 T A 1 9 5 での感光性配向膜の露光方向が異なるようにすることで配向膜の配向軸を異なるようにすることができ、これにより、位相遅延膜 1 3 の速い軸の方向を反射領域 R A と透過領域 T A 1 9 5 とで互いに異なるようにすることができ 50

る。

位相遅延膜 13 の速い軸が二つの偏光板 12、22 の透過軸となす角度は $\pm 5^\circ$ の範囲内で変更可能である。

【0033】

一方、薄膜トランジスタ表示板 100 と対向する共通電極表示板 200 には、透明なガラスなどの絶縁物質からなる基板 210 上に、ブラックマトリックスという遮光部材 220 が形成されている。遮光部材 220 は、画素電極 190 間の光漏れを防止し、画素電極 190 と対向する開口領域を定義する。

複数のカラーフィルタ 230 が基板 210 と遮光部材 220 上に形成され、遮光部材 220 が定義する開口領域内に殆ど入るように配置されている。隣接する二つのデータ線 171 の間に位置し、縦方向に配列されたカラーフィルタ 230 は、互いに連結されて一つの帯をなすことができる。各カラーフィルタ 230 は、赤色、緑色及び青色など三原色のうちの一色を表示することができる。

【0034】

各カラーフィルタ 230 は、透過領域 TA195 での厚さが反射領域 RA での厚さより厚く形成されており、透過領域 TA195 と反射領域 RA での光がカラーフィルタ 230 を通過する回数の差によって生じる色のトーン差を補償することができる。さらに、カラーフィルタ 230 の厚さを同一に維持し、反射領域 RA のカラーフィルタ 230 にホールを形成することによって、色のトーン差を補償することもできる。

遮光部材 220 及びカラーフィルタ 230 上には、ITO または IZO などの透明な導電物質からなる共通電極 270 が形成されている。

【0035】

次に、本発明の他の実施形態による液晶表示装置について図 4 を参照して詳細に説明する。

図 4 は、本発明の他の実施形態による液晶表示装置の断面図であり、図 1 に示す液晶表示装置の II-II' 線に沿った断面図である。

図 4 を参照すれば、本実施形態による液晶表示装置も、薄膜トランジスタ表示板 100、共通電極表示板 200、及びこれら二つの表示板 100、200 の間に挿入されている液晶層 3 を備える。

本実施形態による表示板の層状構造は、図 1 ~ 図 3 と略同様である。

【0036】

薄膜トランジスタ表示板 100 について説明する。複数のゲート電極 124 を有する複数のゲート線 121、及び複数の維持電極 133 を有する複数の維持電極線 131 が基板 110 上に形成され、その上に、ゲート絶縁膜 140、複数の突出部 154 を有する複数の線状半導体 151、複数の突出部 163 を有する複数の線状オーミック接触部材 161 及び複数の島状オーミック接触部材 165 が順次に形成されている。複数のソース電極 173 を有する複数のデータ線 171 と複数のドレイン電極 175 がオーミック接触部材 161、165 上に形成され、保護膜 180 及び有機絶縁膜 187 が順次にその上に形成されている。保護膜 180 及び有機絶縁膜 187 には、複数のコンタクトホール 182、183、185 が形成され、有機絶縁膜 187 上には、複数の透明電極 192 及び複数の反射電極 194 を有する複数の画素電極 190 が形成されている。薄膜トランジスタ表示板 100 の外側面には、偏光板 12 が付着されている。

【0037】

共通電極表示板 200 について説明する。遮光部材 220、複数のカラーフィルタ 230、及び共通電極 270 が絶縁基板 210 上に形成されている。共通電極表示板 200 の外側面には、偏光板 22 が付着されている。上部偏光板 22 の透過軸は、下部偏光板 12 の透過軸と垂直をなす。

図 1 ~ 図 3 の液晶表示装置と異なって、図 4 では、反射電極 194 及び露出した透明電極 192 上には、液晶層 3 の位相遅延を補償する 2 枚の位相遅延膜 15-16、17-18 が連続に形成されている。二つの位相遅延膜 15-16、17-18 は、液晶分子から

10

20

30

40

50

なる液晶層を硬化させて形成する。

【0038】

下部位相遅延膜15 - 16は、最大1/4波長の位相差を生じさせ、上部位相遅延膜17 - 18は、最大1/2波長の位相差を生じさせる。

以下、下部位相遅延膜15 - 16のうち、反射電極194上に位置する部分を第1位相遅延膜15とし、透過電極192上に位置する部分を第2位相遅延膜16とする。また、上部位相遅延膜17 - 18のうち、反射電極194上に位置する部分を第3位相遅延膜17とし、透過電極192上に位置する部分を第4位相遅延膜18とする。

【0039】

次に、上部偏光板22の透過軸を基準(0°)に第1～第4位相遅延膜15～18の速い軸の方向を記載する。 10

第1及び第3位相遅延膜15、17の速い軸の角度は、各々75°と15°、-75°と-15°、15°と75°、及び-15°と-75°のいずれか一对で形成されている。第1位相遅延膜15と第3位相遅延膜17は、上部偏光板22によって偏光された光に対して1/4波長だけの位相差を与えて、線偏光を円偏光に変えたり、円偏光を線偏光に変える役割を果たす。第3位相遅延膜17は、一種の補償フィルムの役割を果たすが、第1位相遅延膜15と共に広帯域1/4波長位相遅延膜を実現し、反射モードで全体的に完全に暗い状態を表示できるようにする。

【0040】

第2及び第4位相遅延膜16、18の速い軸の角度は、0または90°で形成されている。よって、第2及び第4位相遅延膜16、18の速い軸と下部偏光板12の透過軸が互いに並んでいたり直交していたりするので、透過領域TA195では位相差が生じない。第2及び第4位相遅延膜16、18は、必要に応じて省略可能である。 20

画素電極190と第1及び第2位相遅延膜15、16の間と、第1及び第2位相遅延膜15、16と、第3及び第4位相遅延膜17、18の間には、第1及び第2感光性配向膜(図示せず)がそれぞれ備えられている。反射領域RAと透過領域TA195における第1及び第2感光性配向膜の露光方向をそれぞれ異なるようにすることで、配向膜の配向軸を異なるようにすることができ、これによって第1～第4位相遅延膜15～18の速い軸の角度を互いに異なるようにすることができる。

位相遅延膜の速い軸が二つの偏光板12、22の透過軸となす角度は、±5°の範囲内で変更できる。 30

【0041】

本実施形態によれば、位相遅延フィルムが付着されている高価な半透過型偏光板の代わりに安価な透過型偏光板を使用できるのでコストが節減される。また、第1及び第3位相遅延膜15、17が反射電極194全体を覆っているため、反射電極194の腐食に関連する不良を解消することができる。さらに、反射電極194の凹凸パターンをある程度平坦化することができ、反射領域RAでのセルギャップ偏差を低減させるので、半透過型液晶表示装置の収率に大きな影響を及ぼすハイオーバー欠陥(high over defect)を顕著に減少させることができる。

【0042】

次に、本発明のさらに他の実施形態による液晶表示装置の様々な他の構造について図5～図8を参照して説明する。 40

図5～図8は、本発明のさらに他の実施形態による液晶表示装置の様々な他の構造を示した断面図である。

以下、図4に示した液晶表示装置と他の部分についてのみ説明し、同一部分については説明を省略する。

【0043】

図5に示した液晶表示装置の薄膜トランジスタ表示板100は、透過領域TA195で有機絶縁膜187が除去されず残っており、透過領域TA195と反射領域RAでのセルギャップが同一である。

【 0 0 4 4 】

図 6 に示した液晶表示装置の薄膜トランジスタ表示板 1 0 0 は、図 5 と同様に、透過領域 T A 1 9 5 で有機絶縁膜 1 8 7 が除去されず残っている。共通電極表示板 2 0 0 には、基板 2 1 0 及び遮光部材 2 2 0 上に蓋膜 2 5 0 が形成されている。透過領域 T A では蓋膜 2 5 0 が除去されている。蓋膜 2 5 0 及び基板 2 1 0 上に複数のカラーフィルタ 2 3 0 が形成され、各カラーフィルタ 2 3 0 は、透過領域 T A での厚さが反射領域 R A での厚さに比べて厚く形成されている。カラーフィルタ 2 3 0 上には共通電極 2 7 0 が形成されている。従って、蓋膜 2 5 0 の厚さを調節することで透過領域 T A でのセルギャップを反射領域 R A でのセルギャップの略 2 倍に形成することができる。

【 0 0 4 5 】

図 7 に示した液晶表示装置の薄膜トランジスタ表示板 1 0 0 では、図 4 と異なって、保護膜 1 8 0 にドレイン電極 1 7 5 の拡張部 1 7 7 を露出させるコンタクトホール 1 8 5 が形成されている。保護膜 1 8 0 上には複数の透明電極 1 9 2 が形成され、透明電極 1 9 2 はコンタクトホール 1 8 5 を介してドレイン電極 1 7 5 と接続されている。透明電極 1 9 2 上には有機絶縁膜 1 8 7 が形成され、有機絶縁膜 1 8 7 は透過領域 T A 1 9 5 で除去されて透明電極 1 9 2 を露出する。有機絶縁膜 1 8 7 上には反射電極 1 9 4 が形成されている。反射電極 1 9 4 は、透過領域 T A 1 9 5 の周縁に露出した透明電極 1 9 2 に接続されている。

【 0 0 4 6 】

図 8 に示した液晶表示装置の共通電極表示板 2 0 0 は、基板 2 1 0 上に遮光部材 2 2 0 及び複数のカラーフィルタ 2 3 0 が形成されている。各カラーフィルタ 2 3 0 は、図 4 と異なって、透過領域 T A での厚さと反射領域 R A での厚さが実質的に同一に形成されている。各カラーフィルタ 2 3 0 の反射領域 R A にはライトホール 2 4 0 が形成されており、透過領域 T A と反射領域 R A での光がカラーフィルタ 2 3 0 を通過する回数の差による色のトーン差を補償することができる。

透過領域 T A のカラーフィルタ 2 3 0 上には、第 1 絶縁膜 2 8 0 が形成されている。また、第 1 絶縁膜 2 8 0 は、反射領域 R A のライトホール 2 4 0 内部に充填されてカラーフィルタ 2 3 0 の表面を平坦化し、その結果、ライトホール 2 4 0 のため形成されかねない段差を減らす。

【 0 0 4 7 】

第 1 絶縁膜 2 8 0 及び第 1 絶縁膜 2 8 0 に覆われず露出したカラーフィルタ 2 3 0 上には共通電極 2 7 0 が形成されている。共通電極 2 7 0 は一定の厚さを有し、透過領域 T A では第 1 絶縁膜 2 8 0 の厚さの分反射領域 R A より高く形成されている。

反射領域 R A の共通電極 2 7 0 上には、第 2 絶縁膜 2 6 0 が形成されている。第 2 絶縁膜 2 6 0 の高さとは透過領域 T A の共通電極 2 7 0 の高さは略同一である。第 2 絶縁膜 2 6 0 は、液晶層 3 の液晶分子より小さい誘電率を有する物質からなることが好ましい。例えば、第 2 絶縁膜 2 6 0 は、アクリル系樹脂 (a c r y l i c r e s i n) またはポリイミド樹脂 (p o l y i m i d e r e s i n) のような有機絶縁膜からなることができる。

【 0 0 4 8 】

反射領域 R A での共通電極 2 7 0 と反射電極 1 9 4 の間の距離と透過領域 T A での共通電極 2 7 0 と透明電極 1 9 2 の間の距離は、透過領域 T A (透過窓) 1 9 5 のため異なる。透過領域 T A と反射領域 R A での電極間距離差は、第 1 絶縁膜 2 8 0 によって減少する。そして、電圧分配によって反射領域 R A の液晶層 3 に印加される電圧は、第 2 絶縁膜 2 6 0 が形成されない場合に比べて低い。従って、反射領域 R A と透過領域 T A においてセルギャップ差で生じる液晶層 3 にかかる電圧の差が緩和される。これにより、反射モードと透過モードの駆動電圧を同一に設定することができる。

【 0 0 4 9 】

次に、図 1 及び図 4 に示す本発明の他の実施形態による液晶表示装置の薄膜トランジスタ表示板を製造する方法について、図 9 ~ 図 1 7 を参照して詳細に説明する。

10

20

30

40

50

まず、図 9 及び図 10 に示すように、絶縁基板 110 上にスパッタリングなどによってアルミニウムとアルミニウム合金などのアルミニウム系金属、銀と銀合金などの銀系金属、銅と銅合金などの銅系金属、モリブデンとモリブデン合金などのモリブデン系金属、クロム、チタニウム、タンタルなどからなる導電膜を形成する。

次に、フォトリソング工程で導電膜をエッチングして、複数のゲート電極 124 と拡張部 125 を有する複数のゲート線 121、及び複数の維持電極 133 を有する複数の維持電極線 131 を形成する。

【0050】

次に、図 11 及び図 12 に示すように、ゲート線 121 及び維持電極線 131 を覆うように LPCVD (low temperature chemical vapor deposition)、PECVD (plasma enhanced chemical vapor deposition) の方法によってゲート絶縁膜 140、水素化非晶質シリコン膜、 N^+ がドーピングされた非晶質シリコン膜を順次に積層し、水素化非晶質シリコン膜、 N^+ がドーピングされた非晶質シリコン膜をパターニングして、複数の突出部 154 と複数の拡張部 157 を有する複数の半導体 151 及び複数のオーミック接触パターン 164 を形成する。ゲート絶縁膜 140 は、窒化ケイ素などで形成する。

【0051】

次に、図 13 及び図 14 に示すように、クロムまたはモリブデン系金属、タンタル及びチタニウムなどの耐火性金属からなる導電膜をスパッタリングなどで積層する。

次に、フォトリソング工程で導電膜をエッチングして、複数のソース電極 173 を有するデータ線 171 と複数のドレイン電極 175 及び複数の拡張部 177 を形成する。

その後、データ線 171 及びドレイン電極 175 に覆われないオーミック接触パターン 164 部分を除去し、オーミック接触パターン 164 を二つのオーミック接触部材 163、165 に分離する一方、両者間の半導体の突出部 154 部分を露出させる。次いで、露出した半導体の突出部 154 表面を安定化するために酸素プラズマ処理を行なうことが好ましい。

【0052】

次に、図 15 及び図 16 に示すように、窒化ケイ素などからなる保護膜 180 を化学気相蒸着 (CVD) し、有機物質からなる有機絶縁膜 187 をその上に塗布する。次いで、有機絶縁膜 187 をマスクを用いて露光、現像して、拡張部 177 上部の保護膜 180 を露出させる複数のコンタクトホール 185 を有機絶縁膜 187 に形成し、有機絶縁膜 187 の表面に凹凸パターンを形成すると同時に、透過領域 TA195 の有機絶縁膜 187 部分を除去して保護膜 180 を露出させる。

次に、感光膜パターンを用いたフォトリソング工程で保護膜 180 をパターニングして複数のコンタクトホール 185 を完成する。

【0053】

次に、図 17 に示すように、コンタクトホール 185 を介してドレイン電極 175 と接続される複数の透明電極 192 をフォトリソングで形成する。その後、反射領域 RA の透明電極 192 の上部に、銀またはアルミニウムなどからなる反射電極 194 をフォトリソング工程で形成する。

反射電極 194 及び透過領域 TA195 で露出された透明電極 192 上に、感光性配向膜 (図示せず) を塗布する。そして、マスクを用いて反射領域 RA と透過領域 TA195 で露光方向を異なるようにして感光性配向膜の配向軸を異なるようにする。この時、反射電極 194 上の配向軸は $\theta \pm 75^\circ$ または $\theta \pm 15^\circ$ とし、透明電極 192 上の配向軸は θ または $\theta + 90^\circ$ とする。次いで、感光性配向膜上に液晶分子を塗布して液晶層を形成した後、硬化して第 1 及び第 2 位相遅延膜 15、16 を形成する。

【0054】

第 1 及び第 2 位相遅延膜 15、16 上に再び感光性配向膜を塗布する。その後、再びマスクを用いて反射領域 RA と透過領域 TA195 で露光方向を異なるようにして感光性配向膜の配向軸を異なるようにする。この時、反射電極 194 上の配向軸は $\theta \pm 15^\circ$ また

10

20

30

40

50

は $\theta \pm 75^\circ$ とし、透明電極 192 上の配向軸は θ または $\theta + 90^\circ$ とする。次いで、感光性配向膜上に液晶分子を塗布して液晶層を形成した後、硬化して第 3 及び第 4 位相遅延膜 17、18 を形成する。この時、第 1 及び第 3 位相遅延膜 15、17 の速い軸の角度は、各々 $\theta + 75^\circ$ と $\theta + 15^\circ$ 、 $\theta - 75^\circ$ と $\theta - 15^\circ$ 、 $\theta + 15^\circ$ と $\theta + 75^\circ$ 、及び $\theta - 15^\circ$ と $\theta - 75^\circ$ のいずれか一対となるようにする。

一方、第 2 及び第 4 位相遅延膜 16、18 は、エッチングなどの方法で除去される。

【0055】

このように、本発明によれば、位相遅延膜を液晶表示装置内部に形成することによって、位相遅延フィルムが付着されている高価な半透過型偏光板の代わりに安価な透過型偏光板を使用することができるので、コストを節減することができる。

10

また、2 個の位相遅延膜を備えることによって、広帯域 1/4 波長を実現し、反射モードで全体的に完全に暗い状態を表示することができる。

さらに、本発明によれば、位相遅延膜が反射電極全体を覆っているので、反射電極の腐食に関連する不良を解消することができる。さらに、反射電極の凹凸パターンをある程度平坦化して反射領域でのセルギャップ偏差を低減させるので、半透過型液晶表示装置の収率に大きな影響を及ぼすハイオーバー欠陥を顕著に減らすことができる。

【0056】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

20

【0057】

【図 1】本発明の一実施形態による液晶表示装置の配置図である。

【図 2】図 1 に示す液晶表示装置の II-II' 線に沿った断面図である。

【図 3】図 1 に示す液晶表示装置の III-III' 線に沿った断面図である。

【図 4】本発明の他の実施形態による液晶表示装置の断面図である。

【図 5】本発明のさらに他の実施形態による液晶表示装置の様々な他の構造を示す断面図である。

【図 6】本発明のさらに他の実施形態による液晶表示装置の様々な他の構造を示す断面図である。

【図 7】本発明のさらに他の実施形態による液晶表示装置の様々な他の構造を示す断面図である。

30

【図 8】本発明のさらに他の実施形態による液晶表示装置の様々な他の構造を示す断面図である。

【図 9】図 1 及び図 4 に示す本発明の他の実施形態による液晶表示装置の薄膜トランジスタ表示板を製造する方法を説明するための薄膜トランジスタ表示板の配置図である。

【図 10】図 9 に示す薄膜トランジスタ表示板の X-X' 線に沿った断面図である。

【図 11】図 1 及び図 4 に示す本発明の他の実施形態による液晶表示装置の薄膜トランジスタ表示板を製造する方法を説明するための薄膜トランジスタ表示板の配置図である。

【図 12】図 11 に示す薄膜トランジスタ表示板の XII-XII' 線に沿った断面図である。

40

【図 13】図 1 及び図 4 に示す本発明の他の実施形態による液晶表示装置の薄膜トランジスタ表示板を製造する方法を説明するための薄膜トランジスタ表示板の配置図である。

【図 14】図 13 に示す薄膜トランジスタ表示板の XIV-XIV' 線に沿った断面図である。

【図 15】図 1 及び図 4 に示す本発明の他の実施形態による液晶表示装置の薄膜トランジスタ表示板を製造する方法を説明するための薄膜トランジスタ表示板の配置図である。

【図 16】図 15 に示す薄膜トランジスタ表示板の XVI-XVI' 線に沿った断面図である。

【図 17】図 1 に示す液晶表示装置の薄膜トランジスタ表示板の II-II' 線に沿った断面図であり、図 16 に続く工程を示すものである。

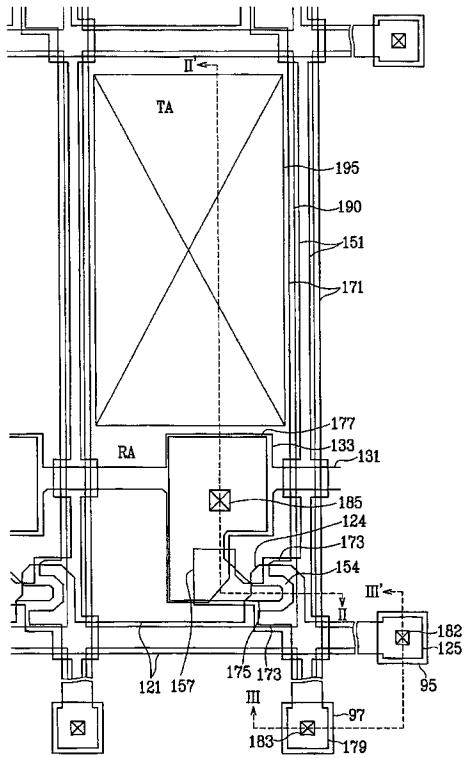
50

【符号の説明】

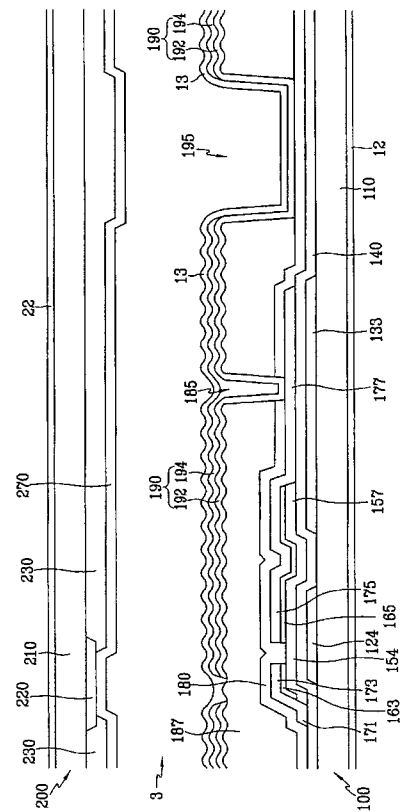
【0058】

3	液晶層	
12、22	(下部、上部)偏光板	
13、15～18	位相遅延膜(第1～第4位相遅延膜)	
95、97	接触補助部材	
100、200	表示板(薄膜トランジスタ表示板、共通電極表示板)	
110、210	(絶縁)基板	
121	ゲート線	
124	ゲート電極	10
131	維持電極線	
133	維持電極	
140	ゲート絶縁膜	
151、154、157	半導体(線状半導体、突出部、拡張部)	
161、163、165	オーミック接触部材(線状及び島状オーミック接触部材)	
171	データ線	
173	ソース電極	
175、177	ドレイン電極	
180	保護膜	
182、183、185	コンタクトホール	20
187	有機絶縁膜	
190	画素電極	
192	透明電極	
194	反射電極	
195	透過領域TA	
220	遮光部材	
230	カラーフィルタ	
240	ライトホール	
250	蓋膜	
260	第2絶縁膜	30
270	共通電極	
280	第1絶縁膜	

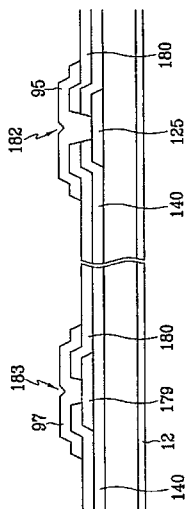
【図 1】



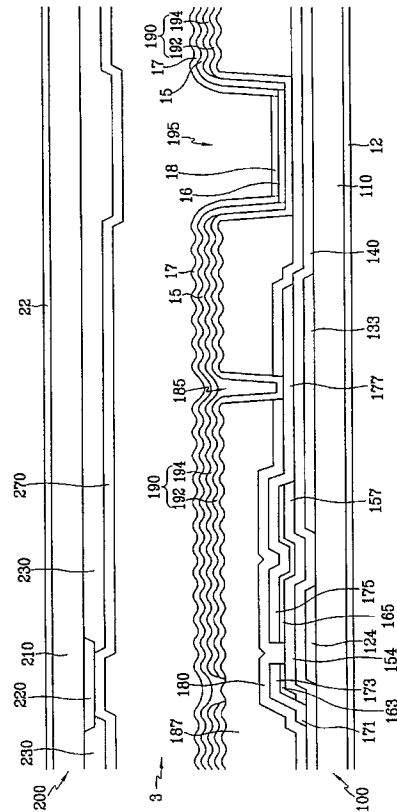
【図 2】



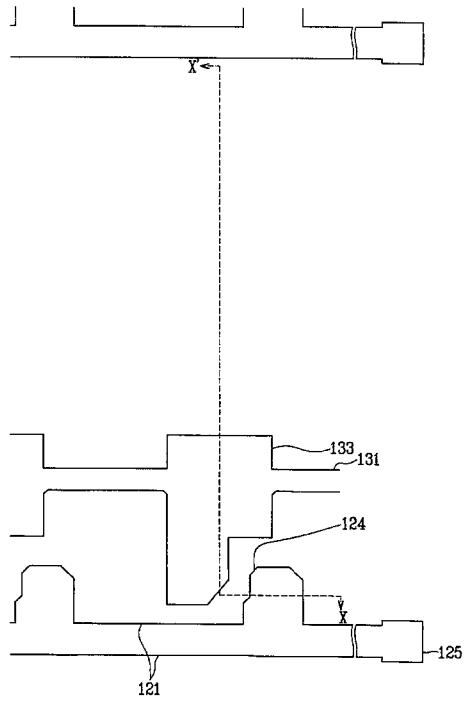
【図 3】



【図 4】



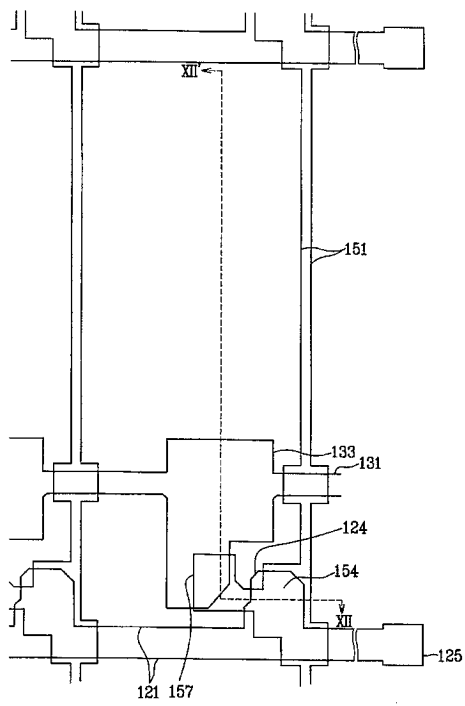
【図 9】



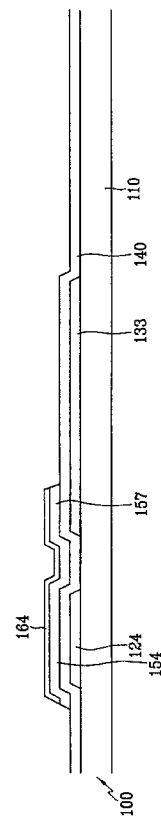
【図 10】



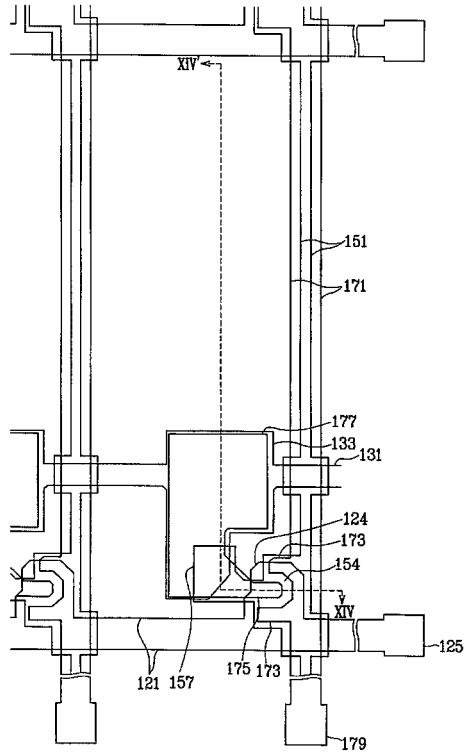
【図 11】



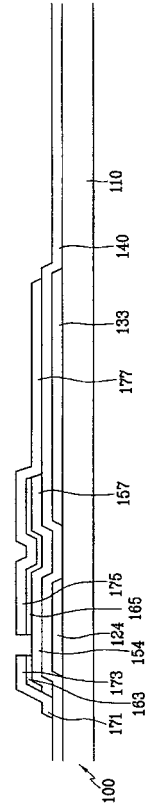
【図 12】



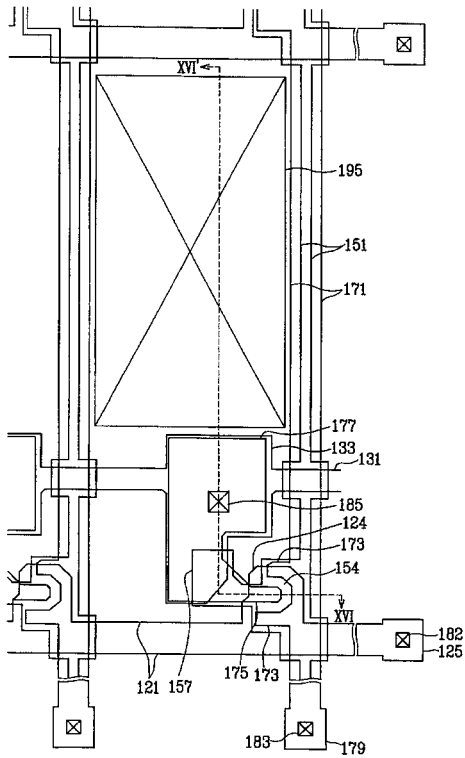
【図 13】



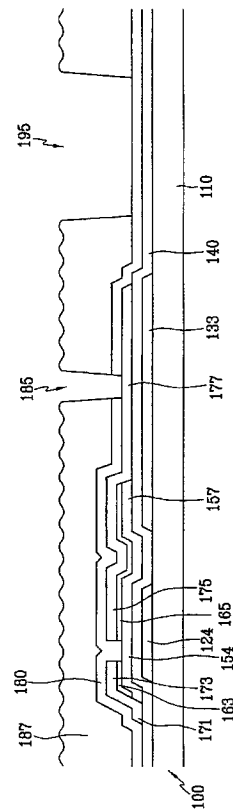
【図 14】



【図 15】



【図 16】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
 G 0 2 F 1/1368
 G 0 2 B 5/30

- (72)発明者 金 尚 佑
 大韓民国 京畿道 水原市 霊通区 遠川洞 遠川住公アパート 1 0 8 棟 1 1 2 号
- (72)発明者 林 載 翊
 大韓民国 江原道 春川市 孝子3洞 6 1 6 - 1 2 番地
- (72)発明者 李 承 珪
 大韓民国 京畿道 龍仁市 器興邑 農書里 2 4 番地
- (72)発明者 車 聖 恩
 大韓民国 慶尚南道 巨濟市 新縣邑 水月里 徳山2次アパート 2 1 3 棟 2 0 1 号
- (72)発明者 イリナ, ポンダルロワ
 大韓民国 京畿道 龍仁市 器興邑 農書里 2 4 番地
- (72)発明者 張 暎 珠
 大韓民国 京畿道 水原市 霊通区 霊通洞 ファンゴルマウル1団地アパート 1 4 9 棟 2 0 0 5 号
- (72)発明者 李 宰 瑛
 大韓民国 ソウル市 麻浦区 滄川洞 4 2 7 - 8 番地
- (72)発明者 金 宰 賢
 大韓民国 京畿道 水原市 霊通区 霊通洞 9 7 2 - 2 番地 ビョクゾクゴル 住公アパート 8 3 9 棟 1 0 4 号
- (72)発明者 尹 海 榮
 大韓民国 京畿道 水原市 霊通区 霊通洞 ビョクゾクゴル8団地 住公アパート 8 3 3 棟 1 6 0 3 号
- (72)発明者 魚 基 漢
 大韓民国 京畿道 龍仁市 水枝邑 上ヒョン里 グムホベストビル 1 5 5 棟 8 0 1 号

F ターム(参考) 2H049 BA02 BA06 BA07 BB03 BC22
 2H091 FA02Y FA08X FA08Z FA11X FA14Y FD08 FD10 GA02 GA13 KA10
 LA12 LA30
 2H092 GA13 JA25 JA28 JA34 JA37 JA41 JA47 JB07 JB56 MA05
 NA25 PA08 PA11 PA12 PA13
 5C094 AA44 BA03 BA43 DA13 EA04 EA06 ED11

专利名称(译)	显示器件和薄膜晶体管阵列面板		
公开(公告)号	JP2006171754A	公开(公告)日	2006-06-29
申请号	JP2005359577	申请日	2005-12-13
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	朴源祥 金尚佑 林載翊 李承珪 車聖恩 イリナボンダルロワ 張暎珠 李宰瑛 金宰賢 尹海榮 魚基漢		
发明人	朴 源 祥 金 尚 佑 林 載 翊 李 承 珪 車 聖 恩 イリナ,ボンダルロワ 張 暎 珠 李 宰 瑛 金 宰 賢 尹 海 榮 魚 基 漢		
IPC分类号	G02F1/13363 G09F9/30 G02F1/1335 G02F1/1368 G02B5/30		
CPC分类号	G02F1/13363 G02F1/133555 G02F2001/133565 G02F2413/02 G02F2413/09		
FI分类号	G02F1/13363 G09F9/30.349.Z G02F1/1335.505 G02F1/1335.510 G02F1/1335.520 G02F1/1368 G02B5/30		
F-TERM分类号	2H049/BA02 2H049/BA06 2H049/BA07 2H049/BB03 2H049/BC22 2H091/FA02Y 2H091/FA08X 2H091/FA08Z 2H091/FA11X 2H091/FA14Y 2H091/FD08 2H091/FD10 2H091/GA02 2H091/GA13 2H091/KA10 2H091/LA12 2H091/LA30 2H092/GA13 2H092/JA25 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA47 2H092/JB07 2H092/JB56 2H092/MA05 2H092/NA25 2H092/PA08 2H092/PA11 2H092/PA12 2H092/PA13 5C094/AA44 5C094/BA03 5C094/BA43 5C094/DA13 5C094/EA04 5C094/EA06 5C094/ED11 2H149/AA02 2H149/AB26 2H149/BA02 2H149/DA02 2H149/DA04 2H149/DA05 2H149/DA12 2H149/DB02 2H149/EA06 2H149/EA19 2H149/FA21Y 2H149/FD01 2H191/FA02 2H191/FA02Y 2H191/FA14 2H191/FA14Y 2H191/FA22 2H191/FA22X 2H191/FA22Z 2H191/FA30 2H191/FA30Y 2H191/FA31 2H191/FA31Y 2H191/FB05 2H191/FC10 2H191/FD12 2H191/FD22 2H191/FD26 2H191/GA19 2H191/HA06 2H191/HA08 2H191/HA11 2H191/LA13 2H191/NA13 2H191/NA14 2H191/NA17 2H191/NA18 2H191/NA19 2H191/NA30 2H191/NA32 2H191/NA34 2H191/NA37 2H191/PA42 2H191/PA44 2H191/PA45 2H191/PA60 2H191/PA82 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CB45 2H192/CB46 2H192/DA12 2H192/DA43 2H192/EA22 2H192/EA43 2H192/EA68 2H192/FA65 2H192/GD43 2H291/FA02Y 2H291/FA14Y 2H291/FA22X 2H291/FA22Z 2H291/FA30Y 2H291/FA31Y 2H291/FB05 2H291/FC10 2H291/FD12 2H291		

优先权 1020040104934 2004-12-13 KR

外部链接 [Espacenet](#)

摘要(译)
本发明提供一种显示装置，薄膜晶体管阵列面板及其制造方法，其能够通过
通过在液晶显示装置内形成相位延迟膜来降低成本。 解决方案：具有透
射区域和反射区域的显示装置的薄膜晶体管阵列面板包括基板，形成在
基板上的透明电极，以及形成在透明电极上的透明电极形成在反射电极
上的第一相位延迟膜;第一相位延迟膜，形成在第一相位延迟膜上，并且
具有与第一相位延迟膜的快轴的角度不同的快轴角度;相位延迟膜。 点域
4

