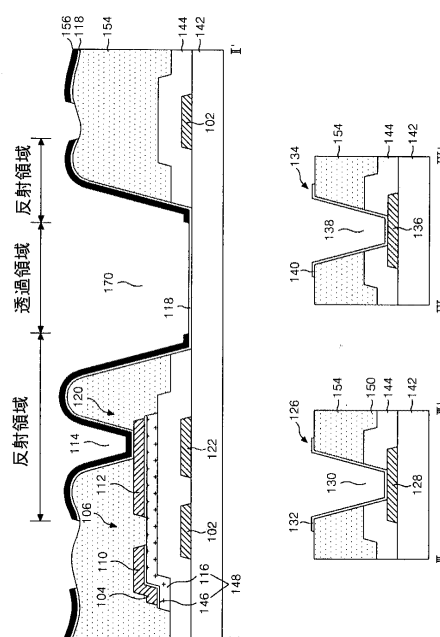




【特許請求の範囲】

【請求項 1】

第 1 及び第 2 基板と、
前記第 1 基板上のゲートラインと、
前記第 1 基板上のゲート絶縁膜と、
前記ゲートラインと交差して画素領域を定義するデータラインと、
前記ゲートライン及びデータラインと接続された薄膜トランジスタと、
前記ゲートラインと前記データライン及び前記薄膜トランジスタ上に形成され、前記画素領域内で透過ホールを有する有機絶縁膜と、

前記透過ホールを通じて前記画素領域の有機絶縁膜上に形成され、前記薄膜トランジスタと接続された画素電極及び前記画素電極上に形成され、前記画素電極と同一のエッジ部を備え、または前記画素電極のエッジ部より内側に位置したエッジ部を備え、前記透過ホールの画素電極を露出させる反射電極を含むことを特徴とする液晶表示装置。 10

【請求項 2】

前記有機絶縁膜及び画素電極が、エンボッシング表面を有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記反射電極が、同一のエンボッシング表面を有することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記反射電極が、前記画素電極と接続され、前記透過ホールの側面を包むように形成されることを特徴とする請求項 1 に記載の液晶表示装置。 20

【請求項 5】

前記有機絶縁膜の下に保護膜をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記保護膜が、無機絶縁物質で形成されることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

前記透過ホールは、前記有機絶縁膜と前記ゲート絶縁膜とを貫通することを特徴とする請求項 1 に記載の液晶表示装置。 30

【請求項 8】

前記画素電極が、前記有機絶縁膜を貫通するドレインコンタクトホールを通じて、前記薄膜トランジスタのドレイン電極と接続されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】

前記反射電極及び画素電極が、前記ゲートラインとデータラインの中、少なくとも一つのラインと重畳されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】

前記データラインと交差するストレージラインを含むストレージキャパシタ及びドレイン電極をさらに含み、前記ストレージラインが前記ゲート絶縁膜を介して前記薄膜トランジスタから延長されたドレイン電極と重畳されることを特徴とする請求項 1 に記載の液晶表示装置。 40

【請求項 11】

前記データライン及び薄膜トランジスタと重畳された半導体パターンをさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 12】

ゲートラインと前記データラインの中、少なくとも一つのラインと接続されたパッドをさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 13】

前記パッドは、前記ゲートラインと前記データラインとの中、少なくとも一つのラインと接続されたパッド下部電極と、前記有機絶縁膜及び前記ゲート絶縁膜を貫通して前記パッド下部電極を露出させるコンタクトホール及び前記コンタクトホールを通じて、前記パッド下部電極と接続されたパッド上部電極とを含むことを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記パッド下部電極から伸張され、前記データラインと隣接したデータリンクと、前記データリンク及びデータラインを露出させる複数のコンタクトホール及び前記コンタクトホールを貫通して前記データリンク及びデータラインと接続されたコンタクト電極とをさらに含むことを特徴とする請求項 1 3 に記載の液晶表示装置。

10

【請求項 1 5】

前記コンタクト電極は、前記画素電極と同一の透明導電膜及び前記反射電極と同一の反射金属層の中、少なくとも一つを含むことを特徴とする請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記コンタクト電極が、前記透明導電膜及び反射金属層で形成されることを特徴とする請求項 1 5 に記載の液晶表示装置。

【請求項 1 7】

前記反射金属層は、前記透明導電膜と同一のエッジ部を備えるか、または前記透明導電膜のエッジ部より内側に位置したエッジ部を備えるように形成されることを特徴とする請求項 1 6 に記載の液晶表示装置。

20

【請求項 1 8】

前記コンタクト電極が、シーラントによって密封される領域に位置することを特徴とする請求項 1 4 に記載の液晶表示装置。

【請求項 1 9】

前記パッドは、ゲートパッド及びデータパッドの中の一つであることを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 2 0】

前記第 1 基板と前記第 2 基板との間の液晶層をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

30

【請求項 2 1】

第 1 及び第 2 基板を提供する段階と、

第 1 マスク工程を利用して前記第 1 基板上にゲートラインを形成する段階と、第 2 マスク工程を利用して前記第 1 基板上のゲート絶縁膜と、前記ゲート絶縁膜上の半導体パターンと、前記半導体パターン上の画素領域を定義するように前記ゲートラインと交差するデータラインと、ソース電極及びドレイン電極を形成する段階と、

第 3 マスク工程を利用して前記データライン上の有機絶縁膜と、ソース電極及びドレイン電極を形成し、前記有機絶縁膜を貫通する透過ホールを形成する段階と、

第 4 マスク工程を利用して前記有機絶縁膜を貫通して前記ドレイン電極と接続された画素電極及び透過ホールを形成し、前記透過ホールの前記画素電極を露出させる反射電極を前記画素電極上に形成する段階とを含むことを特徴とする液晶表示装置の製造方法。

40

【請求項 2 2】

前記第 1 マスク工程が、前記基板上に前記ゲートラインと実際に並立するストレージラインを形成する段階をさらに含み、

前記第 2 マスク工程は、前記ゲート絶縁膜を介して前記ストレージラインと重畳されるように前記ドレイン電極及び半導体パターンを伸張させてストレージキャパシタを形成する段階をさらに含むことを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【請求項 2 3】

前記第 1 マスク工程が、前記ゲートラインとデータラインの中、少なくとも一つのラインと接続されたパッド下部電極を形成する段階をさらに含み、

50

前記第 3 マスク工程が、前記パッド下部電極を露出させるコンタクトホールを形成する段階をさらに含み、

前記第 4 マスク工程が、前記コンタクトホールを通じて前記パッド下部電極と接続されたパッド上部電極を形成する段階をさらに含むことを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【請求項 2 4】

前記第 1 マスク工程が、前記パッド下部電極から伸張され、前記データラインと接続されたデータリンクを形成する段階をさらに含み、

前記第 3 マスク工程が、前記データリンク及びデータラインを露出させる複数のコンタクトホールを形成する段階をさらに含み、

10

前記第 4 マスク工程が、前記コンタクトホールを通じて前記データリンク及びデータラインと接続されたコンタクト電極を形成する段階をさらに含むことを特徴とする請求項 2 3 に記載の液晶表示装置の製造方法。

【請求項 2 5】

前記コンタクト電極が前記画素電極と同一の透明導電膜及び前記反射電極と同一の反射金属層の中、少なくとも一つを含むことを特徴とする請求項 2 4 に記載の液晶表示装置の製造方法。

【請求項 2 6】

前記コンタクト電極をシーラントによって密封される領域に位置させることを特徴とする請求項 2 4 に記載の液晶表示装置の製造方法。

20

【請求項 2 7】

前記反射電極が、前記画素電極と接続され、前記透過ホールの側面を包むように形成されることを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【請求項 2 8】

前記第 4 マスク工程が、前記有機絶縁膜上に透明導電膜及び反射金属層を形成する段階と、前記反射金属層上に相違の厚さを有する第 1 及び第 2 フォトリソグラフィパターンを形成する段階と、前記第 1 及び第 2 フォトリソグラフィパターンをマスクとして利用したエッチング工程によって前記透明導電膜及び反射金属層をパターンニングして、前記画素電極、パッド上部電極、及びコンタクト電極を備えた透明導電パターンと、前記透明導電パターンと同一のエッジ部を有する反射電極とを形成する段階と、前記第 1 フォトリソグラフィパターンをマスクとして利用したエッチング工程によって前記透過ホール内の画素電極及び前記パッド上部電極上の反射電極を除去する段階と、前記第 1 フォトリソグラフィパターンを除去する段階とをさらに含むことを特徴とする請求項 2 4 に記載の液晶表示装置の製造方法。

30

【請求項 2 9】

前記第 1 及び第 2 フォトリソグラフィパターンが、回折露光マスク、ハフトーンマスク、及び部分露光マスクの中の一つを利用したフォトリソグラフィ工程によって形成されることを特徴とする請求項 2 8 に記載の液晶表示装置の製造方法。

【請求項 3 0】

前記フォトリソグラフィ工程が前記部分露光マスクを利用する場合、第 1 及び第 2 部分露光マスクを利用した 2 回の露光工程を含むことを特徴とする請求項 2 0 に記載の液晶表示装置の製造方法。

40

【請求項 3 1】

前記第 1 フォトリソグラフィパターンが前記第 1 及び第 2 部分露光マスクでの遮断層に対応し、前記第 2 フォトリソグラフィパターンが前記第 1 部分露光マスクでの遮断層に対応することを特徴とする請求項 2 9 に記載の液晶表示装置の製造方法。

【請求項 3 2】

前記第 3 マスク工程が、前記有機絶縁膜の下に無機絶縁膜を形成する段階をさらに含むことを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【請求項 3 3】

前記保護膜が、無機絶縁物質で形成されることを特徴とする請求項 3 2 に記載の液晶表

50

示装置の製造方法。

【請求項 3 4】

前記透過ホールが、前記ゲート絶縁膜まで前記有機絶縁膜を貫通することを特徴とする請求項 3 2 に記載の液晶表示装置の製造方法。

【請求項 3 5】

前記透過ホールが、前記ゲート絶縁膜まで前記有機絶縁膜を貫通することを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【請求項 3 6】

前記第 3 マスク工程が、前記有機絶縁膜を貫通して前記ドレイン電極を露出させるドレインコンタクトホールを形成する段階をさらに含み、前記画素電極が、前記ドレインコンタクトホールを通じて前記ドレイン電極と接続されることを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

10

【請求項 3 7】

前記反射電極及び画素電極が、前記ゲートラインとデータラインの中、少なくとも一つのラインと重畳されることを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【請求項 3 8】

前記画素電極のエッジ部と前記反射電極のエッジ部とが、互いに異なるように形成されることを特徴とする請求項 2 1 に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、液晶表示装置の半透過型薄膜トランジスタ基板に係り、特に、工程を単純化することのできる半透過型薄膜トランジスタ基板及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、電界を利用して誘電異方性を有する液晶の光透過率を調節することによって画像を表示する。このため、液晶表示装置は、液晶セルマトリクスを通じて画像を表示する液晶表示パネル（以下、「液晶パネル」という。）と、その液晶パネルを駆動する駆動回路とを備える。

【0003】

30

図 1 を参照すると、従来の液晶パネルは、液晶 2 4 を介して接合されたカラーフィルター基板 1 0 と薄膜トランジスタ基板 2 0 とで構成される。

【0004】

カラーフィルター基板 1 0 は、上部ガラス基板 2 上に順次形成されたブラックマトリクス 4、カラーフィルター 6、及び共通電極 8 を備える。ブラックマトリクス 4 は上部ガラス基板 2 にマトリクス形態に形成される。このようなブラックマトリクス 4 は、上部ガラス基板 2 の領域をカラーフィルター 6 が形成される複数のセル領域に割り、隣接したセル間の光干渉及び外部光の反射を防止する。カラーフィルター 6 は、ブラックマトリクス 4 によって区分されたセル領域に赤（R）、緑（G）、青（B）で区分され形成されて、赤、緑、青色の光を各々透過させる。共通電極 8 は、カラーフィルター 6 の上に全面塗布された透明導電層に液晶 2 4 の駆動の際に基準になる共通電圧（V_{com}）を供給する。そして、カラーフィルター 6 の平坦化のためにカラーフィルター 6 と共通電極 8 との間にはオーバーコート層（図示せず）がさらに形成されることもある。

40

【0005】

薄膜トランジスタ基板 2 0 は、下部ガラス基板 1 2 においてゲートライン 1 4 とデータライン 1 6 との交差で定義されたセル領域ごとに形成された薄膜トランジスタ 1 8 と画素電極 2 2 とを備える。薄膜トランジスタ 1 8 は、ゲートライン 1 4 からのゲート信号に応じて、データライン 1 6 からのデータ信号を画素電極 2 2 に供給する。透明導電層で形成された画素電極 2 2 は、薄膜トランジスタ 1 8 からのデータ信号を供給して液晶 2 4 を駆動させる。

50

【 0 0 0 6 】

誘電異方性を有する液晶 2 4 は、画素電極 2 2 のデータ信号と共通電極 8 の共通電圧 (V com) とによって形成された電界にしたがって回転して、光透過率を調節することによって階調を具現させる。

【 0 0 0 7 】

そして、液晶パネルは、カラーフィルター基板 1 0 と薄膜トランジスタ基板 2 0 とのセルギャップを一定に維持させるためのスペーサー (図示せず) をさらに備える。

【 0 0 0 8 】

このような液晶パネルのカラーフィルター基板 1 0 及び薄膜トランジスタ基板 2 0 は、複数のマスク工程を利用して形成される。一つのマスク工程は、薄膜蒸着 (コーティング) 工程、洗浄工程、フォトリソグラフィ工程、エッチング工程、フォトレジスト剥離工程、検査工程等の複数の工程を含む。特に、薄膜トランジスタ基板は、半導体工程を含むと共に複数のマスク工程を必要とすることによって製造工程が複雑であるため、液晶パネルの製造単価の上昇の主な原因となっている。 10

【 0 0 0 9 】

加えて、液晶パネルは、バックライトユニットから入射された光を利用して画像を表示する透過型と、自然光のような外部光を反射させて画像を表示する反射型と、透過型及び反射型の利点を利用した半透過型とに大別される。

【 0 0 1 0 】

透過型はバックライトユニットの電力の消耗が大きいという問題点を、反射型は外部光に依存することによって暗い環境下には画像を示すことができないという問題点を、それぞれ有している。一方、半透過型は、外部光が十分であれば反射モードで、不十分であればバックライトユニットを利用した透過モードで動作されるので、透過型より消費電力の低減ができると共に、反射型と違って外部光からの制約を受けることはない。 20

【 0 0 1 1 】

このため、半透過型液晶パネルは各画素が反射領域及び透過領域で区分される。従って、半透過型薄膜トランジスタ基板は、図 1 に示した薄膜トランジスタ基板 2 0 と比べた場合、反射領域に形成された反射電極と、反射領域と透過領域の光経路を同一化するための絶縁膜等が追加された構造となる。その結果、マスク工程数が増加するため、従来の半透過型薄膜トランジスタ基板は製造工程が複雑であるという問題点を有する。 30

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 2 】

従って、本発明の目的は、工程を単純化することのできる半透過型薄膜トランジスタ基板及びその製造方法を提供することである。

【 課題を解決するための手段 】

【 0 0 1 3 】

本発明の上記目的を達成するため、本発明による液晶表示装置は、第 1 及び第 2 基板と、第 1 基板上のゲートラインと、第 1 基板上のゲート絶縁膜と、ゲートラインと交差して画素領域を限定するデータラインと、ゲートライン及びデータラインと接続された薄膜トランジスタと、ゲートラインとデータライン及び薄膜トランジスタ上に形成され、画素領域内で透過ホールを有する有機絶縁膜と、透過ホールを通じて画素領域の有機絶縁膜上に形成され、薄膜トランジスタと接続された画素電極及び画素電極上に形成され、画素電極と同一のエッジ部を備え、または画素電極のエッジ部より内側に位置したエッジ部を備え、透過ホールの画素電極を露出させる反射電極を含む。 40

【 0 0 1 4 】

本発明の他の態様として、本発明による液晶表示装置の製造方法は、第 1 及び第 2 基板を提供する段階と、第 1 マスク工程を利用して第 1 基板上にゲートラインを形成する段階と、第 2 マスク工程を利用して第 1 基板上のゲート絶縁膜と、ゲート絶縁膜上の半導体パターンと、半導体パターン上の画素領域を限定するようにゲートラインと交差するデータラ 50

インと、ソース電極及びドレイン電極を形成する段階と、第3マスク工程を利用してデータライン上の有機絶縁膜と、ソース電極及びドレイン電極を形成し、有機絶縁膜を貫通する透過ホールを形成する段階と、第4マスク工程を利用して有機絶縁膜を貫通してドレイン電極と接続された画素電極及び透過ホールを形成し、透過ホールの画素電極を露出させる反射電極を画素電極上に形成する段階とを含む。

【発明の効果】

【0015】

前述のように、本発明による半透過型薄膜トランジスタ基板及びその製造方法において、一つのマスク工程によって有機絶縁膜がパターン化され、複数のコンタクトホールが形成される。また、他の一つのマスク工程によって、画素電極及び反射電極を有する透明導電パターンが形成される。これに従って、本発明の半透過型薄膜トランジスタ基板の製造方法は4マスク工程により工程の単純化が可能になる。

10

【0016】

また、本発明による半透過型薄膜トランジスタ基板及びその製造方法において、各々異なる層上に形成されたデータリンクとデータラインとが、透明導電膜及び反射金属層の中、少なくとも一つを含むコンタクト電極によって共に接続される。この際、コンタクト電極が、シーラントによって密封される領域内に形成される。従って、反射金属層で形成されたコンタクト電極の露出による腐食の問題を防ぐことが可能になる。

【発明を実施するための最良の形態】

【0017】

以下、図2～図15Bを参照しながら、本発明の好ましい実施形態を詳しく説明する。

20

【0018】

図2は、本発明の第1実施形態の半透過型薄膜トランジスタ基板を示した平面図であり、図3は、図2に示した半透過型薄膜トランジスタ基板をII-II'、III-III'、IV-IV'線に沿って切断した断面図である

【0019】

図2及び図3に示した薄膜トランジスタ基板は、下部基板142の上にゲート絶縁膜144を介し交差して画素領域を定義するゲートライン102及びデータライン104、ゲートライン102及びデータライン104と接続された薄膜トランジスタ106、各画素領域に形成され薄膜トランジスタ106と接続された画素電極118、各画素の反射領域に画素電極118と重畳され形成された反射電極156とを備える。これに従って、各画素領域は、反射電極156及び画素電極118が形成された反射領域と、反射電極156の開口部を通じて画素電極118が露出された透過領域とに区分される。

30

【0020】

薄膜トランジスタ106は、ゲートライン102に供給されるスキャン信号に応じて、データライン104に供給される画素信号が画素電極118に充電され維持されるようにする。このために、薄膜トランジスタ106は、ゲートライン102、データライン104と接続されたソース電極110、ソース電極110と対向して画素電極118と接続されたドレイン電極112、ゲート絶縁膜144を介してゲートライン102と重畳されソース電極110とドレイン電極112との間にチャンネルを形成する活性層116、活性層116とソース電極110及びドレイン電極112とのオーミック接触のためにチャンネル部を除いた活性層116の上に形成されたオーミック接触層146とを備える。

40

【0021】

そして、活性層116及びオーミック接触層146を含む半導体パターン148は、工程上データライン104と重畳され形成される。

【0022】

画素電極118は、ゲートライン102とデータライン104との交差で定義された画素領域に形成される。具体的に言うと、画素電極118は、画素領域から有機絶縁膜154及び保護膜150を貫通するドレインコンタクトホール114と、有機絶縁膜154からゲート絶縁膜144まで貫通する透過ホール170とを經由しながら有機絶縁膜154

50

の上に形成される。これに従って、画素電極 118 は、ドレインコンタクトホール 114 を通じてドレイン電極 112 と接続され、透過ホール 170 を通じて基板 142 ととも接触する。また、画素電極 118 は、反射領域においてはその上に形成される反射電極 156 と重畳され、透過領域においては反射電極 156 の開口部を通じて露出され光を透過させる。このような画素電極 118 は、薄膜トランジスタ 106 を通じて供給された画素信号によってカラーフィルター基板（図示せず）の共通電極と電位差を発生させる。この電位差によって誘電異方性を有する液晶が回転して反射領域と透過領域との各々の液晶層を経由する光の透過率を調節するため、ビデオ信号に応じて輝度が変わる。

【0023】

反射電極 156 は、外部光を反射させるために各画素の反射領域に形成される。具体的に言うと、反射電極 156 は、透過ホール 170 に形成された画素電極 118 を露出させて透過領域を定義し、その透過領域を包む画素電極 118 の残部と重畳され反射領域を定義する。そして、反射電極 156 は、画素電極 118 と共にデータライン 104 及びゲートライン 102 のような信号ライン上で、隣接画素の反射電極 156 及び画素電極 118 と分離され形成される。この際、反射電極 156 は、画素電極 118 と同一のエッジ部を有したり、反射電極 156 のエッジ部が画素電極 118 のエッジ部より多少内側に位置されたりする。このような反射電極 156 は、画素電極 118 と共に有機絶縁膜 154 の表面に沿ったエンボッシング形状を有することによって、散乱効果で反射効率を増大させる。

10

【0024】

ここで、透過ホール 170 は、相対的に厚い有機絶縁膜 154 と、その下側の保護膜 150 及びゲート絶縁膜 144 まで貫通して形成されることによって、反射領域と透過領域から液晶層を経由する光経路の長さが同一になる。従って、反射モードと透過モードとの透過効率が同様になる。

20

【0025】

そして、本発明の薄膜トランジスタ基板は、画素電極 118 に供給されたビデオ信号を安定的に維持させるために、ドレイン電極 112 と接続されたストレージキャパシタ 120 をさらに備える。ストレージキャパシタ 120 のためにゲートライン 102 と並立するストレージライン 122 が形成され、ドレイン電極 112 が延長され、そのストレージライン 122 とゲート絶縁膜 144 とを介して重畳されることによって形成される。この際、ストレージライン 122 と重畳されたドレイン電極 112 の下には工程上半導体パターン 148 がさらに重畳される。そして、画素電極 118 は、ストレージライン 122 上からコンタクトホール 114 を通じてドレイン電極 112 と接続される。

30

【0026】

ゲートライン 102 は、ゲートパッド 126 を通じてゲートドライバー（図示せず）と接続される。ゲートパッド 126 は、ゲートライン 102 から延長されたゲートパッド下部電極 128 と、有機絶縁膜 154 からゲート絶縁膜 144 まで貫通する第 1 コンタクトホール 130 を通じてゲートパッド下部電極 128 と接続されたゲートパッド上部電極 132 とを備える。

【0027】

データライン 104 は、データパッド 134 を通じてデータドライバー（図示せず）と接続される。データパッド 134 は、前述したゲートパッド 126 と同様の構造で形成される。具体的に言うと、データパッド 134 は基板 142 上に形成されたデータパッド下部電極 136 と、有機絶縁膜 154 からゲート絶縁膜 144 まで貫通する第 2 コンタクトホール 138 を通じてデータパッド下部電極 136 と接続されたデータパッド上部電極 140 とを備える。このようなデータパッド 134 のデータパッド下部電極 136 は、別のコンタクト電極（図示せず）を通じてゲート絶縁膜 144 の上に半導体パターン 148 と共に形成されたデータライン 104 と接続される。

40

【0028】

ここで、図 3 A に示した保護膜 150 は、図 3 B に示したように削除されることもある

50

。

【0029】

このような構成を有する本発明の実施形態の薄膜トランジスタ基板は、次のように４マスク工程で形成される。

【0030】

図４Ａ及び図４Ｂは、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第１マスク工程を説明するための平面図及び断面図をそれぞれ示している。

【0031】

第１マスク工程において、下部基板１４２上に、ゲートライン１０２及びストレージライン１２２、ゲートライン１０２と接続されたゲートパッド下部電極１２８、データパッド下部電極１３６を含むゲート金属パターンが形成される。 10

【0032】

具体的に言うと、下部基板１４２上にスパッタリング方法等の蒸着方法を通じてゲート金属層が形成される。ゲート金属層としては、Mo、Cu、Al、Ti、Cr、Mo合金、AlNd等のAl合金、Cu合金を単一層構造として利用するか、又は、Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu合金/Mo、Cu合金/Al、Cu合金/Mo合金、Cu合金/Al合金、Al/Mo合金、Mo合金/Al、Al合金/Mo合金、Mo合金/Al合金等を二重層以上の複層構造として利用する。続いて、第１マスクを利用したフォトリソグラフィ工程及びエッチング工程でゲート金属層がパターンニングされることによって、ゲートライン１０２、ストレージライン１２２、ゲートパッド下部電極１２８、及びデータパッド下部電極１３６を含むゲート金属パターンが形成される。 20

【0033】

図５Ａ及び図５Ｂは、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第２マスク工程を説明するための平面図及び断面図を示している。

【0034】

ゲート金属パターンが形成された下部基板１４２上にゲート絶縁膜１４４が形成され、その上に第２マスク工程において、データライン１０４、ソース電極１１０、及びドレイン電極１１２を含むソース・ドレイン金属パターンと、ソース・ドレイン金属パターンに沿ってその下に重畳された活性層１１６及びオーミック接触層１４６を含む半導体パターン１４８とが形成される。このような半導体パターン１４８及びソース・ドレインパターンは、回折露光マスクまたはハフトーン（Half Tone）を利用した一つのマスク工程で形成される。以下、回折露光マスクを利用した場合だけを例に取って説明する。 30

【0035】

具体的に言うと、ゲートパターンが形成された下部基板１４２上に、ゲート絶縁膜１４４、非晶質シリコン層、不純物（ $n+$ または $p+$ ）ドーピングされた非晶質シリコン層、及びソース・ドレイン金属層が順次形成される。例えば、ゲート絶縁膜１４４、非晶質シリコン層、及び不純物ドーピングされた非晶質シリコン層はPECVD方法で、ソース・ドレイン金属層はスパッタリング方法で形成される。ゲート絶縁膜１１４としては、シリコン酸化物（ SiO_x ）及びシリコン窒化物（ SiN_x ）等の無機絶縁物質を利用し、ソース・ドレイン金属層としては、Mo、Cu、Al、Ti、Cr、Mo合金、AlNd等のAl合金、Cu合金を単一層構造として利用するか、又は、Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu合金/Mo、Cu合金/Al、Cu合金/Mo合金、Cu合金/Al合金、Al/Mo合金、Mo合金/Al、Al合金/Mo合金、Mo合金/Al合金等を二重以上の複層構造として利用する。 40

【0036】

そして、ソース・ドレイン金属層の上に回折露光マスクを利用したフォトリソグラフィ工程で段差を有するフォトレジストパターンが形成される。フォトレジストパターンは、半導体パターン及びソース・ドレインパターンが形成されるべきである領域には相対的に厚く形成され、薄膜トランジスタのチャンネルが形成される領域には相対的に薄く形成される。

【 0 0 3 7 】

このような段差を有するフォトレジストパターンを利用したエッチング工程において、データライン 1 0 4、ソース電極 1 1 0 と一体化されたドレイン電極 1 2 2 を含むソース・ドレイン金属パターンと、その下の半導体パターン 1 4 8 とが形成される。

【 0 0 3 8 】

次いで、アッシング工程でフォトレジストパターンの薄い部分は除去させ、厚い部分は薄く、アッシングされたフォトレジストパターンを利用したエッチング工程でソース電極 1 1 0 とドレイン電極 1 1 2 は分離させて、その下のオーミック接触層 1 4 6 は除去させる。続いて、ストリップ工程でソース・ドレイン金属パターン上に残存するフォトレジストパターンを除去させる。

10

【 0 0 3 9 】

図 6 A 及び図 6 B は、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第 3 マスク工程を説明するための平面図及び断面図を示している。

【 0 0 4 0 】

第 3 マスク工程において、ソース・ドレイン金属パターンを覆う保護膜 1 5 0 及び有機絶縁膜 1 5 4 が形成され、それを貫通する透過ホール 1 7 0、ドレインコンタクトホール 1 1 4、第 1 及び第 2 コンタクトホール 1 3 0、1 3 8 が形成される。ここで、保護膜 1 5 0 は削除されることもある。

【 0 0 4 1 】

具体的に言うと、ソース・ドレイン金属パターンが形成されたゲート絶縁膜 1 1 4 上に PECVD 等の蒸着方法で保護膜 1 5 0 が形成される。保護膜 1 5 0 としては、ゲート絶縁膜 1 1 4 のような無機絶縁物質が利用される。

20

【 0 0 4 2 】

続いて、保護膜 1 5 0 上に反射領域でエンボッシング表面を有して、透過ホール 1 7 0、ドレインコンタクトホール 1 1 4、第 1 及び第 2 コンタクトホール 1 3 0、1 3 8 を有する有機膜 1 5 4 が形成される。有機絶縁膜 1 5 4 はフォトアクリル等の感光性有機物質をスピンコーティング方法等で保護膜 1 5 0 上にコーティングすることによって形成される。次いで、第 3 マスクを利用したフォトリソグラフィ工程で有機膜 1 5 4 をパターンニングすることによって、第 3 マスクの透過部に対応して、有機絶縁膜 1 5 4 を貫通する透過ホール 1 7 0、ドレインコンタクトホール 1 1 4、第 1 及び第 2 コンタクトホール 1 3 0、1 3 8 が形成される。また、第 3 マスクで透過部を除いた残部が遮断部と回折露光部（または半透過部）を繰り返す構造を有し、これに対応して、有機絶縁膜 1 5 4 は反射領域から段差を有する遮断領域（突出部）及び回折露光領域（溝部）を繰り返す構造でパターンニングされる。続いて、突出部及び溝部が繰り返された有機膜 1 5 4 を焼成することによって、反射領域で有機膜 1 5 4 の表面はエンボッシング形状を有する。

30

【 0 0 4 3 】

このような有機膜 1 5 4 をマスクとして利用して、その下の保護膜 1 5 0 及びゲート絶縁膜 1 4 4 をパターンニングすることによって、透過ホール 1 7 0 と第 1 及び第 2 コンタクトホール 1 3 0、1 3 8 はゲート絶縁膜 1 4 4 まで貫通するように、ドレインコンタクトホール 1 1 4 は保護膜 1 5 0 まで貫通するように延長される。

40

【 0 0 4 4 】

図 7 A 及び図 7 B は、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第 4 マスク工程を説明するための平面図及び断面図を示しており、図 8 A ~ 図 8 F は、本発明の第 4 マスク工程を具体的に説明するための断面図を示している。

【 0 0 4 5 】

エンボッシング形状を有する有機絶縁膜 1 5 4 上に、第 4 マスク工程において、画素電極 1 1 8、ゲートパッド上部電極 1 3 2、及びデータパッド上部電極 1 4 0 を含む透明導電パターンと、反射電極 1 5 6 とが形成される。このような透明導電パターンと反射電極 1 5 6 は、回折露光マスク、ハフトーンマスク、部分透過マスクを利用して形成される。

【 0 0 4 6 】

50

図 8 A を参照すると、スパッタリング等のような蒸着方法で有機絶縁膜 1 5 4 を覆うように透明導電膜 1 1 7 及び反射金属層 1 5 5 が積層される。透明導電膜 1 1 7 としては、ITO、T0、IZO、ITZO等が利用され、反射金属層 1 5 5 としては、Al、AlNd等のように反射率の高い金属が利用されたり、AlNd/Mo等のように二重層構造で利用されたりする。続いて、反射金属層 1 5 5 の上にフォトレジスト 2 3 9 が塗布された後、ハフトーンマスク 2 3 0 を利用したフォトリソグラフィ工程で露光及び現像されることによって、図 8 B に示したように、段差を有するフォトレジストパターン 2 4 0 が形成される。

【 0 0 4 7 】

具体的に言うと、図 8 A に示したように、ハフトーンマスク 2 3 0 は、透明な石英基板 2 3 2 と、その上に形成されたハフトーン透過層 2 3 6 及び遮断層 2 3 4 を備える。遮断層 2 3 4 はCrやCrOx等のような金属で、ハフトーン透過層 2 3 6 はMoSix等で形成される。ここで、ハフトーン透過層 2 3 6 及びそれと重畳された遮断層 2 3 4 が位置する遮断部 P 1 は、紫外線 (UV) を遮断することによって、反射金属層 1 5 5 及び透明導電膜 1 1 7 が両方存在すべきである領域に、図 8 B に示したように第 1 フォトレジストパターン 2 4 0 A を残す。ハフトーン透過層 2 3 6 が位置する部分透過部 P 2 は、紫外線 (UV) を部分的に透過させることによって、透明導電膜 1 1 7 が存在すべきである領域に、図 8 B に示したように第 1 フォトレジストパターン 2 4 0 A より薄い第 2 フォトレジストパターン 2 4 0 B を残す。そして、石英基板 2 3 2 が露出されたフル透過部 P 3 は紫外線 (UV) を全て透過させることによって、反射金属層 1 5 5 及び透明導電膜 1 1 7 が両方除去されるべきである領域に、図 8 B に示したようにフォトレジストパターン 2 4 0 を残さない。

10

20

【 0 0 4 8 】

図 8 C を参照すると、フォトレジストパターン 2 4 0 をマスクとして利用したエッチング工程、例えば、ウェットエッチング工程で反射金属層 1 5 5 及び透明導電膜 1 1 7 がパターンニングされることによって、画素電極 1 1 8、ゲートパッド上部電極 1 3 2、及びデータパッド上部電極 1 4 0 を含む透明導電パターンと、その透明導電パターンと重畳された反射電極 1 5 6 とが同じエッジ部を有するように形成される。画素電極 1 1 8 及び反射電極 1 5 6 は、画素領域から透過ホール 1 7 0 を経由しながら有機絶縁膜 1 5 4 と重畳されて形成され、ドレインコンタクトホール 1 1 4 を通じてドレイン電極 1 1 2 と接続される。この際、有機絶縁膜 1 5 4 の表面がエンボッシング形状を有するため、その上に形成された画素電極 1 1 8 及び反射電極 1 5 6 もエンボッシング形状を有する。ゲートパッド上部電極 1 3 2 及びデータパッド上部電極 1 4 0 は、第 1 及び第 2 コンタクトホール 1 3 0、1 3 8 の各々を通じてゲートパッド下部電極 1 2 8 及びデータパッド下部電極 1 3 6 と各々接続される。

30

【 0 0 4 9 】

図 8 D を参照すると、アッシング工程において、第 1 フォトレジストパターン 2 4 0 A は厚さが薄くなり、第 2 フォトレジストパターン 2 4 0 B は除去される。

【 0 0 5 0 】

図 8 E を参照すると、アッシングされた第 1 フォトレジストパターン 2 4 0 A をマスクとして利用したウェットエッチング工程で露出された反射電極 1 5 6 がエッチングされることによって、透過ホール 1 7 0 内の画素電極 1 1 8 と、ゲートパッド上部電極 1 3 2 と、データパッド上部電極 1 4 0 とが露出される。この際、アッシングされた第 1 フォトレジストパターン 2 4 0 A のエッジ部に従って画素電極 1 1 8 の上の反射電極 1 5 6 のエッジ部が露出されエッチングされることもある。従って、反射電極 1 5 6 のエッジ部が画素電極 1 1 8 のエッジ部より内側に位置することもある。

40

【 0 0 5 1 】

図 8 F を参照すると、図 8 E で示した反射電極 1 5 6 の上に残存していた第 1 フォトレジストパターン 2 4 0 A がストリップ工程で除去される。

【 0 0 5 2 】

一方、図 8 B に示したように、互いに厚さの異なる第 1 及び第 2 フォトレジストパターン 2 4 0 A、2 4 0 B を含むフォトレジストパターン 2 4 0 は、図 9 に示した 2 枚の露光

50

不足を利用したマスク（以下、「部分露光マスク」という。）を連続的に利用した２回露光方法で形成されることもある。

【００５３】

図９を参照すると、第１部分露光マスク２５０は、石英基板２５２と、その上に部分的に形成された遮断層２５４とを備える。第２部分露光マスク２６０は、石英基板２６２と、その上に部分的に形成された遮断層２６４とを備える。このような第１及び第２部分露光マスク２５０、２６０を順次利用してフォトレジスト２３９を２回連続して露光する。従って、２回の露光量の合計に応じてフォトレジスト２３９の現像液の反応量が変化することによって、図８Ｂに示したように、互いに厚さの異なる第１及び第２フォトレジストパターン２４０Ａ、２４０Ｂが形成される。

10

【００５４】

具体的に言うと、第１及び第２部分露光マスク２５０、２６０の遮断層２５４、２６４が位置する遮断部Ｐ１は、２回の露光で紫外線（ＵＶ）を全て遮断することによって、反射金属層１５５及び透明導電膜１１７が両方存在すべきである領域に、図８Ｂに示したように第１フォトレジストパターン２４０Ａを残す。第１部分露光マスク２５０の遮断層２５４だけが位置する部分透過部Ｐ２は、２回の露光の中、２番目の紫外線（ＵＶ）だけを透過させることによって、透明導電膜１１７が存在すべきである領域に、図８Ｂに示したように第１フォトレジストパターン２４０Ａより薄い第２フォトレジストパターン２４０Ｂを残す。そして、第１及び第２部分露光マスク２５０、２６０の石英基板２５２、２６２が位置するフル透過部Ｐ３は、２回の露光で紫外線（ＵＶ）を全て透過させることによって、反射金属層１５５及び透明導電膜１１７が両方除去されるべきである領域に、図８Ｂに示したようにフォトレジストパターン２４０を残さない。

20

【００５５】

このように、本発明の実施形態の半透過型薄膜トランジスタ基板の製造方法は、４マスク工程で形成されるため、工程の単純化が可能になる。

【００５６】

図１０は、本発明の実施形態の半透過型薄膜トランジスタ基板の周辺部を概略的に示した図面である。

【００５７】

図１０に示した半透過型薄膜トランジスタ基板１００は、ゲートパッド１２６と同一層に形成されたデータパッド１３４とデータライン１０４とを接続させるためのコンタクト電極１６０を備える。換言すると、コンタクト電極１６０は、データパッド１３４から伸張されたデータリンク１３５とデータライン１０４とを接続させる。ここで、コンタクト電極１６０は、アクティブ領域１８２に形成される画素電極１１８と同一の透明導電膜で形成されたり、反射電極１５６と同一の反射金属層で形成されたり、または透明導電膜及び反射金属層が積層された２重構造で形成されたりする。ここで、コンタクト電極１６０が反射金属層で形成されて外部に露出された場合には腐食問題が発生するため、シーラント１８０によって密封される領域、即ち、シーラント１８０とアクティブ領域１８２との間に位置して腐蝕を防ぐことが可能になる。

30

【００５８】

図１１Ａは、図１０に示したデータライン１０４とデータリンク１３５のコンタクト部を拡大して示した平面図であり、図１１Ｂ及び図１１Ｃは、図１１Ａに示したコンタクト部をＶ－Ｖ'線に沿って切断した断面図である。

40

【００５９】

図１１Ａ及び図１１Ｂに示したデータリンク１３５は、データパッド１３４、即ち、データパッド下部電極１３６から伸張されてシーラント１８０に密封される領域に位置するデータライン１０４に、隣接するか又は重畳される。

【００６０】

第３コンタクトホール１６２は、有機絶縁膜１５４からゲート絶縁膜１４４まで貫通してデータリンク１３５を露出させ、第４コンタクトホール１６４は有機絶縁膜１５４及び

50

保護膜 150 を貫通してデータライン 104 を露出させる。

【0061】

コンタクト電極 160 は、データパッド上部電極 140 のように透明導電層で形成された第 1 コンタクト電極 166 と、反射金属層で形成され第 1 コンタクト電極 166 を被覆する第 2 コンタクト電極 168 とで構成される。これとは異なり、コンタクト電極 160 は、第 1 コンタクト電極 166 だけで形成されるか、または第 2 コンタクト電極 168 だけで形成される。このようなコンタクト電極 160 は、第 3 及び第 4 コンタクトホール 162、164 を通じてデータリンク 135 とデータライン 104 とを接続させる。

【0062】

ここで、図 11B に示した保護膜 150 は、図 11C に示したように削除されることもある。 10

【0063】

このような半透過型薄膜トランジスタ基板の周辺部、即ち、データライン 104 とデータリンク 135 とのコンタクト部は、前述したように第 4 マスク工程で形成する。これを図 12A ~ 図 15B を参照しながら説明する。

【0064】

図 12A 及び図 12B を参照すると、第 1 マスク工程で下部基板 142 上にデータパッド下部電極 136 と共にデータリンク 135 を含むゲート金属パターンが形成される。このような第 1 マスク工程は、図 4A 及び図 4B で前述した通りである。

【0065】

図 13A 及び図 13B を参照すると、第 2 マスク工程でゲート絶縁膜 144 が形成され、その上に活性層 116 及びオーミック接触層 146 を含む半導体パターン 148 とデータライン 104 とが積層される。このような第 2 マスク工程は、図 5A 乃至図 5B で前述した通りである。 20

【0066】

図 14A 及び図 14B を参照すると、第 3 マスク工程で保護膜 150 及び有機絶縁膜 154 が形成され、それを貫通する第 3 及び第 4 コンタクトホール 162、164 が形成される。第 3 コンタクトホール 162 は有機絶縁膜 154 からゲート絶縁膜 144 まで貫通してデータリンク 135 を露出させ、第 4 コンタクトホール 164 は有機絶縁膜 154 及び保護膜 150 を貫通してデータライン 104 を露出させる。ここで、保護膜 150 は削除されることもある。このような第 3 マスク工程は、図 6A 及び図 6B で前述した通りである。 30

【0067】

図 15A 及び図 15B を参照すると、第 4 マスク工程でデータパッド上部電極 140 と共に第 1 及び第 2 コンタクト電極 166、168 を含むコンタクト電極 160 が形成される。コンタクト電極 160 は、第 1 及び第 2 コンタクトホール 162、164 を通じてデータリンク 135 及びデータライン 104 を接続させる。第 1 コンタクト電極 166 はデータパッド上部電極 140 と同一の透明導電膜で、第 2 コンタクト電極 168 は前述した反射電極 156 と同一の反射金属層で形成される。このようなコンタクト電極 160 は、図 8B に示した遮断部 P1 の第 1 フォトリソパターン 240A に対応して形成される。この際、第 2 コンタクト電極 168 は、第 1 コンタクト電極 166 と同一形状のエッジ部を有するか、または内側に位置するエッジ部を有する。 40

【0068】

これとは違って、コンタクト電極 160 は、透明導電膜である第 1 コンタクト電極 166 だけで形成されることもある。この場合、コンタクト電極 160 は、図 8B に示した部分透過部 P2 の第 2 フォトリソパターン 240B に対応して形成される。

【0069】

前述のように、本発明による半透過型薄膜トランジスタ基板及びその製造方法において、一つのマスク工程によって有機絶縁膜がパターン化され、複数のコンタクトホールが形成される。また、他の一つのマスク工程によって前記画素電極及び反射電極を有する透明 50

導電パターンが形成される。従って、本発明の半透過型薄膜トランジスタ基板の製造方法は４マスク工程で行うことにより工程の単純化が可能になる。

【００７０】

また、本発明による半透過型薄膜トランジスタ基板及びその製造方法において、各々異なる層上に形成されたデータリンクとデータラインが、透明導電膜及び反射金属層の中、少なくとも一つを含むコンタクト電極によって共に接続される。この際、コンタクト電極がシーラントによって密封される領域内に形成される。従って、反射金属層で形成されたコンタクト電極の露出による腐食問題を防ぐことが可能になる。

【００７１】

以上、説明した内容を通じて、当業者なら本発明の技術思想を逸脱しない範囲内で、多様な変更及び修正が可能であることが分かる。従って、本発明の技術的範囲は明細書の詳しい説明に記載された内容に限られるのではなく、特許請求の範囲によって決められるべきである。

10

【図面の簡単な説明】

【００７２】

【図１】従来の液晶パネル構造を概略的に示した斜視図である。

【図２】本発明の実施形態の半透過型薄膜トランジスタ基板の一部分を示した平面図である。

【図３Ａ】図２に示した半透過型薄膜トランジスタ基板をⅡⅡ-ⅡⅡ'、ⅢⅢ-ⅢⅢ'、ⅣⅣ-ⅣⅣ'線に沿って切断した断面図である。

20

【図３Ｂ】図２に示した半透過型薄膜トランジスタ基板をⅡⅡ-ⅡⅡ'、ⅢⅢ-ⅢⅢ'、ⅣⅣ-ⅣⅣ'線に沿って切断した断面図である。

【図４Ａ】本発明の実施形態の薄膜トランジスタ基板の第１マスク工程を説明するための平面図である。

【図４Ｂ】本発明の実施形態の薄膜トランジスタ基板の第１マスク工程を説明するための断面図である。

【図５Ａ】本発明の実施形態の薄膜トランジスタ基板の第２マスク工程を説明するための平面図である。

【図５Ｂ】本発明の実施形態の薄膜トランジスタ基板の第２マスク工程を説明するための断面図である。

30

【図６Ａ】本発明の実施形態の半透過型薄膜トランジスタ基板の第３マスク工程を説明するための平面図である。

【図６Ｂ】本発明の実施形態の半透過型薄膜トランジスタ基板の第３マスク工程を説明するための断面図である。

【図７Ａ】本発明の実施形態の半透過型薄膜トランジスタ基板の第４マスク工程を説明するための平面図である。

【図７Ｂ】本発明の実施形態の半透過型薄膜トランジスタ基板の第４マスク工程を説明するための断面図である。

【図８Ａ】ハフトーンマスクを利用した本発明の第４マスク工程を具体的に説明するための断面図である。

40

【図８Ｂ】ハフトーンマスクを利用した本発明の第４マスク工程を具体的に説明するための断面図である。

【図８Ｃ】ハフトーンマスクを利用した本発明の第４マスク工程を具体的に説明するための断面図である。

【図８Ｄ】ハフトーンマスクを利用した本発明の第４マスク工程を具体的に説明するための断面図である。

【図８Ｅ】ハフトーンマスクを利用した本発明の第４マスク工程を具体的に説明するための断面図である。

【図８Ｆ】ハフトーンマスクを利用した本発明の第４マスク工程を具体的に説明するための断面図である。

50

【図 9】本発明の第 4 マスク工程で部分露光マスクを利用した場合を説明するための断面図である。

【図 10】本発明の実施形態の半透過型薄膜トランジスタ基板を周辺部を主として概略的に示した平面図である。

【図 11A】図 10 に示したデータライン及びデータリンクのコンタクト領域を具体的に示した平面図である。

【図 11B】図 10 に示したデータライン及びデータリンクのコンタクト領域を具体的に示した断面図である。

【図 11C】図 10 に示したデータライン及びデータリンクのコンタクト領域を具体的に示した断面図である。

10

【図 12A】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 1 マスク工程を説明するための平面図である。

【図 12B】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 1 マスク工程を説明するための断面図である。

【図 13A】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 2 マスク工程を説明するための平面図である。

【図 13B】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 2 マスク工程を説明するための断面図である。

【図 14A】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 3 マスク工程を説明するための平面図である。

20

【図 14B】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 3 マスク工程を説明するための断面図である。

【図 15A】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 4 マスク工程を説明するための平面図である。

【図 15B】図 11A 及び図 11B に示した半透過型薄膜トランジスタ基板の第 4 マスク工程を説明するための断面図である。

【符号の説明】

【0073】

2：上部ガラス基板

4：ブラックマトリクス

30

6：カラーフィルター（R、G、B）

8：共通電極

10：カラーフィルター基板

12：下部ガラス基板

14, 102：ゲートライン

16, 104：データライン

18, 106：薄膜トランジスタ（TFT）

20：薄膜トランジスタ基板

22, 118：画素電極

24：液晶

40

108：ゲート電極

110：ソース電極

112：ドレイン電極

114：ドレインコンタクトホール

116：活性層

130、138：コンタクトホール

120：ストレージキャパシタ

126：ゲートパッド

128：ゲートパッド下部電極

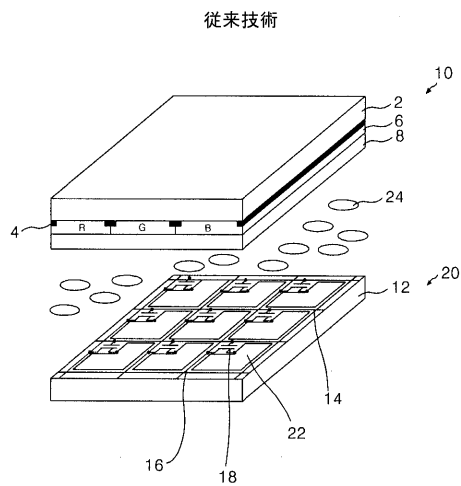
132：ゲートパッド上部電極

50

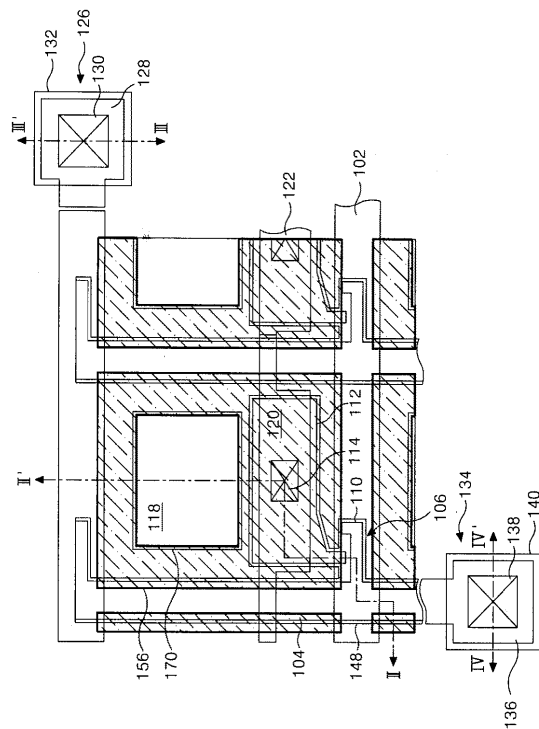
1 3 4 : データパッド
1 3 6 : データパッド下部電極
1 4 0 : データパッド上部電極
1 4 2 : 基板
1 4 4 : ゲート絶縁膜
1 4 6 : オーミック接触層
1 5 0 : 保護膜
1 5 6 : 反射電極
1 6 0、1 6 6、1 6 8 : コンタクト電極
1 7 0 : 透過ホール
2 3 0、2 5 0、2 6 0 : マスク
2 3 2、2 5 2、2 6 2 : 石英基板
2 3 6 : ハフトーン透過層
2 3 4、2 5 4、2 6 4 : 遮断層
2 3 9 : フォトレジスト
2 4 0、2 4 0 A、2 4 0 B : フォトレジストパターン

10

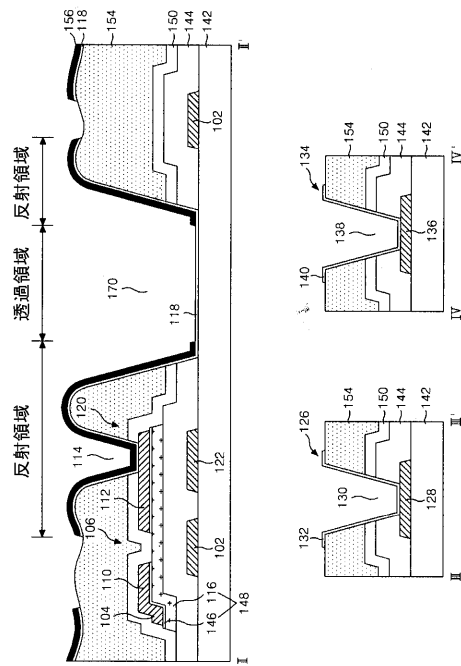
【 図 1 】



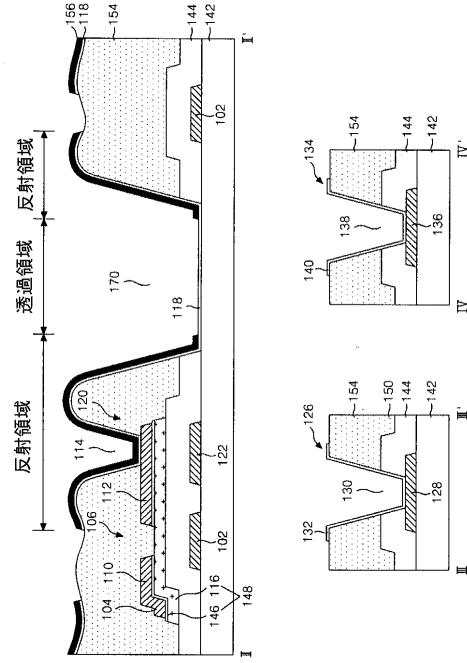
【 図 2 】



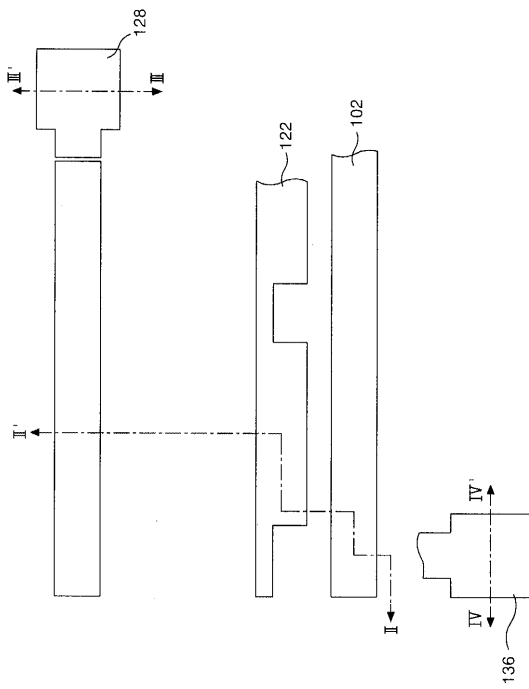
【図 3 A】



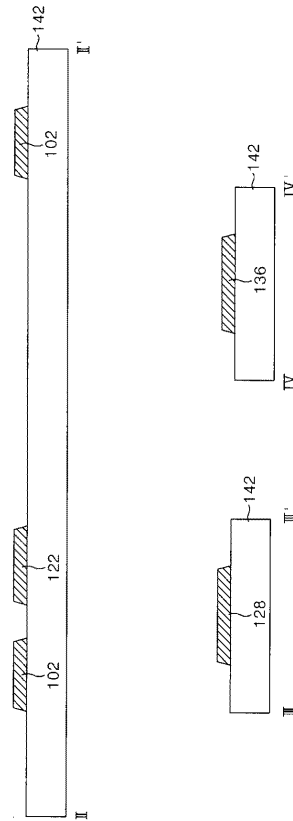
【図 3 B】



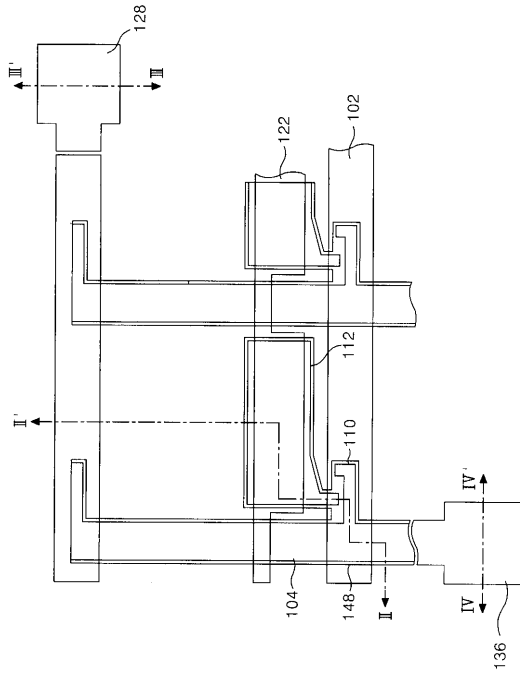
【図 4 A】



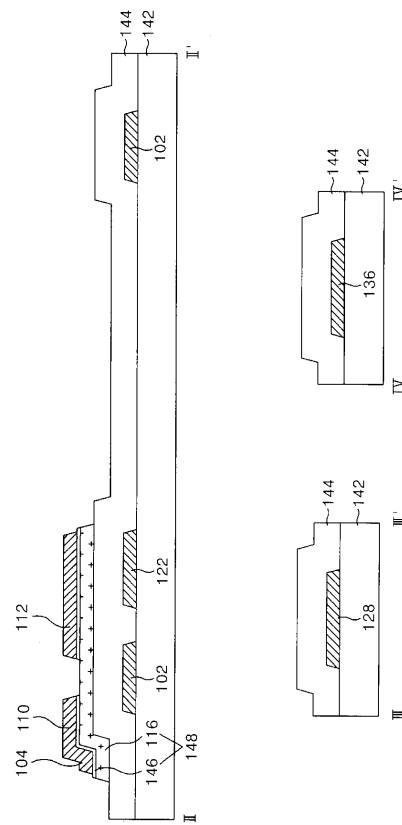
【図 4 B】



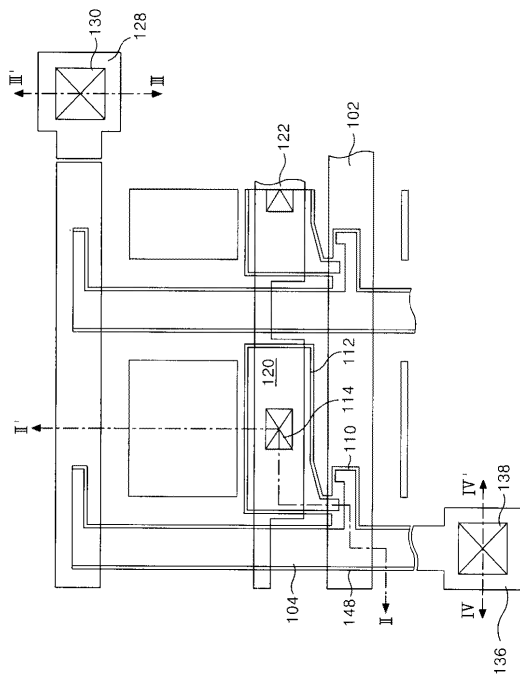
【図 5 A】



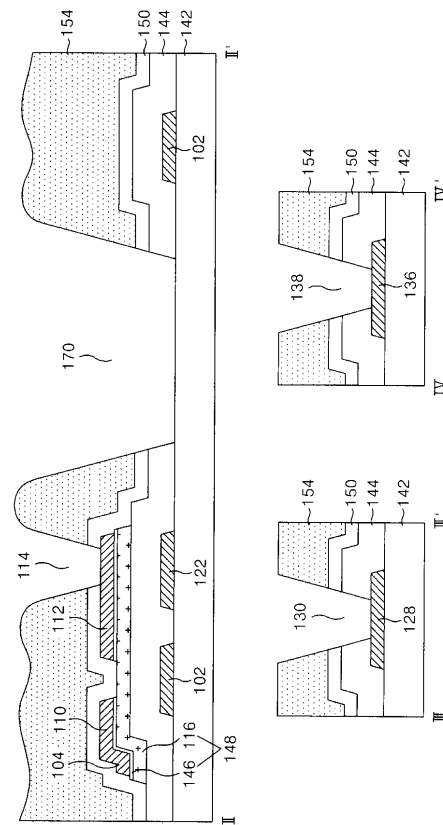
【図 5 B】



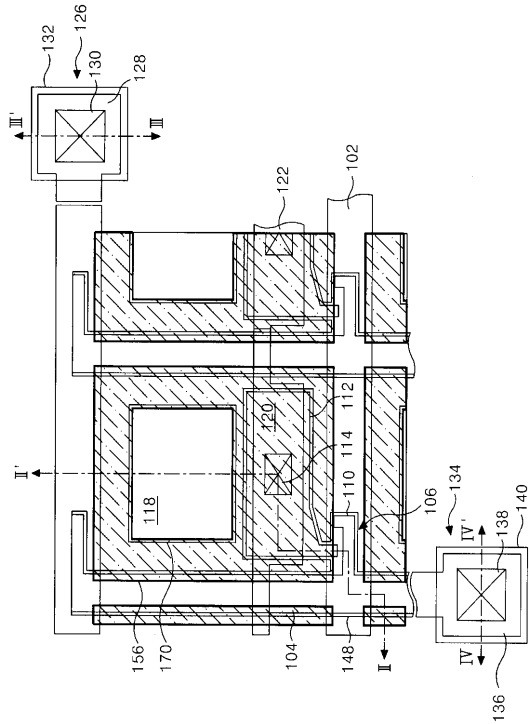
【図 6 A】



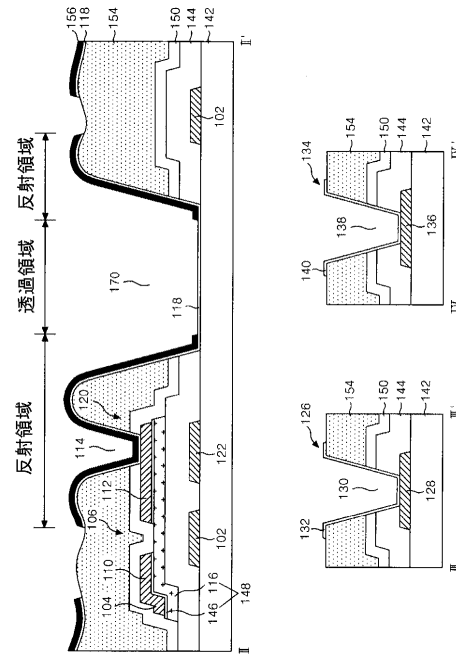
【図 6 B】



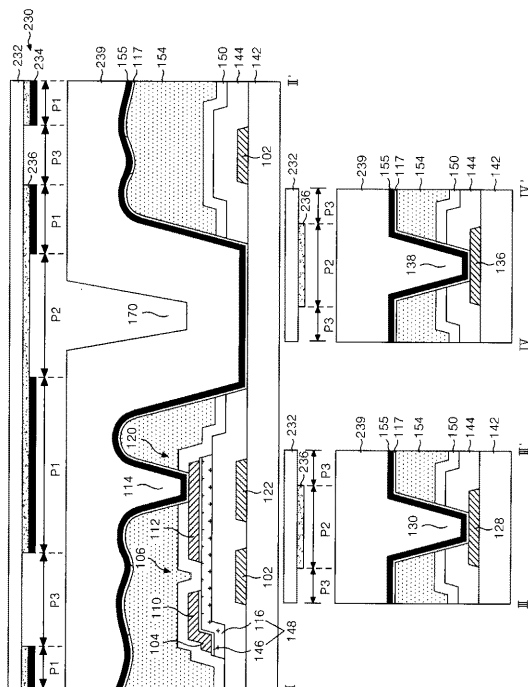
【 図 7 A 】



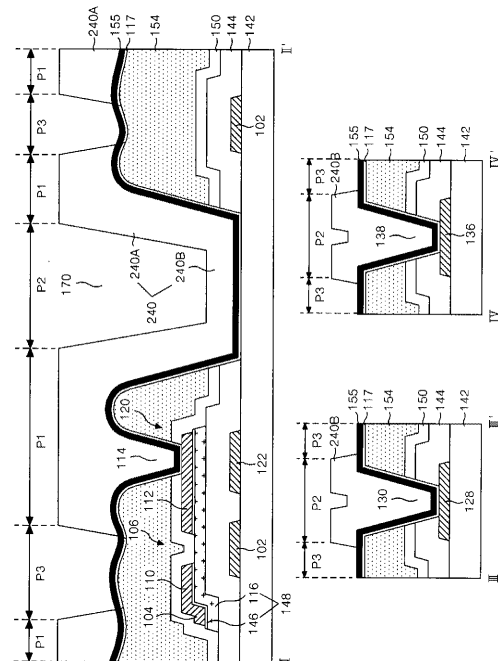
【 図 7 B 】



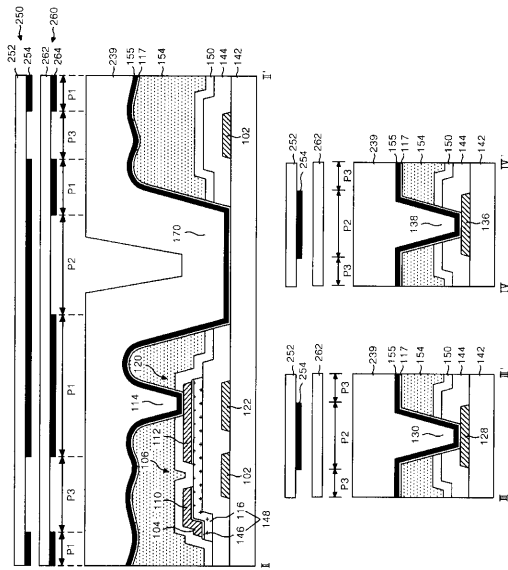
【 図 8 A 】



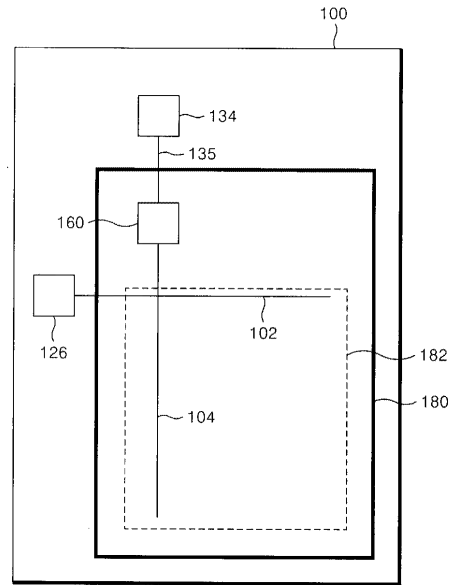
【 図 8 B 】



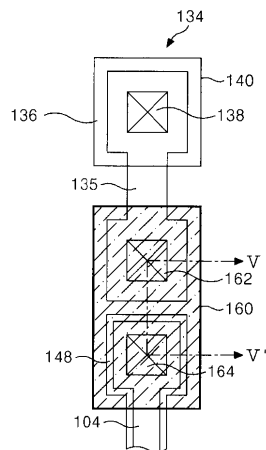
【図 9】



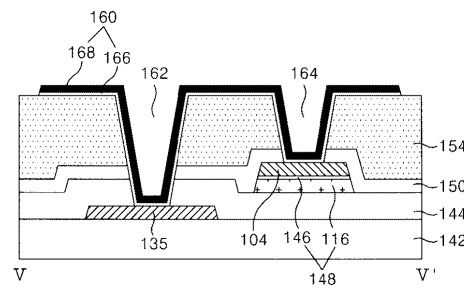
【図 10】



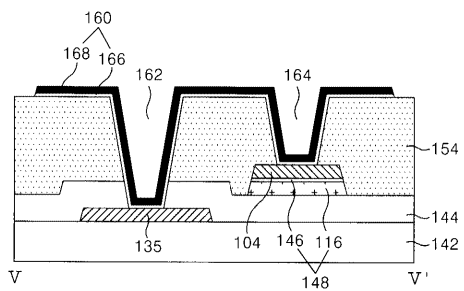
【図 11 A】



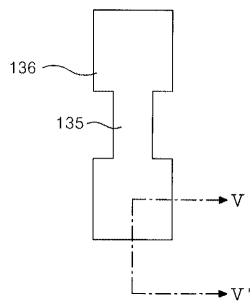
【図 11 B】



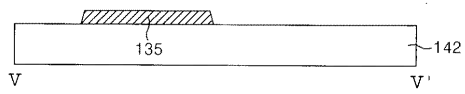
【図 11 C】



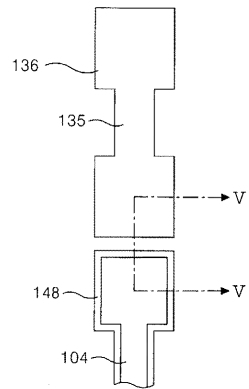
【図 1 2 A】



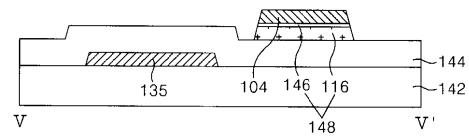
【図 1 2 B】



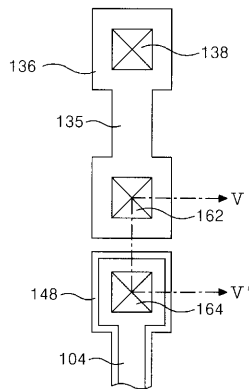
【図 1 3 A】



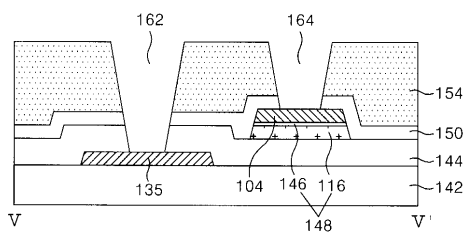
【図 1 3 B】



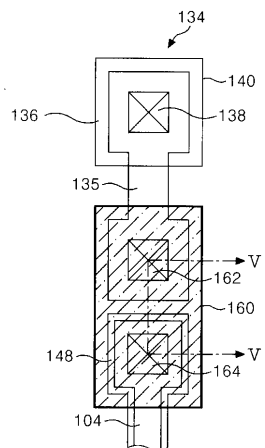
【図 1 4 A】



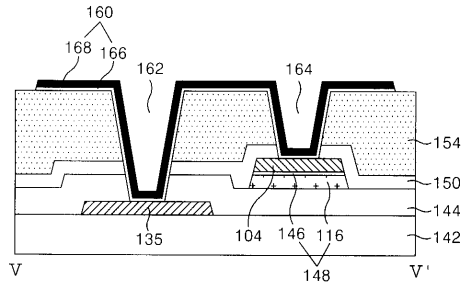
【図 1 4 B】



【図 1 5 A】



【図 15 B】



フロントページの続き

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 林 周 洙

大韓民国 慶尚北道 龜尾市 九坪洞 テウ プルジオ アパート 101-1103号

(72)発明者 金 雄 植

大韓民国 京畿道 城南市 盆唐區 野塔洞 メファメウル チュゴン 3-ダンジ アパート
313-202号

F ターム(参考) 2H091 FA02Y FA14Y FA35Y FB08 FC10 FC26 GA13 GA16 LA12

2H092 GA29 JA24 JA46 JB52 KA12 KA18 KB04 KB13 MA14 MA15

MA19 NA16 NA29 PA12

5F110 AA16 BB01 EE02 EE03 EE04 EE06 EE14 EE15 EE44 FF02

FF03 GG02 GG15 GG45 HK02 HK03 HK04 HK06 HK09 HK21

HK22 HK33 HK35 NN03 NN23 NN24 NN27 NN35 NN72 NN73

QQ01

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2006163356A	公开(公告)日	2006-06-22
申请号	JP2005238383	申请日	2005-08-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	林周洙 金雄植		
发明人	林 周 洙 金 雄 植		
IPC分类号	G02F1/1335 G02F1/1368 G02F1/1343 H01L29/786 H01L21/336		
CPC分类号	G02F1/133555 G02F1/13458 G02F1/136227		
FI分类号	G02F1/1335.520 G02F1/1368 G02F1/1343 H01L29/78.612.Z		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FA35Y 2H091/FB08 2H091/FC10 2H091/FC26 2H091/GA13 2H091/GA16 2H091/LA12 2H092/GA29 2H092/JA24 2H092/JA46 2H092/JB52 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB13 2H092/MA14 2H092/MA15 2H092/MA19 2H092/NA16 2H092/NA29 2H092/PA12 5F110/AA16 5F110/BB01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE15 5F110/EE44 5F110/FF02 5F110/FF03 5F110/GG02 5F110/GG15 5F110/GG45 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK09 5F110/HK21 5F110/HK22 5F110/HK33 5F110/HK35 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN35 5F110/NN72 5F110/NN73 5F110/QQ01 2H191/FA31 2H191/FA31Y 2H191/FA34 2H191/FA34Y 2H191/FC02 2H191/FC10 2H191/FC36 2H191/LA13 2H191/NA13 2H191/NA30 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CB46 2H192/CC04 2H192/CC26 2H192/DA13 2H192/DA43 2H192/FA65 2H192/GD25 2H192/HA33 2H192/HA36 2H192/HA44 2H192/HA45 2H291/FA31Y 2H291/FA34Y 2H291/FC02 2H291/FC10 2H291/FC36 2H291/LA13 2H291/NA13 2H291/NA30 2H291/NA34 2H291/NA37 5F110/CC07		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020040101554 2004-12-04 KR		
其他公开文献	JP4794240B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供透射反射薄膜晶体管基板及其制造方法，这简化了其工艺。ŽSOLUTION：一种液晶显示装置，包括：第一和第二基板；第一基板142上的栅极线102；第一基板142上的栅极绝缘膜144；数据线104与栅极线102交叉以限定像素区域；薄膜晶体管106连接到栅极线102和数据线104；有机绝缘膜154形成在栅极线102，数据线104和薄膜晶体管106上，并且在像素区域中具有透射孔170；像素电极118通过传输孔170形成在像素区域的有机绝缘膜154上并连接到薄膜晶体管106；形成在像素电极118上的反射电极156，具有与像素电极118相同的边缘部分或位于距像素电极118的边缘部分的内侧的边缘部分，并暴露出透射孔170的像素电极118。Ž

