

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-522748

(P2005-522748A)

(43) 公表日 平成17年7月28日(2005.7.28)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1368	GO2F 1/1368	2H090
GO2F 1/1337	GO2F 1/1337 520	2H092
GO2F 1/1343	GO2F 1/1343	

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

(21) 出願番号	特願2004-509504 (P2004-509504)	(71) 出願人	591028452
(86) (22) 出願日	平成14年7月22日 (2002.7.22)		サムスン エレクトロニクス カンパニー リミテッド
(85) 翻訳文提出日	平成16年10月8日 (2004.10.8)		SAMSUNG ELECTRONICS COMPANY, LIMITED
(86) 国際出願番号	PCT/KR2002/001372		大韓民国, 442-373 キョンキード 、スウォンシ、ヨントング、マエタン ードン, 416
(87) 国際公開番号	W02003/102681	(74) 代理人	100094145
(87) 国際公開日	平成15年12月11日 (2003.12.11)		弁理士 小野 由己男
(31) 優先権主張番号	2002-19244	(74) 代理人	100106367
(32) 優先日	平成14年4月9日 (2002.4.9)		弁理士 稲積 朋子
(33) 優先権主張国	韓国 (KR)		

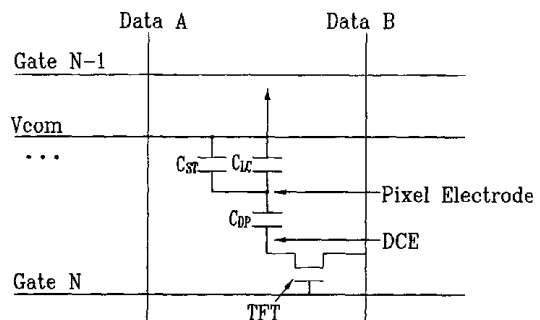
最終頁に続く

(54) 【発明の名称】 多重ドメイン液晶表示装置及びその薄膜トランジスタ基板

(57) 【要約】

【課題】 製造工程が簡単で安定した多重ドメインを形成する液晶表示装置の提供

【解決手段】 本発明に係る液晶表示装置は、絶縁基板上にゲート配線が形成されており、ゲート配線と交差するようにデータ線が形成されている。そしてゲート配線とデータ配線は互いに絶縁され、これらが交差して形成する画素領域には、ゲート電極、ソース電極及びドレーン電極の3端子を有する薄膜トランジスタが形成されており、方向制御電極及び画素電極が各々形成されている。この時、薄膜トランジスタは方向制御電極をスイッチングするためのものであり、画素電極は電気的に浮遊され、方向制御電極と容量性結合されている。これにより多重ドメインが安定して形成される。



【特許請求の範囲】

【請求項 1】

絶縁基板と、
 前記絶縁基板上に形成されているゲート配線と、
 前記絶縁基板上に形成され、前記ゲート配線と絶縁されて交差しているデータ配線と、
 前記ゲート配線と前記データ配線とを電氣的に連結する薄膜トランジスタと、
 前記薄膜トランジスタのもう一つの端子と電氣的に連結されている方向制御電極と、
 前記方向制御電極と電氣的に絶縁され、少なくとも前記方向制御電極に沿って切開部を有し、電氣的に浮遊された画素電極と、
 を含む薄膜トランジスタ基板。

10

【請求項 2】

前記データ配線と交差し、前記画素電極との間にストレージ容量を形成するストレージ電極配線をさらに含む、請求項 1 に記載の薄膜トランジスタ基板。

【請求項 3】

絶縁基板と、
 前記絶縁基板上に形成され、ゲート電極及びゲート線を含むゲート配線と、
 前記ゲート配線上に形成されているゲート絶縁膜と、
 前記ゲート絶縁膜上に形成されている半導体層と、
 前記半導体層上に形成され、前記ゲート線と交差するデータ線と、前記データ線と連結されているソース電極及び前記ソース電極と対向しているドレーン電極とを含むデータ配線と、
 前記ドレーン電極と連結されている方向制御電極と、
 前記データ配線及び前記方向制御電極上に形成されているパシベーション層と、
 前記パシベーション層上に形成され、切開部を有しており、前記切開部が前記方向制御電極と少なくとも一部が重畳している画素電極と、
 を含む薄膜トランジスタ基板。

20

【請求項 4】

前記ゲート線の一端に連結されているゲートパッドと、
 前記データ線の一端に形成されているデータパッドと、
 前記パシベーション層上に形成され、接触孔を通じて前記ゲートパッドと連結されている補助ゲートパッドと、
 前記保護膜上に形成され、接触孔を通じて前記データパッドと連結されている補助データパッドと、
 をさらに含む、請求項 3 に記載の薄膜トランジスタ基板。

30

【請求項 5】

前記画素電極切開部は複数の X 字状切開部と複数の直線型切開部で形成され、前記方向制御電極は前記 X 字状パターンと重畳する、請求項 3 に記載の薄膜トランジスタ基板。

【請求項 6】

前記半導体層は、前記データ線の下部に形成されているデータ線部半導体層と、
 前記ソース電極と前記ドレーン電極の下部に形成されているチャンネル部半導体層と、
 を含む、請求項 3 に記載の薄膜トランジスタ基板。

40

【請求項 7】

前記半導体層は、前記方向制御電極の形状に沿ってその下部に形成されている方向制御電極部半導体層を含む、請求項 3 に記載の薄膜トランジスタ基板。

【請求項 8】

前記ゲート配線と同じ層に形成され、前記方向制御電極の形状に沿ってその下部に形成されている金属片をさらに含む、請求項 3 に記載の薄膜トランジスタ基板。

【請求項 9】

第 1 絶縁基板と、
 前記第 1 絶縁基板上に形成されているゲート配線と、

50

前記第 1 絶縁基板上に形成され、前記ゲート配線と絶縁されて交差しているデータ配線と、

前記ゲート配線と前記データ配線が交差して定義する画素領域ごとに形成されている方向制御電極と、

前記ゲート配線と前記データ配線と前記方向制御電極とに連結されている薄膜トランジスタと、

前記ゲート配線と前記データ配線が交差して定義する画素領域ごとに形成されており、前記方向制御電極から前記薄膜トランジスタまでと電氣的に絶縁され、前記方向制御電極に沿って切開部を有し、電氣的に浮遊されている画素電極と、

前記第 1 絶縁基板と対向している第 2 絶縁基板と、

前記第 2 絶縁基板上に形成されている共通電極と、

前記第 1 絶縁基板と前記第 2 絶縁基板の間に注入されている液晶層と、

を含む液晶表示装置。

【請求項 10】

前記液晶層は負の誘電体異方性を有し、前記液晶層の液晶分子は前記第 1 絶縁基板及び前記第 2 絶縁基板に対して垂直に配向されている、請求項 9 に記載の液晶表示装置。

【請求項 11】

前記液晶層は正の誘電体異方性を有し、前記液晶層の液晶分子は前記第 1 絶縁基板及び第 2 絶縁基板に対して水平に配向されている、請求項 9 に記載の液晶表示装置。

【請求項 12】

前記第 1 基板上に形成され、前記画素電極とストレージ容量を形成するストレージ電極配線をさらに含む、請求項 9 に記載の液晶表示装置。

【請求項 13】

前記ストレージ電極配線には前記共通電極と同じ電圧が印加され、前記方向制御電極と前記画素電極間の容量を C_{DP} 、前記画素電極と前記共通電極間の容量を C_{LC} 、前記ストレージ電極配線と前記画素電極間の容量を C_{ST} 、前記画素電極と前記共通電極間の電圧差を V_{PC} 、前記方向制御電極と前記共通電極の間の電圧差を V_{DC} とする時、

【数 1】

$$V_{PC} = \frac{C_{DP}}{C_{DP} + C_{LC} + C_{ST}} V_{DC} \quad (1)$$

を満たす、請求項 12 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に広視野角を得るために画素領域を複数のドメインに分割する垂直配向液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、一般に共通電極とカラーフィルターなどが形成されている上部基板と、薄膜トランジスタと画素電極などが形成されている下部基板とを含み、上部基板と下部基板との間には液晶層が注入される。画素電極と共通電極には電圧が印加され、この電圧差により電場が生じる。この電場の差異により液晶層における液晶分子の配列方向が変化し、液晶層中を通過する光の透過率を調節する。ところが、液晶表示装置は視野角が狭いのが主な短所であり、このような短所を克服するために視野角を広くする様々な方案が開発されている。その中でも、液晶分子を上下基板に対して垂直に配向し、画素電極とその対向電極である共通電極に一定の切開部を形成したり、突起を形成する方法が有力視されている。

10

20

30

40

50

【0003】

切開部を形成する方法には、画素電極と共通電極の両方に各々切開部を設けて、これらの切開部によって形成されるフリンジフィールドを利用して液晶分子の偏向方向を調節することにより、視野角を広くする方法がある。

【0004】

突起を形成する方法では、画素電極と共通電極の上に各々突起を設け、突起により歪曲される電場を利用して、液晶分子の偏向方向を調節する。

【0005】

フリンジフィールドは、複数のドメインを形成するために液晶の分子の偏向方向を調節するが、このフリンジフィールドは、下部基板に形成されている画素電極には切開部を形成し、上部基板に形成されている共通電極上には突起を形成する方法からも発生する。

10

【0006】

このような広視野角を得るための様々な方法において、共通電極に切開部を形成する方法は、共通電極をパターンングするためにマスクの追加を必要とし、また、カラーフィルターの顔料が液晶物質に影響を及ぼすため保護膜を形成する必要があり、パターンングされた電極の端付近に転傾が著しく発生する等の問題点がある。そして、突起を形成する方法においても、突起を形成するための別途の工程を必要としたり、既存の工程を变形しなければならず、液晶表示装置の製造方法を複雑にする問題点がある。さらに、突起や切開部のために開口率が減少する。

【発明の開示】

20

【発明が解決しようとする課題】

【0007】

本発明が目的とする技術的課題は、製造工程が簡単で、安定した多重ドメインを形成する液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

このような課題を解決するために本発明では、方向制御電極を形成し、画素電極を方向制御電極に容量性結合させ、薄膜トランジスタを方向制御電極に連結してスイッチングする。

【0009】

30

詳細には、薄膜トランジスタ基板は、絶縁基板、前記絶縁基板上に形成されているゲート配線、前記絶縁基板上に形成され、前記ゲート配線と絶縁されて交差しているデータ配線、前記ゲート配線及び前記データ配線と電気的に連結される薄膜トランジスタ、前記薄膜トランジスタのもう一つの端子と電気的に連結されている方向制御電極、前記方向制御電極と電気的に絶縁され、少なくとも前記方向制御電極に沿って切開部を有し、電気的に浮遊された画素電極を含む薄膜トランジスタ基板を用意する。

【0010】

この時、薄膜トランジスタは、前記データ配線と交差し、前記画素電極との間にストレージ容量を形成するストレージ電極配線をさらに含むことが好ましい。

【0011】

40

または、薄膜トランジスタ基板は、絶縁基板、前記絶縁基板上に形成され、ゲート電極及びゲート線を含むゲート配線、前記ゲート配線上に形成されているゲート絶縁膜、前記ゲート絶縁膜上に形成されている半導体層、前記半導体層上に形成され、前記ゲート線と交差するデータ線と、前記データ線と連結されているソース電極と前記ソース電極と対向しているドレーン電極とを含むデータ配線、前記ドレーン電極と連結されている方向制御電極、前記データ配線及び前記方向制御電極上に形成されているパシベーション層、前記パシベーション層上に形成され、切開部を有しており、前記切開部は前記方向制御電極と少なくとも一部が重畳している画素電極、を含む薄膜トランジスタ基板を用意する。

【0012】

この時、前記ゲート線の一端に連結されているゲートパッド、前記データ線の一端に形

50

成されているデータパッド、前記パシベーション層上に形成され、接触孔を通じて前記ゲートパッドと連結されている補助ゲートパッド、前記パシベーション層上に形成され、接。前記画素電極切開部は、複数のX字状切開部と複数の直線型切開部で形成され、前記方向制御電極は、前記X字状切開部と重畳することが好ましい。また、前記半導体層は、前記データ線の下部に形成されているデータ線部半導体層と、前記ソース電極と前記ドレイン電極の下部に形成されているチャンネル部半導体層を含むことができる。そして、前記半導体層は、前記方向制御電極の形状に沿ってその下部に形成されている方向制御電極部半導体層を含むことができる。または、薄膜トランジスタ基板は、前記ゲート配線と同じ層に形成され、前記方向制御電極の形状に沿ってその下部に形成されている金属片をさらに含むことが好ましい。

10

【0013】

本発明による液晶表示装置は、第1絶縁基板、前記第1絶縁基板上に形成されているゲート配線、前記第1絶縁基板上に形成され、前記ゲート配線と絶縁され交差しているデータ配線、前記ゲート配線と前記データ配線が交差して定義する画素領域ごとに形成されている方向制御電極、前記ゲート配線と前記データ配線と前記方向制御電極とに連結されている薄膜トランジスタ、前記ゲート配線と前記データ配線が交差して定義する画素領域ごとに形成されており、前記方向制御電極から前記薄膜トランジスタまでと電氣的に絶縁され、前記方向制御電極に沿って切開部を有し、電氣的に浮遊されている画素電極、前記第1絶縁基板と対向している第2絶縁基板、前記第2絶縁基板上に形成されている共通電極、前記第1絶縁基板と前記第2絶縁基板との間に注入されている液晶層、を含む。

20

【0014】

この時、前記液晶層は負の誘電体異方性を有し、前記液晶層の液晶分子は前記第1絶縁基板及び第2絶縁基板に対して垂直に配向している。また、前記液晶層は正の誘電体異方性を有し、前記液晶は前記第1絶縁基板及び第2絶縁基板に対して水平に配向されることが出来る。また、前記第1絶縁基板上にはストレージ電極配線が配線され、前記ストレージ電極配線と前記画素電極との間にはストレージ容量が形成される。そして、共通電極とストレージ電極配線には同じ電圧が供給され、前記方向制御電極と前記画素電極間の容量を C_{DP} 、前記画素電極と前記共通電極の間の容量を C_{LC} 、前記ストレージ電極配線と前記画素電極の間の容量を C_{ST} 、前記方向制御電極と前記共通電極の間の電圧差を V_{DC} とする時、前記画素電極と前記共通電極の間の電圧差 V_{PC} は、次式で与えられる。

30

【0015】

【数1】

$$V_{PC} = \frac{C_{DP}}{C_{DP} + C_{LC} + C_{ST}} V_{DC} \quad (1)$$

これらの本発明により、画素電極と方向制御電極とが容量性結合されて、画素電極に所定の電位が与えられるようになり、液晶層に電場が形成されて液晶分子の制御ができる。また、画素電極と方向制御電極を駆動するための薄膜トランジスタを別途形成する場合に生じるような、開口率の減少やデータ線の負荷量増加を防ぐことができる。

40

【発明の効果】

【0016】

多重ドメイン液晶表示装置において、方向制御電極を形成し、方向制御電極信号をスイッチングするための薄膜トランジスタを形成し、画素電極が方向制御電極と容量性結合をなすようにすると、液晶の傾斜方向を容易に制御でき、これにより安定したドメインを形成することができる。

【発明を実施するための最良の形態】

【0017】

図面を参考にして本発明の実施例による多重ドメイン液晶表示装置について説明する。

50

[液晶表示装置の回路図]

図 1 は本発明の実施例による液晶表示装置の等価回路図である。

【 0 0 1 8 】

本発明の実施例による液晶表示装置は、薄膜トランジスタ基板と、これと対向するカラーフィルター基板と、これらの上に注入されている液晶層からなる。薄膜トランジスタ基板には、複数のゲート線とデータ線とが交差して複数の画素領域を定義しており、ストレージ電極線がゲート線と平行に並んで形成されている。各画素領域には、ゲート線群のうちの 1 本に連結されているゲート電極と、データ線群のうちの 1 本に連結されているソース電極と、複数の方向制御電極のうちの 1 本に連結されているドレーン電極とを有する薄膜トランジスタ (TFT) が形成されている。方向制御電極は画素電極と容量性結合をなし

10

【 0 0 1 9 】

本発明では、画素電極を浮遊状態にして、方向制御電極と容量性結合させる。このような場合、方向制御電極電圧と画素電極電圧の関係は、次の数式 1 のように表せる。ここで、方向制御電極と画素電極の間の静電容量を C_{DP} 、画素電極と共通電極の間の静電容量を C_{LC} 、画素電極とストレージ電極配線の間の静電容量を C_{ST} 、画素電極と共通電極の間の電圧差を V_{PC} 、方向制御電極と共通電極の間の電圧差を V_{DC} と定義する。

20

【 0 0 2 0 】

【 数 2 】

$$V_{PC} = \frac{C_{DP}}{C_{DP} + C_{LC} + C_{ST}} V_{DC} \quad (1)$$

前記式の導出過程について説明する。

【 0 0 2 1 】

図 1 に示すように、 C_{ST} と C_{LC} は並列に連結されており、 C_{DP} はこれら二つの容量と直列に連結されている。したがって、 C_{ST} と C_{LC} に加えられる電圧、即ち画素電極と共通電極の間の電圧差 V_{PC} は、電圧分配則に従って、式 1 のように方向制御電極と共通電極の間の電圧差 V_{DC} を利用して示すことができる。

30

【 0 0 2 2 】

式 1 によれば、 V_{PC} は、常に C_{DP} 、 C_{ST} 及び C_{LC} の大きさによって定められた所定比率倍の V_{DC} よりも低い値を示す。

【 0 0 2 3 】

以上では、ストレージ電極配線に共通電圧が印加されることを例にとって説明したが、ストレージ電極配線には共通電圧とは別個の電位が印加されることもできる。

【 0 0 2 4 】

図 2 は本発明の実施例による液晶表示装置で、画素電極と方向制御電極の間の静電容量によって変化する方向制御電極電圧 V_{DC} と画素電極電圧 V_{PC} の波形図である。

40

【 0 0 2 5 】

図 2 を見れば、式 (1) から予測できるように、画素電極電圧 V_{PC} は方向制御電極電圧 V_{DC} よりも所定比率低い値を有し、方向制御電極電圧 V_{DC} と画素電極電圧 V_{PC} の差は C_{DP} の値によって変化することが分かる。

【 0 0 2 6 】

方向制御電極電圧 V_{DC} と画素電極電圧 V_{PC} の間に、式 1 のような関係が成り立てば、方向制御電極電圧 V_{DC} によって液晶層の電場は変形されて液晶分子の配向状態が制御され、液晶分子のプレチルトを制御される。画素電極は浮遊状態にあるが、画素電極と方向制御電

50

極とが容量性結合されているために画素電極に所定の電位が与えられるようになり、液晶層に電場が形成されて液晶を駆動することができる。

[具体的実施例： 1]

以下、本発明の具体的な実施例を図 3 a及び図 3 bを参照して説明する。

【 0 0 2 7 】

図 3 aは本発明の第 1 実施例による液晶表示装置の配置図であり、図 3 bは図 3 aに示す I I b-I I I b' 線による断面図である。

【 0 0 2 8 】

本発明の実施例による液晶表示装置は、下部基板とこれと対向している上部基板と、下部基板と上部基板の間に注入されて基板に垂直に配向されている液晶層からなる。

10

< 下部基板 >

以下、下部基板に対してより詳細に説明する。

【 0 0 2 9 】

絶縁基板 1 1 0 上にゲート線 1 2 1 が形成されており、データ線 1 7 1 はこれらの上に形成される。ゲート線 1 2 1 とデータ線 1 7 1 は互いに絶縁され、互いに交差して画素領域を定義する。各々の画素領域は、薄膜トランジスタと、方向制御電極 1 7 6 と、画素電極 1 9 0 とを含む。そして、薄膜トランジスタはゲート電極 1 2 3 と、ソース電極 1 7 3 と、ドレーン電極 1 7 5 の 3 端子を有しており、この薄膜トランジスタは方向制御電極 1 7 6 に信号を出力するスイッチの役目を担う。画素電極 1 9 0 は電氣的に浮遊され、方向制御電極 1 7 6 と容量性結合されている。薄膜トランジスタのゲート電極 1 2 3、ソース電極 1 7 3 及びドレーン電極 1 7 5 はそれぞれが対応するゲート線 1 2 1、データ線 1 7 1 及び方向制御電極 1 7 6 に連結されている。方向制御電極 1 7 6 には方向制御電圧が印加される。この方向制御電圧の印加を受けて、方向制御電極 1 7 6 と共通電極 2 7 0 の間の電場の方向が制御されて、液晶分子のプレチルトが制御される。ここで、方向制御電極 1 7 6 は、データ線 1 7 1 を形成する段階で形成する。

20

【 0 0 3 0 】

下部基板に対して各層の構造について詳細に説明する。

【 0 0 3 1 】

絶縁基板 1 1 0 上に横方向にゲート線 1 2 1 が形成されており、ゲート電極 1 2 3 がゲート線 1 2 1 から分枝して形成されている。また、絶縁基板 1 1 0 上にはストレージ電極線 1 3 1 と第 1 乃至第 4 ストレージ電極 1 3 3 a、1 3 3 b、1 3 3 c、1 3 3 d が形成されている。ストレージ電極線 1 3 1 は横方向にのびており、第 1 ストレージ電極 1 3 3 a 及び第 2 ストレージ電極 1 3 3 b はストレージ電極線 1 3 1 から縦方向にのびている。第 3 ストレージ電極 1 3 3 c 及び第 4 維持電極 1 3 3 d は横方向に形成され、第 1 ストレージ電極 1 3 3 a と第 2 ストレージ電極 1 3 3 b とを連結している。

30

【 0 0 3 2 】

ゲート配線 1 2 1、1 2 3 及びストレージ電極配線 1 3 1、第 1 乃至第 4 ストレージ電極配線 1 3 3 a、1 3 3 b、1 3 3 c、1 3 3 d は、Al またはその合金、Cr またはその合金、Mo またはその合金などから形成されるのが好ましい。必要に応じて、物理的特性及び化学的特性が優れた Cr または Mo 合金などからなる第 1 層と、抵抗値の低い Al または Ag 合金などからなる第 2 層の全二層で形成することもできる。

40

【 0 0 3 3 】

ゲート配線 1 2 1、1 2 3 及びストレージ電極配線 1 3 1 及び第 1 乃至第 4 ストレージ電極配線 1 3 3 a、1 3 3 b、1 3 3 c、1 3 3 d の上には、ゲート絶縁層 1 4 0 が形成されている。

【 0 0 3 4 】

ゲート電極 1 2 3 上部にはゲート絶縁層 1 4 0 が形成され、ゲート絶縁層 1 4 0 上には、非晶質シリコンからなる半導体層 1 5 1、1 5 3、1 5 5 が形成されている。半導体層 1 5 1、1 5 3、1 5 5 は、薄膜トランジスタのチャンネルを形成するチャンネル部半導体層 1 5 1 と、データ線 1 7 1 の下に位置するデータ線部半導体層 1 5 3 と、方向制御電

50

極 176 とストレージ電極 133c、133d が交差する部分でこれら金属配線間の絶縁を保障するための交差部半導体層 155 とを含む。半導体層 151、153、155 の上部には、抵抗性接触層 163、165 が各々形成されている。ここで、抵抗性接触層 163、165 は、シリサイドまたは n 型不純物が高濃度にドーピングされている n+水素化非晶質シリコンなどの物質で作られるのが好ましい。

【0035】

抵抗性接触層 163、165 及びゲート絶縁膜 140 上には、データ配線 171、173、175 が形成されている。データ配線 171、173、175 は、縦方向に形成されてゲート線 121 と交差して画素を定義するデータ線 171 と、データ線 171 から分岐しており抵抗性接触層 163 の上部までのびているソース電極 173 と、データ線 171 の一端に連結されており外部デバイスから画像信号を受けるデータパッド（図示せず）と、ソース電極 173 と分離されておりゲート電極 123 に対してソース電極 173 とは反対側に位置して抵抗性接触層 165 上部に形成されているドレーン電極 175 とを含む。

10

【0036】

また、ゲート線 121 とデータ線 171 が交差してなす画素領域内には、方向制御電極 176 が形成されている。各々の方向制御電極 176 は、複数個の X 字状の金属片が互いに連結されており、ドレーン電極 175 と連結されている。データ配線 171、173、175 及び方向制御電極 176 は、Al またはその合金、Cr またはその合金、Mo またはその合金などからなるのが好ましい。必要に応じて、物理的特性や化学的特性が優れた Cr または Mo 合金などからなる第 1 層と、抵抗値の低い Al または Ag 合金などからなる第 2 層の全二層で形成することもできる。

20

【0037】

データ配線 171、173、175 の上には、窒化ケイ素または有機絶縁膜からなるパシベーション層 180 が形成されている。

【0038】

パシベーション層 180 には、データパッドを露出する接触孔（図示せず）が形成されており、ゲート絶縁層 140 と共にゲートパッドを露出する接触孔（図示せず）が形成されている。この時、パッドを露出する接触孔は、多角形や円形のような様々な形に形成することができる。また、接触孔の領域は形状寸法は 2 mm × 60 μm 以下、0.5 mm × 15 μm 以上であることが好ましい。

30

【0039】

パシベーション層 180 上に画素電極 190 が形成される。各々の画素電極 190 は電氣的に浮遊され、複数個の X 字状の切開部 191 と直線型の切開部 192 とを有する。この時、複数個の X 字状切開部 191 は、方向制御電極 176 の X 字状部分と重畳し、直線型切開部 192 は、第 3 ストレージ電極 133c 及び第 4 ストレージ電極 133d と重畳する。方向制御電極 176 は、切開部 191 のみでなく画素電極 190 の切開部 191 の周辺部と広く重畳していて、画素電極 190 との間で所定のストレージ容量を形成する。

【0040】

また、パシベーション層 180 上には、補助ゲートパッド（図示せず）及び補助データパッド（図示せず）が形成される。補助ゲートパッド及び補助データパッドは、接触孔を通じて各々のゲートパッド及びデータパッドと連結されている。ここで、画素電極 190 と補助ゲートパッド及び補助データパッドは、IZO (indium zinc oxide) で形成されることが好ましい。または、画素電極 190 及び補助パッドは ITO (indium tin oxide) で形成しても良い。

40

【0041】

以上、画素電極 190 は、画素領域を複数のドメインに分割するための切開部 191、192 を有し、このうち第 1 切開部 191 は方向制御電極 176 と重なっており、第 2 切開部 192 はストレージ電極 133c、133d と重なっている。即ち、液晶表示装置を上から観察した時、方向制御電極 176 が第 1 切開部 191 を通じて露出されて見えるように、方向制御電極 176 と第 1 切開部 191 は配列している。なお、一つの薄膜トランジ

50

スタは方向制御電極 176 に連結し、画素電極 190 と方向制御電極 176 はストレージ容量を形成するように配置する。

【0042】

一方、ストレージ電極配線 131、133a、133b、133c、133d を形成する代わりに画素電極 190 を前段のゲート線と重畳させてストレージ容量を形成することもできる。

【0043】

また、本発明による他の実施例によると、方向制御電極 176 は、ゲート配線 121、123 と同じ層に形成することもできる。また、方向制御電極 176 上部のパシベーション層 180 を除去し、開口部を形成することもできる。

10

< 上部基板 >

上部基板 210 に対してより詳細に説明する。

【0044】

ガラスなどの透明な絶縁物質からなる上部基板 210 の下面に、光漏れを防ぐためのブラックマトリクス 220 と、赤や緑や青のカラーフィルター 230 と、ITO または IZO などの透明な導電物質からなる共通電極 270 とが形成されている。

【0045】

液晶層 3 に含まれている複数の液晶分子は、画素電極 190 と共通電極 270 の間に電場のない状態において、その方向ベクトルが下部基板 110 と上部基板 210 に対して垂直をなすように配向されており、負の誘電体異方性を有する。下部基板 110 と上部基板 210 は、画素電極 190 がカラーフィルター 230 と対応して正確に重なり合うように整列される。このようにすれば、画素領域は、第 1 及び第 2 切開部 191、192 によって複数の小ドメインに分割される。また、各々のドメイン内において、液晶層 3 の配向は、方向制御電極 176 によって安定する。

20

【0046】

図 4 は図 3a に示す本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構成を簡略化して示したものである。

【0047】

上述したように、方向制御電極 176 をスイッチングするための薄膜トランジスタのみが提供され、画素電極 190 には方向制御電極 176 との容量性結合を通じて所定の電圧が誘導されるので、画素電極 190 と方向制御電極 176 の間の電圧差は一定に維持される。したがって、安定的な輝度の実現が可能であり、線反転や点反転などの反転タイプによらない。また、画素電極 190 と方向制御電極 176 を駆動するための薄膜トランジスタを別途形成する場合に生じる開口率の減少やデータ線の負荷量増加を防ぐことができる。

30

【0048】

図 5 は本発明の第 1 実施例による液晶表示装置の写真である。

【0049】

図 5 によれば、本発明による液晶表示装置が不安定な組織の少ない優れた表示品質であることが分かる。

40

[具体的実施例：2]

本発明の他の実施例について詳細に説明する。

【0050】

図 6a は本発明の第 2 実施例による液晶表示装置の配置図である。図 6b は図 6a に示す V1b-V1b' 線及び V1b'-V1b'' 線による断面図である。そして、図 6c は図 6a に示す V1c-V1c' 線による断面図である。

【0051】

絶縁基板 110 上に横方向にゲート線 121 が形成されており、ゲート電極 123 はゲート線 121 と分枝して形成されている。ゲート線 121 の一端には、外部回路と連結するためのゲートパッド 125 が形成されている。また、絶縁基板 110 上には、ストレ

50

ジ電極線 131 と第 1 乃至第 4 ストレージ電極 133a、133b、133c、133d 及び ストレージパッド 135 が形成されている。ストレージ電極線 131 は横方向にのびており、第 1 ストレージ電極 133a 及び第 2 ストレージ電極 133b はストレージ電極線 131 から縦方向にのびている。第 3 ストレージ電極 133c 及び第 4 ストレージ電極 133d は横方向にのびており、第 1 ストレージ電極 133a と第 2 ストレージ電極 133b とを連結している。ストレージパッド 135 はストレージ電極線 131 の一端に形成されている。

【0052】

ゲート配線 121、123、125 及びストレージ電極配線 131、133a、133b、133c、133d、135 は、Al またはその合金、Cr またはその合金、Mo またはその合金などから形成されるのが好ましく、もしくは、必要に応じて物理的及び化学的特性が優れた Cr または Mo 合金などからなる第 1 層と、抵抗値の低い Al または Ag 合金などからなる第 2 層の全二層で形成することもできる。

10

【0053】

ゲート配線 121、123、125 及びストレージ電極配線 131、133a、133b、133c、133d、135 の上には、ゲート絶縁層 140 が形成されている。

【0054】

ゲート絶縁層 140 上でかつゲート電極 123 の位置とは別の位置に、非晶質シリコンなどの半導体からなる半導体層 151、153、155、158 が形成されている。半導体層 151、153、155、158 は、薄膜トランジスタのチャンネルを形成するチャンネル部半導体層 151、データ線 171 下に位置するデータ線部半導体層 153、方向制御電極 176 とストレージ電極 133c、133d が交差する部分でこれら金属配線間の絶縁を保障するための交差部半導体層 155 及び方向制御電極 176 の下に位置する方向制御電極部半導体層 158 を含む。半導体層 151、153、155、158 の上部には、シリサイドまたは n 型不純物が高濃度にドーピングされている n+ 水素化非晶質シリコンなどの物質で作られた抵抗性接触層 161、163、165、168 が各々形成されている。

20

【0055】

抵抗性接触層 161、163、165、168 及びゲート絶縁膜 140 の上には、データ配線 171、173、175、179 が形成されている。データ配線 171、173、175、179 は、縦方向に形成されておりかつゲート線 121 と交差して画素を定義するデータ線 171、データ線 171 から分枝しており抵抗性接触層 163 の上部にのびているソース電極 173、データ線 171 の一端に連結され外部のデバイスからの画像信号を受けるデータパッド 179、ソース電極 173 から分離されてゲート電極 123 に対してソース電極 173 とは反対側に位置し、かつ抵抗性接触層 165 上に形成されているドレーン電極 175 を含む。

30

【0056】

また、ゲート線 121 とデータ線 171 が交差して形成される画素領域内には、方向制御電極 176 が形成されている。各々の方向制御電極 176 は、複数個の X 字状の金属片と互いに連結されており、ドレーン電極 175 と連結されている。データ配線 171、173、175、179 及び方向制御電極 176 は、Al またはその合金、Cr またはその合金、Mo またはその合金などからなるのが好ましく、必要に応じて、物理的及び化学的な特性が優れた Cr または Mo 合金などからなる第 1 層と、抵抗値の低い Al または Ag 合金などからなる第 2 層の全二層で形成することもできる。

40

【0057】

データ配線 171、173、175、179 及び方向制御電極 176 の上には、窒化ケイ素または有機絶縁膜からなるパシベーション層 180 が形成されている。

【0058】

パシベーション層 180 には、データパッド 179 を露出する接触孔 184 が形成されており、ゲート絶縁層 140 と共にゲートパッド 125 及びストレージパッド 135 を各

50

々露出する接触孔182、183が形成されている。この時、パッド125、135、179を露出する接触孔182、183、184は、多角形やや円形などの様々な形に形成することもでき、形状寸法は2mm×60μm超以下、0.5mm×15μm以上であることが好ましい。

【0059】

パシベーション層180上には、画素電極190が形成されている。各々の画素電極190は、電氣的に浮遊されており、複数のX字状切開部191と直線型切開部192を有する。この時、複数のX字状切開部191は方向制御電極176のX字状部分と重畳し、直線型切開部192は第3ストレージ電極133c及び第4ストレージ133dと重畳している。方向制御電極176は、切開部191のみでなく画素電極190の切開部191

10

【0060】

また、パシベーション層180上には、補助ゲートパッド95、補助ストレージパッド98、補助データパッド97が形成されている。補助ゲートパッド95、補助ストレージパッド98、補助データパッド97は、接触孔182、183、184を通じて各々のゲートパッド125、ストレージパッド135及びデータパッド179と連結されている。ここで、画素電極190、補助ゲートパッド95、補助ストレージパッド98、補助データパッド97は、IZOで形成されるのが好ましい。また、画素電極190及び補助パッド95、97、98はITOで形成することもできる。

【0061】

以上、画素電極190は、画素領域を複数のドメインに分割するための切開部191、192を有し、このうち第1切開部191は方向制御電極176と重なっており、第2切開部192はストレージ電極133c、133dと重なっている。即ち、液晶表示装置を上から観察した時、方向制御電極176が第1切開部191を通じて露出されて見えるように方向制御電極176と第1切開部191を配列する。なお、一つの薄膜トランジスタは方向制御電極176に連結しており、画素電極190は方向制御電極176と容量性結合をなすように配置する。

20

【0062】

一方、ストレージ電極配線131、133a、133b、133c、133d、135を形成する代わりに、画素電極190を前段のゲート線と重畳させてストレージ容量を形成す

30

【0063】

方向制御電極176は、ゲート配線121、123、125と同じ層に形成することもできる。そして、方向制御電極176上部のパシベーション層180を除去して孔を形成することもできる。

<上部基板>

上部基板210に対してより詳細に説明する。

【0064】

ガラスなどの透明な絶縁物質からなる上部基板210の下面に、光漏れを防ぐためのブラックマトリックス220と、赤や緑や青のカラーフィルター230と、ITOまたはIZOなどの透明な導電物質からなる共通電極270とが形成されている。

40

【0065】

液晶層3に含まれている複数の液晶分子は、画素電極190と共通電極270の間に電界のない状態において、その方向ベクトルが下部基板110と上部基板210に対して垂直をなすように配向されており、負の誘電体異方性を有する。下部基板110と上部基板210は、画素電極190がカラーフィルター230と対応して正確に重なり合うように整列される。このようにすれば、画素領域は、第1及び第2切開部191、192によって複数の小ドメインに分割される。また、各々のドメイン内において、液晶層3の配向は、方向制御電極176によって安定する。そして、第2実施例では、方向制御電極176の下に半導体層158を設けることによって、方向制御電極176と共通電極270との

50

距離を縮少し C_{DC} を増加させると共に、ドメインの境界部を形づくる方向制御電極176部分のセルギャップを他の領域のセルギャップに比べて小さくすることで、物理的にドメインに境界を設け、より安定的にドメインが形成できる。

[具体的実施例：3]

本発明の他の実施例について説明する。

【0066】

図7aは本発明の第3実施例による液晶表示装置の配置図であり、図7bは図7aに示すV11b-V11b'線による断面図である。

【0067】

本発明の第3実施例による液晶表示装置は、方向制御電極176下にX字状の金属片127がさらに形成されている点と、液晶分子が基板110、210に対して水平に配向され、正の誘電体異方性を有する点を除いては、第1実施例による液晶表示装置と同様な構造である。

【0068】

X字状金属片127は、ゲート配線121、123及びストレージ電極配線131、133a、133b、133c、133dと同一層に同一な物質で形成されている。そして、X字状金属片127は、方向制御電極176と共通電極270間の距離を縮小して C_{DC} を増加させると共に、ドメインの境界部を形づくる方向制御電極176部分のセルギャップを他の領域のセルギャップに比べて小さくすることで、物理的にドメインに境界を設け、より安定的にドメインが形成できるようにする。なお、正の誘電体異方性を有する液晶分子を用いれば、画素電極190と共通電極270の間に電界が印加された時に、液晶分子が基板110、210に対して垂直方向に立ち上がろうとする力を受けて配向が変わる。このような液晶を用いてノーマリブラックモードを実現するためには、上部基板210と下部基板110の外側に各々配置する二つの偏光板の偏光軸が互いに平行に並ぶように配置する。

【0069】

上述したように、2重ドメイン液晶表示装置は、方向制御電極と方向制御電極信号をスイッチングするための薄膜トランジスタを用いる。そして、方向制御電極は画素電極と容量性結合をしている。この方法により、液晶分子の傾斜方向は容易に制御でき、安定したドメインを得ることができる。

【0070】

以上、本発明の好ましい実施例を参照して説明したが、該当技術分野における通常の知識を有する者であれば、特許請求の範囲に記載の本発明の思想及び領域から逸脱しない範囲内で、本発明の様々な修正及び変形が可能であることが理解できるであろう。

【図面の簡単な説明】

【0071】

【図1】本発明の実施例による液晶表示装置の等価回路図

【図2】本発明の実施例による液晶表示装置の画素電極と方向制御電極と画素電極間の容量における、画素電極電圧と方向制御電極電圧の波形図

【図3a】本発明の第1実施例による液晶表示装置の配置図

【図3b】図3aに示す111b-111b'線による断面図

【図4】本発明の第1実施例による液晶表示装置用薄膜トランジスタ配列基板を簡略に示す構成図

【図5】本発明の第1実施例による液晶表示装置の写真

【図6a】本発明の第2実施例による液晶表示装置の配置図

【図6b】図6aに示すV1b-V1b'線及びV1b'-V1b''線による断面図

【図6c】図6aに示すV1c-V1c'線による断面図

【図7a】本発明の第3実施例による液晶表示装置の配置図

【図7b】図7aに示すV11b-V11b'線による断面図

【符号の説明】

【 0 0 7 2 】

3 液晶層

9 5 補助ゲートパッド

9 7 補助データパッド

9 8 補助ストレージパッド

1 1 0 絶縁基板

1 2 3 ゲート電極

1 3 1、1 3 3 a、1 3 3 b、1 3 3 c、1 3 3 d ストレージ電極

1 3 5 ストレージパッド

1 4 0 ゲート絶縁層

1 5 1、1 5 3、1 5 5、1 5 8 半導体層

1 6 1、1 6 3、1 6 5、1 6 8 抵抗性接触層

1 7 3 ソース電極

1 7 5 ドレイン電極

1 7 6 方向制御電極

1 7 9 データパッド

1 8 0 パシベーション層

1 8 2、1 8 3、1 8 4 接触孔

1 9 0 画素電極

1 9 1 X時状の切開部

1 9 2 直線上の切開部

2 1 0 上部基板

2 2 0 ブラックマトリックス

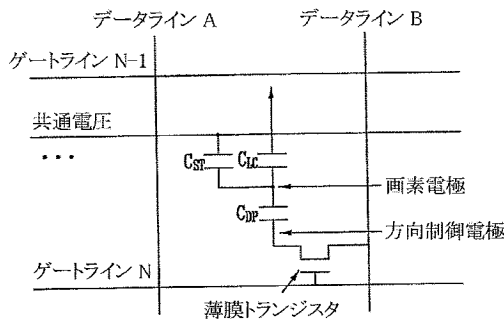
2 3 0 カラーフィルタ

2 7 0 共通電極

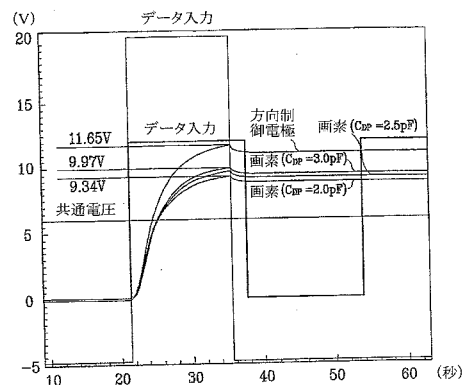
10

20

【 図 1 】



【 図 2 】



シミュレーションパラメータ
 薄膜トランジスタ W/L=30 μ m/3.5 μ m,
 C_{DP} = 2.0pF, 2.5pF, 3.0pF
 C_{DC} = 0.01pF (C_{DC} は方向制御電極と共通電極の間の静電容量を示す)
 C_{gs} = 0.02pF
 C_{gc} = 0.3pF
 R_{IC} = 30 Ω
 ゲートおよびデータの R,C Load=17" (センター値を利用)

FIG. 3A

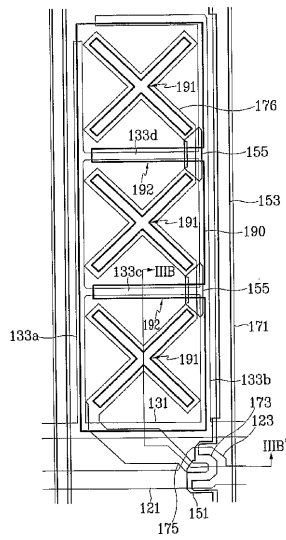
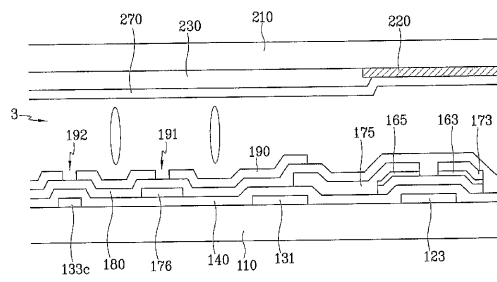
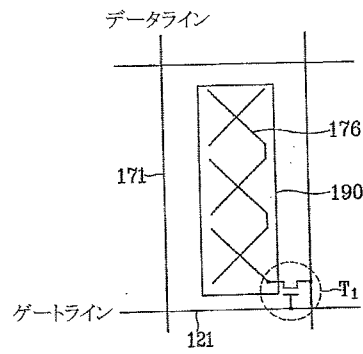


FIG. 3B



【 図 4 】



【 図 5 】

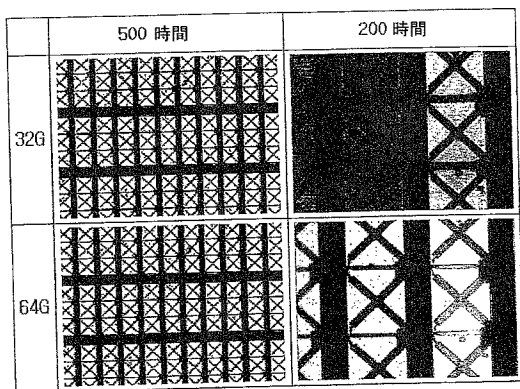


FIG. 6A

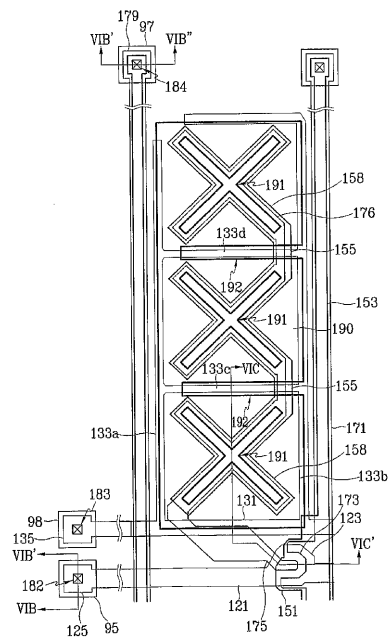


FIG. 6B

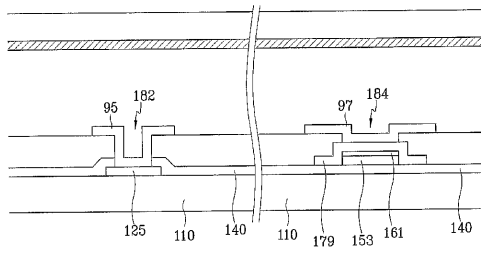


FIG. 6C

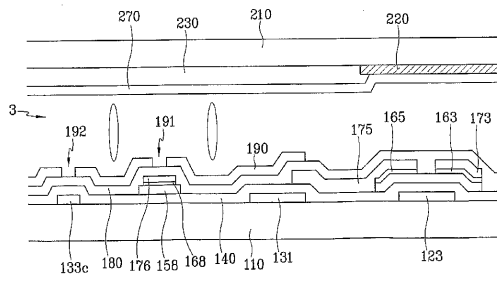


FIG. 7A

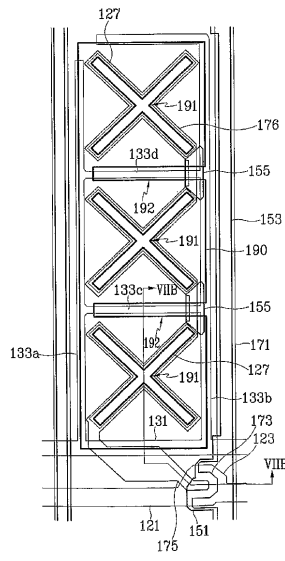
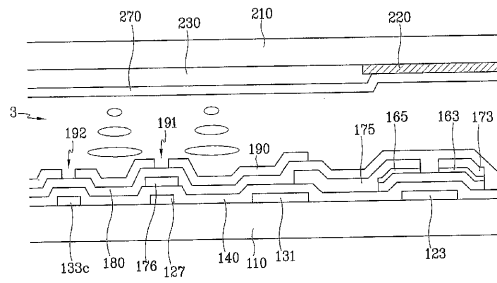


FIG. 7B



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR02/01372

Box I	Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)
<p>This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:</p> <p>1. <input type="checkbox"/> Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:</p> <p>2. <input checked="" type="checkbox"/> Claims Nos.: 13 because they relate to part of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically: The claim is too indefinite to make meaningful search possible</p> <p>3. <input type="checkbox"/> Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).</p>	
Box II	Observations where unity of invention is lacking (Continuation of item 2 of first sheet)
<p>This International Search Authority found multiple inventions in this international application, as follows:</p> <p>1. <input type="checkbox"/> As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.</p> <p>2. <input type="checkbox"/> As all searchable claims could be established without effort justifying an additional fee, this Authority did not invite payment of any addition fee.</p> <p>3. <input type="checkbox"/> As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:</p> <p>4. <input type="checkbox"/> No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:</p> <p>Remark on Protest</p> <p><input type="checkbox"/> The additional search fees were accompanied by the applicant's protest.</p> <p><input type="checkbox"/> No protest accompanied the payment of additional search fees.</p>	

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR02/01372

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
KR 1999-88080	27.12.1999	NONE	
KR 2000-53522	25. 8.2000	NONE	
KR 2000-35709	26. 6.2000	NONE	

フロントページの続き

(81) 指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW

(72) 発明者 ホン, スン - キュ

大韓民国, キョンギ - ド, 442 - 470 スウォン - シティ, パルダル - グ, ヨントン - ドン,
955 - 1, ファンゴル ジュコン アパート 136 - 1806

(72) 発明者 キム, ヒ - ソブ

大韓民国, 445 - 973 キョンギ - ド, フッスン - クン, テアン - ウップ, バンウォル - リ,
865 - 1, シンヨントン ヒュンダイ アパート 110 - 304

(72) 発明者 シン, キョン - ジュ

大韓民国, キョンギ - ド, 449 - 904 ヨンジン - シティ, キフン - ウップ, ボラ - リ, 28
9 - 12, サムジョン ソンビ マウル 102 - 504

F ターム(参考) 2H090 HA03 LA01 LA04 LA15 MA01 MA15 MB14

2H092 GA13 GA17 GA28 HA04 JA24 JA45 JB57 JB69 NA04 NA27

PA02 PA08 PA09

专利名称(译)	多畴液晶显示装置及其薄膜晶体管基板		
公开(公告)号	JP2005522748A	公开(公告)日	2005-07-28
申请号	JP2004509504	申请日	2002-07-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	ホンスンキュ キムヒソブ シンキョンジュ		
发明人	ホン,スン-キュ キム,ヒ-ソブ シン,キョン-ジュ		
IPC分类号	G02F1/1337 G02F1/1333 G02F1/1343 G02F1/1368 G02F1/139		
CPC分类号	G02F1/1393 G02F1/133707 G02F2001/133761 G02F2001/134381 G02F2201/128		
FI分类号	G02F1/1368 G02F1/1337.520 G02F1/1343		
F-TERM分类号	2H090/HA03 2H090/LA01 2H090/LA04 2H090/LA15 2H090/MA01 2H090/MA15 2H090/MB14 2H092/GA13 2H092/GA17 2H092/GA28 2H092/HA04 2H092/JA24 2H092/JA45 2H092/JB57 2H092/JB69 2H092/NA04 2H092/NA27 2H092/PA02 2H092/PA08 2H092/PA09		
优先权	1020020019244 2002-04-09 KR		
其他公开文献	JP4336645B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其制造工艺简单，形成稳定的多畴。在根据本发明的液晶显示装置中，栅极布线形成在绝缘基板上，并且数据线形成与栅极布线交叉。栅极布线和数据线彼此绝缘，并且具有栅极电极，源极电极和漏极电极的三个端子的薄膜晶体管形成在通过栅极布线和数据线交叉形成的像素区域中，以及方向控制电极和像素电极每个形成。此时，薄膜晶体管用于切换方向控制电极，并且像素电极电浮置并与方向控制电极电容耦合。结果，稳定地形成多个域。

