

(19)日本国特許庁 (J P)

(12) **公開特許公報** (A) (11)特許出願公開番号

特開2003－177425

(P2003－177425A)

(43)公開日 平成15年6月27日(2003.6.27)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 8 9
1/1335	505	1/1335	2 H 0 9 1
1/1341		1/1341	2 H 0 9 2
G 0 9 F 9/30	338	G 0 9 F 9/30	5 C 0 9 4
9/35		9/35	5 F 1 1 0
審査請求 未請求 請求項の数 10 O L (全 15数) 最終頁に続く			

(21)出願番号 特願2001－379531(P2001－379531)

(22)出願日 平成13年12月13日(2001.12.13)

(71)出願人 302036002
富士通ディスプレイテクノロジー株式会社
神奈川県川崎市中原区上小田中4丁目1番1号
(72)発明者 田中 義規
神奈川県川崎市中原区上小田中4丁目1番1号
富士通株式会社内
(72)発明者 谷口 洋二
神奈川県川崎市中原区上小田中4丁目1番1号
富士通株式会社内
(74)代理人 100108187
弁理士 横山 淳一

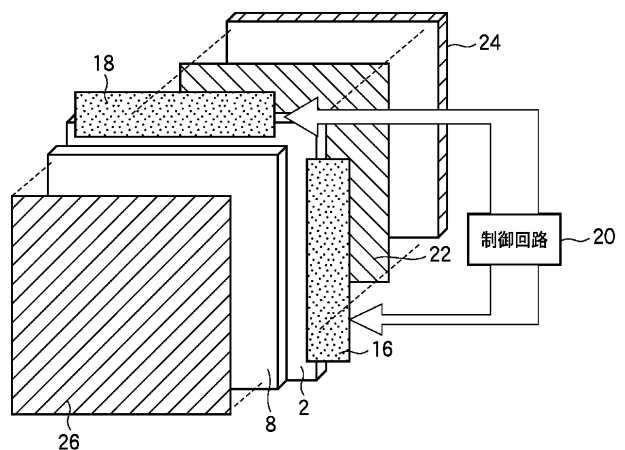
最終頁に続く

(54)【発明の名称】 液晶表示装置用基板及びそれを備えた液晶表示装置

(57)【要約】

【課題】本発明は、液晶表示装置用基板及びそれを備えた液晶表示装置に関し、製造コストを低減でき、良好な表示品質が得られる液晶表示装置用基板及びそれを備えた液晶表示装置を提供することを目的とする。

【解決手段】対向して配置される対向基板とともに、液晶にモノマーを混合した液晶組成物を挟持するT F T基板2と、T F T基板2上に絶縁膜を介して互いに交差して形成された複数のバスライン4、10と、複数のバスライン4、10の交差位置近傍に形成された薄膜トランジスタと、モノマーを重合してポリマー化する際に画素電極に電圧を印加するために形成された複数のポリマー化用薄膜トランジスタ36と、複数のポリマー化用薄膜トランジスタ36のゲート電極に電氣的に接続された第1のポリマー化用共通電極配線38とを有するように構成する。



【特許請求の範囲】

【請求項1】対向して配置される対向基板とともに、液晶にモノマーを混合した液晶組成物を挟持する基板と、前記基板上に絶縁膜を介して互いに交差して形成された複数のバスラインと、
前記複数のバスラインで画定された画素領域毎に形成された画素電極と、
前記複数のバスラインの交差位置近傍に形成された薄膜トランジスタと、
前記モノマーを重合してポリマー化する際に前記画素電極に電圧を印加するために形成された複数のポリマー化用薄膜トランジスタと、
前記複数のポリマー化用薄膜トランジスタのゲート電極に電氣的に接続された第1のポリマー化用共通電極配線とを有することを特徴とする液晶表示装置用基板。

【請求項2】請求項1記載の液晶表示装置用基板において、
前記複数のバスラインは、前記ポリマー化用薄膜トランジスタを介して互いに接続されていることを特徴とする液晶表示装置用基板。

【請求項3】請求項1記載の液晶表示装置用基板において、
前記複数のポリマー化用薄膜トランジスタのドレイン電極に電氣的に接続された第2のポリマー化用共通電極配線をさらに有し、
前記複数のバスラインは、隣接する前記ポリマー化用薄膜トランジスタのソース電極に電氣的に接続されていることを特徴とする液晶表示装置用基板。

【請求項4】請求項1乃至3のいずれか1項に記載の液晶表示装置用基板において、
前記ポリマー化用薄膜トランジスタの各形成層は、前記薄膜トランジスタの各形成層と同一の形成材料で形成されていることを特徴とする液晶表示装置用基板。

【請求項5】周囲に塗布されるシール材を介して対向基板と貼り合わされ、端辺に形成される液晶注入口から前記対向基板との間に液晶が注入される基板と、
前記基板の表示領域端部に形成された額縁領域と、
前記液晶が注入される際に、前記額縁領域での前記液晶の注入速度を低減させるために前記額縁領域に形成された注入速度低減用構造物とを有することを特徴とする液晶表示装置用基板。

【請求項6】請求項5記載の液晶表示装置用基板において、
前記注入速度低減用構造物は、前記端辺にほぼ平行方向に延伸して複数形成されていることを特徴とする液晶表示装置用基板。

【請求項7】請求項5又は6に記載の液晶表示装置用基板において、
前記注入速度低減用構造物は、レジスト又はアクリル樹脂を含んで形成されていることを特徴とする液晶表示装

*置用基板。

【請求項8】請求項5又は6に記載の液晶表示装置用基板において、
前記基板上の画素領域毎に形成されたカラーフィルタ樹脂層をさらに有し、
前記注入速度低減用構造物は、前記カラーフィルタ樹脂層を含んで形成されていることを特徴とする液晶表示装置用基板。

【請求項9】対向して配置される2枚の基板と、前記2枚の基板間に封入された液晶とを有する液晶表示装置において、
前記2枚の基板の少なくとも一方に、請求項1乃至8のいずれか1項に記載の液晶表示装置用基板が用いられていることを特徴とする液晶表示装置。

【請求項10】請求項9記載の液晶表示装置において、
前記液晶は、負の誘電率異方性を有していることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報機器等の表示装置を構成する液晶表示装置用基板及びそれを備えた液晶表示装置に関する。

【0002】

【従来の技術】負の誘電率異方性を有する液晶を垂直配向させ、配向規制用構造物として基板上に土手構造（線状突起）や電極の抜き部（スリット）を設けたMVAモード（Multi-domain Vertical Alignment mode）の液晶表示装置が知られている。配向規制用構造物を設けているため、配向膜にラビング処理を施さなくても電圧印加時の液晶配向方位を複数方位に制御可能である。MVAモードの液晶表示装置は、従来のTN（Twisted Nematic）モードの液晶表示装置に比べて視角特性に優れている。

【0003】液晶分子を配向規制する他の手法に、ポリマースタビライズ（PS）方式がある。PS方式では、負の誘電率異方性を有する液晶に紫外線（UV；UltraViolet rays）照射で重合するモノマーを微量添加した液晶組成物を互に対向する面に垂直配向膜が形成された2枚の基板間に封止する。その後、基板間に所定の電圧を印加して液晶分子をチルト（傾斜）させた状態でUVを照射し、モノマーを重合してポリマー化させる。

【0004】図18は、モノマーが重合してポリマー化した液晶組成物の状態を示す概念図である。図18に示すように、2枚のガラス基板112、113の対向面には、電極114、115が形成されている。電極114、115上には、垂直配向膜116、117がそれぞれ形成されている。

【0005】両基板間の液晶層118は、基板面にほぼ

垂直に配向する液晶分子102と、所定のプレチルト角でチルトしているモノマー104が重合して形成されたポリマーネットワーク106とで構成されている。ポリマーネットワーク106は、電源140及びスイッチ142により電極114、115間に所定の電圧が印加された状態で、液晶層118にUVが照射されることにより形成される。ポリマーネットワーク106は、基板面に対して所定のプレチルト角で固定化されるため、周囲の液晶分子102が特定の方向に傾斜するきっかけになる。このため、PS方式によるMVAモードの液晶表示装置は、従来マルチドメイン化に必要であった配向規制用構造物が不要になり、製造プロセスを簡略化できるといふ利点を有している。

【0006】また、ポリマー化した液晶分子は、他の液晶分子（ホスト液晶）に比べて閾値電圧が低下し、低階調での駆動時には他の液晶分子より先行して応答するため、低階調での液晶分子の応答速度が改善される。

【0007】このPS方式では、所定のプレチルト角を与えるために液晶層118に所定の電圧を印加しながらUVを照射することが必要である。液晶層118に電圧を印加するためには、データバスラインに所定の電圧（階調信号）を印加するとともに、各画素の薄膜トランジスタ（TFT; Thin Film Transistor）をオン状態にするためにゲートバスラインに所定の電圧を印加する必要がある。

【0008】各バスラインへの電圧印加は、一般にプロービングによる手法や、周辺接続線（共通配線）を利用する手法等が用いられる。前者はコンタクトプローバ等を用いて、各々が電氣的に独立しているバスラインの端子部にプロービングし、所定の電圧を印加するものである。また、後者はあらかじめ複数のバスラインに電氣的に接続された周辺接続線を用いて電圧を印加するものである。

【0009】

【発明が解決しようとする課題】図19は、プロービングにより各バスライン120に電圧を印加する際の状態を示している。図19に示すように、コンタクトプローバ（図示せず）は、複数のプロービングピン122を各バスライン120の端子部124にそれぞれ接触させることにより、各バスライン120に所定の電圧を印加するようになっている。

【0010】しかしながら、近年の配線パターンの高精細化に伴い、バスライン120間の間隔Pが狭くなっているため、プロービングが困難になってきている。また、バスライン120の本数の増加に伴い、必要なプロービングピン122の本数も増加するため、全てのプロービングピン122を確実に端子部124に接触させるのが一層困難になってきている。

【0011】図19では、図中左から3本目のプロービングピン122'は端子部124'に接触していない。

このように、確実なプロービングがされないと、端子部124'に接続されるバスライン120'上の各画素に所定の電圧が印加されないため、PS化による液晶分子102のプレチルト角制御が不十分となる。このため、当該バスライン120'上が表示欠陥（線欠陥）となり、表示品質が低下してしまうという問題が生じている。

【0012】一方、図20は電圧印加に用いられる周辺接続線の構成を示している。図20に示すように、各バスライン120の端子部124は、周辺接続線126によりそれぞれ電氣的に接続されている。周辺接続線126には、電圧印加用パッド128が電氣的に接続されている。1つの電圧印加用パッド128にプロービングピン（図20では図示せず）を接触させることにより、複数のバスライン120に所定の電圧を印加できるようになっている。

【0013】しかしながら、電氣的に接続された各バスライン120は、パネル製造工程以降の工程で電氣的に分離する必要がある。このため、図中の一点鎖線αでガラス基板を切断する2次スクライブを行うか、同じく一点鎖線αで周辺接続線126と各端子部124との間の配線をレーザーで切断するかのいずれかの工程が余分に必要になる。したがって、製造コストが増加してしまうという問題が生じている。

【0014】本発明の目的は、製造コストを低減でき、良好な表示品質が得られる液晶表示装置用基板及びそれを備えた液晶表示装置を提供することにある。

【0015】

【課題を解決するための手段】上記目的は、対向して配置される対向基板とともに、液晶にモノマーを混合した液晶組成物を挟持する基板と、前記基板上に絶縁膜を介して互いに交差して形成された複数のバスラインと、前記複数のバスラインで画定された画素領域毎に形成された画素電極と、前記複数のバスラインの交差位置近傍に形成された薄膜トランジスタと、前記モノマーを重合してポリマー化の際に前記画素電極に電圧を印加するために形成された複数のポリマー化用薄膜トランジスタと、前記複数のポリマー化用薄膜トランジスタのゲート電極に電氣的に接続された第1のポリマー化用共通電極配線とを有することを特徴とする液晶表示装置用基板によって達成される。

【0016】

【発明の実施の形態】〔第1の実施の形態〕本発明の第1の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置について図1乃至図6を用いて説明する。本実施の形態では、ポリマー化用TFTと、ポリマー化用TFTのゲート電極に電氣的に接続されたポリマー化用共通電極配線とを用いて、液晶に混合されたモノマーを重合してポリマー化の際のみに複数のバスラインが電氣的に接続されるようにしている。以下、本実施

の形態による液晶表示装置用基板及びそれを備えた液晶表示装置について、実施例 1-1 及び 1-2 を用いて具体的に説明する。

【0017】（実施例 1-1）まず、実施例 1-1 による液晶表示装置用基板及びそれを備えた液晶表示装置について図 1 乃至図 4 を用いて説明する。図 1 は、本実施例による液晶表示装置の概略構成を示している。液晶表示装置は、TFT 等が形成された TFT 基板 2 とカラーフィルタ（CF；Color Filter）等が形成された CF 基板 8 とを対向させて貼り合わせ、液晶とモノマーを混合した液晶組成物をその間に封入した構造を有している。

【0018】図 2 は、TFT 基板 2 上に形成された素子の等価回路を示している。TFT 基板 2 上には、図中左右方向に延びるゲートバスライン 10 が、互いに平行に複数形成されている。また、不図示の絶縁膜を介してゲートバスライン 10 にほぼ直交して図中上下方向に延びるデータバスライン 4 が、互いに平行に複数形成されている。複数のゲートバスライン 10 とデータバスライン 4 とで囲まれた各領域が、TFT 基板 2 側の画素領域となる。各画素領域には TFT 12 と画素電極 30 が形成されている。各 TFT 12 のドレイン電極は隣接するデータバスライン 4 に接続され、ゲート電極は隣接するゲートバスライン 10 に接続され、ソース電極は画素電極 30 に接続されている。各画素領域のほぼ中央には、ゲートバスライン 10 と平行に蓄積容量バスライン 14 が形成されている。これらの TFT 12 や画素電極 30、各バスライン 4、10、14 は、フォトリソグラフィ工程で形成され、「成膜→レジスト塗布→露光→現像→エッチング→レジスト剥離」という一連の半導体プロセスを繰り返して形成される。

【0019】一方、図示は省略しているが、CF 基板 8 上には、CF 基板 8 側の画素領域を画定する遮光膜（BM）が形成されている。また、CF 基板 8 側の各画素領域には、CF 樹脂層 R、G、B のいずれかが形成されている。

【0020】図 1 に戻り、液晶を封止して CF 基板 8 と対向配置された TFT 基板 2 には、複数のゲートバスライン 10 を駆動するドライバ IC が実装されたゲート駆動回路 16 と、複数のデータバスライン 4 を駆動するドライバ IC が実装されたドレイン駆動回路 18 とが設けられている。これらの駆動回路 16、18 は、制御回路 20 から出力された所定の信号に基づいて、走査信号やデータ信号を所定のゲートバスライン 10 あるいはデータバスライン 4 に出力するようになっている。TFT 基板 2 の素子形成面と反対側の基板面には偏光板 22 が配置され、偏光板 22 の TFT 基板 2 と反対側の面にはバックライトユニット 24 が取り付けられている。CF 基板 8 の CF 形成面と反対側の面には、偏光板 22 とクロスニコルに配置された偏光板 26 が貼り付けられてい

る。

【0021】図 3 は、本実施例による液晶表示装置用基板のドレイン駆動回路 18 が接続される一端部の構成を示している。また、図 4 は、当該一端部を含む等価回路を示している。図 3 及び図 4 に示すように、複数のデータバスライン 4a～4i の端部には、端子部 6a～6i がそれぞれ形成されている。また、データバスライン 4b、4i には、各画素電極に所定の電圧を印加するための電圧印加用パッド 32b、32i が電氣的に接続されている。電圧印加用パッド 32 は、所定本数のデータバスライン 4 毎に 1 つずつ設けられている。

【0022】表示領域 40 には、画素毎に TFT 12 が形成されている。各画素では、画素電極及び共通電極（共に図示せず）と両電極間の液晶層とで液晶容量 C1c が形成されている。また、蓄積容量バスライン 14 及び中間電極（図示せず）との間で、画素電極及び共通電極間の電位差を保持するための補助容量 Cs が液晶容量 C1c に並列に形成されている。

【0023】データバスライン 4a～4i の端子部 6a～6i の近傍には、各データバスライン 4a～4i と絶縁膜を介してほぼ直交するように、第 1 のポリマー化用共通電極配線 38 が形成されている。ポリマー化用共通電極配線 38 は、ゲートバスライン 10 と同一の形成材料で、ゲートバスライン 10 の形成と同時に形成されている。ポリマー化用共通電極配線 38 の端部には、電圧印加用パッド 34 が形成されている。データバスライン 4a～4i とポリマー化用共通電極配線 38 との交差位置近傍であって、隣接するデータバスライン 4a～4i 間には、ポリマー化用 TFT 36a～36h が形成されている。ポリマー化用 TFT 36a～36h の各形成層は、各画素領域に形成された TFT 12 の各形成層と同一の形成材料で、TFT 12 の各形成層の形成と同時に形成されている。ポリマー化用 TFT 36a～36h のソース電極及びドレイン電極は、それぞれ隣接するデータバスライン 4a～4i に電氣的に接続されている。また、ポリマー化用 TFT 36a～36h のゲート電極は、ポリマー化用共通電極配線 38 に電氣的に接続されている。

【0024】電圧印加用パッド 34 を介してポリマー化用共通電極配線 38 に印加する直流（DC）電圧を Vgc とし、電圧印加用パッド 32b を用いてデータバスライン 4b に印加する電圧を Vd とする。電圧 Vd は、データバスライン 4b の両側に配置されたポリマー化用 TFT 36a、36b のドレイン電極に印加されることになる。電圧 Vgc が電圧 Vd より大きければ（Vgc > Vd）、ポリマー化用 TFT 36a、36b はオン状態になる。これにより、データバスライン 4b に隣接するデータバスライン 4a、4c に電圧 Vd が印加されるようになる。

【0025】同様に、電圧印加用パッド 32i を介して

データバスライン4 iに電圧Vdを印加しても、隣接するポリマー化用TFT 3 2 i、3 2 j（ポリマー化用TFT 3 2 jは図示していない）のドレイン電極に電圧Vdが印加されることになる。電圧Vgcが電圧Vdより大きければ（ $V_{gc} > V_d$ ）、ポリマー化用TFT 3 6 iはオン状態になる。これにより、データバスライン4 iに隣接するデータバスライン4 h、4 j（データバスライン4 jは図示していない）に電圧Vdが印加されるようになる。このように、電圧印加用パッド3 2 b、3 2 iから印加された電圧Vdは、隣接するデータバスライン4 a～4 iに順次伝播する。

【0026】このとき、各データバスライン4 a～4 iは、オン状態のポリマー化用TFT 3 6 a～3 6 hの抵抗R（例えば $1 \times 10^7 \Omega$ 以下）を介して直列に接続されることになるため、電圧Vdの伝播速度はポリマー化用TFT 3 6 a～3 6 hの書き込み特性 τ により決まる。所定時間経過後、TFT基板2上の全てのデータバスライン4には、同一の電圧Vdが印加されるようになる。このため、各ゲートバスライン10に電圧Vdより大きい電圧Vgp（ $V_{gp} > V_d$ ）を印加して各画素のTFT 1 2をオン状態にすることにより、画素電極30に電圧Vdが印加される。

【0027】図示を省略しているが、ゲートバスライン10をデータバスライン4 a～4 iと同様の構成にしてもよい。すなわち、ゲートバスライン10の端子部の近傍には、ゲートバスライン10と絶縁膜を介してほぼ直交するように、第1のポリマー化用共通電極配線が形成される。第1のポリマー化用共通電極配線は、データバスライン4と同一の形成材料で、データバスライン4の形成と同時に形成される。ゲートバスライン10と第1のポリマー化用共通電極配線との交差位置近傍であって、隣接するゲートバスライン10間には、ポリマー化用TFTが形成される。ポリマー化用TFTの各形成層は、各画素領域に形成されたTFT 1 2の各形成層と同一の形成材料で、TFT 1 2の各形成層の形成と同時に形成される。ポリマー化用TFTのソース電極及びドレイン電極は、それぞれ隣接するゲートバスライン10に電気的に接続される。また、ポリマー化用TFTのゲート電極は、第1のポリマー化用共通電極配線に電気的に接続される。

【0028】この場合、ポリマー化用TFTをオン状態にするために、第1のポリマー化用共通電極配線には、ゲートバスライン10に印加される電圧Vgpよりもさらに大きい電圧Vgc'（ $V_{gc'} > V_{gp} > V_d$ ）を印加する必要がある。

【0029】CF基板8上から引き回される配線を介して共通電極に電気的に接続されている電圧印加用パッド（図示せず）には、コモン電圧Vcが印加される。したがって、液晶層には、電圧Vcと電圧Vdとの差の絶対値の電圧（ $|V_c - V_d|$ ）が印加されることになる。

電圧が印加された状態で液晶層にUVを照射することにより、液晶層中のモノマーが重合してポリマー化し、液晶分子に所定のプレチルト角を付与するポリマーネットワークが形成される。プレチルトの方向を複数定めることにより、マルチドメイン化が可能になる。

【0030】ポリマーネットワーク形成に必要なモノマーとして、例えば大日本インキ社製の液晶性アクリレートモノマー（UCL-001）が用いられる。液晶層には、0.3～3wt%のモノマーを添加する。この状態で液晶層に3～7VのDC電圧を印加しつつ、波長300～400nmのUV光を1000～3000mJの照射エネルギーで照射することにより、モノマーは重合してポリマー化し、所定のプレチルト角を有する液晶分子が形成される。このプレチルト角は添加するモノマー量、モノマーに添加する光重合開始剤量、UV照射量、及び印加電圧等に依存する。

【0031】製品完成後には、実際に駆動させる際にデータバスライン4に印加される階調電圧Vd1よりも小さい電圧Vgc1（ $V_{gc1} < V_{d1}$ ）が、常にポリマー化用共通電極配線38に印加されるようにする。これにより、ポリマー化用TFT 3 6が常にオフ状態となり抵抗値が上昇するため、各データバスライン4は電気的に分離される。また、ゲートバスライン10側にデータバスライン4と同様のポリマー化用TFT及び第1のポリマー化用共通電極配線を形成した際には、実際に駆動させる際にゲートバスライン10に印加されるゲート電圧Vgp1よりも小さい電圧Vgc1'（ $V_{gc1'} < V_{gp1}$ ）となる電圧が、第1のポリマー化用共通電極配線に常に印加されるようにする。これにより、ポリマー化用TFTが常にオフ状態となり抵抗値が上昇するため、各ゲートバスライン10は電気的に分離される。

【0032】本実施例では、所定本数のデータバスライン4（ゲートバスライン10）毎に1つの電圧印加用パッド32が設けられている。このため、プロービングピンを各電圧印加用パッド32に接触させるのが容易になる。また、各バスライン4、10に印加される電圧よりも小さい電圧をポリマー化用共通電極配線38に常に印加することにより、各バスライン4、10はそれぞれ電気的に分離される。したがって、レーザ照射による配線の切断や2次スクライブ等の工程が不要になるため、製造コストが増加するのを抑制できる。

【0033】（実施例1-2）次に、実施例1-2による液晶表示装置用基板及びそれを備えた液晶表示装置について図5及び図6を用いて説明する。図5は、本実施例による液晶表示装置用基板の一端部の構成を示している。また、図6は、当該一端部を含む等価回路を示している。なお、図3及び図4に示す実施例1-1と同一の機能作用を有する構成要素については、同一の符号を付してその説明を省略する。

【0034】図5及び図6に示すように、データバスラ

イン4a~4fの端子部6a~6fの近傍には、ポリマー化用共通電極配線38にほぼ平行に、第2のポリマー化用共通電極配線39が形成されている。ポリマー化用共通電極配線39は、ゲートバスライン10と同一の形成材料で、ゲートバスライン10の形成と同時に形成されている。ポリマー化用共通電極配線39の端部には、電圧印加用パッド35が形成されている。データバスライン4a~4fとポリマー化用共通電極配線38との交差位置近傍には、ポリマー化用TFT37a~37fが形成されている。ポリマー化用TFT37a~37fの各形成層は、各画素領域に形成されたTFT12の各形成層と同一の形成材料で、TFT12の各形成層の形成と同時に形成されている。ポリマー化用TFT37a~37fのドレイン電極は、不図示の絶縁膜を開口して形成された接続部41を介してポリマー化用共通電極配線39に電氣的に接続されている。ポリマー化用TFT37aのソース電極は、データバスライン4aに電氣的に接続されている。同様に、ポリマー化用TFT37b~37fのソース電極は、データバスライン4b~4fにそれぞれ電氣的に接続されている。

【0035】電圧印加用パッド34を用いてポリマー化用共通電極配線38に印加する電圧を V_{gc} とし、電圧印加用パッド35を用いてポリマー化用共通電極配線39に印加する電圧を V_d とする。電圧 V_d は、各ポリマー化用TFT37a~37fのドレイン電極に印加される。電圧 V_{gc} が電圧 V_d より大きければ($V_{gc} > V_d$)、ポリマー化用TFT37a~37fはオン状態になる。これにより、ポリマー化用TFT37a~37fのソース電極に電氣的に接続されたデータバスライン4a~4fに電圧 V_d が印加されるようになる。

【0036】このとき、各データバスライン4a~4fは、オン状態のポリマー化用TFT36a~36fの抵抗 r (例えば $1 \times 10^7 \Omega$ 以下)を介して並列に接続されることになる。このため、実施例1-1と比較して短時間でデータバスライン4a~4fに電圧 V_d を印加することができる。この後、各ゲートバスライン10に電圧 V_d より大きい電圧 V_{gp} ($V_{gp} > V_d$)を印加して各画素のTFT12をオン状態にすることにより、画素電極30に電圧 V_d が印加される。本実施例によっても、実施例1-1と同様の効果を奏することができる。

【0037】以上説明したように、本実施の形態によれば、製造コストを低減でき、良好な表示品質が得られる。

【0038】〔第2の実施の形態〕次に、本発明の第2の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置について図7乃至図17を用いて説明する。図7は、本実施の形態の前提となる従来のTFT基板2のTFT12近傍の構成を示している。図7に示すように、TFT12は、図中左右方向に延びるゲートバスライン10と、不図示の絶縁膜を介してゲートバスラ

イン10にほぼ直交して図中上下方向に延びるデータバスライン4との交差位置近傍に形成されている。TFT12のドレイン電極42は、データバスライン4から引き出されている。ドレイン電極42の端部は、ゲートバスライン10上にアモルファスシリコン(a-Si)等で形成された動作半導体層56の一端辺側に配置されている。

【0039】一方、ソース電極44は、その端部が動作半導体層56上の他端辺側に配置されるように形成されている。このような構成において動作半導体層56直下のゲートバスライン10が当該TFT12のゲート電極として機能するようになっている。また、ソース電極44は、コンタクトホール46を介して画素電極30に接続されている。

【0040】図8は、図7のA-A線で切断したTFT基板2の製造工程を示す工程断面図である。まず、図8(a)に示すガラス基板48上に、例えば膜厚200nmのAlNd、膜厚90nmのMoN及び膜厚10nmのMoをスパッタ法等により連続成膜し、図8(b)に示すように金属層50を形成する。次に、全面にレジストを塗布してからフォトリソを用いてパターンニングし、レジストパターン(図示せず)を形成する。次に、図8(c)に示すように、当該レジストパターンをエッチングマスクとして用いてウェットエッチングを行い、ゲートバスライン10(ゲート電極)を形成する。次に、CVD法等により、例えば膜厚350nmのシリコン窒化膜(SiNx)、膜厚200nmのa-Si及び膜厚30nmの n^+ a-Siを連続成膜し、絶縁膜(ゲート絶縁膜)52、a-Si層54及び n^+ a-Si層(図示せず)を形成する。

【0041】次に、全面にレジストを塗布してからフォトリソを用いてパターンニングし、不図示のレジストパターンを形成する。次に、当該レジストパターンをエッチングマスクとして用いて n^+ a-Si層及びa-Si層54をエッチングし、図8(d)に示すような動作半導体層56を形成する。続いて、レジストパターンを剥離除去し、表面の自然酸化膜を除去するために希フッ酸で30秒程度エッチングする。

【0042】次に、図8(e)に示すように、例えば膜厚50nmのMoN、膜厚200nmのAl、膜厚70nmのMoN及び膜厚10nmのMoをスパッタ法等により連続成膜し、金属層58を形成する。次に、全面にレジストを塗布してからフォトリソを用いてパターンニングし、不図示のレジストパターンを形成する。次に、当該レジストパターンをエッチングマスクとして用いてウェットエッチングを行う。このエッチングにより、レジストパターンが上層に形成されていない金属層58をエッチング除去し、図8(f)に示すようなドレイン電極42及びソース電極44を形成する。続いて、チャネル領域上の n^+ a-Si層を除去するためにドライエッ

チングを行う。このとき、チャンネル領域上の n^+a-Si 層を残渣なくエッチング除去するために、動作半導体層56のチャンネル領域上面までエッチング除去される。

【0043】次に、図8(g)に示すように、例えば膜厚330nmの SiN をCVD法等により成膜し、保護膜60を形成する。次に、全面にレジストを塗布してからフォトリソを用いてパターンニングし、不図示のレジストパターンを形成する。次に、当該レジストパターンをエッチングマスクとして用いてドライエッチングを行い、コンタクトホール62を形成する。

【0044】次に、図8(h)に示すように、例えば膜厚70nmのITO(IndiumTin Oxide)をスパッタ法等により成膜する。次に、全面にレジストを塗布してからフォトリソを用いてパターンニングし、不図示のレジストパターンを形成する。次に、当該レジストパターンをエッチングマスクとして用いてウェットエッチングを行い、画素電極30を形成する。以上の工程により、TFT基板2が完成する。

【0045】この後、TFT基板2を対向する基板と貼り合わせ、両基板間に液晶を注入する。液晶の注入方法には、ディップ注入法とインジェクション注入法の2つの方法がある。まず、ディップ注入法を用いた液晶注入工程について説明する。TFT基板2あるいは所定の手順で作製されたCF基板のいずれか一方の基板の周囲に、一部が液晶注入口として開口するようにシール材を塗布して両基板を貼り合せ、貼り合わせ基板を作製する。図9は、貼り合わせ基板の構成を示している。図9に示すように、TFT基板2とCF基板64は、周囲に塗布されたシール材66を介して貼り合わされている。また、一端辺に液晶注入口68が形成されている。なお、液晶注入口68は、他の端辺(角部も含む)に形成されていてもよい。

【0046】次に、貼り合わせ基板と液晶を満たした液晶皿とを真空装置の中に入れる。真空装置内を真空状態にした後、貼り合わせ基板の液晶注入口68を液晶に浸す。次に、真空装置内に窒素等の不活性ガスを注入し、真空装置内の気圧を上げていく。貼り合わせ基板内は真空状態であるため、貼り合わせ基板外との間で気圧差が生じる。この気圧差と毛細管現象とを利用して液晶を貼り合わせ基板内に引き込む。この際、真空装置内を例えば70℃程度に加熱すると、液晶の粘度が低下して注入速度を上げることができる。液晶注入の終了後、液晶注入口68に封止材を塗布して加熱又はUV照射により封止材を硬化させ、液晶が漏れ出さないようにする。以上の手順でディップ注入法を用いた液晶注入工程が終了する。

【0047】次に、インジェクション注入法を用いた液晶注入工程について説明する。まず、TFT基板2又はCF基板64のいずれか一方の基板の周囲に、2つの切れ目が形成されるようにシール材66を塗布し、両基板

2、64を貼り合わせる。一方の切れ目は貼り合わせ基板内の空気を吸い出すための空気吸出し口として用い、他方の切れ目は液晶注入口68として用いる。次に、空気吸出し口及び液晶注入口68にノズルを取り付け、空気吸出し口から貼り合わせ基板内の空気を吸い出して貼り合わせ基板内の気圧を下げるとともに、液晶注入口68から液晶を注入する。液晶注入の終了後、空気吸出し口及び液晶注入口68に封止材を塗布して加熱又はUV照射により封止材を硬化させ、液晶が漏れ出さないようにする。以上の手順でインジェクション注入法を用いた液晶注入工程が終了する。

【0048】近年、液晶表示装置は、パーソナルコンピュータや携帯端末等の表示装置として広く用いられており、需要が増加している。そのような中で、市場からは低価格で、なおかつ高精細で高画質の液晶表示装置が求められる傾向にある。高精細で高画質の液晶表示装置として、負の誘電率異方性を有する液晶を垂直配向させ、線状突起やスリット等の配向規制用構造物を設けたMVAモードの液晶表示装置が挙げられる。しかしながら、上記の2つの液晶注入法を用いて製造したMVAモードの液晶表示装置は、中間調を表示した際に暗くなる黒むらが表示領域の端部に発生する場合があります。製造歩留まりが低下してしまうという問題が生じている。

【0049】図10は、従来のMVAモードの液晶表示装置の表示領域端部に黒むらが発生している状態を示している。図10に示すように、表示領域70の液晶注入口68が形成された端辺に対向する端辺に2つの黒むら発生領域72が形成されている。

【0050】本実施の形態の目的は、良好な表示品質が得られ、製造歩留まりの高い液晶表示装置用基板及びそれを備えた液晶表示装置を提供することにある。

【0051】まず、本実施の形態の原理について説明する。図11乃至図13は、貼り合わせ基板内にディップ注入により液晶を注入する際の状態を示している。貼り合わせ基板内に液晶注入を始めると、図11に示すように、液晶注入口68から貼り合わせ基板内に向かって液晶74が広がっていく。この後、図12に示すように、液晶注入口68が形成された端辺に隣接する端辺まで液晶74の注入が進行する。

【0052】液晶74を注入する際には、液晶74を引き込むために貼り合わせ基板内は貼り合わせ基板外よりも気圧が低くなっている。このため、両基板2、64には内側に凹むような反りが発生し、表示領域70でのセル厚は薄くなる。一方、表示領域70端部の額縁領域76では、シール材66によりセル厚が保たれるため、液晶注入時のセル厚が表示領域70に比べて厚くなる。その結果、額縁領域76での液晶74の注入速度は、表示領域70の液晶74の注入速度より高くなる。したがって、図13に示すように、額縁領域76の方が表示領域70より先行して液晶74が注入され、図10に示す2

つの黒むら発生領域72に液晶74が最後に注入されるようになる。

【0053】黒むらの発生要因は、配向膜を印刷する際に発生するカス等の不純物が液晶74に混入することによって生じる、画素内での階調電圧の保持率の低下であると考えられる。不純物は、最後に液晶74が注入される領域（黒むら発生領域72）に集まりやすい。額縁領域76のセル厚が薄い構造の貼り合わせ基板では、黒むらの程度を抑制できることが分かっている。これは、額縁領域76のセル厚が薄くなったことにより、額縁領域76での液晶74の注入速度が低くなり、表示領域70での液晶74の注入速度とほぼ同一になるためと思われる。このことは、貼り合わせ基板内に液晶74の注入速度が高い領域があると特定の領域に不純物が集中してしまい、黒むらを発生させる要因となることを表している。液晶74の注入速度が貼り合わせ基板内でほぼ一定であれば、不純物は分散されて特定の領域に集まりにくい。

【0054】また黒むらは、貼り合わせ基板を所定温度に加熱して液晶74を循環させることによって解消されることがある。しかし、貼り合わせ基板を加熱すると、製造工程が増加してしまう。

【0055】本実施の形態では、液晶74の注入速度を低減させる注入速度低減用構造物を額縁領域76に設けることにより、額縁領域76のセル厚を擬似的に薄くしている。それによって、額縁領域76での液晶74の注入速度を低下させて、画素領域70の液晶74の注入速度とほぼ同一にしている。こうすることにより、不純物が特定の領域に集中するのを防ぐことができ、黒むらの発生を抑制することができる。

【0056】以下、本実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置について、実施例2-1乃至2-4を用いてより具体的に説明する。

【0057】（実施例2-1）まず、実施例2-1による液晶表示装置用基板及びそれを備えた液晶表示装置について図14を用いて説明する。図14（a）は、本実施例による液晶表示装置の表示領域70端部近傍の構成を示している。なお、図示していないが図中下方の端部には液晶注入口68が形成されている。図14（b）は、図14（a）のB-B線で切断した液晶表示装置の概略断面図である。

【0058】図14（a）、（b）に示すように、TFT基板2は、ガラス基板48上に形成された画素電極30を画素毎に有している。一方CF基板64は、ガラス基板49上の表示領域70に形成されたCF樹脂層Gを有している。またCF基板64は、額縁領域76に形成されたBM82を有している。CF樹脂層G及びBM82上には、共通電極78が形成されている。TFT基板2とCF基板64はシール材66を介して貼り合わされている。

【0059】共通電極78上の額縁領域76には、複数の注入速度低減用構造物80が形成されている。注入速度低減用構造物80は、液晶注入口68が形成された端部に隣接する端部近傍の額縁領域76に形成されている。注入速度低減用構造物80は、基板面に垂直方向に見て、液晶注入口68が形成された端部にほぼ平行方向に延伸した長方形形状である。注入速度低減用構造物80は、例えばレジストやアクリル樹脂等で形成されている。CF基板64上に配向規制用の線状突起や、セルギャップを保持する柱状スペーサ等が形成されていれば、これらと同一の形成材料で同時に注入速度低減用構造物80を形成することにより、製造工程の増加を抑制できる。

【0060】注入速度低減用構造物80は、シール材66ととの間の間隙ができるだけ小さくなるように形成される。注入速度低減用構造物80は、シール材66と重なって形成されてもよい。注入速度低減用構造物80の長さや幅、高さ、配置間隔等は、表示領域70内での液晶74の注入速度等に基づいて決定される。配向規制用の構造物や柱状スペーサの有無等により表示領域70内での液晶74の注入速度は異なるため、種々の条件に適合した注入速度低減用構造物80を形成する必要がある。

【0061】本実施例によれば、液晶74の注入速度を表示領域70と額縁領域76とでほぼ同一にできるため、黒むらの発生を抑制することができる。

【0062】（実施例2-2）次に、本実施の形態の実施例2-2による液晶表示装置用基板及びそれを備えた液晶表示装置について図15を用いて説明する。図15（a）は、図14（a）に対応しており、本実施例による液晶表示装置の表示領域70端部近傍の構成を示している。図15（b）は、図15（a）のC-C線で切断した液晶表示装置の断面図である。図15（c）は、図15（a）のD-D線で切断した液晶表示装置の断面図である。

【0063】図15（a）～（c）に示すように、TFT基板2上には、注入速度低減用構造物86が形成されている。注入速度低減用構造物86は、例えばTFT基板2の表示領域70に形成されている配向規制用の線状突起と同一の形成材料で同時に形成されている。TFT基板2上に形成された注入速度低減用構造物86と、CF基板64上に形成された注入速度低減用構造物80とは、基板面に垂直方向に見て、交互に配列されるようになっている。本実施例によっても、実施例2-1と同様の効果を奏することができる。

【0064】（実施例2-3）次に、本実施の形態の実施例2-3による液晶表示装置用基板及びそれを備えた液晶表示装置について図16を用いて説明する。図16（a）は、図14（a）に対応しており、本実施例による液晶表示装置の表示領域70端部近傍の構成を示している。図16（b）は、図16（a）のE-E線で切断

した液晶表示装置の断面図である。

【0065】図16(a)、(b)に示すように、CF基板64上には、注入速度低減用構造物88が形成されている。注入速度低減用構造物88は、CF基板64の表示領域70に形成されるCF樹脂層B、Rと共通電極78とが積層されて形成されている。なお、本例では注入速度低減用構造物88をCF樹脂層の積層により形成しているが、単層のCF樹脂層で形成してもよい。本実施例によっても、実施例2-1と同様の効果を奏することができる。

【0066】(実施例2-4)次に、本実施の形態の実施例2-4による液晶表示装置用基板及びそれを備えた液晶表示装置について図17を用いて説明する。図17(a)は、図14(a)に対応しており、本実施例による液晶表示装置の表示領域70端部近傍の構成を示している。図17(b)は、図17(a)のF-F線で切断した液晶表示装置の断面図である。図17(c)は、図17(a)のG-G線で切断した液晶表示装置の断面図である。

【0067】図17(a)～(c)に示すように、CF基板64上には注入速度低減用構造物88が形成され、TFT基板2上には注入速度低減用構造物86が形成されている。注入速度低減用構造物86と注入速度低減用構造物88とは、基板面に垂直方向に見て、交互に配列されるようになっている。本実施例によっても、実施例2-1と同様の効果を奏することができる。

【0068】以上説明したように、本実施の形態によれば、良好な表示品質が得られ、製造歩留まりを向上できる。

【0069】本発明は、上記実施の形態に限らず種々の変形が可能である。例えば、上記第1の実施の形態では、ポリマー化用TFTを用いて、液晶層をPS化する場合のみに複数のバスラインを電気的に接続しているが、本発明はこれに限られない。ポリマー化用TFTに代えてダイオード等の非線形素子を用いるようにしてもよい。

【0070】以上説明した第1の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置は、以下のようにまとめられる。

(付記1) 対向して配置される対向基板とともに、液晶にモノマーを混合した液晶組成物を挟持する基板と、前記基板上に絶縁膜を介して互いに交差して形成された複数のバスラインと、前記複数のバスラインで画定された画素領域毎に形成された画素電極と、前記複数のバスラインの交差位置近傍に形成された薄膜トランジスタと、前記モノマーを重合してポリマー化する際に前記画素電極に電圧を印加するために形成された複数のポリマー化用薄膜トランジスタと、前記複数のポリマー化用薄膜トランジスタのゲート電極に電気的に接続された第1のポリマー化用共通電極配線とを有することを特徴とする液

晶表示装置用基板。

【0071】(付記2) 付記1記載の液晶表示装置用基板において、前記複数のバスラインは、前記ポリマー化用薄膜トランジスタを介して互いに接続されていることを特徴とする液晶表示装置用基板。

【0072】(付記3) 付記1記載の液晶表示装置用基板において、前記複数のポリマー化用薄膜トランジスタのドレイン電極に電気的に接続された第2のポリマー化用共通電極配線をさらに有し、前記複数のバスラインは、隣接する前記ポリマー化用薄膜トランジスタのソース電極に電気的に接続されていることを特徴とする液晶表示装置用基板。

【0073】(付記4) 付記1乃至3のいずれか1項に記載の液晶表示装置用基板において、前記ポリマー化用薄膜トランジスタの各形成層は、前記薄膜トランジスタの各形成層と同一の形成材料で形成されていることを特徴とする液晶表示装置用基板。

【0074】以上説明した第2の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置は、以下のようにまとめられる。

(付記5) 周囲に塗布されるシール材を介して対向基板と貼り合わされ、端部に形成される液晶注入口から前記対向基板との間に液晶が注入される基板と、前記基板の表示領域端部に形成された額縁領域と、前記液晶が注入される際に、前記額縁領域での前記液晶の注入速度を低減させるために前記額縁領域に形成された注入速度低減用構造物とを有することを特徴とする液晶表示装置用基板。

【0075】(付記6) 付記5記載の液晶表示装置用基板において、前記注入速度低減用構造物は、前記端部にほぼ平行方向に延伸して複数形成されていることを特徴とする液晶表示装置用基板。

【0076】(付記7) 付記5又は6に記載の液晶表示装置用基板において、前記注入速度低減用構造物は、レジスト又はアクリル樹脂を含んで形成されていることを特徴とする液晶表示装置用基板。

【0077】(付記8) 付記5又は6に記載の液晶表示装置用基板において、前記液晶を配向規制する突起をさらに有し、前記注入速度低減用構造物は、前記突起と同一の形成材料を含んで形成されていることを特徴とする液晶表示装置用基板。

【0078】(付記9) 付記5又は6に記載の液晶表示装置用基板において、セルギャップを保持するための柱状スペーサをさらに有し、前記注入速度低減用構造物は、前記柱状スペーサと同一の形成材料を含んで形成されていることを特徴とする液晶表示装置用基板。

【0079】(付記10) 付記5又は6に記載の液晶表示装置用基板において、前記基板上の画素領域毎に形成されたカラーフィルタ樹脂層をさらに有し、前記注入速度低減用構造物は、前記カラーフィルタ樹脂層を含んで

形成されていることを特徴とする液晶表示装置用基板。

【0080】（付記 11）付記 10 記載の液晶表示装置用基板において、前記注入速度低減用構造物は、少なくとも 2 層の前記カラーフィルタ樹脂層の積層を含んで形成されていることを特徴とする液晶表示装置用基板。

【0081】（付記 12）対向して配置される 2 枚の基板と、前記 2 枚の基板間に封入された液晶とを有する液晶表示装置において、前記 2 枚の基板に、付記 5 乃至 11 のいずれか 1 項に記載の液晶表示装置用基板が用いられ、前記注入速度低減用構造物は、基板面に垂直方向に見て、前記 2 枚の基板のうち一方の基板と他方の基板とに交互に配列されて形成されていることを特徴とする液晶表示装置。

【0082】（付記 13）対向して配置される 2 枚の基板と、前記 2 枚の基板間に封入された液晶とを有する液晶表示装置において、前記 2 枚の基板の少なくとも一方に、付記 1 乃至 11 のいずれか 1 項に記載の液晶表示装置用基板が用いられていることを特徴とする液晶表示装置。

【0083】（付記 14）付記 12 又は 13 に記載の液晶表示装置において、前記液晶は、負の誘電率異方性を有していることを特徴とする液晶表示装置。

【0084】

【発明の効果】以上の通り、本発明によれば、製造コストを低減でき、良好な表示品質が得られる液晶表示装置用基板及びそれを備えた液晶表示装置を実現できる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態の実施例 1-1 による液晶表示装置の構成を示す図である。

【図 2】本発明の第 1 の実施の形態の実施例 1-1 による液晶表示装置用基板の構成を示す図である。

【図 3】本発明の第 1 の実施の形態の実施例 1-1 による液晶表示装置用基板の一端部の構成を示す図である。

【図 4】本発明の第 1 の実施の形態の実施例 1-1 による液晶表示装置用基板の一端部を含む等価回路を示す図である。

【図 5】本発明の第 1 の実施の形態の実施例 1-2 による液晶表示装置用基板の一端部の構成を示す図である。

【図 6】本発明の第 1 の実施の形態の実施例 1-2 による液晶表示装置用基板の一端部を含む等価回路を示す図である。

【図 7】本発明の第 2 の実施の形態の前提となる従来の TFT 基板の TFT の構成を示す図である。

【図 8】本発明の第 2 の実施の形態の前提となる従来の TFT 基板の製造方法を示す工程断面図である。

【図 9】本発明の第 2 の実施の形態の前提となる従来の液晶表示装置の液晶注入工程を示す図である。

【図 10】本発明の第 2 の実施の形態の前提となる従来の液晶表示装置に黒むらが発生している状態を示す図である。

【図 11】本発明の第 2 の実施の形態の前提となる従来の液晶表示装置の液晶注入工程を示す図である。

【図 12】本発明の第 2 の実施の形態の前提となる従来の液晶表示装置の液晶注入工程を示す図である。

【図 13】本発明の第 2 の実施の形態の前提となる従来の液晶表示装置の液晶注入工程を示す図である。

【図 14】本発明の第 2 の実施の形態の実施例 2-1 による液晶表示装置の構成を示す図である。

【図 15】本発明の第 2 の実施の形態の実施例 2-2 による液晶表示装置の構成を示す図である。

【図 16】本発明の第 2 の実施の形態の実施例 2-3 による液晶表示装置の構成を示す図である。

【図 17】本発明の第 2 の実施の形態の実施例 2-4 による液晶表示装置の構成を示す図である。

【図 18】モノマーが重合してポリマー化した液晶層の状態を示す概念図である。

【図 19】プロービングにより各バスラインに電圧を印加する際の状態を示す図である。

【図 20】電圧印加に用いられる周辺接続線の構成を示す図である。

【符号の説明】

2 TFT 基板

4 データバスライン

6 端子部

8 CF 基板

10 ゲートバスライン

12 TFT

14 蓄積容量バスライン

16 ゲート駆動回路

18 ドレイン駆動回路

20 制御回路

22、26 偏光板

24 バックライトユニット

30 画素電極

32、34、35 電圧印加用パッド

36、37 ポリマー化用 TFT

38 第 1 のポリマー化用共通電極配線

39 第 2 のポリマー化用共通電極配線

40 表示領域

42 ドレイン電極

44 ソース電極

46 コンタクトホール

48、49 ガラス基板

50、58 金属層

52 絶縁膜

54 a-Si 層

56 動作半導体層

60 保護膜

62 コンタクトホール

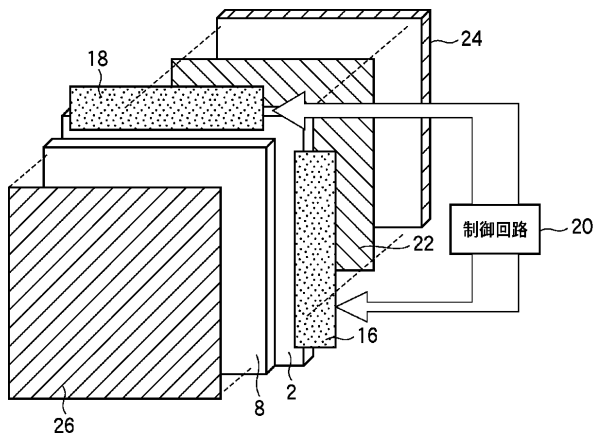
64 CF 基板

6 6 シール材
 6 8 液晶注入口
 7 0 表示領域
 7 2 黒むら発生領域
 7 4 液晶

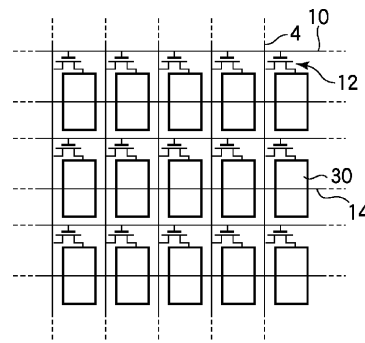
* 7 6 額縁領域
 7 8 共通電極
 8 0、8 6、8 8 注入速度低減用構造物
 8 2 BM

*

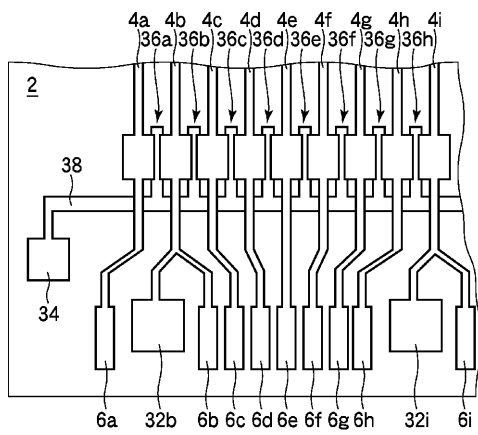
【図 1】



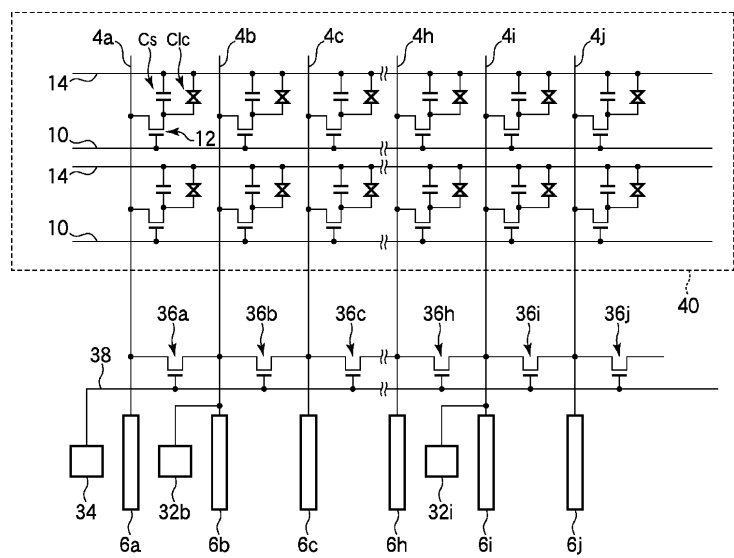
【図 2】



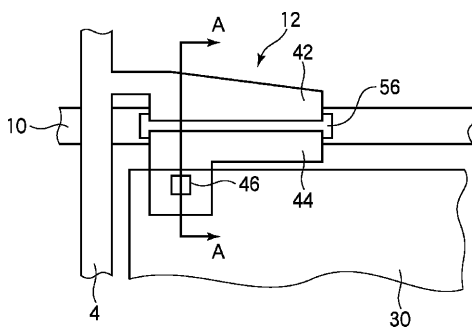
【図 3】



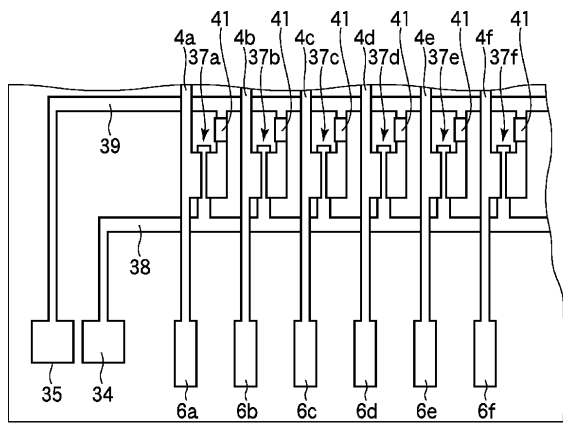
【図 4】



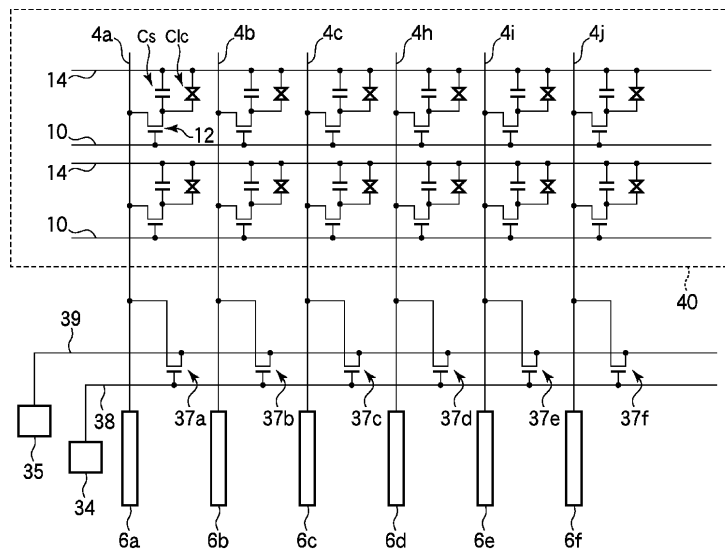
【図 7】



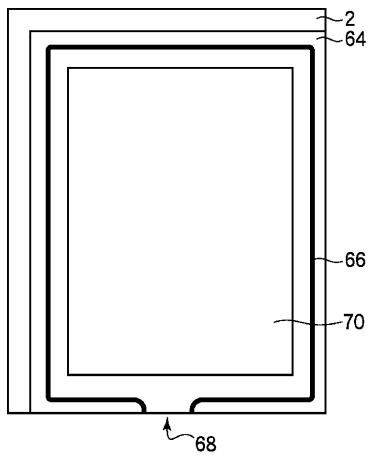
【図5】



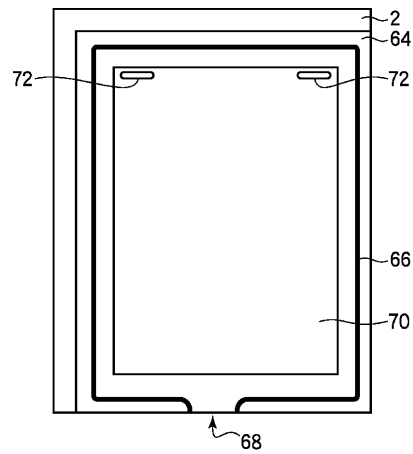
【図6】



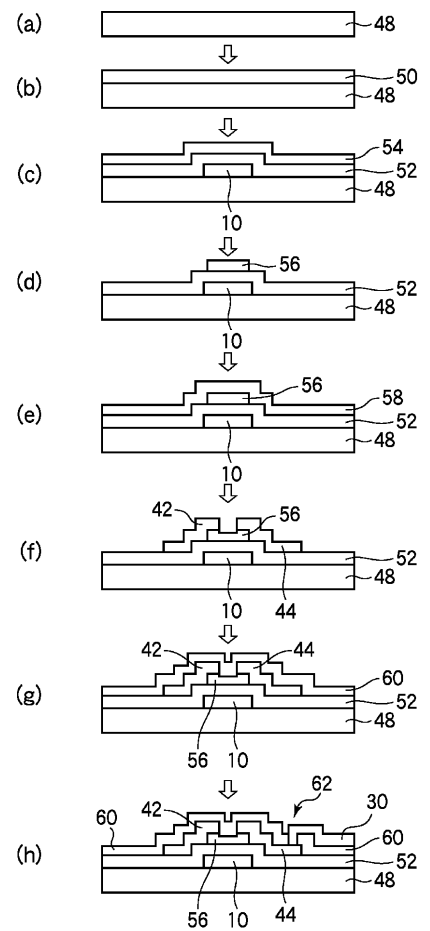
【図9】



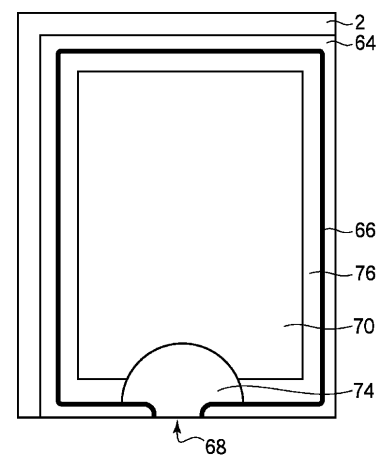
【図10】



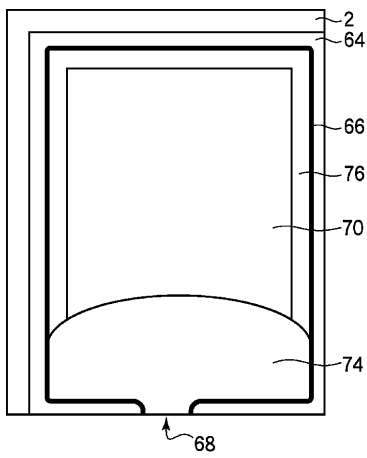
【図8】



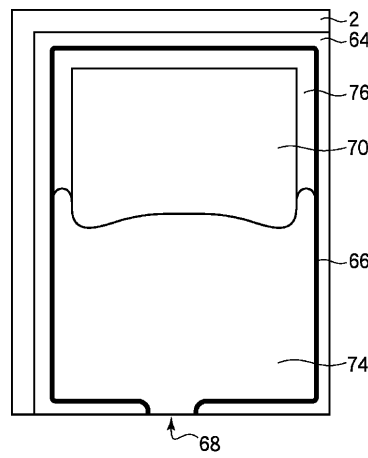
【図11】



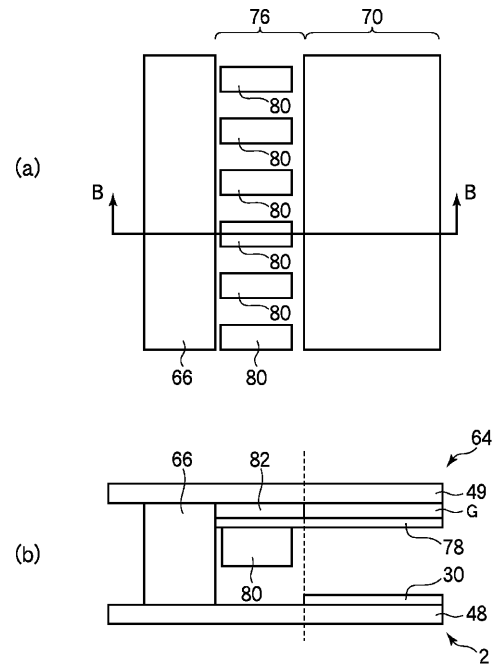
【図12】



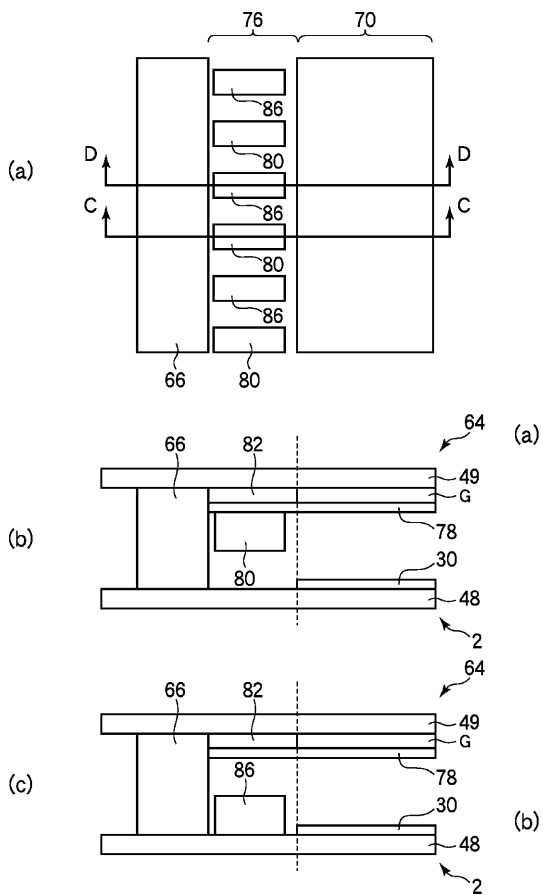
【図13】



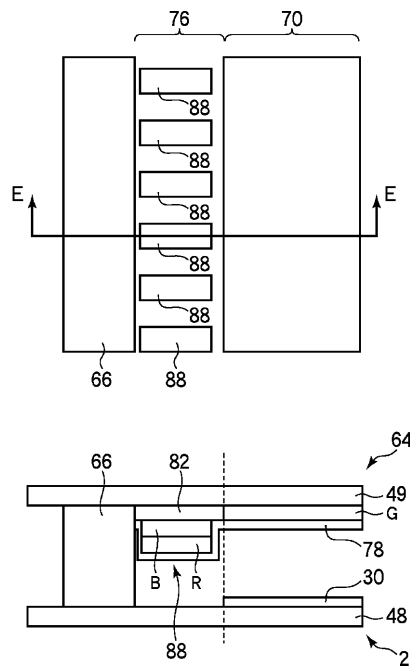
【図14】



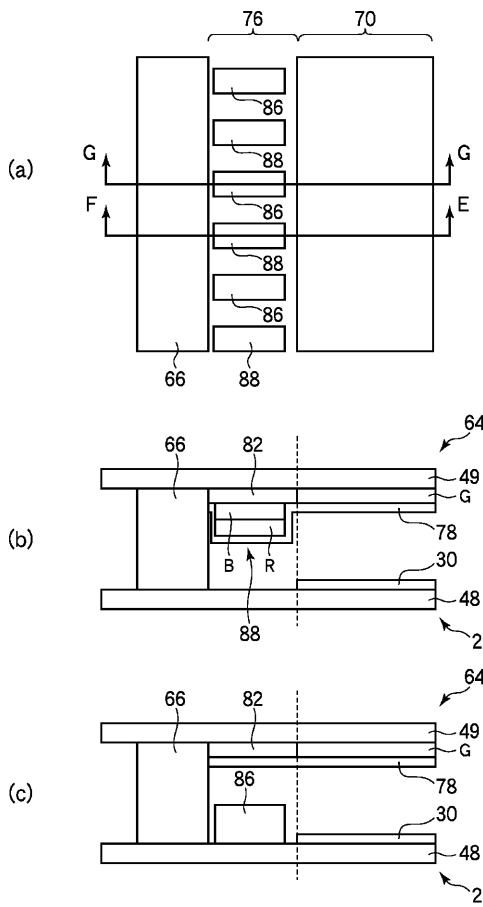
【図15】



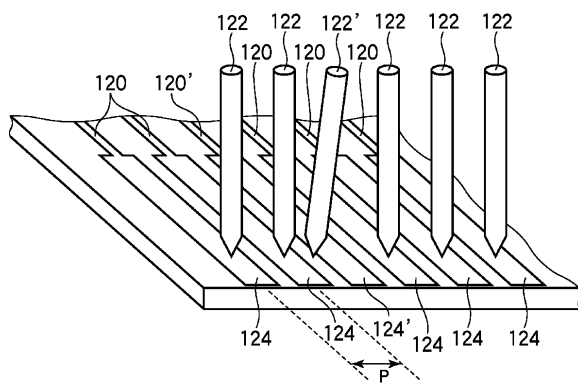
【図16】



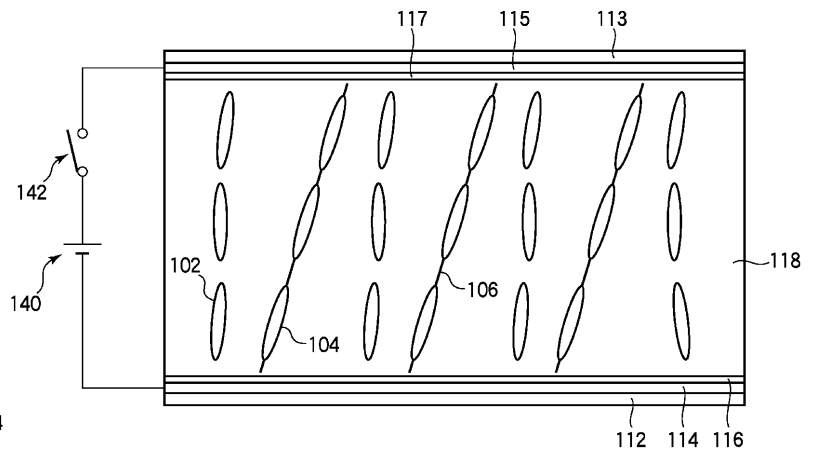
【図17】



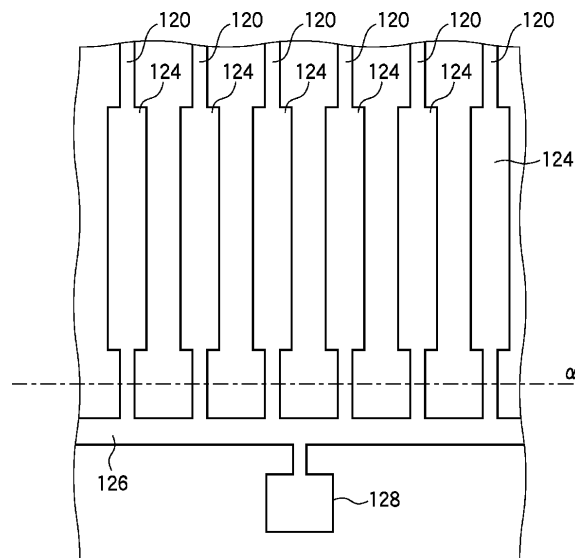
【図19】



【図18】



【図20】



フロントページの続き

(51)Int.Cl.⁷

H01L 29/786

識別記号

F I

H01L 29/78

テーマコード^{*} (参考)

612B

(72)発明者 谷口 洋二

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 長瀬 洋二

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 宮田 知幸
神奈川県川崎市中原区上小田中 4 丁目 1 番
1 号 富士通株式会社内

F ターム(参考) 2H089 LA06 LA21 NA25 NA60 PA13
QA16 TA01 TA02 TA03 TA05
TA09 TA12 TA15
2H091 FA02Y GA01 GA02 GA06
GA07 GA08 GA09 GA11 GA13
LA12 LA16
2H092 HA04 JA24 JA27 JA34 JA41
JA45 JA46 JB21 JB22 JB26
JB31 JB35 JB37 JB41 JB56
JB77 KA01 MA01 MA02 MA05
MA07 MA10 MA12 MA13 MA14
MA15 MA16 MA17 MA18 MA57
NA21 NA25 NA27 NA29 PA01
PA08 PA11 QA06
5C094 AA02 AA43 AA44 BA03 BA43
CA19 CA24 DA09 DA13 DB01
EA07 EB02 FB16
5F110 BB01 CC07 DD02 EE01 EE04
EE06 EE15 EE44 FF03 FF29
GG02 GG15 GG22 GG24 GG44
HK01 HK03 HK04 HK09 HK16
HK21 HK33 HK34 HL07 NN24
NN35 QQ09

专利名称(译)	用于液晶显示装置的基板和具有该基板的液晶显示装置		
公开(公告)号	JP2003177425A	公开(公告)日	2003-06-27
申请号	JP2001379531	申请日	2001-12-13
[标]申请(专利权)人(译)	富士通显示技术股份有限公司		
申请(专利权)人(译)	富士通显示器科技公司		
[标]发明人	田中義規 谷口洋二 長瀬洋二 宮田知幸		
发明人	田中 義規 谷口 洋二 長瀬 洋二 宮田 知幸		
IPC分类号	G02F1/1341 G02F1/1334 G02F1/1335 G02F1/136 G02F1/1362 G02F1/1368 G09F9/30 G09F9/35 H01L29/786		
CPC分类号	G02F1/136286 G02F1/1334 G02F1/1341		
FI分类号	G02F1/1368 G02F1/1335.505 G02F1/1341 G09F9/30.338 G09F9/35 H01L29/78.612.B G02F1/13.101 G02F1/1337.520 G02F1/1345		
F-TERM分类号	2H089/LA06 2H089/LA21 2H089/NA25 2H089/NA60 2H089/PA13 2H089/QA16 2H089/TA01 2H089/TA02 2H089/TA03 2H089/TA05 2H089/TA09 2H089/TA12 2H089/TA15 2H091/FA02Y 2H091/GA01 2H091/GA02 2H091/GA06 2H091/GA07 2H091/GA08 2H091/GA09 2H091/GA11 2H091/GA13 2H091/LA12 2H091/LA16 2H092/HA04 2H092/JA24 2H092/JA27 2H092/JA34 2H092/JA41 2H092/JA45 2H092/JA46 2H092/JB21 2H092/JB22 2H092/JB26 2H092/JB31 2H092/JB35 2H092/JB37 2H092/JB41 2H092/JB56 2H092/JB77 2H092/KA01 2H092/MA01 2H092/MA02 2H092/MA05 2H092/MA07 2H092/MA10 2H092/MA12 2H092/MA13 2H092/MA14 2H092/MA15 2H092/MA16 2H092/MA17 2H092/MA18 2H092/MA57 2H092/NA21 2H092/NA25 2H092/NA27 2H092/NA29 2H092/PA01 2H092/PA08 2H092/PA11 2H092/QA06 5C094/AA02 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA09 5C094/DA13 5C094/DB01 5C094/EA07 5C094/EB02 5C094/FB16 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE01 5F110/EE04 5F110/EE06 5F110/EE15 5F110/EE44 5F110/FF03 5F110/FF29 5F110/GG02 5F110/GG15 5F110/GG22 5F110/GG24 5F110/GG44 5F110/HK01 5F110/HK03 5F110/HK04 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK33 5F110/HK34 5F110/HL07 5F110/NN24 5F110/NN35 5F110/QQ09 2H088/FA10 2H088/FA20 2H088/GA02 2H088/GA10 2H088/GA11 2H088/HA02 2H088/HA03 2H088/HA08 2H088/HA12 2H088/JA10 2H088/KA27 2H088/LA02 2H088/MA04 2H088/MA07 2H088/MA20 2H090/KA07 2H090/LA01 2H090/LA04 2H090/LA15 2H090/MA01 2H090/MA13 2H090/MB12 2H090/MB14 2H189/AA04 2H189/AA07 2H189/AA14 2H189/BA07 2H189/CA08 2H189/CA11 2H189/DA07 2H189/DA62 2H189/FA28 2H189/FA31 2H189/FA37 2H189/FA41 2H189/FA70 2H189/FA74 2H189/HA12 2H189/JA10 2H189/JA29 2H189/JA31 2H189/KA14 2H189/LA04 2H189/LA05 2H189/LA10 2H191/FA02Y 2H191/GA01 2H191/GA04 2H191/GA08 2H191/GA10 2H191/GA11 2H191/GA15 2H191/GA17 2H191/GA19 2H191/LA13 2H191/LA21 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC32 2H192/CC72 2H192/DA12 2H192/EA22 2H192/EA32 2H192/EA43 2H192/EA61 2H192/FA32 2H192/FA76 2H192/FB13 2H192/GD14 2H192/GD23 2H192/GD26 2H290/AA34 2H290/BB23 2H290/BF54 2H290/CA46 2H290/CA48 2H291/FA02Y 2H291/GA01 2H291/GA04 2H291/GA08 2H291/GA10 2H291/GA11 2H291/GA15 2H291/GA17 2H291/GA19 2H291/LA13 2H291/LA21		
代理人(译)	横山纯一		

摘要(译)

要解决的问题：提供一种用于液晶显示装置的基板，其中可以降低制造成本并且可以获得令人满意的显示质量，并提供具有基板的液晶显示装置。解决方案：用于液晶显示装置的基板具有TFT基板2，该TFT基板2夹着通过将单体混合到液晶中而形成的液晶组合物以及与其相对设置的相对基板，多个总线4和10彼此交叉通过绝缘膜形成在TFT基板2上，形成在多条总线4和10的交叉位置附近的薄膜晶体管，多个用于聚合的薄膜晶体管36，用于向像素施加电压当单体被多孔化时，电极和用于聚合的第一公共电极布线38与多个薄膜晶体管36的栅电极电连接以进行聚合。

