

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002 - 250936

(P2002 - 250936A)

(43)公開日 平成14年9月6日(2002.9.6)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-コ-ト* (参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 2
	1/1343	1/1343	5 C 0 9 4
	1/1345	1/1345	5 F 0 3 3
G 0 9 F 9/30	338	G 0 9 F 9/30 338	5 F 1 1 0
H 0 1 L 21/3205		H 0 1 L 21/88	R

審査請求 未請求 請求項の数 21 O L (全 24数) 最終頁に続く

(21)出願番号 特願2001 - 51450(P2001 - 51450)

(22)出願日 平成13年2月27日(2001.2.27)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 高橋 卓也

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 生田 勲

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74)代理人 100098017

弁理士 吉岡 宏嗣

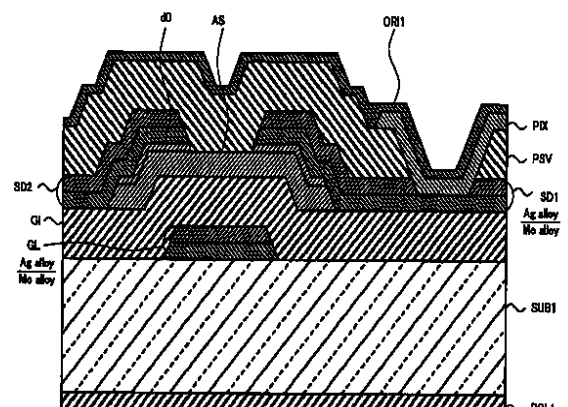
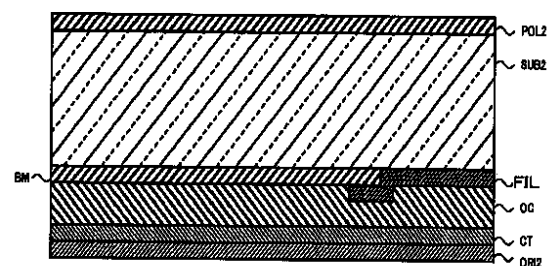
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 低抵抗率の銀合金を信号線に用いた液晶表示装置を低生産コストで提供する。

【解決手段】 走査信号線 G L , 映像信号線 D L , 薄膜トランジスタ T F T のソース電極 S D 1 およびドレイン電極 S D 2 のうち少なくとも一つが、第 1 の導電膜と第 2 の導電膜とからなる積層膜で構成され、第 1 の導電膜は、モリブデンを主成分とする M o 合金であり、第 2 の導電膜は、第 1 の導電膜の上層にあり、銀を主成分とする A g 合金である液晶表示装置とする。



【特許請求の範囲】

【請求項1】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、

前記走査信号線、前記映像信号線、前記薄膜トランジスタのソース電極およびドレイン電極のうち少なくとも一つが、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であることを特徴とする液晶表示装置。

【請求項2】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、

前記映像信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であることを特徴とする液晶表示装置。

【請求項3】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、

前記映像信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であり、前記映像信号線の端子部において前記保護絶縁膜と前記第2の導電膜とを貫通するコンタクトホールを有することを特徴とする液晶表示装置。

【請求項4】 一对の基板と、前記一对の基板に挟持さ

れた液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、

前記映像信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であり、

前記映像信号線の端子部において前記保護絶縁膜と前記第2の導電膜とを貫通するコンタクトホールを有し、前記コンタクトホールの底部の前記第1の導電膜と透明導電膜とが、接触する構造を有することを特徴とする液晶表示装置。

【請求項5】 請求項4に記載の液晶表示装置において、

前記透明導電膜は、インジウム錫酸化物であり、前記第1の導電膜が、前記透明導電膜により被覆され露出しない構造を有することを特徴とする液晶表示装置。

【請求項6】 請求項4に記載の液晶表示装置において、

前記透明導電膜は、非晶質のインジウム錫酸化物、インジウム亜鉛酸化物、インジウムゲルマニウム酸化物のいずれかであり、

前記コンタクトホールの側壁部の前記第2の導電膜が、前記透明導電膜により被覆され露出しない構造を有し、前記コンタクトホールの底部の前記第1の導電膜の少なくとも一部が、前記透明導電膜により被覆されない露出構造を有することを特徴とする液晶表示装置。

【請求項7】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、

前記薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であることを特徴とする液晶表示装置。

【請求項8】 一对の基板と、前記一对の基板に挟持さ

れた液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、

前記薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であり、

前記ソース電極において前記保護絶縁膜と前記第2の導電膜とを貫通するコンタクトホールを有することを特徴とする液晶表示装置。

【請求項9】 請求項8に記載の液晶表示装置において、

前記コンタクトホールの底部の前記第1の導電膜と透明導電膜とが、接触する構造を有することを特徴とする液晶表示装置。

【請求項10】 請求項9に記載の液晶表示装置において、

前記透明導電膜は、インジウム錫酸化物、インジウム亜鉛酸化物、インジウムゲルマニウム酸化物のいずれかであり、

前記第1の導電膜が、前記透明導電膜により被覆され露出しない構造を有することを特徴とする液晶表示装置。

【請求項11】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、

前記走査信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であることを特徴とする液晶表示装置。

【請求項12】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走

査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、

前記走査信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であり、

前記走査信号線の端子部において前記保護絶縁膜と前記ゲート絶縁膜と前記第2の導電膜とを貫通するコンタクトホールを有することを特徴とする液晶表示装置。

【請求項13】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、

前記走査信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であり、

前記走査信号線の端子部において前記保護絶縁膜と前記ゲート絶縁膜と前記第2の導電膜とを貫通するコンタクトホールを有し、

前記コンタクトホールの底部の前記第1の導電膜と透明導電膜とが、接触する構造を有することを特徴とする液晶表示装置。

【請求項14】 請求項13に記載の液晶表示装置において、

前記透明導電膜は、インジウム錫酸化物であり、前記第1の導電膜が、前記透明導電膜により被覆され露出しない構造を有することを特徴とする液晶表示装置。

【請求項15】 請求項13に記載の液晶表示装置において、

前記透明導電膜は、非晶質のインジウム錫酸化物、インジウム亜鉛酸化物、インジウムゲルマニウム酸化物のいずれかであり、

前記コンタクトホールの側壁部の前記第2の導電膜が、前記透明導電膜により被覆され露出しない構造を有し、前記コンタクトホールの底部の前記第1の導電膜の少なくとも一部が、前記透明導電膜により被覆されず露出した構造を有することを特徴とする液晶表示装置。

【請求項16】 請求項1ないし10のいずれか一項に記載の液晶表示装置において、

前記映像信号線および前記薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であることを特徴とする液晶表示装置。

【請求項17】 請求項1ないし15のいずれか一項に記載の液晶表示装置において、

前記走査信号線および前記映像信号線および前記薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、

前記第1の導電膜は、モリブデンを主成分とする合金であり、

前記第2の導電膜は、前記第1の導電膜の上層にあり、銀を主成分とする合金であることを特徴とする液晶表示装置。

【請求項18】 請求項1ないし17のいずれか一項に記載の液晶表示装置において、

前記第1の導電膜は、モリブデンを主成分とし、ジルコニウム、ハフニウム、クロム、チタンのうち少なくとも一種の元素を含有する合金であることを特徴とする液晶表示装置。

【請求項19】 請求項1ないし17のいずれか一項に記載の液晶表示装置において、

前記第1の導電膜は、モリブデンを主成分とし、ジルコニウムを4重量%以上23重量%以下含有する合金であることを特徴とする液晶表示装置。

【請求項20】 請求項3ないし6, 8ないし10, 12ないし19のいずれか一項に記載の液晶表示装置において、

ドライバチップが、COG(Chip On Glass)方式で実装され、

前記ドライバチップの入力側に接続される複数のラインは、少なくとも1本のラインからなる第1ライン群と、第1ライン群に属さないラインからなる第2ライン群からなり、

前記第1ライン群と前記第2ライン群とは、前記ゲート絶縁膜と前記保護絶縁膜のうち少なくともいずれか一方を介して配置されることを特徴とする液晶表示装置。

【請求項21】 一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有し、ドライバチップがCOG(Chip On Glass)方式で実

装される液晶表示装置において、

前記ドライバチップの入力側に接続される複数のラインは、少なくとも1本のラインからなる第1ライン群と、第1ライン群に属さないラインからなる第2ライン群からなり、

前記第1ライン群と前記第2ライン群とは、前記ゲート絶縁膜と前記保護絶縁膜のうち少なくともいずれか一方を介して配置されることを特徴とする液晶表示装置。

【発明の詳細な説明】

10 【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特に、薄膜トランジスタTFTにより液晶を駆動するアクティブマトリクス型液晶表示装置の信号線やその端子を低抵抗化する手段に関する。

【0002】

20 【従来の技術】薄型化、軽量化、高精細化できる画像表示装置として、薄膜トランジスタ駆動液晶表示装置TFT-LCDの市場が拡大している。TFT-LCDは、液晶を介して対向配置される各透明基板のうち一方の透明基板の液晶側の面に、x方向に延びy方向に並べて配置される走査信号線とy方向に延びx方向に並べて配置される映像信号線とが形成され、これら各信号線により囲まれる矩形の各領域を画素領域としている。

【0003】各画素領域には、一方の側の走査信号線から供給される走査信号により駆動される薄膜トランジスタと、この薄膜トランジスタを介して、一方の側の映像信号線から映像信号が供給される画素電極とが備えられている。各画素は、走査信号および映像信号の供給により駆動される。走査信号および映像信号は、走査信号線の端子部および映像信号線の端子部を通して、それぞれ供給される。走査信号線の端子部および映像信号線の端子部は、画素領域の集合体として形成される表示部の外側の領域にまで延在された走査信号線および映像信号線である。

【0004】近年、TFT-LCDの画面の大型化、高精細化が進行するにつれ、信号線やその端子を低抵抗化することへの要求は、ますます厳しくなりつつある。また、生産コストを低減するために、プロセスを簡略化すること、設備投資効率を高めること、生産歩留まりを高めることも求められている。

【0005】信号線を低抵抗化するためには、配線材料として低抵抗率のものをを用いる必要がある。このような配線材料としては、アルミニウムAlおよびそれを主成分とした合金が良く知られているが、より一層の低抵抗化に対応するためには、銅Cuや銀Ag、またはそれらを主成分とした合金を配線材料として用いる必要がある。

【0006】これら銅や銀などの低抵抗率の配線材料を用いた信号線としては、低抵抗率の配線材料を他の金属材料で覆ったクラッド構造のものが、例えば、特開平9

- 26602号公報に記載されている。このクラッド構造では、信号線の低抵抗特性は低抵抗率の配線材料が担い、ITOとの接触(コンタクト)特性は前述の他の金属材料が担っている。

【0007】

【発明が解決しようとする課題】しかし、このようなクラッド構造を形成するためには、通常、フォトリソグラフィを低抵抗率の配線材料に対して1回、他の金属材料に対して1回の計2回実施する必要があり、その分、製造プロセスが複雑になってしまう。

【0008】そこで、製造プロセスの簡略化のために、1回のフォトリソグラフィで信号線を形成することが強く望まれる。この場合、以下の理由により、銀や銅の薄膜を他の金属材料の薄膜でサンドイッチ状に挟んだ3層の積層膜の構造となる。

【0009】まず、銀や銅の薄膜の下層に他の金属材料の薄膜が必要である理由として、例えば、『表面技術』Vol.41(1990),p485に記載されているように、銅や銀は下地との付着力が弱いことが挙げられる。すなわち、銀や銅の薄膜を透明基板上や絶縁膜上に直接形成した場合

には、膜剥れによる生産歩留まりの低下を招くと推察される。

【0010】また、銅や銀を薄膜トランジスタのシリコン(Si)の上にソース電極、ドレイン電極として直接形成した場合には、銅や銀のシリコン中への拡散により薄膜トランジスタTFETの性能が低下することが懸念される。

【0011】さらに、銀や銅の薄膜の下層に他の金属材料の薄膜が必要である理由として、例えば、『Journal of the Electrochemical Society』Vol.137(1990), pp3928-3930に記載されているように、これらの銀や銅は、通常、信号線の端子部に用いられているインジウム錫酸化物(ITO)などの透明導電膜との間の接触(コンタクト)抵抗が高いことが挙げられる。したがって、透明導電膜を銀や銅と直接接続した場合には、表示に点欠陥や線欠陥が発生し、表示特性が著しく劣化すると推察される。

【0012】以上の理由により、1回のフォトリソグラフィで銀や銅を用いた信号線を形成する場合には、銀や銅の薄膜を他の金属材料の薄膜でサンドイッチ状に挟んだ3層の積層膜の構造となる。

【0013】しかし、3層の積層膜をスパッタリング方法により形成するには、3個のスパッタリングターゲットを備えたスパッタリング装置が必要となる。このようなスパッタリング装置は高価であり、更には積層膜の形成時間が長くなるため、処理能力が悪くなり、スパッタリング装置の台数を増やさざるを得ない。したがって、設備投資効率が悪化する。

【0014】本発明の第1の目的は、積層層数を2層以下として1回のフォトリソグラフィですなわち簡略なプ

ロセスで生産コストを低減し銀や銅を用いた信号線を形成できる液晶表示装置を提供することである。

【0015】また、『腐食・防食ハンドブック』社団法人腐食防食協会、丸善(2000), pp841-858に記載されているように、銀や銅はマイグレーションなどの腐食を引き起こしやすい材料であり、信号線間ショートなどによる生産歩留まりの低下が懸念される。

【0016】本発明の第2の目的は、信号線の腐食を抑え信号線間ショートなどに対する耐性に優れた液晶表示装置を提供することである。

【0017】

【課題を解決するための手段】本発明は、上記第1の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、走査信号線、映像信号線、薄膜トランジスタのソース電極およびドレイン電極のうち少なくとも一つが、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金である液晶表示装置を提供する。

【0018】本発明は、また、上記第1の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、映像信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金である液晶表示装置を提供する。

【0019】本発明は、上記第2の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、走査信号線を概ね覆うゲート絶縁膜と、映像信号線と薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、映像信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であり、映像信号線の端子部において保護絶縁膜と第2の導電膜とを貫通するコンタクトホールを有

する液晶表示装置を提供する。

【0020】本発明は、また、上記第2の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、走査信号線を概ね覆うゲート絶縁膜と、映像信号線と薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、映像信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であり、映像信号線の端子部において保護絶縁膜と第2の導電膜とを貫通するコンタクトホールを有し、コンタクトホールの底部の第1の導電膜と透明導電膜とが、接触する構造を有する液晶表示装置を提供する。

【0021】透明導電膜は、インジウム錫酸化物であり、第1の導電膜が、透明導電膜により被覆され露出し
20 ない構造を有することができる。

【0022】透明導電膜は、非晶質のインジウム錫酸化物、インジウム亜鉛酸化物、インジウムゲルマニウム酸化物のいずれかであり、コンタクトホールの側壁部の第2の導電膜が、透明導電膜により被覆され露出し
ない構造を有し、コンタクトホールの底部の第1の導電膜の少なくとも一部が、透明導電膜により被覆されない露出構造を有することも可能である。

【0023】本発明は、上記第1の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、
30 一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金である液晶表示装置を提案する。

【0024】本発明は、また、上記第1の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、走査信号線を概ね覆うゲート絶縁膜と、映像信号線と薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、薄膜トランジスタの
40 ソース電極およびドレイン電極は、第1の導電膜と第2

の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であり、ソース電極において保護絶縁膜と第2の導電膜とを貫通するコンタクトホールを有する液晶表示装置を提供する。

【0025】コンタクトホールの底部の第1の導電膜と透明導電膜とが、接触する構造を有する。

【0026】この場合、透明導電膜は、インジウム錫酸化物、インジウム亜鉛酸化物、インジウムゲルマニウム酸化物のいずれかであり、第1の導電膜が、透明導電膜により被覆され露出し
ない構造を有することができる。

【0027】本発明は、上記第1の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、
一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極とを有する液晶表示装置において、走査信号線
は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金である液晶表示装置を提供する。

【0028】本発明は、上記第2の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、
一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、走査信号線を概ね覆うゲート絶縁膜と、映像信号線と薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、走査信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であり、走査信号線の端子部において保護絶縁膜とゲート絶縁膜と第2の導電膜とを貫通するコンタクトホールを有する液晶表示装置を提供する。

【0029】本発明は、また、上記第2の目的を達成するために、一对の基板と、一对の基板に挟持された液晶層と、
一对の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、走査信号線を概ね覆うゲート絶縁膜と、映像信号線と薄膜トランジスタとを概ね覆う保護絶縁膜とを有する液晶表示装置において、走査信号線は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、
50 第1の導電膜は、モリブデンを主成分とする合金であ

り、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であり、走査信号線の端子部において保護絶縁膜とゲート絶縁膜と第2の導電膜とを貫通するコンタクトホールを有し、コンタクトホールの底部の第1の導電膜と透明導電膜とが、接触する構造を有する液晶表示装置を提供する。

【0030】透明導電膜は、インジウム錫酸化物であり、第1の導電膜が、透明導電膜により被覆され露出しない構造を有する。

【0031】透明導電膜は、非晶質のインジウム錫酸化物、インジウム亜鉛酸化物、インジウムゲルマニウム酸化物のいずれかであり、コンタクトホールの側壁部の第2の導電膜が、透明導電膜により被覆され露出しない構造を有し、コンタクトホールの底部の第1の導電膜の少なくとも一部が、透明導電膜により被覆されず露出した構造を有することができる。

【0032】上記いずれかの液晶表示装置において、映像信号線および薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であることも可能である。

【0033】上記いずれかの液晶表示装置において、走査信号線および映像信号線および薄膜トランジスタのソース電極およびドレイン電極は、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金であるようにしてもよい。

【0034】上記いずれかの液晶表示装置において、第1の導電膜は、モリブデンを主成分とし、ジルコニウム、ハフニウム、クロム、チタンのうち少なくとも一種の元素を含有する合金であることができる。

【0035】また、第1の導電膜は、モリブデンを主成分とし、ジルコニウムを4重量%以上23重量%以下含有する合金であることが望ましい。

【0036】保護絶縁膜を含む上記いずれかの液晶表示装置においては、ドライバチップが、COG(Chip On Glass)方式で実装され、ドライバチップの入力側に接続される複数のラインは、少なくとも1本のラインからなる第1ライン群と、第1ライン群に属さないラインからなる第2ライン群からなり、第1ライン群と第2ライン群とは、ゲート絶縁膜と保護絶縁膜のうち少なくともいずれか一方を介して配置される。

【0037】本発明は、上記第2の目的を達成するために、一對の基板と、一對の基板に挟持された液晶層と、一對の基板の一方に形成される複数の走査信号線と、走査信号線とマトリクス状に交差する複数の映像信号線と、走査信号線と映像信号線との交点付近に形成された

薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、走査信号線を概ね覆うゲート絶縁膜と、映像信号線と薄膜トランジスタとを概ね覆う保護絶縁膜とを有し、ドライバチップがCOG(Chip On Glass)方式で実装される液晶表示装置において、ドライバチップの入力側に接続される複数のラインは、少なくとも1本のラインからなる第1ライン群と、第1ライン群に属さないラインからなる第2ライン群からなり、第1ライン群と第2ライン群とは、ゲート絶縁膜と保護絶縁膜のうち少なくともいずれか一方を介して配置される液晶表示装置を提供する。

【0038】本発明においては、まず、低抵抗である銀を主成分とする第2の導電膜の下に、モリブデンを主成分とする第1の導電膜があるので、銅や銀と下地との付着力が弱いことによる膜剥離の問題が解決される。

【0039】また、薄膜トランジスタのソース電極およびドレイン電極の部分では、銅や銀がシリコン中に拡散することによる薄膜トランジスタの性能低下の問題が解決される。

【0040】さらに、銀を主成分とする合金とモリブデンを主成分とする合金とは、例えば、燐酸 - 硝酸 - 酢酸の混酸などの液にどちらも溶解できるので、1回のフォトリソグラフィでかつ1回のエッチングによりパタニング加工できる。

【0041】次に、走査信号線、映像信号線、薄膜トランジスタのソース電極、ドレイン電極の上にある絶縁膜と銀を主成分とする第2の導電膜とを貫通するコンタクトホールを形成し、このコンタクトホールの上に透明導電膜を形成する。このような構造にすると、透明導電膜は、モリブデンを主成分とする第1の導電膜と直接コンタクトできる。この透明導電膜とモリブデンを主成分とする合金との接触抵抗は、低く安定しているため、モリブデンを主成分とする合金が銀を主成分とする合金の下層にあっても、透明導電膜との接続抵抗を下げるができる。

【0042】ここで、コンタクトホールを形成するために煩雑なプロセスが必要になると、本発明の目的の一つである生産コストの低減を達成できなくなる。

【0043】発明者らは、絶縁膜にコンタクトホールを加工する際のフッ素プラズマによるドライエッチング加工において、銀を主成分とする合金がフッ化物の形態に価数変化することと、このフッ化物が、銀を主成分とする合金、モリブデンを主成分とする合金、絶縁膜、シリコンなどを侵さないシュウ酸を用いたウェット処理により溶解できることを見出した。

【0044】コンタクトホールは、以上の簡略なプロセスで形成できる。したがって、積層層数を2層以下として、1回のフォトリソグラフィですなわち簡略なプロセスで生産コストを低減し、銀や銅を用いた信号線を形成できる。

【0045】なお、第1の導電膜であるモリブデン合金を、モリブデンを主成分とし、ジルコニウム、ハフニウム、クロム、チタンのうち少なくとも一種の元素を含有する合金とすると、フッ素プラズマによるドライエッチングに対する耐性を付与できるため、コンタクトホール加工時の第1の導電膜の消失を防ぐことができる。すなわち、第1の導電膜を薄くすることが可能となり、信号線トータルの厚さも薄くできる。その結果、その上層に形成される絶縁膜のカバレッジが良くなり、信号線や透明導電膜の段差乗り越え特性も非常に良くなる。したがって、生産歩留まりが、大幅に向上する。

【0046】また、燐酸 - 硝酸 - 酢酸の混酸を用いた信号線エッチング加工による信号線断面形状の制御は、第1の導電膜をモリブデン合金を主成分としジルコニウムを含有する合金とした場合が、最も優れている。ジルコニウム含有量は、ドライエッチング耐性を確保するために、4重量%以上であることが必要であり、燐酸 - 硝酸 - 酢酸の混酸を用いたエッチング加工において、エッチング残さを残さないために、23重量%以下であることが望ましい。なお、エッチング残さを残さないために

は、燐酸 - 硝酸 - 酢酸の混酸にフッ化アンモニウムまたはフッ化水素酸を添加することが、効果的である。

【0047】本発明の第2の目的を達成する第1の手段は、銀を主成分とする合金の表面の全てを絶縁膜または透明導電膜で覆うことである。走査信号線は、ゲート絶縁膜と保護絶縁膜とによりその表面のほとんどが覆われ、映像信号線やソース電極およびドレイン電極は、保護絶縁膜によりその表面のほとんどが覆われるので、銀を主成分とする合金が表面に現われる可能性のある部分は、コンタクトホールの内側壁である。

【0048】そこで、ソース電極およびドレイン電極上のコンタクトホール、映像信号線端子のコンタクトホール、走査信号線端子のコンタクトホールについては、インジウム錫酸化物の透明導電膜によりコンタクトホールを覆ってしまえば、銀を主成分とする第2の導電膜を被覆できる。また、インジウム錫酸化物の透明導電膜と異方性導電フィルムとの接続抵抗は低いので、良好な端子接続が可能となる。

【0049】しかし、インジウム錫酸化物が多結晶である場合に、銀を主成分とする合金を腐食する臭化水素酸のようなエッチング液を用いると、信号線上のゲート絶縁膜や保護絶縁膜にピンホール欠陥があれば、そこから多結晶インジウム錫酸化物のエッチング液が浸透し、信号線を腐食する可能性がある。

【0050】このような場合には、多結晶インジウム錫酸化物ではなく、多結晶インジウム錫酸化物のエッチング液よりも腐食性の弱い酸でエッチングが可能な非晶質インジウム錫酸化物を透明導電膜として採用することが望ましい。

【0051】透明導電膜としてインジウム亜鉛酸化物や

インジウムゲルマニウム酸化物を採用すると、更に腐食性の小さいシュウ酸をそのエッチング液として採用できるので、生産歩留まりの面で極めて有利である。

【0052】しかし、インジウム錫酸化物透明導電膜の場合のように、インジウム亜鉛酸化物やインジウムゲルマニウム酸化物により信号線端子部のコンタクトホールを完全に覆ってしまうと、透明導電膜表面と異方性導電フィルムとの接続抵抗が高くなり、端子接続ができなくなってしまう。

【0053】この現象は、透明導電膜の表面において、インジウム亜鉛酸化物中の亜鉛またはインジウムゲルマニウム酸化物中のゲルマニウムが欠乏するために起こる。なお、インジウム錫酸化物の場合は、このような現象は認められない。

【0054】そこで、インジウム亜鉛酸化物やインジウムゲルマニウム酸化物を透明導電膜として採用する場合には、映像信号線端子のコンタクトホールや走査信号線端子のコンタクトホールについては、コンタクトホールの側壁部のみ透明導電膜で覆い、コンタクトホールの底部ではモリブデンを主成分とする第1の導電膜を露出させる構造とする。この場合、端子接続は、モリブデンを主成分とする第1の導電膜と異方性導電フィルムとの接続となる。このモリブデンを主成分とする合金と異方性導電フィルムとの接続抵抗は低いので、良好な端子接続が可能となる。また、銀を主成分とする第2の導電膜を被覆する役割をも果たしている。

【0055】本発明の第2の目的を達成するための第2の手段は、近接する信号線や電位が大きく異なる信号線を異なる層に配置することである。

【0056】一対の基板と、前記一対の基板に挟持された液晶層と、前記一対の基板の一方に形成される複数の走査信号線と、前記走査信号線とマトリクス状に交差する複数の映像信号線と、前記走査信号線と前記映像信号線との交点付近に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素電極と、前記走査信号線を概ね覆うゲート絶縁膜と、前記映像信号線と前記薄膜トランジスタとを概ね覆う保護絶縁膜とを有し、ドライバチップがCOG(Chip On Glass)方式で実装される液晶表示装置においては、半導体集積回路の入力信号線のうち近接する信号線を異なる層に配置するか構造を採用する。また、バスラインにより半導体集積回路間で表示データや半導体集積回路の駆動電源電圧を電氣的に接続した簡略なCOG実装(データ転送方式)の液晶表示装置においては、バスラインのうち近接する信号線を異なる層に配置する構造を採用する。このような構造では、同層内で隣接する信号線の間隔が広がるために、マイグレーションなどによる信号線間のショート不良を大幅に減少させることが可能になる。また、信号線のレイアウトに余裕が生じるので、高精度で画素ピッチの小さい液晶表示装置を実現する際に設計が有利である。

【0057】なお、第2の目的を達成するための第2の手段は、本発明において必ずしも採用する必要はない。また、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜はモリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金である信号線を、走査信号線または映像信号線として採用していない液晶表示装置においても、第2の課題を解決する第2の手段が有効であることは明らかである。

【0058】以上の手段を採用することにより、信号線の腐食を抑え、信号線間ショートなどに対する耐性に優れた液晶表示装置を提供できる。

【0059】なお、以上の説明においては、いわゆる縦電界型液晶駆動方式の液晶表示装置を例として本発明を説明したが、横電界型液晶駆動方式の液晶表示装置にも本発明を適用できることは明らかである。

【0060】

【発明の実施の形態】次に、図1ないし図15を参照して、本発明による液晶表示装置の実施形態を説明する。

【0061】

【実施形態1】《等価回路》図1は、本発明による液晶表示装置の実施形態1の構造を示す等価回路図である。図1は、回路図であるが、実際の幾何学的配置に対応して描かれている。

【0062】図1の実施形態1において、透明基板SUB1と透明基板SUB2とは、対向して配置され、液晶層を挟持している。

【0063】透明基板SUB1の液晶側の面には、x方向に伸びy方向に並べて配置されるゲート(走査)信号線GLと、ゲート信号線GLと絶縁されてy方向に伸びx方向に並べて配置されるドレイン(映像)信号線DLとが形成されている。これらゲート(走査)信号線GLとドレイン(映像)信号線DLとにより囲まれる矩形領域が、画素領域となる。これら画素領域は、集合して、表示部ARを構成している。

【0064】各画素領域には、一方のゲート信号線GLからの走査信号(電圧)により駆動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介してドレイン信号線DLから映像信号(電圧)が供給される画素電極PIXとが形成されている。

【0065】液晶表示装置のサイズが大きくなるに従い、信号線長が長くなるため、ゲート信号線GLやドレイン信号線DLの抵抗は、高くなる。また、液晶表示装置の精細度が細くなるに従い、信号線幅が小さくなるため、ゲート信号線GLやドレイン信号線DLの抵抗は、高くなる。これら信号線GL、DLの抵抗が高くなると、走査信号や映像信号の電圧が降下するので、薄膜トランジスタTFTに十分な信号電圧が供給されないことになる。その結果、輝度傾斜などの重大な画質劣化を引き起こす。

【0066】また、画素電極PIXと一方のゲート信号線GLと隣接する他方のゲート信号線GLとの間には、容量素子Caddが形成される。この容量素子Caddは、薄膜トランジスタTFTがオフした際に、画素電極PIXに供給された映像信号を長く蓄積する。

【0067】各画素領域における画素電極PIXは、液晶を介して対向配置される他方の透明基板SUB2の液晶側の面に各画素領域に共通に形成された対向電極CT(図示せず)との間に電界を発生させ、各電極の間の液晶の光透過率を制御する。

【0068】各ゲート信号線GLの一端は、透明基板の一边側(図左側)に延びている。各ゲート信号線GLの延在部には、透明基板SUB1に搭載される垂直走査回路の半導体集積回路GDRCのバンクと接続される端子部GTMが形成される。

【0069】各ドレイン信号線DLの一端は、透明基板SUB1の一边側(図上側)に延びている。各ドレイン信号線DLの延在部には、透明基板SUB1に搭載される映像信号駆動回路の半導体集積回路DDRCのバンクと接続される端子部DTMが形成される。

【0070】半導体集積回路GDRC、DDRCは、それぞれ、いわゆるCOG方式により、それぞれが透明基板SUB1上に完全に搭載されている。

【0071】半導体集積回路GDRC、DDRCの入力側の各バンクも透明基板SUB1に形成された端子部GTM2、DTM2にそれぞれ接続される。これら各端子部GTM2、DTM2は、各配線層GIL、DILを介して、透明基板SUB1の周辺のうち最も端面に近い部分にそれぞれ配置された端子部GTM3、DTM3に接続される。

【0072】このようなCOG方式では、各半導体集積回路GDRC、DDRCの入力側、出力側の各バンクにおいて、隣接する他のバンクとの間の距離が極めて小さく形成され、したがって、ゲート信号線GLの各端子部GTM、ドレイン信号線DLの各端子部DTMにおいても、隣接する他の端子部との間の距離も極めて小さく形成されている。

【0073】このため、各半導体集積回路GDRC、DDRCの各バンクはもちろん、ゲート信号線GLの各端子部GTM、ドレイン信号線DLの各端子部DTMにおいてその占有面積が極めて小さく、バンクと端子部GTM、DTMとの接続抵抗の増大が無視できない状態となっている。また、隣接する他の端子部とのショート不良を起こしやすい構造になっている。

【0074】透明基板SUB2は、半導体集積回路が搭載される領域を回避するようにして透明基板SUB1と対向配置され、透明基板SUB1よりも小さな面積となっている。

【0075】透明基板SUB2は、透明基板SUB2の周辺に形成されたシール材SLにより透明基板SUB1

に固定されている。このシール材SLは、透明基板SUB1、SUB2の間の液晶を封止する機能も兼ねている。

【0076】なお、上記構造の説明では、COG方式による液晶表示装置について説明したが、本発明は、TCP(Tape Carrier Package)方式の液晶表示装置にも適用できる。TCP方式とは、フレキシブルテープ上にフォトリソ技術によりパターンを形成してテープキャリアとし、このテープキャリアに半導体集積回路チップをTAB手法(Tape Automated Bonding)で搭載するパッケージ方式である。パッケージの出力端子は、透明基板SUB1に形成された端子部に接続され、入力端子は、透明基板SUB1に近接して配置されるプリント基板の端子部に接続される。

【0077】《画素の構造》図2は、透明基板SUB1の一画素領域の構造を示す平面図であり、図1に点線枠aで示す部分に相当する。また、図3は、図2のIII-III線における断面構造を示す図である。

【0078】図2において、透明基板SUB1の液晶側の面には、x方向に延びy方向に並べて配置されるゲート信号線GLが形成されている。

【0079】このゲート信号線GLは、本実施形態1の場合、2層構造となっており、その下層は、Moを主成分とする合金層からなり、上層は、Ag合金層からなっている。なお、以下の説明ではMoを主成分とする合金層をMo合金と省略する。

【0080】上層をAg合金層としたのは、ゲート信号線GLを低抵抗化するためである。また、下層をMo合金層としたのは、ゲート端子GTM、GTM2、GTM3との接触抵抗を低減するためである。その効果は、後の説明で明らかとなるであろう。

【0081】透明基板SUB1の面には、例えば、SiNからなる絶縁膜GIが、ゲート信号線GLを被覆するように形成されている。絶縁膜GIは、後述のドレイン信号線DLに対してはゲート信号線GLとの層間絶縁膜として機能し、後述の薄膜トランジスタTFTに対してはそのゲート絶縁膜として機能し、後述の容量素子Cadに対してはその誘電体膜として機能する。

【0082】画素領域の左下でゲート信号線GLと重畳する部分において、例えば、a-Siからなるi型(真性intrinsic)半導体層ASが形成されている。半導体層ASは、その上面にソース電極およびドレイン電極を形成すると、ゲート信号線GLの一部をゲート電極とするMIS型の薄膜トランジスタTFTの半導体層となる。

【0083】薄膜トランジスタTFTのソース電極SD1およびドレイン電極SD2は、絶縁膜GI上に形成されるドレイン信号線DLと同時に形成される。すなわち、図2において、y方向に延在されx方向に並べて配置されるドレイン信号線DLの一部を半導体層ASの上面にまで延在させて形成すると、その延在部は、薄膜ト

ランジスタTFTのドレイン電極SD2となる。また、この時、ドレイン電極SD2と離間させて形成された電極は、ソース電極SD1となる。ソース電極SD1は、後述の画素電極PIXと接続されるので、その接続部を確保するために、画素領域の中央側に若干延在させた延在部を有する。

【0084】ドレイン信号線DLは、本実施形態1の場合、2層構造となっており、その下層は、Mo合金層からなり、上層は、Ag合金層からなっている。

【0085】上層をAg合金層としたのは、ドレイン信号線DLを低抵抗化するためである。また、下層をMo合金としたのは、画素電極PIXやドレイン端子DTM、DTM2、DTM3との接触抵抗を低減するためである。その効果は、後の説明で明らかとなるであろう。

【0086】なお、ドレイン電極SD2、ソース電極SD1の半導体層ASとの界面には、不純物がドーピングされた半導体層が形成される。この半導体層は、コンタクト層として機能する。半導体層ASを形成した後、その表面に不純物がドーピングされた膜厚の薄い半導体層を形成し、ドレイン電極SD2およびソース電極SD1を形成した後に、各電極をマスクとして、半導体層のマスクから露出した部分をエッチングすると、上述の構造が得られる。

【0087】このようにドレイン信号線DL(ドレイン電極SD2、ソース電極SD1)が形成された透明基板SUB1の表面には、例えば、SiNからなる保護絶縁膜PSVが形成され、ドレイン信号線DLなどを被覆する。保護絶縁膜PSVは、薄膜トランジスタTFTの液晶との直接の接触を回避するためなどに設けられる。

【0088】薄膜トランジスタTFTのソース電極SD1の延在部の一部を後述の画素電極PIXと接続するために露出させる目的で、保護絶縁膜PSVにはコンタクトホールCHがフッ素プラズマによるドライエッチングにより形成される。このプロセスにより、コンタクトホールCHの底部においては、ソース電極SD1を構成するAg合金が消失し、Mo合金が露出する。

【0089】保護絶縁膜PSVの上面には、画素領域の大部分を被って、例えば、インジウム錫酸化物(ITO, Indium-Tin-Oxide)膜、インジウム亜鉛酸化物(IZO, Indium-Zinc-Oxide)膜、インジウムゲルマニウム酸化物(IGO, Indium-Germanium-Oxide)膜のいずれかからなる透明の画素電極PIXが形成されている。この画素電極PIXは、保護膜PSVのコンタクトホールCHをも覆うようにして形成され、薄膜トランジスタTFTのソース電極SD1のMo合金と接続される。ITO、IZO、IGOとMo合金との接触抵抗は低く、良好な電氣的接続が得られる。なお、かりに上述のコンタクトホールCHの形成過程において、Mo合金の上層の銀合金が消失しない場合は、ITO、IZO、IGOとMo合金との接触構造となってしまう、電氣的接続は悪くな

ってしまう。

【0090】このように画素電極PIXが形成された透明基板SUB1の表面には、画素電極PIXをも被って配向膜ORI1が形成されている。配向膜ORI1は、例えば、樹脂からなり、その表面には一定方向にラビング処理がなされている。配向膜ORI1は、液晶LCと接触し、液晶LCの初期配向方向を決定する。

【0091】透明基板SUB1の液晶LCと反対側の面には、偏光板POL1が装着されている。

【0092】一方、透明基板SUB2の液晶側の面には、各画素領域を画するようにしてブラックマトリクスBMが形成されている。このブラックマトリクスBMは、外来光が薄膜トランジスタTFTに照射するのを回避するためと、表示のコントラストを良好にするために設けられている。

【0093】さらに、ブラックマトリクスBMにおいて、光が透過する領域となり実質的な画素領域となる開口部には、各画素領域に対応した色を有するカラーフィルタFILが形成されている。カラーフィルタFILは、例えば、y方向に並べて配置される各画素領域において同色のフィルタが用いられ、x方向の各画素領域毎に例えば、赤(R)、緑(G)、青(B)のフィルタが順番に繰り返し配列されている。

【0094】このようにブラックマトリクスBMおよびカラーフィルタFILが形成された透明基板SUB2の表面には、ブラックマトリクスBMなどをも被って、例えば、塗布などにより形成された樹脂からなる平坦化膜OCが形成され、その表面にブラックマトリクスBMおよびカラーフィルタFILによる段差が現われないようにしている。

【0095】平坦化膜OCの表面には、各画素領域に共通に例えば、ITOからなる対向電極CTが形成されている。対向電極CTは、各画素領域における画素電極PIXとの間に映像信号(電圧)に対応した電界を発生させ、これら各電極との間の液晶LCの配向方向を制御し、前述した偏光板POL1と後述する偏光板POL2との適切な組合せにより、光透過率を制御する。

【0096】さらに、このように対向電極CTが形成された透明基板SUB2の表面には、対向電極CTをも被って配向膜ORI2が形成されている。配向膜ORI2は、例えば、樹脂からなり、その表面には、一定方向にラビング処理がなされている。配向膜ORI2は液晶と接触し、液晶LCの初期配向方向を決定する。

【0097】透明基板SUB1の液晶LCと反対側の面には、偏光板POL2が装着されている。

【0098】《端子部の構造》図4および図5は、ドレイン端子部DTMの構造を示す図である。図4および図5(a)は、並べて配置される複数のドレイン端子部DTMのうち2個を示す平面図であり、図4および図5(b)は、図4および図5(a)のb-b線における断面構造を

示す断面図である。

【0099】透明基板SUB1の表面には、表示部ARから延在されたドレイン信号線DLが形成されている。ドレイン信号線DLは、上述のように、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、Mo合金であり、第2の導電膜は、第1の導電膜の上層にあり、Ag合金からなる。

【0100】ドレイン信号線DLは、最初にSiNからなる保護絶縁膜PSVにより覆われた状態となっているが、フッ素系ドライエッチングガスによりその端子部の形成領域にコンタクトホールを形成する際に、ドレイン信号線DLの上層であるAg合金がフッ化物に変化する。このフッ化物は、例えば、シュウ酸水溶液のような液に可溶であるから、ウェット処理によりドレイン信号線DLの下層であるMo合金が露出する。

【0101】以上の簡略な処理により、腐食しやすく、かつITO、IZO、IGOなどの透明導電膜ECOとの接続抵抗が高く、異方性導電フィルムACFとの接続抵抗も高いAg合金をコンタクトホールの底部から除去できる。そして、銀より腐食しにくく、かつITO、IZO、IGOなどの透明導電膜ECOとの接続抵抗が低く、異方性導電フィルムACFとの接続抵抗も低いMo合金を露出させることができる。

【0102】ここで、図4に示すように、コンタクトホールをITOで被覆する。このような構造にすると、コンタクトホールの底部に露出していたMo合金と、コンタクトホールの内周部に露出していた耐食性が良くないAg合金とを、耐食性が良い酸化物で被覆できる。また、ITOは、異方性導電フィルムACFとの接触抵抗が極めて低く、良好な端子特性を確保できる。

【0103】ITOが多結晶の場合(Poly-crystalline ITO、以下pITO)、そのエッチング液は、例えば、臭化水素酸などの極めて強い酸である。そのため、ドレイン信号線DLの上の保護絶縁膜PSVにピンホールなどの欠陥がある場合には、その欠陥を通して強いエッチング液が浸透し、ドレイン信号線DLを腐食するため、断線に至る場合がある。

【0104】このような場合は、ITOを非晶質(Amorphous ITO、以下aITO)にすると、そのエッチング液がpITOのエッチング液よりも弱いため、ドレイン信号線DLの腐食による断線を低減できる。

【0105】また、図5に示すように、コンタクトホールの内周のみをIZOやIGOで被覆してもよい。このような構造にすると、コンタクトホールの内周部に露出していた耐食性が良くないAg合金を、耐食性が良い酸化物で被覆できる。ただし、IZOやIGOは、その表面の亜鉛やゲルマニウムが欠乏しやすくその表面抵抗が上昇するため、この表面での異方性導電フィルムACFとの接触抵抗は良くない。

【0106】そこで、IZOやIGOを用いる場合は、

図5に示すように、コンタクトホール底部のMo合金を被覆しない構造とし、Mo合金と異方性導電フィルムACFとを接続する。この端子の接続抵抗は十分に低い
が、ITOでコンタクトホールを全て覆った端子よりも長期信頼性の点で劣ることは否めない。

【0107】しかし、異方性導電フィルムACFを適切に選定し、塩分などの混入防止に十分な注意を払って製造すると、実用上問題ないレベルの信頼性が得られる。

【0108】図6および図7に示すように、ゲート端子部GTMも、図4および図5に示したドレイン端子部DTMとほぼ同様に構成できる。また、これらの端子構造は、半導体集積回路の入力側の端子DTM2, DTM3, GTM2, GTM3にも適用できる。半導体集積回路の入力側の信号線DIL, GILをドレイン信号線DILと同層で構成した場合は、半導体集積回路の入力側の端子DTM2, DTM3, GTM2, GTM3の構造は、図4および図5と同様になる。

【0109】半導体集積回路の入力側の信号線DIL, GILをゲート信号線GLと同層で構成した場合は、半導体集積回路の入力側の端子DTM2, DTM3, GTM2, GTM3の構造は、図6および図7と同様になる。

【0110】《半導体集積回路の入力側信号線の構造》端子部などのコンタクトホール部を以上の構造にすることにより、低抵抗ではあるがマイグレーションなどの腐食を引き起こしやすいAg合金を露出させない液晶表示装置を実現できた。

【0111】しかし、同層に形成された信号線の間隔が狭い箇所においては、信号線間ショートなどに対する耐性をより高めておくことが望ましい。

【0112】そのためには、図8に示すように、近接する信号線や電位が大きく異なる信号線を異なる層に配置することが有効である。図8は、図2に示すCOG方式で実装した液晶表示装置において、半導体集積回路GDRC, DDRCの入力信号線GIL, DILの近接する信号線を異なる層に配置した構造の断面を示している。図8に示すような構造にすると、同層内で隣接する信号線の間隔が広がるために、マイグレーションなどによる信号線間のショート不良を大幅に減少させることが可能になる。また、信号線のレイアウトに余裕が生じるので、高精細で画素ピッチの小さい液晶表示装置になる際に設計が有利である。

【0113】なお、この図8の構造は、本発明において必ずしも採用する必要はない。また、走査信号線または映像信号線が、第1の導電膜と第2の導電膜とからなる積層膜で構成され、第1の導電膜は、モリブデンを主成分とする合金であり、第2の導電膜は、第1の導電膜の上層にあり、銀を主成分とする合金である信号線を採用していない液晶表示装置においても、図8の構造が有効であることは明らかである。

【0114】《製造方法》次に、図9ないし図13を参照して、本実施形態1の液晶表示装置における透明基板SUB1側の製造方法のついて説明する。図9において、(a)は薄膜トランジスタTFT部、(b)はゲート端子部GTM、(c)はドレイン端子部DTM、(d)は半導体集積回路GDRC, DDRCの入力側の複数の信号線をそれぞれ断面形状で示している。

【0115】本製造方法は、5回のフォトリソグラフィを用いたプロセスの例である。図9ないし図13は、それぞれのフォトリソグラフィに対応しており、フォトレジスト除去した段階の構造を断面形状で示している。この説明のフォトリソグラフィとは、基板にフォトレジストを塗布しマスクを使用して選択露光し現像するまでの一連の作業を意味する。

【0116】なお、本発明の液晶表示装置の構造は、以下に述べる製造方法によっては、限定されない。

【0117】図9は、第1のフォトリソグラフィに対応した工程を示す図である。

【0118】電気絶縁性を有する透明基板SUB1上に膜厚が40nmのMo-Zr合金層をスパッタリングにより形成し、更に連続して膜厚が160nmのAg-Pd合金をスパッタリングにより形成する。続いて、フォトリソグラフィによりフォトレジストパターンを形成した後、燐酸、硝酸、酢酸、フッ化アンモニウム、水などからなるエッチング液でMo-Zr合金とAg-Pd合金との積層膜(以下、Ag-Pd合金/Mo-Zr合金積層膜と記述する)を一括的にエッチング加工し、ゲート信号線GLおよび半導体集積回路GDRC, DDRCの入力側の信号線GIL, DILを形成する。

【0119】ここで、下層のMo合金層をMo-Zr合金としたのは、後述する第4のフォトリソグラフィ工程(図11)におけるフッ素プラズマによるドライエッチングにおいてMo合金層を消失させないように、耐性を付与するためである。このようなフッ素プラズマによるドライエッチングに対する耐性を得るには、上述のMo-Zr合金の他、Mo-Cr合金, Mo-Hf合金, Mo-Ti合金を用いてもよい。

【0120】これらのMo合金を採用することで、Mo合金層を薄くすることが可能になり、Ag合金/Mo合金積層膜トータルの膜厚も薄くできる。その結果、後述するゲート絶縁膜のカバレッジが良好になり、後述するドレイン信号線や透明導電膜の段差乗り越え特性も大きく向上する。したがって、生産歩留まりが大きく向上する。

【0121】上述の4種のMo合金のうち、Ag合金/Mo合金積層膜のエッチング断面形状制御に最も優れているのは、Mo-Zr合金である。Mo-Zr合金中のZr含有量は、ドライエッチング耐性を確保するために4重量%以上であり、燐酸-硝酸-酢酸の混酸を用いたエッチング加工においてエッチング残さを残さないため

に23重量%以下であることが望ましい。

【0122】また、上層のAg合金層をAg-Pd合金としたのは、Ag合金の耐食性を向上させるためである。ただし、Pd含有量を大きくしすぎると、Ag合金の抵抗率が高くなるため、本発明の本来の目的を満たさないことになる。本実施形態1では、約1重量%のPdを添加したAg-Pd合金とした。

【0123】図10は、第2のフォトリソグラフィに対応した工程を示す図である。

【0124】プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が350nmのSiN膜を成膜し、ゲート絶縁膜GIを形成する。続いて、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が200nmのi型非晶質Si膜を形成した後、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が20nmのN(+)型非晶質Si膜を形成する。さらに、フォトリソグラフィによりフォトレジストパターンを形成した後、ドライエッチングガスとしてSF6を使用してN(+)型非晶質Si膜、i型非晶質Si膜をエッチングし、i型半導体層ASを薄膜トランジスタTF T部近傍に島状に加工する。

【0125】図11は、第3のフォトリソグラフィに対応した工程を示す図である。

【0126】膜厚が40nmのMo-Zr合金層をスパッタリングにより形成し、連続して膜厚が100nmのAg-Pd合金をスパッタリングにより形成する。フォトリソグラフィによりフォトレジストパターンを形成した後、燐酸、硝酸、酢酸、フッ化アンモニウム、水などからなるエッチング液でAg-Pd合金/Mo-Zr合金積層膜を一括的にエッチング加工し、ドレイン信号線DL、ソース電極SD1、ドレイン電極SD2、および半導体集積回路GDRC、DDRCの入力側の信号線GIL、DILを形成する。続いて、ドライエッチング装置にSF6ガスを導入してN(+)型半導体層d0を選択的に除去し、ソース電極SD1、ドレイン電極SD2の間を絶縁し、チャネルを形成する。

【0127】図12は、第4のフォトリソグラフィに対応した工程を示す図である。

【0128】プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が350nmのSiN膜を成膜し保護絶縁膜PSVを形成する。また、フォトリソグラフィによりフォトレジストパターンを形成した後、ドライエッチングガスとしてSF6を使用して、ソース電極SD1上、ゲート端子部GTM、ドレイン端子部DTM、および半導体集積回路GDRC、DDRCの入力側の信号線GIL、DILの端子部GTM2、GTM3、DTM2、DTM3の上のゲート絶縁膜GIと保護絶縁膜PSVにコンタクトホールを形成する(GTM2、GTM3、DTM2、DTM3の上のコンタクトホールは図示せず)。このドライエッチングによ

り、コンタクトホール底部のAg合金は、フッ化銀に変質する。続いて、コンタクトホール底部のフッ化銀をシュウ酸を用いて選択的に溶解除去する。

【0129】図13は、第5のフォトリソグラフィに対応した工程を示す図である。

【0130】膜厚が115nmのIZO膜からなる透明導電膜をスパッタリングによって形成する。続いて、フォトリソグラフィによりフォトレジストパターンを形成した後、シュウ酸を主成分とする水溶液にてエッチング加工して画素電極PIXを形成し、ゲート端子部GTM、ドレイン端子部DTM、および半導体集積回路GDRC、DDRCの入力側の信号線GIL、DILの端子部GTM2、GTM3、DTM2、DTM3のコンタクトホールの周囲をリング状に被覆する(ECO)。エッチング液としてシュウ酸の水溶液を使用すると、信号線に用いたAg合金にダメージを与えずにIZOを加工できた。この結果、保護膜PSVなどにピンホール欠陥があっても生産歩留まりを落とすことはない。

【0131】【実施形態2】図14は、基板SUB1の上に形成されたバスラインGBL、DBLにより、半導体集積回路GDRC、DDRC間で表示データや半導体集積回路GDRCの駆動電源電圧を電氣的に接続した簡略なCOG実装(データ転送方式)の本発明による液晶表示装置の実施形態2の全体構成を示す図である。

【0132】図14において、ゲート半導体集積回路用フレキシブルプリント回路GFPCから供給された走査信号およびゲート半導体集積回路GDRCの駆動電源電圧は、ゲートパワーバスラインおよび走査信号用バスラインGBLを介して、ゲート半導体集積回路GDRCに供給される。順次隣のゲート半導体集積回路GDRCにそのデータを転送しながら、各ゲート半導体集積回路GDRCに信号を書き込む。

【0133】ドレイン信号線側では負荷が大きいため、ドレイン半導体集積回路DDRCの駆動電源電圧は、パワー供給用フレキシブルプリント回路PFPCからパワーバスラインPBLを介して供給される。映像信号は、映像信号用フレキシブルプリント回路DFPCから供給され、映像信号用バスラインDBLを介して、ドレイン半導体集積回路DDRCに供給される。順次隣のドレイン半導体集積回路DDRCにそのデータを転送しながら、ドレイン半導体集積回路DDRCに信号を書き込む。

【0134】ゲート半導体集積回路GDRCに給電する信号線のうち、駆動電源などについては、負荷が大きいために、ドレイン側で設けたパワー供給用フレキシブルプリント回路PFPCと同様なフレキシブルプリント回路を設ける場合もある。ただし、その場合でも、従来方式よりも信号線数が少なくなるので、フレキシブルプリント回路幅を小さくでき、コストを低減できる。

【0135】以上に述べたデータ転送方式は、半導体集積回路GDRC、DDRCのバンプBUPと各端子GTM、GTM2、GTM3、DTM、DTM2、DTM3との接触抵抗を低くし、かつ、バスラインGBL、DBLの抵抗を低下させると、実現できる。

【0136】本実施形態2では、バスラインGBL、DBLを低抵抗のAg合金/Mo合金で構成し、GTM、DTM、GTM2、GTM3、DTM2、DTM3をMo合金またはITOとACFとが直接接触する構造を採用し低接触抵抗としたので、いわゆるデータ転送方式を

実現できた。
【0137】本方式を採用すると、ゲート側フレキシブルプリント回路FPCをなくし、ドレイン側のフレキシブルプリント回路FPC幅を最小限にできるので、接続の信頼性を大幅に高めるとともに、ディスプレイの額縁を狭くできる。さらに、フレキシブルプリント回路FPCを小さくした結果として、その製造コストを削減できる。

【0138】データ転送方式におけるバスラインGBL、DBLの間隔は狭いため、信号線間ショートなどに
対する耐性をより高めておくことが望ましい。そのためには、図15に示すように、近接するバスラインや電位が大きく異なるバスラインを異なる層に配置することが有効である。図15は、図14に示すようなデータ転送方式を採用した液晶表示装置の互いに近接するバスラインGBL、DBLを異なる層に配置した構造の断面を示している。図15に示すような構造にすると、同層内で隣接する信号線の間隔が広がるため、マイグレーションなどによる信号線間のショート不良を大幅に減少させることが可能になる。また、信号線のレイアウトに余裕
が生じるので、高精細で画素ピッチの小さい液晶表示装置を実現する際に設計が有利である。

【0139】なお、図15の構造は、本発明において必ずしも採用する必要はない。

【0140】一方、バスラインGBL、DBLに、Ag合金/Mo合金である信号線を採用していないデータ転送方式の液晶表示装置においても、この図15の構造が有効であることは明らかである。

【0141】

【発明の効果】本発明によれば、銀を主成分とした合金を信号線に採用し、信号線を低抵抗化できたので、液晶表示装置をより一層大型化、高精細化することが可能になる。また、データ転送方式などの実装方式も実現できる。さらに、高歩留まりでかつ簡略な製造プロセスを適用できるので、液晶表示装置の生産コストが抑制される。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の実施形態1の構造を示す等価回路図である。

【図2】透明基板SUB1の一画素領域の構造を示す平

面図であり、図1に点線枠aで示す部分に相当する。

【図3】図2のIII-III線における断面構造を示す図である。

【図4】ドレイン端子部DTMの構造を示す図である。

【図5】ドレイン端子部DTMの構造を示す図である。

【図6】ゲート端子部GTMの構造を示す図である。

【図7】ゲート端子部GTMの構造を示す図である。

【図8】実施形態1において近接する信号線や電位が大きく異なる信号線を異なる層に配置する構造を示す断面図である。

【図9】第1のフォトリソグラフィに対応した工程を示す図である。

【図10】第2のフォトリソグラフィに対応した工程を示す図である。

【図11】第3のフォトリソグラフィに対応した工程を示す図である。

【図12】第4のフォトリソグラフィに対応した工程を示す図である。

【図13】第5のフォトリソグラフィに対応した工程を示す図である。

【図14】簡略なCOG実装(データ転送方式)の本発明による液晶表示装置の実施形態2の全体構成を示す図である。

【図15】実施形態2において近接する信号線や電位が大きく異なる信号線を異なる層に配置する構造を示す断面図である。

【符号の説明】

a 一画素領域

AR 表示部

AS 半導体層

BM ブラックマトリクス

DBL バスライン

DDRC 半導体集積回路

DFPC 映像信号用フレキシブルプリント回路

DIL 配線層

DL ドレイン(映像)信号線

DTM ドレイン端子部

DTM2 ドレイン端子部

DTM3 ドレイン端子部

d0 N(+)型半導体層

Cadd 容量素子

CH コンタクトホール

CT 対向電極

ECO 透明導電膜(ITO, IZO, IGO)

ESO リング状被覆

FIL カラーフィルタ

GBL バスライン

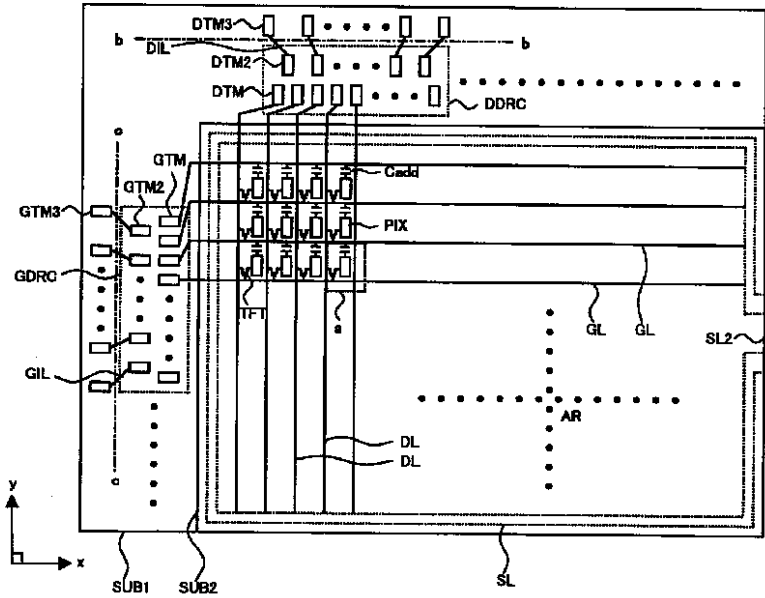
GDRC 半導体集積回路

GFPC ゲート半導体集積回路用フレキシブルプリント回路

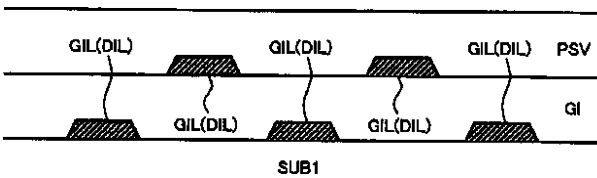
- GI ゲート絶縁膜
- GIL 入力信号線
- GL ゲート(走査)信号線
- GTM ゲート端子部
- GTM2 ゲート端子部
- GTM3 ゲート端子部
- LC 液晶
- OC 平坦化膜
- OR11 配向膜
- OR12 配向膜
- PFPC パワー供給用フレキシブルプリント回路
- PIX 画素電極

- *POL1 偏光板
- POL2 偏光板
- PSV 保護絶縁膜
- SD1 ソース電極
- SD2 ドレイン電極
- SL シール材
- SL2 シール材
- SUB1 一方の透明基板
- SUB2 他方の透明基板
- 10 TFT 薄膜トランジスタ
- x 水平方向
- * y 垂直方法

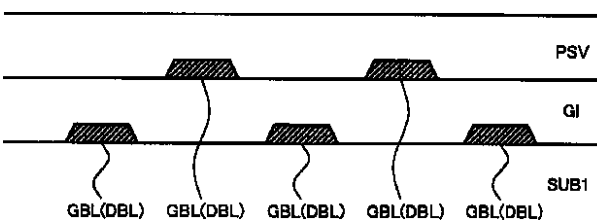
【図1】



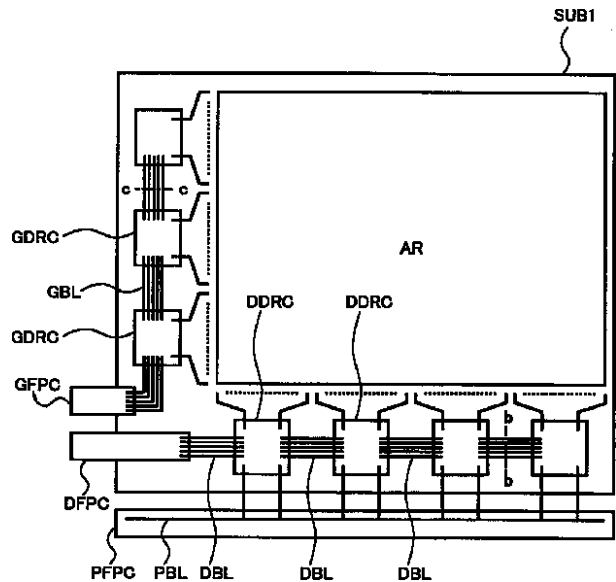
【図8】



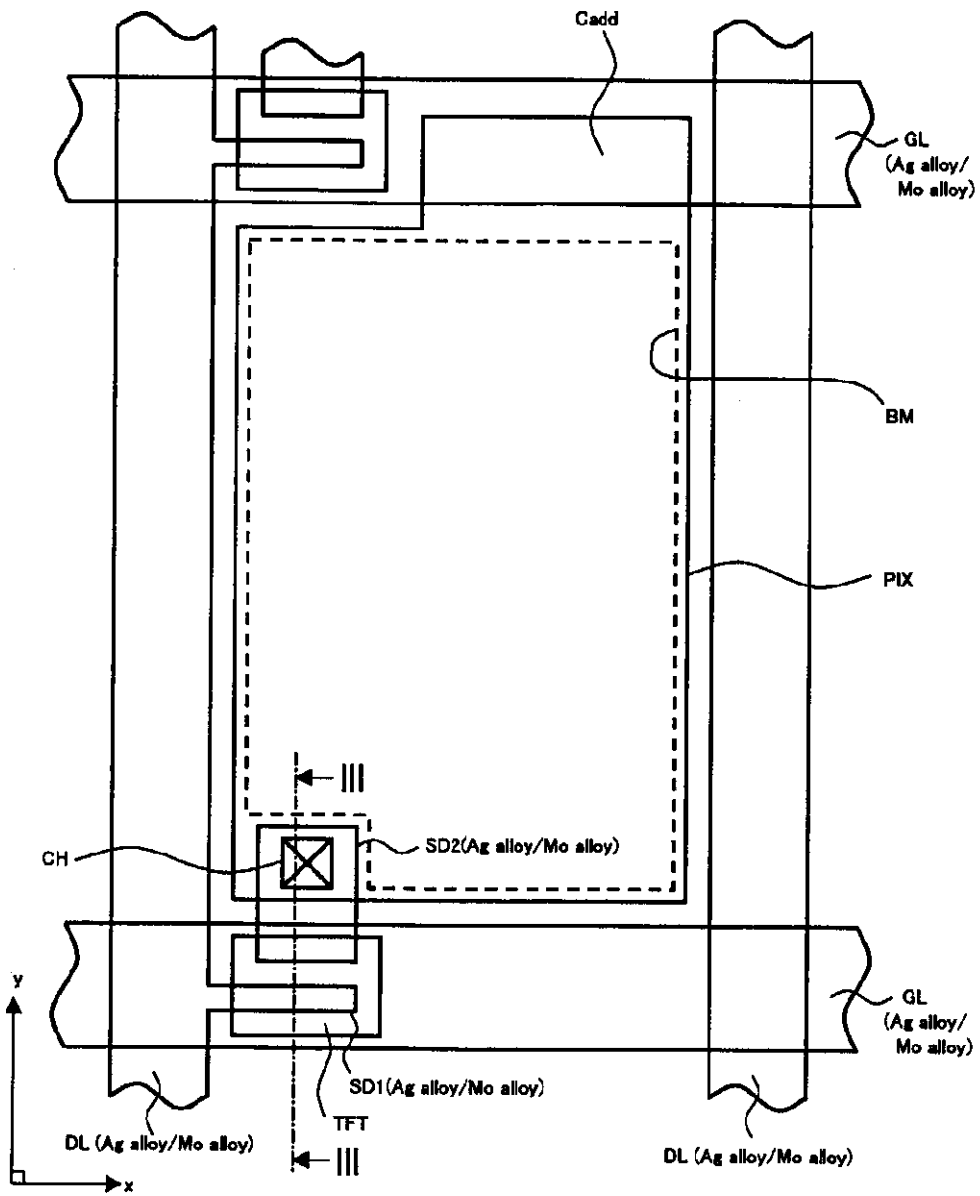
【図15】



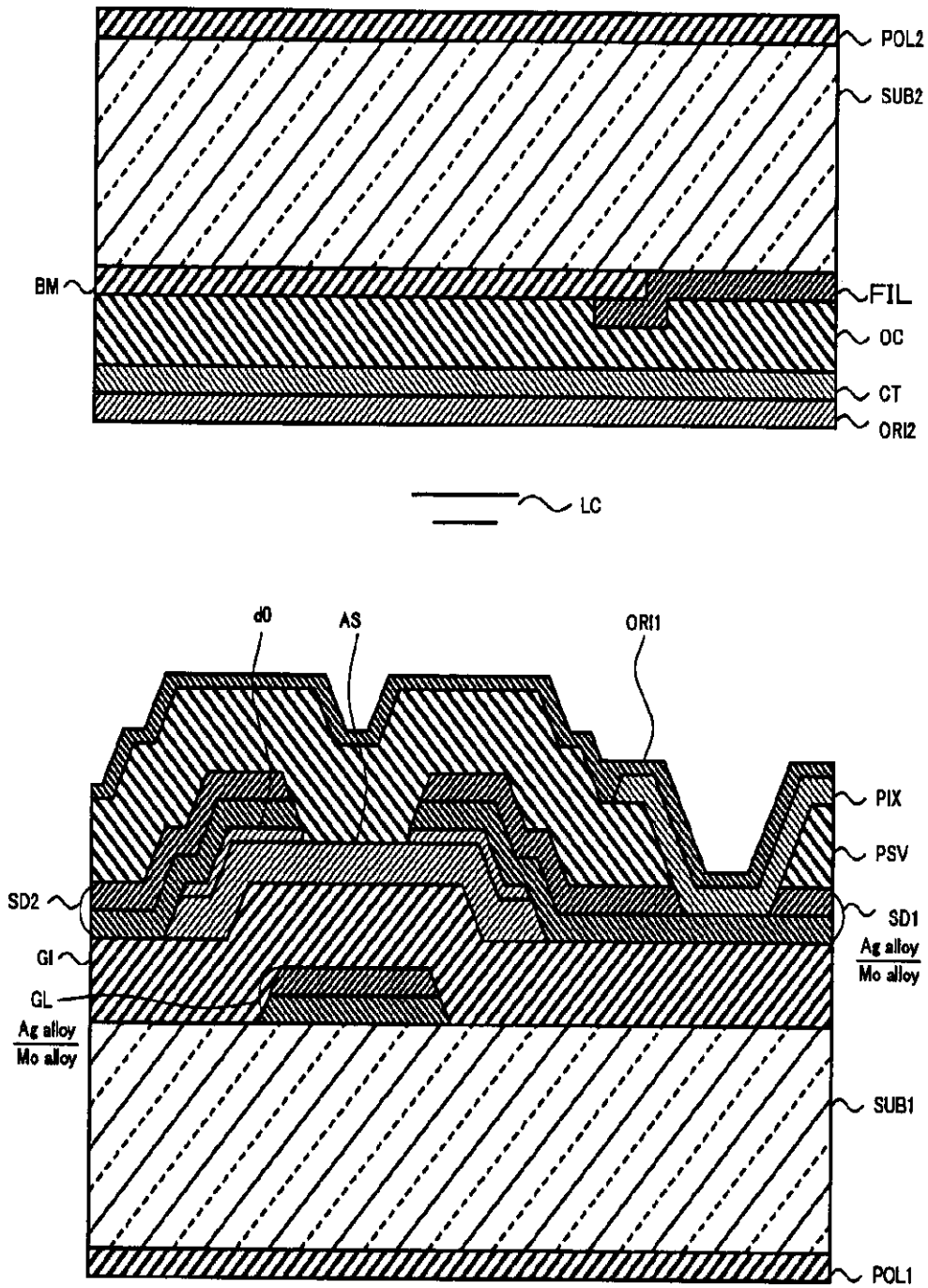
【図14】



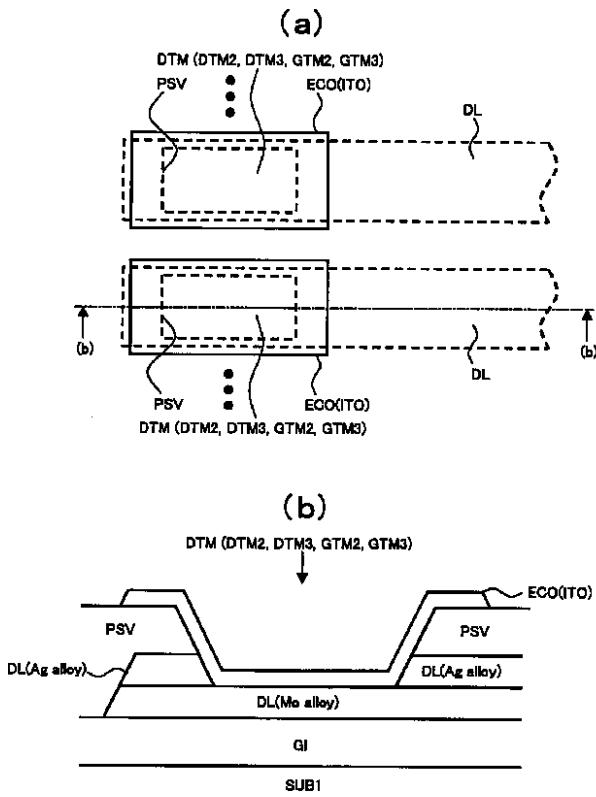
【図2】



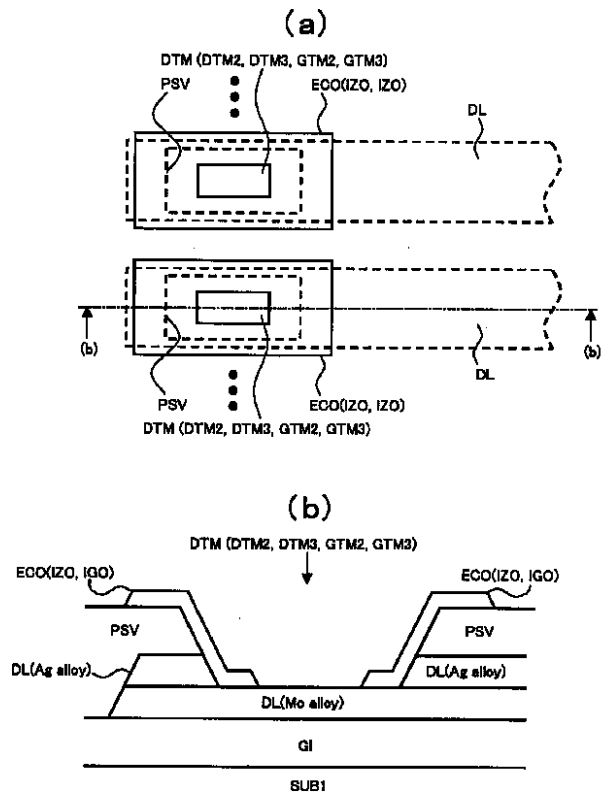
【図3】



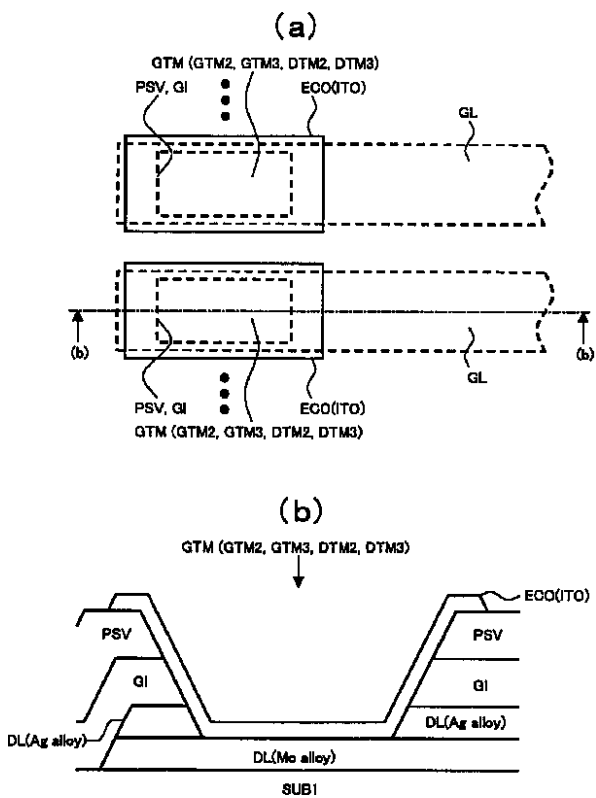
【図4】



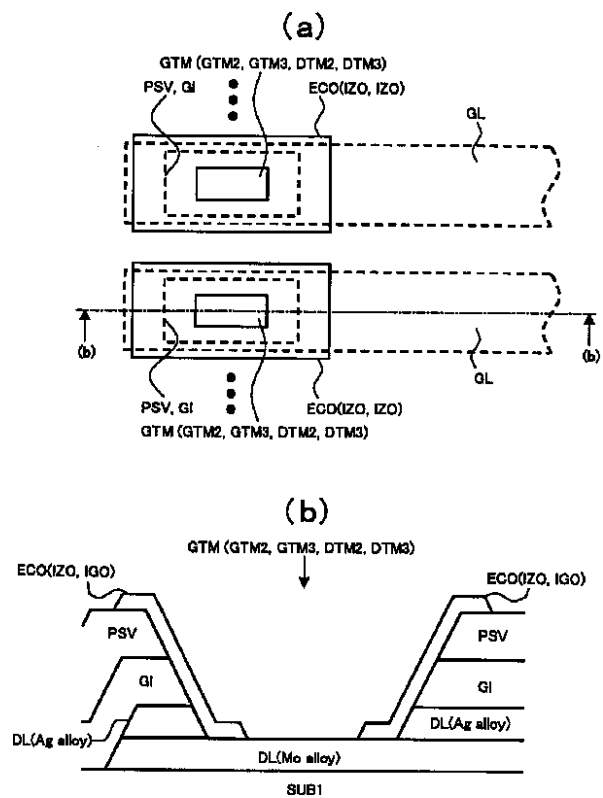
【図5】



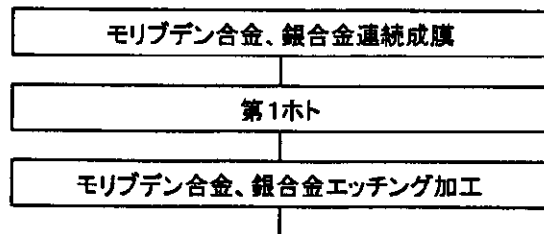
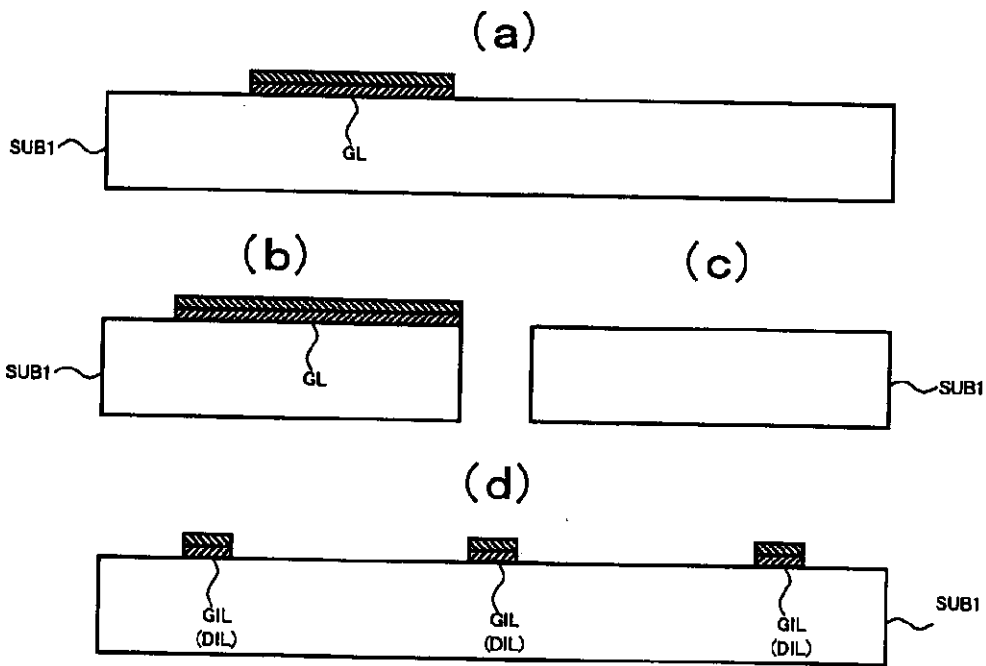
【図6】



【図7】

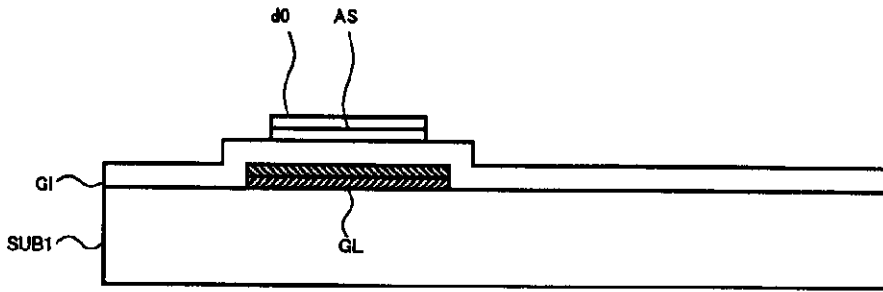


【図9】



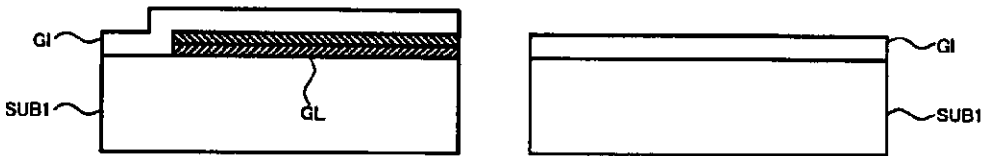
【図10】

(a)

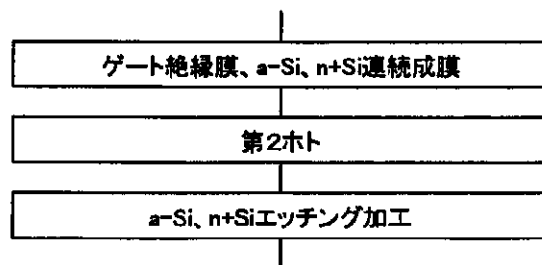
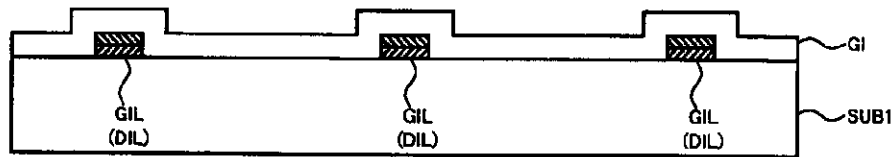


(b)

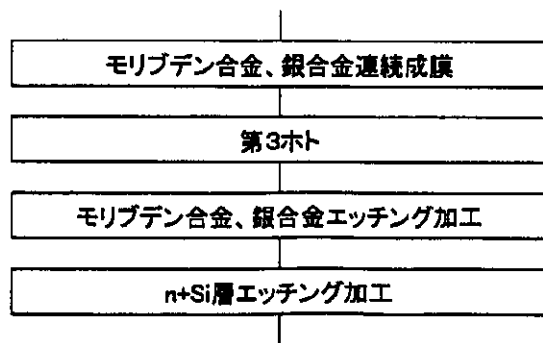
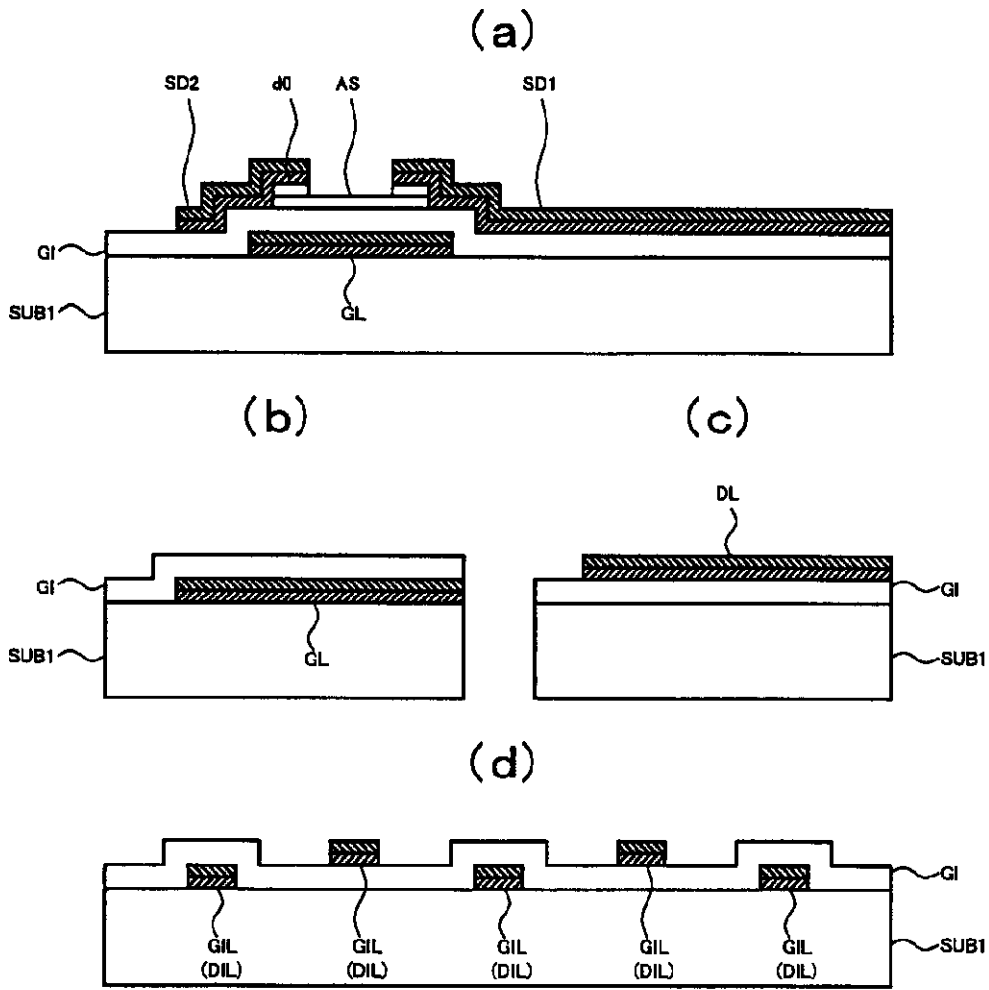
(c)



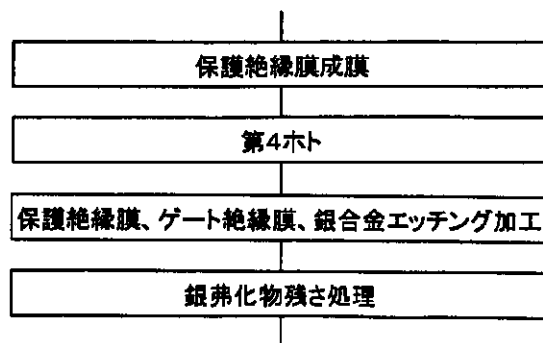
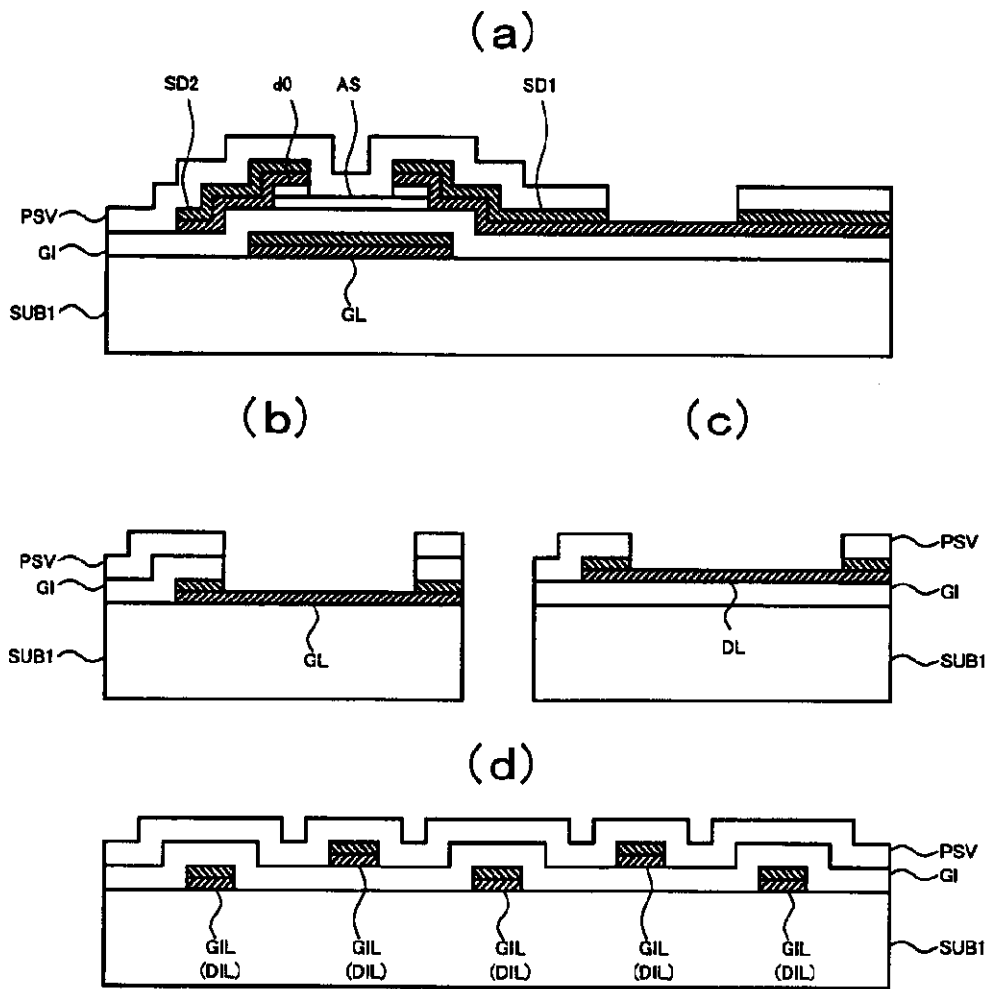
(d)



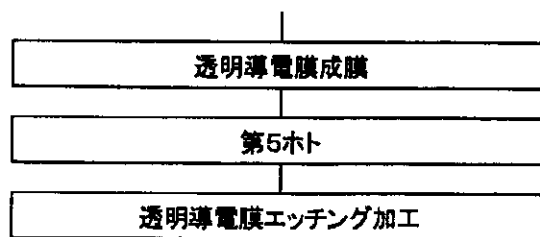
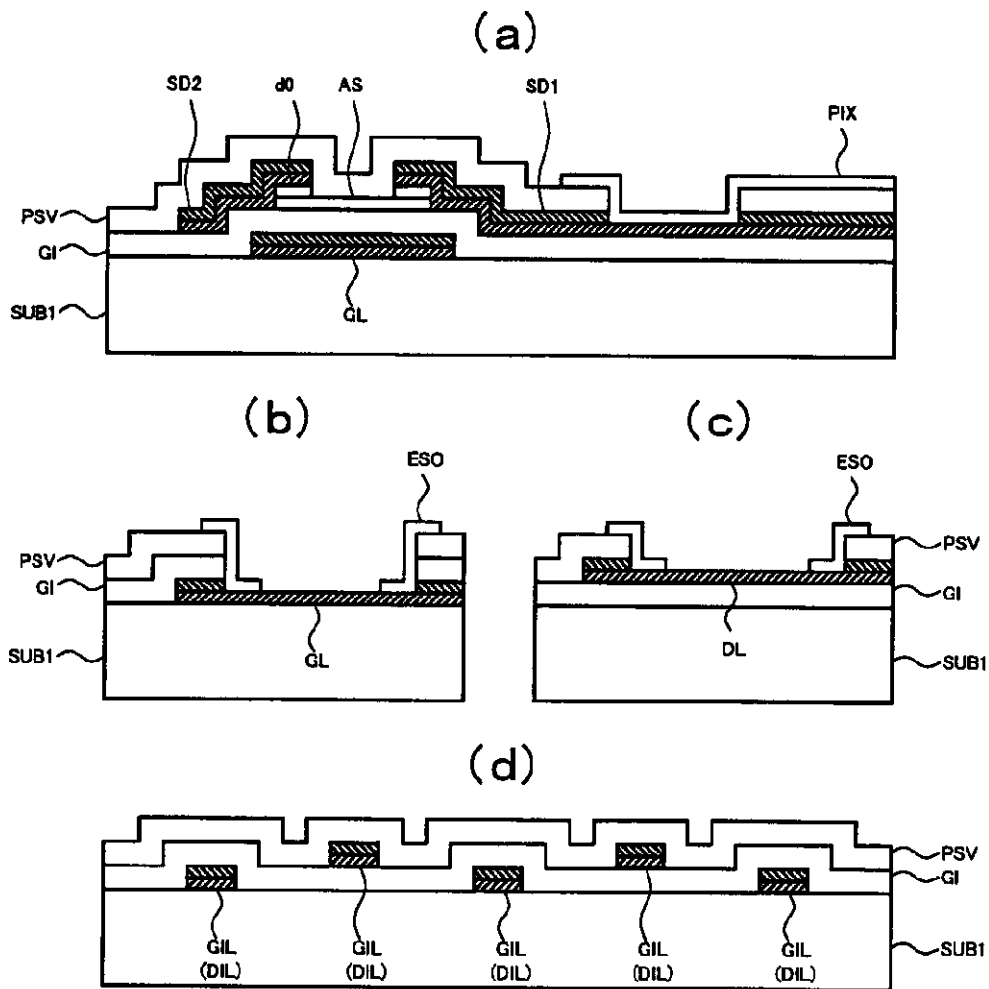
【図11】



【図12】



【図13】



フロントページの続き

(51) Int. Cl.⁷

H01L 21/768
29/786

識別記号

F I

H01L 21/90
29/78

テマコード (参考)

A
612C
616U

(72)発明者	田村 克	Fターム(参考)	2H092 GA25 GA29 GA41 JA26 JA46
	茨城県日立市大みか町七丁目1番1号 株		JB24 JB33 KB03 NA16 NA28
	式会社日立製作所日立研究所内		NA29 PA06
(72)発明者	榊 洋一	5C094	AA04 AA05 AA31 AA43 AA44
	茨城県日立市大みか町七丁目1番1号 株		BA03 BA43 CA19 DA09 DA13
	式会社日立製作所日立研究所内		DA15 DB01 DB02 DB04 EA04
(72)発明者	鬼沢 賢一		EA05 FA01 FA02 FB12 FB15
	茨城県日立市大みか町七丁目1番1号 株		GB10
	式会社日立製作所日立研究所内	5F033	HH14 HH20 HH22 HH38 JJ38
(72)発明者	安藤 正彦		KK14 KK20 KK22 LL06 MM05
	茨城県日立市大みか町七丁目1番1号 株		NN05 NN17 QQ08 QQ09 QQ11
	式会社日立製作所日立研究所内		QQ19 QQ37 RR06 VV06 VV15
			XX09 XX10 XX33 XX34
		5F110	AA16 AA26 BB02 CC07 EE06
			EE14 EE44 FF03 FF30 GG02
			GG15 GG24 GG35 GG45 HK06
			HK08 HK16 HK21 HK25 HK33
			HK35 HL07 HL23 NN02 NN04
			NN24 NN35 NN72 QQ04 QQ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002250936A	公开(公告)日	2002-09-06
申请号	JP2001051450	申请日	2001-02-27
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	高橋卓也 生田勲 田村克 榊洋一 鬼沢賢一 安藤正彦		
发明人	▲高▼橋 卓也 生田 勲 田村 克 榊 洋一 鬼沢 賢一 安藤 正彦		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1345 G02F1/1362 G09F9/30 H01L21/3205 H01L21/336 H01L21/768 H01L21/77 H01L21/84 H01L23/52 H01L27/12 H01L29/45 H01L29/49 H01L29/786		
CPC分类号	H01L27/124 G02F1/136286 G02F2001/13629 G02F2001/136295 H01L27/12 H01L29/458 H01L29/4908 H01L29/66765		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1345 G09F9/30.338 H01L21/88.R H01L21/90.A H01L29/78.612.C H01L29/78.616.U		
F-TERM分类号	2H092/GA25 2H092/GA29 2H092/GA41 2H092/JA26 2H092/JA46 2H092/JB24 2H092/JB33 2H092/KB03 2H092/NA16 2H092/NA28 2H092/NA29 2H092/PA06 5C094/AA04 5C094/AA05 5C094/AA31 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/DA13 5C094/DA15 5C094/DB01 5C094/DB02 5C094/DB04 5C094/EA04 5C094/EA05 5C094/FA01 5C094/FA02 5C094/FB12 5C094/FB15 5C094/GB10 5F033/HH14 5F033/HH20 5F033/HH22 5F033/HH38 5F033/JJ38 5F033/KK14 5F033/KK20 5F033/KK22 5F033/LL06 5F033/MM05 5F033/NN05 5F033/NN17 5F033/QQ08 5F033/QQ09 5F033/QQ11 5F033/QQ19 5F033/QQ37 5F033/RR06 5F033/VV06 5F033/VV15 5F033/XX09 5F033/XX10 5F033/XX33 5F033/XX34 5F110/AA16 5F110/AA26 5F110/BB02 5F110/CC07 5F110/EE06 5F110/EE14 5F110/EE44 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG24 5F110/GG35 5F110/GG45 5F110/HK06 5F110/HK08 5F110/HK16 5F110/HK21 5F110/HK25 5F110/HK33 5F110/HK35 5F110/HL07 5F110/HL23 5F110/NN02 5F110/NN04 5F110/NN24 5F110/NN35 5F110/NN72 5F110/QQ04 5F110/QQ05 2H092/GA60 2H092/HA06 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC32 2H192/CC72 2H192/DA02 2H192/EA22 2H192/EA43 2H192/EA56 2H192/EA74 2H192/FA54 2H192/FA65 2H192/FB22 2H192/HA47		
外部链接	Espacenet		

摘要(译)

解决的问题：以低生产成本提供使用低电阻率银合金用于信号线的液晶显示装置。薄膜晶体管TFT的扫描信号线GL，视频信号线DL，源电极SD1和漏电极SD2中的至少一个由包括第一导电膜和第二导电膜的层压膜形成，液晶显示装置，其中，第一导电膜为以钼为主成分的Mo合金，第二导电膜为第一导电膜的上层且为以银为主成分的Ag合金。

