

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 202522

(P2002 - 202522A)

(43)公開日 平成14年7月19日(2002.7.19)

| (51)Int.Cl. ⁷ | 識別記号 | F I | テマコード [*] (参考) |
|---------------------------------|--------|----------------|---------------------------|
| G 0 2 F 1/1345 | | G 0 2 F 1/1345 | 2 H 0 9 2 |
| | 1/1368 | | 5 C 0 9 4 |
| G 0 9 F 9/30 | 330 | G 0 9 F 9/30 | 330 Z |
| | 338 | | 338 |
| 9/35 | | 9/35 | |
| 審査請求 未請求 請求項の数 27 O L (全 11数) | | | |

(21)出願番号 特願2001 - 378229(P2001 - 378229)

(22)出願日 平成13年12月12日(2001.12.12)

(31)優先権主張番号 2000 - 076006

(32)優先日 平成12年12月13日(2000.12.13)

(33)優先権主張国 韓国(KR)

(71)出願人 501426046

エルジー・フィリップス エルシーデー

カンパニー, リミテッド

大韓民国 ソウル,ヨンドウンポ - ク,ヨイ
ド - ドン 20

(72)発明者 キム ウ ヒョン

大韓民国 ソウル,ゾデムン - グ,シンチョ
ン - ドン 1 - 18,202

(74)代理人 100064447

弁理士 岡部 正夫 (外 1 0 名)

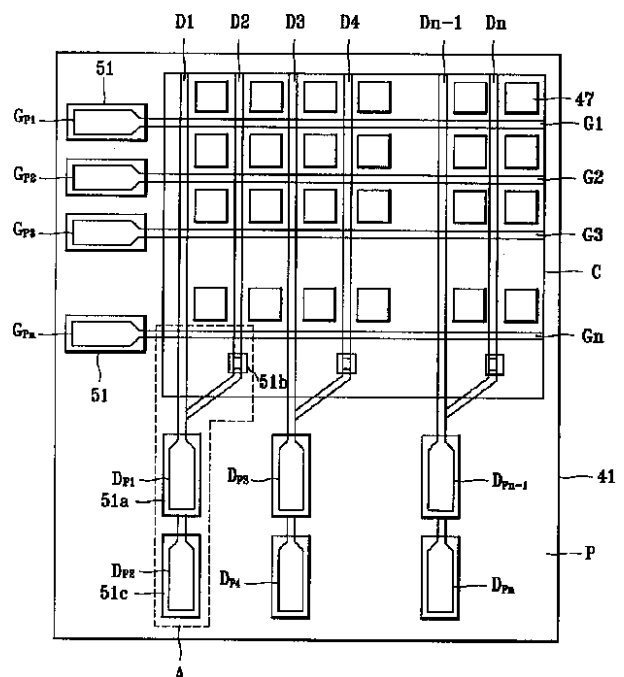
最終頁に続く

(54)【発明の名称】 液晶ディスプレイパネル及びその製造方法

(57)【要約】

【課題】 本発明は、ピクセルピッチを減少させて高解像度を満たす大面積の液晶ディスプレイパネル及びその製造方法を提供する。

【解決手段】 セル領域とパッド領域とに画定された絶縁基板と、前記セル領域に交差配置されて画素領域を画定する複数のゲート配線及びデータ配線と、前記パッド領域に形成され前記データ配線のうち奇数番のデータ配線から延長される第1パッドと、偶数番のデータ配線に各々連結され、前記データ配線の長さ方向に沿って前記第1パッドと並んで配置された第2パッドとからなることを特徴とする液晶ディスプレイパネルにより解決する。



【特許請求の範囲】

【請求項 1】 セル領域とパッド領域に画定された絶縁基板と、

前記セル領域内で交差する様に配置され、画素領域を画定する複数のゲート配線及び複数のデータ配線と、

前記パッド領域上に形成され、前記データ配線のうち奇数番のデータ配線から延長される第 1 パッドと、

偶数番のデータ配線に各々連結され、前記データ配線の長手方向に沿って前記第 1 パッドと平行に配置された第 2 パッドと、を備えることを特徴とする液晶ディスプレイパネル。 10

【請求項 2】 前記第 2 パッドは、前記第 1 パッドの下方を通り前記偶数番のデータ配線にそれぞれ連結されている導電性パターンと、前記導電性パターンの各々に連結されている透明導電膜と、を備えることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 3】 前記第 2 パッドは、前記第 1 パッドの一の側を通り前記偶数番のデータ配線にそれぞれ連結されている導電性パターンと、前記導電性パターンの各々に連結されている透明導電膜と、を備えることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。 20

【請求項 4】 前記透明導電膜に連結する前記導電性パターンは前記第 1 パッド側に屈折していることを特徴とする請求項 3 に記載の液晶ディスプレイパネル。

【請求項 5】 前記導電性パターンは前記データ配線と一体に形成されていることを特徴とする請求項 3 に記載の液晶ディスプレイパネル。

【請求項 6】 前記導電性パターンは前記ゲート配線と同一面上に形成されていることを特徴とする請求項 2 又は請求項 3 に記載の液晶ディスプレイパネル。 30

【請求項 7】 前記導電性パターンは前記ゲート配線と同一の材質であることを特徴とする請求項 2 又は請求項 3 に記載の液晶ディスプレイパネル。

【請求項 8】 前記各々の第 1 パッドと前記導電性パターンとの間には絶縁層が介在されていることを特徴とする請求項 2 に記載の液晶ディスプレイパネル。

【請求項 9】 前記偶数番のデータ配線と前記導電性パターンは該透明導電膜によって電氣的に連結されていることを特徴とする請求項 2 に記載の液晶ディスプレイパネル。 40

【請求項 10】 第 1 パッド間の間隔はデータ配線間の間隔の少なくとも 2 倍の距離をもって離間して配置されていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 11】 前記各ゲート配線と前記データ配線とが交差する部位には薄膜トランジスタが更に備えられていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。 50

【請求項 12】 各画素領域には画素電極が更に備えられていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 13】 セル領域とパッド領域とに画定された絶縁基板と、

前記セル領域内に形成された複数のゲート配線と、前記ゲート配線と交差し、前記パッド領域までの延長長さが交互に異なる複数のデータ配線と、

前記データ配線に電気信号を与えるデータパッドと、を備えることを特徴とする液晶ディスプレイパネル。

【請求項 14】 前記データパッドは前記データ配線と一体に形成されていることを特徴とする請求項 13 に記載の液晶ディスプレイパネル。

【請求項 15】 第 1 パッド間の間隔はデータ配線間の間隔の少なくとも 2 倍の距離をもって離間して配置されていることを特徴とする請求項 13 に記載の液晶ディスプレイパネル。

【請求項 16】 より長い延長長さを有するデータ配線の端部はより短い延長長さを有するデータ配線に電気信号を与えるデータパッド側に屈折していることを特徴とする請求項 13 に記載の液晶ディスプレイパネル。

【請求項 17】 前記各ゲート配線と前記データ配線の交差する部位には薄膜トランジスタが更に備えられていることを特徴とする請求項 13 に記載の液晶ディスプレイパネル。

【請求項 18】 前記ゲート配線と前記データ配線との交差によって画定される画素領域に画素電極が更に備えられていることを特徴とする請求項 17 に記載の液晶ディスプレイパネル。

【請求項 19】 セル領域の第 1 基板上にゲート配線を形成し、ゲートパッド領域に複数の導電性パターンを形成する工程と、

前記導電性パターンを含む第 1 基板の表面の全体上にゲート絶縁膜を形成する工程と、

前記セル領域のゲート絶縁膜上に複数のデータ配線を形成する工程と、

前記導電性パターン上部のゲート絶縁膜上に前記データ配線のうち奇数番のデータ配線から延びる第 1 パッドを形成する工程と、

前記導電性パターンに繋がって前記第 1 パッドと平行な第 2 パッドを形成する工程と、を備えることを特徴とする液晶ディスプレイパネルの製造方法。

【請求項 20】 前記データ配線を形成した後、第 1 基板の表面の全体上に保護膜を形成する工程を更に備えていることを特徴とする請求項 19 に記載の液晶ディスプレイパネルの製造方法。

【請求項 21】 前記第 1 パッドと前記第 2 パッドとを形成する工程は、前記保護膜を形成し、パターンニングした後に前記奇数番のデータ配線の端部を露出させる第 1 コンタクトホール

と、前記偶数番のデータ配線の端部およびそれに隣接する導電性パターンの端部を露出させる第 2 コンタクトホールと、前記導電性パターンの反対側の端部を露出させる第 3 コンタクトホールと、を形成する工程と、前記第 1 コンタクトホールと第 2 コンタクトホールと第 3 コンタクトホールとを介して前記奇数番のデータ配線に連結される第 1 透明導電膜と、前記偶数番のデータ配線とそれに隣接する導電性パターンの端部とを連結する第 2 透明導電膜と、また前記導電性パターンの反対側の端部に連結される第 3 透明導電膜とを形成する工程と、を備えることを特徴とする請求項 19 に記載の液晶ディスプレイパネルの製造方法。

【請求項 22】 前記データ配線の形成の時、薄膜トランジスタのソース電極とドレイン電極とを形成する工程とを備えることを特徴とする請求項 19 に記載の液晶ディスプレイパネルの製造方法。

【請求項 23】 前記保護膜を形成した後に、前記ドレイン電極に連結される画素電極を形成する工程を更に備えることを特徴とする請求項 20 に記載の液晶ディスプレイパネルの製造方法。

【請求項 24】 前記第 1 透明導電膜と第 2 透明導電膜と第 3 透明導電膜とは、前記画素電極が形成されると同時に形成されることを特徴とする請求項 21 に記載の液晶ディスプレイパネルの製造方法。

【請求項 25】 セル領域とパッド領域とに画定された第 1 基板上に複数のゲート配線を形成する工程と、前記ゲート配線と交差し、前記パッド領域までの延長長さが交互に異なる複数のデータ配線を形成する工程と、各データ配線に電気信号を与えるためのデータパッドを形成する工程と、

前記データ配線と前記データパッドとを含んでいる表面上の全体に保護膜を形成する工程と、前記各々のデータパッドに連結される透明導電膜を形成する工程と、を備えることを特徴とする液晶ディスプレイパネルの製造方法。

【請求項 26】 前記データ配線のうち、より更に長い延長長さを有するデータ配線の端部はより短い延長長さを有するデータ配線に連結するデータパッド側に屈折するように形成することを特徴とする請求項 25 に記載の液晶ディスプレイパネルの製造方法。

【請求項 27】 前記各ゲート配線が形成される時に薄膜トランジスタのゲート電極を形成する工程と、前記ゲート絶縁層の上部に半導体層を形成する工程と、前記データ配線が形成される時に薄膜トランジスタのソース/ドレイン電極を形成することを特徴とする請求項 25 に記載の液晶ディスプレイパネルの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ディスプレイ装置に関するもので、特に、液晶ディスプレイパネル及びそ

の製造方法に関する。

【0002】

【従来の技術】情報通信分野の急速な発展に伴い、視認情報の為の薄形、軽量かつ低コストのディスプレイ装置の重要性が日増しに増加しつつある。これらに応える為に平面型ディスプレイへの開発に重点を置き換えつつある。現在まで情報ディスプレイ装置のうち、テレビ、コンピュータモニタなどに代表される CRT (Cathod Ray Tube) は多様な色相を表示でき、画面の明るさも優れているという長所から今まで汎用されている。しかしながら、大型で高解像度で満足するものの、小型、携帯性のよさ、低い電力消費量という欲求を満たすことはできない。この為ディスプレイ産業では重さと体積の大きい CRT に代えて平板ディスプレイの開発が実に求められている実状である。かかる平板ディスプレイはコンピュータモニタから航空機及び宇宙船などに用いられるディスプレイに至るまで応用分野が広く多様である。

【0003】現在生産又は開発しつつある平板ディスプレイの例としては液晶ディスプレイ (LCD)、EL ディスプレイ (ELD)、電界放射ディスプレイ (FED)、プラズマディスプレイ (PDP) などがあり、望ましい平板ディスプレイになるためには軽重量、高輝度、高効率、高解像度、高速応答特性、低駆動電圧、省エネルギー、低コスト及び天然色ディスプレイ特性などが求められている。

【0004】一般に CRT では、外部から与えられるディスプレイタイミング信号と外部から与えられるデータ信号に基づきアナログ的に CRT の表面上の蛍光物質を発光させて電子ビームの軌跡を制御することによってディスプレイしている。一方、液晶ディスプレイ装置 (LCD) では各ディスプレイに配置されている LCD に与える電界を制御して光の透過率を調整することでディスプレイする。

【0005】現在、薄膜トランジスタ (TFT) - LCD 産業の急速な発展とその応用は大きさの増加、解像度の増加が当然要求されており、それに伴う生産性の増加のために製造工程の単純化及び収率向上の観点から多くの努力が続いている。また、前記各パッド間のピッチは高解像度の液晶ディスプレイパネルの実現に重要なパラメーターとなる。従って、パッド間のピッチをどの位減少できるかによって高解像度の液晶ディスプレイパネルの実現可否が決められると言える。

【0006】以下、添付図面を参照して従来液晶ディスプレイパネルを説明する。図 1 は従来技術による液晶ディスプレイパネルの平面図であり、図 2 は図 1 の I - I' 部の断面図である。図 1 及び図 2 に示すように、従来液晶ディスプレイパネルは大きくセル領域 C とパッド領域 P から分ける 2 枚のガラス基板とその間に封入されている液晶とからなる。前記セル領域 C の第 1 ガラス基板 1 上には複数のゲート配線 (G1、G2、..., Gn) とデータ配線 (D1、D2、..., Dn) とが交差して配置さ

れている。これらにより複数の画素領域を画定し、前記各画素領域内には画素電極 3 が配置され、前記ゲート配線 (G 1、G 2、...、G n) とデータ配線 (D 1、D 2、...、D n) とが交差する部位には薄膜トランジスタ (図示せず) が配置されている。

【0007】前記パッド領域 P は複数のゲートパッド (G 1、G 2、...、G n) と複数のデータパッド (D 1、D 2、...、D n) とを備えている。これらのゲートパッドはゲート駆動 IC から出力されるゲート信号を前記ゲート配線 (G 1、G 2、...、G n) に伝え、これらのデータパッドはデータ駆動 IC から出力される伝えられるデータ信号を前記データ配線 (D 1、D 2、...、D n) に伝える。

【0008】図示してはいないが、前記セル領域の第 2 ガラス基板 1 には画素電極及び薄膜トランジスタへの光の透過を防止するためのブラックマトリックス層と、R (赤)、G (緑)、B (青) の色を表示するためのカラーフィルター層が配置されている。このブラックマトリックス層は画素電極を薄膜トランジスタから光が透過しないように作用する。前記カラーフィルター層の上部には画素電極 3 に共通電圧を与えるための共通電極が配置されている。

【0009】ここで、前記データパッドを図 2 を参照して説明すると次のようである。図 2 に示すように、パッド領域 P の第 1 基板 1 上のゲート絶縁膜 2 の上方にはセル領域 C のデータ配線 (D 1、D 2、D 3) から延長されるデータパッド (D p 1、D p 2、D p 3) が互いに一定の距離をもって隔てて形成されている。前記データパッド (D p 1、D p 2、D p 3) の上部には保護膜 4 を介して前記データパッド (D p 1、D p 2、D p 3) と電気的に連結される透明導電膜 6 が形成されている。透明導電膜 6 は外部の駆動 IC から伝えられる駆動信号を T C P や C O F を介して各々のデータ配線に伝える。

【0010】前記各々のデータ配線 (D 1、D 2、D 3) 同士の距離 (例えば、D 1 の中央から D 2 の中央までの間隔) をピッチとすると、このピッチ P は約 50 μm 程度となる。前記各透明導電膜 6 間には駆動回路との電気的連結手段の T C P (Tape Carrier Package) との接続に必要とする最小限の幅 (距離としての W) が要求される。しかしながら、高解像度の液晶ディスプレイパネル即ち、200 P P I 以上のクラスの液晶ディスプレイパネルを実現するためには前記ピッチが 50 μm よりも小さい略 42 μm 程度が要求される。従って、図 2 のような構造では 200 P P I 以上のクラスの高解像度液晶ディスプレイパネルを実現することができなかった。

【0011】従って、隣接したパッド間のピッチを確保するための多数の方法が提案され、そのうち、一つがパッドをパネルを中心に両側に分離して配置するいわゆるダブルバンク (Double Bank) 構造である。即ち、図 3 は前記ダブルバンク構造のパッドを説明するための平面図であって、奇数番のパッド (D p 1、D p 3、...、D p

n - 1 ; n = 2, 4, 6, ...) は液晶パネルの下側又は上側に配置し、偶数番目のパッド (D p 2、D p 4、...、D p n) はパネルの上側 (又は下側) に配置して隣り合っているパッド間のピッチ (P) を確保している。即ち、セル領域には複数のゲート配線 (G 1、G 2、...、G n) 及びデータ配線 (D 1、D 2、...、D n) が互いに交差して形成され、パッド領域には前記データ配線 (D 1、D 2、...、D n) から延在するデータパッド (D p 1、D p 2、D p 3、...、D p n - 1 ; D p n) は液晶パネルの上側と下側に交互に配置されている。

【0012】しかしながら、前記従来の液晶ディスプレイパネルは次のような問題があった。第一に、図 1 のようなシングルバンク構造の場合、駆動回路との電気的な接続のために必要な最小限のパッド幅を確保すべきの状態に隣り合っているパッド間の間隔のピッチを減少させるのに限界があって 200 P P I 級以上の高解像度液晶ディスプレイパネルを実現することができなかった。第二に、図 3 のようなダブルバンク構造の場合にはピッチを減少させても駆動回路との電気的な接続のために必要な最小限のパッド幅を確保することができるが、パッドをパネルの両側に分離して配置すべきであるのでモジュール化工程や駆動の方式が複雑となる。従って、ダブルバンク構造の場合にはパネルのコンパクト化を行うことができず、製造コストが増加するという問題があった。

【0013】

【発明が解決しようとする課題】本発明は、上記従来技術の問題点を解決するためのもので、画素ピッチを減少させて高解像度の L C D を得ることができる大面積の液晶ディスプレイパネル及びその製造方法を提供することを目的としている。

【0014】

【課題を解決するための手段】上記目的を達成するための本発明の一実施形態による液晶ディスプレイパネルは、セル領域及びパッド領域とに画定された絶縁基板と、前記セル領域内で交差するように配置され画素領域を定義する複数のゲート配線及び複数のデータ配線と、前記パッド領域上に形成され前記データ配線のうち奇数番のデータ配線から延長される第 1 パッドと、偶数番のデータ配線に各々連結され、前記データ配線の長手方向に沿って前記第 1 パッドと平行に配置された第 2 パッドとを備えることを特徴とする。

【0015】また、本発明の他の実施形態による液晶ディスプレイパネルの製造方法は、セル領域の第 1 基板上にゲート配線を形成し、ゲートパッド領域に複数の導電性パターンを形成する工程と、前記導電性パターンを含む第 1 基板表面の全体にゲート絶縁膜を形成する工程と、前記セル領域のゲート絶縁膜上に複数のデータ配線を形成する工程と、前記導電性パターン上部のゲート絶縁膜上に前記データ配線のうち奇数番のデータ配線から延びる第 1 パッドを形成する工程と、前記導電性パター

ンとつながって前記第 1 パッドと平行な第 2 パッドを形成する工程とを備えることを特徴とする。

【0016】本発明の他の実施形態による液晶ディスプレイパネルは、セル領域とパッド領域とに画定された絶縁基板と、前記セル領域内に形成された複数のゲート配線と、前記ゲート配線と交差し、前記パッド領域までの延長長さが交互に異なる複数のデータ配線と、前記データ配線に電気信号を与えられるデータパッドとを備えることを特徴とする。

【0017】また、本発明の他の実施形態による液晶ディスプレイパネルの製造方法は、セル領域とパッド領域とに画定された第 1 基板上に複数のゲート配線を形成する工程と、前記ゲート配線と交差し、前記パッド領域までの延長長さが交互に異なる複数のデータ配線を形成する工程と、各データ配線に電気信号を与えるためのデータパッドを形成する工程と、前記データ配線と前記データパッドとを含んでいる表面上の全体に保護膜を形成する工程と、前記各々のデータパッドに連結される透明導電膜を形成する工程とを備えることを特徴とする。

【0018】このような本発明の液晶ディスプレイパネルにおいて、偶数番のデータ配線に連結される導電性パターンはゲート配線パターンニング時に前記ゲート配線と同一工程によって同一材質で形成される。そして、ゲート絶縁層、データ配線、保護膜を順に形成する。

【0019】この時、前記ゲート絶縁膜の形成後、薄膜トランジスタのチャネルに用いられる半導体層が形成される。そして、前記データ配線の形成時に薄膜トランジスタのソース/ドレイン電極をも形成する。前記保護膜及びゲート絶縁膜が同時にパターンニングされる。そしてコンタクトを形成して、奇数番のデータ配線の端部（パッド領域）と、前記導電性パターンの一側端部（セル領域）と、それに隣接する前記偶数番のデータ配線の端部（セル領域）と、前記導電性パターンの反対側端部（パッド領域）とを露出される。

【0020】以後、画素領域に画素電極を形成すると共に前記コンタクトホールを介して奇数番のデータ配線に連結される透明導電膜が形成され、それにより第 1 パッドが形成される。同時に前記導電性パターンの一側端部とそれに接する偶数番のデータ配線の端部を電氣的に連結する透明導電膜及び前記導電性パターンの反対側の端部に連結される透明導電膜を形成して第 2 パッドを形成する。

【0021】この時、前記導電性パターンはパッド領域内で前記偶数番のデータ配線の下部を経て又はその一の側部を経て通過するようにパターンニングされる。前記奇数番のデータ配線の下部を通過するようにパターンニングする場合にはセル領域へまで形成されている偶数番のデータ配線に連結された上で前記奇数番のデータ配線側に屈折するように形態の導電性パターンを形成する。

【0022】このような、本発明の液晶ディスプレイパ

ネルでは、前記導電性パターンは、偶数番目のデータ配線に連結されるように導電性パターンが屈折するようにパターンニングする。また前記導電性パターンが奇数番のデータ配線に延長されている第 1 パッドの下部を経て通過するように形成した。

【0023】本発明の他の実施形態による液晶ディスプレイパネルは別の導電性パターンを形成することなく、奇数番目のデータ配線に延長される第 1 パッドの延長長さより偶数番目のデータ配線に延長される第 2 パッドの延長長さを更に長くした。これにより第 1 パッドと第 2 パッドとが隣り合って配置されず一平面上で上方と下方とに相互交番に配置されるようにした。

【0024】

【発明の実施の形態】以下、添付の図面を参照して本発明を更に詳細に説明する。

【0025】（実施例 1）図 4 a は本発明の第 1 実施例による液晶ディスプレイパネルの平面図であって、下板を示すものであり、図 4 b は図 4 a のデータパッド領域の一部(A 部)を拡大して示した平面図である。また、図 5 a は図 4 b の I - I ' 線による断面図であり、図 5 b は図 4 b の II - II ' 線による断面図であり、図 5 c は図 4 b の III - III ' 線による断面図である。

【0026】まず、図 4 a に示すように、本発明の液晶ディスプレイパネルは大きくセル領域 C とパッド領域 P とに画定された第 1 基板 4 1 を備えている。前記セル領域 C には一方向に形成される複数のゲート配線 (G1, G2, ..., Gn; n = 2, 4, 6 =) と、前記各ゲート配線 (G1, G2, ..., Gn) から延長されてゲートパッド領域に形成されている複数のゲートパッド (Gp1, Gp2, ..., Gpn) と、前記ゲート配線 (Gp1, Gp2, ..., Gpn) と交差する方向に形成された複数のデータ配線 (D1, D2, ..., Dn) と、前記データ配線 (D1, D2, ..., Dn) のうち奇数番のデータ配線 (D1, D3, ..., Dn - 1) から延長されてデータパッド領域に形成された第 1 データパッド (Dp1, Dp3, ..., Dpn - 1) と、各々偶数番目のデータ配線 (D2, D4, ..., Dn) に連結され前記第 1 データパッド (Dp1, Dp3, ..., Dpn - 1) などの下部を経て前記データ配線 (D1, D2, ..., Dn) の延長線上に沿って前記第 1 データパッド (Dp1, Dp3, ..., Dpn - 1) と平行に形成される第 2 データパッド (Dp2, Dp4, ..., Dpn) とを備えている。ここで、前記各々のゲートパッド及びデータパッドは T C P (Tape Carrier Package) 及び C O F との電氣的な連結のための透明導電膜 5 1 と連結するように構成される。本発明では説明の便宜のため奇数番目のデータパッドに連結される透明導電膜を第 1 透明導電膜 5 1 a とし、偶数番のデータ配線と導電性のパターン 6 1 とを電氣的に連結する透明導電膜を第 2 透明導電膜 5 1 b と称し、前記導電性パターン 6 1 の端部に連結された透明導電膜を第 3 透明導電膜 5 1 c と称する。

【0027】図4bに示すように、偶数番目のデータ配線D2はセル領域Cまで形成され、前記偶数番目のデータ配線D2に連結された導電性パターン61が前端的奇数番目のデータ配線D1側に屈折されてパッド領域Pまで延長され、前記屈折された導電性パターン61は第1データパッドDp1の下部を経る。

【0028】図4aから第1データパッド(Dp1, Dp3, ..., Dpn-1)などと第2データパッド(Dp2, Dp4, ..., Dpn)が上側または下側に配置されていることが明らかであり、上側に配置されて隣り合っている第1データパッド(Dp1, Dp3, ..., Dpn-1)などの間隔は少なくとも隣り合うデータ配線(D1, D2, ..., Dn)などの間隔に比べて2倍以上の距離となる。これはパッドによってデータ配線間のピッチを減少させることができなかつた従来に比べてデータ配線間のピッチを著しく減少させることができ高精細化できるパネルが製作できることを意味している。

【0029】ここで、前記第1データパッド(Dp1, Dp3, ..., Dpn-1)において、奇数番のデータ配線(D1, D3, ..., Dn-1)と一体に形成され、前記データ配線の(D1, D3, ..., Dn-1)の端部100は第1透明導電膜51aに連結された構造を有している。第2データパッド(Dp2, Dp4, ..., Dpn)は偶数番のデータ配線(D2, D4, ..., Dn)がセル領域(C)まで延在している。導電性パターン61が前記偶数番のデータ配線(D2, D4, ..., Dn)の端部(100a)とオーバーラップされたまた延長されて第1データパッド(Dp1, Dp3, ..., Dpn-1)側に屈折し、前記第1データパッド(Dp1, Dp3, ..., Dpn-1)の下部を経て通過する構造を有する。

【0030】この時偶数番のデータ配線(D2, D4, ..., Dn)の端部100aと導電性パターン61は第2透明導電膜51bによって電氣的に連結されている。前記導電性パターン61の反対側の端部もコンタクトホールを介して第3透明導電膜51cにコンタクトホールを介して連結される。ここで、前記第1透明導電膜51a、第2透明導電膜51b、第3透明導電膜51cはセル領域に画素電極47を形成するとき同時に形成される。このようなデータパッドの構造に対して図5a乃至図5cを参照して詳細に説明する。図5a乃至図5cに示すように、第1基板41上に形成されたゲート配線Gnと、偶数番目のデータ配線に連結される導電性パターン61と、前記導電性パターン61を含んでいる第1基板41上の面上全体に形成されたゲート絶縁層43と、前記ゲート絶縁層43上で前記ゲート配線Gnと交差する方向に形成されたデータ配線D2と、前記データ配線D2の前端に形成されたデータ配線D1から延長されたデータパッドDp1と備えている。

【0031】前記データ配線D2とデータパッドDp1を含む面上の全体には保護膜45が形成されている。保

護膜45の上側には第1透明導電膜51a、第2導電膜51b、第3導電膜51cが形成されている。第1透明導電膜51aは奇数番のデータパッドDp1の端部100と連結し、第2透明導電膜51bは前記奇数番目のデータ配線D2の端部100a及びそれと隣接する導電性パターン61の端部を連結し、第3透明導電膜51cは前記導電性パターン61の反対側の端部と連結される。

【0032】次に、このような本発明の第1実施形態による液晶ディスプレイパネルの製造方法を図6a乃至図6cに示したレイアウト工程図を参照して説明する。図6aに示すように、第1基板41上にゲート配線(G1, G2, ..., Gn)及びゲート電極71、また、偶数番のデータ配線に連結される導電性パターン61を形成させる。この時、前記導電性パターン61はパッド領域Pから前記パッド領域Pに隣接するセル領域Cの所定部位に至るまで形成される。導電性パターン61は奇数番のデータ配線側に屈折した形状を有する。

【0033】また、図6bに示すように、前記ゲート配線(G1, G2, ..., Gn)および導電性パターン61を含む面上全体にゲート絶縁層(図示せず)を形成した後、前記ゲート電極71上部のゲート絶縁層上に半導体層72を形成し、前記ゲート配線(G1, G2, ..., Gn)と交差する方向にデータ配線(D1, D2, D3, ..., Dn)及びソース/ドレイン電極(S/D)を形成する。次に、図面には図示されていないが、前記データ配線(D1, D2, D3, ..., Dn)とソース/ドレイン電極(S/D)とを含む全面に保護膜を形成した後、前記奇数番のデータ配線(D1, D3, ..., Dn-1)の端部100と、前記偶数番の配線の端部100a及びそれに隣接する導電性パターン61の端部、また前記導電性パターン61の反対側の端部が露出されるように前記保護膜をパターニングする。

【0034】最後に、図6cに示すように、前記ゲート配線(G1, G2, ..., Gn)とデータ配線(D1, D2, D3, ..., Dn)によって画定される画素領域に画素電極47を形成し、前記奇数番データ配線(D1, D3, ..., Dn-1)の端部100と連結される第1透明導電膜51aと、前記偶数番のデータ配線(D2, D4, ..., Dn)の端部100a及びそれに隣接する導電性パターン61の端部を電氣的に連結する第2透明導電膜51bと、前記導電性パターン61の反対側の端部と連結される第3透明導電膜51cとを形成して本発明の第1実施形態による液晶ディスプレイパネルの製造方法の各工程が完了する。

【0035】(実施例2)図7は本発明の第2実施例による液晶ディスプレイパネルの平面図であって、本発明の第1実施例と比較して説明すると次のようである。先ず、本発明の第1実施例では偶数番のデータ配線がセル領域までだけ形成され、導電性パターン61によってパッド領域にまで延長される。この第1実施例では、前記

導電性パターン 61 が前端的奇数番のデータ配線 (D1、D3、...、Dn-1) に延長される第 1 データパッドの (Dp1、Dp3、...、Dpn-1) の下部を経る構造を有するが、第 2 実施例では導電性パターン 61 が第 1 データパッド (Dp1、Dp3、...、Dpn-1) の下部を経ることなくその一の側部を経て通過するようにした。

【0036】この時、前記導電性パターン 61 の長さたる延長長さは前記奇数番のデータ配線の長さたる延長長さに比べて更に長くし、奇数番のデータ配線から延長される第 1 データパッド (Dp1、Dp3、...、Dpn-1)) を経る地点で奇数番のデータ配線側に屈折されて前記導電性パターン 61 から延長される第 2 データパッド (Dp2、Dp4、...、Dpn) が第 1 データパッド (Dp1、Dp3、...、Dpn-1) と並んで配置されるようにした。

【0037】このような本発明の第 2 実施例は前記の第 1 実施例に比べて精細なピッチは必要はない。しかし、導電性パターン 61 が奇数番のデータ配線の下部を経ることないので第 1 データパッドと第 2 データパッド間の信号干渉をなくすることができる利点がある。

【0038】図 8a は図 7 の I-I' 線による断面図であり、図 8b は図 7 の II-II' 線による断面図である。図 8a および図 8b に示すように、第 1 基板 41 上のセル領域 C には相互一定間隔を隔てて複数のゲート配線 (G1、G2、...、Gn) が形成され、パッド領域 P では導電性パターン 61 が形成される。前記導電性パターン 61 及びゲート配線を含む面全体にゲート絶縁層 42 が形成され、前記ゲート絶縁層 42 上には前記ゲート配線と交差する方向にデータ配線などが形成される。

【0039】以後、前記データ配線 D1 を含む全面に保護膜 45 を形成し、前記データ配線 D1 の端部 100 と連結される第 1 透明導電膜 51a 及び前記導電性パターン 61 と前記データ配線 D2 を電氣的に連結する第 2 透明導電膜 51b 及び導電性パターン 61 の端部と連結される第 3 透明導電膜 51c が形成される。

【0040】図 9 は本発明の第 3 実施例の液晶ディスプレイパネルの平面図である。まず、本発明の第 1 実施例および第 2 実施例ではゲート配線形成時別の導電性パターンを配置して偶数番のデータ配線から延長される偶数番のデータパッドがデータ配線の延長線上に沿って奇数番のデータパッドと平行に配置される。これに対し、本発明の第 3 実施例では前記導電性パターンを形成することなく、偶数番のデータ配線の延長長さを奇数番のデータ配線の延長長さより更に長くし、偶数番のデータパッドを奇数番のデータ配線の延長線上に沿って並んで配置して隣り合っているデータ配線間の距離を最大の距離として確保しモジュール化工程の便宜性及び精密度を確保することになっている。

【0041】前記のように、データ配線の幅に比べて T*50

*CP (Tape Carrier Package) と COF (Chip On Film) との電氣的な連結のための透明導電膜の幅が更に広いので透明導電膜をゲート配線の延長線上に沿って平行に配置する手法に比べて本発明の第 3 実施例ではデータ配線の延長線上に沿って上下に分離配置することで、データ配線間のピッチを減少させても隣り合う透明導電膜間の間隔距離を確保できる。

【0042】以上の実施形態では偶数番のデータ配線に連結されるデータパッドの位置を変化させて精細なピッチ (Fine Pitch) を実現しているが、反対に前記偶数番のデータパッドの位置を変化させてファインピッチを実現することができる。

【0043】

【発明の効果】以上説明したように、本発明の液晶ディスプレイパネル及びその製造方法によると次のような効果がある。第一に超高解像度の液晶ディスプレイパネルを十分に満たすことができる精細なピッチ (Fine Pitch) の設計が可能となる。第二にパネルの一の側部にパッドを配置する (シングルバンク構造を有するので) 両側に配置するダブルバンクの構造に比べてモジュール工程及び駆動が簡単であり、パネルのコンパクト化を実現することができ、さらには製造コストを低減することができる。

【図面の簡単な説明】

【図 1】従来技術による液晶ディスプレイパネルの平面図である。

【図 2】図 1 の I-I' 線による断面図である。

【図 3】従来技術における他の実施形態による液晶ディスプレイパネルの平面図である。

【図 4a】本発明の第 1 実施形態による液晶ディスプレイパネルの平面図である。

【図 4b】本発明の第 1 実施形態による液晶ディスプレイパネルの平面図である。

【図 5a】図 4b の I-I' 線による液晶ディスプレイパネルの断面図である。

【図 5b】図 4b の II-II' 線による液晶ディスプレイパネルの断面図である。

【図 5c】図 4b の III-III' 線による液晶ディスプレイパネルの断面図である。

【図 6a】本発明の第 1 実施形態による液晶ディスプレイパネルの製造方法を説明するための工程図である。

【図 6b】本発明の第 1 実施形態による液晶ディスプレイパネルの製造方法を説明するための工程図である。

【図 6c】本発明の第 1 実施形態による液晶ディスプレイパネルの製造方法を説明するための工程図である。

【図 7】本発明の第 2 実施形態による液晶ディスプレイパネルの平面図である。

【図 8a】図 7 の I-I' 線による液晶ディスプレイパネルの断面図である。

【図 8b】図 7 の II-II' 線による液晶ディスプレイ

イパネルの断面図である。

【図9】本発明の第3実施形態による液晶ディスプレイパネルの平面図である。

【符号の説明】

4 1 第1基板

4 3 絶縁層

4 5 保護膜

* 5 1 a 第1透明導電膜

5 1 b 第2透明導電膜

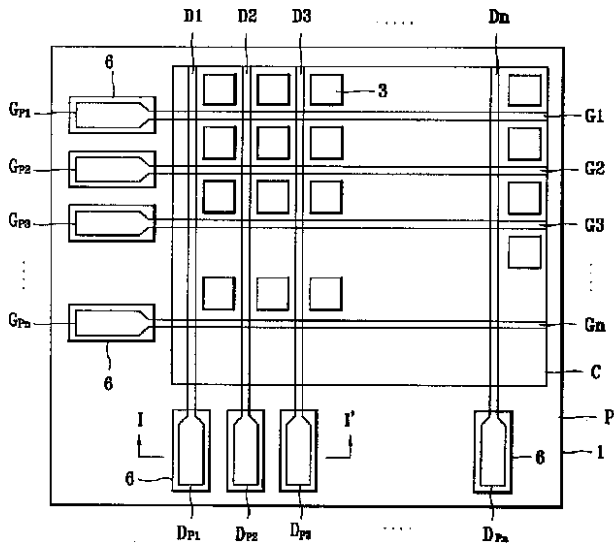
5 1 c 第3透明導電膜

6 1 導電性パターン

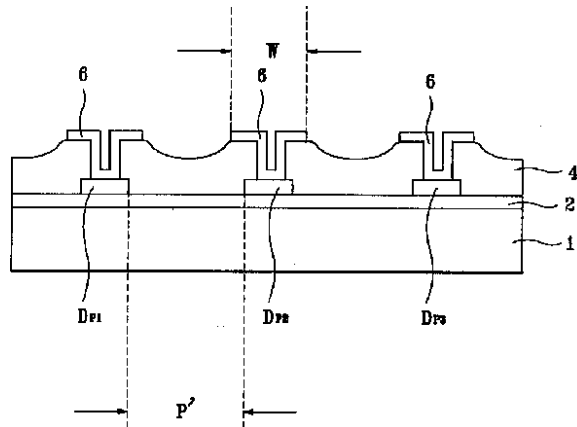
7 2 半導体層

*

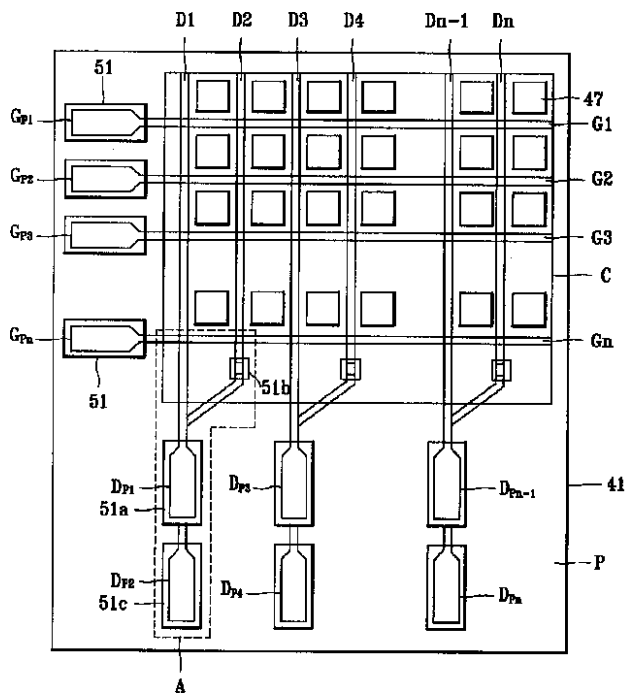
【図1】



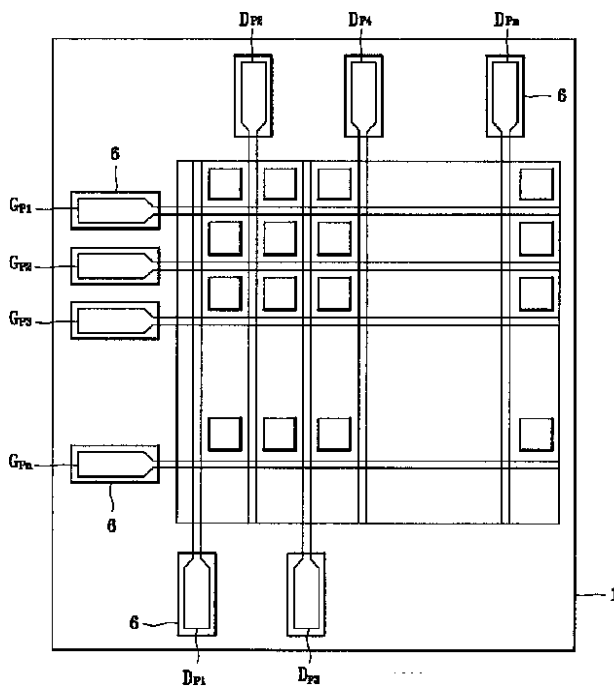
【図2】



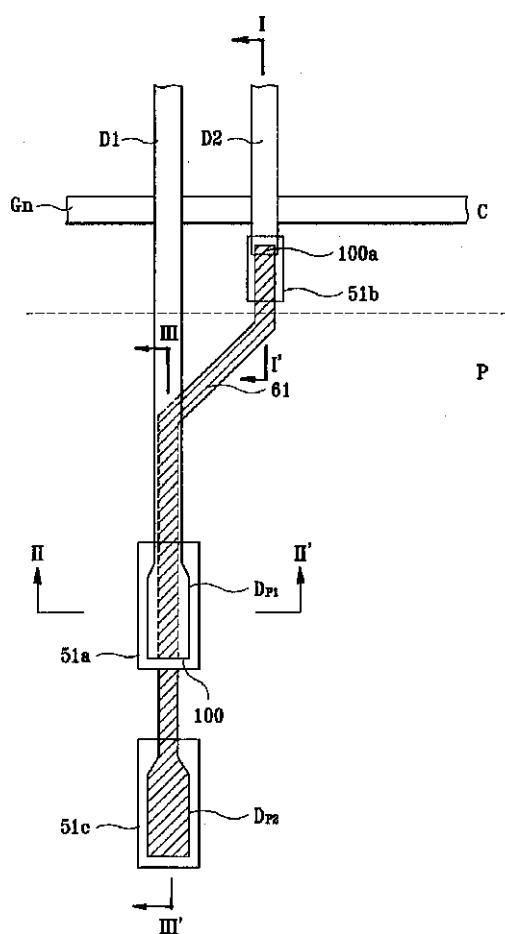
【図4a】



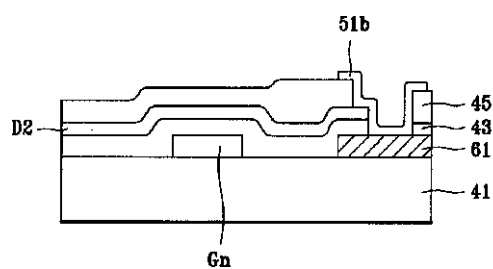
【図3】



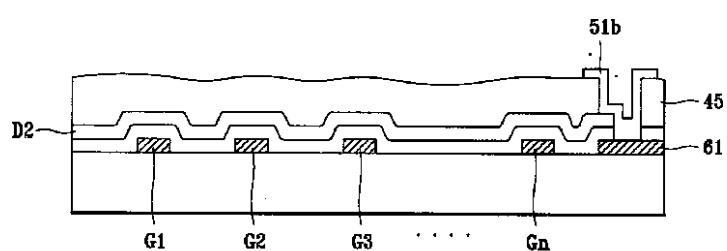
【図 4 b】



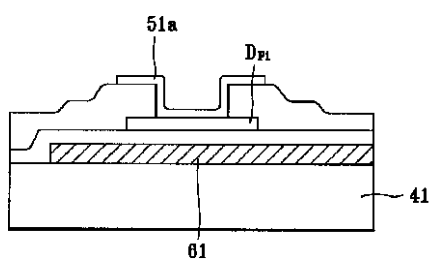
【図 5 a】



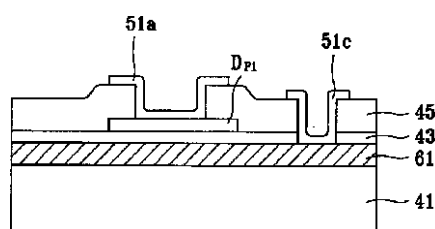
【図 8 b】



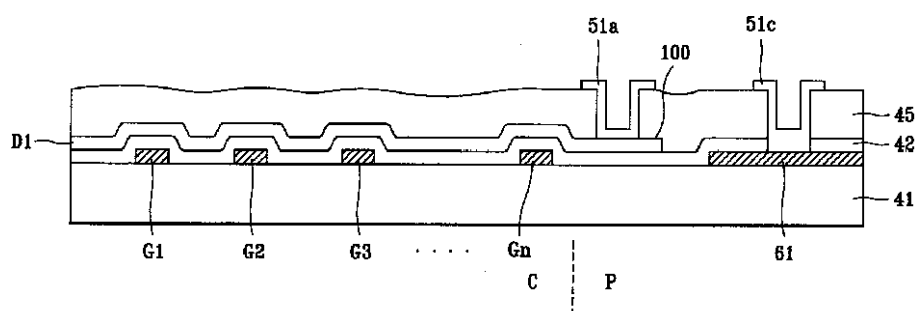
【図 5 b】



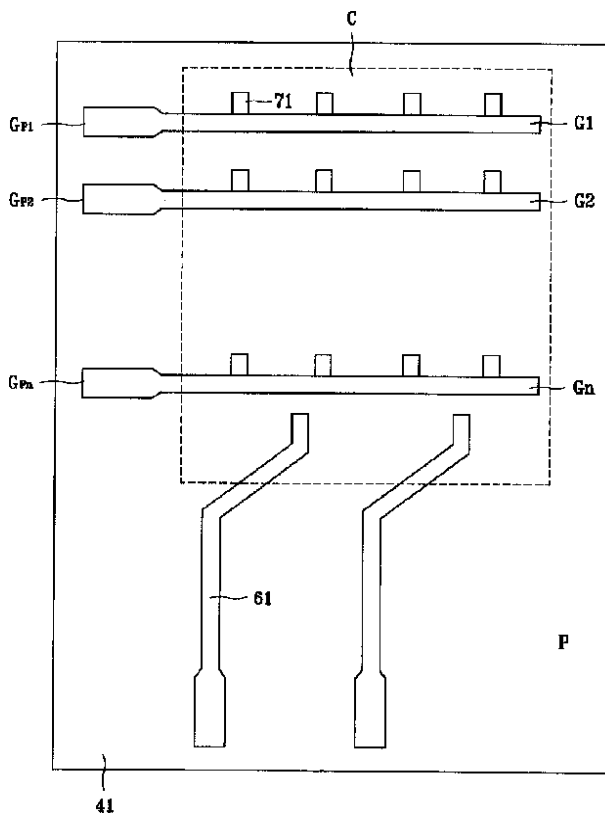
【図 5 c】



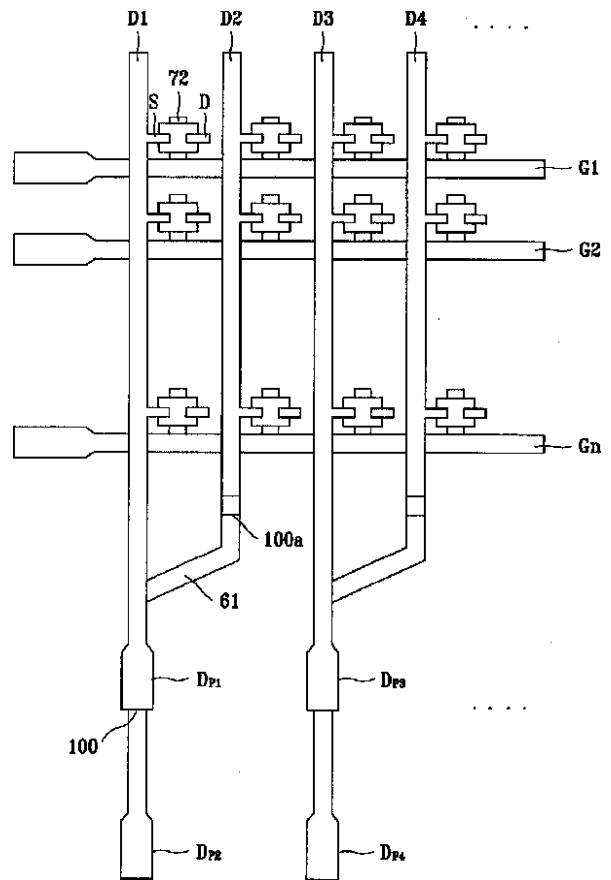
【図 8 a】



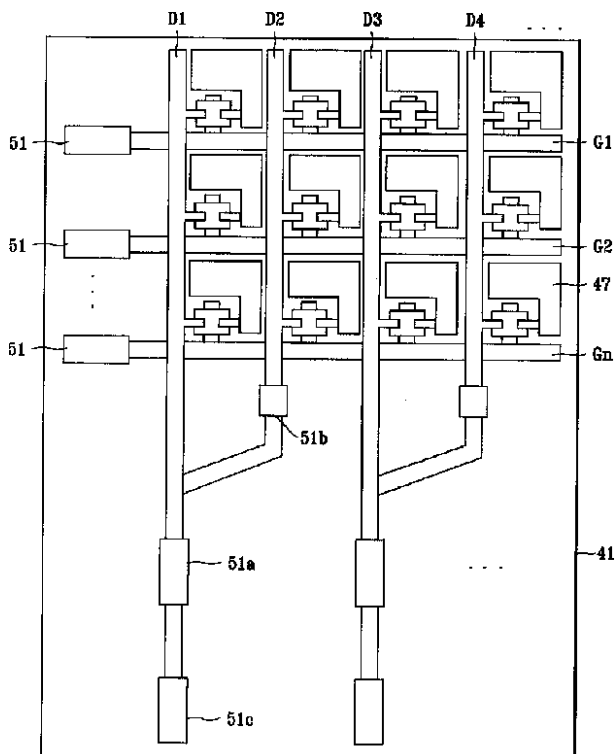
【図6a】



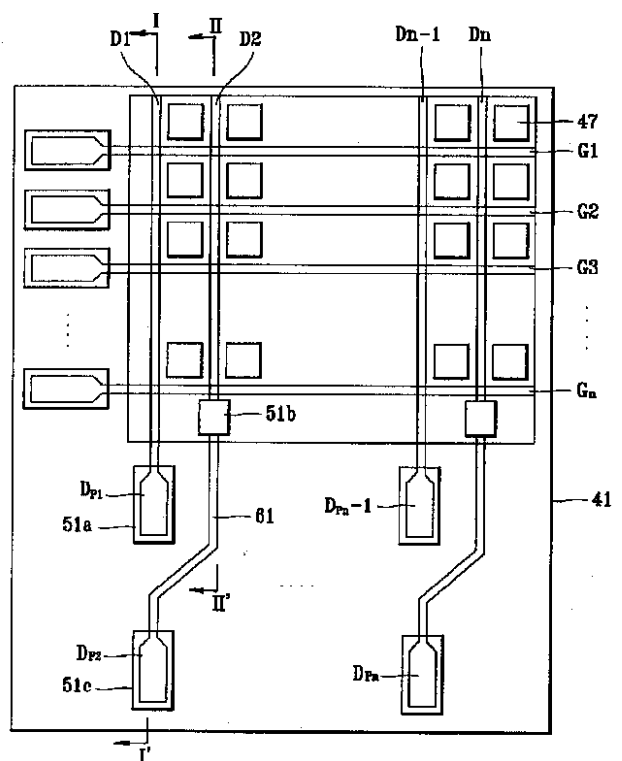
【図6b】



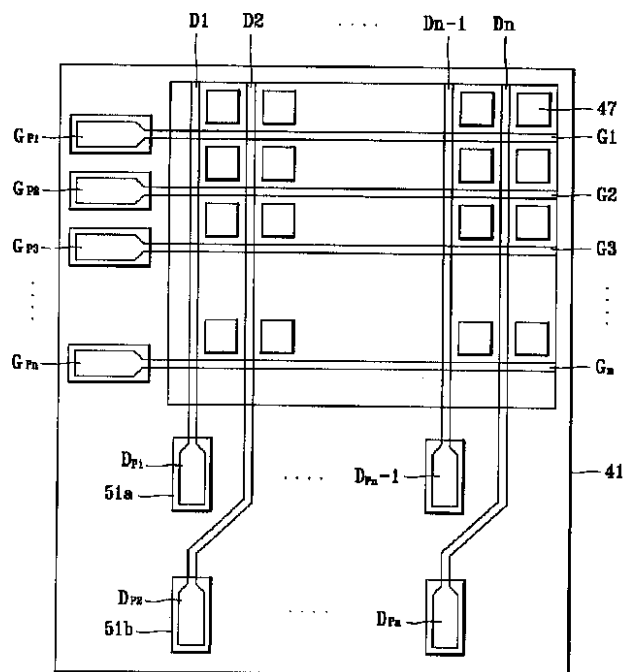
【図6c】



【図7】



【図9】



フロントページの続き

(72)発明者 ユー ホン ソック
大韓民国 キョンギ - ド, クンポ - シ, ク
ムジョン - ドン 876, ユルゴック アパ
ートメント 348 - 1002

Fターム(参考) 2H092 GA40 GA45 GA46 GA50 GA51
JA24 JA46 JB22 JB31 NA01
NA05 NA26 NA29
5C094 AA05 AA15 AA44 BA03 BA43
CA19 DA13 DB03 EA05 GB01
HA08

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示面板及其制造方法 | | |
| 公开(公告)号 | JP2002202522A | 公开(公告)日 | 2002-07-19 |
| 申请号 | JP2001378229 | 申请日 | 2001-12-12 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | Eruji.菲利普斯杜天公司，有限公司 | | |
| [标]发明人 | キムウヒョン ユーホンソック | | |
| 发明人 | キム ウ ヒョン ユー ホン ソック | | |
| IPC分类号 | G02F1/133 G02F1/1345 G02F1/1362 G02F1/1368 G09F9/30 G09F9/35 | | |
| CPC分类号 | G02F1/13458 G02F1/1345 | | |
| FI分类号 | G02F1/1345 G02F1/1368 G09F9/30.330.Z G09F9/30.338 G09F9/35 G09F9/30.330 | | |
| F-TERM分类号 | 2H092/GA40 2H092/GA45 2H092/GA46 2H092/GA50 2H092/GA51 2H092/JA24 2H092/JA46 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA05 2H092/NA26 2H092/NA29 5C094/AA05 5C094/AA15 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/DB03 5C094/EA05 5C094/GB01 5C094/HA08 2H192/AA24 2H192/CB05 2H192/FA35 2H192/FA65 2H192/FA72 | | |
| 优先权 | 1020000076006 2000-12-13 KR | | |
| 其他公开文献 | JP4394855B2 | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明提供了一种具有减小的像素间距并且满足高分辨率的大面积液晶显示面板及其制造方法。由单元区域和焊盘区域，与单元区域相交以限定像素区域的多个栅极布线和数据布线以及在焊盘区域中形成的多个数据布线所限定的绝缘基板。从奇数数据布线延伸的第一焊盘，和连接至偶数数据布线并沿数据布线的长度方向与第一焊盘并排布置的第二焊盘。通过由液晶显示面板组成的液晶显示面板解决了该问题。

