

(19)日本国特許庁(J P)

(12) 公開特許公報(A) (11)特許出願公開番号

特開2002 - 182622

(P2002 - 182622A)

(43)公開日 平成14年6月26日(2002.6.26)

| (51) Int. Cl <sup>7</sup> | 識別記号 | F I           | テ-マ-コ-ト* (参考) |
|---------------------------|------|---------------|---------------|
| G 0 9 G 3/36              |      | G 0 9 G 3/36  | 2 H 0 9 3     |
| G 0 2 F 1/133             | 550  | G 0 2 F 1/133 | 5 C 0 0 6     |
| G 0 9 G 3/20              | 621  | G 0 9 G 3/20  | 5 C 0 5 8     |
|                           | 680  |               | 5 C 0 8 0     |
|                           |      |               | 680 S         |

審査請求 有 請求項の数 15 O L (全 17数) 最終頁に続く

(21)出願番号 特願2001 - 254848(P2001 - 254848)

(22)出願日 平成13年8月24日(2001.8.24)

(31)優先権主張番号 特願2000 - 304981(P2000 - 304981)

(32)優先日 平成12年10月4日(2000.10.4)

(33)優先権主張国 日本(JP)

(71)出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号

(72)発明者 青木 透  
長野県諏訪市大和3丁目3番5号 セイコーエ  
プソン株式会社内

(74)代理人 100095728  
弁理士 上柳 雅誉 (外2名)

最終頁に続く

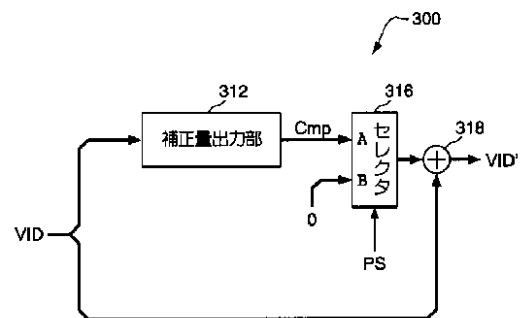
(54)【発明の名称】 画像信号補正回路、その補正方法、液晶表示装置及び電子機器

(57)【要約】

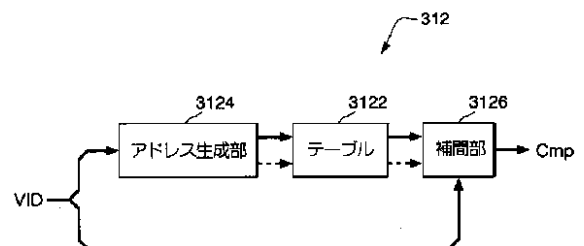
【課題】 液晶容量に直流成分が印加されるのを防止する。

【解決手段】 補正前の画像信号VIDのレベルに対応して補正量Cmpを出力する補正量出力部312と、正極性書込とする場合には補正量Cmpを選択する一方、負極性書込とする場合には値ゼロを選択するセレクタ316と、この選択結果と元の画像信号VIDを加算する加算器316とを備えて、この加算結果を、所定の一定電位を基準として所定の周期毎に極性反転して画素電極に印加する。これにより、正極性書込と負極性書込において液晶容量に印加される電圧実効値をほぼ等しくすることが可能となる。

(a)



(b)



## 【特許請求の範囲】

【請求項 1】 複数の走査線及び複数のデータ線の交差に対応した画素を備え、前記画素は、対向電極との間において液晶を挟持して液晶容量を形成する画素電極と、

データ線と画素電極との間において走査線の信号レベルに応じてオンオフするスイッチング素子との組を有し、水平走査及び垂直走査に同期した画像信号を、所定の一定電位を基準として所定の周期毎に極性反転し、前記データ線を介して前記画素電極に印加する液晶表示装置に対して、前記画像信号を補正する画像信号補正回路であって、補正前の画像信号のレベルに対応して補正量を出力する補正量出力部と、

前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力する加算器とを具備することを特徴とする画像信号補正回路。

【請求項 2】 前記補正量出力部は、一方の極性における画像信号のレベルのみに対応して補正量を出し、他方の極性における画像信号のレベルに対応する補正量を略ゼロとして出力することを特徴とする請求項 1 に記載の画像信号補正回路。

【請求項 3】 前記補正量出力部は、負の極性における画像信号のレベルに対応する補正量を略ゼロとして出力することを特徴とする請求項 2 に記載の画像信号補正回路。

【請求項 4】 前記補正量出力部は、一方の極性における画像信号のレベルに対応して補正量を出し、他方の極性における画像信号のレベルに対応して補正量を出し、前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力することを特徴とする請求項 1 に記載の画像信号補正回路。

【請求項 5】 前記補正量出力部は、前記補正前の画像信号のレベルと補正量との対応関係を予め記憶したテーブルを有することを特徴とする請求項 1 乃至 4 いずれかに記載の画像信号補正回路。

【請求項 6】 前記テーブルは、前記対応関係を少なくとも 2 点以上において記憶するものであり、前記補正前の画像信号のレベルが、記憶した対応関係の範囲内にある場合、前記補正前の画像信号のレベルに対応する補正量を、記憶した対応関係で補間して出力することを特徴とする請求項 5 に記載の画像信号補正回路。

【請求項 7】 前記テーブルは、前記補正前の画像信号のレベルが、記憶した対応関係の範囲外にある場合、前記補正前の画像信号のレベルに対応する補正量を、記憶した対応関係から予測して出力することを特徴とする請求項 6 に記載の画像信号補正回路。

【請求項 8】 前記テーブルは、灰色領域の複数のレベルに基づいた補正量を記憶していることを特徴とする請求項 5 乃至 7 のいずれかに記載の画像信号補正回路。

【請求項 9】 前記テーブルは、フリッカが最小値となる対向電極の電位の調整量に基づいた補正量を記憶していることを特徴とする請求項 5 乃至 7 のいずれかに記載の画像信号補正回路。

【請求項 10】 前記テーブルは、フリッカが最小値となる、一方の極性における画像信号レベルの変位量と他方の極性における画像信号レベルの変位量とに基づいた補正量を記憶していることを特徴とする請求項 5 乃至 7 のいずれかに記載の画像信号補正回路。

【請求項 11】 前記加算器の前段に、補正前の画像信号を遅延し、前記補正量出力部から出力された補正量とのタイミングを一致させる遅延器を有することを特徴とする請求項 1 乃至 10 のいずれかに記載の画像信号補正回路。

【請求項 12】 複数の走査線及び複数のデータ線の交差に対応した画素を備え、前記画素は、対向電極との間において液晶を挟持して液晶容量を形成する画素電極と、データ線と画素電極との間において走査線の信号レベルに応じてオンオフするスイッチング素子との組を有し、水平走査及び垂直走査に同期した画像信号を、所定の一定電位を基準として所定の周期毎に極性反転し、前記データ線を介して前記画素電極に印加する液晶表示装置に対して、前記画像信号を補正する画像信号補正方法であって、補正前の画像信号のレベルに対応して補正量を出し、前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力することを特徴とする画像信号補正方法。

【請求項 13】 あるレベルの画像信号に対応する補正量を、当該補正量を元の画像信号に加算して画素電極に印加した場合と、他方の極性における画像信号を該画素電極に印加した場合とにおいて濃度差が小となるように調整した値とすることを特徴とする請求項 12 に記載の画像信号補正方法。

【請求項 14】 複数の走査線及び複数のデータ線の交差に対応した画素を備え、前記画素は、対向電極との間において液晶を挟持して液晶容量を形成する画素電極と、データ線と画素電極との間において走査線の信号レベルに応じてオンオフするスイッチング素子との組を有し、水平走査及び垂直走査に同期した画像信号を、所定の一定電位を基準として所定の周期毎に極性反転し、前記データ線を介して前記画素電極に印加する前に、画像信号を補正する画像信号補正回路を設け、

前記画像信号補正回路は、補正前の画像信号のレベルに対応して補正量を出力する補正量出力部と、

前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力する加算器とを具備することを特徴とする液晶表示装置。

【請求項15】 請求項14に記載の液晶表示装置を表示部に用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、いわゆる焼き付きを防止した液晶表示装置、画像信号補正回路、その補正方法および電子機器に関する。

【0002】

【従来の技術】一般に、液晶を用いて所定の表示を行う液晶パネルは、一对の基板間に液晶が挟持された構成となっている。このような液晶パネルは、駆動方式によりいくつかに分類することができるが、例えば、画素電極をスイッチング素子により駆動するアクティブマトリクス型にあっては、次のような構成となっている。すなわち、この種の液晶パネルでは、一对の基板のうち、一方の基板に、複数の走査線と複数のデータ線とが互いに絶縁を保って交差するように設けられるとともに、これらの交差部分の各々に対応してスイッチング素子の一例たる薄膜トランジスタ（Thin Film Transistor：以下「TFT」と称する）と画素電極との対が設けられ、さらに、これらの画素電極が設けられる領域（表示領域）の周辺には、走査線およびデータ線の各々を駆動するための周辺回路が設けられる。また、他方の基板には画素電極に対向する透明な対向電極（共通電極）が設けられ、一定の電位に維持されている。くわえて、両基板の各対向面には、液晶分子の長軸方向が両基板間で例えば約90度連続的に捻れるようにラビング処理された配向膜がそれぞれ設けられる一方、両基板の各背面側には配向方向に応じた偏光子がそれぞれ設けられる。

【0003】ここで、走査線とデータ線との交差部分に設けられたスイッチング素子は、対応する走査線に印加される走査信号（ゲート信号）がオン電位になると、データ線に接続されるソースと、画素電極に接続されるドレインとの間においてオンする。このため、データ線に供給されている画像信号が画素電極に印加されて、画素電極と対向電極と両電極間に挟持された液晶とからなる液晶容量には、対向電極電位と画像信号電位との電位差が印加されることになる。この後、スイッチングがオフしても、液晶容量には、印加された電位差が、それ自身や蓄積容量の特性に応じて保持され続けることになる。

【0004】この際、画素電極と対向電極との間を通過する光は、両電極間に印加された電圧実効値がゼロであれば、液晶分子の捻れに沿って約90度旋光する一方、電圧実効値が大きくなるにつれて、液晶分子が電界方向

に傾く結果、その旋光性が消失する。このため、例えば透過型において、入射側と背面側とに、配向方向に合わせて偏光軸が互いに直交する偏光子をそれぞれ配置させた場合（ノーマリーホワイトモードの場合）、両電極に印加される電圧実効値がゼロであれば、光が透過するので白（透過率が大になる）表示になる一方、両電極に印加される電圧実効値が大きくなるにつれて光が遮断して、ついには黒（透過率が小になる）表示になる。したがって、各走査線への走査信号および各データ線への画像信号をそれぞれ適切なタイミングで供給して、各液晶容量に対して、濃度に応じた電圧実効値を印加することにより、画素毎に濃度を異ならせた階調表示が可能となる。

【0005】ところで、液晶表示装置では、直流成分の印加による液晶の劣化を防止するために、液晶容量を交流駆動する方式が原則である。このため、データ線を介して画素電極に印加される画像信号は、所定の一定電位 $V_c$ を基準として正極側・負極側に所定の周期毎に交互に反転される構成となっている。

【0006】

【発明が解決しようとする課題】しかしながら、TFTのようなスイッチング素子では、いわゆるプッシュダウンと呼ばれる現象が発生する。詳細には、プッシュダウンとは、図6(a)に示されるように、走査信号（ゲート信号）がオン電位 $V_{dd}$ からオフ電位 $V_{ss}$ に変化する際、その電位変化が、ゲート/ドレイン間の寄生容量を介することによって、ドレイン（画素電極）の電位を低下させる、というものである。

【0007】さらに、このプッシュダウンによる電位変位は、ソース電位たる書込電位が低くなるにつれて、大きくなる傾向にある。このため、同濃度に対応する電圧 $V_{gp}$ 、 $V_{gn}$ をそれぞれ正極側・負極側で書き込んでも、それによるプッシュダウンの電位変位 $PD$ 、 $ND$ は、後者の方が大きくなってしまふ。

【0008】くわえて、基板間を光が透過する際、その一部がTFTに進入するため、走査信号がオフ電位 $V_{ss}$ になってオフ期間（保持期間）であっても、該TFTにはわずかながらリーク電流（光電流）が流れてしまふが、このリークの程度は、正極性書込と負極性書込とで異なる傾向がある。

【0009】これらの傾向のため、実際に液晶容量に印加される電圧実効値（図6(a)において斜線で示される部分に相当する）は正極性書込と負極性書込とで異なってしまう、液晶に直流成分が印加されることになる。そして、液晶に直流成分が印加されると、液晶が誘電分極等することにより劣化して、いわゆる焼き付きが発生してしまふ、という欠点があった。

【0010】本発明は、上述した事情に鑑みてなされたもので、その目的とするところは、いわゆる焼き付きを抑えた液晶表示装置、画像信号の補正回路、補正方法お

よび電子機器を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するために本件第1の発明は、複数の走査線及び複数のデータ線の交差に対応した画素を備え、前記画素は、対向電極との間において液晶を挟持して液晶容量を形成する画素電極と、データ線と画素電極との間において走査線の信号レベルに応じてオンオフするスイッチング素子との組を有し、水平走査及び垂直走査に同期した画像信号を、所定の一定電位を基準として所定の周期毎に極性反転し、前記データ線を介して前記画素電極に印加する液晶表示装置に対して、前記画像信号を補正する画像信号の補正回路であって、補正前の画像信号のレベルに対応して補正量を出力する補正量出力部と、前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力する加算器とを具備する構成を特徴としている。

【0012】この構成によれば、補正量出力部が、あるレベルの画像信号に対して、プッシュダウンや光リーク等を考慮した分を補正量として出力することにより、液晶容量に実際に印加される電圧実効値を、画素電極に正極性の画像信号を印加する場合と、負極性の画像信号を印加する場合とで、略同一とさせることができる。このため、液晶容量に直流成分が印加されるのを防止して、焼き付き等による表示品位の低下を抑止することが可能となる。

【0013】さて、本発明にあっては、一方の極性における電圧実効値が、他方の極性における電圧実効値に対して最終的に等しくなれば良いので、正極性および負極性の両極性に対応して補正量を出力する必要はない。このため、第1の発明において、前記補正量出力部は、一方の極性における画像信号のレベルのみに対応して補正量を出力し、他方の極性における画像信号のレベルに対応する補正量を略ゼロとして出力する構成が好ましい。この構成によれば、いずれかの一方の極性に対応して補正量を出力すれば済むので、その分、構成を簡略化することが可能となる。

【0014】ここで、本発明における補正量出力部としては、構成の簡易化を図る上で、前記補正前の画像信号のレベルと補正量との対応関係を予め記憶したテーブルを有する構成が好ましいと考える。

【0015】このような構成において、テーブルは、前記対応関係を少なくとも2点以上において記憶するものであり、前記補正前の画像信号のレベルが、記憶した対応関係の範囲内にある場合、前記補正前の画像信号のレベルに対応する補正量を、記憶した対応関係で補間して出力する構成が好ましい。この構成によれば、画像信号が取り得るすべてレベルに対して補正量を記憶させないで済むので、テーブルにおいて必要な記憶容量を削減することが可能となる。

【0016】したがって、記憶容量の削減の観点から言

えば、前記テーブルは、前記補正前の画像信号のレベルが、記憶した対応関係の範囲外にある場合、前記補正前の画像信号のレベルに対応する補正量を、記憶した対応関係から予測して出力する構成が望ましい。なお、予測の態様としては、テーブルに記憶された対応関係の点から外分補間により求める態様や、対応関係の点で結ばれる直線を延長して求める態様、さらには、記憶した対応関係のうち、最も近い点の補正量に該点からの距離に応じた係数を乗算する態様など、種々考えられる。

【0017】次に、上記目的を達成するために本件第2の発明は、複数の走査線及び複数のデータ線の交差に対応した画素を備え、前記画素は、対向電極との間において液晶を挟持して液晶容量を形成する画素電極と、データ線と画素電極との間において走査線の信号レベルに応じてオンオフするスイッチング素子との組を有し、水平走査及び垂直走査に同期した画像信号を、所定の一定電位を基準として所定の周期毎に極性反転し、前記データ線を介して前記画素電極に印加する液晶表示装置に対して、前記画像信号を補正する画像信号補正方法であって、補正前の画像信号のレベルに対応して補正量を出力し、前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力する方法を特徴としている。この第2の発明は、本件第1の発明を方法化したものであるため、同様に、液晶容量に直流成分が印加されるのを防止して、焼き付きによる表示品位の低下を抑止することが可能となる。

【0018】ところで、液晶表示装置にあって、画素の濃度が中間的（灰色）である領域では、液晶容量に印加される電圧実効値にわずかな差があっても濃度が大きく変化する。逆に言えば、灰色に相当する画像信号を、正極性および負極性で画素電極に交互に印加して、濃度がほぼ同一となるように調整すれば、両極性において液晶容量に印加される電圧実効値を等しくすることができる。そこで、第2の発明において、あるレベルの画像信号に対応する補正量を、当該補正量を元の画像信号に加算して画素電極に印加した場合と、他方の極性における画像信号を該画素電極に印加した場合とにおいて濃度差が小となるように調整した値とすることが好ましい。これにより、実際のプッシュダウンや光リーク等の程度を意識しないで補正量を設定することができる。

【0019】続いて、上記目的を達成するために本件の第3の発明は、複数の走査線及び複数のデータ線の交差に対応した画素を備え、前記画素は、対向電極との間において液晶を挟持して液晶容量を形成する画素電極と、データ線と画素電極との間において走査線の信号レベルに応じてオンオフするスイッチング素子との組を有し、水平走査及び垂直走査に同期した画像信号を、所定の一定電位を基準として所定の周期毎に極性反転し、前記データ線を介して前記画素電極に印加する前に、画像信号を補正する画像信号補正回路を設け、前記画像信号補正

回路は、補正前の画像信号のレベルに対応して補正量を出力する補正量出力部と、前記補正量を補正前の画像信号に加算して、補正後の画像信号として出力する加算器とを具備する構成を特徴としている。この第3の発明によれば、上記第1の発明と同様に、液晶容量に直流成分が印加されるのを防止して、焼き付きによる表示品位の低下を抑止することが可能となる。

【0020】さらに、本発明に係る電子機器は、上記液晶表示装置を表示部に備えるので、焼き付きを防止して、高品位で信頼性の高い表示が可能になる。

【0021】

【発明の実施の形態】以下、本発明の実施の形態に係る液晶表示装置について説明する。

【0022】<全体構成>まず、液晶表示装置の電気的な構成について説明する。図1は、この液晶表示装置の電気的な構成を示すブロック図である。この図に示されるように、液晶表示装置は、液晶パネル100と、制御回路200と、画像信号補正回路300と、処理回路400とから構成される。このうち、制御回路200は、上位装置から供給される垂直走査信号Vs、水平走査信号Hsおよびドットクロック信号DCLKにしたがって、各部を制御するためのタイミング信号やクロック信号などを生成するものである。

【0023】次に、画像信号補正回路300は、垂直走査信号Vs、水平走査信号Hsおよびドットクロック信号DCLKに同期して（すなわち、垂直走査および水平走査にしたがって）供給されるデジタルの画像信号VIDから、補正信号を生成し、元の画像信号VIDに加算して、補正画像信号VID'として出力するものである。なお、この画像信号補正回路300の詳細については後述する。

【0024】続いて、処理回路400は、D/A変換器402、S/P変換回路404および極性反転回路406からなり、画像信号補正回路300による補正画像信号VID'を、液晶パネル100に適した信号に処理するものである。このうち、D/A変換器402は、補正されたデジタルの画像信号VID'をアナログの画像信号に変換するものである。また、S/P変換回路404は、アナログの画像信号を入力すると、これをN（図においてはN=6）系統に分配するとともに、時間軸にN倍に伸長（シリアル-パラレル変換）して出力するものである。

【0025】一方、極性反転回路406は、シリアル-パラレル変換された画像信号のうち、極性反転が必要となるものを反転して画像信号VID1~VID6として液晶パネル100に供給するものである。ここで、極性反転とは、所定の一定電位Vc（画像信号の振幅中心電位であり、通常は対向電極の電位LComとほぼ等しい）を基準として正極性と負極性とに交互に電圧レベルを反転させることをいう。

【0026】なお、極性反転するか否かについては、データ信号の印加方式が走査線単位の極性反転であるか、データ信号線単位の極性反転であるか、画素単位の極性反転であるかに応じて定められ、その反転周期は、1水平走査期間またはドットクロック周期に設定される。ただし、この実施形態にあつては説明の便宜上、走査線単位の極性反転である場合を例にとって説明するが、本発明をこれに限定する趣旨ではない。

【0027】また、画像信号VID1~VID6の液晶パネル100への供給タイミングは、本実施形態では同時とするが、ドットクロックに同期して順次シフトしても良く、この場合は後述するサンプリング回路にて、N系統の画像信号を順次サンプリングする構成となる。

【0028】なお、ここでは、処理回路400の入力段においてアナログ変換したが、シリアル-パラレル変換した後や、極性反転後において、アナログ変換しても良いのはもちろんである。

【0029】<液晶パネルの構造>次に、液晶パネル100の構造について説明する。図2(a)は、この液晶パネル100の構成を示す斜視図であり、図2(b)は、図2(a)におけるA-A'線の断面図である。

【0030】これらの図に示されるように、液晶パネル100は、画素電極118等が形成された素子基板101と、対向電極108等が設けられた対向基板102とが、スペーサ（図示省略）を含むシール材104によって一定の間隙を保って、互いに電極形成面が対向するように貼り合わせられるとともに、この間隙に例えばTN（Twisted Nematic）型の液晶105が封入された構成となっている。

【0031】なお、素子基板101には、本実施形態では、ガラスや、半導体、石英などが用いられるが、不透明な基板を用いても良い。ただし、素子基板101に、不透明な基板を用いる場合には、透過型ではなく反射型として用いられることになる。また、シール材104は、対向基板102の周辺に沿って形成されるが、液晶105を封入するために一部が開口している。このため、液晶105の封入後に、その開口部分が封止材106によって封止されている。

【0032】次に、素子基板101の対向面であつて、シール材104の外側一辺の領域140aには、データ線駆動回路140が形成され、さらに、この内側の領域150aには、サンプリング回路150が形成されている。一方、この一辺の外周部分には、複数の実装端子107が形成されて、制御回路200や処理回路400などから各種信号を入力する構成となっている。

【0033】また、この一辺に隣接する2辺の領域130aには、それぞれ走査線駆動回路130が形成されて、走査線を両側から駆動する構成となっている。なお、走査線に供給される走査信号の遅延が問題にならないのであれば、走査線駆動回路130を片側1個だけに

形成する構成でも良い。さらに、残りの一辺の領域160aには、2個の走査線駆動回路130において共用される配線(図示省略)などが形成される。

【0034】一方、対向基板102に設けられる対向電極108は、素子基板101との貼合部分における4隅のうち、少なくとも1箇所に設けられた銀ペースト等などの導通材によって、素子基板101に形成された実装端子107と電氣的に接続されて、一定の電位LCcomに維持される構成となっている。

【0035】なお、ほかに対向基板102には、特に図10示はしないが、画素電極118と対向する領域に、必要に応じて着色層(カラーフィルタ)が設けられる。ただし、後述するプロジェクタのように色光変調の用途に適用する場合、対向基板102に着色層を形成する必要はない。また、着色層を設けると否かにかかわらず、光のリークによるコントラスト比の低下を防止するために、画素電極118と対向する領域以外の部分には遮光膜が設けられている(図示省略)。

【0036】さらに、素子基板101および対向基板102の対向面には、液晶105における分子の長軸方向が両基板間で約90度連続的に捻れるようにラビング処理された配向膜が設けられる一方、その各背面側には配向方向に応じた偏光子がそれぞれ設けられるが、本件とは直接関係しないので、その図示については省略することにする。なお、図2(b)においては、対向電極108や、画素電極118、実装端子107等には厚みを持たせているが、これは、位置関係を示すための便宜的な措置であり、実際には、基板の厚みに対して十分に無視できるほど薄い。

【0037】<素子基板>次に、液晶パネル100における素子基板101の電氣的な構成について説明する。図3は、素子基板101の構成を示すブロック図である。

【0038】この図に示されるように、素子基板101の表示領域にあっては、複数本の走査線112が行(X)方向に沿って平行に形成され、また、複数本のデータ線114が列(Y)方向に沿って平行に形成されている。そして、これらの走査線112とデータ線114とが交差する部分においては、画素を制御するためのスイッチング素子たるTFT116のゲートが走査線112に接続される一方、TFT116のソースがデータ線114に接続されるとともに、TFT116のドレインが矩形の透明な画素電極118に接続されている。

【0039】上述したように、液晶パネル100では、素子基板101と対向基板102との電極形成面の間において液晶105が挟持されているので、各画素における液晶容量は、画素電極118と、対向電極108と、これら両電極間に挟持された液晶105とによって構成されることになる。ここで、説明の便宜上、走査線112の総本数を「m」とし、データ線114の総本数を

「6n」とすると(m、nは、それぞれ整数とする)、画素は、走査線112とデータ線114との各交差部分に対応して、m行×6n列のマトリクス状に配列することになる。

【0040】また、マトリクス状の画素からなる表示領域には、このほかに、液晶容量のリークを防止するための蓄積容量119が画素毎に形成されている。この蓄積容量119の一端は、画素電極118(TFT116のドレイン)に接続される一方、その他端は、容量線175により共通接続されている。なお、この容量線175には、本実施形態では、実装端子107を介して、一定の電位(例えば電位LCcomや、駆動回路の電源の高位側または低位側電位など)に共通接地されている。

【0041】一方、素子基板101の非表示領域には、周辺回路120が形成されている。この周辺回路120は、走査線駆動回路130や、データ線駆動回路140、サンプリング回路150のほか、製造後に欠陥の有無を判別するための検査回路を含んだ回路として概念されるものであるが、検査回路については、本件とは直接関係しないので、その説明については省略することにする。

【0042】ここで、周辺回路120の構成素子は、画素を駆動するTFT116と共通の製造プロセスで形成される。このように周辺回路120を素子基板101に内蔵させ、かつ、その構成素子を共通のプロセスで形成すると、周辺回路120を別基板上に形成して外付けするタイプと比較して、装置全体の小型化や低コスト化を図る上で有利となる。

【0043】さて、周辺回路120のうち、走査線駆動回路130は、1水平走査期間1H毎に順次オン電位となる走査信号G1、G2、...、Gmを、1垂直走査期間内に出力するものである。詳細については本発明と直接関係しないので図示を省略するが、シフトレジスタと複数の論理積回路とから構成される。このうち、シフトレジスタは、図7に示されるように、垂直走査の最初に供給される転送開始パルスDYを、クロック信号CLYのレベルが遷移する毎に(立ち上がり及び立ち下りの双方で)、順次シフトして、信号G1'、G2'、G3'、...、Gm'として出力し、各論理積回路は、信号G1'、G2'、G3'、...、Gm'のうち、相隣接する信号同士の論理積信号を求めて、走査信号G1、G2、G3、...、Gmとして出力するものである。

【0044】また、データ線駆動回路140は、順次オン電位となるサンプリング信号S1、S2、...、Snを、1水平走査期間1H内に出力するものである。この詳細についても本発明と直接関係しないので図示を省略するが、シフトレジスタと複数の論理積回路とから構成されている。このうち、シフトレジスタは、図7に示されるように、1水平走査期間1Hの最初に供給される転送開始パルスDXを、クロック信号CLXのレベルが遷

移する毎に順次シフトして、信号 $S1'$ 、 $S2'$ 、 $S3'$ 、...、 $Sn'$ として出力し、各論理積回路は、信号 $S1'$ 、 $S2'$ 、 $S3'$ 、...、 $Sn'$ のパルス幅を、相隣接するもの同士が重複しないように、期間 $SMPa$ に狭めてサンプリング信号 $S1$ 、 $S2$ 、 $S3$ 、...、 $Sn$ として出力するものである。

【0045】次に、サンプリング回路150は、6本の画像信号線171を介して供給される画像信号 $VID1 \sim VID6$ を、サンプリング信号 $S1$ 、 $S2$ 、 $S3$ 、...、 $Sn$ にしたがって各データ線114にサンプリングするものであり、データ線114毎に設けられるサンプリングスイッチ151から構成されている。

【0046】ここで、データ線114は6本毎にブロック化されており、図3において左から数えて $i$  ( $i$ は、1、2、...、 $n$ )番目のブロックに属するデータ線114の6本のうち、最も左に位置するデータ線114の一端に接続されるサンプリングスイッチ151は、画像信号線171を介して供給された画像信号 $VID1$ を、サンプリング信号 $Si$ がオン電位になる期間においてサンプリングして、当該データ線114に供給する構成となっている。また、同じく $i$ 番目のブロックに属するデータ線114の6本のうち、2番目に位置するデータ線114の一端に接続されるサンプリングスイッチ151は、画像信号 $VID2$ を、サンプリング信号 $Si$ がオン電位になる期間においてサンプリングして、当該データ線114に供給する構成となっている。以下、同様に、 $i$ 番目のブロックに属するデータ線114の6本のうち、3、4、5、6番目に位置するデータ線114の一端に接続されるサンプリングスイッチ151の各々は、画像信号 $VID3$ 、 $VID4$ 、 $VID5$ 、 $VID6$ の各々を、サンプリング信号 $Si$ がオン電位になる期間においてサンプリングして、対応するデータ線114に供給する構成となっている。

【0047】なお、サンプリングスイッチ151を構成するTFTについては、本実施形態では、Nチャンネル型とするので、サンプリング信号 $S1$ 、 $S2$ 、...、 $Sn$ がHレベルになれば、対応するサンプリングスイッチ151がオンすることになる。なお、サンプリングスイッチ151を構成するTFTについては、Pチャンネル型としても良いし、両チャンネルを組み合わせた相補型としても良い。

【0048】また、走査線駆動回路130は、図3では、走査線112の一端側のみに1個だけ配置しているが、これは、電気的な構成を説明するための便宜上の措置であり、実際には、図2に示されるように、走査線112の両端に2個配置している。

【0049】<画像信号補正回路の詳細>次に、画像信号補正回路300の詳細について説明する。図4(a)は、この画像信号補正回路300の構成を示すブロック図である。

【0050】この図に示されるように、画像信号補正回路300は、補正量出力部312と、セレクタ316と、加算器318とからなる。このうち、補正量出力部312は、極性反転回路406(図1参照)によって極性反転される前のデジタル信号であって、画素の濃度を示す情報を有する画像信号 $VID$ に対応して、例えば図5に示されるような特性で補正量 $Cmp$ を出力するものであり、詳細には、次のような構成となっている。

【0051】すなわち、補正量出力部312は、図4(b)に示されるように、テーブル3122と、アドレス生成部3124と、補間部3126とから構成される。このうち、テーブル3122は、画像信号 $VID$ のうち、図5において灰色レベル $Vg1 \sim Vg5$ の5点にそれぞれ対応する補正量 $Cmp1 \sim Cmp5$ を予め記憶して、アドレスで指定された補正量を出力するものである。

【0052】また、アドレス生成部3124は、画像信号 $VID$ のレベルを判別して、灰色レベル $Vg1 \sim Vg5$ の5点のいずれかであれば、テーブル3122から対応する補正量を読み出すためのアドレスを出力する一方、該5点のいずれでもなければ、さらに、次のように場合分けして、テーブル3122から補正量を読み出すためのアドレスを出力するものである。

【0053】まず、アドレス生成部3124は、画像信号 $VID$ のレベルが、灰色レベル $Vg1$ よりも白側である第1の場合、灰色レベル $Vg1$ に対応する補正量 $Cmp1$ を読み出すためのアドレスを出力する。次に、アドレス生成部3124は、画像信号 $VID$ のレベルが、灰色レベル $Vg1 \sim Vg5$ の範囲Aにあって該5点に一致しない第2の場合について説明する。この場合は、灰色レベル $Vg1 \sim Vg5$ の5点のうち、該画像信号 $VID$ の前後に位置する灰色レベルに対応する補正量を読み出すためのアドレスを出力する。例えば、アドレス生成部3124は、画像信号 $VID$ のレベルが灰色レベル $Vg2$ よりも黒側であって、かつ、灰色レベル $Vg3$ よりも白側であれば、灰色レベル $Vg2$ に対応する補正量 $Cmp2$ および灰色レベル $Vg3$ に対応する補正量 $Cmp3$ の2個を読み出すためのアドレスを出力する。そして、アドレス生成部3124は、画像信号 $VID$ のレベルが、灰色レベル $Vg5$ よりも黒側である第3の場合、灰色レベル $Vg5$ に対応する補正量 $Cmp5$ を読み出すためのアドレスを出力する。

【0054】続いて、補間部3126は、画像信号 $VID$ のレベルが灰色レベル $Vg1 \sim Vg5$ の5点のいずれかであれば、テーブル3122から読み出された補正量をそのまま補正量 $Cmp$ として出力する。一方、該5点のいずれでもなければ、次のように場合分けして、テーブル3122から読み出された補正量を補間演算する。

【0055】まず、補間部3126は、上記第1の場合であれば、図5において傾きを示す $(Cmp2 - Cmp1) / (Vg2 - Vg1)$ に、灰色レベル $Vg1$ から画像信号 $VID$ のレベルを引いた差を乗じるとともに、その積を、読み

出された補正量  $C_{mp1}$  から引いて、補正量  $C_{mp}$  として出力する。すなわち、補間部 3126 は、上記第 1 の場合であれば、画像信号  $V_{ID}$  に対応する補正量  $C_{mp}$  を、図 5 において点 a と点 b とを結ぶ直線を白側に延長した線上に位置するものとして求める。次に、補間部 3126 は、上記第 2 の場合であれば、読み出された 2 つの補正量を、その 2 点間内における画像信号  $V_{ID}$  のレベルで内分して求める。そして、補間部 3126 は、上記第 3 の場合であれば、図 5 において傾きを示す  $(C_{mp5} - C_{mp4}) / (V_{g5} - V_{g4})$  に、画像信号  $V_{ID}$  のレベルから灰色レベル  $V_{g5}$  を引いた差を乗じるとともに、その積を、読み出された補正量  $C_{mp5}$  に加算して、補正量  $C_{mp}$  として出力する。すなわち、補間部 3126 は、上記第 3 の場合であれば、画像信号  $V_{ID}$  に対応する補正量  $C_{mp}$  を、図 5 において点 c と点 d とを結ぶ直線を黒側に延長した線上に位置するものとして求める。

【0056】さて、図 4 (a) において、セクタ 316 は、補正画像信号  $V_{ID}'$  を正極性書込に対応して供給すべき場合であるか、負極性書込に対応して供給すべきあるかを示す信号  $PS$  に応じて、入力端 A、B の一方を選択するものである。詳細には、セクタ 316 は、補正画像信号  $V_{ID}'$  を正極性書込に対応して供給すべき場合には、入力端 A における補正量  $C_{mp}$  を選択する一方、負極性書込に対応して供給すべき場合には、入力端 B におけるゼロの値を選択するものである。

【0057】そして、加算器 318 は、セクタ 316 によって選択された値を、元の画像信号  $V_{ID}$  に加算して、補正画像信号  $V_{ID}'$  として出力するものである。したがって、補正画像信号  $V_{ID}'$  は、正極性書込に対応する場合、元の画像信号  $V_{ID}$  に補正量  $C_{mp}$  を加算したのものとなるが、負極性書込に対応する場合は、元の画像信号  $V_{ID}$  そのものとなる。

【0058】さて、テーブル 3122 において、画像信号  $V_{ID}$  の灰色レベル  $V_{g1} \sim V_{g5}$  に対応して記憶された補正量  $C_{mp1} \sim C_{mp5}$  は、次のようにして決定されたものである。すなわち、対向電極 108 の電位を一定として、ある灰色レベル  $V_{g1}$  の画像信号  $V_{ID}$  を、補正量  $C_{mp}$  を考慮しないで（または、仮の値に設定して）、処理回路 400 に供給する。これにより、正極性書込および負極性書込が交互に行われるが、この状態では、液晶容量に印加される電圧実効値は、図 6 (a) に示されるように、正極性書込および負極性書込で異なる結果、濃度差が生じるので、フリッカが視認されることになる。そこで、今度は、補正量  $C_{mp1}$  を実際に増減させて、フリッカが最小とするように調整する。

【0059】ここで、フリッカが最小となるのは、正極性書込における濃度と負極性書込における濃度とがほぼ同じである場合、すなわち、液晶容量に印加される電圧実効値が、正極性書込および負極性書込においてほぼ同じとなっている場合である。このため、フリッカが最小

となるように調整した補正量  $C_{mp1}$  を、テーブル 3122 において、灰色レベル  $V_{g1}$  に対応する補正量として最終的に設定する。これにより、実際の正極性書込においては、灰色レベル  $V_{g1}$  の画像信号  $V_{ID}$  に補正量  $C_{mp1}$  が加算されて、この値に相当する電圧が画素電極 118 に印加されるので、その正極性書込の電圧実効値は、負極性書込において、灰色レベル  $V_{g1}$  の画像信号  $V_{ID}$  そのものに相当する電圧が画素電極 118 に印加されたときの電圧実効値に、ほぼ等しくなっていることになる。同様な手順で、画像信号  $V_{ID}$  の灰色レベル  $V_{g2} \sim V_{g5}$  に対応する補正量  $C_{mp2} \sim C_{mp5}$  についてもそれぞれ行う。

【0060】このような構成の画像信号補正回路 300 から出力される補正量  $C_{mp}$  は、画像信号  $V_{ID}$  が、灰色レベル  $V_{g1} \sim V_{g5}$  のいずれかであれば、テーブル 3122 から読み出された補正量そのものとなり、また、灰色レベル  $V_{g1} \sim V_{g5}$  の範囲 A にあって該 5 点に一致しない第 2 の場合には、記憶された補正量を内分補間したのものとなり、さらに、灰色レベル  $V_{g1}$  よりも白側である第 1 の場合または灰色レベル  $V_{g5}$  よりも黒側である第 3 の場合であれば、灰色領域における延長線上から求めたものとなる。

【0061】したがって、本実施形態では、画像信号  $V_{ID}$  の濃度レベル全域にわたって適切な補正量  $C_{mp}$  が求められて、正極性書込に対応する場合に画像信号  $V_{ID}$  に加算されるので、液晶容量に印加される電圧実効値は、各濃度にわたって両極性でほぼ等しくなる。例えば、図 6 (b) に示されるように、負極性書込において電圧  $V_{np}$  を画素電極に印加したときの電圧実効値に対して不足していた分が、正極性書込における補正量  $C_{mp}$  として電圧  $V_{gp}$  に加算されるので、液晶容量に印加される電圧実効値は両極性でほぼ等しくなる。このため、液晶に直流成分が印加されるのが防止されて、焼き付きが抑えられることになる。

【0062】さらに、本実施形態においては、灰色レベル  $V_{g1} \sim V_{g5}$  の 5 点に対応する補正量  $C_{mp1} \sim C_{mp5}$  のみを記憶し、他のレベルに対応する補正量については、内分補間、または、その延長線上にあるものとみなして求めているので、テーブル 3122 に必要な記憶容量は、ごくわずかで済む。なお、補正量は、記憶容量により 5 点に対応する補正量に限られるものでない。

【0063】ところで、本実施形態にあつては、画像信号  $V_{ID}$  のうち、灰色レベル  $V_{g1} \sim V_{g5}$  以外についても、例えば、黒色レベル  $V_{bk}$  や白色レベル  $V_{wt}$  についても対応する補正量を求めることが理想的ではある。しかしながら、液晶表示装置では、液晶容量の電圧実効値に対する濃度（透過率）特性は、黒色と白色との中間に相当する灰色領域においては、電圧実効値がわずかに相違しても濃度が大きく変化する反面、黒色領域または白色領域においては、電圧実効値が大きく相違しても濃度は

ほとんど変化しない。このため、黒色レベル $V_{bk}$ や白色レベル $V_{wt}$ （その近傍レベルも含む）について、フリッカが最小となるように調整することは困難であり、また、仮に調整できたとしても、その補正量によって、液晶容量に印加される電圧実効値が正極性書込および負極性書込でほぼ等しくなっているかについては非常に疑わしい。

【0064】そこで、本実施形態においては、灰色領域の異なるレベルにおいてのみ補正量を決定して、灰色以外の白色領域や黒色領域についての補正量については、灰色領域からの延長線上から求めることとしたのである。なお、白色領域や黒色領域に対応する補正量については、延長線上で求める以外に、灰色領域からの外分補間や $n$ 次補間など、種々の方法が想定される。

【0065】また、テーブル3122に記憶させる補正量の決定方法にも、上述したもののほか、種々のものが考えられる。例えば、第1に、ある灰色レベルの画像信号 $V_{ID}$ を、補正量を考慮しない状態で処理回路400に供給して、正極性書込および負極性書込を交互に実行し、第2に、フリッカが最小となるように、対向電極108の電位 $L_{Ccom}$ を調整し（図6(c)参照）、第3に、この調整による変化分 $V$ に基づいて、例えば正極性書込における補正量を決定しても良い。

【0066】あるいは、第1に、対向電極108の電位 $L_{Ccom}$ を一定として、極性反転後における正極性書込の画像信号電圧と負極性書込の画像信号電圧とを互いに異なる方向に、かつ、同一の変位量となるようにシフトさせつつ、フリッカが最小となるポイントを求め、第2に、このポイントまでの変位量に基づいて、例えば正極性書込における補正量を決定しても良い。

【0067】なお、図4(a)にあっては、補正量出力部312から加算器316までの処理時間については理想的としてゼロとしているが、実際にはある程度の時間を要するので、補正前の画像信号 $V_{ID}$ を加算器318に入力する前段に、補正量 $C_{mp}$ とタイミングを一致させる遅延器が設けられる。図4(b)に示される構成についても同様であり、補正前の画像信号 $V_{ID}$ を補間部3126に入力する前段に、テーブル3122から読み出される補正量とタイミングを一致させる遅延器が設けられる。

【0068】<液晶表示装置の動作>次に、上述した構成に係る液晶表示装置の動作について説明する。まず、走査線駆動回路130には、垂直走査期間の最初に転送開始パルス $DY$ が供給される。この転送開始パルス $DY$ は、図7に示されるように、クロック信号 $CLY$ のレベルが遷移する毎に順次シフトされ、信号 $G1'$ 、 $G2'$ 、 $G3'$ 、...、 $Gm'$ として出力される。そして、これらの信号 $G1'$ 、 $G2'$ 、 $G3'$ 、...、 $Gm'$ のうち、相隣接する信号同士の論理積信号が求められて、1水平走査期間1H毎にオン電位になる走査信号 $G1$ 、 $G$

2、 $G3$ 、...、 $Gm$ として、対応する走査線112に出力される。

【0069】まず、走査信号 $G1$ がオン電位になる1水平走査期間1Hについて着目する。なお、この1水平走査期間1Hでは、説明の便宜上、正極性書込を行うものとする、極性反転回路406（図1参照）は、画像信号 $V_{ID1} \sim V_{ID6}$ を、一定電位 $V_{cl}$ に対して高位側に出力する。

【0070】次に、水平走査期間の最初に転送開始パルス $DX$ が、図7に示されるように、データ線駆動回路140に供給される。この転送開始パルス $DX$ は、クロック信号 $CLX$ のレベルが遷移する毎に順次シフトされた信号 $S1'$ 、 $S2'$ 、 $S3'$ 、...、 $Sn'$ として出力される。そして、この信号 $S1'$ 、 $S2'$ 、 $S3'$ 、...、 $Sn'$ の各パルス幅が、相隣接するもの同士が互いに重複しないように期間 $SMPa$ に狭められて、サンプリング信号 $S1$ 、 $S2$ 、 $S3$ 、...、 $Sn$ として出力される。

【0071】一方、画像信号補正回路300に入力された画像信号 $V_{ID}$ は、正極性書込とする場合には、それに対応する補正量 $C_{mp}$ が加算されて、また、負極性書込とする場合には、なにも加算されずに、それぞれ補正画像信号 $V_{ID}'$ として1ドットクロック $DCLK$ 毎に出力される。

【0072】さらに、補正画像信号 $V_{ID}'$ は、第1に、 $D/A$ 変換回路402によってアナログ信号に変換され、第2に、 $S/P$ 変換回路404によって画像信号 $V_{ID1} \sim V_{ID6}$ に分配されるとともに、時間軸に対して6倍に伸長され、第3に、極性反転回路406により極性反転されないで、液晶パネル100に供給される。

【0073】ここで、走査信号 $G1$ がオン電位になる期間において、サンプリング信号 $S1$ がオン電位になると、左から1番目のブロックに属する6本のデータ線114に、それぞれ画像信号 $V_{ID1} \sim V_{ID6}$ がサンプリングされる。そして、サンプリングされた画像信号 $V_{ID1} \sim V_{ID6}$ は、図3において上から数えて1本目の走査線112と当該6本のデータ線114と交差する画素の $TFT116$ によって、それぞれ対応する画素電極118に印加されることになる。

【0074】この後、サンプリング信号 $S2$ がオン電位になると、今度は、2番目のブロックに属する6本のデータ線114に、それぞれ画像信号 $V_{ID1} \sim V_{ID6}$ がサンプリングされて、これらの画像信号 $V_{ID1} \sim V_{ID6}$ が、1本目の走査線112と当該6本のデータ線114と交差する画素の $TFT116$ によって、それぞれ対応する画素電極118に印加されることになる。

【0075】以下同様にして、サンプリング信号 $S3$ 、 $S4$ 、...、 $Sn$ が順次オン電位になると、第3番目、第4番目、...、第 $n$ 番目のブロックに属する6本のデータ線114にそれぞれ画像信号 $V_{ID1} \sim V_{ID6}$ がサ

ンプリングされ、これらの画像信号VID1～VID6が、1本目の走査線112と、当該6本のデータ線114と交差する画素のTF116によって、それぞれ対応する画素電極118に印加されることになる。これにより、第1行目の画素のすべてに対する書込が完了することになる。

【0076】続いて、走査信号G2がオン電位になる期間について説明する。本実施形態では、上述したように、走査線単位の極性反転が行われるので、この1水平走査期間においては、負極性書込が行われることにな

る。このため、極性反転回路406は、画像信号VID1～VID6を、一定電位Vc1に対して低位側に出力する。なお、他の動作については同様であり、サンプリング信号S1、S2、S3、…、Snが順次オン電位になって、第2行目の画素のすべてに対する書込が完了することになる。

【0077】以下同様にして、走査信号G3、G4、…、Gmが1水平走査期間1H毎にオン電位になって、第3行目、第4行目、…、第m行目の画素に対して書込が行われることになる。これにより、奇数行目の画素については正極性書込が行われる一方、偶数行目の画素については負極性書込が行われて、この1垂直走査期間においては、第1行目～第m行目の画素のすべてにわたった書込が完了することになる。

【0078】そして、次の1垂直走査期間においても、同様な書込が行われるが、この際、各行の画素に対する書込極性が入れ替えられる。すなわち、次の1垂直走査期間において、奇数行目の画素については負極性書込が行われる一方、偶数行目の画素については正極性書込が行われることになる。このように、本実施形態では、1

垂直走査期間毎に画素に対する書込極性が入れ替えられるとともに、正極性書込の画像信号に適切な補正量Cmpが加算されるので、正極性書込と負極性書込とにおける電圧実効値がほぼ等しくなる結果、液晶105に直流成分が印加されることがなくなって、いわゆる焼き付きが防止されることになる。

【0079】また、このような駆動では、データ線114を1本毎に駆動する方式と比較すると、各サンプリングスイッチ151によって画像信号をサンプリングする時間が6倍になるので、各画素における充放電時間が十分に確保される。このため、高コントラスト化が図られることになる。さらに、データ線駆動回路140におけるシフトレジスタの段数、および、クロック信号CLXの周波数が、それぞれ1/6に低減されるので、段数の低減化と併せて低消費電力化も図られることになる。

【0080】さらに、サンプリング信号S1、S2、…、Snがオン電位となる期間は、クロック信号CLXの半周期よりも狭められて、期間SMPaに制限されているので、隣接するサンプリング信号同士のオーバーラップが事前に防止される。このため、あるブロックに属

する6本のデータ線114にサンプリングされるべき画像信号VID1～VID6が、これに隣接するブロックに属する6本のデータ線114にも同時サンプリングされる事態が防止されて、高品位な表示が可能となっている。

【0081】<その他>なお、上述した実施形態においては、6本のデータ線114が1ブロックにまとめられて、1ブロックに属する6本のデータ線114に対して、6系統に変換された画像信号VID1～VID6をサンプリングする構成したが、変換数および同時に印加するデータ線数(すなわち、1ブロックを構成するデータ線数)は、「6」に限られるものではない。例えば、サンプリング回路150におけるサンプリングスイッチ151の応答速度が十分に高いのであれば、補正画像信号をパラレルに変換することなく1本の画像信号線にシリアル伝送して、データ線114毎に順次サンプリングするように構成しても良い。また、変換数および同時に印加するデータ線の数を「3」や、「12」、「24」等として、3本や、12本、24本等のデータ線に対して、3系統変換や、12系統変換、24系統変換等した補正画像信号を同時に供給する構成としても良い。なお、変換数としては、カラーの画像信号が3つの原色に係る信号からなることとの関係から、3の倍数であることが制御や回路などを簡易化する上で好ましい。ただし、後述するプロジェクタのように単なる光変調の用途の場合には、3の倍数である必要はない。

【0082】一方、上述した実施形態において、画像信号補正回路300は、デジタルの画像信号VIDを処理するものとしたが、アナログの画像信号を処理する構成としても良い。この構成では、画像信号の電圧が画素の濃度を示すことになる。また、実施形態にあって、画像信号補正回路300は、画像信号のシリアル-パラレル変換の前に、補正を行う構成となっていたが、シリアル-パラレル変換の後に、補正を行う構成としても良いし、そもそもシリアル-パラレル変換を行わない構成でも良い。

【0083】また、本実施形態においては、正極性書込に対応する画像信号VIDに対して補正量Cmpを加算して、負極性書込に対応する画像信号については補正しない構成としたが、これとは反対に、負極性書込に対応する画像信号VIDに対して補正量Cmnを加算して、正極性書込に対応する画像信号については補正しない構成としても良い。なお、負極性書込に対応する画像信号に補正量を加算する場合、図5に示される特性とは全く異なることになり、また、補正量そのものも負の値を有することになる。

【0084】さらに、いずれか一方の極性に対してではなく、図8に示されるように、正極性書込に対応する画像信号についても、負極性書込に対応する画像信号についても、それぞれのレベルに対応する適切な補正量Cm

10

20

30

40

50

p、C<sub>mn</sub>を加算する構成としも良い。この構成では、正極性書込に対応する場合には、セレクトア311により元の画像信号VIDを、正極用の補正量出力部312に供給して、この補正量C<sub>mp</sub>をセレクトア316により選択する一方、負極性書込に対応する場合には、セレクトア311により元の画像信号VIDを、負極用の補正量出力部313に供給して、この補正量C<sub>mn</sub>をセレクトア316により選択することになる。

【0085】くわえて、実施形態にあっては、液晶容量に印加される電圧実効値がゼロである場合に白色表示を行うノーマリーホワイトモードとして説明したが、液晶容量に印加される電圧実効値がゼロである場合に黒色表示を行うノーマリーブラックモードとしても良い。

【0086】一方、実施形態にあっては、素子基板101には、ガラス基板を用いたが、SOI (Silicon On Insulator) の技術を適用し、サファイヤや、石英、ガラスなどの絶縁性基板にシリコン単結晶膜を形成して、ここに各種素子を作り込んで良い。また、素子基板101として、シリコン基板などを用いるとともに、ここに各種の素子を形成しても良い。このような場合には、各種スイッチとして、電界効果型トランジスタを用いることができるので、高速動作が容易となる。ただし、素子基板101が透明性を有しない場合、画素電極118をアルミニウムで形成したり、別途反射層を形成したりするなどして、反射型として用いる必要がある。

【0087】さらに、上述した実施形態では、液晶としてTN型を用いたが、BTN (Bi-stable Twisted Nematic) 型・強誘電型などのメモリ性を有する双安定型や、高分子分散型、さらには、分子の長軸方向と短軸方向とで可視光の吸収に異方性を有する染料(ゲスト)を一定の分子配列の液晶(ホスト)に溶解して、染料分子を液晶分子と平行に配列させたGH (ゲストホスト)型などの液晶を用いても良い。

【0088】また、電圧無印加時には液晶分子が両基板に対して垂直方向に配列する一方、電圧印加時には液晶分子が両基板に対して水平方向に配列する、という垂直配向(ホメオトロピック配向)の構成としても良いし、電圧無印加時には液晶分子が両基板に対して水平方向に配列する一方、電圧印加時には液晶分子が両基板に対して垂直方向に配列する、という平行(水平)配向(ホモジニアス配向)の構成としても良い。このように、本発明では、液晶や配向方式として、種々のものに適用することが可能である。

【0089】<電子機器>次に、上述した実施形態に係る液晶表示装置を用いた電子機器のいくつかについて説明する。

【0090】<その1: プロジェクタ>まず、上述した液晶表示装置をライトバルブとして用いたプロジェクタについて説明する。図9は、このプロジェクタの構成を示す平面図である。この図に示されるように、プロジェ

クタ2100内部には、ハロゲンランプ等の白色光源からなるランプユニット2102が設けられている。このランプユニット2102から射出された投射光は、内部に配置された3枚のミラー2106および2枚のダイクロイックミラー2108によってR(赤)、G(緑)、B(青)の3原色に分離されて、各原色に対応するライトバルブ100R、100Gおよび100Bにそれぞれ導かれる。なお、B色の光は、他のR色やG色と比較すると、光路が長いので、その損失を防ぐために、入射レンズ2122、リレーレンズ2123および出射レンズ2124からなるリレーレンズ系2121を介して導かれる。

【0091】ここで、ライトバルブ100R、100Gおよび100Bの構成は、上述した実施形態における液晶パネル100と同様であり、処理回路(図9では省略)から供給されるR、G、Bの各色に対応する画像信号でそれぞれ駆動されるものである。すなわち、このプロジェクタ2100では、図1に示される液晶表示装置が、R、G、Bの各色に対応して3組設けられた構成になっている。

【0092】さて、ライトバルブ100R、100G、100Bによってそれぞれ変調された光は、ダイクロイックプリズム2112に3方向から入射する。そして、このダイクロイックプリズム2112において、R色およびB色の光は90度に屈折する一方、G色の光は直進する。したがって、各色の画像が合成された後、スクリーン2120には、投射レンズ2114によってカラー画像が投射されることとなる。

【0093】なお、ライトバルブ100R、100Gおよび100Bには、ダイクロイックミラー2108によって、R、G、Bの各原色に対応する光が入射するので、上述したようにカラーフィルタを設ける必要はない。また、ライトバルブ100R、100Bの透過像は、ダイクロイックミラー2112により反射した後に投射されるのに対し、ライトバルブ100Gの透過像はそのまま投射されるので、ライトバルブ100R、100Bによる水平走査方向は、ライトバルブ100Gによる水平走査方向と逆向きにして、左右を反転させた像を表示する構成となっている。

【0094】<その2: モバイル型コンピュータ>次に、上述した液晶表示装置を、モバイル型のパーソナルコンピュータに適用した例について説明する。図10は、このパーソナルコンピュータの構成を示す斜視図である。図において、コンピュータ2200は、キーボード2202を備えた本体部2204と、表示部として用いられる液晶パネル100とを備えている。なお、この背面には、視認性を高めるためのバックライトユニット(図示省略)が設けられる。

【0095】<その3: 携帯電話>さらに、上述した液晶表示装置を、携帯電話の表示部に適用した例について

説明する。図11は、この携帯電話の構成を示す斜視図である。図において、携帯電話2300は、複数の操作ボタン2302のほか、受話口2304、送話口2306とともに、表示部として用いられる液晶パネル100を備えるものである。なお、この液晶パネル100の背面にも、視認性を高めるためのバックライトユニット（図示省略）が設けられる。

【0096】<電子機器のまとめ>なお、電子機器としては、図9、図10および図11を参照して説明した他にも、テレビジョンや、ビューファインダ型・モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、デジタルスチルカメラ、タッチパネルを備えた機器などが挙げられる。そして、これらの各種の電子機器に対して、本発明の液晶表示装置が適用可能なのは言うまでもない。

【0097】

【発明の効果】以上説明したように本発明によれば、プッシュダウンや光リーク等による影響分が予め画像信号に加算されるので、最終的に液晶容量に印加される電圧実効値が、正極側と負極側とにわたってほぼ等しくなる結果、いわゆる焼き付きを防止することが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施形態に係る液晶表示装置の全体構成を示すブロック図である。

【図2】 (a)は、同液晶表示装置における液晶パネルの外観構成を示す斜視図であり、(b)は、その線A-A'についての断面図である。

【図3】 同液晶パネルにおける素子基板の電気的構成を示すブロック図である。

【図4】 (a)は、同液晶表示装置における画像信号補正回路の構成を示すブロック図であり、(b)は、同画像信号補正回路における補正量出力部の構成を示すブロック図である。

【図5】 同画像信号補正回路における補正テーブルの記憶内容を示す図である。

\*【図6】 (a)は、液晶容量において直流成分が印加される状態を説明するための電圧波形図であり、(b)は、実施形態における焼き付き防止を説明するための電圧波形図であり、(c)は、対向電極の電位を調整することにより、正極側と負極側との電圧実効値が均衡した状態を示す電圧波形図である。

【図7】 実施形態に係る液晶表示装置の動作を説明するためのタイミングチャートである。

【図8】 実施形態における画像信号補正回路の変形例を示すブロック図である。

【図9】 実施形態に係る液晶表示装置を適用した電子機器の一例たるプロジェクトの構成を示す断面図である。

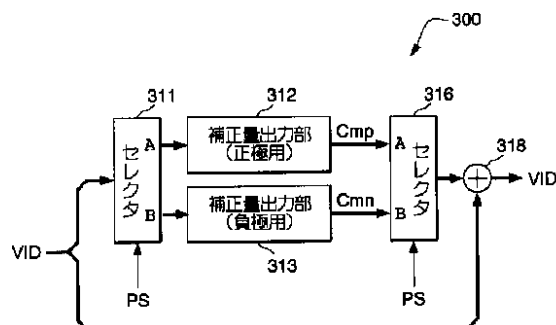
【図10】 実施形態に係る液晶表示装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【図11】 同液晶表示装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

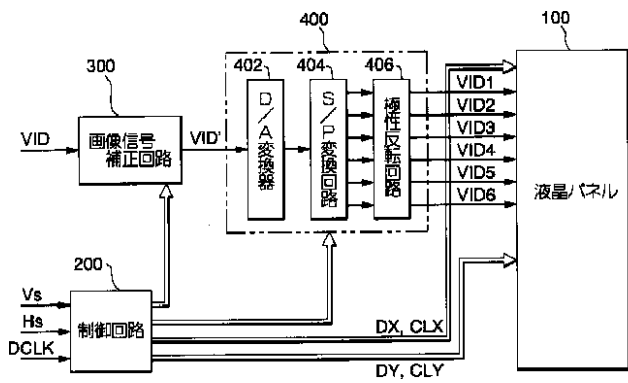
【符号の説明】

- 100.....液晶パネル
- 108.....対向電極
- 112.....走査線
- 114.....データ線
- 116.....TFT
- 118.....画素電極
- 130.....走査線駆動回路
- 140.....データ線駆動回路
- 150.....サンプリング回路
- 300.....画像信号補正回路
- 312.....補正量出力部
- 312.2.....テーブル
- 318.....加算器
- 400.....処理回路
- 2100...プロジェクト
- 2200...パーソナルコンピュータ
- 2300...携帯電話

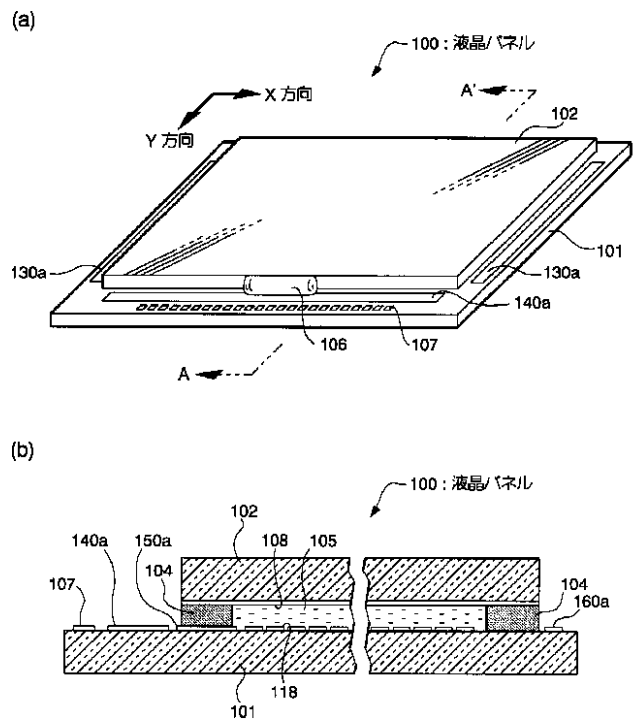
【図8】



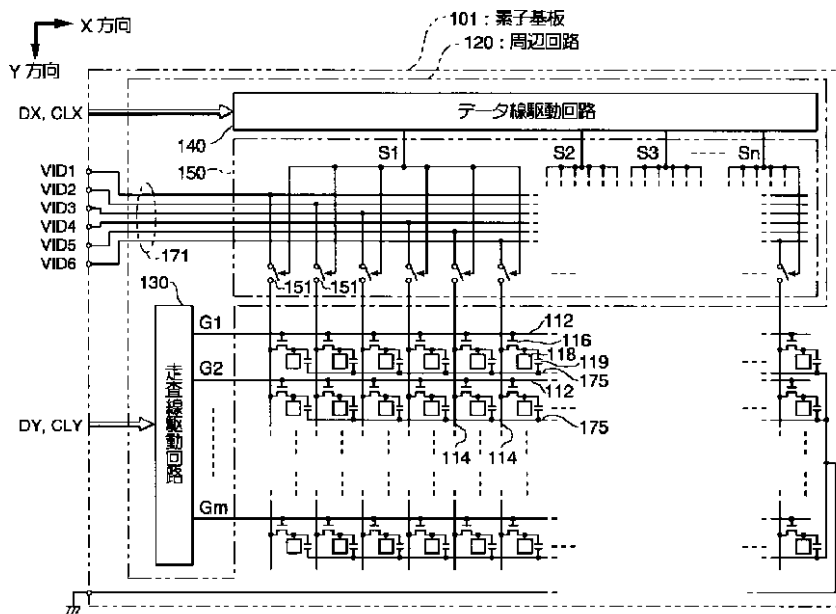
【図1】



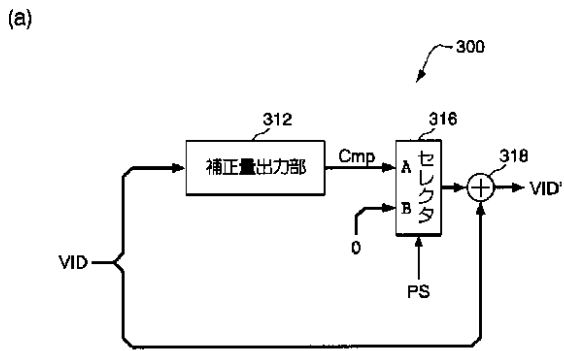
【図2】



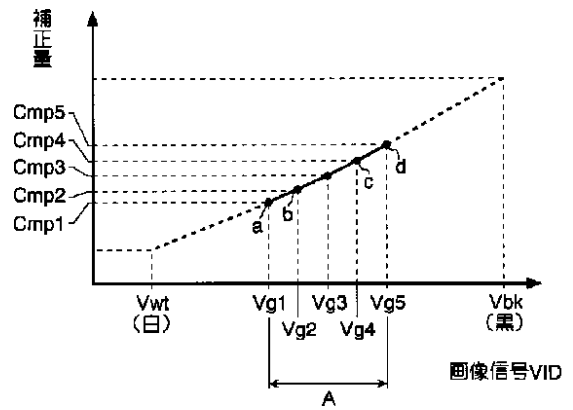
【図3】



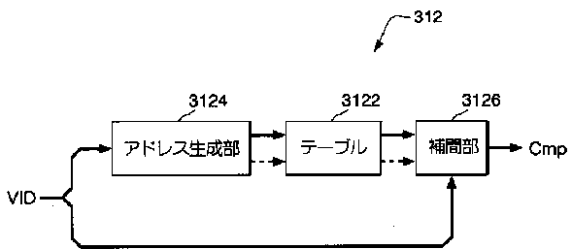
【図4】



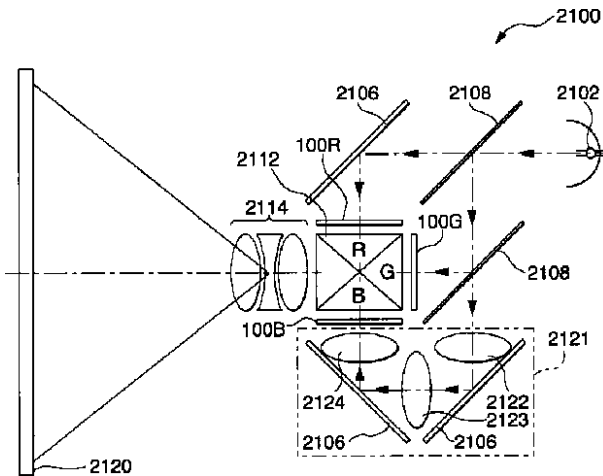
【図5】



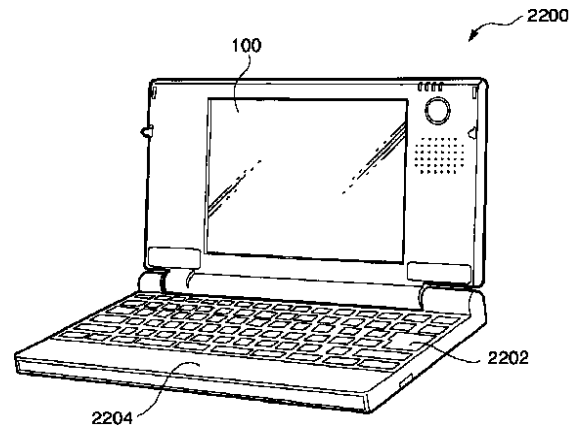
(b)



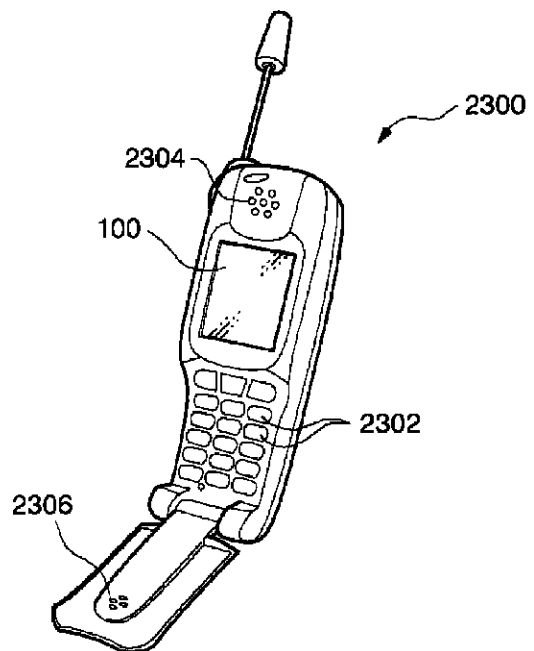
【図9】



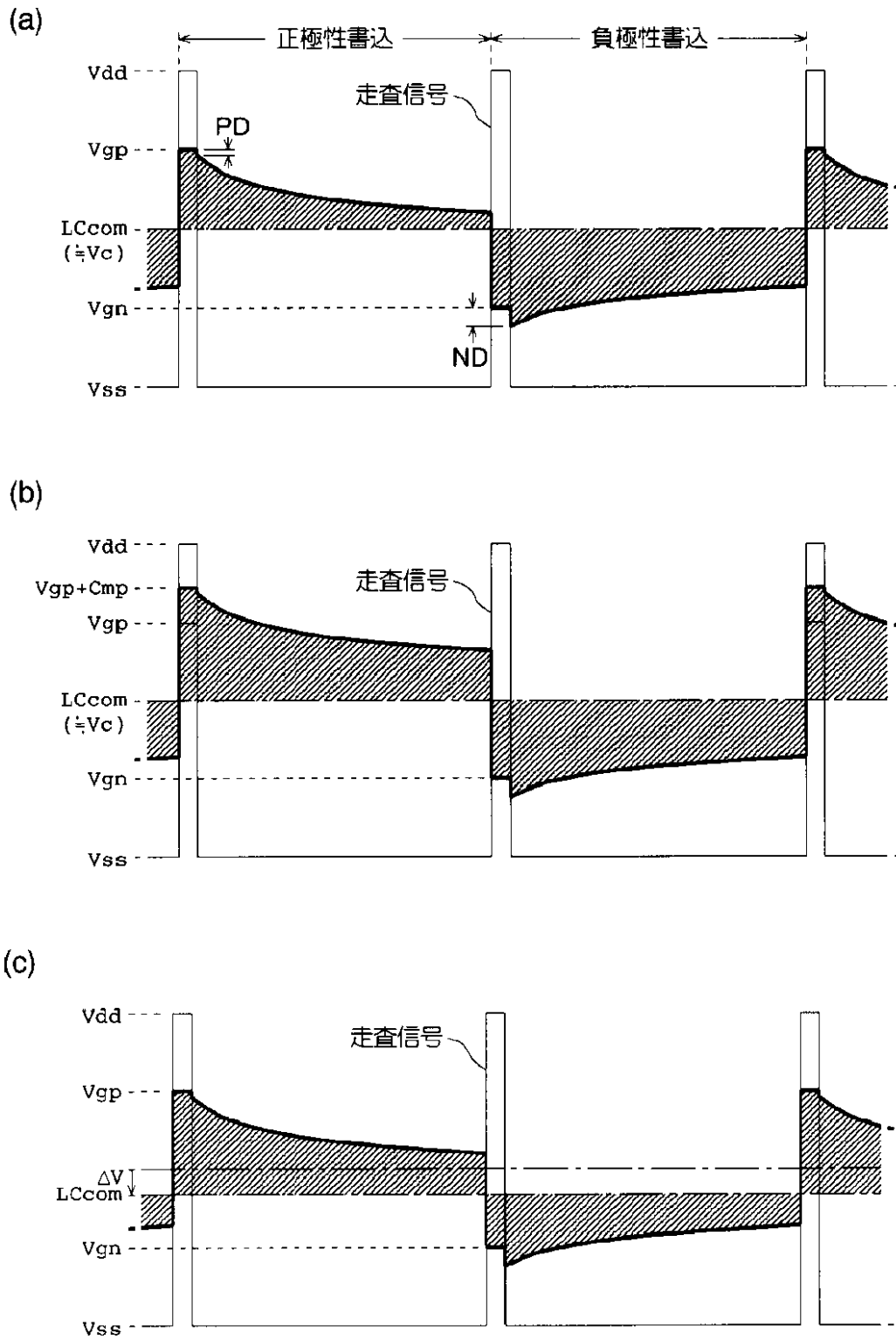
【図10】



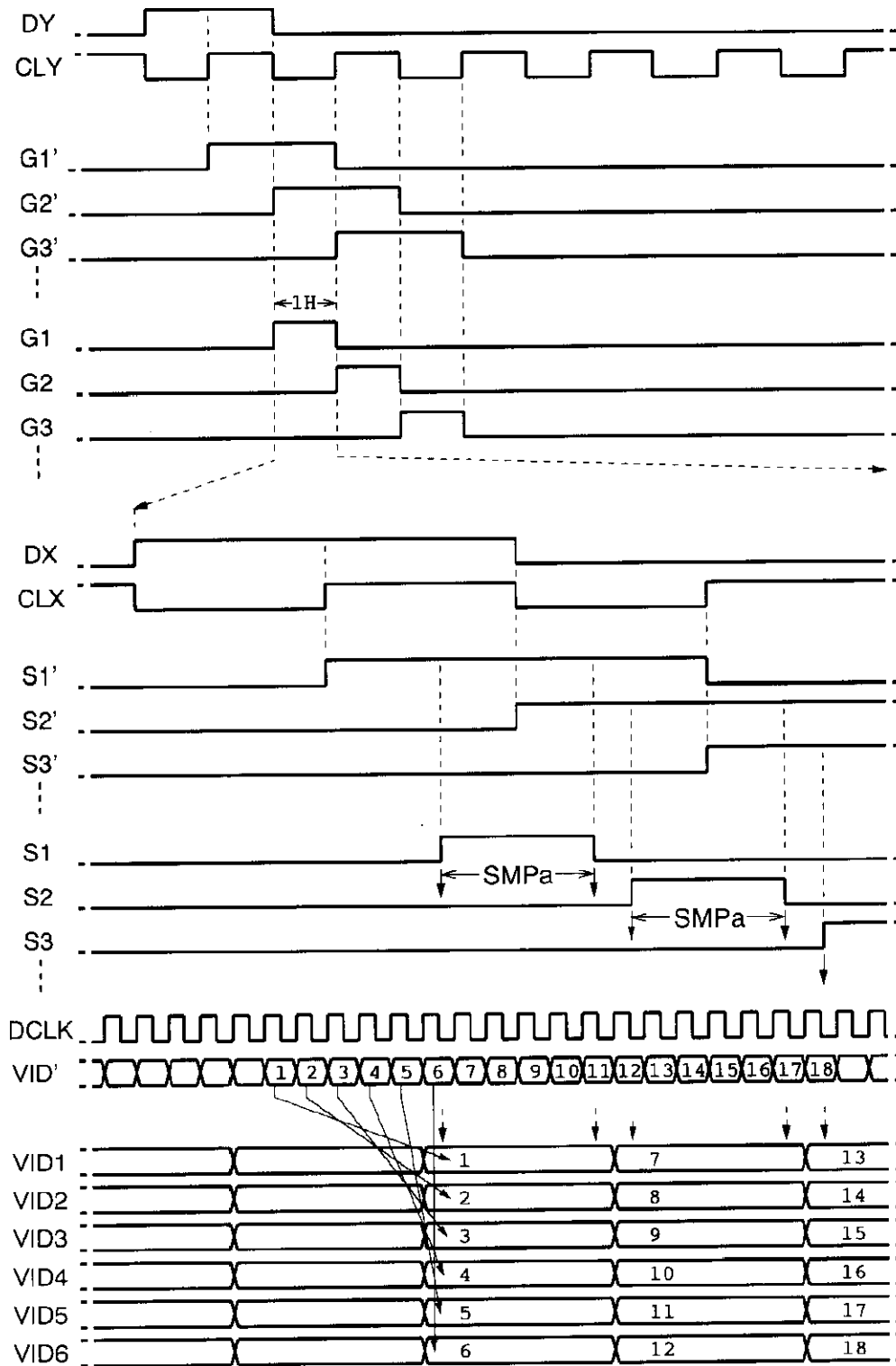
【図11】



【圖6】



【図7】



## フロントページの続き

| (51)Int.Cl. <sup>7</sup> | 識別記号  | F I          | テ-マコード(参考) |
|--------------------------|-------|--------------|------------|
| G 0 9 G 3/20             | 6 8 0 | G 0 9 G 3/20 | 6 8 0 T    |
| H 0 4 N 5/66             | 1 0 2 | H 0 4 N 5/66 | 1 0 2 B    |

Fターム(参考) 2H093 NA16 NA31 NA53 NB30 NC13  
 NC23 NC34 NC62 ND35 ND47  
 ND58  
 5C006 AF13 AF46 BB16 BC16 EC11  
 FA34  
 5C058 AA06 BA02 BA35 EA02 EA26  
 5C080 AA10 BB05 DD30 EE28 FF11  
 JJ02 JJ04 JJ05 JJ06 KK07  
 KK43

|                |   |         |            |
|----------------|---|---------|------------|
| 专利名称(译)        | 图像信号校正电路，其校正方法，液晶显示装置和电子设备  |         |            |
| 公开(公告)号        | <a href="#">JP2002182622A</a>   | 公开(公告)日 | 2002-06-26 |
| 申请号            | JP2001254848  | 申请日     | 2001-08-24 |
| [标]申请(专利权)人(译) | 精工爱普生株式会社   |         |            |
| 申请(专利权)人(译)    | 精工爱普生公司   |         |            |
| [标]发明人         | 青木透   |         |            |
| 发明人            | 青木透   |         |            |
| IPC分类号         | G02F1/133 G09G3/20 G09G3/36 H04N5/66  |         |            |
| CPC分类号         | G09G3/2011 G09G3/3614 G09G3/3648 G09G3/3651 G09G3/3688 G09G2300/0408 G09G2310/0297 G09G2320/0214 G09G2320/0219 G09G2320/0247 G09G2352/00  |         |            |
| FI分类号          | G09G3/36 G02F1/133.550 G09G3/20.621.B G09G3/20.680.C G09G3/20.680.S G09G3/20.680.T H04N5/66.102.B G09G3/20.631.R  |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NA31 2H093/NA53 2H093/NB30 2H093/NC13 2H093/NC23 2H093/NC34 2H093/NC62 2H093/ND35 2H093/ND47 2H093/ND58 5C006/AF13 5C006/AF46 5C006/BB16 5C006/BC16 5C006/EC11 5C006/FA34 5C058/AA06 5C058/BA02 5C058/BA35 5C058/EA02 5C058/EA26 5C080/AA10 5C080/BB05 5C080/DD30 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK07 5C080/KK43 2H193/ZA04 2H193/ZD23 2H193/ZH40 |         |            |
| 优先权            | 2000304981 2000-10-04 JP  |         |            |
| 其他公开文献         | JP3520863B2   |         |            |
| 外部链接           | <a href="#">Espacenet</a>   |         |            |

摘要(译)

要解决的问题：为了防止将直流分量施加到液晶电容上。 解决方案：校正量输出单元312，其输出与校正前的图像信号VID的电平相对应的校正量Cmp，以及当执行正极性写入而选择了负极性写入时选择校正量Cmp。在这种情况下，提供选择值为零的选择器316和将选择结果与原始图像信号VID相加的加法器316，并且以预定的周期参照预定的恒定电位给出相加结果。极性反转并施加到像素电极。结果，可以使施加在液晶电容上的电压的有效值在正极性写入和负极性写入中大致相等。

