

(19)日本国特許庁( J P )

(12) 公開特許公報 ( A ) (11)特許出願公開番号

特開2001 - 337349

(P2001 - 337349A)

(43)公開日 平成13年12月7日(2001.12.7)

(51) Int.CI<sup>7</sup>

識別記号

G 0 2 F 1/1368  
1/1335

F I

G 0 2 F 1/1368  
1/1335

テマコード(参考)

2 H 0 9 1  
2 H 0 9 2

審査請求 未請求 請求項の数 220 L (全 9 数)

(21)出願番号 特願2001 - 49953(P2001 - 49953)

(71)出願人 390019839

三星電子株式会社

(22)出願日 平成13年2月26日(2001.2.26)

大韓民国京畿道水原市八達区梅灘洞416

(31)優先権主張番号 2000 - 27832

(72)発明者 宋長根

(32)優先日 平成12年5月23日(2000.5.23)

大韓民国ソウル市瑞草区瑞草4洞 三益アパ  
ート5棟201号

(33)優先権主張国 韓国(KR)

(74)代理人 100094145

弁理士 小野由己男(外1名)

Fターム(参考) 2H091 FA35Y GA13 LA03 LA09 LA30

2H092 JA24 JA46 JB52 JB73 NA07

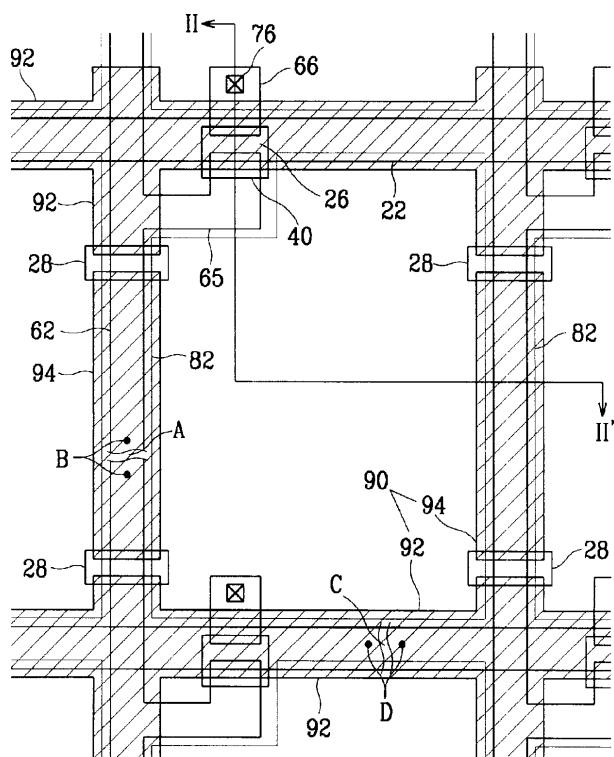
NA30 PA09

(54)【発明の名称】 液晶表示装置用薄膜トランジスタ基板及びその修理方法

(57)【要約】

【課題】 開口率を確保することができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供する。

【解決手段】 絶縁基板、絶縁基板の上に多数に分離されて形成され、マトリックス状の画素を開口部を有する網状のブラックマトリックス、ブラックマトリックスを覆う絶縁膜、絶縁膜上部に形成されており、横方向に伸びているゲート線及びゲート線に連結されているゲート電極を含むゲート配線、絶縁膜上部に形成されてゲート配線を覆っているゲート絶縁膜、ゲート絶縁膜上部に形成されている半導体層、半導体層上部に形成されている抵抗性接触層、互いに分離されて抵抗性接触層上部に形成されているソース及びドレーン電極とソース電極と連結されていてゲート線と交差して画素を定義するデータ線を含むデータ配線、データ配線を覆っている保護膜、ドレーン電極と電気的に連結されている画素電極を含む。



## 【特許請求の範囲】

【請求項1】絶縁基板、前記絶縁基板の上に多数に分離されて形成されており、マトリックス状の画素に開口部を有するとともに網状に形成されているブラックマトリックス、前記ブラックマトリックスを覆う絶縁膜、前記絶縁膜上部に形成されており、横方向にのびているゲート線及び前記ゲート線に連結されているゲート電極を含むゲート配線、前記絶縁膜上部に形成されて前記ゲート配線を覆っているゲート絶縁膜、前記ゲート絶縁膜上部に形成されている半導体層、前記半導体層上部に形成されている抵抗性接触層、互いに分離されて前記抵抗性接触層上部に形成されているソース及びドレーン電極と前記ソース電極と連結されていて前記ゲート線と交差して前記画素を定義するデータ線を含むデータ配線、前記データ配線を覆っている保護膜、前記ドレーン電極と電気的に連結されている画素電極を含む液晶表示装置用薄膜トランジスタ基板。

【請求項2】前記ゲート配線または前記データ配線と同一層に位置し、多数に分離された前記ブラックマトリックスの間に形成されているバッファー膜をさらに含む請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項3】前記ブラックマトリックスは前記ゲート線と重複する第1部分と前記第1部分と分離されており、前記データ線と重複する第2部分を含む請求項2に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項4】前記ゲート配線または前記データ配線と重なっている前記ブラックマトリックスの一部は除去されている請求項3に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項5】前記ブラックマトリックスは互いに隣接する前記画素電極と重なるように形成されている請求項1に記載の液晶表示装置用基板。

【請求項6】前記画素電極と前記ブラックマトリックスとは、0.5~2μm範囲の幅で重なっている請求項5に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項7】前記画素電極とデータ線とは、2~6μm範囲の間隔をあいて形成されている請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項8】前記絶縁膜は酸化ケイ素を含む請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項9】前記絶縁膜は0.5~3μm範囲の厚さで形成されている請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項10】前記液晶表示装置用基板は液晶分子が基板に対して垂直に配列されている垂直配向方式の液晶表示装置に用いられる請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項11】前記液晶表示装置用基板は液晶分子が基板に対して平行に配列し、前記画素電極が線状に形成されており、前記画素電極と対向する線状の共通電極をさ

らに含む水平配向方式の液晶表示装置に用いられる請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項12】前記画素電極と重なって維持容量を形成する維持電極をさらに含む請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項13】互いに分離されていて他の方向にのびている第1部分と第2部分と含み、マトリックス状の画素に開口部を有するとともに網状に形成されているブラックマトリックス、横方向にのびており、前記ブラックマトリックスの前記第1部分と絶縁されて重なっているゲート線及び前記ゲート線と絶縁されて交差することにより前記画素を定義し、前記ブラックマトリックスの前記第2部分と絶縁されて重なっているデータ線を含む液晶表示装置用薄膜トランジスタ基板においてゲート線または前記データ線が断線した場合、前記ゲート線と前記第1部分または前記データ線と前記第2部分を短絡することにより前記ゲート線または前記データ線を修理する段階を含む薄膜トランジスタ基板の修理方法。

【請求項14】第1絶縁基板、前記第1絶縁基板の上に多数分離されて形成されており、マトリックス状の画素に開口部を有するとともに網状に形成されているブラックマトリックス、前記ブラックマトリックスを覆う絶縁膜、前記絶縁膜上部に形成されており、横方向にのびているゲート線及び前記ゲート線に連結されているゲート電極を含むゲート配線、前記絶縁膜上部に形成されている半導体層、前記半導体層上部に形成されている抵抗性接触層、互いに分離されて前記抵抗性接触層上部に形成されているソース及びドレーン電極と前記ソース電極と連結されていて前記ゲート線と交差して前記画素を定義するデータ線を含むデータ配線、前記データ配線を覆っている保護膜、前記ドレーン電極と前記保護膜の接触孔を通じて電気的に連結されている画素電極を含む画素配線、前記第1絶縁基板と対向する第2絶縁基板、前記第1絶縁基板と対向する前記第2絶縁基板上部に形成されており、前記画素電極と対向して液晶分子を駆動するための電場を形成する共通電極を含む液晶表示装置。

【請求項15】前記ゲート配線または前記データ配線と同一層に位置し、多数分離された前記ブラックマトリックスの間に形成されているバッファー膜をさらに含む請求項14に記載の液晶表示装置。

【請求項16】前記ブラックマトリックスは前記ゲート線と重複する第1部分と前記第1部分と分離されており、前記データ線と重複する第2部分を含む請求項15に記載の液晶表示装置。

【請求項17】前記液晶分子は前記第1及び第2絶縁基板に対して垂直に配列されている請求項14に記載の液晶表示装置。

【請求項18】前記画素電極は前記液晶分子の傾斜方向

を分散させて液晶分子を分割配向させるための一つ以上の開口部パターンを有する請求項14に記載の液晶表示装置。

【請求項19】前記共通電極は前記液晶分子の傾斜方向を分散させて液晶分子を分割配向させるための一つ以上の開口部パターンを有する請求項14に記載の液晶表示装置。

【請求項20】前記開口部パターンは前記液晶分子の傾斜方向を4方向に分散させて液晶分子を分割配向する請求項18または19に記載の液晶表示装置。

【請求項21】前記画素電極と重なって維持容量を形成する維持電極をさらに含む請求項20に記載の液晶表示装置。

【請求項22】前記開口部パターンの中央部または縁部部分に対応する部分に形成されている遮光膜をさらに含む請求項21に記載の液晶表示装置。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は液晶表示装置用薄膜トランジスタ基板及びその修理方法に関する。

##### 【0002】

【従来の技術】液晶表示装置は現在最も広く用いられている平板表示装置のうちの一つであって、電極が形成されている二枚の基板とその間に挿入されている液晶層からなり、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光の量を調節して画像を表示する装置である。

【0003】液晶表示装置の中でも現在主に用いられるのは二つの基板に電極が各々形成されていて電極に印加される電圧をスイッチングする薄膜トランジスタを有している液晶表示装置であり、二つの基板のうちの一つには薄膜トランジスタと画素電極とが形成されており、他の基板にはカラーフィルターとブラックマトリックス(b l a c - k m a t r i x)と全面の共通電極が形成されているのが一般的である。

##### 【0004】

【発明が解決しようとする課題】このような液晶表示装置の輝度を向上させるためにはパネルの高い開口率を確保するのが重要な課題である。しかし、ブラックマトリックスは二つの基板の整列誤差を考慮して広い幅で形成するようになると、これが開口率を減少させる要因になる。

【0005】本発明における技術的課題は、開口率を確保することができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することにある。

##### 【0006】

【課題を解決するための手段】このような課題を達成するために本発明では、薄膜トランジスタの下部に単位画素に開口部を有するブラックマトリックス(b l a c k m a t r i x)を形成する。

【0007】さらに詳細には、本発明による液晶表示装置用薄膜トランジスタ基板には、絶縁基板上部のマトリックス状の画素に開口部を有しており、多数分離されているブラックマトリックスが網状に形成されている。

【0008】さらに詳細には、本発明による液晶表示装置用薄膜トランジスタ基板には、絶縁基板の上に多数分離されており、マトリックス状の画素に開口部を有するとともに網状のブラックマトリックスが形成されている。ブラックマトリックスを覆う絶縁膜上部には横方向

10 にのびているゲート線及びゲート線に連結されているゲート電極を含むゲート配線が形成されており、その上部にはゲート配線を覆っているゲート絶縁膜が形成されている。ゲート絶縁膜上部には半導体層と抵抗性接触層とが形成されており、互いに分離されて抵抗性接触層の上部に位置するソース及びドレーン電極とソース電極と連結されていてゲート線と交差して画素を定義するデータ線を含むデータ配線が形成されている。また、データ配線を覆っている保護膜が形成されており、ドレーン電極と電気的に連結されている画素電極が形成されている。

20 【0009】この時、ゲート配線または前記データ配線と同一層に位置し、多数分離されたブラックマトリックスの間に形成されているバッファー膜をさらに含むことができる。また、ブラックマトリックスはゲート線と重複する第1部分と、第1部分と分離されていて、データ線と重複する第2部分とからなるのが好ましく、ゲート配線またはデータ配線と重なっている一部が除去できる。

【0010】ここで、ブラックマトリックスは互いに隣接する画素電極と0.5~2μm範囲程度の幅で重なり、画素電極とデータ線とは6μm以下の間隔をおいて形成されるのが好ましい。

【0011】絶縁膜は酸化ケイ素を用いて形成することができ、0.5~3μm範囲の厚さを有するのが好ましい。

【0012】このような液晶表示装置用薄膜トランジスタ基板は液晶分子が基板に対して垂直配列されている垂直配向方式の液晶表示装置に用いることができ、液晶分子が基板に対して平行に配列し、画素電極が線状に形成されていて画素電極と対向する線状の共通電極をさらに含む水平配向方式の液晶表示装置に用いることができる。

【0013】このような構造において、ゲート線またはデータ線が断線した場合、ゲート線と第1部分またはデータ線と第2部分を短絡させて断線したゲート線またはデータ線を修理することができる。

【0014】一方、垂直配向方式の液晶表示装置は画素電極と対向して液晶分子を駆動するための電場を形成する共通電極が形成されている絶縁基板をさらに含む。この時、画素電極または共通電極は液晶分子の傾斜方向を分散させて液晶分子を分割配向させるための一つ以上の

開口部パターンを有することができ、開口部パターンは液晶分子の傾斜方向を4方向に分散して液晶分子を分割配向するように形成されるのが好ましい。

#### 【0015】

【発明の実施の形態】添付した図面を参考として本発明の実施例による液晶表示装置用薄膜トランジスタ基板及びその修理方法について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。

【0016】まず、図1乃至図3を参照して本発明の実施例による薄膜トランジスタ基板の構造について詳細に説明する。

【0017】図1は本発明の実施例による薄膜トランジスタ基板の構造を示した配置図であり、図2は図1のI-I'線に沿って切断して示した断面図である。図2では薄膜トランジスタ基板と対向するカラーフィルタ基板も共に示されている。

【0018】まず、下部絶縁基板10の上部に不透明な導電物質または窒化クロムまたは窒化モリブデンなどを含む単一膜または多層膜からなるブラックマトリックス90が形成されている。ブラックマトリックス90はマトリックス状の画素に開口部を有していて網状に形成されており、互いに分離されていて横方向にのびている横部92と縦方向にのびている縦部94を含む。ブラックマトリックス90は画素の間で漏洩する光を遮断する機能を有し、以後に形成される薄膜トランジスタの半導体層40に入射する光を遮断するために変形した形態とすることができる。ここで、ブラックマトリックス90を横部92と縦部94とに分離する理由は以後に横部92及び縦部94と各々重なって形成されるゲート線22及びデータ線62に各々伝えられる走査信号及びデータ信号が互いに干渉を起こしたり、信号に対する遅延を最小化するためである。

【0019】下部絶縁基板10の上部にはブラックマトリックス90を覆う絶縁膜100が形成されている。絶縁膜100は3.0~4.0程度の低い誘電率を有する酸化ケイ素( $\text{SiO}_x$ )で形成するのが好ましく、0.5~3.0 $\mu\text{m}$ 程度に充分な厚さを有するのが好ましい。これは、ブラックマトリックス90によって以後に形成されるゲート配線22、26及びデータ配線62、65、66に伝達される信号に対する遅延を最少化するためである。

【0020】絶縁膜100上部にはアルミニウム(A1)またはアルミニウム合金(A1a1l1o-y)、モリブデン(Mo)またはモリブデン-タンゲステン(MoW)合金、クロム(Cr)、タンタル(Ta)、銅(Cu)または銅合金(Cu a l l o y)などの金属または導電体で作られたゲート配線が形成されている。ゲート配線は横方向にのびており、走査信号線またはゲート線22及びゲート線22の一部である薄膜トランジスタのゲート電極26

50

を含む。ここで、ゲート線22は後述する画素電極82と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極82とゲート線22の重畠で発生する維持容量が十分でない場合、維持容量用配線を追加的に形成することもできる。

【0021】一方、ゲート配線22、26と同一層にはブラックマトリックス90の横部92と縦部94との間で漏洩する光を遮断するためにこれらと重なっているバッファー膜28が形成されている。

【0022】絶縁膜100上には窒化ケイ素( $\text{SiN}_x$ )などからなるゲート絶縁膜30がゲート配線22、26を覆っており、ゲート電極26の上のゲート絶縁膜30上部には水素化非晶質ケイ素(hydrogenated amorphous silicon)などの半導体からなる薄膜トランジスタの半導体層40が島状に形成されている。半導体層40上には磷(P)などのn型不純物で高濃度にドーピングされている非晶質ケイ素または微細結晶化されたケイ素または金属シリサイドなどを含む抵抗性接触層(ohmic contact layer)55、56がゲート電極26を中心に分離されて形成されている。

【0023】ゲート絶縁膜30及び抵抗性接触層55、56上には低抵抗を有するアルミニウム系列または銅系列または銀系列の導電物質からなるデータ配線が形成されている。データ配線は縦方向に形成されてゲート線と単位画素を定義するデータ線62、そしてデータ線62と連結されていて抵抗性接触層(55)上に位置する薄膜トランジスタのソース電極65及びデータ線部62、65と分離されており、ゲート電極26に対してソース電極65の反対側の抵抗性接触層(56)の上部に位置する薄膜トランジスタのドレーン電極66を含む。

【0024】データ配線62、65、66上には保護膜70が形成されており、保護膜70はドレーン電極66を露出する接触孔76を有し、保護膜70は窒化ケイ素やアクリル系などの有機絶縁物質で形成することができる。

【0025】保護膜70上には薄膜トランジスタから画像信号を受けて上板の電極と共に電場を生成する画素電極82が形成されている。画素電極82はITO(indium tin oxide)またはIZO(indium zinc oxide)などの透明な導電物質で作られ、接触孔72を通じてドレーン電極66と物理的・電気的に連結されて画像信号の伝達を受ける。この時、画素電極82とブラックマトリックス90が重なる幅(b)は0.5~2 $\mu\text{m}$ の範囲になるようにし、画素電極82とデータ線62との間の間隔(c)は2~6 $\mu\text{m}$ 程度になるように形成するのが好ましく、互いに隣接する画素電極82の間の間隔(a)はデータ線62の幅と2倍の幅b及びcによって可変的に決定され、データ線62の金属の種類によって変わることがある。

【0026】一方、図2のように、下部絶縁基板10と対向する面の上部絶縁基板200上に赤、緑、青のカラーフィルター210が画素に形成されており、その上部には保護膜220が形成されている。この時、保護膜220は必須のものではなく、省略することができる。また、保護膜220の上部全面には画素電極82と共に液晶分子を駆動するための電場を形成する共通電極230が形成されている。この時、ブラックマトリックス90を赤、緑、青のカラーフィルター210を上部絶縁基板200に形成する場合にはゲート配線22、26及びデータ配線62、65、66によって反射される光を最小化するために赤、緑、青のカラーフィルター210は4μm以内の狭い間隔で形成されるのが好ましく、これを互いに重なるように形成し得、開口率に影響を与えない範囲で赤、緑、青カラーフィルター210の間に反射防止膜が追加され得る。

【0027】このような本発明の第1実施例による液晶表示装置では、画素電極82及び薄膜トランジスタが形成されている下部絶縁基板10にブラックマトリックス90が共に形成されていて二つの絶縁基板10、200に対する整列を考慮しなくてもいいので、ブラックマトリックス90の幅を最少に形成して開口率を向上させることができる。

【0028】一方、本発明の第1実施例とは違い、ゲート線22及びデータ線62と重なる面積を最小化してこれらを通じて伝えられる信号に対する遅延を最少化するためにブラックマトリックスは開口部を有することができる。このことを図面を参照して具体的に説明する。

【0029】図3は、本発明の第2実施例による薄膜トランジスタ基板におけるブラックマトリックスの構造を示した平面図である。

【0030】図3のように、本発明の第2実施例による薄膜トランジスタ基板において、ブラックマトリックス90には中央部に開口部96が形成されている。这样的に開口部96を有するブラックマトリックス90を用いる場合には、ゲート配線22、26(図1参照)及びデータ配線62、65、66(図1参照)で開口部96を完全にふさぐようにして開口部96を通じて漏洩する光が遮断できるようにする。このような構造ではゲート配線22、26及びデータ配線62、65、66とブラックマトリックス90が重なる面積を最小化することができてゲート配線22、26及びデータ配線62、65、66を通じて伝えられる信号に対する遅延を最少化することができる。

【0031】このような本発明の第1実施例による薄膜トランジスタ基板の構造では画素電極82だけを有する構造について例をあげたが、共通電極と画素電極が基板に対してほぼ平行な電場を形成して液晶分子を駆動する平面駆動方式または基板に対してほぼ垂直に配列されており、陰の誘電率を有する垂直配向方式の液晶表示装置

10  
にも同一に適用することができる。特に、平面駆動方式の液晶表示装置では側面クロストーク(cross-talk)を減らすのにさらに効果的である。これは、側面クロストークはデータ線62の両側附近でななめに入射する光が漏洩して発生するが、ブラックマトリックス94がデータ線62下部でデータ線62より広い幅で形成されてデータ線62の下部でななめに入射する光の大部分を遮断するのでクロストークを効果的に減らすことができる。平面駆動方式の液晶表示装置で共通電極と画素電極は基板にほぼ平行な電場を形成するために同一な基板に線状に対向して形成され、共通電極と画素電極はゲート配線またはデータ配線または保護膜上部に互いに異なる層でまたは同一層で形成されることもできる。

【0032】本発明の第1及び第2実施例では互いに隣接する画素のブラックマトリックス90横部92が連結されるように形成されており、縦部94が分離されるように形成されているが、反対に横部92が分離されるように形成して縦部94を連結されるように形成することもできる。また、ブラックマトリックス90の横部92と縦部94全てが分離されるように形成することができる。

【0033】一方、本発明の実施例による薄膜トランジスタ基板ではブラックマトリックス90を用いて断線した配線を修理することができる。図1のように、データ線62のA部分が断線した場合にはA部分を中心に上下に位置するB部分にレーザーを照射してブラックマトリックス90の縦部94とデータ線62を短絡して断線したデータ線62を修理する。この時、A部分の上部データ線62に伝達される映像信号はB部分を通じてブラックマトリックス90の縦部94を経由してA部分の下部データ線62に伝えられる。一方、ゲート線22のC部分が断線した場合にはC部分を中心に左右に位置するD部分にレーザーを照射してブラックマトリックス90の横部92とゲート線22を短絡して断線したゲート線22を修理する。この時、C部分の左側ゲート線22に伝達される走査信号はD部分を通じてブラックマトリックス90の横部92を経由してC部分の右側ゲート線22に伝えられる。この時、多数の断線した部分が発生した場合にはゲート線22及びデータ線62を修理するためにはブラックマトリックス90の横部92及び縦部94各自は画素を単位に多数分離されているのが効果的である。

【0034】一方、液晶表示装置中でも電界が印加されない状態で液晶分子の長軸を上下基板に対してほぼ垂直をなすように配列した垂直配向モード液晶表示装置はコントラスト比が大きいので多様に用いられている。この時、広視野角を具現するための手段としては画素電極82または共通電極230に開口部パターンを形成する方法[PVA(patterned vertical alignment)モード]と突起を形成する方法などが

ある。これらはフリンジフィールド(fringe field)を形成したり先傾斜角(pretilt)を調節して液晶分子の傾斜方向を4方向に均一に分散させて液晶分子を分割配向させることによって広視野角を確保する方法である。この中でもPVAモードは電極82、230に所望の一つ以上の開口部パターンを形成して所望の模様のフリンジフィールドを形成するのに容易である。

【0035】このようなPVA方式の液晶表示装置でもブラックマトリックス90を下部絶縁基板10の上部に薄膜トランジスタと共に形成して開口部を増加させることができ、以下、図面を参照して具体的に説明する。

【0036】図4は本発明の第3実施例によるPVA方式の液晶表示装置で画素の構造を概略的に示した配置図であり、図5a乃至図5dは図4でブラックマトリックスパターン、ゲート配線、データ配線及び電極パターンを各々示した平面図である。

【0037】図4及び図5a乃至図5dのように、大部分の構造は第1実施例と類似している。

【0038】図4及び図5aのように、画素に開口部を有するブラックマトリックスパターン90は横部92と縦部94とを含む。第1実施例と異なって、互いに隣接する画素のブラックマトリックスパターン90の横部92が互いに分離されている。

【0039】図4及び図5bのように、ゲート配線は横方向に形成されているゲート線22及びゲート線22の一部である薄膜トランジスタのゲート電極26を含む。また、ゲート配線は画素電極82と重なって維持容量を形成するための維持電極25を含み、維持電極25は維持容量を十分に確保するために突出部251を有する。ゲート配線22、26、25、251と同一層には多数分離されているブラックマトリックス90の縦部94の間で漏洩する光を遮断するための第1バッファー膜28がブラックマトリックス90の縦部94の間に対応する部分に形成されている。

【0040】図4及び図5cのように、データ配線は縦方向にのびてあり、ゲート線22と交差して画素を定義するデータ線62、データ線62に連結されていてゲート電極26上部まで延びているソース電極65及びゲート電極26を中心にしてソース電極65と対向するドレーン電極66を含む。また、データ配線62、65、66は維持電極25に対応する部分に位置し、以後の画素電極82と電気的に連結されて維持電極25と共に維持容量を形成する維持電極用パターン64を含む。データ配線62、65、66、64と同一層には多数に分離されているブラックマトリックス90の横部92の間で漏洩する光を遮断するための第2バッファー膜68がブラックマトリックス90の横部92の間に対応する部分に形成されている。ここで、図面符号76及び74はドレーン電極66と維持電極用パターン64を露出する保護膜750

0(図2参照)の接触孔を示したものである。このような接触孔76、74を通じてドレーン電極66と維持電極用パターン64は以後の画素電極82と電気的に連結される。

【0041】図4及び図5dのように、画素電極82には画素電極82の中央部を横方向に横切る第1開口部81が形成されている。また、第1開口部81を中心に上部の画素電極82中央部を横または縦方向に横切る第2開口部83が形成されており、第1開口部81を中心に下部の画素電極82中央部を横または縦方向に横切る第3開口部85が形成されている。ここで、図面符号232及び234は各々第2開口部83を中心に上下または左右の両側に位置して共通電極230(図2参照)に形成されている第4及び第5開口部であり、図面符号231及び233は各々第3開口部85を中心に上下または左右の両側に位置し、共通電極230(図2参照)に形成されている第6及び第7開口部を指示したものである。

【0042】このような本発明の実施例によるPVA方式の液晶表示装置の構造では前述したように、ブラックマトリックス90の横部92及び縦部94が多数分離されていてゲート配線及びデータ配線の断線を容易に修理することができ、ブラックマトリックス90を薄膜トランジスタと共に形成することによって、そうではない場合より開口率を10%程度向上させることができた。

【0043】本発明の実施例で開口部は直線または四角形で形成されているが、多様な模様に変形することもできる。また、一つ以上の画素を用いて液晶分子の傾斜方向が4方向になるように形成することもでき、薄膜トランジスタの位置または模様を変形することができ、以下に図面を参照して具体的に説明する。

【0044】図6は、本発明の第4実施例によるPVA方式の液晶表示装置で画素の構造を概略的に示した配置図であり、図7a乃至図7dは図6でブラックマトリックスパターン、ゲート配線、データ配線及び電極パターンを各々示した平面図である。図6及び図7a乃至図7dでは互いに隣接する四つの画素を示した図面である。

【0045】図6及び図7a乃至図7dのように、大部分の構造は第3実施例と同一である。

【0046】但し、上下または左右の互いに隣接する二つの画素を用いて液晶分子の傾斜方向が4方向になるように画素が配置されている。この時、図6及び7a乃至7dのように、ブラックマトリックス90は上下に互いに隣接する画素に対して一つの開口部を有するように形成されており、維持電極25は互いに隣接する画素列の間に形成されており、互いに隣接する画素列のゲート配線22、26は維持電極25を中心に対向するように配置されている。

【0047】また、維持電極25には以後に形成される画素電極82に横方向または縦方向に形成されている第

1乃至第4開口部86、87、88、89の縁部角部で液晶分子の異常駆動によって画面上に黒く現れて画質を低下させるテクスチャ-(textur-e)を遮るために第4開口部86、87、88、89の縁部角部に対応するように形成されている第1遮光膜252が連結されている。図面で点線は第1乃至第4開口部86、87、88、89中央部で液晶分子の異常駆動によって漏洩する光を遮断するために第4開口部86、87、88、89の中央部に対応するように形成されている第2遮光膜253を示したものであって、必須なものではなく、選択的である。図7dで図面符号231、232、233及び234は第3実施例と同様に共通電極230に形成されている開口部を示す。

【0048】このように、本発明の実施例による薄膜トランジスタ基板及びその製造方法でブラックマトリックスを薄膜トランジスタ及び配線と共に形成することによって開口率を確保することができる。また、ブラックマトリックスを用いて配線の断線を容易に修理することができる。

## 【図面の簡単な説明】

【図1】本発明の実施例による薄膜トランジスタ基板の構造を示した配置図である。

【図2】図1でI-I'-線に沿って切断して示した断面図である。

【図3】本発明の第2実施例による薄膜トランジスタ基板でブラックマトリックスの構造を示した平面図である。

【図4】本発明の第3実施例によるPVA方式の液晶表示装置で画素の構造を概略的に示した配置図である。

【図5】図4でブラックマトリックスパターン、ゲート 30 253 第2遮光膜配線、データ配線及び電極パターンを各々示した平面図

である。

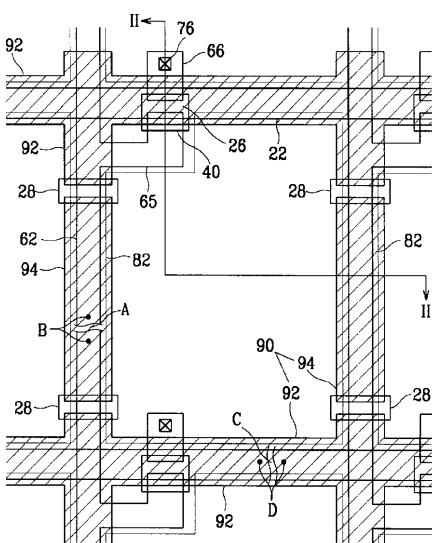
【図6】本発明の第4実施例によるPVA(patterned vertical align)方式の液晶表示装置で画素の構造を概略的に示した配置図である。

【図7】図6でブラックマトリックスパターン、ゲート配線、データ配線及び電極パターンを各々示した平面図である。

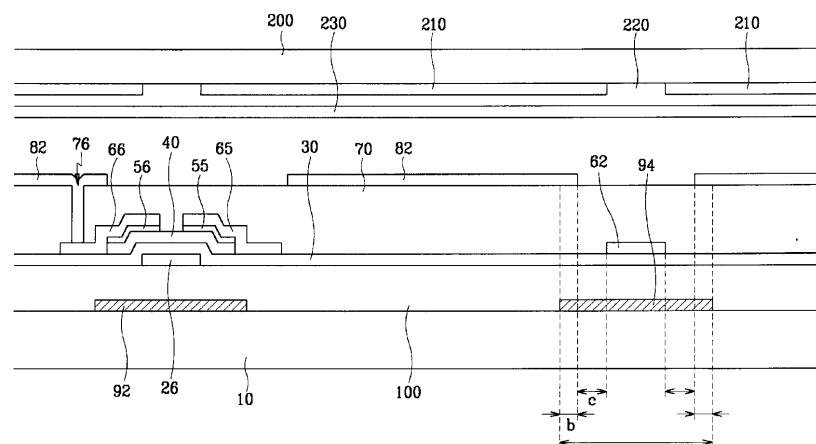
## 【符号の説明】

- 10 22、26 ゲート配線  
25 維持電極  
28 バッファー膜  
30 ゲート絶縁膜  
40 薄膜トランジスタの半導体層  
50 絶縁膜  
55、56 抵抗性接触層  
62、65、66 データ配線  
70 保護膜  
72 接触孔  
20 76 接触孔  
82 画素電極  
86、87、88、89 開口部  
90 ブラックマトリックス  
92 横部  
94 縦部  
100 絶縁膜  
230 共通電極  
231、232、233、234 開口部  
252 第1遮光膜  
30 253 第2遮光膜

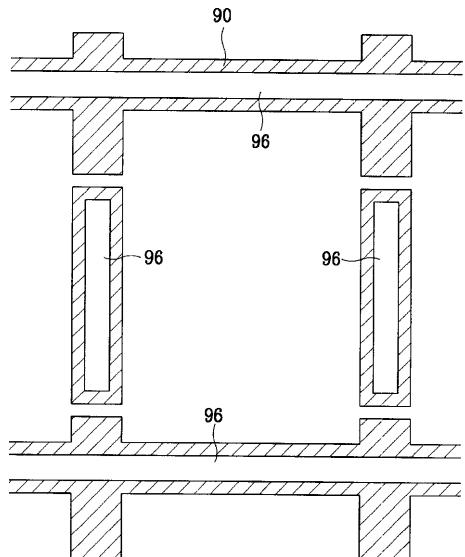
【図1】



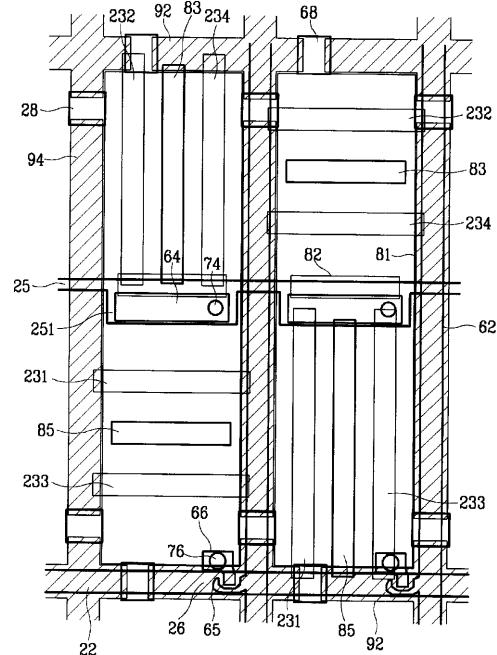
【図2】



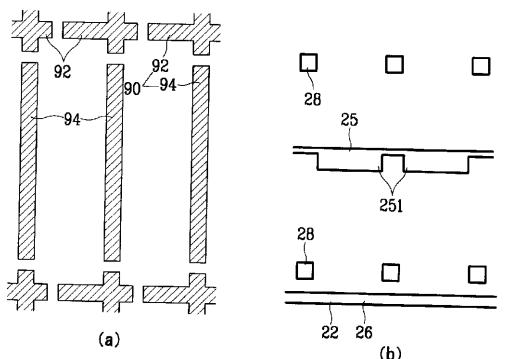
【図3】



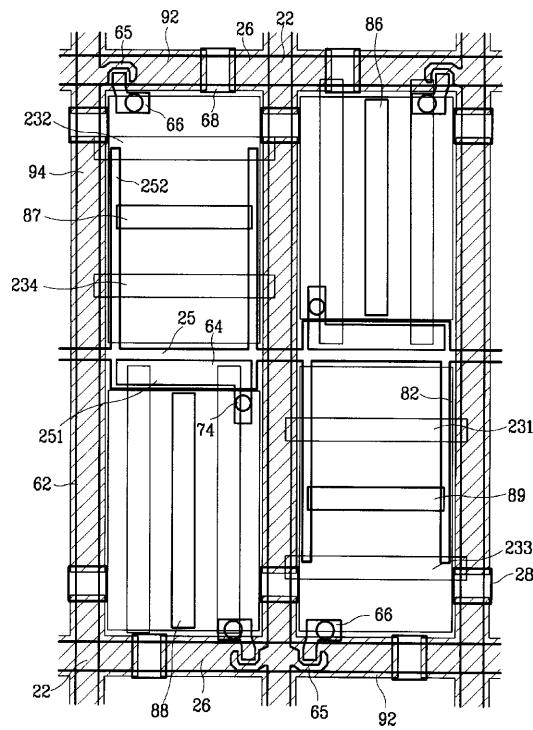
【図4】



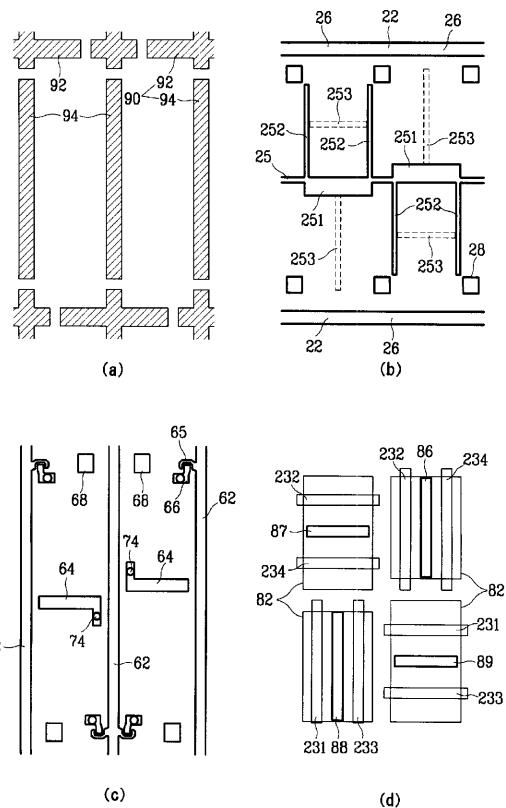
【 5 】



(四) 6



【図7】



专利名称(译)	用于液晶显示装置的薄膜晶体管基板及其修复方法		
公开(公告)号	<a href="#">JP2001337349A</a>	公开(公告)日	2001-12-07
申请号	JP2001049953	申请日	2001-02-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋長根		
发明人	宋 長 根		
IPC分类号	G02F1/1335 G02F1/13 G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136259 G02F1/1309 G02F1/134363 G02F1/136209 G02F2001/136263		
FI分类号	G02F1/1368 G02F1/1335		
F-TERM分类号	2H091/FA35Y 2H091/GA13 2H091/LA03 2H091/LA09 2H091/LA30 2H092/JA24 2H092/JA46 2H092/JB52 2H092/JB73 2H092/NA07 2H092/NA30 2H092/PA09 2H191/FA14Y 2H191/GA19 2H191/LA03 2H191/LA09 2H191/LA40 2H192/AA24 2H192/BA25 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC42 2H192/DA02 2H192/DA12 2H192/EA15 2H192/EA17 2H192/EA43 2H192/HB37 2H192/HB49 2H192/HB64 2H192/JA13 2H291/FA14Y 2H291/GA19 2H291/LA03 2H291/LA09 2H291/LA40		
优先权	1020000027832 2000-05-23 KR		
其他公开文献	<a href="#">JP4733844B2</a>		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

解决的问题：提供一种用于液晶显示装置的能够确保开口率的薄膜晶体管基板及其制造方法。绝缘基板，在绝缘基板上大量形成并在矩阵像素中具有开口的网状黑矩阵，覆盖黑矩阵的绝缘膜以及绝缘膜的上部。栅极线，其包括沿横向延伸的栅极线和连接至该栅极线的栅极，形成在绝缘膜上并覆盖该栅极线的栅极绝缘膜，以及形成在该栅极绝缘膜上的半导体层 电阻接触层形成在半导体层上，源电极和漏电极彼此分离并形成在电阻接触层上，与源电极连接，并且与栅极线相交以限定像素。数据线包括数据线，覆盖数据线的保护膜以及电连接至漏极的像素电极。

