

(19)日本国特許庁（J P）

(12) **公開特許公報** (A) (11)特許出願公開番号

特開2001－305586
(P2001－305586A)

(43)公開日 平成13年10月31日(2001.10.31)

(51)Int.Cl ⁷	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1368			G 0 2 F 1/1368	
	1/133	550	1/133	550
	1/1343		1/1343	
G 0 9 G 3/20	670		G 0 9 G 3/20	670 A
	3/36		3/36	
審査請求 未請求 請求項の数 28 O L（全 26数） 最終頁に続く				

(21)出願番号 特願2001－38135(P2001－38135)

(22)出願日 平成13年2月15日(2001.2.15)

(31)優先権主張番号 特願2000－36122(P2000－36122)

(32)優先日 平成12年2月15日(2000.2.15)

(33)優先権主張国 日本(JP)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 塩田 昭教

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 山北 裕文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100101823

弁理士 大前 要

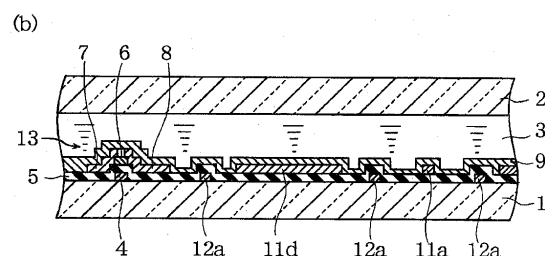
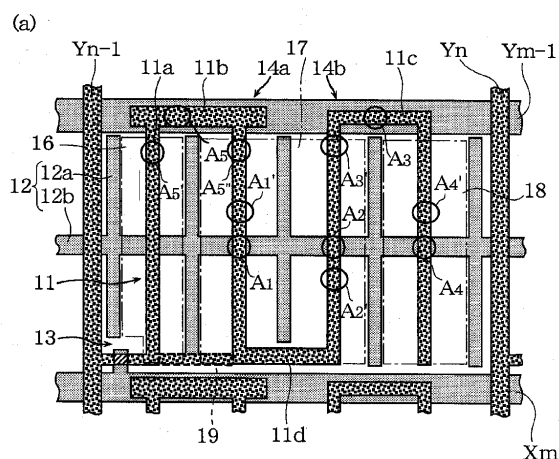
最終頁に続く

(54)【発明の名称】 液晶表示装置、その画素修正方法及びその駆動方法

(57)【要約】

【課題】透過率の低下を抑制し、不良画素を救済して歩留まりの向上を図ることが可能な液晶表示装置、その画素修正方法およびその駆動方法を提供する。

【解決手段】一対の基板間に液晶層が形成され、前記基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶表示装置は、前記一対の基板のうち一方の基板上には、複数のゲート線と、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッチング素子と、前記スイッチング素子を介して前記データ線に接続された画素電極と、前記画素電極と対をなす対向電極とが設けられ、さらに前記複数のゲート線と複数のデータ線との各交差点に対応して、前記画素電極の電荷を保持する複数の蓄積容量が分散配置された構成を有する。



【特許請求の範囲】

【請求項1】 一対の基板間に液晶層が形成され、前記基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶表示装置であって、
前記一対の基板のうち一方の基板上には、
複数のゲート線と、
前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、
前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッ 10
チング素子と、
前記スイッチング素子を介して前記データ線に接続された画素電極と、
前記画素電極と対をなす対向電極とが設けられ、
さらに前記複数のゲート線と複数のデータ線との各交差点に対応して、前記画素電極の電荷を保持する複数の蓄積容量が分散配置されていることを特徴とする液晶表示装置。

【請求項2】 前記複数の蓄積容量の少なくとも一部は、直列的に配置されていることを特徴とする請求項1 20
に記載の液晶表示装置。

【請求項3】 直列的に配置されている前記複数の蓄積容量のうち、前記スイッチング素子に最も近い蓄積容量に対して、該蓄積容量を迂回するバイパスが設けられていることを特徴とする請求項2に記載の液晶表示装置。

【請求項4】 前記複数の蓄積容量の少なくとも一部は、並列的に配置されていることを特徴とする請求項1
に記載の液晶表示装置。

【請求項5】 前記複数の蓄積容量の少なくとも一部は、ループ状に配置されていることを特徴とする請求項 30
1に記載の液晶表示装置。

【請求項6】 一対の基板間に液晶層が形成され、前記基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶表示装置であって、
前記一対の基板のうち一方の基板の上には、
複数のゲート線と、
前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、
前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッ 40
チング素子と、
前記スイッチング素子を介して前記データ線に接続された画素電極と、
前記画素電極と対をなす対向電極とが設けられ、
前記画素電極は、前記複数のゲート線のうち前段若しくは後段のゲート線および／または前記対向電極の一部と、絶縁層を介して複数の位置で重なっており、
前記複数の重なるのうち少なくとも2つは蓄積容量を構成することを特徴とする液晶表示装置。

【請求項7】 前記画素電極に於いて、前記少なくとも 50

2つの蓄積容量のうち一方の蓄積容量を構成する画素電極の部分が切り離されても、他方の蓄積容量を構成する画素電極の部分が前記スイッチング素子と接続されていることを特徴とする請求項6に記載の液晶表示装置。

【請求項8】 前記画素電極は、相互に平行に設けられ、かつ前記対向電極との間で前記平行な電界を発生させる複数の画素電極部分と、前記複数の画素電極部分を連結する電極連結部分とを備え、
前記蓄積容量は、前記電極連結部分と前記前段若しくは後段のゲート線および／または前記対向電極の一部との重なりによって形成されることを特徴とする請求項6または請求項7に記載の液晶表示装置。

【請求項9】 前記画素電極は、相互に平行に設けられた複数の画素電極部分と、前記複数の画素電極部分を連結する電極連結部分と、前記蓄積容量を形成するための蓄積容量電極とを備え、
前記蓄積容量電極は、前記前段若しくは後段のゲート線および／または前記対向電極の一部と重なることにより、前記蓄積容量を形成することを特徴とする請求項6または請求項7に記載の液晶表示装置。

【請求項10】 前記電極連結部分は、前記前段若しくは後段のゲート線および／または前記対向電極の一部と重なることにより、前記蓄積容量を形成することを特徴とする請求項9に記載の液晶表示装置。

【請求項11】 前記蓄積容量電極は、接続電極線を介して画素電極部分に接続されていることを特徴とする請求項9または請求項10に記載の液晶表示装置。

【請求項12】 前記接続電極線の配線幅は、前記画素電極部分の幅よりも小さいことを特徴とする請求項11
に記載の液晶表示装置。

【請求項13】 前記接続電極線にはレーザー光により切断するための切断部が設けられており、
さらに前記切断部にはマーキングが施されていることを特徴とする請求項11または請求項12に記載の液晶表示装置。

【請求項14】 前記少なくとも2つの蓄積容量を構成している重なるの面積が、相互に異なっていることを特徴とする請求項1～請求項13の何れか1項に記載の液晶表示装置。

【請求項15】 前記スイッチング素子は前記画素電極とドレイン電極を介して接続されており、
前記ドレイン電極および／または前記画素電極には、前記複数のゲート線のうち当段のゲート線の一部と前記絶縁層を介して重なることにより補正容量を形成する、切断可能な補正容量電極が少なくとも1つ設けられていることを特徴とする請求項1～請求項14の何れか1項に記載の液晶表示装置。

【請求項16】 前記補正容量電極が複数ある場合、各補正容量電極と前記ゲート線の一部との重なり面積は相互に異なっていることを特徴とする請求項15に記載の

液晶表示装置。

【請求項17】 複数のゲート線と、
前記複数のゲート線にそれぞれ交差する様に設けられた
複数のデータ線と、
前記複数のゲート線と複数のデータ線との各交差点に対
応して、前記ゲート線及びデータ線に接続されたスイッ
チング素子と、
前記スイッチング素子を介して前記データ線に接続され
た画素電極と、
前記画素電極と対をなす対向電極とが設けられ、
さらに前記複数のゲート線と複数のデータ線との各交差
点に対応して、前記画素電極の電荷を保持する複数の蓄
積容量が分散配置されていることを特徴とするアレイ基
板。

【請求項18】 一对の基板間に液晶層が形成され、前
記基板面に平行な電界によって前記液晶層に於ける液晶
を駆動させる液晶テレビジョンであって、
前記一对の基板のうち一方の基板の上には、
複数のゲート線と、
前記複数のゲート線にそれぞれ交差する様に設けられた
複数のデータ線と、
前記複数のゲート線と複数のデータ線との各交差点に対
応して、前記ゲート線及びデータ線に接続されたスイッ
チング素子と、
前記スイッチング素子を介して前記データ線に接続され
た画素電極と、
前記画素電極と対をなす対向電極とが設けられ、
前記画素電極は、前記複数のゲート線のうち前段若しく
は後段のゲート線および／または前記対向電極の一部
と、絶縁層を介して複数の位置で重なっており、
前記複数の重なるのうち少なくとも2つは蓄積容量を構
成することを特徴とする液晶テレビジョン。

【請求項19】 複数のゲート線、前記複数のゲート線
にそれぞれ交差する様に設けられた複数のデータ線、前
記複数のゲート線と複数のデータ線との各交差点に対応
して前記ゲート線及びデータ線に接続されたスイッチ
ング素子、前記スイッチング素子を介して前記データ線に
接続された画素電極、および前記画素電極と対をなす対
向電極が設けられた一方の基板と、
前記基板に対向する他方の基板と、
前記一方の基板および他方の基板の間に設けられた液晶
層とを有し、
前記一方の基板面に平行な電界によって前記液晶層に於
ける液晶を駆動させる液晶表示装置の画素修正方法であ
って、
前記画素電極は、前記複数のゲート線のうち前段若しく
は後段のゲート線および／または前記対向電極の一部
と、絶縁層を介して複数の位置で重なり、
さらに前記複数の重なるのうち少なくとも2つは蓄積容
量を構成しており、

前記重なりで電氣的な短絡が生じた場合に、前記画素電
極に於いて、前記短絡近傍であって前記スイッチング素
子側の所定の箇所または前記短絡近傍であって前後の所
定の箇所を切断することを特徴とする液晶表示装置の画
素修正方法。

【請求項20】 前記切断は、前記スイッチング素子か
ら最も離れて重なっている部分から順次行うことを特徴
とする請求項19に記載の液晶表示装置の画素修正方
法。

10 【請求項21】 前記スイッチング素子から最も離れて
重なっている部分から順次切断を行う毎に、画素の表示
検査を行うことを特徴とする請求項20に記載の液晶表
示装置の画素修正方法であって、。

【請求項22】 前記画素電極が、前記前段若しくは後
段のゲート線および前記対向電極の一部との間で重なっ
ている場合に、画素電極と前段若しくは後段のゲート線
との間、または画素電極と対向電極との間の何れで電氣
的な短絡が生じているのかを特定した後に、前記切断を
行うことを特徴とする請求項20または請求項21に記
載の液晶表示装置の画素修正方法。

【請求項23】 前記画素電極は、相互に平行に設けら
れ、かつ前記対向電極との間で平行な電界を発生させる
複数の画素電極部分と、前記複数の画素電極部分を連結
する電極連結部分とを備え、前記蓄積容量は、前記電極
連結部分と前記前段若しくは後段のゲート線および／ま
たは前記対向電極の一部とが重なることによって形成さ
れる場合であって、前記重なりで電氣的な短絡が生じて
いる場合に、

前記画素電極に於ける1または2以上の所定の箇所を切
断することにより、前記短絡のある電極連結部分を画素
電極から切り離すことを特徴とする請求項19に記載の
液晶表示装置の画素修正方法。

【請求項24】 前記画素電極は、相互に平行に設けら
れた複数の画素電極部分と、前記複数の画素電極部分を
連結する電極連結部分と、前記蓄積容量を形成するた
めの蓄積容量電極とを備え、前記蓄積容量電極は、前記前
段若しくは後段のゲート線および／または前記対向電極
の一部と重なることにより前記蓄積容量を形成している
場合であって、前記重なりで電氣的な短絡が生じている
場合に、

前記画素電極に於ける1または2以上の所定の箇所を切
断することにより、前記短絡のある蓄積容量電極を前記
画素電極から切り離すことを特徴とする請求項19に記
載の液晶表示装置の画素修正方法。

【請求項25】 前記蓄積容量電極が接続電極線を介し
て前記画素電極部分に接続されている場合に、
前記接続電極線に於ける所定の箇所を切断することによ
り、前記短絡のある蓄積容量電極を前記画素電極から切
り離すことを特徴とする請求項24に記載の液晶表示装
置の画素修正方法。

【請求項26】 前記切断はレーザー光を照射して行うことを特徴とする請求項19～請求項25の何れか1項に記載の液晶表示装置の画素修正方法。

【請求項27】 前記切断の前に、前記一方の基板上に付着した付着物を検出するための欠陥観察を行い、さらに前記付着物が検出された場合には、付着物にレーザーを照射することにより該付着物の除去を行うことを特徴とする請求項19～請求項26の何れか1項に記載の液晶表示装置の画素修正方法。

【請求項28】 複数のゲート線、前記複数のゲート線10にそれぞれ交差する様に設けられた複数のデータ線、前記複数のゲート線と複数のデータ線との各交差点に対応して前記ゲート線及びデータ線に接続されたスイッチング素子、前記スイッチング素子を介して前記データ線に接続された画素電極、および前記画素電極と対をなす対向電極が設けられた一方の基板と、前記基板に対向する他方の基板と、前記一方の基板および他方の基板の間に設けられた液晶層とを有し、前記画素電極は、前記複数のゲート線のうち前段若しくは後段のゲート線および／または前記対向電極の一部と、絶縁層を介して複数の位置で重なり、さらに前記複数の重なるのうち少なくとも2つは蓄積容量を構成している液晶表示装置の駆動方法であって、前記重なりに於いて電気的な短絡のある不良画素に対し、該不良画素に於ける画素電極に於いて、前記短絡近傍であって前記スイッチング素子側の所定の箇所または前記短絡近傍であって前後の所定の箇所を切断することにより修正された修正画素が存在する場合に、前記修正画素の画素位置および修正画素に於ける修正位置の情報30に基づいて、修正画素に印加するデータ信号を補正し、該修正画素を駆動させることを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型の液晶表示装置、その修正方法及びその駆動方法に関し、特に横電界方式のアクティブマトリクス型液晶表示装置、その修正方法及びその駆動方法に関する。

【0002】

【従来の技術】近年、パーソナルコンピュータの発達に伴い液晶表示装置、とりわけアクティブマトリクス型液晶表示装置の需要が増加する傾向にある。またパーソナルコンピュータに限らず、液晶テレビジョン（以下、液晶TVと略称する。）に対しても需要は増してきている。

【0003】ここで、液晶TVに要求される特性の一つに広視野角が挙げられる。この広視野角を実現するため、これまで様々な種類の液晶表示装置が開発されてきた。その中で特に注目されているのが、横電界方式（I 50

PSモード）のアクティブマトリクス型液晶表示装置である。

【0004】一般に、アクティブマトリクス型液晶表示装置は、2枚のガラス基板間に液晶が封入されており、一方のガラス基板には複数の信号線（データ線）群と、複数の走査線（ゲート線）群とがそれぞれ交差してマトリクス状となるように設けられた構成となっている。さらに、信号線と走査線との各交差部分には、薄膜トランジスタ（TFT）が配置されている。

【0005】横電界方式のアクティブマトリクス型液晶表示装置の場合には、さらに液晶の配列状態を画素毎に制御するための画素電極、及びこれと対をなす対向電極が同一基板上に設けられる。

【0006】画像表示の際には、走査線を走査して、交差部分にある薄膜トランジスタをオン状態にする。薄膜トランジスタがオン状態になると、信号線に入力された信号電位が画素電極に書き込まれる。そうすると、画素電極と対向電極との間に電位差が与えられ、基板面に対して平行な電界（横電界）が印加されるので、液晶も初期配向状態から新たな配向状態に変化する。これにより、液晶層を透過する光の量を調節することが可能となる。即ち、印加する信号電圧に応じて液晶を透過する光の偏光状態が変化し、その偏光状態に応じた明暗が表示画面に表示される。

【0007】この横電界方式のアクティブマトリクス型液晶表示装置では、液晶分子が常に基板と平行な状態で存在するため、画素電極と対向電極とをパネルの厚さ方向に配置した従来の液晶表示パネルに比べて、パネルを斜め方向から見てもコントラストが変化しにくく、これにより視角特性を格段に改善できる。

【0008】以下に、従来の横電界方式のアクティブマトリクス型液晶表示装置について、さらに詳しく説明する。図21（a）は、従来の横電界方式のアクティブマトリクス型液晶表示装置に設けられる液晶表示パネルに於いて、1画素に於ける電極及び配線等の配置を示す平面図であり、同図（b）は前記液晶表示装置の断面図である。また、図22（a）は、従来の他の横電界方式のアクティブマトリクス型液晶表示装置に設けられる液晶表示パネルに於いて、1画素に於ける電極及び配線等の配置を示す平面図であり、同図（b）は前記液晶表示装置の断面図である。

【0009】図21（a）および（b）に示すように、液晶表示パネルは、各々ガラス基板からなるアレイ基板1001と対向基板1002とが対向して配置され、両者の間には液晶層1003が設けられた構成となっている。このアレイ基板1001の表面には、相互に一定の間隔を有する複数の走査線1004…と、各走査線1004…に交差する複数の信号線1005…と、各画素毎に備えられる画素電極1006と、画素電極1006と対をなす対向電極1007と、画素電極1006と信号

線1005との間のスイッチング素子として機能するTFT1008とが形成されている。さらにこれらの走査線1004…と平行になるように対向電極1007が設けられている。また、アレイ基板1001上には、走査線1004及び対向電極1007を覆う様にして、透明な絶縁層1009が形成されている。画素電極1006は、複数の画素電極部分1006a…と、これら複数の画素電極部分1006a…を連結する連結部分1006bとからなる。連結部分1006bは走査線1004の上に設けられている。また、対向電極1007は、複数の対向電極部分1007a…と、これら複数の対向電極部分1007a…を連結する対向電極配線1007bとからなる。さらに、走査線1004と連結部分1006bとの重なり部分には、蓄積容量部1015が設けられている。

【0010】TFT1008は、具体的には、アレイ基板1001上に、ゲート電極1010と、前記絶縁層1009上に選択的に設けられたシリコン層1011と、ソース電極1012と、ドレイン電極1013とが設けられて構成されている。

【0011】ソース電極1012は信号線1005に接続され、ドレイン電極1013は画素電極1006に接続されている。画素電極部分1006a…と、対向電極部分1007a…とは交互配置されている。これにより、画素電極部分1006aと、対向電極部分1007aとの間で、アレイ基板1001にはほぼ平行な電界を発生させ、液晶分子の配列状態を画素毎に制御する。

【0012】また、アレイ基板1001上には、前記走査線1004…、信号線1005…、画素電極1006、対向電極1007及びこれらのTFT1008を覆う様にして、液晶を配向させるための配向膜1014が形成されている。

【0013】一方、対向基板1002はガラス基板からなり、その内面側には、カラーフィルター（図示しない）が設けられている。さらに、このカラーフィルターを覆うようにして配向膜1014も形成されている。配向膜1014・1014はポリイミドからなり、その表面にはラビング処理が施されている。ラビング処理は、レーヨン等の布を付着したロールで表面を擦ることにより行われている。

【0014】また、アレイ基板1001及び対向基板1002の外側には、それぞれ偏光板（図示しない）が設けられている。2枚の偏光板は、それらの偏光軸が互いにクロスニコル状態となる様に配置されている。なお、以上に於いては、画素電極1006に於ける連結部分1006bが走査線1004の上に設けられている場合について述べたが、その他にも、図22に示すように、連結部分1006bが対向電極1007に於ける対向電極配線1007bの上に設けられた態様の場合もある。この態様の場合、連結部分1006bと対向電極配線10

07bとの間に、蓄積容量部1016が設けられている。

【0015】すでに述べた様に、従来のIPSモードの液晶表示装置においては、画素電極1006と対向電極1007との各層の間に、窒化シリコン層からなる絶縁層1009が設けられており、両者はこの絶縁層1009の存在によって互いに絶縁状態にされている。しかし、絶縁層1009は薄いので、画素電極1006と対向電極1007とが立体的に交差する部分、例えば図21(a)で示す不良箇所1017では、例えば異物などが絶縁層1009に混入していた場合、導通することがある。また、連結部分1006bと走査線1004との重なり部分（蓄積容量部1015）、例えば同図(a)で示す不良箇所1018や図22(a)で示す不良箇所1019でも、同様の理由により導通することがある。

【0016】また、平面視に於いて、画素電極1006と対向電極1007とは、通常数ミクロン～数十ミクロンの距離を置いて形成される様に設計されている。従って、フォトリソグラフィ工程でパターニングを行う際に、両電極間でパターン不良などがあった場合には、画素電極1006と対向電極1007間（図21(a)で示す不良箇所1020や図22(a)で示す不良箇所1021）または、画素電極1006と前段走査線1004との間で電氣的に短絡しやすい構造となっている。

【0017】この様に、画素電極1006と対向電極1007との短絡等が起これると、両電極間にかかる電位が低下して、画素全体が暗くまたは白くなってしまう表示不良画素（以下、単に不良画素と略称する。）となる問題が存在していた。

【0018】この不良画素の存在は、液晶TVにおいて特に問題となる。パーソナルコンピュータ用ディスプレイの場合、その解像度はXGA（Extended Graphics Array）またはSXGA（Super Extended Graphics Array）程度である。一方、液晶TVの解像度はNTSC（National TV Standards Committee）程度であり、パーソナルコンピュータ用ディスプレイと比較して解像度が低い。従って、液晶TVの画素サイズはパーソナルコンピュータ用ディスプレイと比べて大きくなる。従って、液晶TVに画素欠陥が存在する場合、その画素欠陥はパーソナルコンピュータ用ディスプレイで存在する場合よりも視認されやすいものとなる。このため、不良画素の救済は、表示装置の製造の際に、歩留まり向上のため必要なものである。

【0019】以上の様な、画素電極1006と対向電極1007との間の不純物による導通または短絡に起因する不良画素の発生に対しては、通常レーザー光の照射により画素電極をTFTと切り離すことで修正が施されてきた。例えば不良箇所1018に対しては、修正箇所1022にレーザー光を照射することにより、画素電極1006と不良箇所1018とを切り離して、不良画素の

救済を図っていた。しかし、修正後の画素は動作しなくなって、ON時に於いても全体が真っ黒になってしまうという問題があった。また、修正後の画素がたとえ動作可能であったとしても、蓄積容量部1015に導通が生じたことにより、その蓄積容量部1015を切り離した場合には、液晶容量から電荷のリークに起因して、その画素の輝度が低下し、表示ムラなどが発生するという問題があった。

【0020】また、特開平5-333376号公報に開示されている様に、1画素に予め2つのTFTを設けることにより、レーザー光の照射後に一方のTFTと画素電極とが切り離されて動作しなくなっても、他方のTFTによって画素の動作を確保し、画素の不良化を回避する方法も提案されている。しかし、この修正方法においては、画素の不良が発生しない通常の場合には、不必要なTFTが各画素に存在するため、画素の開口率が低くなり画素の透過率が低下するという問題があった。

【0021】

【発明が解決しようとする課題】本発明は、上記問題点に鑑みてなされたものであり、その目的は、透過率の低下を抑制し、不良画素を救済して歩留まりの向上を図ることが可能な液晶表示装置、その修正方法およびその駆動方法を提供することにある。

【0022】

【課題を解決するための手段】前記の課題を解決するために、本発明に係る液晶表示装置は、一対の基板間に液晶層が形成され、前記基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶表示装置であって、前記一対の基板のうち一方の基板上には、複数のゲート線と、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッチング素子と、前記スイッチング素子を介して前記データ線に接続された画素電極と、前記画素電極と対をなす対向電極とが設けられ、さらに前記複数のゲート線と複数のデータ線との各交差点に対応して、前記画素電極の電荷を保持する複数の蓄積容量が分散配置されていることを特徴とする。

【0023】前記の構成によれば、複数のゲート線と複数のデータ線との各交差点に対応して、換言すれば各画素毎に、スイッチング素子が設けられている。さらに、各画素毎に複数の蓄積容量も分散して配置されている。ここで、各画素毎に複数の蓄積容量が「分散配置されている」とは、例えば複数の蓄積容量のうちの1つが、電気的な短絡により正常に動作できない状態になり、かつこの欠陥のある蓄積容量を切り離した場合でも、他の蓄積容量が動作可能な様に配置されていることを意味する。

【0024】よって、前記の構成によれば、欠陥のある蓄積容量を切り離してもその他の蓄積容量は正常に機能

しているので、この正常に機能する蓄積容量が、欠陥のある蓄積容量を補完して画素電極の電位レベルの変動を抑制する。よって、欠陥のある蓄積容量が切り離された画素と、正常画素とを比較しても、輝度およびフリッカ特性等に極端な差異が生じるのを抑制できる。これにより、不良画素を表示画面上で一層目立たなくさせることができ、歩留まりの向上が図れる。

【0025】前記構成に於いて、前記複数の蓄積容量の少なくとも一部は、直列的に配置された構成を採用することができる。

【0026】さらに、直列的に配置されている複数の蓄積容量のうち、前記スイッチング素子に最も近い蓄積容量に対して、該蓄積容量を迂回するバイパスが設けられている構成とすることもできる。

【0027】また、前記構成に於いて、前記複数の蓄積容量の少なくとも一部は、並列的に配置された構成を採用することができる。

【0028】また、前記構成に於いて、前記複数の蓄積容量の少なくとも一部は、ループ状に配置された構成を採用することができる。

【0029】ここで、「直列的に配置された」、「並列的に配置された」および「ループ状に配置された」とは、等価回路上の直列または並列接続等の電気的接続を意味するものではなく、1画素に於ける複数の蓄積容量の概念上の配置形態を意味する。図20に、複数の蓄積容量の配置形態を概略的に示した概念図を示す。直列的な配置とは、例えば同図(a)に示すような配置形態を意味する。この配置形態であると、例えばスイッチング素子から数えて3番目の蓄積容量に欠陥がある場合、この蓄積容量を切り離しても、正常に動作可能な蓄積容量が2つ残っている。従って、正常画素との間の輝度差を低減し、歩留まりの向上が図れる。ここで、前記したように、スイッチング素子に最も近い蓄積容量を迂回するバイパスが設けられていると、この蓄積容量に欠陥があった場合に、当該蓄積容量を切り離しても、その他の正常な蓄積容量までが同時に切り離されるのを防止できる。この結果、一層歩留まりの向上が図れる。また、並列的な配置とは、例えば同図(b)に示すような配置形態を意味する。この配置形態の場合、欠陥のある蓄積容量を切り離しても、その他の蓄積容量は全て動作可能であるため、さらに一層歩留まりの向上が図れる。また、ループ状の配置とは、例えば同図(c)に示すような配置形態を意味する。この配置形態の場合に於いても、欠陥のある蓄積容量を切り離して、他の蓄積容量を正常に動作させることが可能であるため、やはり歩留まりの向上が図れる。

【0030】また、前記の課題を解決するために、本発明に係る液晶表示装置は、一対の基板間に液晶層が形成され、前記基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶表示装置であって、前記一対

の基板のうち一方の基板の上には、複数のゲート線と、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッチング素子と、前記スイッチング素子を介して前記データ線に接続された画素電極と、前記画素電極と対をなす対向電極とが設けられ、前記画素電極は、前記複数のゲート線のうち前段若しくは後段のゲート線および／または前記対向電極の一部と、絶縁層を介して複数の位置で重なっており、前記複数の重なるのうち少なくとも2つは蓄積容量を構成することを特徴とする。

【0031】さらに前記の構成は、前記画素電極に於いて、前記少なくとも2つの蓄積容量のうち一方の蓄積容量を構成する画素電極の部分が切り離されても、他方の蓄積容量を構成する画素電極の部分が前記スイッチング素子と接続されている構成とすることができる。

【0032】前記各構成によれば、各画素に於いて、複数の重なるのうち少なくとも2つは蓄積容量として機能するので、例えばそのうちの1つが電気的な短絡により正常に動作せず、これにより欠陥のある蓄積容量を切り離した場合でも、もう一方の蓄積容量によって画素電極の電位レベルの変動を抑制することができる。この結果、正常画素と比較して輝度およびフリッカ特性等に極端な差異が生じることもない。よって、不良画素を表示画面上で目立たなくさせることができ、歩留まりの向上が図れる。

【0033】また、前記構成に於いて、前記画素電極は、相互に平行に設けられ、かつ前記対向電極との間で前記平行な電界を発生させる複数の画素電極部分と、前記複数の画素電極部分を連結する電極連結部分とを備え、前記蓄積容量は、前記電極連結部分と前記前段若しくは後段のゲート線および／または前記対向電極の一部との重なりによって形成される構成とすることができる。

【0034】また、前記画素電極は、相互に平行に設けられた複数の画素電極部分と、前記複数の画素電極部分を連結する電極連結部分と、前記蓄積容量を形成するための蓄積容量電極とを備え、前記蓄積容量電極は、前記前段若しくは後段のゲート線および／または前記対向電極の一部と重なることにより、前記蓄積容量を形成する構成とすることができる。

【0035】さらに、前記の構成に於いて、前記電極連結部分は、前記前段若しくは後段のゲート線および／または前記対向電極の一部と重なることにより、前記蓄積容量を形成する構成とすることができる。

【0036】さらに、前記蓄積容量電極は、接続電極線を介して画素電極部分に接続されていてもよい。蓄積容量電極と、前記前段若しくは後段のゲート線および／または前記対向電極の一部との間での電気的な短絡によ

て、蓄積容量電極を画素電極から切り離す場合にも、接続電極線を切断することにより、蓄積容量電極の切り離しが容易に行える。これにより、蓄積容量電極の切り離しに伴って、例えば他の画素電極部分なども同時に切り離されてしまうのを防止することができ、表示可能な領域を最大限に確保できる。この結果、不良画素を表示画面に於いて一層目立たなくさせることができる。

【0037】その上さらに、前記構成に於いて、前記接続電極線の少なくとも一部の配線幅は、前記画素電極部分の幅よりも小さい構成とすることができる。これにより、蓄積容量電極を画素電極から切り離す場合にも、接続電極線を容易に切断することができる。

【0038】また、前記構成に於いて、前記接続電極線にはレーザー光により切断するための切断部が設けられており、さらに前記切断部にはマーキングが施されている構成とすることもできる。接続電極線に予め切断部を設け、さらにこの切断部にマーキングを施しておくことにより、接続電極線の断線が容易となる。この結果、レーザー修正による不良画素の修正が容易な液晶表示装置を提供することができる。

【0039】また、前記構成に於いて、前記少なくとも2つの蓄積容量を構成している重なるの面積が、相互に異なっているものとすることができる。2つ以上の蓄積容量のうち欠陥のある蓄積容量を構成する画素電極の部分が切断されると、その欠陥のある蓄積容量は回路構成から切り離されるため、画素全体に於ける蓄積容量の容量値は減少する。また、前記画素電極の部分の切断に伴って液晶容量が減少する場合もある。よって、画素電極の部分の切断後は、蓄積容量と液晶容量の容量値の比は変化する。しかしながら、前記構成のように、蓄積容量を構成する重なるの面積を相互に異ならせて、各蓄積容量の容量値を各々相違させると、液晶容量および蓄積容量の比の変動を抑制することが可能となる。この結果、正常な画素との輝度差を小さくし、かつフリッカ特性も大きく変わってしまうのを防ぐので、不良画素の目立たない液晶表示装置を提供することができる。

【0040】また、前記の構成に於いて、前記スイッチング素子は前記画素電極とドレイン電極を介して接続されており、前記ドレイン電極および／または前記画素電極には、前記複数のゲート線のうち当該のゲート線の一部と前記絶縁層を介して重なることにより補正容量を形成する、切断可能な補正容量電極が少なくとも1つ設けられている構成とすることができる。前記の構成によれば、2つ以上の蓄積容量のうち、欠陥のある蓄積容量が切り離されることによって、液晶容量および蓄積容量の容量値の和と、補正容量の容量値との比が変化しても、例えば前記補正容量電極を切断することにより、補正容量の容量値を調整することができる。この結果、液晶容量および蓄積容量の容量値の和と補正容量の容量値との比（以下、容量値の比と略称する。）が正常画素に近づ

くようにすることができ、表示画面に於いて不良画素を一層目立たなくさせることができる。

【0041】さらに、前記の構成に於いて、前記補正容量電極が複数ある場合、各補正容量電極と前記ゲート線の一部との重なり面積は相互に異なっているものとする。前記の構成によれば、各補正容量電極と前記ゲート線の一部との重なり面積を相互に異ならせることにより、各補正容量電極とゲート線の一部との間で形成する補正容量の容量値を互いに相違させている。これにより、蓄積容量が切り離された場合に、必要に応じて複数の補正容量電極を切断するなどすれば、蓄積容量の容量値をさらに微調整することができ、容量値の比を正常画素に一層近づけさせることができる。

【0042】前記の課題を解決するために、本発明に係るアレイ基板は、複数のゲート線と、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッチング素子と、前記スイッチング素子を介して前記データ線に接続された画素電極と、前記画素電極と対をなす対向電極とが設けられ、さらに前記複数のゲート線と複数のデータ線との各交差点に対応して、前記画素電極の電荷を保持する複数の蓄積容量が分散配置されていることを特徴とする。

【0043】前記の課題を解決するために、本発明に係る液晶テレビジョンは、一对の基板間に液晶層が形成され、前記基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶テレビジョンであって、前記一对の基板のうち一方の基板の上には、複数のゲート線と、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線と、前記複数のゲート線と複数のデータ線との各交差点に対応して、前記ゲート線及びデータ線に接続されたスイッチング素子と、前記スイッチング素子を介して前記データ線に接続された画素電極と、前記画素電極と対をなす対向電極とが設けられ、前記画素電極は、前記複数のゲート線のうち前段若しくは後段のゲート線および／または前記対向電極の一部と、絶縁層を介して複数の位置で重なっており、前記複数の重なるのうち少なくとも2つは蓄積容量を構成することを特徴とする。

【0044】前記の構成によれば、2つ以上の蓄積容量のうち1つが電気的な短絡により正常に動作せず、これにより欠陥のある蓄積容量を切り離した場合でも、もう一方の蓄積容量によって画素電極の電位レベルの変動を抑制するので、正常画素と比較して輝度およびフリッカ特性に極端な差異が生じることもない。よって、画素サイズの大きい液晶テレビジョンであっても、修正画素を表示画面上で目立たなくさせ、修正画素が視認されるのを抑制することができる。これにより、歩留まりを向上させて製造可能な液晶テレビジョンを提供することがで

きる。

【0045】前記の課題を解決するために、本発明に係る液晶表示装置の画素修正方法は、複数のゲート線、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線、前記複数のゲート線と複数のデータ線との各交差点に対応して前記ゲート線及びデータ線に接続されたスイッチング素子、前記スイッチング素子を介して前記データ線に接続された画素電極、および前記画素電極と対をなす対向電極が設けられた一方の基板と、前記基板に対向する他方の基板と、前記一方の基板および他方の基板の間に設けられた液晶層とを有し、前記一方の基板面に平行な電界によって前記液晶層に於ける液晶を駆動させる液晶表示装置の画素修正方法であって、前記画素電極は、前記複数のゲート線のうち前段若しくは後段のゲート線および／または前記対向電極の一部と、絶縁層を介して複数の位置で重なり、さらに前記複数の重なるのうち少なくとも2つは蓄積容量を構成しており、前記重なりで電気的な短絡が生じた場合に、前記画素電極に於いて、前記短絡近傍であって前記スイッチング素子側の所定の箇所または前記短絡近傍であって前後の所定の箇所を切断することを特徴とする。

【0046】前記の方法によれば、画素電極と前段若しくは後段のゲート線および／または前記対向電極の一部との間で電気的な短絡が生じた場合に、画素電極に於ける短絡近傍であってスイッチング素子側の所定の箇所または短絡近傍であって前後の所定の箇所を切断するので、スイッチング素子と切り離されていない画素電極が設けられている領域では、表示をさせることができる。また、切り離された画素電極の部分が蓄積容量に関わるものであっても、蓄積容量は少なくとも2つ設けられていることから、他の蓄積容量が表示に必要な電荷保持の機能を果たす。よって、前記の方法によれば、複数の重なっている部分で短絡が生じて、不点灯画素になるのを防止できる。加えて、短絡が蓄積容量を構成する重なるの部分で生じた場合であっても、他の蓄積容量がこれを補完して機能するので、修正された画素が正常な画素と比較して極端に輝度の低下を招来することもない。よって、前記方法によれば、表示画面に於いて修正画素を目立たなくさせることができ、歩留まりの向上が図れる。

【0047】前記の方法に於いて、前記切断は、前記スイッチング素子から最も離れて重なっている部分から順次行うことができる。この方法によれば、短絡の生じていない重なるの部分に関わる画素電極の一部が無用に切り離されるのを防止することができる。

【0048】さらに、前記の方法に於いて、前記スイッチング素子から最も離れて重なっている部分から順次切断を行う毎に、画素の表示検査を行うことができる。

【0049】また、前記の方法に於いて、前記画素電極が、前記前段若しくは後段のゲート線および前記対向電

極の一部との間で重なっている場合に、画素電極と前段若しくは後段のゲート線との間、または画素電極と対向電極との間の何れで電気的な短絡が生じているのかを特定した後に、前記切断を行うことができる。この方法によれば、画素電極と前段若しくは後段のゲート線の一部との間、および画素電極と対向電極の一部との間でそれぞれ蓄積容量が形成されているので、両者のうち何れで短絡が生じているのか分かれば、画素電極の切断の工程は半分ですみ、作業の効率化が図れる。

【0050】また、前記の方法に於いて、前記画素電極は、相互に平行に設けられ、かつ前記対向電極との間で平行な電界を発生させる複数の画素電極部分と、前記複数の画素電極部分を連結する電極連結部分とを備え、前記蓄積容量は、前記電極連結部分と前記前段若しくは後段のゲート線および／または前記対向電極の一部とが重なることによって形成される場合であって、前記重なりで電気的な短絡が生じている場合に、前記画素電極に於ける所定の1または2以上の箇所を切断することにより、前記短絡のある電極連結部分を画素電極から切り離すことができる。

【0051】また、前記の方法に於いて、前記画素電極は、相互に平行に設けられた複数の画素電極部分と、前記複数の画素電極部分を連結する電極連結部分と、前記蓄積容量を形成するための蓄積容量電極とを備え、前記蓄積容量電極は、前記前段若しくは後段のゲート線および／または前記対向電極の一部と重なることにより前記蓄積容量を形成している場合であって、前記重なりで電気的な短絡が生じている場合に、前記画素電極に於ける所定の1または2以上の箇所を切断することにより、前記短絡のある蓄積容量電極を前記画素電極から切り離すことができる。

【0052】さらに、前記の方法に於いて、前記蓄積容量電極が接続電極線を介して前記画素電極部分に接続されている場合に、前記接続電極線に於ける所定の箇所を切断することにより、前記短絡のある蓄積容量電極を前記画素電極から切り離すことができる。

【0053】また、前記の方法に於いて、前記切断はレーザー光を照射して行うことができる。

【0054】また、前記の方法に於いて、前記切断の前に、前記一方の基板上に付着した付着物を検出するための欠陥観察を行い、さらに前記付着物が検出された場合には、これにレーザーを照射することにより該付着物の除去を行うことができる。この方法によれば、切断の必要が無い欠陥に対してまで、切断により修正が行われるのを防止することができ、歩留まりの向上が図れる。

【0055】前記の課題を解決するために、本発明に係る液晶表示装置の駆動方法は、複数のゲート線、前記複数のゲート線にそれぞれ交差する様に設けられた複数のデータ線、前記複数のゲート線と複数のデータ線との各交差点に対応して前記ゲート線及びデータ線に接続され

たスイッチング素子、前記スイッチング素子を介して前記データ線に接続された画素電極、および前記画素電極と対をなす対向電極が設けられた一方の基板と、前記基板に対向する他方の基板と、前記一方の基板および他方の基板の間に設けられた液晶層とを有し、前記画素電極は、前記複数のゲート線のうち前段若しくは後段のゲート線および／または前記対向電極の一部と、絶縁層を介して複数の位置で重なり、さらに前記複数の重なりのうち少なくとも2つは蓄積容量を構成している液晶表示装置の駆動方法であって、前記重なりに於いて電気的な短絡のある不良画素に対し、該不良画素に於ける画素電極に於いて、前記短絡近傍であって前記スイッチング素子側の所定の箇所または前記短絡近傍であって前後の所定の箇所を切断することにより修正された修正画素が存在する場合に、前記修正画素の画素位置および修正画素に於ける修正位置の情報に基づいて、修正画素に印加するデータ信号を補正し、該修正画素を駆動させることを特徴とする。

【0056】前記の方法によれば、修正画素に於ける修正位置に基づいて、当該修正画素での蓄積容量の容量値を算出することができる。この容量値に応じて、正常な画素と比較した修正画素の輝度の低下分を考慮し、修正画素に対しては、補正されたデータ信号を印加する。この結果、修正画素の輝度を正常な画素の輝度に近づけて駆動させることが可能となり、表示画面に於いて修正画素を一層目立たなくさせることができる。なお、補正されたデータ信号とは、正常画素に印加するデータ信号の電圧よりも、高い電圧のデータ信号を意味する。また、画素位置および修正画素に於ける修正位置の情報に基づいて、ゲート信号を補正してもよい。

【0057】

【発明の実施の形態】（実施の形態1）本発明の実施の形態1に係るIPS（In-Plane Switching）モードのアクティブマトリクス型液晶表示装置（以下、液晶表示装置と称する。）について、以下に説明する。図1（a）は、前記液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図であり、同図（b）は液晶表示装置を示す断面図である。図2（a）は、前記液晶表示装置における等価回路の回路構成を示す等価回路図であり、同図（b）は1画素に於ける等価回路の回路構成を示す等価回路図である。

【0058】本実施の形態1に係る液晶表示装置は、図1（b）に示すように、例えばそれぞれガラス基板などからなるアレイ基板1と対向基板2とが対向して配置され、さらにそれらの間に液晶層3が設けられた構成を有している。

【0059】前記アレイ基板1の上には、図2（a）に示すように、ゲートバスラインXと、データバスラインYとがマトリクス状となる様に設けられ、ゲートバスラインXと、データバスラインYとの各交差位置には

(能動)スイッチング素子としてのTFT13…が設けられている。ゲートバスラインXに於ける各ゲート線(走査線)は、 X_1 、 X_2 、… X_{m-1} 、 X_m (m は行の数を示す。)で示す。データバスラインYに於ける各データ線(信号線)は、 Y_1 、 Y_2 、 Y_3 、… Y_{n-1} 、 Y_n (n は列の数を示す。)で示す。また、各单位画素(以下、単に画素と称する。)には、図1(a)に示すように、画素電極体(画素電極)11と、画素電極体11と対をなす対向電極体(対向電極)12とが形成されている。画素のサイズは、例えば20型TVで走査線が480本の場合、横 $211\mu\text{m}$ ×縦 $633\mu\text{m}$ としている。

【0060】また、アレイ基板1上には、前記ゲートバスラインX、データバスラインY、画素電極体11、対向電極体12及びTFT13などを覆う様にして、液晶を配向させるための配向膜(図示しない)が形成されている。

【0061】一方、対向基板2の内面側にも配向膜が形成されている。配向膜は、例えばポリイミドからなり、その表面には従来公知の方法にてラビング処理が施されている。

【0062】前記TFT13は、アレイ基板1上に、ゲート電極4と、例えば窒化シリコン層(SiN_x)などからなる絶縁層5と、絶縁層5の上に選択的に設けられた非晶質シリコン層($a\text{-Si}$)6と、ソース電極7と、ドレイン電極8と、例えば窒化シリコン層からなる保護膜9とが設けられて構成されている。ソース電極7はデータ線 Y_{n-1} に接続されている。その一方、ドレイン電極8は画素電極体11に接続されている。

【0063】前記画素電極体11は、複数の画素電極部分11a…と電極連結部分11b～11dとが交互に連結した、長尺な一続きの線形状となっている電極体である。各画素電極部分11a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。また、電極連結部分11b・11cは、絶縁層5を介して、前段のゲート線 X_{m-1} の一部と重なるようにして設けられている。これにより、重なり部分に於いて、蓄積容量部14a・14bを形成している。よって、電極連結部分11b・11cは、蓄積容量電極としての機能も有している。

【0064】また、前記対向電極体12は、複数の対向電極部分12a…が対向電極配線12bに直交する様に連結した電極体である。各対向電極部分12a…は相互に平行に配設されており、かつ画素電極部分11a…に対しても平行に配設されている。また、同図からも明らかな様に、画素電極部分11a…と対向電極部分12a…とは、交互に配置されている。画素電極部分11aと対向電極部分12aとの離間距離は、約 $10\mu\text{m}$ としている。対向電極配線12bは、単位画素の中央部に、ゲートバスラインXに平行となる様に配設されている。

【0065】本発明の主要構成要素である前記蓄積容量

部14a・14bは、液晶容量 C_{LC} から電荷がリークすることにより、画素電極体11の電位レベルが変動するのを抑制する機能を有している。前述のように、蓄積容量部14aは、前段のゲート線 X_{m-1} の一部と電極連結部分11bとが重なることにより設けられている。その一方、蓄積容量部14bは、前段のゲート線 X_{m-1} の一部と電極連結部分11cとが重なることにより設けられている。また、ゲート線 X_{m-1} と電極連結部分11b・11cとの間に設けられている。絶縁層5の層厚は一定としているが、電極連結部分11b・11cの面積はそれぞれ異ならせている。これにより、蓄積容量部14aの蓄積容量 C_{st1} と、蓄積容量部14bの蓄積容量 C_{st2} とを互いに相違させている。例えば、電極連結部分11bの面積を $10800\mu\text{m}^2$ とし、電極連結部分11cの面積を $7200\mu\text{m}^2$ とした場合、 $C_{st1}=2.16\text{pF}$ であり、蓄積容量 $C_{st2}=1.44\text{pF}$ である。なお、液晶容量 C_{LC} は、説明の便宜上総称して表したものであって、実際には図2(b)に示すように、液晶容量 C_{LC1} 、液晶容量 C_{LC2} および液晶容量 C_{LC3} の総和である。液晶容量 C_{LC1} は前記図1(a)に於いて一点鎖線で示された領域16で形成される液晶容量であり、液晶容量 C_{LC2} は領域17で形成される液晶容量であり、液晶容量 C_{LC3} は領域18で形成される液晶容量である。

【0066】ここで、1画素内に蓄積容量部14a・14bを設けたのは、以下に述べる理由による。

【0067】前記図1に示す様に、ゲート線 X_{m-1} と電極連結部分11cとの電氣的短絡(以下、単に短絡と略称する。)に起因する不良箇所 A_3 が、蓄積容量部14bに存在する場合、修正箇所 A_3' にレーザー修正を施して、画素電極体11から短絡欠陥のある電極連結部分11bを分離させる。ここで、従来のレーザー修正方法であると、不良箇所のある画素を他の良好に動作可能な画素群から切り離すことにより、表示不良を不良箇所のある画素だけに止めるものであった。これに対して前記構成であると、正常に動作可能な画素電極部分11aと蓄積容量部14aとが残っているので、画素は表示可能な状態であり、表示のできない不良画素となるのを防止できる。また、蓄積容量部14aも正常に機能することから、画素に於いて駆動可能な領域16・17に於ける液晶容量 $C_{LC1} \cdot C_{LC2}$ からの電荷のリークによって画素電極体11の電位レベルが変動するのを抑制することができる。これにより、修正後の画素(以下、修正画素と称する場合もある。)に於いて、極端な輝度の低下を防止し、他の正常な画素との間で輝度のギャップが大きくなるのを抑制する。その結果、表示ムラの発生を抑制することができる。加えて、不良画素を修正し、これを表示可能な状態にするため、歩留まりの向上も図れる。

【0068】同様に、短絡に起因する不良箇所が A_1 、 A_2 または A_4 に発生する場合には、それぞれ修正箇所 A_1' 、 A_2' または A_4' にレーザー修正を施すことによ

り、当該画素が表示のできない不良画素となるのを防止できる。

【0069】蓄積容量部14aおよび蓄積容量部14bの容量値を相互に異ならせているのは、レーザー修正後の液晶容量の変化に対応させるためである。レーザー修正により画素電極体11の一部が切断されると、切り離された部分では、もはや液晶を駆動させることはできない。よって、画素全体としての液晶容量は、レーザー修正により減少する。また、レーザー修正による画素電極体11の切断によって、正常に動作可能な画素電極部分11a…の数が少なくなり画素電極部分11a…の長さの総和が短くなる結果、液晶容量の電荷のリーク量も変化する（電荷のリーク量は、画素電極部分11aの長さに比例するからである。）。さらに、TFT13からも電荷のリークは起こっている。これらの点を考慮すると、修正後の画素に於いて、蓄積容量部14aは、正常に動作可能な画素電極部分11a…およびTFT13の電荷のリーク量に対応可能な容量値を有しているのが好ましい。具体的には、蓄積容量部14aの容量値は、蓄積容量部14bの容量値よりも大きくなっているのが好ましい。レーザー修正を行う修正箇所は、前述した様に、 $A_1' \sim A_4'$ の何れかに予め設定されているので、これらの修正箇所のうちの修正箇所にレーザー修正を行えば、液晶容量および蓄積容量の容量値と、補正容量の容量値との比がどの様に変化するかは、想定することができる。よって、この想定に基づいて、容量値の比が大幅に変化しない様に、蓄積容量部14aおよび蓄積容量部14bの容量値を決めておけばよい。この様に容量値の設定を行うことにより、前段のゲート線 X_{m-1} からの電圧カップリング量をほぼ等しくすることができ、修正画素の輝度はレーザー修正により多少低下するものの、しきい値特性を未修正の正常な画素とほぼ等しくできる。なお、蓄積容量部を3つ以上設ける場合には、少なくともTFT13に最も近い蓄積容量部が最も大きい容量値を有していればよい。例えばTFT13側から順に α 、 β 、 γ の3つの蓄積容量部を直列的に配置した場合、これらの蓄積容量部は、それらの容量値が例えば $\alpha > \beta > \gamma$ 、 $\alpha > \beta > \gamma$ 、 $\alpha = \beta > \gamma$ の大小関係を満たす様に設ける。

【0070】なお、蓄積容量部14a・14bを設けたことにより、ゲート線 X_{m-1} からの電位カップリングを用いた容量結合駆動法を可能にしている。この容量結合駆動法は、日本国特許2568659号に開示されているように、画素に一旦電位を書き込んだ後の、スイッチング素子がOFFの期間に、前段若しくは後段のゲート線、または別途設けられた共通容量線を介して重畳電圧を印加する方法である。この駆動方法を採用すると、消費電力を減少させると共に、画質を改善し、信頼性の向上が図れる。

【0071】この容量結合駆動法について、さらに説明

を加えると以下の通りである。図3は本実施の形態1に係る液晶表示装置に於いて、容量結合駆動法を説明するための電圧波形図であって、同図(a)は前段のゲート線 X_{m-1} 、および当段のゲート線 X_m に於けるゲート電圧の波形を示し、同図(b)はデータ信号電圧および画素電極電圧の波形図を示す。まず、正常画素の場合について述べると、当段のゲート線 X_m がON期間であるとき、画素電位は V_s （信号電圧）に充電される。当段のゲート線 X_m をOFF期間とした後に、前段のゲート線 X_{m-1} に補償電圧 V_1 を重ねると、画素電極電位 V_d には ΔV が重畳される。ここで、重畳電圧 ΔV は $\Delta V = V_1 \times (C_{st1} + C_{st2}) / (C_{st1} + C_{st2} + C_{LC})$ で表される。これに対して、不良画素にレーザー修正を加えた修正画素の場合には、例えば蓄積容量部14bに短絡などがあった場合、この蓄積容量部14bはすでに切り離されているので、動作できなくなっている。しかし、蓄積容量部14aは正常に動作可能であるので、前段のゲート線 X_{m-1} に前記と同様に補償電圧 V_1 を重ねると、画素電極電位 V_d には $\Delta V'$ が重畳される。ここで、重畳電圧 $\Delta V'$ は $\Delta V' = V_1 \times C_{st1} / (C_{st1} + C_{st2} + C_{LC})$ で表される。よって、本実施の形態に係る液晶表示装置に於いては、レーザー修正後の修正画素であっても、容量結合駆動することが可能である。しかし、従来の液晶表示装置であると、蓄積容量部に欠陥のある不良画素に対しレーザー修正を行った場合、その蓄積容量部は動作できなくなるので、重畳電圧 ΔV は0である。よって、従来の液晶表示装置に於いては、修正画素はもはや容量結合駆動をさせることができなくなる。

【0072】以上の様な構成を有するIPSモードの液晶表示装置は、以下に述べる方法にて作製する。

【0073】先ず、コーニング社製のガラス基板（商品コード1737）の片面上に、真空成膜装置を用いて、例えば膜厚0.2 μm 程度のCr薄膜金属層を被着する。その後、このCr薄膜金属層を所定の形状にパターニングして、ゲートバスラインX、ゲート電極4及び対向電極体12を選択的に形成する。以下、この基板をアレイ基板1とした。なお、ゲート電極4は、各TFT13…の一部を構成する電極であって、各ゲート線 X_1 、 X_2 、… X_{m-1} 、 X_m と接続されている。また、各ゲート線 X_1 、 X_2 、… X_{m-1} 、 X_m の端部は、ゲート信号駆動回路（ゲートバスラインXにゲート信号を印加する駆動回路）に接続可能な端子電極となる様にパターニングしている。

【0074】次に、ガラス基板の全面に、プラズマCVD装置を用いて、ゲート絶縁層としての絶縁層5（窒化シリコン層（ SiN_x ））、不純物をほとんど含まず絶縁ゲート型トランジスタのチャネルとなる非晶質のシリコン層、及び層間絶縁層としての窒化シリコン層を順次積層する。それぞれの層厚は、例えば0.3 μm 、0.5 μm 、0.1 μm とする。続いて、窒化シリコン層

をエッチングすることにより、その窒化シリコン層がゲート電極4上にのみ選択的に残る様にし、その他のゲート電極4が形成されていない領域では非晶質のシリコン層を表出させる。

【0075】次に、ガラス基板の全面に、プラズマCVD装置を用いて、不純物としてリンを含む非晶質のシリコン層を形成する。このシリコン層の層厚は、例えば0.05 μ mとする。続いて、非晶質のシリコン層をエッチングすることにより、非晶質シリコン層6を形成する。この非晶質シリコン層6は、データバスラインYとの電氣的接続に必要なチャンネル部にのみリンを含んでいる。

【0076】さらに、ガラス基板上に、真空成膜装置を用いて、膜厚0.3 μ m程度のアルミ薄膜を被着し、その後エッチングしてデータバスラインY、ソース電極7、画素電極体11及びドレイン電極8を選択的に形成する。このとき、ソース電極7はデータ線 Y_{n-1} と接続する様に形成する。また、ドレイン電極8は、画素電極体11と接続する様に形成する。さらに、データバスラインYの端部は、データ信号駆動回路（データバスラインYにデータ信号を印加する駆動回路）に接続可能な端子電極となる様にパターニングしている。

【0077】次に、ガラス基板の全面に窒化シリコン層を堆積して、保護膜（パッシベーション膜）9を形成する。さらに、ガラス基板の周縁部の一端に於いて、層間絶縁層としての窒化シリコン層および保護膜9を除去することにより、ゲートバスラインXの端部に設けられた端子電極を表出させる。また、アレイ基板1の周縁部の他端に於いて、保護膜9を除去することにより、データバスラインYの端部に設けられた端子電極も表出させる。これにより、ゲートバスラインXおよびデータバスラインYを、これらのバスラインにそれぞれ電気信号を出力するゲート信号駆動回路またはデータ信号駆動回路と接続できる様にする。

【0078】さらに、保護膜9上に、従来公知の方法で配向膜を形成して、アレイ基板1を完成する。

【0079】次に、アレイ基板1と対をなす対向基板2の作製を行う。具体的には、先ず、ガラス基板上にブラックマトリクスおよびR（赤色）・G（緑色）・B（青色）で構成されるカラーフィルター（図示しない。）を形成する。さらに、このカラーフィルター上に配向膜を形成して、対向基板2を作製する。なお、ブラックマトリクスは、アレイ基板1と対向基板2とを貼り合わせる際に、ゲートバスラインXおよびデータバスラインYの配線位置と一致する様に、格子状に形成する。

【0080】続いて、アレイ基板1と対向基板2とを貼り合わせた後、従来公知の方法で液晶を注入することにより液晶層を形成して、液晶表示パネルを作製する。さらに、この液晶表示パネルの周辺にゲート信号駆動回路およびデータ信号駆動回路を実装し、これにより本実施

の形態1に係る液晶表示装置を完成する。

【0081】以上の様にして作製された液晶表示装置に対して、さらに検査工程を行うことにより、不良画素をチェックして、その不良画素に於ける不良箇所を特定する。具体的には、点灯検査により画素電極体11とどの配線とが短絡しているかを調べる。例えば、前記方法にて作製した液晶表示装置が、画素電極体11と対向電極体12とに電圧差を与えないときに黒表示となる表示装置である場合に、対向電極体12に交流電圧を与え、黒く表示されたときには画素電極体11と対向電極体12との間で短絡が生じている。その一方、白く表示されたときには、前段のゲート線 X_{m-1} と画素電極体11との間で短絡が生じている。

【0082】この検査工程に於いて不良箇所が特定された場合には、さらにその不良画素の修正を行う。不良画素の修正には、例えばレーザー光の照射によるアブレーション法を採用する。また、レーザー光の照射は、TF T13から最も離れている修正箇所 A_4' に対して最初に行い、点灯検査を行った後、画素不良が修正されているか否かの確認を行う。修正されていない場合には、最初にレーザー光を照射した修正箇所よりもTF T13に近い修正箇所 A_3' に対してさらにレーザー光を照射し、引き続き点灯検査を行う。以下、不良箇所の修正がなされるまで、レーザー光の照射、点灯検査の手順を繰り返す。

【0083】前記の手順を繰り返すことにより、修正を行った後の液晶表示パネルを観察する。その結果、修正前の不良画素に於いては、画素全体が黒表示になっていたが、レーザー光の照射による修正を施すことにより、不良画素の一部の領域も表示させることができる。これにより、表示画面に於いて、画素不良を目立たなくさせることができ、歩留まりを向上させることができる。

【0084】なお、本実施の形態1に於いては、図1に示すように、蓄積容量部14aを迂回するバイパス線19を設けることもできる。これは、蓄積容量部14aで短絡に起因する不良箇所 A_5 が存在し、修正箇所 A_5' にレーザー修正を施す必要が生じた場合、正常に動作可能な蓄積容量部14bなども同時に切り離されるのを防ぐためである。これにより、画素の全領域で液晶を駆動させることができ、一層歩留まりの向上が図れる。但し、バイパス線19を設けた場合には、前記修正箇所 A_5' の他に A_5'' にもレーザー修正を施す必要がある。

【0085】また、本実施の形態1に於いては、対向電極体として、図4に示す平面形状を有する電極体を採用することも可能である。図4は、本実施の形態に係る他の液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0086】同図に示すように、対向電極体（対向電極）15は、複数の対向電極部分15a…と電極連結部分15b…とが交互に連結した、長尺な一続きの線形状

となっている電極体である。また、対向電極体15は、隣接する画素に於ける対向電極体と接続するための接続電極線15cが、TFT13から最も離れた対向電極部分15aに設けられている。

【0087】この様な平面形状を有する対向電極体15を採用した場合、短絡が生じる可能性のある箇所としては、2つの不良箇所 A_6 …と、不良箇所 A_7 とが考えられる。これらの不良箇所に対してレーザー修正を行う場合、2つの不良箇所 A_6 …に対しては修正箇所 A_6' に、不良箇所 A_7 に対しては修正箇所 A_7' に修正を行うことができる。よって、前記の構成であると、発生する可能性のある不良箇所の数を減らすことができ、これに伴い修正箇所の低減も図ることができる。

【0088】（実施の形態2）本発明の実施の形態2について、図5（a）および図5（b）を参照しながら以下に説明する。図5（a）は、本実施の形態に係る液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。同図（b）は本実施の形態に係る他の液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0089】本実施の形態2に係る液晶表示装置は、前記実施の形態1に係る液晶表示装置と比較して、概略的には、画素電極体と対向電極体との間に蓄積容量部を設けた点が異なる。この異なる点についてさらに具体的に述べると、以下の通りである。

【0090】本実施の形態2に係る画素電極体（画素電極）21は、図5（a）に示すように、相互に平行に配置された画素電極部分21a…と、これらの画素電極部分21a…を連結する電極連結部分21b～21dとからなる。電極連結部分21b・21cは、対向電極配線12bの上に窒化シリコン層を介して設けられており、これによりそれぞれ対向電極配線12bとの間に蓄積容量部22a・22bを形成している。

【0091】ここで、電極連結部分21b・21cの面積はそれぞれ異ならせている。これにより、蓄積容量部22aの蓄積容量と、蓄積容量部22bの蓄積容量とを互いに相違させている。例えば、電極連結部分21bの面積を $10800\mu\text{m}^2$ とし、電極連結部分21cの面積を $7200\mu\text{m}^2$ とした場合、蓄積容量部22aの容量値は 2.16pF であり、蓄積容量部22bの容量値は 1.44pF である。

【0092】前記構成の液晶表示装置に於いて、蓄積容量部22bに、対向電極配線12bと電極連結部分21cとの短絡に起因する不良箇所 B_1 が存在する場合、修正箇所 B_1' にレーザー修正を施すことにより、画素電極体21から短絡欠陥のある電極連結部分21cを分離させることができる。よって、修正画素には正常に動作可能な画素電極部分21a…が残っているので、修正画素は表示可能な状態であり、表示のできない不良画素と

なるのを防止できる。この結果、歩留まりの向上が可能となる。また、修正画素は、単に表示が可能だけでなく、他の正常な画素と比べて輝度の低下も抑制され、かつフリッカ特性が大幅に異なるのを防止する。その理由は、正常な動作をする蓄積容量部22aが残っているからである。この結果、表示ムラの発生も抑制することができる。さらに、ゲート線 X_{m-1} の上に蓄積容量部を設けるものではないので、ゲート線時定数の増大により、ゲート電圧の波形歪が大きくなることもない。よって、大型で均一な表示を可能とする液晶表示装置を提供することができる。

【0093】なお、本実施の形態2に於いては、さらに図5（b）に示す態様も採用することができる。すなわち、前記画素電極体21に替えて、画素電極部分23a…と、これらの画素電極部分23a…を連結する電極連結部分23bと、画素電極部分23a…にそれぞれ接続され、かつ対向電極配線12bの上に、窒化シリコン層などの絶縁層を介して設けられた蓄積容量電極23c～23eとからなる画素電極体23を設けることもできる。

【0094】各画素電極部分23a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。また、蓄積容量電極23c～23eは、対向電極配線12bの上に絶縁層5を介して設けられており、ゲート線 X_{m-1} の一部と蓄積容量部24a・24bを形成している。

【0095】ここで、蓄積容量電極23c～23eの面積はそれぞれ異ならせている。これにより、蓄積容量部24aの蓄積容量と、蓄積容量部24bの蓄積容量と、蓄積容量部24cの蓄積容量とを互いに相違させている。例えば、蓄積容量電極23c・23dの面積を $7200\mu\text{m}^2$ とし、蓄積容量電極23eの面積を $3600\mu\text{m}^2$ とした場合、蓄積容量部24a・24bの容量値は 1.44pF であり、蓄積容量部24cの容量値は 0.72pF である。

【0096】この様な構成の液晶表示装置に於いて、蓄積容量部24cに、対向電極配線12bと蓄積容量電極23eとの短絡に起因する不良箇所 B_3 が存在する場合、修正箇所 B_3' にレーザー修正を施すことにより、画素電極体23から短絡欠陥のある蓄積容量電極23eを分離させる。また、蓄積容量部24bに不良箇所 B_4 が存在する場合には、修正箇所 B_4' にレーザー修正を施すことにより、画素電極体23から短絡欠陥のある蓄積容量電極23dを分離させる。これにより、前記したのと同様に、歩留まりの向上が図れると共に、大型で均一な表示を可能とする液晶表示装置を提供することができる。

【0097】（実施の形態3）本発明の実施の形態3について、図6を参照しながら以下に説明する。図6は、本実施の形態に係る液晶表示装置に於いて、1画素に於

ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0098】本実施の形態3に係る液晶表示装置は、前記実施の形態1に係る液晶表示装置と比較して、概略的には、さらに画素電極体と対向電極体との間にも蓄積容量部を設けた点が異なる。この異なる点についてさらに具体的に述べると、以下の通りである。

【0099】本実施の形態3に係る画素電極体（画素電極）31は、図6に示すように、相互に平行に配置された画素電極部分31a…と、これらの画素電極部分31a…を連結する電極連結部分31b～31dとからなる。電極連結部分31b・31dは、前段のゲート線 X_{m-1} の上に絶縁層5を介して設けられており、これによりそれぞれゲート線 X_{m-1} との間に蓄積容量部32a・32cを形成している。その一方、電極連結部分31cは対向電極配線12bの上に絶縁層5を介して設けられており、これにより対向電極配線12bとの間に蓄積容量部32bを形成している。つまり、電極連結部分31b～31dは、蓄積容量電極としての機能も有している。

【0100】ここで、電極連結部分31b～31dの面積はそれぞれ異ならせている。これにより、蓄積容量部32aの容量値と、蓄積容量部32bの容量値と、蓄積容量部32cの容量値とを互いに相違させている。例えば、電極連結部分31b・31cの面積を $7200\mu m^2$ とし、電極連結部分31dの面積を $3600\mu m^2$ とした場合、蓄積容量部32a・32bの容量値は $1.44pF$ であり、蓄積容量部32cの容量値は $0.72pF$ である。

【0101】この様な構成の液晶表示装置に於いて、蓄積容量部32cに、ゲート線 X_{m-1} と電極連結部分31dとの短絡に起因する不良箇所 C_1 が存在する場合、修正箇所 C_1' にレーザー修正を施すことにより、画素電極体31から短絡欠陥のある電極連結部分31dを切り離す。また、蓄積容量部32bに不良箇所 C_2 が存在する場合には、修正箇所 C_2' にレーザー修正を施すことにより、画素電極体31から短絡欠陥のある電極連結部分31cを切り離す。これにより、修正画素には正常に動作可能な画素電極部分31a…が残っているので、修正画素は表示可能な状態であり、表示のできない不良画素となるのを防止できる。よって、歩留まりの向上が可能となる。また、修正箇所 C_1' にてレーザー修正を行った場合には、蓄積容量部32a・32bが正常に動作可能であり、その一方、修正箇所 C_2' にてレーザー修正を行った場合には、蓄積容量部32aが正常に動作可能である。これにより、修正画素は、単に表示が可能なだけでなく、他の正常な画素と比べて輝度の低下も抑制される。この結果、表示ムラの発生も抑制することができる。

【0102】短絡の起きやすい蓄積容量部を前段ゲート

線 X_{m-1} と対向電極配線12bとの上に分けて設けると、短絡発生位置を検査により特定することが容易になる。その検査方法としては、例えば次の様な方法を採用することができる。

【0103】まず、液晶表示装置の表示画面を全面点灯することにより、黒表示となっている不良画素を特定する。

【0104】次に、不良画素に対してON/OFF制御を行っている当段のゲート線 X_m にゲート電圧を印加し、不良画素に於けるTFT13を動作させる。このとき、不良画素にデータ信号を書き込むデータ線 Y_{n-1} は0Vにしておく。

【0105】ここで、電気的方法により検査を行う場合には、以下の（1）および（2）を行う。

【0106】（1）前段のゲート線 X_{m-1} に5Vのゲート電圧を印加し、対向電極体12に0Vの電圧を印加する。

【0107】（2）前段のゲート線 X_{m-1} に0Vのゲート電圧を印加し、対向電極体12に5Vの電圧を印加する。

【0108】前記（1）および（2）を行い、それぞれの場合に於ける画素電極体31の電流値を検査する。

【0109】その結果、例えば蓄積容量部32cで短絡が生じている場合、（1）を行うと、液晶容量の充電時間の経過後に画素電極体31の電流値は0となる。その一方、（2）を行うと画素電極体31に電流は流れ続ける。

【0110】また、蓄積容量部32bで短絡が生じている場合、（1）を行うと電流が流れ続ける一方、（2）を行うと一定時間の経過後に画素電極体31の電流が0となる。

【0111】この検査の結果、短絡などの欠陥が、前段のゲート線 X_{m-1} と画素電極部分31aとの間に設けられた蓄積容量部32cに発生しているのか、或いは対向電極配線12bと電極連結部分31cとの間に設けられた蓄積容量部32bに発生しているのかが特定できる。

【0112】また、前記した電気的方法に替えて、光学的方法により短絡発生位置を特定することもできる。この方法の場合、不良画素の前段のゲート線 X_{m-1} に0Vのゲート電圧を印加し、対向電極体12に $\pm 5V$ の交流電圧を印加する。これにより、短絡が対向電極配線12bと電極連結部分31cとの間に設けられた蓄積容量部32bに発生していれば、不良画素は不点灯となる。点灯すれば、短絡は蓄積容量部32b以外で発生していることになる。

【0113】以上の検査を行うことにより、不良箇所が前段のゲート線 X_{m-1} 上にあるのか、或いは対向電極配線12b上にあるのかを特定できると、次に行うレーザー修正の際に、修正箇所の選定を容易にすることができる。例えば、対向電極配線12b上にあることが特定で

きれば、修正箇所 C_1' はその選定から自動的に外すことができ、作業効率の向上が図れる。

【0114】（実施の形態4）本発明の実施の形態4について、図7および図8を参照しながら以下に説明する。図7（a）は、液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図であり、同図（b）は液晶表示装置の断面図である。図8は画素電極体の要部を示す平面図である。

【0115】本実施の形態4に係る液晶表示装置は、前記実施の形態3に係る他の液晶表示装置と比較して、概略的には、画素電極体と前段のゲート線との間、および画素電極体と対向電極体との間に蓄積容量部を設けた点で共通するが、2つの蓄積容量部を並列的に配置した点で両者は相違する。この異なる点についてさらに具体的に述べると、以下の通りである。

【0116】本実施の形態4に係る画素電極体（画素電極）41は、図7（a）に示すように、複数の画素電極部分41a…と、これらの画素電極部分41a…を連結する電極連結部分41bと、対向電極配線12bの上に設けられた蓄積容量電極41cと、複数の画素電極部分41a…および蓄積容量電極41cを接続する接続電極線41d…とを有する電極体である。

【0117】各画素電極部分41a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。

【0118】電極連結部分41bは前段のゲート線 X_{m-1} の上に、絶縁層5を介して設けられており、ゲート線 X_{m-1} の一部と蓄積容量部42aを形成している。つまり、ゲート線 X_{m-1} と重なる電極連結部分41bは、蓄積容量電極としての機能も有している。

【0119】また、蓄積容量電極41cは、対向電極配線12bの上に絶縁層5を介して設けられており、対向電極配線12bの一部と蓄積容量部42bを形成している。

【0120】さらに、各接続電極線41d…は、図8に示すように、レーザー光の照射の際に切断を容易にするための切断部43と、この切断部43を容易に確認できるようにするためのマーキング部44とを備えている。切断部43の配線幅 d_2 （例えば、4 μm ）は対向電極配線12bの配線幅 d_1 （例えば、8 μm ）よりも細くなっており、レーザー光の照射による切断を容易にしている。切断部43の長さ l_1 は例えば10 μm とすることができる。また、マーキング部44は、切断部43を挟むようにして設けられており、切断部43の確認を容易にしている。マーキング部44に於ける配線幅 d_3 （例えば、20 μm ）は対向電極配線12bの配線幅 d_1 （例えば、8 μm ）よりも太くなっている。また、マーキング部44の長さ l_2 は、例えば20 μm とすることができる。

【0121】なお、本発明に係る切断部としては、前記

切断部43に限定されるものではなく、例えばレーザーの照射点に応じた形状および大きさとなる様に設定するなど、適宜必要に応じて設計変更が可能である。また、本発明に係るマーキング部は、前記マーキング部44に限定されるものではないが、少なくとも顕微鏡観察での視認性が確保できる程度の大きさを有している必要がある。また、その形状は適宜必要に応じて設計変更が可能である。

【0122】この様な構成の液晶表示装置に於いて、蓄積容量部42aに、ゲート線 X_{m-1} と電極連結部分41bとの短絡に起因する不良箇所 D_1 が存在する場合、不良箇所 D_1 の前後にある2つの修正箇所 $D_1' \cdot D_1'$ にレーザー修正を施すことにより、画素電極体41から短絡欠陥のある電極連結部分41bを分離させる。また、蓄積容量部42bに不良箇所 D_2 が存在する場合には、2つの修正箇所 $D_2' \cdot D_2'$ にレーザー修正を施すことにより、画素電極体41から短絡欠陥のある蓄積容量電極41cを分離させる。本実施の形態の様に、蓄積容量部42aと蓄積容量部42bとを並列的に配置した構造であると、何れか一方の蓄積容量部を切り離したとしても、他方の蓄積容量部は正常に動作可能であるので、修正後に於いても、画素の全領域を動作させることができる。これにより、不良画素の存在を一層目立たなくすることができ、歩留まりの向上が図れる。

【0123】（実施の形態5）本発明の実施の形態5について、図9を参照しながら以下に説明する。図9は、液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0124】本実施の形態5に係る液晶表示装置は、前記実施の形態1に係る他の液晶表示装置と比較して、画素電極体と対向電極体との間に、さらに他の蓄積容量部を並列的に配置した点異なる。

【0125】具体的には、図9に示すように、画素電極体（画素電極）51は、複数の画素電極部分51a…と、これらの画素電極部分51a…を連結する電極連結部分51b～51dと、対向電極配線12bの上に設けられた蓄積容量電極51eと、画素電極部分51a…および蓄積容量電極51eを接続する接続電極線51f…とを有する電極体である。なお、接続電極線51f…においては、前記実施の形態4で説明した切断部およびマーキング部を備えた構造を採用することができる。

【0126】この様な構成の液晶表示装置に於いて、短絡に起因する不良箇所 $E_1 \sim E_4$ が存在する場合、レーザー修正は、不良箇所 E_1 に対しては修正箇所 E_1' で、不良箇所 E_2 に対してはその前後にある2つの修正箇所 $E_2' \cdot E_2'$ で、不良箇所 E_3 に対してはその前後にある2つの修正箇所 $E_3' \cdot E_3'$ で、不良箇所 E_4 に対してはその前後にある2つの修正箇所 $E_4' \cdot E_4'$ で行うことができる。

【0127】前記構成の画素電極体51であると、特に

レーザー修正を修正箇所 E_3' または修正箇所 E_4' でのみ行った場合でも、電極連結部分51cは蓄積容量電極51eなどを介してTFT13との接続を維持できる。従って、修正後に於いても蓄積容量部52bは正常に動作できる。この結果、修正画素は、液晶容量から電荷がリークしても、正常画素と変わりなく画素電極体51の電位レベルの変動を抑制することができる。

【0128】（実施の形態6）本発明の実施の形態6について、図10および図11を参照しながら以下に説明する。図10は、液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0129】本実施の形態6に係る液晶表示装置は、前記実施の形態1に係る他の液晶表示装置と比較して、画素電極体と前段のゲート線との間に複数の蓄積容量部を設けた点は共通するが、それらの蓄積容量部を並列的に配置した点が異なる。また、蓄積容量部を並列的に配置するために、画素電極体および対向電極体を、以下に述べる構成にした点も異なる。

【0130】すなわち、図10に示すように、本実施の形態に係る画素電極体（画素電極）61は、複数の画素電極部分61a…と、これらの画素電極部分61a…に於いてゲート線 X_m 側の端部で接続された電極連結部分61bと、これらの画素電極部分61a…に於いてゲート線 X_{m-1} 側の端部で直角となる様に接続された蓄積容量電極61c～61eとを有する電極体である。各画素電極部分61a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。また、電極連結部分61bは、ゲート線 X_m の近傍を、これと平行となる様に設けられている。さらに、蓄積容量電極61c～61eは、対向電極配線63b上に絶縁層5を介して設けられており、対向電極配線63bの一部と蓄積容量部62a～62cを形成している。なお、蓄積容量電極61c～61eは、これらの配置の効率の面から、各々相互に面積を異ならせ、これにより蓄積容量部62a～62cの容量値を互いに異ならせてもよい。

【0131】また、対向電極体（対向電極）63は、複数の対向電極部分63a…が対向電極配線63bに直角となる様に連結した電極体である。各対向電極部分63a…は相互に平行に配設されており、かつ画素電極部分61a…に対しても平行に配設されている。また、同図からも明らかな様に、画素電極部分61a…と対向電極部分63a…とは、交互に配置されている。対向電極配線63bは、前段のゲート線 X_{m-1} の近傍を、これと平行になる様に配設されている。

【0132】この様な構成の液晶表示装置に於いて、短絡に起因する不良箇所 $F_1 \sim F_3$ が存在する場合、レーザー修正は、不良箇所 F_1 に対しては修正箇所 F_1' で、不良箇所 F_2 に対しては修正箇所 F_2' で、不良箇所 F_3 に

対しては修正箇所 F_3' で行うことができる。

【0133】ここで、本実施の形態に於いては、蓄積容量部62a～62cを並列的に配置しているので、前記した修正箇所 $F_1' \sim F_3'$ の何れでレーザー修正を行っても、全ての不良箇所 $F_1 \sim F_3$ で同時に短絡が発生しない限り、全ての蓄積容量部62a～62cが失われることはない。このため、蓄積容量部の喪失を極力抑制することができ、歩留まりを一層向上させることができる。

【0134】なお、本発明の実施の形態に於いては、対向電極体として、図11に示す平面形状を有する電極体（前記実施の形態1等で使用した対向電極体）を採用することも可能である。図11(a)は、本実施の形態に係る他の液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0135】この場合、画素電極体61に於ける蓄積容量電極61c～61eは、前段のゲート線 X_{m-1} の上に絶縁層5を介して設けられており、ゲート線 X_{m-1} の一部と蓄積容量部64a～64cを形成している。

【0136】かかる構成の対向電極体12と、画素電極体61とを組み合わせした場合、短絡が生じる可能性のある箇所としては、不良箇所 $F_4 \sim F_6$ が考えられる。これらの不良箇所に対してレーザー修正を行う場合、不良箇所 F_4 に対しては修正箇所 F_4' で、不良箇所 F_5 に対しては修正箇所 F_5' で、不良箇所 F_6 に対しては修正箇所 F_6' で行うことができる。

【0137】さらに、蓄積容量部62a～62cは並列的に配置されていることから、前記した修正箇所 $F_4' \sim F_6'$ の何れでレーザー修正を行っても、全ての不良箇所 $F_4 \sim F_6$ で同時に短絡が発生しない限り、全ての蓄積容量部64a～64cが失われることはなく、これにより前記したのと同様に、歩留まりの一層の向上が図れるという効果を奏することができる。

【0138】なお、本実施の形態の様に蓄積容量部を並列的な配置とした場合には、次のような回路構成となる。図11(b)は前記他の液晶表示装置に於いて、1画素に於ける等価回路の回路構成を示す等価回路図である。同図から理解される様に、液晶容量 C_{LC} は、実際には液晶容量 C_{LC4} 、液晶容量 C_{LC5} 、液晶容量 C_{LC6} および液晶容量 C_{LC7} の総和として表される。液晶容量 C_{LC4} は前記図11(a)に於いて一点鎖線で示された領域65で形成される液晶容量であり、液晶容量 C_{LC5} は領域66で形成される液晶容量であり、液晶容量 C_{LC6} は領域67で形成される液晶容量であり、液晶容量 C_{LC7} は領域68で形成される液晶容量である。

【0139】（実施の形態7）本発明の実施の形態7について、図12および図13を参照しながら以下に説明する。図12は、本実施の形態に係る液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。図13は、本実施の形態

に係る他の液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0140】本実施の形態7に係る液晶表示装置は、前記実施の形態6に係る他の液晶表示装置と比較して、画素電極体と前段のゲート線との間に複数の蓄積容量部を設けた点は共通するが、画素電極体を以下に述べる構成にした点が異なる。

【0141】すなわち、図12に示すように、本実施の形態に係る画素電極体(画素電極)71は、複数の画素電極部分11a…と電極連結部分71b…とが交互に連結しており、かつ画素電極部分11a…に蓄積容量電極71c・71dがそれぞれ接続電極線71e…を介して設けられた構造である。より詳細には、画素電極部分71a…のうち、TFT13側から1番目および3番目の画素電極部分71a…は、それぞれ前段のゲート線 X_{m-1} まで延在している。そして、1番目の画素電極部分71aには蓄積容量電極71cが直角となる様に接続しており、3番目の画素電極部分71aには蓄積容量電極71dが直角となる様に接続している。蓄積容量電極71c・71dは、前段のゲート線 X_{m-1} 上に絶縁層5を介して設けられており、ゲート線 X_{m-1} の一部と蓄積容量部72a・72bを形成している。さらに、蓄積容量電極71c・71dはそれぞれ相互に面積を異ならせており、これにより蓄積容量部72a・72bの容量値を互いに異ならせている。また、各画素電極部分71a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。また、電極連結部分71b…は、ゲートバスラインXと平行になる様にして設けられている。なお、接続電極線71e…は、前記実施の形態4に於いて説明した切断部およびマーキング部を備えた構造を採用することもできる。

【0142】この様な構成の液晶表示装置に於いて、ゲート線 X_{m-1} と、蓄積容量電極71cまたは蓄積容量電極71dとの間に、短絡に起因する不良箇所 G_1 ・ G_2 が存在する場合、それぞれ修正箇所 G_1' または修正箇所 G_2' でレーザー修正を行う。

【0143】ここで、本実施の形態に於いては、蓄積容量部72a～72cを並列的に配置しているので、前記した修正箇所 G_1' ・ G_2' の何れでレーザー修正を行っても、不良箇所 G_1 ・ G_2 で同時に短絡が発生しない限り、蓄積容量部72a・72bの双方が同時に失われることはなく、これにより歩留まりを一層向上させることができる。また、修正箇所 G_1' ・ G_2' の何れでレーザー修正を行っても、使用不可能となる画素電極部分71a…がないので、修正画素の全領域で液晶を駆動させることができる。これにより、修正画素を一層目立たなくさせることができ、歩留まりの向上が一層図れる。

【0144】なお、本実施の形態に於いては、画素電極体71と対向電極配線12bとの間にさらに蓄積容量部

を設けてもよい。具体的には、図13に示すように、対向電極配線12bの上に、TFT13側から2番目の画素電極部分71aと接続電極線71gを介して接続された蓄積容量電極71fを設けることにより、蓄積容量電極71fと対向電極配線12bとの間に蓄積容量部72cを形成する。この蓄積容量部72cを設けたことにより、蓄積容量部の数を増やして分散配置したので、さらに画素が全面不良となる確率を減らすことができるという効果を奏する。なお、蓄積容量部72cに、蓄積容量電極71fと対向電極配線12bとの短絡に起因する不良箇所 G_3 が存在する場合には、修正箇所 G_3' にレーザー修正を施せばよい。

【0145】(実施の形態8)本発明の実施の形態8について、図14を参照しながら以下に説明する。図14は、液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0146】本実施の形態8に係る液晶表示装置は、前記実施の形態2に係る液晶表示装置と比較して、蓄積容量部を並列的に配置した点が異なる。

【0147】図14に示すように、本実施の形態に係る液晶表示装置に於いて、画素電極体(画素電極)81は、複数の画素電極部分81a…と電極連結部分81b…とが交互に連結した、長尺な一続きの線形状となっている電極体である。さらに、各画素電極部分81a…には、TFT13側から順に蓄積容量電極81c～81eがそれぞれ接続電極線81fを介して接続されている。また、これらの蓄積容量電極81c～81eは、対向電極配線12bの上に絶縁層5を介して設けられており、対向電極配線12bの一部と蓄積容量部82a～82cを形成している。各画素電極部分81a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。また、電極連結部分81b…は、ゲートバスラインXと平行となる様にして設けられている。また、各接続電極線81f…は、レーザー光の照射の際に切断を容易にするための切断部(図示しない)と、この切断部を容易に確認できるようにするためのマーキング部(図示しない)とを備えている。なお、蓄積容量電極81c～81eはそれぞれ相互に面積を異ならせており、これにより蓄積容量部82a～82cの容量値を互いに異ならせている。

【0148】この様な構成のアレイ基板1に於いては、対向電極配線12bと、蓄積容量電極81c～81eの何れかとの間に、短絡に起因する不良箇所 H_1 ～ H_3 が存在する場合、それぞれ修正箇所 H_1' ～ H_3' でレーザー修正を行う。

【0149】蓄積容量部82a～82cは並列的に配置されているので、前記した修正箇所 H_1' ～ H_3' の何れでレーザー修正を行っても、不良箇所 H_1 ～ H_3 で同時に短絡が発生しない限り、蓄積容量部82a～82cの全てが同時に失われることはなく、これにより歩留まりを

一層向上させることができる。また、修正箇所 H_1' ～ H_3' の何れでレーザー修正を行っても、使用不可能となる画素電極部分81a…がないので、修正画素の全領域を動作させることができる。

【0150】（実施の形態9）本発明の実施の形態9について、図15を参照しながら以下に説明する。図15は、液晶表示装置に於いて、1画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【0151】本実施の形態9に係る液晶表示装置は、画素電極体と対向電極体との間に、複数の蓄積容量部を直列的に配置したことを特徴としている。具体的には、以下の通りである。

【0152】図15に示すように、画素電極体（画素電極）91は、複数の画素電極部分91a…と電極連結部分91b…とが交互に連結した、長尺な一続きの線形状となっている電極体である。また、対向電極体（対向電極）92は、複数の対向電極部分92a…と電極連結部分92b…とが交互に連結した、長尺な一続きの線形状となっている電極体である。

【0153】各画素電極部分91a…および対向電極部分92a…は相互に平行に配設されていると共に、データバスラインYに対しても平行に設けられている。また、画素電極体91に於ける電極連結部分91b…および対向電極体92に於ける電極連結部分92b…は、ゲートバスラインXと平行となる様に設けられている。

【0154】さらに、画素電極体91に於ける電極連結部分91b…と、対向電極体92に於ける電極連結部分92b…との一部は、絶縁層5を介して重なっており、これによりTFT13側から順に、直列的に配列された蓄積容量部93a～93cを形成している。

【0155】この様な構成のアレイ基板1に於いては、画素電極体91に於ける画素電極部分91a…と、対向電極体92に於ける対向電極部分92a…との間に、短絡に起因する不良箇所 I_1 ・ I_2 が存在する場合、それぞれ修正箇所 I_1' または修正箇所 I_2' でレーザー修正を行う。これにより、歩留まりの向上を図ることができる。加えて、前記構成の画素電極体91および対向電極体92を用いたことにより、画素の中央部に配設されていた対向電極配線12bを無くすことができ、画素の開

口率を向上させることができる。この結果、表示画面を一層明るくすることができる。

【0156】（その他の事項）前記各実施の形態1～実施の形態9に於いては、複数の蓄積容量部が直列的、並列的またはループ状に配置された態様を例にして説明したが、本発明はこれに何ら限定されるものではない。例えば、前記3つの配置のうち、任意の2つの配置を適宜必要に応じて組み合わせた態様であってもよく、或いは3つの配置を組み合わせた態様であってもよい。

【0157】また、前記各実施の形態1～実施の形態9

に於いてはさらに、修正画素と正常画素との間で輝度およびフリッカ特性の差を一層無くすため、補正容量部を備えさせることもできる。例えば、例えば、前記実施の形態1に係る液晶表示装置に、補正容量部を設けた場合には、次の様に構成される。

【0158】図16は、前記実施の形態1に係る液晶表示装置に於いて、補正容量部を設けた場合の1画素に於ける要部を示す平面図である。図17は、補正容量部を設けた場合の等価回路図である。図18は、前記実施の形態1に係る液晶表示装置に於いて、他の補正容量部を設けた場合の1画素に於ける要部を示す平面図である。

【0159】図16に示すように、補正容量部101は、補正容量電極102がゲート線 X_m の一部と絶縁層5を介して重なることにより形成されている。また、各補正容量電極102a～102dは、ドレイン電極8に接続している。さらに、各補正容量電極102a～102dはゲート線 X_m との重なり部分に於ける面積が互いに相違しており、TFT13に近いものほどその面積は小さくなっている。これにより、各補正容量部101a～101dのうちTFT13に近いものほど補正容量の容量値を小さくしている。各補正容量部101a～101dの補正容量の容量値を異ならせているのは、レーザー修正による修正箇所の場所に応じて補正容量の容量値を調整し易くするためである。

【0160】例えば、前記した図1に於いて、修正箇所 A_3' にレーザー修正を行った場合、液晶容量の容量値のと蓄積容量の容量値との比は、修正前の比と比べて変化する。そのため、前記実施の形態1に於いては、その変化を予め想定して蓄積容量部14aの容量値と、蓄積容量部14bの容量値とを相違させている。一方で、その画素の属しているゲート線からのゲート信号のカップリングによる画素電圧の変動量は、容量値の比に応じた量である。これにより、液晶容量と蓄積容量との比が極力変化しない様にしている。

【0161】これに対して、補正容量部101は、液晶容量および蓄積容量の容量値の和と補正容量の容量値との比を微調整し、その比を正常画素に一層近づけようとするものである。具体的には、各補正容量電極102a～102dのうち1つまたは2つ以上を、レーザートリミングによりドレイン電極8から切り離し、補正容量部101全体としての容量値が変えることにより、液晶容量および蓄積容量の容量値の和と、補正容量の容量値との比が最適となる様に調節する。

【0162】以上に於いては、ドレイン電極8に接続した補正容量電極102とゲート線 X_m とを絶縁層5を介して重ねることにより補正容量部101を設けた場合を例にして説明したが、本発明はこれに限定されるものではない。例えば、本発明に係る液晶表示装置は、図18に示すように、ドレイン電極8に接続した補正容量電極103aとゲート線 X_m とを重ねることにより設けた補

正容量部104aと、電極連結部分11dに接続した補正容量電極103bとゲート線 X_m とを重ねることにより設けた補正容量部104bと、画素電極部分11aに接続した補正容量電極103cとゲート線 X_m とを重ねることにより設けた補正容量部104cとを有する構造であってもよい。この場合、例えば修正箇所 A_3 にレーザー修正を行うと、ゲート線 X_{m-1} と短絡した電極連結部分11cを画素電極体11から分離すると共に、補正容量電極103cも切り離すことができる。この結果、一度のレーザー修正で、不良画素の修正が図れると共に、液晶容量および蓄積容量の容量値の和と補正容量の容量値との比の変化も自動的に調整することができ、調整を行うための工程の効率化・省略化が図れる。

【0163】また、前記各実施の形態1～実施の形態9に於いては、レーザー修正の前に、ゴミなどの付着物がアレイ基板上に付着していないかどうかの検査と、付着物が付着している場合にはその付着物を除去することを目的とした修正を行うのが好ましい。具体的には、顕微鏡を用いて、アレイ基板上の欠陥観察を行う。この検査で検出できる付着物は、例えば20 μ m程度のゴミなどである。検査の結果、ゲート線やデータ線などにゴミなどが付着していた場合には、レーザー光の照射を行うことにより、そのゴミと共にゲート線またはデータ線の一部をくりぬき修正する。このとき、ゲート線またはデータ線が断線しない様に修正を行う必要がある。この修正を行うことにより、画素電極体の一部の切り離しを行う必要の無い短絡欠陥の場合にまで、レーザー修正が施されるのを防止し、歩留まりの向上が一層図れる。

【0164】さらに、前記各実施の形態1～実施の形態9に於いては、修正画素に関する情報に基づいて、以下に述べる駆動方法により液晶表示装置を駆動させることができる。図19は、本発明に係る液晶表示装置の駆動方法を説明するためのブロック図である。同図に示すように、液晶表示パネル111には、前記ゲートバスラインXにゲート信号を印加するゲート信号駆動回路112と、前記データバスラインYにデータ信号を印加するデータ信号駆動回路113とが設けられている。ゲート信号駆動回路112およびデータ信号駆動回路113は、液晶表示パネル111を駆動するためのコントロール信号を作るコントローラ114に接続されている。また、このコントローラ114は対向電極体に電圧を供給する対向電極体電源115にも接続されている。さらにコントローラ114は調整信号演算回路116に接続されている。調整信号演算回路116は、修正画素に関する情報を記憶する外部記憶装置117に接続されている。

【0165】この様な構成の駆動回路に於いては、以下の様な方法にて液晶表示パネル111を駆動させる。すなわち、先ず、液晶表示パネル111に於いてレーザー修正された不良画素（すなわち、修正画素）に関する情報を外部記憶装置117にメモリさせる。修正画素に関

する情報とは、具体的には画素位置、および修正画素内に於ける修正位置の情報（（X、Y、R）（X、Y：画素位置、R：修正画素内に於ける修正位置））である。これらの情報は、調整信号演算回路116に入力される。調整信号演算回路116は、入力された修正画素に関する情報に基づき、修正画素を最適に駆動させるべく調整電圧を演算する。演算に際しては、修正画素に於ける修正位置の情報に基づいて修正画素の蓄積容量の容量値が計算によって算出されるので、この容量値に応じて輝度低下分を考慮して行う。この演算結果に基づき、コントローラ114は、正常画素については通常のコントロール信号を生成する一方、修正画素については補正されたコントロール信号を生成する。さらにこれらのコントロール信号に基づき、ゲート信号駆動回路112およびデータ信号駆動回路113は、修正画素に対してゲート信号および補正されたデータ信号を印加し、液晶表示パネル111の最適な駆動を実現する。ここで、補正されたデータ信号とは、正常画素に対して印加するデータ信号よりも高い電圧のデータ信号を意味する。

【0166】

【発明の効果】本発明は、以上のように説明した形態で実施され、以下に述べる効果を有する。

【0167】すなわち、本発明に係る液晶表示装置によれば、短絡のある蓄積容量だけを切り離すので、不良画素であっても表示させることができ、しかも欠陥のある蓄積容量の分離後も、残っている正常な蓄積容量が画素電極の電位レベルの変動を抑制するので、正常画素と比較して輝度およびフリッカ特性などに極端な差異が生じることもない。よって、不良画素を表示画面上で一層目立たなくさせることができ、歩留まりの向上が図れる。

【0168】また、本発明に係る液晶表示装置の画素修正方法によれば、画素電極と前段若しくは後段のゲート線および／または前記対向電極の一部との間で電気的な短絡が生じて、短絡が発生した重なり部分のみを切り離すので、その他の短絡に関わらない領域では表示が依然として可能である。よって、前記の方法によれば、短絡が発生した不良画素であっても不点灯画素になるのを防止できる。加えて、短絡が蓄積容量を構成する重なり部分で生じて、他の蓄積容量がこれを補完して機能するので、修正された画素が正常な画素と比較して極端に輝度の低下を招来することもない。これにより、不良画素のある液晶表示装置を正常に表示可能な状態に近づけ、歩留まりの向上を図ることができる。

【0169】さらに、本発明に係る液晶表示装置の駆動方法によれば、正常画素に対しては、通常のゲート信号およびデータ信号を印加して駆動させる一方、修正画素に対しては、その画素位置および修正画素内の修正位置に基づき、その修正画素に応じたゲート信号およびデータ信号を印加して駆動させる。これにより、修正画素の輝度を正常な画素の輝度に近づけて駆動させることが可

能となり、表示画面に於いて修正画素を一層目立たなくさせることができる。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図であり、同図 (b) は前記液晶表示装置を示す断面図である。

【図 2】前記液晶表示装置における等価回路の回路構成を示す等価回路図であり、同図 (b) は 1 画素に於ける等価回路の回路構成を示す等価回路図である。

【図 3】前記液晶表示装置に於いて、容量結合駆動法を説明するための電圧波形図であって、同図 (a) はゲート線 X_{m-1} 、 X_m に於けるゲート電圧の波形を示し、同図 (b) はデータ信号電圧および画素電極電圧の波形図を示す。

【図 4】前記実施の形態 1 に係る他の液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 5】本発明の実施の形態 2 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図であり、同図 (b) は前記実施の形態 2 に係る他の液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 6】本発明の実施の形態 3 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 7】本発明の実施の形態 4 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図であり、同図 (b) は液晶表示装置の断面図である。

【図 8】前記液晶表示装置に於ける画素電極体の要部を示す平面図である。

【図 9】本発明の実施の形態 5 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 10】本発明の実施の形態 6 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 11】前記実施の形態 6 に係る他の液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図であり、図 11 (b) は前記他の液晶表示装置に於いて、1 画素に於ける等価回路の回路構成を示す等価回路図である。

【図 12】本発明の実施の形態 7 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 13】前記実施の形態 7 に係る他の液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 14】本発明の実施の形態 8 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 15】本発明の実施の形態 9 に係る液晶表示装置に於いて、1 画素に於ける画素電極体、対向電極体及び配線等の配置を示す平面図である。

【図 16】前記実施の形態 1 に係る液晶表示装置に於いて、補正容量部を設けた場合の 1 画素に於ける要部を示す平面図である。

10 【図 17】前記補正容量部を設けた場合の等価回路図である。

【図 18】前記実施の形態 1 に係る液晶表示装置に於いて、他の補正容量部を設けた場合の 1 画素に於ける要部を示す平面図である。

【図 19】本発明に係る液晶表示装置の駆動方法を説明するためのブロック図である。

【図 20】本発明に係る複数の蓄積容量の配置形態を概念的に示した概念図であって、同図 (a) は複数の蓄積容量が直列的に配置された様子を示し、同図 (b) は複数の蓄積容量が並列的に配置された様子を示し、同図 (c) はループ状に配置された様子を示している。

【図 21】従来の横電界方式のアクティブマトリクス型液晶表示装置に設けられる液晶表示パネルに於いて、1 画素に於ける電極及び配線等の配置を示す平面図であり、同図 (b) は前記液晶表示装置の断面図である。

【図 22】従来の他の横電界方式のアクティブマトリクス型液晶表示装置に設けられる液晶表示パネルに於いて、1 画素に於ける電極及び配線等の配置を示す平面図であり、同図 (b) は前記液晶表示装置の断面図である。

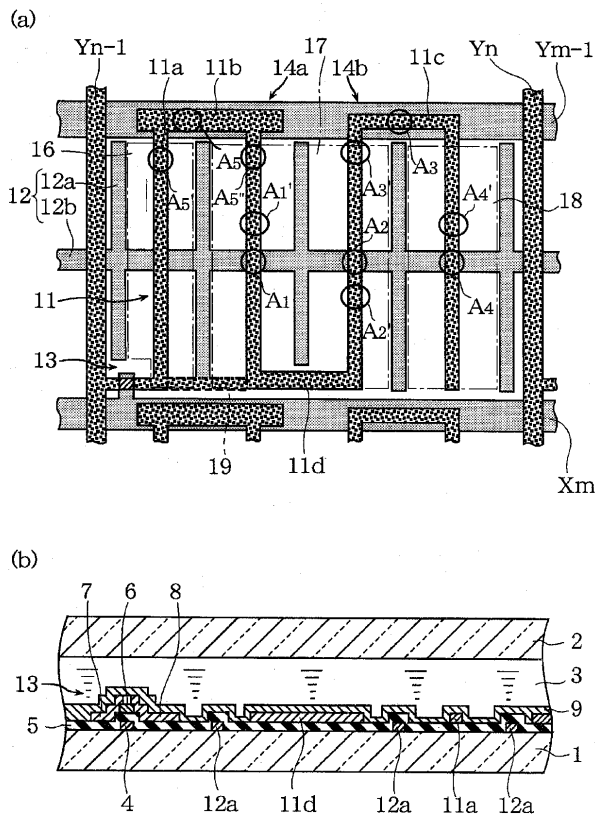
【符号の説明】

- 1 アレイ基板
- 2 対向基板
- 3 液晶層
- 8 ドレイン電極
- 11、21、23、31、41、51、61、71、81、91 画素電極体 (画素電極)
- 12、15、92 対向電極体 (対向電極)
- 13 TFT (スイッチング素子)
- 14a・14b、22a・22b、24a～24c、32a～32c、42a・42b、52a・52b、62a～62c、64a～64c、72a～72c、82a～82c、93a～93c 蓄積容量部
- 19 バイパス線
- 43 切断部
- 44 マーキング部
- 101 補正容量部
- 102 補正容量電極
- 112 ゲート信号駆動回路
- 113 データ信号駆動回路

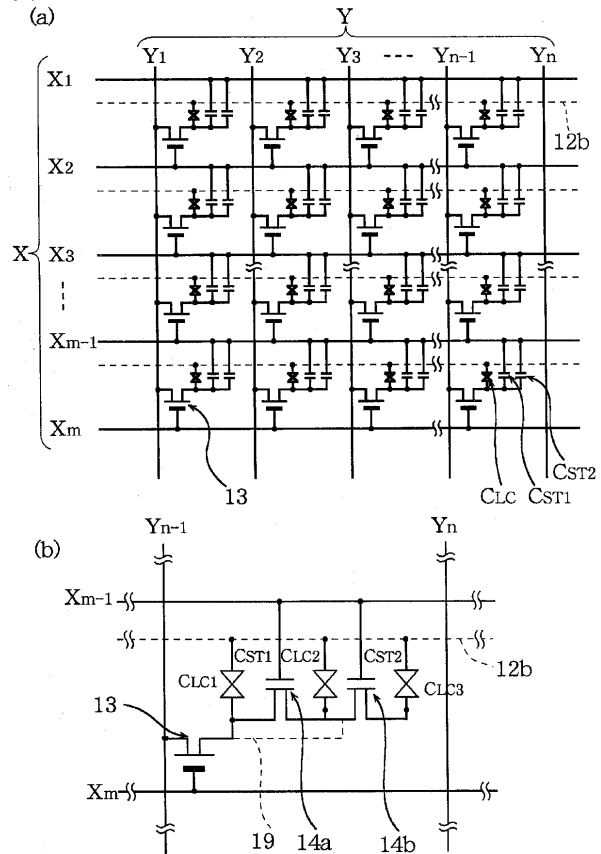
114 コントローラ
115 対向電極体電源

*116 調整信号演算回路
*117 外部記憶装置

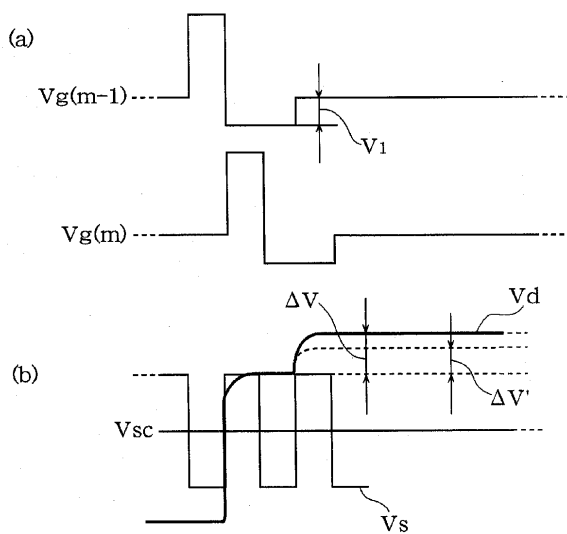
【図1】



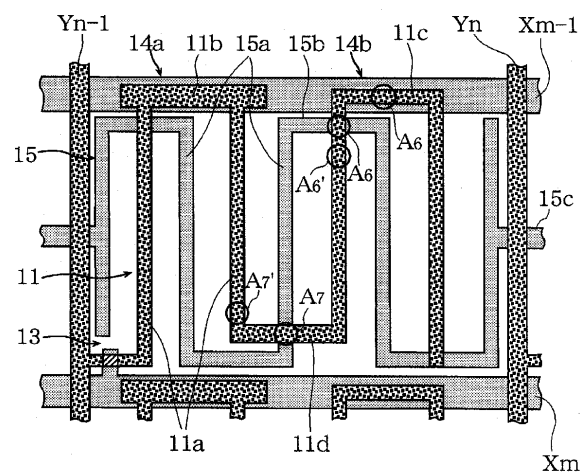
【図2】



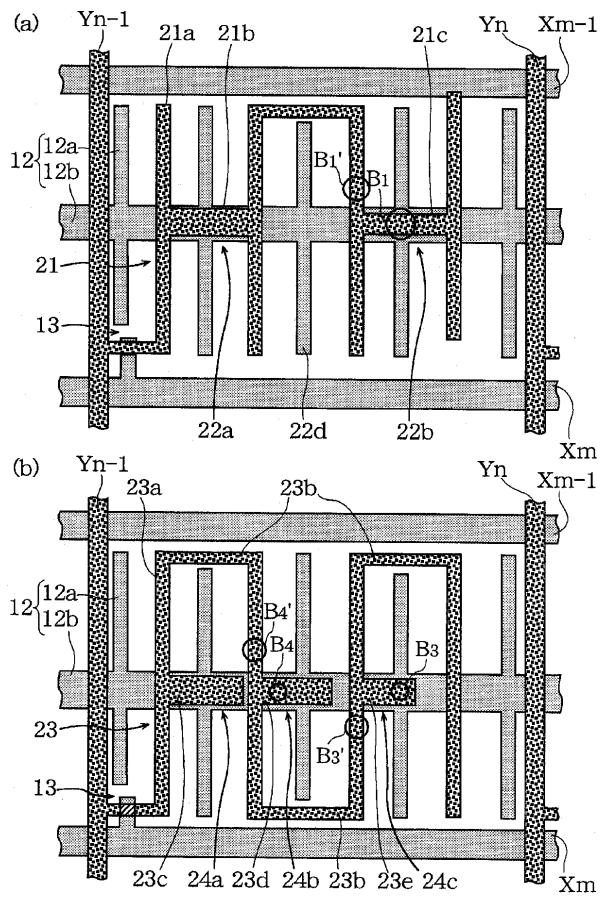
【図3】



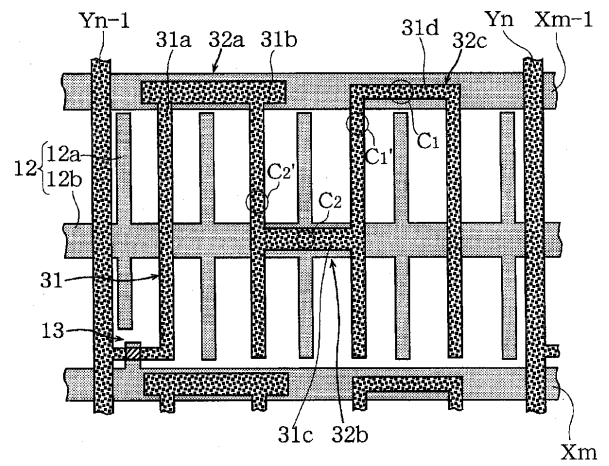
【図4】



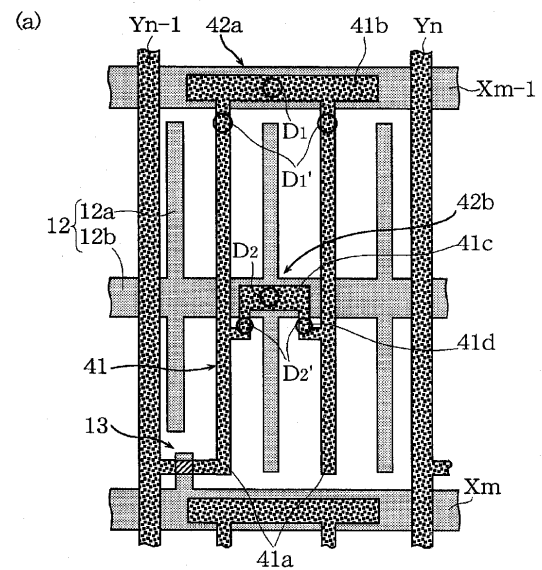
【図5】



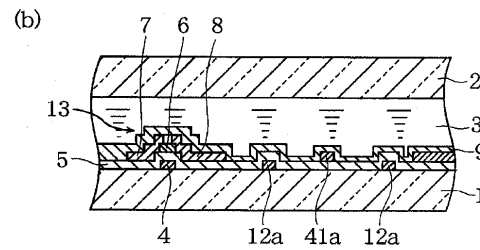
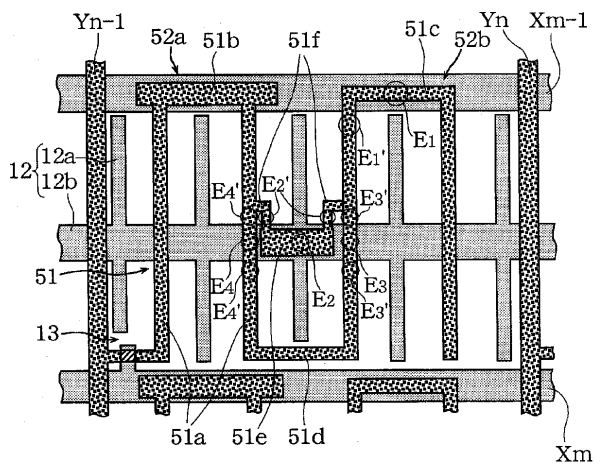
【図6】



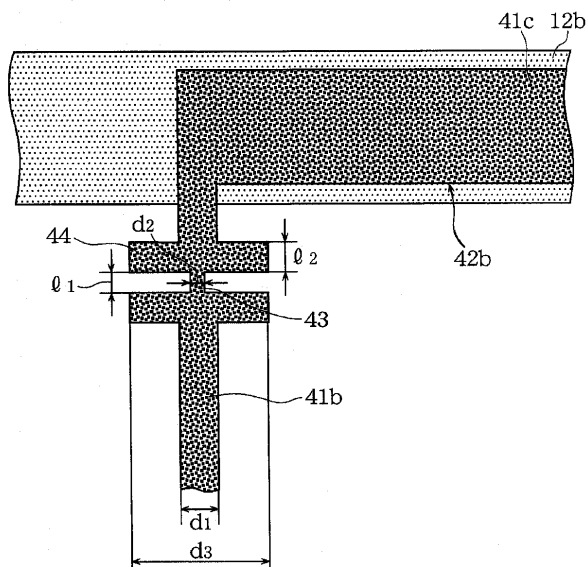
【図7】



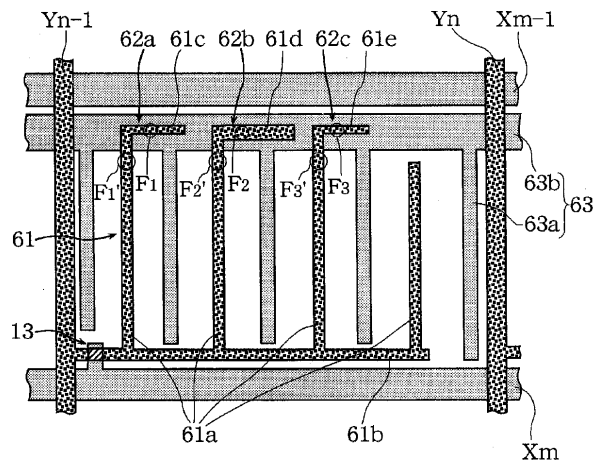
【図9】



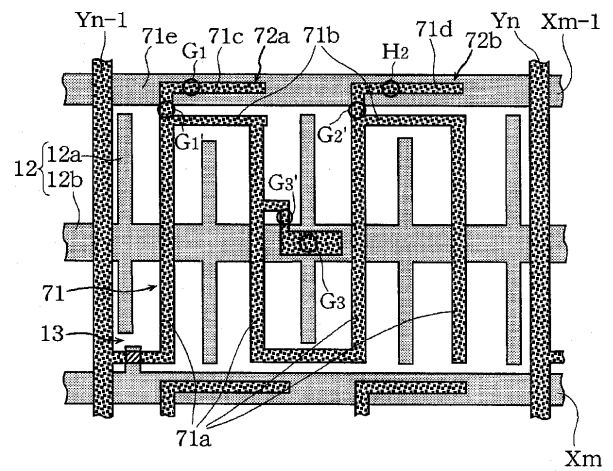
【図8】



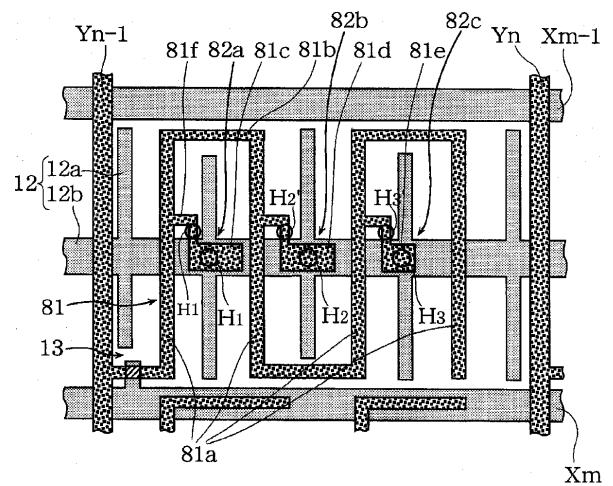
【図10】



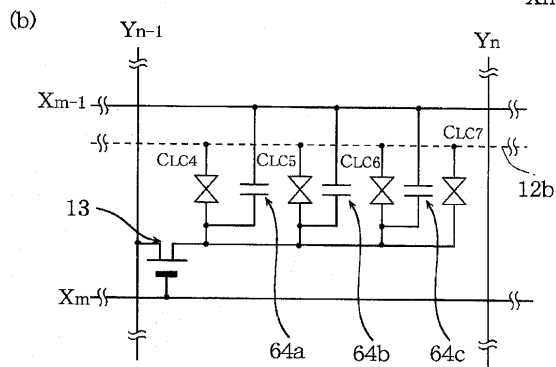
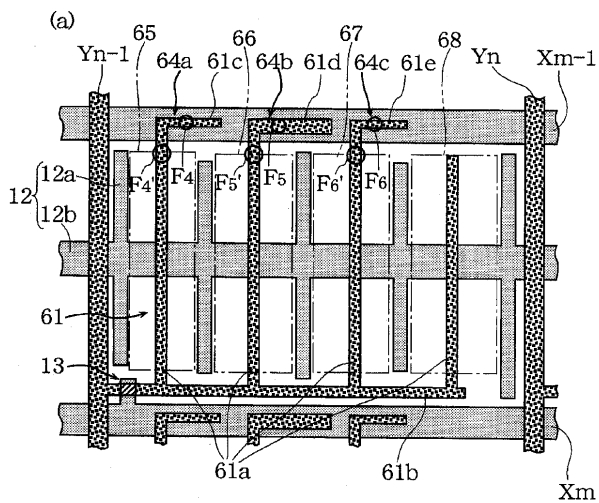
【図13】



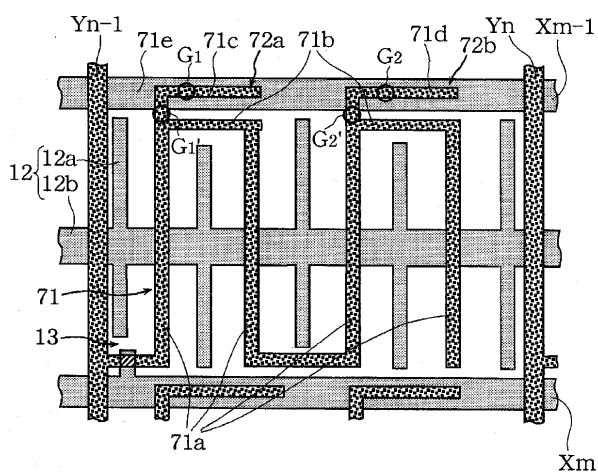
【図14】



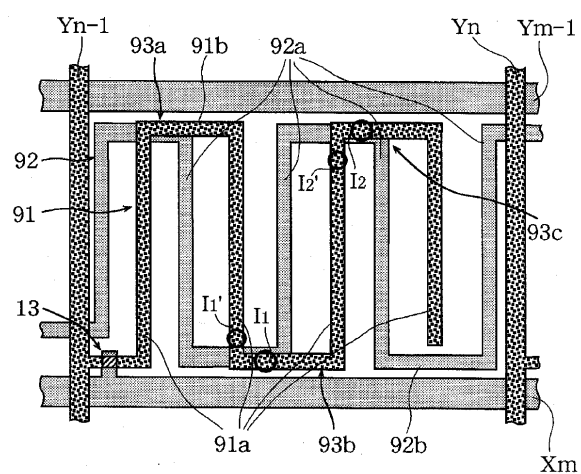
【図11】



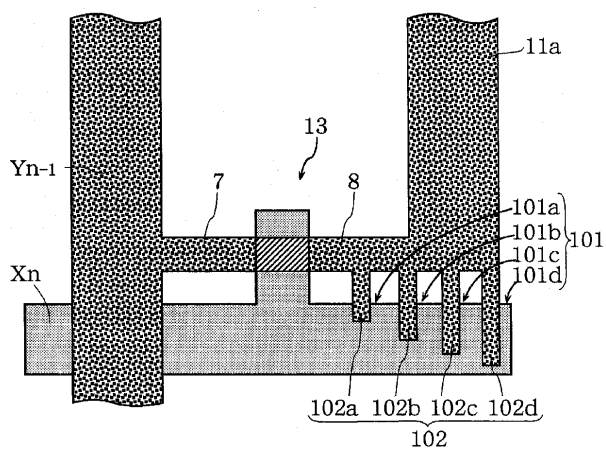
【図12】



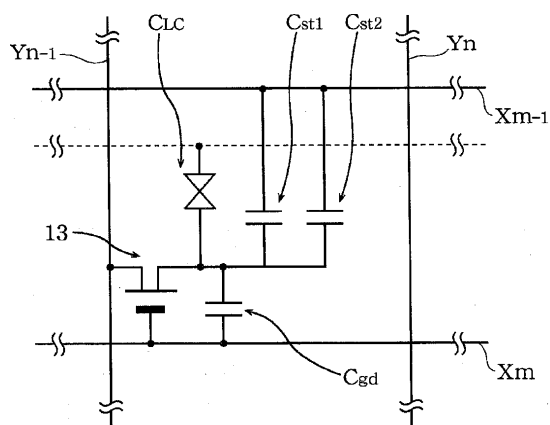
【図15】



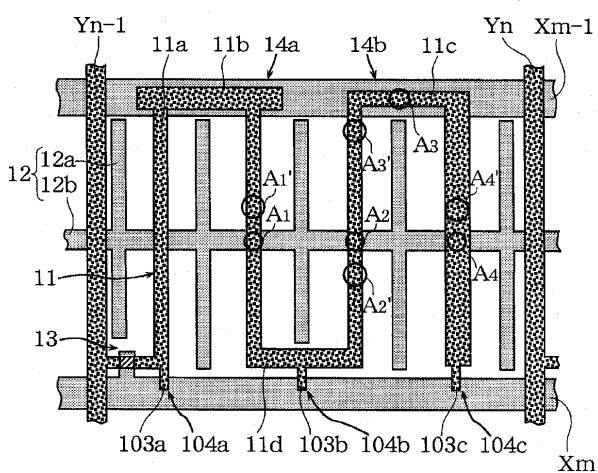
【図16】



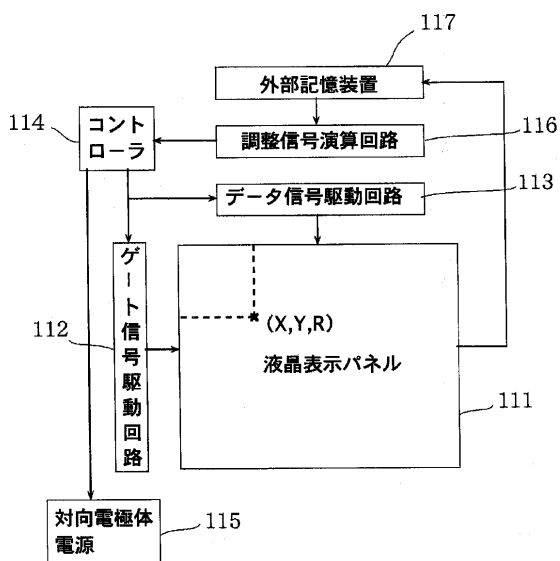
【図17】



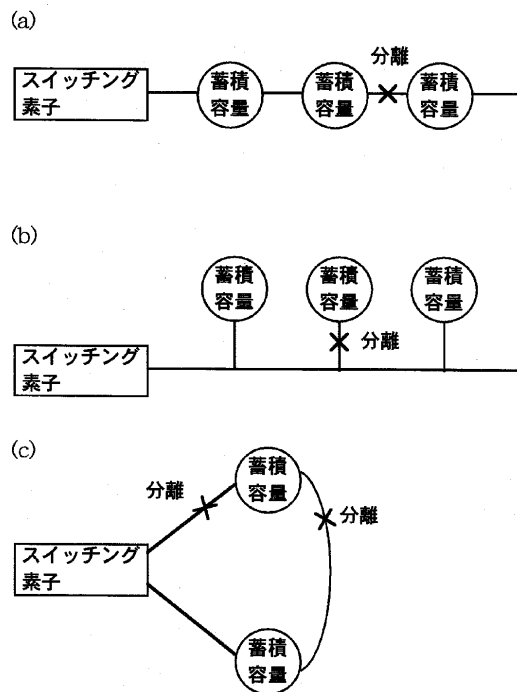
【図18】



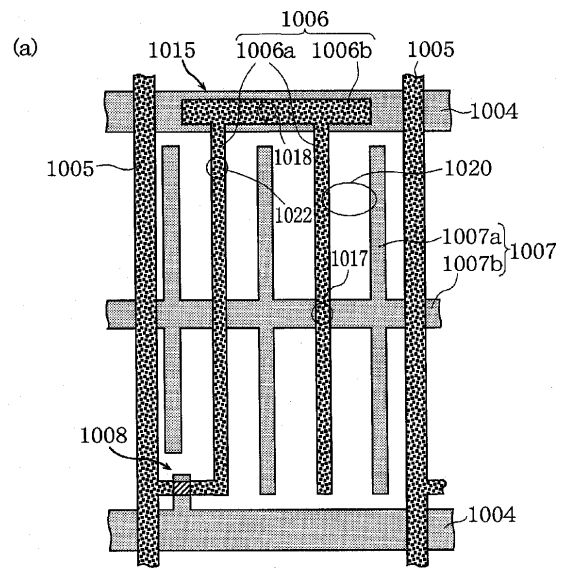
【図19】



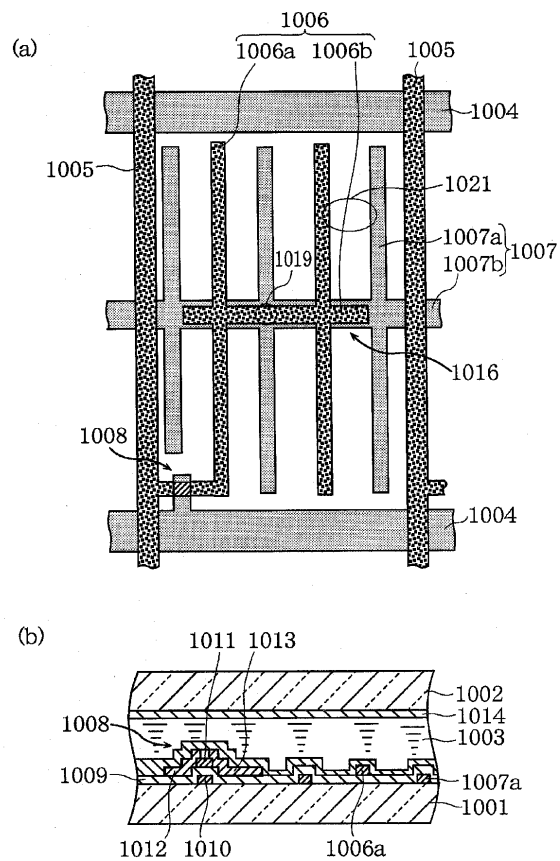
【図20】



【図21】



【図22】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H O 4 N 5/66	1 0 2	H O 4 N 5/66	1 0 2 A
(72)発明者 熊川 克彦		(72)発明者 堀田 定吉	
大阪府門真市大字門真1006番地 松下電器		大阪府門真市大字門真1006番地 松下電器	
産業株式会社内		産業株式会社内	
		(72)発明者 田窪 米治	
		大阪府門真市大字門真1006番地 松下電器	
		産業株式会社内	

专利名称(译)	液晶显示装置，其像素校正方法及其驱动方法		
公开(公告)号	JP2001305586A	公开(公告)日	2001-10-31
申请号	JP2001038135	申请日	2001-02-15
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	塩田昭教 山北裕文 熊川克彦 堀田定吉 田窪米治		
发明人	塩田 昭教 山北 裕文 熊川 克彦 堀田 定吉 田窪 米治		
IPC分类号	G02F1/1368 G02F1/133 G02F1/1343 G09G3/20 G09G3/36 H04N5/66		
CPC分类号	G02F1/134363		
FI分类号	G02F1/1368 G02F1/133.550 G02F1/1343 G09G3/20.670.A G09G3/36 H04N5/66.102.A		
F-TERM分类号	2H092/GA14 2H092/JA24 2H092/JB05 2H092/JB67 2H092/JB71 2H092/JB73 2H092/JB75 2H092/NA13 2H092/PA06 2H093/NA16 2H093/ND16 2H093/NE03 2H192/AA24 2H192/BB02 2H192/BB52 2H192/BB64 2H192/BB66 2H192/CB05 2H192/DA02 2H192/DA32 2H192/DA65 2H192/DA71 2H192/EA22 2H192/EA43 2H192/GD61 2H192/GD72 2H192/HB03 2H192/HB22 2H192/HB34 2H192/HB38 2H192/HB64 2H192/JA33 2H193/ZA04 2H193/ZA06 2H193/ZB02 2H193/ZP03 2H193/ZQ16 5C006/AA01 5C006/AF46 5C006/BB16 5C006/BC06 5C006/BC16 5C006/BF37 5C006/EB01 5C006/EB03 5C006/EB04 5C006/FA55 5C058/AA08 5C058/BA31 5C058/BA32 5C058/BA35 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD15 5C080/DD28 5C080/EE19 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ06		
代理人(译)	大前 要		
优先权	2000036122 2000-02-15 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够抑制透射率下降，减轻缺陷像素并实现成品率提高的液晶显示装置，其像素校正方法及其驱动方法。解决方案：在一对基板之间形成液晶层的液晶显示装置中，液晶层中的液晶由平行于基板表面的电场驱动，在一对基板中的一个基板上，多条栅极线，多条数据线，分别与多条栅极线交叉，连接到栅极线的开关元件和与多条栅极线的每个交叉点对应的数据线提供多条数据线，通过开关元件连接到数据线的像素电极和使像素电极成对的对电极。此外，对应于多条栅极线 and 多条数据线的每个交叉点，分布保持像素电极的电荷的多个存储电容。

