

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5376353号
(P5376353)

(45) 発行日 平成25年12月25日 (2013.12.25)

(24) 登録日 平成25年10月4日 (2013.10.4)

(51) Int.Cl.

F I

G09G 3/20 (2006.01)

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 680H

G09G 3/20 621M

G09G 3/20 624B

G09G 3/20 622C

G09G 3/20 623C

請求項の数 10 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2008-57349 (P2008-57349)
 (22) 出願日 平成20年3月7日 (2008.3.7)
 (65) 公開番号 特開2008-225472 (P2008-225472A)
 (43) 公開日 平成20年9月25日 (2008.9.25)
 審査請求日 平成23年1月11日 (2011.1.11)
 (31) 優先権主張番号 096108823
 (32) 優先日 平成19年3月14日 (2007.3.14)
 (33) 優先権主張国 台湾 (TW)

(73) 特許権者 510134581
 群創光電股▲ふん▼有限公司
 Innolux Corporation
 台湾新竹科学工業園區苗栗縣竹南鎮科學路
 160號
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 チャンーハオ ヤン
 台湾74144 台南県台南科学工業園區奇
 業路1号 奇美電子股▲ふん▼有限公司内
 (72) 発明者 ユンーシュン ヤン
 台湾74144 台南県台南科学工業園區奇
 業路1号 奇美電子股▲ふん▼有限公司内

最終頁に続く

(54) 【発明の名称】 半透過型液晶表示パネルおよび液晶表示パネルモジュール

(57) 【特許請求の範囲】

【請求項1】

第1のピクセルと第2のピクセルと第3のピクセルと第4のピクセルとを含む複数のピクセルと、

前記第1のピクセルと前記第2のピクセルとに接続された第1の走査線と、前記第3のピクセルと前記第4のピクセルとに接続された第2の走査線と、を含む複数の走査線と、

第1のデータ線を含む複数のデータ線と、
 を備え、

前記第1の走査線上の第1の走査信号は、第1の走査期間中に、前記第1のピクセルを、
 前記第1のデータ線からの第1の極性の第1のピクセル電圧で駆動するものであり、

前記第1の走査線上の第3の走査信号は、第2の走査期間中に、前記第1のピクセルを、
 前記第1のデータ線からの前記第1の極性の第2のピクセル電圧で駆動するものであり、

前記第1の走査線上の前記第1の走査信号と前記第2の走査線上の第2の走査信号は、
 前記第1の走査期間中に、前記第4のピクセルを、前記第1のデータ線からの前記第1の
 ピクセル電圧で一括して駆動するものであり、

単一の液晶セルギャップを有し、

前記第1のピクセルおよび前記第4のピクセルを含む第1のピクセルユニットを備え、

前記第1のピクセルは透過型ピクセルを含み、前記第2のピクセルは反射型ピクセルを
 含み、前記第3のピクセルは透過型ピクセルを含み、前記第4のピクセルは反射型ピクセ

10

20

ルを含んでおり、

前記第 1 のピクセル電圧は前記第 2 のピクセル電圧より低いことを特徴とする液晶表示パネル。

【請求項 2】

前記第 1 の走査線と前記第 2 の走査線と前記第 4 のピクセルとに接続された第 1 のトランジスタを更に備え、

前記第 1 の走査線は前記第 1 のトランジスタの制御ノードに接続し、前記第 2 の走査線は前記第 1 のトランジスタの第 1 の追加ノードに接続し、前記第 4 のピクセルは前記第 1 のトランジスタの第 2 の追加ノードに接続し、前記第 2 の走査線上の前記第 2 の走査信号は前記第 1 の走査信号が前記第 1 のトランジスタを動作可能にするときに前記第 4 のピクセルを制御することを特徴とする請求項 1 に記載の液晶表示パネル。

10

【請求項 3】

前記第 1 のピクセルは前記第 2 のピクセルに直接には隣接していないことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 4】

前記第 1 の走査線と前記第 2 の走査線との各々は第 1 のスキन्दライバに接続されるが第 2 のスキन्दライバには接続されず、前記第 1 のデータ線は第 1 のデータドライバに接続されるが第 2 のデータドライバには接続されないことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 5】

20

前記第 2 の走査線上の前記第 2 の走査信号は、前記第 1 の走査期間中に、前記第 3 のピクセルを、前記第 1 のデータ線からの前記第 1 のピクセル電圧で駆動するものであり、

前記第 2 の走査線上の第 4 の走査信号は、第 3 の走査期間中に、前記第 3 のピクセルを、前記第 1 のデータ線からの第 3 のピクセル電圧で駆動するものであり、

前記第 2 の走査線上の第 5 の走査信号は、第 4 の走査期間中に、前記第 3 のピクセルを、前記第 1 のデータ線からの第 4 のピクセル電圧で駆動するものであることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 6】

前記第 1 の走査線上の前記第 3 の走査信号は前記第 1 の走査線上の前記第 1 の走査信号に続いており、前記第 1 の走査信号に等しい振幅を有することを特徴とする請求項 1 に記載の液晶表示パネル。

30

【請求項 7】

第 1 のピクセルを、第 1 の走査線上の第 1 の走査信号を介して、第 1 の走査期間中に第 1 のデータ線から第 1 の極性の第 1 のピクセル電圧で駆動することと、

前記第 1 のピクセルを、前記第 1 の走査線上の第 3 の走査信号を介して、第 2 の走査期間中に前記第 1 のデータ線から前記第 1 の極性の第 2 のピクセル電圧で駆動することと、

第 4 のピクセルを、前記第 1 の走査線上の前記第 1 の走査信号と第 2 の走査線上の第 2 の走査信号とを介して、前記第 1 の走査期間中に前記第 1 のデータ線から前記第 1 のピクセル電圧で駆動することと、

を含み、

40

前記第 1 の走査線は前記第 1 のピクセルおよび第 2 のピクセルに接続されており、前記第 2 の走査線は第 3 のピクセルおよび前記第 4 のピクセルに接続されており、

前記第 1 のピクセル電圧は前記第 2 のピクセル電圧未満であり、

前記第 1 のピクセルと第 2 のピクセルと第 3 のピクセルと第 4 のピクセルは、液晶表示パネルの複数のピクセルに含まれており、第 1 のピクセルユニットが前記第 1 のピクセルおよび前記第 4 のピクセルを含み、前記第 1 のピクセルは透過型ピクセルを含み、前記第 4 のピクセルは反射型ピクセルを含んでいることを特徴とする方法。

【請求項 8】

前記第 1 の走査線と前記第 2 の走査線とを単一のスキन्दライバで駆動することを更に含むことを特徴とする請求項 7 に記載の方法。

50

【請求項 9】

前記第 1 のピクセル電圧と前記第 2 ピクセル電圧とを単一のデータドライバで供給することを更に含むことを特徴とする請求項 8 に記載の方法。

【請求項 10】

前記第 2 の走査線上の前記第 2 の走査信号は、前記第 1 の走査期間中に前記第 1 のデータ線から前記第 3 のピクセルを前記第 1 のピクセル電圧で駆動するためのものであり、

前記第 2 の走査線上の第 4 の走査信号が、第 3 の走査期間中に前記第 1 のデータ線から前記第 3 のピクセルを第 3 のピクセル電圧で駆動するためのものであり、

前記第 2 の走査線上の第 5 の走査信号が、第 4 の走査期間中に前記第 1 のデータ線から前記第 3 のピクセルを第 4 のピクセル電圧で駆動するためのものであることを特徴とする
請求項 7 に記載の方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、概して液晶表示 (LCD) パネルに関するものであり、特に半透過型 LCD パネルに関するものである。

【背景技術】

【0002】

従来の半透過型液晶表示装置 (LCD) のタイプの一つとして、二重液晶セルギャップを有するものが知られている。二重液晶セルギャップを有する LCD の製造プロセスは複雑であり、プロセスのばらつきを制御することが困難となる場合がある。これとは対照的に、従来の半透過型 LCD の他のタイプである単一セルギャップを有するものは、二重液晶セルギャップを有する半透過型 LCD と比較してプロセスのばらつきが容易に制御され得る。

20

【0003】

単一液晶セルギャップを有する半透過型 LCD では反射型ピクセルの光路長は、透過型ピクセルの光路長の 2 倍となり得る。もし反射型ピクセルと透過型ピクセルとが同時に同じ輝度を表示することになっていれば、反射型ピクセルの液晶分子の有効屈折率は通常、透過型ピクセルの液晶分子の有効屈折率の半分である。よって、単一液晶セルギャップを有する半透過型 LCD において、透過型ピクセルと反射型ピクセルとは従来、それぞれ 2 つの独立した電圧 - 透過率カーブ (V - T カーブ) にしたがって駆動される。

30

【0004】

したがって、単一液晶セルギャップを有する半透過型 LCD における同じピクセルに同じ輝度を表示するために、透過型ピクセルと反射型ピクセルを、2 つのトランジスタによって個別に駆動する必要があるかもしれない。その結果、データ線または走査線の数、データドライバまたはスキャンドライバの数、データドライバまたはスキャンドライバから出力されるピクセル電圧、および走査信号の周波数を、これに対応して増加する必要があるかもしれない。その結果、駆動回路の面積と複雑さは、大幅に増加する。

【0005】

図 1 A (従来技術) は、従来の半透過型 LCD 100 のピクセル駆動回路を示すブロック図である。図 1 A を参照すると半透過型 LCD 100 は、2 つのスキャンドライバ 110、120 とデータドライバ 130 と幾つかのピクセルユニットとを含む。各ピクセルユニットは、1 個の透過型ピクセルと 1 個の反射型ピクセルとを含む。図 1 B (従来技術) は、図 1 A の半透過型 LCD 100 のピクセルユニット 140 の詳細な回路を示す。図 1 B を参照するとピクセルユニット 140 は、それぞれトランジスタ 141、142 によって駆動される透過型ピクセルと反射型ピクセルとを含む。ピクセルユニット 140 のトランジスタ 141、142 は、2 つの走査線を介してスキャンドライバ 110、120 から伝送される走査信号と、1 つのデータ線を経由してデータドライバ 130 から伝送されるピクセル電圧とを受け取る。データドライバ 130 は、異なるそれぞれの時間にそれぞれ異なるピクセル電圧をトランジスタ 141、142 に出力する。上記のように半透過型 L

40

50

C D 1 0 0 内の各ピクセルユニットは、透過型ピクセルと反射型ピクセルとをそれぞれ駆動するために2つのトランジスタを有する。各ピクセルユニットは、2つの走査信号を与えるために2つのスキンドライバと2つの走査線とを必要とする。その結果、ピクセル駆動回路の回路複雑度は増加する。

【 0 0 0 6 】

図2A(従来技術)は、他の従来の半透過型LCD200のピクセル駆動回路を示すブロック図である。図2Aを参照すると半透過型LCD200は、2つのデータドライバ210、220とスキンドライバ230と幾つかのピクセルユニットとを含む。図1Aのピクセルユニットと同様に図2Aの各ピクセルユニットは、1個の透過型ピクセルと1個の反射型ピクセルとを含む。図2B(従来技術)は、図2Aの半透過型LCD200のピクセルユニット240の詳細な回路を示す。図2Bを参照するとピクセルユニット240は、透過型ピクセルと反射型ピクセルとを含む。透過型ピクセルと反射型ピクセルはそれぞれ、トランジスタ241、242によって駆動される。ピクセルユニット240のトランジスタ241、242は各々、同じ走査線を介してスキンドライバ230から伝送される走査信号と、2つのそれぞれのデータ線を経由してデータドライバ210、220から伝送されるピクセル電圧とを受け取る。上述のように半透過型LCD200の各ピクセルユニット内の2つのトランジスタは、2つのピクセル電圧を与えるために2つのデータドライバと2つのデータ線とを必要とする。その結果、ピクセル駆動回路の回路複雑度は増加する。

【 0 0 0 7 】

図3A(従来技術)は、他の従来の半透過型LCD300のピクセル駆動回路を示すブロック図である。図3Aを参照すると半透過型LCD300は、2つのデータドライバ310、320と2つのスキンドライバ330、340と幾つかのピクセルユニットとを含む。図1Aのピクセルユニットと同様に図3Aの各ピクセルユニットは、1個の透過型ピクセルと1個の反射型ピクセルとを含む。図3B(従来技術)は、図3Aの半透過型LCD300のピクセルユニット350の詳細な回路を示す。図3Bを参照するとピクセルユニット350は、透過型ピクセルと反射型ピクセルとを含む。透過型ピクセルと反射型ピクセルはそれぞれ、トランジスタ351、352によって駆動される。ピクセルユニット350のトランジスタ351、352は、2つのそれぞれの走査線を介してスキンドライバ330、340から伝送される走査信号と、2つのそれぞれのデータ線を経由してデータドライバ310、320から伝送されるピクセル電圧とを受け取る。上述のように半透過型LCD300の各ピクセルユニット内の2つのトランジスタは、2つのピクセル電圧を与えるために2つのデータドライバと2つのデータ線とを、また2つの走査信号を与えるために2つのスキンドライバと2つの走査線とを必要とする。この結果、ピクセル駆動回路の回路複雑度は更に増加する。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

単一液晶セルギャップを有する従来の半透過型LCDは、二重液晶セルギャップを有する半透過型LCDと比較してプロセスのばらつきを容易に制御され得るが、2つのピクセル電圧は各ピクセルユニット内の透過型ピクセルと反射型ピクセルとに独立してそれぞれ供給されなくてはならない可能性がある。その結果、前述したように各ピクセルユニットは、走査信号とピクセル電圧とを与えるために2つのスキンドライバおよび/または2つのデータドライバを、また走査信号とピクセル電圧とを伝送するために2つの走査線または2つのデータ線を必要とする。したがって半透過型LCDにおける駆動回路の面積と複雑度は大幅に増加し、そのためにLCDパネルの口径比は減少し、製造コストも大幅に増加する。

【 課題を解決するための手段 】

【 0 0 0 9 】

本発明の一態様にかかる液晶表示パネルは、第1のピクセルと第2のピクセルと第3の

10

20

30

40

50

ピクセルと第 4 のピクセルとを含む複数のピクセルと、前記第 1 のピクセルと前記第 2 のピクセルとに接続された第 1 の走査線と、前記第 3 のピクセルと前記第 4 のピクセルとに接続された第 2 の走査線と、を含む複数の走査線と、第 1 のデータ線を含む複数のデータ線と、を備え、前記第 1 の走査線上の第 1 の走査信号が、第 1 の走査期間中に、前記第 1 のピクセルを、前記第 1 のデータ線からの第 1 の極性の第 1 のピクセル電圧で駆動するものであり、前記第 1 の走査線上の第 3 の走査信号が、第 2 の走査期間中に、前記第 1 のピクセルを、前記第 1 のデータ線からの前記第 1 の極性の第 2 のピクセル電圧で駆動するものであり、前記第 1 の走査線上の前記第 1 の走査信号と前記第 2 の走査線上の第 2 の走査信号が、前記第 1 の走査期間中に、前記第 4 のピクセルを、前記第 1 のデータ線からの前記第 1 のピクセル電圧で一括して駆動するものであることを特徴とする。

10

【 0 0 1 0 】

本発明の別の態様にかかる方法は、第 1 のピクセルを、第 1 の走査線を介して、第 1 の走査期間中に第 1 の極性の第 1 のピクセル電圧で、第 2 の走査期間中に前記第 1 の極性の第 2 のピクセル電圧で駆動することと、第 2 のピクセルを、前記第 1 の走査線と第 2 の走査線とを介して、前記第 1 の走査期間中に前記第 1 のピクセル電圧で駆動することと、を含み、前記第 1 のピクセル電圧が前記第 2 のピクセル電圧と等しくないことを特徴とする。

【 0 0 1 1 】

本発明のさらに別の態様にかかる液晶表示パネルは、第 1 の走査期間中に第 1 の極性の第 1 のピクセル電圧を、第 2 の走査期間中に前記第 1 の極性の第 2 のピクセル電圧を伝送するための第 1 のデータ線と、第 1 の走査信号を伝送するための第 1 の走査線と、第 2 の走査信号を伝送するための第 2 の走査線と、前記第 1 の走査線に接続された第 1 のピクセルと、前記第 1 の走査線と前記第 2 の走査線とに接続された第 1 のトランジスタと、前記第 2 の走査線に接続された第 2 のピクセルと、を備え、前記第 1 の走査期間中に、前記第 1 の走査信号が前記第 1 のピクセルと前記第 1 のトランジスタとを動作可能にし、前記第 2 の走査信号が前記第 2 のピクセルを動作可能にするために前記第 1 のトランジスタを介して前記第 2 のピクセルに伝送され、前記第 1 のピクセルと前記第 2 のピクセルとの各々が前記第 1 のデータ線から伝送される前記第 1 のピクセル電圧を受け取り、更に前記第 2 の走査期間中に、前記第 1 の走査信号が前記第 1 のピクセルと前記第 1 のトランジスタとを動作可能にし、前記第 2 の走査信号が前記第 2 のピクセルを動作不能にするために前記第 1 のトランジスタを介して前記第 2 のピクセルに伝送され、前記第 1 のピクセルが前記第 1 のデータ線から伝送される前記第 2 のピクセル電圧を受け取ることを特徴とする。

20

30

【 0 0 1 2 】

本発明のさらに別の態様にかかる液晶表示パネルは、複数のピクセルと、第 1 の走査線が第 1 のピクセルを制御するものであり、第 2 の走査線が活性化された前記第 1 の走査線に応答して第 2 のピクセルを制御するものである、複数の走査線およびデータ線と、前記第 1 および第 2 のピクセルに第 1 のデータ線上の第 1 の極性の第 1 の電圧を書き込むために、第 1 の走査期間中に、前記第 1 および第 2 の走査線の双方を活性化するためのスクヤンドライバと、を備え、前記スクヤンドライバが前記第 1 のピクセルに前記第 1 のデータ線上の前記第 1 の極性の第 2 の電圧を書き込んで前記第 2 のピクセルを前記第 1 の電圧に維持するために、第 2 の走査期間中に、前記第 1 の走査線を活性化状態に維持して前記第 2 の走査線を非活性化するものであることを特徴とする。

40

【 発明を実施するための最良の形態 】**【 0 0 1 3 】**

下記の説明は、添付図面を参照して行われる。各種の図面において同じ参照番号は、同じまたは類似の要素を識別するために使用され得る。下記の説明は、特定の構造、アーキテクチャ、インタフェース、および技法といった特定の詳細事項を説明することによって、請求されている本発明の種々の態様の完全な理解を与えるが、このような詳細事項は説明目的で提供されており、限定と見られるべきでない。更に当業者であれば、本開示を考慮して、請求されている本発明の種々の態様がこれら特定の詳細事項から離れた他の例ま

50

たは実現形態において実施され得ることを認識できる。下記の開示におけるある幾つかの連結点で、不必要な詳細事項によって本発明の説明を曖昧にすることを避けるために、周知の装置、回路および方法の説明は省略されている。

【 0 0 1 4 】

図 4 は、本発明の一実施形態による LCD パネルのピクセル駆動回路の一部分を示す図である。図 4 を参照すると LCD パネルは、走査線 4 1 1、4 1 2、4 1 3 と、データ線 4 2 1 と、ピクセル 4 3 2、4 3 3 (第 1 のピクセルユニットの) と、関連トランジスタ 4 3 1 と、ピクセル 4 4 2、4 4 3 (第 2 のピクセルユニットの) と、関連トランジスタ 4 4 1 と、を含む。なお、対応する 1 対のピクセルを有する各ピクセルユニットを備えたピクセルユニットのアレイが設けられている。本発明の一実施形態による LCD パネルのピクセル 4 3 2、4 3 3 を駆動するためにピクセル 4 3 2、4 3 3 はそれぞれ、走査期間 T 1 中および走査期間 T 2 中、データ線 4 2 1 から伝送されるピクセル電圧 D 2 とピクセル電圧 D 1 とを受け取る。走査線 4 1 1 と走査線 4 1 2 はそれぞれ、走査信号 S 1 と S 2 を伝送する。ピクセル 4 3 2 とトランジスタ 4 3 1 は、走査信号 S 1 によって制御され得る。トランジスタ 4 3 1 が動作可能になると走査信号 S 2 は、ピクセル 4 3 3 の動作可能化を制御するためにトランジスタ 4 3 1 を介してピクセル 4 3 3 に伝送される。

10

【 0 0 1 5 】

走査期間 T 1 中、走査信号 S 1 は、ピクセル 4 3 2 とトランジスタ 4 3 1 が動作できるように、動作可能となる。こうして走査信号 S 2 は、トランジスタ 4 3 1 を介してピクセル 4 3 3 に伝送され得る。走査期間 T 1 中、走査信号 S 2 も、ピクセル 4 4 2 が動作可能となるように、動作可能となる。ピクセル 4 3 2 と 4 3 3 が動作可能となった後にこれらのピクセルは、データ線 4 2 1 から伝送されるピクセル電圧 D 1 を受け取る。こうして両ピクセル 4 3 2、4 3 3 は、走査期間 T 1 中、ピクセル電圧 D 1 を蓄積する。

20

【 0 0 1 6 】

走査期間 T 2 中、走査信号 S 1 はなお、ピクセル 4 3 2 とトランジスタ 4 3 1 とを動作可能にしている。同様に走査信号 S 2 はこうして、トランジスタ 4 3 1 を介してピクセル 4 3 3 に伝送され得る。しかしながら走査信号 S 2 は、ピクセル 4 3 3 が本発明の一実施形態にしたがって動作不能となるように、走査期間 T 2 中、動作不能に変化する。こうしてピクセル 4 3 2 は、走査期間 T 2 中、動作可能となり、データ線 4 2 1 から伝送されるピクセル電圧 D 2 を受け取ることができる。しかしながらピクセル 4 3 3 は、動作不能にされてピクセル電圧 D 2 を受け取ることができない。こうして走査期間 T 2 中、ピクセル 4 3 2 はピクセル電圧 D 2 を蓄積し、ピクセル 4 3 3 はピクセル電圧 D 1 を蓄積する。その結果、ピクセル 4 3 2、4 3 3 はそれぞれ、対応する輝度レベルを表示するために走査期間 T 1、T 2 中に、データ線 4 2 1 からそれぞれ伝送されるピクセル電圧 D 2、D 1 を蓄積する。

30

【 0 0 1 7 】

LCD パネルのピクセル駆動回路は、半透過型 LCD パネルに適用可能である。半透過型 LCD パネルでは各ピクセルユニットは、透過型ピクセルと反射型ピクセルとを持つことができる。

【 0 0 1 8 】

図 5 は、本発明の一実施形態による半透過型 LCD パネルのピクセル駆動回路の一部分を示す図である。ピクセル 5 4 0 は、トランジスタ 5 4 1 と蓄電キャパシタ 5 4 2 とを含む。ピクセル 5 5 0 は、トランジスタ 5 5 1 と蓄電キャパシタ 5 5 2 とを含む。この例ではピクセル 5 4 0 と 5 5 0 はそれぞれ、透過型ピクセルと反射型ピクセルである。ピクセル 5 4 0 および 5 5 0 はそれぞれ、走査期間 T 1 および走査期間 T 2 中にそれぞれデータ線 5 2 1 から伝送されるピクセル電圧 D A 2 およびピクセル電圧 D A 1 を受け取る。ピクセル電圧 D A 1 および D A 2 はそれぞれ、図 6 A の反射型ピクセルの V - R カーブおよび図 6 B の透過型ピクセルの V - T カーブといった、電圧 - 透過率カーブ (V - T カーブ) および電圧 - 反射率カーブ (V - R カーブ) にしたがって出力される反射型ピクセル電圧および透過型ピクセル電圧である。この例の表示装置は、本発明の一実施形態によるノー

40

50

マリーブラックモードにある。

【 0 0 1 9 】

走査線 5 1 1、5 1 2、5 1 3 はそれぞれ、走査信号 S 1、S 2、S 3 を伝送する。トランジスタ 5 3 0 とピクセル 5 4 0 のトランジスタ 5 4 1 は、走査信号 S 1 によって制御される。トランジスタ 5 3 0 がオンになると、走査信号 S 2 はトランジスタ 5 3 0 を介してトランジスタ 5 5 1 に伝送され、ピクセル 5 5 0 のトランジスタ 5 5 1 をオンになる、またはオンにならないように制御する。

【 0 0 2 0 】

図 7 は、図 5 の走査線 5 1 1、5 1 2、5 1 3 とデータ線 5 2 1 から反転駆動プロトコル（例えば行反転）にしたがってそれぞれ出力される走査信号とピクセル電圧とのタイミング図の一例を示す。図 7 では、カーブ 6 1 0 はデータ線 5 2 1 上の反転電圧レベルに対応し；カーブ 6 2 0 は走査信号 S 1 の電圧レベルに対応し、カーブ 6 3 0 は走査信号 S 2 の電圧レベルに対応し、カーブ 6 4 0 は走査信号 S 3 の電圧レベルに対応する。

10

【 0 0 2 1 】

下記の説明において、図 5、7 を共に参照する。走査期間 T 1 の間、走査信号 S 1 はトランジスタ 5 3 0、5 4 1 がオンになるような高いレベルにあり、走査信号 S 2 はトランジスタ 5 3 0 を介してピクセル 5 5 0 のトランジスタ 5 5 1 に伝送され得る。走査期間 T 1 の間、走査信号 S 2 もまた、トランジスタ 5 5 1 がオンになるような高いレベルにある。トランジスタ 5 4 1、5 5 1 がオンになった後に、蓄電キャパシタ 5 4 2、5 5 2 はデータ線 5 2 1 から伝送されたピクセル電圧 D A 1 を受け取って蓄積できる。したがって両蓄電キャパシタ 5 4 2、5 5 2 は、走査期間 T 1 中、データ線 5 2 1 から伝送されたピクセル電圧 D A 1 を蓄積する。

20

【 0 0 2 2 】

走査期間 T 2 中、走査信号 S 1 はトランジスタ 5 3 0、5 4 1 がオンになるような高いレベルに在る。同様に走査信号 S 2 は、こうしてトランジスタ 5 3 0 を介してピクセル 5 5 0 のトランジスタ 5 5 1 に伝送され得る。しかしながら走査期間 T 2 中に走査信号 S 2 は、トランジスタ 5 5 1 がオフになるような低いレベルに移行している。こうして蓄電キャパシタ 5 4 2 がデータ線 5 2 1 から伝送されるピクセル電圧 D A 2 を受け取ることができ、蓄電キャパシタ 5 5 2 がピクセル電圧 D A 2 を受け取れないように、走査期間 T 2 中、トランジスタ 5 5 1 はオフになり、トランジスタ 5 4 1 はオンになる。

30

【 0 0 2 3 】

こうして走査期間 T 2 中、蓄電キャパシタ 5 4 2 はピクセル電圧 D A 2 を蓄積し、蓄電キャパシタ 5 5 2 はピクセル電圧 D A 1 を蓄積する。その結果、本発明の一実施形態によればピクセル 5 4 0、5 5 0 はそれぞれ、対応する輝度レベルを表示するために、走査期間 T 1 と走査期間 T 2 のときにデータ線 5 2 1 からそれぞれ伝送されたピクセル電圧 D A 2 とピクセル電圧 D A 1 を蓄積する。ピクセル 5 4 0、5 5 0 は、例えばこれらのピクセルが異なるピクセル電圧レベルで駆動されるまで所望の期間中、この状態を保持する。

【 0 0 2 4 】

同様にデータ線 5 2 1 はそれから、走査期間 T 3、T 4 中にそれぞれピクセル電圧 D A 3、D A 4 をピクセル 5 8 0、5 7 0 に伝送する。ピクセル 5 7 0 と 5 8 0 はそれぞれ、本発明の一実施形態による透過型ピクセルと反射型ピクセルである。ピクセル電圧 D A 3 と D A 4 はそれぞれ、異なる V - R および V - T カーブにしたがって出力される反射型ピクセル電圧と透過型ピクセル電圧である。この特定の例ではピクセル電圧レベル D A 3 および D A 4 は、行反転駆動技法にしたがって駆動される。しかしながら本発明はこの駆動技法に限定されない。

40

【 0 0 2 5 】

なお図 5、7 を参照すると走査期間 T 3 中、走査信号 S 2 はトランジスタ 5 6 0 とピクセル 5 7 0 のトランジスタ 5 7 1 とがオンになるような高いレベルに在る。こうして走査線 5 1 3 から伝送される走査信号 S 3 は、トランジスタ 5 6 0 を介してピクセル 5 8 0 のトランジスタ 5 8 1 に伝送され得る。走査期間 T 3 中、走査信号 S 3 はトランジスタ 5 8

50

１がオンになるような高いレベルに在る。トランジスタ５７１、５８１がオンになった後に両蓄電キャパシタ５７２、５８２はデータ線５２１から伝送されたピクセル電圧ＤＡ３を受け取って蓄積する。こうして両蓄電キャパシタ５７２、５８２は、走査期間Ｔ３の間中、ピクセル電圧ＤＡ３を蓄積する。

【００２６】

この後、走査期間Ｔ４中、走査信号Ｓ２はなお、トランジスタ５６０、５７１がオンになるような高いレベルにある。走査信号Ｓ３は、こうしてトランジスタ５６０を介してトランジスタ５８０に伝送され得る。しかしながら走査期間Ｔ４中に走査信号Ｓ３はトランジスタ５８１がオフになるような低いレベルに移行している。こうしてトランジスタ５７１は、蓄電キャパシタ５７２がデータ線５２１から伝送されるピクセル電圧ＤＡ４を受け取れるように走査期間Ｔ４中にオンになる。トランジスタ５８１は、蓄電キャパシタ５８２がピクセル電圧ＤＡ４を受け取れないように、オフになる。

10

【００２７】

したがって走査期間Ｔ４中、蓄電キャパシタ５７２はピクセル電圧ＤＡ４を蓄積し、蓄電キャパシタ５８２はピクセル電圧ＤＡ３を蓄積する。こうしてピクセル５７０、５８０は、対応する輝度レベルを表示するために走査期間Ｔ３、Ｔ４の間中、データ線５２１からそれぞれ伝送されたピクセル電圧ＤＡ４、ＤＡ３を蓄積する。

【００２８】

本発明の一実施形態によれば半透過型ＬＣＤパネル５００の他のピクセルを駆動する方法は、ピクセル５４０、５５０、５７０、５８０を駆動する方法と同じである。

20

【００２９】

単一液晶セルギャップを有する半透過型ＬＣＤ５００の利点は、一例としてピクセル５４０、５５０を取り上げることによって説明される。２つの走査期間中、トランジスタ５４１、５５１のオン／オフ状態は、ピクセル５５０、５４０がそれぞれ反射型ピクセル電圧と透過型ピクセル電圧を受け取ることができるように、トランジスタ５３０と走査線５１１、５１２から出力される２つの走査信号とにしたがって制御または駆動される。２つの走査線５１１、５１２は互いに隣接するように配置された透過型ピクセル５４０と反射型ピクセル５５０とによって共用される。

【００３０】

言い換えれば本発明の一実施形態では、走査線５１２はピクセル５７０とピクセル５５０とに接続され、走査線５１３は追加のピクセル（番号付けされていない）とピクセル５８０とに接続される。走査線５１２上の第１の走査信号５２１は走査期間Ｔ１中、データ線５２１からの第１のピクセル電圧ＤＡ１にピクセル５７０を駆動し得る。走査線５１２上の第３の走査信号５２１はまた第２の走査期間Ｔ２中、データ線５２１からの第２のピクセル電圧ＤＡ２にピクセル５７０を駆動し得る。また走査線５１２上の第１の走査信号と走査線５１３上の第２の走査信号は一括して、第１の走査期間Ｔ１中、データ線５２１からの第１のピクセル電圧ＤＡ１にピクセル５８０を駆動できる。本発明の一実施形態では、第１の走査線上の第１の走査信号と第３の走査信号は、等しい振幅の単一パルスを継ぎ目なしに形成できるという点で互いに連続している。例えば図７に関して前に示されたように、走査線５１２上の走査信号は期間Ｔ３、Ｔ４中、「高い」状態にあり、したがって期間Ｔ３、Ｔ４を通じて連続する実質的に一定の振幅の単一パルスを形成する。

30

40

【００３１】

こうして本発明の一実施形態によれば、１個の透過型ピクセルと１個の反射型ピクセルは、半透過型ＬＣＤパネル５００における修正された平均ピクセル電圧を受け取るために、単に１本の走査線と１本のデータ線とを使用しなければならないだけである。ところで半透過型ＬＣＤパネル５００は、追加のスキンドライバとデータドライバとを加えることなしに、ピクセルを駆動するために単に１個のスキンドライバと１個のデータドライバとを使用しなくてはならないだけである。その結果、半透過型ＬＣＤパネル５００のピクセル駆動回路の面積と回路複雑度は大幅に低減でき、製造コストも節約され得る。

【００３２】

50

上記の半透過型LCDパネル500ではピクセル540、570は透過型ピクセルであり、ピクセル550、580は反射型ピクセルである。実際にはピクセル540、570は反射型ピクセルであることも可能であり、ピクセル550、580は透過型ピクセルであってもよい。データ線521は走査期間T1およびT3中、透過型ピクセル電圧をトランジスタ541、551、571、581に伝送することができ、データ線521は走査期間T2およびT4中、反射型ピクセル電圧をトランジスタ541および571に伝送することができる。

【0033】

しかしながら反射型ピクセルと透過型ピクセルとが同じ輝度を表示することを要求されるとき、必要とされる反射型ピクセル電圧は必要とされる透過型ピクセル電圧より低い可能性がある。したがってもしピクセル550および580が反射型ピクセルであってピクセル540および570が透過型ピクセルであれば、走査期間T1、T3中にすべてのトランジスタ541、551、571、581に反射型ピクセル電圧を与えることは、より電力効率的であり得る。これに対し、もしピクセル550、580が透過型ピクセルであってピクセル540、570が反射型ピクセルであれば、走査期間T1、T3中にすべてのトランジスタ541、551、571、581に透過型ピクセル電圧を与えることは、より電力効率的でない可能性がある。

【0034】

図8は、本発明の一実施形態による、方向A1 - A2に沿って得られる図5の半透過型LCDパネル500を示す横断面図である。図8に示されるように半透過型LCDパネル500は、単一液晶セルギャップ549を有する。

【0035】

図9は、本発明の他の実施形態によるピクセル駆動回路の一部分を示す図である。ピクセル840はトランジスタ841と蓄電キャパシタ842とを含む。ピクセル850はトランジスタ851と蓄電キャパシタ852とを含む。図9でピクセル840と850はそれぞれ、例えば透過型ピクセルと反射型ピクセルである。ピクセル840および850はそれぞれ、走査期間TM1およびTM2中にデータ線821からそれぞれ伝送されるピクセル電圧DT2およびピクセル電圧DT1を受け取る。ピクセル電圧DT1およびDT2は、V-RカーブおよびV-Tカーブにしたがって出力される反射型ピクセル電圧および透過型ピクセル電圧である。

【0036】

走査線811および812はそれぞれ、走査信号G1およびG2を伝送する。トランジスタ830とピクセル840のトランジスタ841は、走査信号G1によって制御される。トランジスタ830がオンになると、走査信号G2はピクセル850のトランジスタ851をオンになるように、またはオンにならないように制御するためにトランジスタ830を介してトランジスタ851に伝送される。

【0037】

走査期間TM1中、トランジスタ841、851は両蓄電キャパシタ842、852がピクセル電圧DT1を蓄積するようにオンになる。走査期間TM2中、トランジスタ841は蓄電キャパシタ842がピクセル電圧DT2を受け取るようにオンになる。しかしながらトランジスタ851は、蓄電キャパシタ852がピクセル電圧DT2を受け取れないようにオフになる。この回路の動作は、本発明の一実施形態による図5の半透過型LCDパネルの動作に類似している。前述のようにピクセル840、850はそれぞれ、対応する輝度レベルを表示するために走査期間TM1、TM2の間中、データ線821から伝送されるピクセル電圧DT2とピクセル電圧DT1を蓄積する。

【0038】

図10は、本発明の一例による半透過型LCDパネル900によるピクセル駆動回路の一部分を示す図である。ピクセル940はトランジスタ941と蓄電キャパシタ942とを含む。ピクセル950はトランジスタ951と蓄電キャパシタ952とを含む。ピクセル970はトランジスタ971と蓄電キャパシタ972とを含む。ピクセル980はトラ

10

20

30

40

50

ンジスタ 981 と蓄電キャパシタ 982 とを含む。この例ではピクセル 940、950 は反射型ピクセルであり、ピクセル 970、980 は透過型ピクセルである。

【0039】

本発明の一実施形態によればピクセル 940 および 950 それぞれ、走査期間 K1 および走査期間 K2 中にデータ線 921 からそれぞれ伝送されるピクセル電圧 P2 およびピクセル電圧 P1 を受け取る。ピクセル 970 および 980 それぞれ、走査期間 K1 および走査期間 K2 中にデータ線 922 からそれぞれ伝送されるピクセル電圧 P4 およびピクセル電圧 P3 を受け取る。

【0040】

ピクセル電圧 P1、P2 は第 1 の V-R カーブにしたがって出力される反射型ピクセル電圧である。ピクセル電圧 P3、P4 は第 2 の V-T カーブにしたがって出力される透過型ピクセル電圧である。

【0041】

走査線 911、912 はそれぞれ、走査信号 SN1、SN2 を伝送する。トランジスタ 930 と、ピクセル 940 のトランジスタ 941 と、トランジスタ 960 と、ピクセル 970 のトランジスタ 971 とは、走査信号 SN1 によって制御される。トランジスタ 930 がオンになると走査信号 SN2 は、ピクセル 950 のトランジスタ 951 をオンになるように、またはオンにならないように制御するためにトランジスタ 930 を介してトランジスタ 951 に伝送される。トランジスタ 960 がオンになると走査信号 SN2 は、ピクセル 980 のトランジスタ 981 をオンになるように、またはオンにならないように制御するためにトランジスタ 960 を介してトランジスタ 981 に伝送される。

【0042】

図 11 は、図 10 の走査線 911、912 とデータ線 921、922 から出力された走査信号とピクセル電圧のタイミング図の一例を示す。図 11 においてカーブ 111 はデータ線 921 上の電圧レベルに対応し、カーブ 112 はデータ線 922 上の電圧レベルに対応し、カーブ 113 は走査信号 SN1 の電圧レベルに対応し、カーブ 114 は走査信号 SN2 の電圧レベルに対応する。カーブ 111 の電圧レベルは、カーブ 111 とカーブ 112 の電圧レベルが本発明の一実施形態による同じ極性を持つように、または代替実施形態では反対極性を持つように、選択され得る。図 11 ではカーブ 111 と 112 の電圧レベルは同じ極性を有する。

【0043】

下記は、図 10、11 を共に参照する。走査期間 K1 中、走査信号 SN1 はトランジスタ 930、941 がオンになるような高いレベルを有する。こうして走査信号 SN2 はトランジスタ 930 を介してピクセル 950 のトランジスタ 951 に伝送され得る。走査期間 K1 中、走査信号 SN2 もまた、トランジスタ 951 がオンになるような高いレベルを持ち得る。トランジスタ 941、951 がオンになった後に、蓄電キャパシタ 942、952 はデータ線 921 から伝送されるピクセル電圧 P1 を受け取って蓄積し始める。

【0044】

ところで本発明の一実施形態によればハイレベル走査信号 SN1 は、走査期間 K1 中、トランジスタ 960、971 をオンにすることもできる。こうして走査信号 SN2 は、トランジスタ 960 を介してピクセル 980 のトランジスタ 981 に伝送され得る。走査期間 K1 の間中、ハイレベル走査信号 SN2 はまた、トランジスタ 981 をオンにする。トランジスタ 971、981 がオンになった後に、蓄電キャパシタ 972、982 はデータ線 922 から伝送されたピクセル電圧 P3 を受け取って蓄積し得る。

【0045】

こうして両蓄電キャパシタ 942、952 は走査期間 K1 中にデータ線 921 から伝送されるピクセル電圧 P1 を蓄積し、また両蓄電キャパシタ 972、982 はデータ線 922 から伝送されるピクセル電圧 P3 を蓄積する。

【0046】

次に走査信号 SN1 はなお、トランジスタ 930、941 がオンになるように、走査期

10

20

30

40

50

間 K 2 の間中、高いレベルに在る。同様に走査信号 S N 2 はこうしてトランジスタ 9 3 0 を介してピクセル 9 5 0 のトランジスタ 9 5 1 に伝送され得る。しかしながら走査期間 K 2 の間中、走査信号 S N 2 はトランジスタ 9 5 1 をオフにするために低いレベルに在る。

【 0 0 4 7 】

その間、ハイレベル走査信号 S N 1 もまた、走査期間 K 2 の間中、トランジスタ 9 6 0 、 9 7 1 をオンにする。同様に走査信号 S N 2 はこうしてトランジスタ 9 6 0 を介してピクセル 9 8 0 のトランジスタ 9 8 1 に伝送され得る。走査期間 K 2 においてローレベル走査信号 S N 2 はまた、トランジスタ 9 8 1 をオフにする。

【 0 0 4 8 】

こうしてトランジスタ 9 4 1、 9 7 1 は、蓄電キャパシタ 9 4 2 がデータ線 9 2 1 から伝送されるピクセル電圧 P 2 を受け取ることができ、また蓄電キャパシタ 9 7 2 がデータ線 9 2 2 から伝送されるピクセル電圧 P 4 を受け取れるように、走査期間 K 2 の間中、オンになる。更にトランジスタ 9 5 1、 9 8 1 は、蓄電キャパシタ 9 8 2 がピクセル電圧 P 2 を受け取らないように、また蓄電キャパシタ 9 5 2 がピクセル電圧 P 4 を受け取らないように、オフになる。

【 0 0 4 9 】

こうして走査期間 K 2 の間中、蓄電キャパシタ 9 4 2 はピクセル電圧 P 2 を蓄積し、蓄電キャパシタ 9 5 2 はピクセル電圧 P 1 を蓄積する。蓄電キャパシタ 9 7 2 はピクセル電圧 P 4 を蓄積し、蓄電キャパシタ 9 8 2 はピクセル電圧 P 3 を蓄積する。

【 0 0 5 0 】

したがって反射型ピクセル 9 4 0、 9 5 0 はそれぞれ、対応する輝度レベルを表示するために走査期間 K 1 と走査期間 K 2 の間中、データ線 9 2 1 からそれぞれ伝送されるピクセル電圧 P 2、 P 1 を蓄積する。透過型ピクセル 9 7 0、 9 8 0 はそれぞれ、対応する輝度レベルを表示するために走査期間 K 1 と走査期間 K 2 の間中、データ線 9 2 2 から伝送されるピクセル電圧 P 4、 P 3 を蓄積する。

【 0 0 5 1 】

半透過型 L C D パネル 9 0 0 の他のピクセルを駆動する方法は、ピクセル 9 4 0、 9 5 0、 9 7 0、 9 8 0 を駆動する方法と同じであるので、その詳細な説明は省略する。

【 0 0 5 2 】

本発明の一実施形態によればピクセル 9 4 0、 9 5 0 は反射型ピクセルであり、ピクセル 9 7 0、 9 8 0 は透過型ピクセルであり得る。実際にはピクセル 9 4 0、 9 5 0 が透過型ピクセルであってもよく、ピクセル 9 7 0、 9 8 0 が反射型ピクセルであってもよい。

【 0 0 5 3 】

本発明の一実施形態によれば、半透過型 L C D パネル 9 0 0 (図 1 0) と 5 0 0 (図 5) との間の違いは単に例として透過型ピクセルと反射型ピクセルとの間の位置関係に關係している。半透過型 L C D パネル 5 0 0 ではピクセル 5 4 0 と 5 5 0 は互いに實質的に隣接しており、それぞれ同じデータ線から伝送されるピクセル電圧を受け取る透過型ピクセルと反射型ピクセルである。半透過型 L C D パネル 9 0 0 ではピクセル 9 4 0 と 9 5 0 はデータ線 9 2 1 から伝送されるピクセル電圧を受け取る反射型ピクセルである。またピクセル 9 4 0 と 9 5 0 は隣接していない。例えばピクセル 9 4 0 と 9 5 0 はデータ線 9 2 1 によって分離されている。したがって半透過型 L C D パネル 9 0 0 は、例えば透過型ピクセルと反射型ピクセルのジグザグ配置のその使用によって改善された画像表示品質を有する。単に例として反射型ピクセル 9 4 0 は、透過型ピクセル 9 7 0 とはジグザグに配置されている。

【 0 0 5 4 】

単一液晶セルギャップを有する半透過型 L C D パネル 9 0 0 を採用することは、ピクセル駆動回路の面積と複雑さとを減らすことができる。半透過型 L C D パネル 5 0 0 と同様に、 1 個の透過型ピクセルと 1 個の反射型ピクセルは各々、半透過型 L C D パネル 9 0 0 において正しい平均ピクセル電圧を受け取るために単に 1 本の走査線と 1 本のデータ線とを必要とするだけである。その一方で、半透過型 L C D パネル 9 0 0 は、追加のスキャン

10

20

30

40

50

ドライバとデータドライバとを加えることなしに、ピクセルを駆動するために単に１個のスキヤンドライバとデータドライバとを必要とするだけである可能性がある。その結果、より低い製造コストという結果を得ながら、半透過型ＬＣＤパネル９００のピクセル駆動回路の面積と回路複雑度は大幅に削減される。

【００５５】

図１２は、本発明の一実施形態によるＬＣＤパネルモジュールを示す。図１２を参照するとＬＣＤパネルモジュールは、スキヤンドライバ１５０とデータドライバ１６０と図４のＬＣＤパネルと同じ、または類似であるＬＣＤパネル１７０とを含み得る。ＬＣＤパネル１７０は、走査線１７１、１７２とデータ線１７３とトランジスタ１７４とピクセル１７５、１７６とを含み得る。この実施形態では本発明のこの実施形態によるＬＣＤパネルモジュールは、ＬＣＤパネル１７０内のピクセル１７５、１７６を駆動する方法にしたがって説明される。

10

【００５６】

データドライバ１６０は、走査期間Ｃ１と走査期間Ｃ２のうちにデータ線１７３にピクセル電圧Ｖ１、Ｖ２を出力する。走査期間Ｃ１中、スキヤンドライバ１５０は走査信号Ｓ１、Ｓ２を動作可能にする。走査信号Ｓ１、Ｓ２は、ピクセル１７５、１７６がピクセル電圧Ｖ１を蓄積するように、それぞれ走査線１７１、１７２を介してトランジスタ１７４とピクセル１７５に伝送される。走査期間Ｃ２中、スキヤンドライバは、ピクセル１７５がデータ線１７３から伝送されるピクセル電圧Ｖ２を受け取って、ピクセル１７６がピクセル電圧Ｖ２を受け取れないように、走査信号Ｓ１を動作可能にして走査信号Ｓ２を動作不能にする。ピクセル１７５および１７６はそれぞれ、対応する輝度レベルを表示するために走査期間Ｃ１およびＣ２の間中、データ線１７３から伝送されるピクセル電圧Ｖ２およびＶ１を蓄積する。走査期間Ｃ１およびＣ２中のピクセル１７５および１７６の駆動方法は、本発明の一実施形態による図４のピクセル４３２および４３３の駆動方法と同じである。

20

【００５７】

本発明の一実施形態によるＬＣＤパネル内のすべての２個のピクセルは、同じデータ線から伝送される２つのピクセル電圧を受け取られるように、２つの走査期間において１個のトランジスタと２つの走査信号とを介して動作可能にされる、または動作可能にされないように制御される。本発明の一実施形態によるＬＣＤパネルでは、２つのピクセルは、平均電圧を得るようにデータ線から伝送される２つのピクセル電圧を受け取るために単に１本のデータ線と１本の走査線とを必要とするだけである。したがって本発明の実施形態によるＬＣＤパネルを半透過型ＰＣＤパネルに適用することによって、スキヤンドライバとデータドライバの数と、走査線とデータ線の数とを減らすことが可能である。

30

【００５８】

こうして前述のように単一液晶セルギャップを有するＬＣＤパネルの製造プロセスは、二重液晶セルギャップを有するＬＣＤパネルの製造プロセスより単純であって、プロセスのばらつきも、より容易に制御され得る。しかしながら本発明の種々の実施形態によるＬＣＤパネルは、従来の二重液晶セルグループに関連するものより容易に製造でき、またより複雑でないピクセル駆動回路を持つことができる。

40

【００５９】

本発明は例示の目的でまた好ましい実施形態に関して説明されてきたが、本発明がこれらに限定されないことは理解されるべきである。むしろ、種々の変更と類似の構成と手順とをカバーすることが意図されており、したがって添付の請求項の範囲は、このような変更と類似の構成および手順とをすべて包含するように最も広い解釈が認められるべきである。

【図面の簡単な説明】

【００６０】

【図１Ａ】従来の半透過型ＬＣＤのピクセル駆動回路を示すブロック図である。

【図１Ｂ】図１Ａの半透過型ＬＣＤのピクセルユニットの詳細な回路を示す図である。

50

【図 2 A】他の従来の半透過型 L C D のピクセル駆動回路を示すブロック図である。

【図 2 B】図 2 A の半透過型 L C D のピクセルユニットの詳細な回路を示す図である。

【図 3 A】他の従来の半透過型 L C D のピクセル駆動回路を示すブロック図である。

【図 3 B】図 3 A の半透過型 L C D のピクセルユニットの詳細な回路を示す図である。

【図 4】本発明の一実施形態による L C D パネルのピクセル駆動回路の一部分の概略図である。

【図 5】本発明の一実施形態による半透過型 L C D パネルのピクセル駆動回路の一部分の概略図である。

【図 6 A】本発明の一実施形態による電圧 - 反射率カーブの一例のグラフである。

【図 6 B】本発明の一実施形態による電圧 - 透過率カーブの一例のグラフである。

10

【図 7】本発明の一実施形態による図 5 の走査線とデータ線からの走査信号とピクセル電圧のタイミング図の一例を示す図である。

【図 8】本発明の一実施形態による図 5 の半透過型 L C D パネルを示す横断面図である。

【図 9】本発明の一実施形態によるピクセル駆動回路の一部分の概略図である。

【図 1 0】本発明の一実施形態による半透過型 L C D パネル 9 0 0 によるピクセル駆動回路の一部分の概略図である。

【図 1 1】本発明の一実施形態による図 1 0 の走査線とデータ線から出力される走査信号とピクセル電圧のタイミング図の一例を示す図である。

【図 1 2】本発明の一実施形態による L C D パネルモジュールの概略図である。

20

【符号の説明】

【 0 0 6 1 】

1 5 0 スキャンドライバ

1 6 0 データドライバ

1 7 0 L C D パネル

1 7 1 , 1 7 2 , 4 1 1 , 4 1 2 , 4 1 3 , 5 1 2 , 5 1 3 , 9 1 1 , 9 1 2 走査線

1 7 3 , 4 2 1 , 5 2 1 , 9 2 1 , 9 2 2 データ線

1 7 5 , 1 7 6 , 4 3 2 , 4 3 3 , 4 4 2 , 4 4 3 , 5 4 0 , 5 5 0 , 5 7 0 , 5 8 0 , 8 4 0 , 8 5 0 , 9 4 0 , 9 5 0 , 9 7 0 , 9 8 0 ピクセル

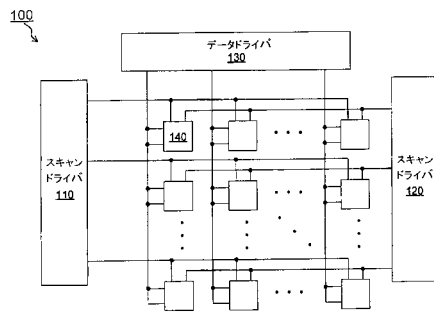
5 0 0 , 9 0 0 半透過型 L C D パネル 5 0 0

30

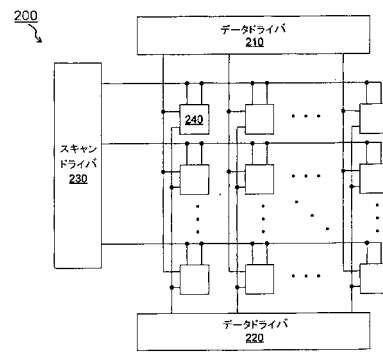
1 7 4 , 5 3 0 , 5 4 1 , 5 5 1 , 5 6 0 , 5 7 1 , 5 8 0 , 5 8 1 , 8 4 1 , 8 5 1 , 9 3 0 , 9 4 1 , 9 5 1 , 9 6 0 , 9 8 1 トランジスタ

5 4 2 , 5 5 2 , 5 7 2 , 5 8 2 , 8 4 2 , 9 5 2 , 9 7 2 , 9 8 2 蓄電キャパシタ

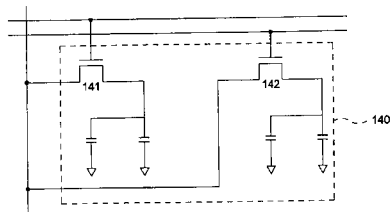
【図 1 A】



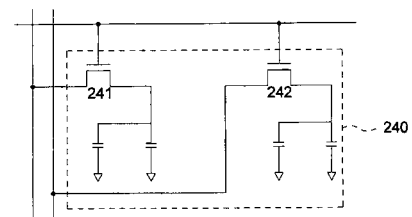
【図 2 A】



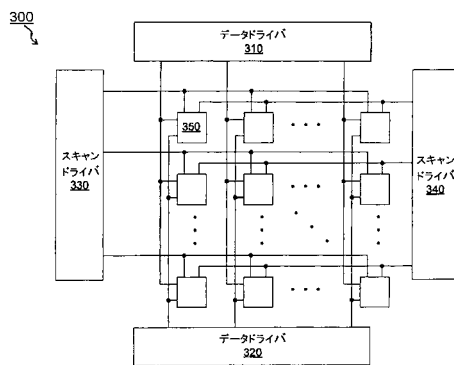
【図 1 B】



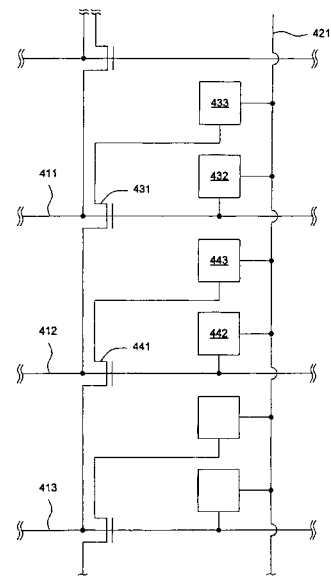
【図 2 B】



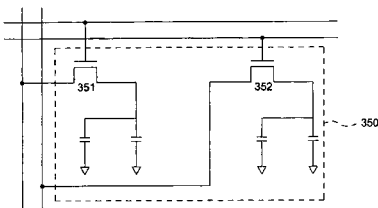
【図 3 A】



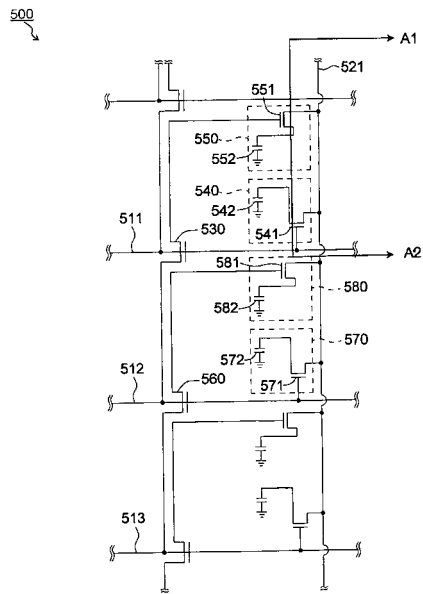
【図 4】



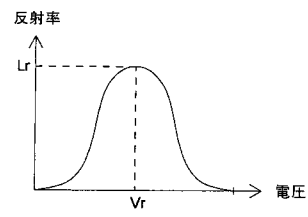
【図 3 B】



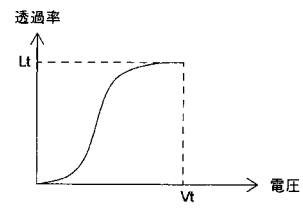
【図 5】



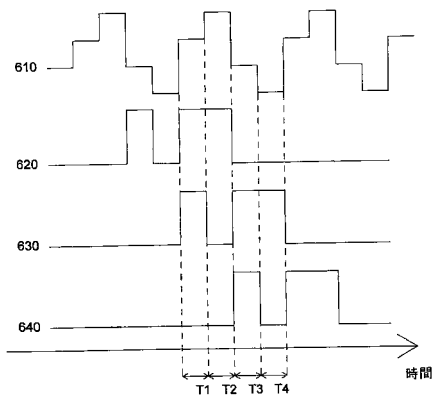
【図 6 A】



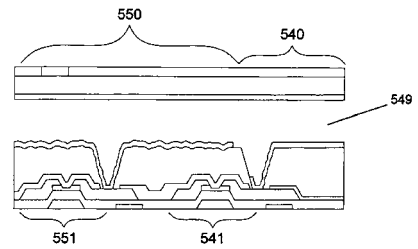
【図 6 B】



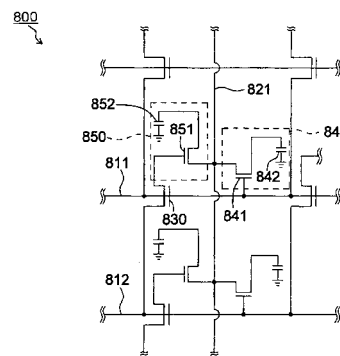
【図 7】



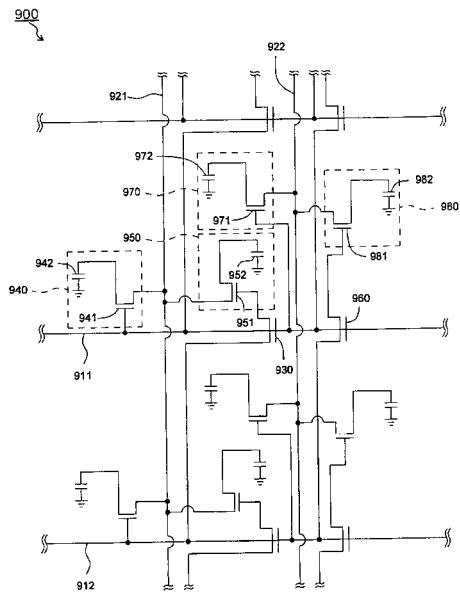
【図 8】



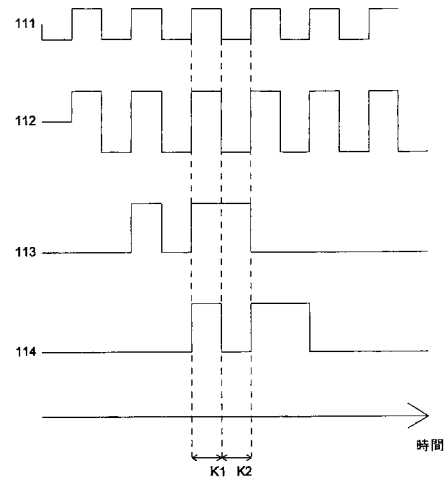
【図 9】



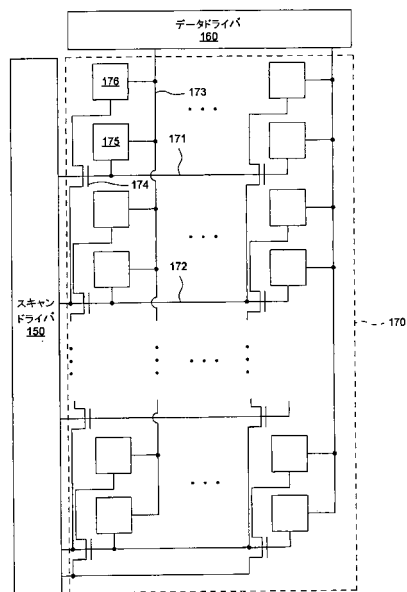
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 2 A
G 0 9 G 3/20 6 2 3 A
G 0 9 G 3/20 6 2 1 A
G 0 9 G 3/20 6 1 1 F
G 0 9 G 3/36
G 0 2 F 1/133 5 5 0

(72)発明者 チュン - クァン ウエイ
台湾 7 4 1 4 4 台南県台南科学工業園区奇業路 1 号 奇美電子股▲ふん▼有限公司内

審査官 田邊 英治

(56)参考文献 特開 2 0 0 2 - 1 9 6 3 5 7 (J P , A)
特開 2 0 0 4 - 0 3 7 6 7 5 (J P , A)
特開 2 0 0 3 - 2 9 5 1 5 9 (J P , A)
特開平 0 5 - 2 6 5 0 4 5 (J P , A)
特開 2 0 0 4 - 3 1 0 0 0 5 (J P , A)
特表 2 0 0 5 - 5 1 2 1 2 3 (J P , A)
特開 2 0 0 3 - 0 8 4 2 9 8 (J P , A)
特開平 0 5 - 3 0 3 1 1 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 2 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	透反液晶显示面板和液晶显示面板模块		
公开(公告)号	JP5376353B2	公开(公告)日	2013-12-25
申请号	JP2008057349	申请日	2008-03-07
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
当前申请(专利权)人(译)	群创光电股▲ふん▼有限公司		
[标]发明人	チャンハオヤン ユンシュンヤン チュンクアンウェイ		
发明人	チャン-ハオ ヤン ユン-シュン ヤン チュン-クアン ウエイ		
IPC分类号	G09G3/20 G09G3/36 G02F1/133		
CPC分类号	G09G3/3659 G02F1/13306 G02F1/133555 G09G2300/0439 G09G2300/0456		
FI分类号	G09G3/20.680.H G09G3/20.621.M G09G3/20.624.B G09G3/20.622.C G09G3/20.623.C G09G3/20.622.A G09G3/20.623.A G09G3/20.621.A G09G3/20.611.F G09G3/36 G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA79 2H093/NC13 2H093/NC34 2H093/ND50 2H093/ND58 2H093/ND60 2H193/ZA04 2H193/ZH40 5C006/AC21 5C006/AC22 5C006/AC24 5C006/AF41 5C006/BC03 5C006/BC16 5C006/BC20 5C006/BF31 5C006/FA42 5C080/AA10 5C080/BB05 5C080/DD22 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	酒井宏明		
优先权	096108823 2007-03-14 TW		
其他公开文献	JP2008225472A		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少像素驱动电路的面积和电路复杂性。提供一种液晶显示面板，包括多个像素432,433,442,443，连接到像素432,433的扫描线411，连接到像素442,443的扫描线412和数据线421。扫描线411上的第一扫描信号在第一扫描周期期间利用来自数据线421的第一极性的第一像素电压驱动像素432，并且施加到扫描线411。第三扫描信号在第二扫描周期期间从数据线421驱动具有第一极性的第二像素电压的像素432，并且在扫描线411上驱动第三扫描信号在第一扫描周期期间，第一扫描信号和第二扫描线412上的第二扫描信号利用来自数据线421的第一像素电压共同驱动像素443其意图。点域4

