

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4863269号
(P4863269)

(45) 発行日 平成24年1月25日 (2012. 1. 25)

(24) 登録日 平成23年11月18日 (2011. 11. 18)

(51) Int. Cl.	F I
GO2F 1/13357 (2006.01)	GO2F 1/13357
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1335 (2006.01)	GO2F 1/1335 500
GO2F 1/133 (2006.01)	GO2F 1/133 535
GO9G 3/36 (2006.01)	GO2F 1/133 580
請求項の数 8 (全 20 頁) 最終頁に続く	

(21) 出願番号	特願2006-156170 (P2006-156170)	(73) 特許権者	501426046
(22) 出願日	平成18年6月5日 (2006. 6. 5)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2007-178982 (P2007-178982A)		ミテッド
(43) 公開日	平成19年7月12日 (2007. 7. 12)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成18年6月5日 (2006. 6. 5)		イドードン 20
(31) 優先権主張番号	10-2005-0132268	(74) 代理人	100110423
(32) 優先日	平成17年12月28日 (2005. 12. 28)		弁理士 曾我 道治
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100111648
前置審査			弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一
		(72) 発明者	ヘクワン・カン
			大韓民国、ソウル、クワナクグ、ボンチ
			ョン・9ードン 487、イルドゥ・ヴィ
			ラ 2-203
			最終頁に続く

(54) 【発明の名称】 液晶表示装置とその製造方法及び駆動方法

(57) 【特許請求の範囲】

【請求項 1】

画素セルがマトリクス状に配列された表示領域と前記表示領域以外の領域である非表示領域とに区分され、液晶を介して合着された薄膜トランジスタアレイ基板及びカラーフィルタアレイ基板から構成された液晶表示パネルと、

前記液晶表示パネルを駆動するためのセル駆動電圧を供給するデータ駆動部が実装されたテープキャリアパッケージと、

前記テープキャリアパッケージと接続され、複数の信号ラインが形成された印刷回路ボードと、

前記印刷回路ボードと電気的接続手段を通じて接続され、前記バックライトを駆動させるインバータ印刷回路ボードと、

前記液晶表示パネルに光を供給するバックライトとを備え、

前記液晶表示パネルは、前記非表示領域に形成されると共に、外部光をセンシングし、センシングされた結果に応じて前記バックライトの光量を調節するためのフォトセンシング素子とを備え、

前記テープキャリアパッケージは、

前記フォトセンシング素子のソースラインと接続され、第1の駆動電圧を前記ソースラインに供給する第1のダミー出力パッドと、

前記フォトセンシング素子のゲート電極と接続され、第2の駆動電圧を前記ゲート電極

10

20

に供給する第2のダミー出力パッドと、

前記フォトセンシング素子のドレインラインと接続され、前記フォトセンシング素子のセンシングに応じるセンシング電圧の供給を受ける第3のダミー出力パッドと

を含み、

前記フォトセンシング素子は、一つのゲート電極及び半導体パターンを共有する複数の薄膜トランジスタが並列に連結された構造であり、

前記フォトセンシング素子は、前記カラーフィルターアレイ基板と非重畳され、外部に露出され、

前記フォトセンシング素子は、

前記ゲート電極であって、下部基板上に形成された前記ゲート電極と、

前記ゲート電極を覆うように形成されたゲート絶縁膜と、

前記半導体パターンであって、前記ゲート絶縁膜を介して前記ゲート電極と重畳される前記半導体パターンと、

前記半導体パターン上で互いに対向するソース電極及びドレイン電極と、

前記ソース電極が共通に接続されるソースラインと、

前記ドレイン電極が共通に接続されるドレインラインと

を備え、

前記ソース電極及びドレイン電極は互いに交差するよう位置し、

前記フォトセンシング素子のソース電極は、前記ドレインラインと対向するようにソースラインから伸張して形成され、前記フォトセンシング素子のドレイン電極は、前記ソースラインと対向するように前記ドレインラインから伸張する形態を有する

ことを特徴とする液晶表示装置。

【請求項2】

前記カラーフィルターアレイ基板は、

画素セルを区画し、前記フォトセンシング素子のチャンネルと対応される領域と非重畳されるブラックマトリクスと、

前記ブラックマトリクスにより区画された画素セル領域に形成されるカラーフィルターと

を備えることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記インバータ印刷回路ボードは、

前記駆動部、前記印刷回路ボード及び前記接続手段を経由するセンシング電圧をデジタル信号に変化させるアナログーデジタル変換器と、

前記アナログーデジタル変換器により変換された前記センシング電圧に対応されるデジタル信号が供給されるインバータ制御部と、

前記インバータ制御部により制御され、前記バックライトの光量を調節するインバータ回路と

を備えることを特徴とする請求項1に記載の液晶表示装置。

【請求項4】

薄膜トランジスタアレイが位置する表示領域と前記表示領域以外の領域である非表示領域とに区分される薄膜トランジスタアレイ基板を形成する段階と、

前記薄膜トランジスタアレイと対応されるカラーフィルターアレイが位置するカラーフィルターアレイ基板を形成する段階と、

液晶を介して前記カラーフィルターアレイ基板と前記薄膜トランジスタアレイ基板を合着する段階と

を含み、

前記薄膜トランジスタアレイ基板を形成する段階は、

下部基板上の表示領域に設けられたゲートライン、前記ゲートラインと接続される薄膜トランジスタの第1のゲート電極、および、非表示領域に設けられたフォトセンシング素子の第2のゲート電極を含むゲートパターンを形成する段階と、

前記ゲートパターン上にゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜上に薄膜トランジスタの第1の半導体パターン、前記フォトセンシング素子の第2の半導体パターンを形成する段階と、

前記第1の半導体パターンと接続される第1のソース電極及び第1のドレイン電極、前記第2の半導体パターンと接続される第2のソース電極及び第2のドレイン電極、前記ゲートラインと交差されるデータラインを含むソース/ドレインパターンを形成する段階と、

前記薄膜トランジスタの第1のドレイン電極を露出させるコンタクトホールを有する保護膜を形成する段階と、

前記コンタクトホールを通じて前記第1のドレイン電極と接続される画素電極を形成する段階と

を含み、

前記フォトセンシング素子は、前記第2のゲート電極及び前記第2の半導体パターンを共有する複数の薄膜トランジスタが並列に連結された構造であり、

前記第2のソース電極と前記第2のドレイン電極とは、交互に交差するように対向して配置され、

前記フォトセンシング素子は、前記カラーフィルターアレイ基板と非重畳され、外部に露出され、

前記フォトセンシング素子は、前記第2のソース電極が共通に接続され、第2の駆動電圧が供給されるソースライン及び前記第2のドレイン電極は共通に接続され、フォトセンシングによりセンシングされた電圧が供給されるドレインラインをさらに含み、

前記フォトセンシング素子の第2ソース電極は、前記ドレインラインと対向するように前記ソースラインから伸張して形成され、前記フォトセンシング素子の第2ドレイン電極は、前記ソースラインと対向するように前記ドレインラインから伸張する形態を有する

ことを特徴とする液晶表示装置の製造方法。

【請求項5】

前記カラーフィルターアレイ基板を形成する段階は、

前記画素領域及び前記フォトセンシング素子のチャンネル領域と対応される領域を除いた領域にブラックマトリクスを形成する段階と、

前記画素領域と対応される領域にカラーフィルターを形成する段階と

を含むことを特徴とする請求項4に記載の液晶表示装置の製造方法。

【請求項6】

液晶表示パネルに形成されたフォトセンシング素子により外部光がセンシングされる段階と、

前記センシングされた結果に応じて前記液晶表示パネルに供給されるバックライトの光量が調節される段階と

を含み、

前記フォトセンシング素子は、前記第2のゲート電極及び前記第2の半導体パターンを共有する複数の薄膜トランジスタが並列に連結された構造であり、

前記フォトセンシング素子は、さらに、ソース電極とドレイン電極とを有しており、前記ソース電極と前記ドレイン電極とは、交互に交差するように対向して配置され、

前記フォトセンシング素子は、

前記液晶表示パネルの下部基板上に形成された前記ゲート電極と、

前記ゲート電極を覆うように形成されたゲート絶縁膜と、

前記ゲート絶縁膜を介して前記ゲート電極と重畳される前記半導体パターンと、

前記半導体パターン上で互いに対向するソース電極及びドレイン電極と、

前記ソース電極が共通に接続されるソースラインと、

前記ドレイン電極が共通に接続されるドレインラインと

を備え、

前記フォトセンシング素子のソース電極は、前記ドレインラインと対向するよう

10

20

30

40

50

スラインから伸張して形成され、前記フォトセンシング素子のドレイン電極は、前記ソースラインと対向するように前記ドレインラインから伸張する形態を有し、

前記フォトセンシング素子により外部光がセンシングされる段階は、

前記フォトセンシング素子のゲート電極に第1の駆動電圧が供給され、前記フォトセンシング素子のソース電極に第2の駆動電圧が供給される段階と、

前記フォトセンシング素子のチャンネルに外部光が照射される段階とを含む

ことを特徴とする液晶表示装置の駆動方法。

【請求項7】

前記センシングされた結果に応じて前記液晶表示パネルに供給されるバックライトの光量が調節される段階は、

前記液晶表示パネルが透過型モードである場合、センシングされた電圧の大きさに比例してバックライトの光量が調節される段階を含むことを特徴とする請求項6に記載の液晶表示装置の駆動方法。

【請求項8】

前記センシングされた結果に応じて前記液晶表示パネルに供給されるバックライトの光量が調節される段階は、

前記液晶表示パネルが半透過型モードである場合、センシングされた電圧の大きさに反比例してバックライトの光量が調節される段階を含むことを特徴とする請求項6に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に、視認性を向上させ、消費電力を節減させると共に、製造費用を節減させることのできる液晶表示装置とその製造方法及び駆動方法に関する。

【背景技術】

【0002】

液晶表示装置はビデオ信号に応じて液晶セルの光透過率を調節して画像を表示する。このような液晶表示装置はセル毎にスイッチング素子が形成されたアクティブマトリクス（Active Matrix）タイプに具現され、パソコン用モニタ、事務機器、携帯電話機等の表示装置に適用されている。アクティブマトリクスタイプの液晶表示装置に使用されるスイッチング素子には主に薄膜トランジスタ（Thin Film Transistor：以下、「TFT」という）が用いられている。

【0003】

図1は、従来の液晶表示装置の駆動装置を概略的に示す図面である。

【0004】

図1を参照すると、従来の液晶表示装置の駆動装置は、 $m \times n$ 個の液晶セルC1cがマトリクスタイプに配列され、 m 個のデータラインD1～Dmと n 個のゲートラインG1～Gnが交差され、その交差部にTFTが形成された液晶表示パネル152と、液晶表示パネル152のデータラインD1～Dmにデータ信号を供給するためのデータドライバ64と、ゲートラインG1～Gnにスキャン信号を供給するためのゲートドライバ66と、データドライバ64にガンマ電圧を供給するためのガンマ電圧供給部68と、システム70から供給される同期信号を用いてデータドライバ64とゲートドライバ66を制御するためのタイミングコントローラ60と、電源供給部62から供給される電圧を用いて液晶表示パネル52に供給される電圧を発生するための直流/直流変換部（以下、「DC/DC変換部」という）74と、バックライト78を駆動するためのインバータ76とを備える。

【0005】

システム70は、垂直/水平同期信号Vsync、Hsync、クロック信号DCLK、データインエーブル信号DE及びデータR、G、Bをタイミングコントローラ60に供給

10

20

30

40

50

する。

【0006】

液晶表示装置52はデータラインD1～Dm及びゲートラインG1～Gnの交差部にマトリクス状に配置される複数の液晶セルC1cを備える。液晶セルC1cにそれぞれ形成されたTF TはゲートラインGから供給されるスキャン信号に応じて、データラインD1～Dmから供給されるデータ信号を液晶セルC1cに供給する。また、液晶セルC1cのそれぞれにはストレージキャパシタCstが形成される。ストレージキャパシタCstは液晶セルC1cの画素電極と前段ゲートラインの間に形成されるか、液晶セルC1cの画素電極と共通電極ラインの間に形成され、液晶セルC1cの電圧を一定に維持させる。

【0007】

ガンマ電圧供給部68は複数のガンマ電圧をデータドライバ64に供給する。

【0008】

データドライバ64はタイミングコントローラ60からの制御信号CSに応じて、デジタルビデオデータR、G、Bを階調値に対応するアナログガンマ電圧（データ信号）に変換し、このアナログガンマ電圧をデータラインD1～Dmに供給する。

【0009】

ゲートドライバ66はタイミングコントローラ60からの制御信号CSに応じて、スキャンパルスでゲートラインG1～Gnに順次供給し、データ信号が供給される液晶表示パネル52の水平ラインを選択する。タイミングコントローラ60はシステム70から入力される垂直/水平同期信号Vsync、Hsync及びクロック信号DCLKを用いて、ゲートドライバ66及びデータドライバ64を制御するための制御信号CSを生成する。ここで、ゲートドライバ66を制御するための制御信号CSには、ゲートスタートパルス（Gate Start Pulse：GSP）、ゲートシフトクロック（Gate Shift Clock：GSC）、ゲート出力信号（Gate Output Enable：GOE）等が含まれる。そして、データドライバ64を制御するための制御信号CSには、ソーススタートパルス（Source Start Pulse：SSP）、ソースシフトクロック（Source Shift Clock：SSC）、ソース出力信号（Source Output Enable：SOE）及び極性信号（Polarity：POL）等が含まれる。そして、タイミングコントローラ60はシステム70から供給されるデータR、G、Bを再整列してデータドライバ64に供給する。

【0010】

DC/DC変換部74は電源供給部62から入力される3.3Vの電圧を昇圧または減圧して液晶表示パネル52に供給される電圧を発生する。このようなDC/DC変換部74は、ガンマ基準電圧、ゲートハイ電圧VGH、ゲートロー電圧VGL及び共通電圧Vcom等を生成する。

【0011】

インバータ76は電源供給部62またはシステム70のうち、何れか一つから供給される駆動電圧Vin vを用いてバックライト78を駆動させる。バックライト78はインバータ76により制御されて光を生成し、液晶表示パネル52に供給する。

【0012】

一方、このような従来の液晶表示装置の液晶表示パネル52には、外部環境とは関係なく、常に一定な光がバックライト78から供給されることにより、視認性及び消費電力が低下されてしまう問題がある。このような問題を解決しようとして、フォトダイオード（diode）等のフォトセンサーを用いて外部光を感知し、感知された結果に応じて使用者の操作によりバックライト18の明るさを調節する技術が提案された。

【0013】

しかし、フォトセンサーは液晶表示パネル52の内部に位置するものではないため、実質的なフォトセンシングに信頼性が低下され、別途に液晶表示装置に追加する場合には費用が増加されてしまうという問題が発生される。

【発明の開示】

【発明が解決しようとする課題】

【0014】

従って、本発明の目的は視認性を向上させ、消費電力を節減させると共に、製造費用を節減させることのできる液晶表示装置とその製造方法及び駆動方法を提供することである。

【課題を解決するための手段】

【0015】

前記目的の達成のために、本発明に係る液晶表示装置は、画素セルがマトリクス状に配列された表示領域と前記表示領域以外の領域である非表示領域とに区分され、液晶を介して合着された薄膜トランジスタアレイ基板及びカラーフィルタアレイ基板から構成された液晶表示パネルと、前記液晶表示パネルを駆動するためのセル駆動電圧を供給するデータ駆動部が実装されたテープキャリアパッケージと、前記テープキャリアパッケージと接続され、複数の信号ラインが形成された印刷回路ボードと、前記印刷回路ボードと電氣的接続手段を通じて接続され、前記バックライトを駆動させるインバータ印刷回路ボードと、前記液晶表示パネルに光を供給するバックライトとを備え、前記液晶表示パネルは、前記非表示領域に形成されると共に、外部光をセンシングし、センシングされた結果に応じて前記バックライトの光量を調節するためのフォトセンシング素子とを備え、前記テープキャリアパッケージは、前記フォトセンシング素子のソースラインと接続され、第1の駆動電圧を前記ソースラインに供給する第1のダミー出力パッドと、前記フォトセンシング素子のゲート電極と接続され、第2の駆動電圧を前記ゲート電極に供給する第2のダミー出力パッドと、前記フォトセンシング素子のドレインラインと接続され、前記フォトセンシング素子のセンシングに応じるセンシング電圧の供給を受ける第3のダミー出力パッドとを含み、前記フォトセンシング素子は、一つのゲート電極及び半導体パターンを共有する複数の薄膜トランジスタが並列に連結された構造であり、前記フォトセンシング素子は、前記カラーフィルタアレイ基板と非重畳され、外部に露出され、前記フォトセンシング素子は、前記ゲート電極であって、下部基板上に形成された前記ゲート電極と、前記ゲート電極を覆うように形成されたゲート絶縁膜と、前記半導体パターンであって、前記ゲート絶縁膜を介して前記ゲート電極と重畳される前記半導体パターンと、前記半導体パターン上で互いに対向するソース電極及びドレイン電極と、前記ソース電極が共通に接続されるソースラインと、前記ドレイン電極が共通に接続されるドレインラインとを備え、前記ソース電極及びドレイン電極は互いに交差するよう位置し、前記フォトセンシング素子のソース電極は、前記ドレインラインと対向するようにソースラインから伸張して形成され、前記フォトセンシング素子のドレイン電極は、前記ソースラインと対向するように前記ドレインラインから伸張する形態を有する。

また、本発明に係る液晶表示装置の製造方法は、薄膜トランジスタアレイが位置する表示領域と前記表示領域以外の領域である非表示領域とに区分される薄膜トランジスタアレイ基板を形成する段階と、前記薄膜トランジスタアレイと対応されるカラーフィルタアレイが位置するカラーフィルタアレイ基板を形成する段階と、液晶を介して前記カラーフィルタアレイ基板と前記薄膜トランジスタアレイ基板を合着する段階とを含み、前記薄膜トランジスタアレイ基板を形成する段階は、下部基板上の表示領域に設けられたゲートライン、前記ゲートラインと接続される薄膜トランジスタの第1のゲート電極、および、非表示領域に設けられたフォトセンシング素子の第2のゲート電極を含むゲートパターンを形成する段階と、前記ゲートパターン上にゲート絶縁膜を形成する段階と、前記ゲート絶縁膜上に薄膜トランジスタの第1の半導体パターン、前記フォトセンシング素子の第2の半導体パターンを形成する段階と、前記第1の半導体パターンと接続される第1のソース電極及び第1のドレイン電極、前記第2の半導体パターンと接続される第2のソース電極及び第2のドレイン電極、前記ゲートラインと交差されるデータラインを含むソース/ドレインパターンを形成する段階と、前記薄膜トランジスタの第1のドレイン電極を露出させるコンタクトホールを有する保護膜を形成する段階と、前記コンタクトホールを通じて前記第1のドレイン電極と接続される画素電極を形成する段階とを含み、前記フォト

10

20

30

40

50

センシング素子は、前記第2のゲート電極及び前記第2の半導体パターンを共有する複数の薄膜トランジスタが並列に連結された構造であり、前記第2のソース電極と前記第2のドレイン電極とは、交互に交差するように対向して配置され、前記フォトセンシング素子は、前記カラーフィルター基板と非重畳され、外部に露出され、前記フォトセンシング素子は、前記第2のソース電極が共通に接続され、第2の駆動電圧が供給されるソースライン及び前記第2のドレイン電極は共通に接続され、フォトセンシングによりセンシングされた電圧が供給されるドレインラインをさらに含み、前記フォトセンシング素子の第2ソース電極は、前記ドレインラインと対向するように前記ソースラインから伸張して形成され、前記フォトセンシング素子の第2ドレイン電極は、前記ソースラインと対向するように前記ドレインラインから伸張する形態を有する。

10

さらに、本発明に係る液晶表示装置の駆動方法は、液晶表示パネルに形成されたフォトセンシング素子により外部光がセンシングされる段階と、前記センシングされた結果に応じて前記液晶表示パネルに供給されるバックライトの光量が調節される段階とを含み、前記フォトセンシング素子は、前記第2のゲート電極及び前記第2の半導体パターンを共有する複数の薄膜トランジスタが並列に連結された構造であり、前記フォトセンシング素子は、さらに、ソース電極とドレイン電極とを有しており、前記ソース電極と前記ドレイン電極とは、交互に交差するように対向して配置され、前記フォトセンシング素子は、前記液晶表示パネルの下部基板上に形成された前記ゲート電極と、前記ゲート電極を覆うように形成されたゲート絶縁膜と、前記ゲート絶縁膜を介して前記ゲート電極と重畳される前記半導体パターンと、前記半導体パターン上で互に対向するソース電極及びドレイン電極と、前記ソース電極が共通に接続されるソースラインと、前記ドレイン電極が共通に接続されるドレインラインとを備え、前記フォトセンシング素子のソース電極は、前記ドレインラインと対向するようにソースラインから伸張して形成され、前記フォトセンシング素子のドレイン電極は、前記ソースラインと対向するように前記ドレインラインから伸張する形態を有し、前記フォトセンシング素子により外部光がセンシングされる段階は、前記フォトセンシング素子のゲート電極に第1の駆動電圧が供給され、前記フォトセンシング素子のソース電極に第2の駆動電圧が供給される段階と、前記フォトセンシング素子のチャンネルに外部光が照射される段階とを含む。

20

【発明の効果】

【0032】

30

本発明に係る液晶表示装置は、液晶表示パネルの内部にフォトセンシング素子を形成し、フォトセンシング素子によりセンシングされた信号を用いてバックライトの明るさを調節する。これに従って、液晶表示パネルが明るいところに位置する場合、バックライト光を明るくして視認性を向上させることが可能になり、周辺の明るさが暗くなるとバックライト光を暗くして消費電力を節減させることが可能になる。尚、本発明においてのフォトセンシング素子は液晶表示パネルの内部で薄膜トランジスタ等の薄膜パターンと同時に形成されるようになるため、従来用いていた別途設置のフォトセンサーを外部に追加する必要がなくなることにより製造費用が節減される。

【発明を実施するための最良の形態】

【0033】

40

以下、図2～図12を参照して、本発明の好ましい実施の形態について説明する。

【0034】

図2は、本発明の第1の実施の形態に係る液晶表示装置の液晶表示パネル及び駆動部を概略的に示す図面である。

【0035】

図3は図2においてのA領域を具体的に示す平面図であり、図4は図3のI-I'線を切り取って示す断面図であり、図5は図2のB領域を具体的に示す平面図であり、図6は図5のII-II'線を切り取って示す断面図である。

【0036】

図2に示す液晶表示装置は、フォトセンシング素子177が液晶表示パネル152の薄

50

膜トランジスタアレイ基板170に形成される。これに従って、従来の薄膜トランジスタ基板の外部に装着される別途のフォトダイオード(d i o d e)等のセンサー素子が要らなくなることにより、費用が節減される。また、フォトセンシング素子177が液晶表示パネル152内に直接形成されることにより、センサーの信頼性も更に向上される。

【0037】

以下、図2～図6を参照して本発明に係る構成及び作用効果を詳細に説明する。

【0038】

まず、図2を参照すると、液晶表示装置は薄膜トランジスタアレイが形成された薄膜トランジスタアレイ基板170及びカラーフィルタアレイが形成されたカラーフィルタ基板180が合着された液晶表示パネル152と、液晶表示パネル152にデータ信号を供給するためのデータ駆動部172と、液晶表示パネル152にゲート信号を供給するためのゲート駆動部182とを備える。

10

【0039】

ここで、ゲート駆動部182及びデータ駆動部172は複数の集積回路(IC: Integrated Circuit)に集積化される。即ち、各ゲート駆動部182は、ゲートTCP(Tape Carrier Package)186上に実装されたゲート集積回路174に集積化され、TAB(Tape Automated Bonding)方式で液晶表示パネル152に接続されるか、COG(Chip On Glass)方式で液晶表示パネル152上に実装される。データ駆動部172も、各データ集積回路174がデータTCP(Tape Carrier Package)176上に実装され、TAB(Tape Automated Bonding)方式で液晶表示パネル152に接続されるか、COG(Chip On Glass)方式で液晶表示パネル152上に実装される。

20

【0040】

ここで、TCP176, 186を介してTAB方式で液晶表示パネル152に接続される集積回路174, 184は、TCP176, 186に接続されたPCB(Printed Circuit Board)(未図示)に実装された信号ラインを通じて外部から入力される制御信号及び直流電圧の供給を受けると共に、相互接続される。

【0041】

液晶表示パネル152は、薄膜トランジスタアレイ基板170が互いに交差して形成されるゲートライン102及びデータライン104と、ゲートライン102及びデータライン104により定義される画素セルを含む。画素セルの具体的な構成については後述する。

30

【0042】

ここで、ゲートライン102はゲートライン102を駆動させるためのゲート集積回路184と電氣的に連結される。そして、データライン104はデータライン104を駆動させるためのデータ集積回路174と電氣的に連結される。

【0043】

このような液晶表示パネル152は画像が具現される表示領域P1と表示領域P1を除く非表示領域P2に分けられる。表示領域P1においては、上述したゲートライン102及びデータライン104により定義される画素セル(または「液晶セル」ともいう)がマトリクス状になり、非表示領域P2においては、ゲートライン102及びデータライン104と非重畳される領域にフォトセンシング素子177が位置する。

40

【0044】

図3は薄膜トランジスタアレイ基板上での一つの画素セルを示す平面図であり、図4は図3でのI-I'線を切り取って示す断面図である。説明の便宜上、図3は薄膜トランジスタアレイ基板のみを示し、図4はカラーフィルタアレイ基板まで全部示した。

【0045】

図3及び図4を参照すると、表示領域P1内でマトリクス状に配列されたそれぞれの画素セルは、カラーフィルタアレイ基板180と、液晶175を介してカラーフィルタ

50

アレイ基板 180 と合着された薄膜トランジスタアレイ基板 170 とを備える。

【0046】

薄膜トランジスタアレイ基板 170 は、下部基板 142 上にゲート絶縁膜 144 を介して交差して形成されたゲートライン 102 及びデータライン 104 と、その交差部毎に形成された薄膜トランジスタ 106a と、その交差構造に設けられた画素領域に形成された画素電極 118 と、画素電極 118 と前段ゲートライン 102 の重畳部に形成されたストレージキャパシタ 120 とを含む。

【0047】

薄膜トランジスタ 106a はゲートライン 102 に接続された第 1 のゲート電極 108a と、データライン 104 に接続された第 1 のソース電極 110a と、画素電極 118 に接続された第 1 のドレイン電極 112a と、第 1 のゲート電極 108a と重畳され、第 1 のソース電極 110a と第 1 のドレイン電極 112a の間にチャンネルを形成する活性層 114a とを備える。活性層 114a は第 1 のソース電極 110a 及び第 1 のドレイン電極 112a と部分的に重畳して形成され、第 1 のソース電極 110a と第 2 のドレイン電極 112a の間のチャンネル部を更に含む。第 1 の活性層 114a 上には第 1 のソース電極 110a 及び第 2 のドレイン電極 112a とオミック接触のための第 1 のオミック接触層 147a が更に形成される。ここで、第 1 の活性層 114a 及び第 1 のオミック接触層 147a を第 1 の半導体パターン 148a という。

【0048】

このような薄膜トランジスタ 106a はゲートライン 102 に供給されるゲート信号に応じて、データライン 104 に供給される画素電圧信号が画素電極 118 に充電され維持されるようにする。

【0049】

画素電極 118 は保護膜 150 を貫通するコンタクトホール 117 を通じて薄膜トランジスタ 106A の第 1 のドレイン電極 112a と接続される。画素電極 118 は充電された画素電圧により共通電極 138 と電位差を発生させる。この電位差により薄膜トランジスタアレイ基板 170 と上部基板 132 の間に位置する液晶 175 が誘電異方性により回転され、光源から画素電極 118 を経由して入射される光を上部基板の方に透過させる。

【0050】

ストレージキャパシタ 120 は、前段ゲートライン 102 と、そのゲートライン 102 とゲート絶縁膜 144 および保護膜 150 を介して重畳される画素電極 118 とから構成される。このようなストレージキャパシタ 120 は画素電極 118 に充電された画素電圧が次の画素電圧が充電される時まで安定的に維持されるようにする。

【0051】

カラーフィルタアレイ基板 180 は、上部基板 132 上に画素セル領域を区画するためのブラックマトリクス 134 と、ブラックマトリクス 134 により区画され、薄膜トランジスタアレイ基板 170 の画素電極 118 と対向するカラーフィルタ 136 と、カラーフィルタ 136 及びブラックマトリクス 134 の全面に設けられた共通電極 138 とを備える。

【0052】

ブラックマトリクス 134 は、ゲートライン 102 及びデータライン 104 の領域に対応して上部基板 132 上に形成され、カラーフィルタ 136 が形成される画素セル領域を設ける。このようなブラックマトリクス 134 は光漏れを防ぐと共に外部光を吸収してコントラスト比を増加させる役割をする。

【0053】

カラーフィルタ 136 は、ブラックマトリクス 134 により区画される領域に形成され、薄膜トランジスタアレイ基板 170 の画素電極 118 と対応される領域に形成される。このカラーフィルタ 136 は R、G、B 別に形成され、R、G、B 色を具現する。共通電極 138 のカラーフィルタ 136 等が形成された上部基板 132 の全面に形成され、画素電極 118 と垂直電界を成す。

10

20

30

40

50

【0054】

このような薄膜トランジスタアレイ基板170及びカラーフィルタアレイ基板180には配向膜（未図示）が更に形成され、スペーサ（未図示）等によりセルギャップが維持される。

【0055】

図5は液晶表示パネル152の非表示領域P2に位置するフォトセンシング素子177を示す平面図であり、図6は図5のII-II'線を切り取って示す断面図である。説明の便宜上、図5は薄膜トランジスタアレイ基板のみを示し、図6はカラーフィルタアレイ基板まで全部示した。

【0056】

フォトセンシング素子177は、TCP176、186の第1のダミー出力パッド187bと接続される第2のゲート電極108b、第2のゲート電極108bを覆うように形成されるゲート絶縁膜144、ゲート絶縁膜144を介して第2のゲート電極108bと重畳される第2の半導体パターン148b（第2の活性層114B及び第2のオミック接触層147Bを含む）、第2の半導体パターン148bのチャンネルを介して対向する第2のソース電極110b及び第2のドレイン電極112b、第2のソース電極110bが共通に接触され、TCP176、186の第2のダミー出力パッド187aと接続されたソースライン181、第2のドレイン電極112bが共通に接続され、TCP176、186の第3のダミー出力パッド187cと接続されたドレインライン183を備える。

【0057】

第2のゲート電極108bには別途の電圧源からTCP176、186の第1のダミー出力パッド187bを経由して、フォトセンシング素子177の駆動のための第1の駆動電圧が供給される。ソースライン181も別途の電圧源からTCPの第2のダミー出力パッド187aを経由して、フォトセンシング素子177の駆動のための第2の駆動電圧が供給される。ドレインライン183はフォトセンシングによりセンシングされた電圧をTCP176、186の第3のダミー出力パッド187cに供給する。第2のソース電極110bはドレインライン183と対向するようにソースライン181で伸張して形成され、第2のドレイン電極112bはソースライン181と対向するようにドレインライン183で伸張する形態を有する。ここで、第2のソース電極110b及び第2のドレイン電極112bは互いに行き違った形態に対向するように形成される。

【0058】

即ち、本発明においてのフォトセンシング素子177は一つの第2のゲート電極108b及び第2の半導体パターン148bを共有する複数の薄膜トランジスタ106bが並列に連結される構造を有するようになるため、全体フォトセンシング素子177内ではチャンネル151は薄膜トランジスタの数ほど形成されるようになる。このようなフォトセンシング素子177のチャンネル151は光を受光する受光部としての役割をする。

【0059】

フォトセンシング素子177と対向するカラーフィルタアレイ基板180には、フォトセンシング素子177のチャンネル151領域、即ち、受光部を露出させるブラックマトリクス134が形成される。ブラックマトリクス134はフォトセンシング素子177の受光部と対応される受光領域P3を除いた領域に形成される。これに従って、外部光がカラーフィルタアレイ基板180の受光領域P3を経由してフォトセンシング素子177に照射されるようになるため、フォトセンシング素子177は外部光の光量をセンシングすることが可能になる。

【0060】

以下、フォトセンシング素子177が外部光をセンシングする過程を具体的に説明すると次の通りである。

【0061】

フォトセンシング素子177のソースライン181を経由してソース電極110bに第1の駆動電圧Vdrv（例えば、10V程の電圧）が印加されると共に、フォトセンシ

10

20

30

40

50

グ素子177の第2のゲート電極108bに第2の駆動電圧Vbias（例えば、-5V程の逆バイアス電圧）が印加され、フォトセンシング素子177のチャンネル151領域に所定の光がセンシングされると、センシングされた光量に応じてフォトセンシング素子177の第2のソース電極110bからチャンネルを経由して第2のドレイン電極112bに流れる光電流（Photo Current）パスが発生される。光電流パスによる電圧がフォトセンシング素子177の第2のドレイン電極112Bを経由して第3のダミー出力パッド187cに供給される。

【0062】

このように、第3のダミー出力パッド187cに供給されたセンシング電圧は、図7に示すように、データPCB210とインバータPCB230とを連結させるFPC（Flexible Printed Circuit）またはコネクタ220を経由してインバータPCB230に伝達される。一方、第3のダミー出力パッド187cに供給されたセンシング電圧はデータPCB210を経由せずに、図8に示すように、FPC220（Flexible Printed Circuit）またはコネクタ等を用いて直接にインバータPCB230に伝達されることができる。

10

【0063】

ここで、インバータPCB230は、FPC220からのセンシング電圧をアナログーデジタル変換機（Analog-Digital Converter：ADC）232を通じてデジタル信号に変換させた後、インバータ制御部234に供給する。インバータ制御部234はADC232に供給されるセンシング電圧に対応されるデジタル信号を用いてインバータ236を制御する。

20

【0064】

一方、インバータ制御部234にはADC232からのデジタル信号を変調するためのルックアップテーブル（Look-up table）を備える。インバータ制御部234はADC232からのデジタル信号をルックアップテーブルから選択した後、選択された変調デジタル信号を用いてインバータ236に供給する。インバータ236はインバータ制御部234からのデジタル信号を用いてバックライト238の光量を制御する。

【0065】

一方、第3のダミー出力パッド187cに供給されたセンシング電圧をインバータPCBに供給する方式は図7に示す方式に限られない。

30

【0066】

例えば、図9に示すように、データPCB210にアナログーデジタル変換機ADC232を実装し、データPCB210に位置するタイミングコントローラを用いてバックライト238を制御するための信号を形成する。

【0067】

即ち、第3のダミー出力パッド187cに供給されたセンシング電圧は、データPCB210に位置するアナログーデジタル変換機ADC232を通じてデジタル信号に変換させた後、データPCB210のタイミングコントローラ242に供給される。

【0068】

タイミングコントローラ242はADC232からのデジタル信号を基準値と比較し、その比較の結果に対応される変調されたデジタル信号をルックアップテーブルから選択した後、選択された変調デジタル信号をFPC220を通じてインバータPCB230に供給する。インバータPCB230のインバータ制御部234及びインバータ236は変調デジタル信号を用いてバックライト238の光量を制御する。

40

【0069】

インバータ236はインバータ制御部234からの制御信号によりバックライト238の光量を制御する。

【0070】

ここで、バックライト238の光量は、図10に示す薄膜トランジスタ（フォトセンシ

50

ング素子含み)の特性を参照して説明する。

【0071】

フォトセンシング素子177により発生される光電流(または「オフ(off)カーレント(current)」ともいう)は、図10に示すように、暗い環境(Dark)から明るい環境(Bright)に行くほど、センシングされる光量が多くなるため、大きさが大きくなる。このような原理によって、フォトセンシング素子177によりセンシングされた電流量の大きさに応じてバックライト238の光量を調節する。

【0072】

例えば、一般的な透過型の液晶表示装置を外部光が多い、明るい環境で駆動させディスプレイを具現する場合、フォトセンシング素子177は外部光からの多量の光をセンシングし、そのセンシングされたセンシング電圧の大きさに応じてバックライト238の光量を調節する。即ち、明るい環境ではディスプレイされる画像を明確に区分させることができる程の強い光がバックライト238から液晶表示パネル152に供給されることにより、視認性が向上されるようになる。

10

【0073】

反面、透過型の液晶表示装置を暗い環境で駆動させディスプレイを具現する場合、フォトセンシング素子177は少量の光をセンシングし、そのセンシングされたセンシング電圧の大きさに応じて(センシングされたセンシング電圧の大きさに比例して)、バックライト238の光量を低減させることが可能になることにより、消費電力が節減される。

【0074】

一方、一般的な透過型の液晶表示装置ではない半透過型の液晶表示装置を用いる場合には、透過型の液晶表示装置の光量調節方式とは反する方式を取る。

20

【0075】

即ち、半透過モードの場合には、明るい環境では外部光を用いて画像を具現ようになるため、バックライト238による光の供給を最少化し、外部光が少ない環境ではバックライト238による光の供給を増やさなければならない。このために、半透過型の液晶表示装置を外部光が多い、明るい環境で駆動させディスプレイを具現する場合、フォトセンシング素子177は外部光からの多量の光をセンシングし、そのセンシングされたセンシング電圧の大きさに反比例してバックライト238の光供給量を低減させ、暗い環境ではバックライト238の光供給を増やす。その結果、視認性の向上と共に消費電力の節減が可能になる。

30

【0076】

このように、本発明に係る液晶表示装置は、液晶表示パネル152の内部にフォトセンシング素子177を形成し、フォトセンシング素子177により感知された信号を用いてバックライト238の明るさを調節する。これに従って、液晶表示パネル152が明るいところに位置する場合、バックライト238の光を明るくして視認性を向上させることが可能になり、周辺の明るさが暗くなるとバックライト238の光を暗くして消費電力を節減させることが可能になる。尚、本発明においてのフォトセンシング素子177は液晶表示パネル152の内部で薄膜トランジスタ106A等の薄膜パターンと同時に形成されるようになるため、従来用いていた別途設置のフォトセンシング素子177を外部に追加する必要がなくなることにより製造費用が節減される。

40

【0077】

以下、図11A～図11Eを参照し、本発明に係る液晶表示装置のうち、フォトセンシング素子177が形成される薄膜トランジスタアレイ基板170の製造方法を説明すると次の通りである。

【0078】

まず、下部基板142上にスパッタリング方法等の増着方法を通じてゲート金属層が形成された後、フォトリソグラフィ工程とエッチング工程でゲート金属層がパターンニングされることにより、図11Aに示すように、表示領域P1ではゲートライン102及び薄膜トランジスタ106aの第1のゲート電極108aが形成され、非表示領域P2ではフォト

50

センシング素子 177 の第 2 のゲート電極 108b を含むゲートパターンが形成される。

【0079】

ゲートパターンが形成された下部基板 142 上に PECVD、スパッタリング等の増着方法を通じてゲート絶縁膜 144 が形成される。ゲート絶縁膜 144 が形成された下部基板 142 上に非晶質シリコン層、n+非晶質シリコン層が順次形成される。

【0080】

以後、マスクを用いたフォトリソグラフィ工程とエッチング工程で非晶質シリコン層、n+非晶質シリコン層がパターンニングされることにより、図 11B に示すように、表示領域 P1 の薄膜トランジスタ 106a に含まれる第 1 の半導体パターン 148a と、非表示領域 P2 のフォトセンシング素子 177 に含まれる第 2 の半導体パターン 148b とが形成される。第 1 及び第 2 の半導体パターン 148a, 148b は活性層 114a, 114b 及びオミック接触層 147a, 147b の二重層に成される。

10

【0081】

第 1 及び第 2 の半導体パターン 148a, 148b が形成された下部基板 142 上にソース/ドレイン金属層が順次形成された後、マスクを用いたフォトリソグラフィ工程及びエッチング工程等を用いて、図 11C に示すように、データライン 104、薄膜トランジスタ 106a の第 1 のソース電極 110a 及び第 1 のドレイン電極 112a、フォトセンシング素子 177 の第 2 のソース電極 110b 及び第 2 のドレイン電極 112b、ソースライン 181 及びドレインライン 183 を含むソース/ドレインパターンが形成される。

【0082】

20

以後、ソース/ドレインパターンが形成されたゲート絶縁膜 144 上に PECVD 等の増着方法で保護膜 150 が全面形成された後、フォトリソグラフィ工程とエッチング工程でパターンニングされることにより、図 11D に示すように、薄膜トランジスタ 106a の第 1 のドレイン電極 112a を露出させる接触ホール 117 が形成される。

【0083】

保護膜 150 上にスパッタリング等の増着方法で透明電極物質が全面増着された後、フォトリソグラフィ工程とエッチング工程を通じて透明電極物質がパターンニングされることにより、図 11E に示すように、画素電極 118 が形成される。これに従って、薄膜トランジスタアレイ基板 170 の表示領域 P1 に薄膜トランジスタアレイが形成されると同時に、非表示領域 P2 にはフォトセンシング素子 177 が形成される。

30

【0084】

以後、別途の工程により上部基板 132 上に液晶セル領域を区画し、液晶表示装置の駆動の際、光漏れを防ぐブラックマトリクス 134、ブラックマトリクス 134 により区画される液晶セル領域に形成されると共に、画素電極 118 が位置する画素領域と対応されるカラーフィルター 136 等を備えるカラーフィルターアレイ基板 180 が形成される。ここで、ブラックマトリクス 134 は非表示領域 P2 におけるフォトセンシング素子 177 の受光部（チャンネル）を露出させる受光領域 P3 と、画素電極 118 と対応される画素領域とを除いた領域に形成される。

【0085】

このような構成を有する薄膜トランジスタアレイ基板 170 及びカラーフィルターアレイ基板 180 が液晶を介して合着されることにより、フォトセンシング素子 177 を含む液晶表示パネル 152 が完成される。

40

【0086】

図 12 は、本発明の他の実施の形態に係る液晶表示装置を示す平面図である。

【0087】

図 12 に示す液晶表示装置は、図 2～図 6 に示す本発明の第 1 の実施の形態に係る液晶表示装置と比較し、フォトセンシング素子 177 がカラーフィルターアレイ基板 180 により覆われなく、外部に直接に露出されるように形成されると共に、ブラックマトリクス 134 に別途の受光領域 P2 が設けられないことを除いては同一な構成要素を有するようになるため、図 2～図 6 と同一な構成要素に対しては同一な番号を与え、詳細な説明は省

50

略する。

【0088】

図12を参照すると、本発明の第2の実施の形態においては、フォトセンシング素子177は第1の実施の形態とは異なり、カラーフィルタレイ基板180により遮られなくなっており、本発明の第1の実施の形態とは異なり、チャンネル151領域が全面外部光により露出されるようになる。従って、外部光がフォトセンシング素子177に入射する場合、カラーフィルタレイ基板180を経由しなくなるにより、外部光センシングの効率が向上され、センシングされる光量の信頼性が向上される。

【0089】

尚、第1の実施の形態においては、カラーフィルタレイ基板180の背面に位置する偏光板を通過して偏光された光がフォトセンシング素子177に供給される。これに比べ、第2の実施の形態においては、偏光板を経由しなくなるにより、更に精密で信頼性のあるフォトセンシングが可能になる。

【図面の簡単な説明】

【0090】

【図1】従来の液晶表示装置の駆動装置を示す図面である。

【図2】本発明の第1の実施の形態による液晶表示装置を示す図面である。

【図3】図2においてのA領域を具体的に示す平面図である。

【図4】図3のI-I'線を切り取って示す断面図である。

【図5】図2のB領域を具体的に示す平面図である。

【図6】図5のII-II'線を切り取って示す断面図である。

【図7】液晶表示装置の駆動部及びバックライトを駆動させるインバータ印刷回路ボードを示す図面である。

【図8】フォトセンシング素子によりセンシングされた電圧が直接にFPC等の接続手段を経由してインバータ印刷回路ボードに伝達されることを示す図面である。

【図9】フォトセンシング素子によりセンシングされた電圧がデータ印刷回路ボード内でデジタル信号に変換及び変調された後、インバータ印刷回路ボードに伝達されることを示す図面である。

【図10】フォトセンシング素子の駆動特性を示す図面である。

【図11A】本発明の第1の実施の形態に係る液晶表示装置の薄膜トランジスタレイ基板の製造工程を示す工程図である。

【図11B】本発明の第1の実施の形態に係る液晶表示装置の薄膜トランジスタレイ基板の製造工程を示す工程図である。

【図11C】本発明の第1の実施の形態に係る液晶表示装置の薄膜トランジスタレイ基板の製造工程を示す工程図である。

【図11D】本発明の第1の実施の形態に係る液晶表示装置の薄膜トランジスタレイ基板の製造工程を示す工程図である。

【図11E】本発明の第1の実施の形態に係る液晶表示装置の薄膜トランジスタレイ基板の製造工程を示す工程図である。

【図12】本発明の第2の実施の形態に係る液晶表示装置を示す図面である。

【符号の説明】

【0091】

52、152 液晶表示パネル、102 ゲートライン、104 データライン、172 データ駆動部、182 ゲート駆動部、174 データ集積回路、184 ゲート集積回路、176 データTCP、186 ゲートTCP、177 フォトセンシング素子、170 薄膜トランジスタレイ基板、180 カラーフィルタレイ基板、181 ソースライン、183 ドレインライン、110A 第1のソース電極、112A 第1のドレイン電極、110B 第2のソース電極、112B 第2のドレイン電極、148A 第1の半導体パターン、148B 第2の半導体パターン、106A、106B 薄膜トランジスタ、175 液晶、120 ストレージキャパシタ、134 ブラックマ

10

20

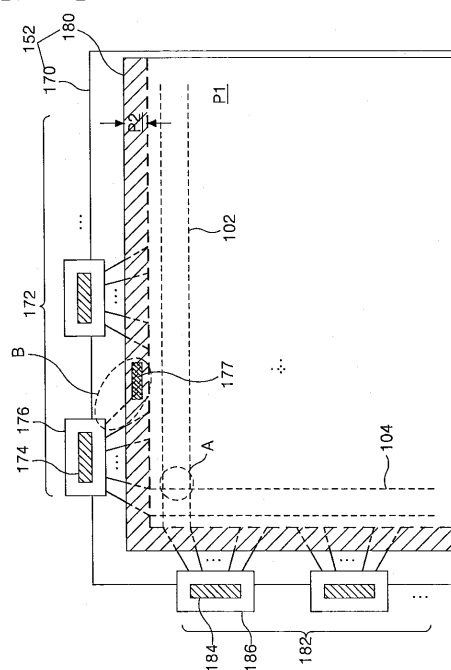
30

40

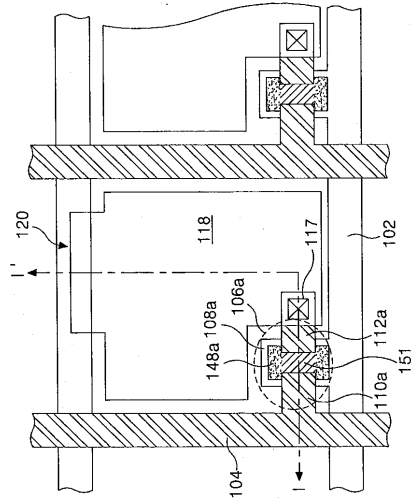
50

トリクス、１３６ カラーフィルター、１３８ 共通電極、１１８ 画素電極、１４４
ゲート絶縁膜、１５０ 保護膜。

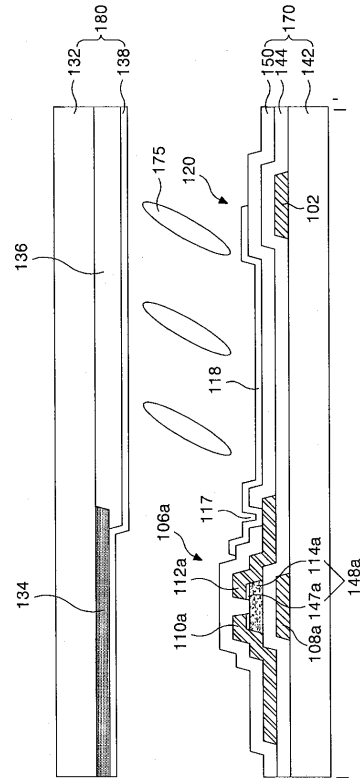
【図 2】



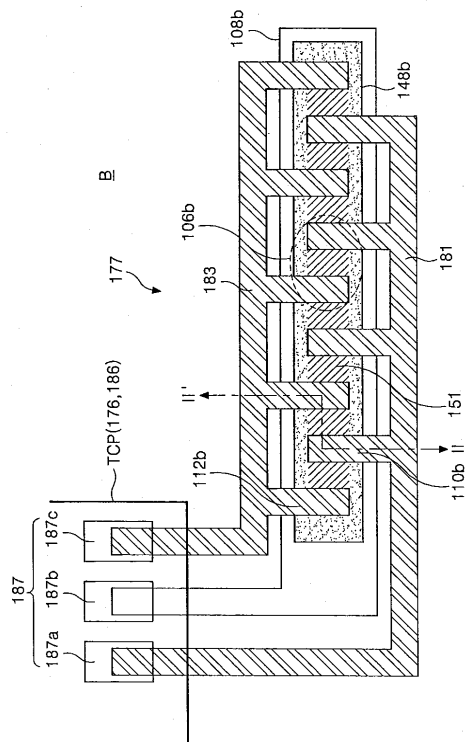
【図 3】



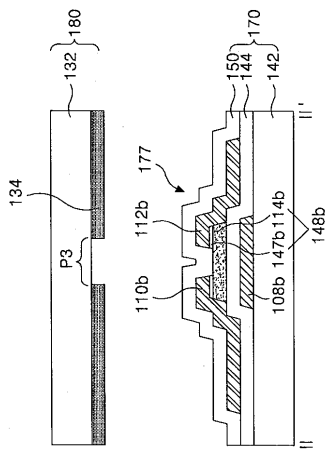
【図 4】



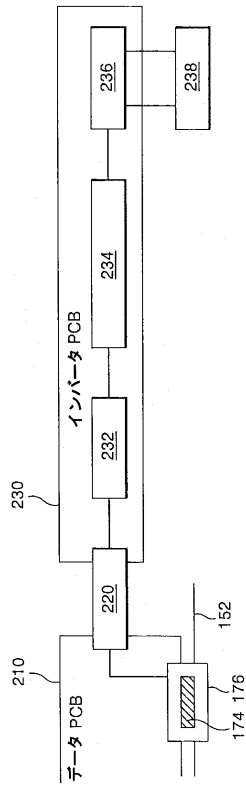
【図 5】



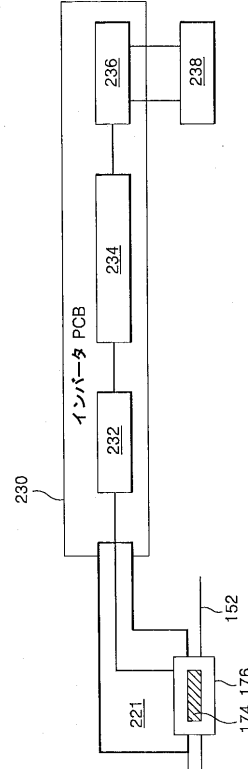
【図 6】



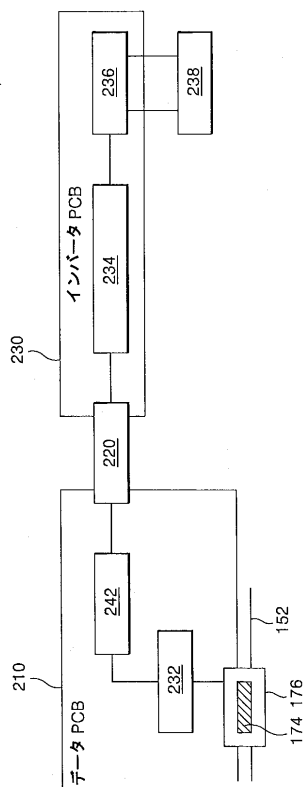
【図 7】



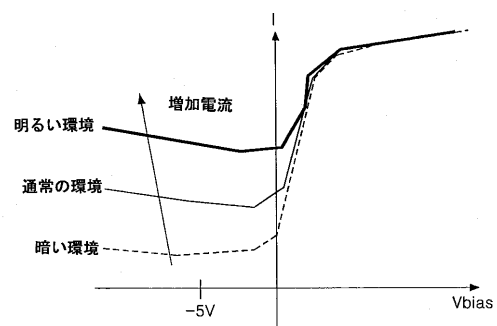
【図 8】



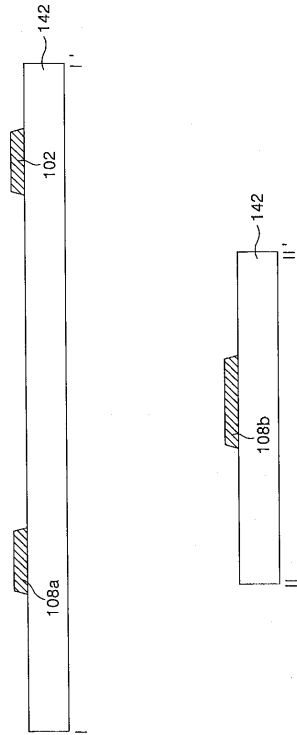
【図 9】



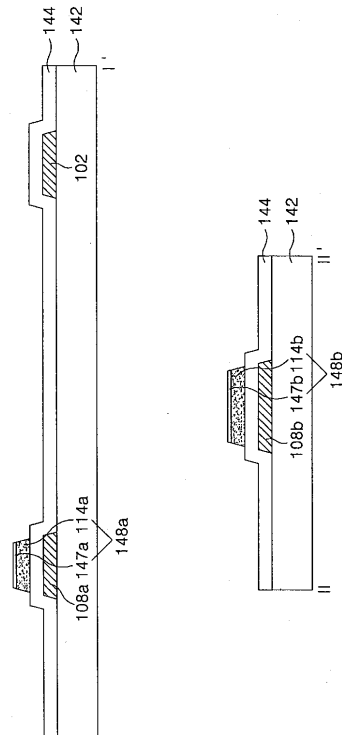
【図 10】



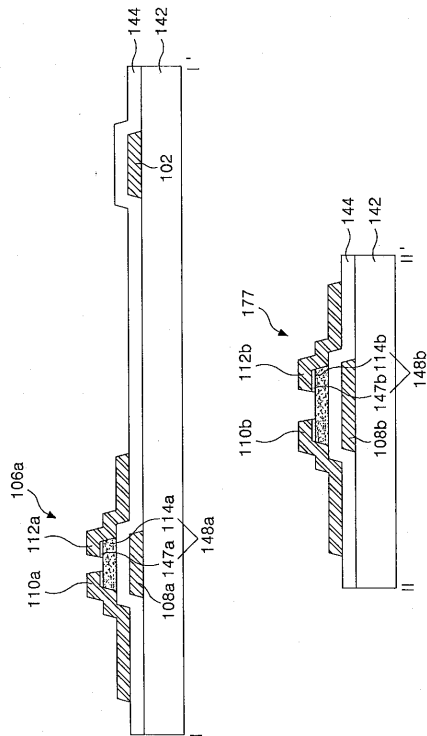
【図 1 1 A】



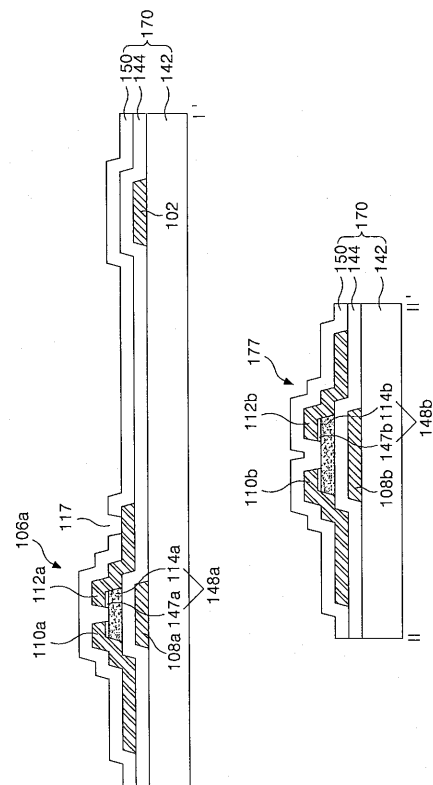
【図 1 1 B】



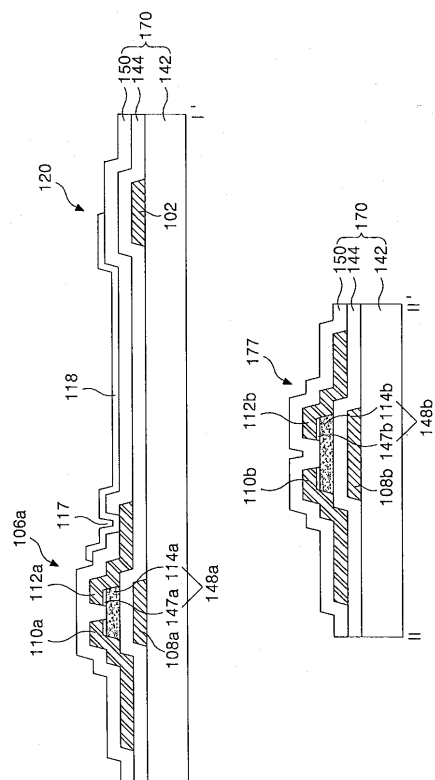
【図 1 1 C】



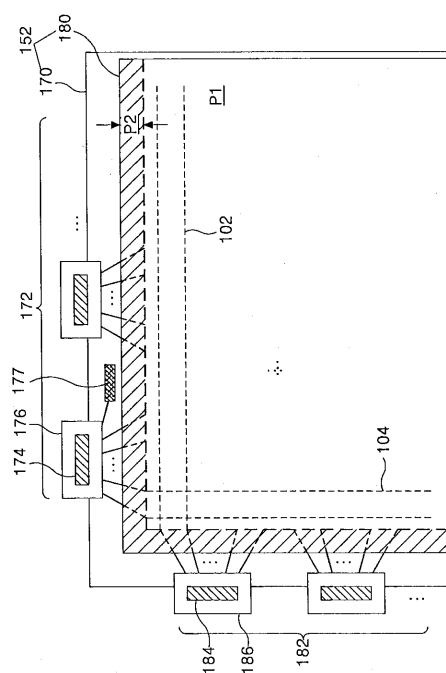
【図 1 1 D】



【図 1 1 E】



【図 1 2】



フロントページの続き

(51)Int.Cl.			F I		
G 0 9 G	3/20	(2006.01)	G 0 9 G	3/36	
G 0 9 G	3/34	(2006.01)	G 0 9 G	3/20	6 4 2 F
			G 0 9 G	3/20	6 8 0 G
			G 0 9 G	3/20	6 4 2 J
			G 0 9 G	3/20	6 6 0 Q
			G 0 9 G	3/20	6 2 1 M
			G 0 9 G	3/20	6 2 3 N
			G 0 9 G	3/34	J
			G 0 9 G	3/20	6 1 1 A

(72)発明者 キョソプ・チュ
大韓民国、キョンギード、スウォンーシ、チャンアング、ジョンチャードン、ハラ・ヴィジュアル
ディ・アパートメント 631-1905

審査官 前川 慎喜

(56)参考文献 特開2000-122574 (JP, A)
特開2003-131253 (JP, A)
特開2005-070132 (JP, A)
特開2001-111021 (JP, A)
特開昭62-125329 (JP, A)
特開平03-249622 (JP, A)
特開2005-070065 (JP, A)
特開平11-167111 (JP, A)
特開2000-124484 (JP, A)
特開平06-011690 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 2 F 1/13357

专利名称(译)	液晶显示装置，其制造方法及其驱动方法		
公开(公告)号	JP4863269B2	公开(公告)日	2012-01-25
申请号	JP2006156170	申请日	2006-06-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ヘクワンカン キョソプチュ		
发明人	ヘクワン・カン キョソプ・チュ		
IPC分类号	G02F1/13357 G02F1/1368 G02F1/1335 G02F1/133 G09G3/36 G09G3/20 G09G3/34		
CPC分类号	G09G3/3406 G09G3/3611 G09G2300/0456 G09G2320/0626 G09G2330/021 G09G2360/144		
FI分类号	G02F1/13357 G02F1/1368 G02F1/1335.500 G02F1/133.535 G02F1/133.580 G09G3/36 G09G3/20.642. F G09G3/20.680.G G09G3/20.642.J G09G3/20.660.Q G09G3/20.621.M G09G3/20.623.N G09G3/34.J G09G3/20.611.A		
F-TERM分类号	2H091/FA04Y 2H091/FA34Y 2H091/FA41Z 2H091/FA48Y 2H091/FB09 2H091/FD04 2H091/FD22 2H091/GA11 2H091/GA13 2H091/GA14 2H091/JA10 2H091/LA16 2H091/LA30 2H092/JA26 2H092 /LA02 2H092/LA03 2H092/NA01 2H092/NA26 2H092/NA27 2H092/PA06 2H092/PA13 2H093/NA16 2H093/NC34 2H093/NC35 2H093/NC42 2H093/NC55 2H093/ND02 2H093/ND04 2H093/ND07 2H093 /ND39 2H093/ND54 2H093/NE05 2H093/NE06 2H191/FA06Y 2H191/FA13Y 2H191/FA81Z 2H191 /FA91Y 2H191/FB15 2H191/FD04 2H191/FD42 2H191/GA17 2H191/GA19 2H191/GA20 2H191/JA10 2H191/LA21 2H191/LA40 2H192/AA24 2H192/BC31 2H192/CB05 2H192/DA02 2H192/EA22 2H192 /EA43 2H192/FB22 2H192/FB46 2H192/GB52 2H193/ZA04 2H193/ZH07 2H193/ZH14 2H193/ZH57 2H193/ZP05 2H291/FA06Y 2H291/FA13Y 2H291/FA81Z 2H291/FA91Y 2H291/FB15 2H291/FD04 2H291/FD42 2H291/GA17 2H291/GA19 2H291/GA20 2H291/JA10 2H291/LA21 2H291/LA40 2H391 /AA01 2H391/CB04 2H391/CB27 2H391/EA22 5C006/AA16 5C006/AA22 5C006/AF13 5C006/AF36 5C006/AF63 5C006/AF69 5C006/AF78 5C006/AF81 5C006/BB16 5C006/BB27 5C006/BB28 5C006 /BC02 5C006/BC20 5C006/BC24 5C006/BF25 5C006/BF27 5C006/BF39 5C006/BF42 5C006/EA01 5C006/FA47 5C006/FA54 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD04 5C080/DD25 5C080 /DD26 5C080/DD28 5C080/EE28 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG10 5C080/GG12 5C080/JJ02 5C080/JJ05 5C080/JJ06		
代理人(译)	Kajinami秩序 上田俊一		
优先权	1020050132268 2005-12-28 KR		
其他公开文献	JP2007178982A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其具有改善的可视性，并且其功耗降低并且制造成本降低，并且提供该装置的制造和驱动方法。ŽSOLUTION：液晶显示装置包括：液晶显示面板，分为像素单元排列成矩阵的显示区域和不包括显示区域的非显示区域；以及用于向液晶显示板提供光的背光。液晶显示面板包括形成在非显示区域中的光敏器件，用于根据感测结果感测外部光以控制来自背光的光量。Ž

