

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4687259号  
(P4687259)

(45) 発行日 平成23年5月25日(2011.5.25)

(24) 登録日 平成23年2月25日(2011.2.25)

(51) Int.Cl.		F 1	
<b>GO2F</b>	<b>1/1343</b>	<b>(2006.01)</b>	GO2F 1/1343
<b>GO2F</b>	<b>1/1368</b>	<b>(2006.01)</b>	GO2F 1/1368

請求項の数 7 (全 13 頁)

(21) 出願番号	特願2005-170349 (P2005-170349)	(73) 特許権者	000001443
(22) 出願日	平成17年6月10日 (2005.6.10)		カシオ計算機株式会社
(65) 公開番号	特開2006-343612 (P2006-343612A)		東京都渋谷区本町1丁目6番2号
(43) 公開日	平成18年12月21日 (2006.12.21)	(72) 発明者	石井 裕満
審査請求日	平成18年11月29日 (2006.11.29)		東京都八王子市石川町2951番地の5
			カシオ計算機株式会 社八王子技術センター内
		審査官	前川 慎喜

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

薄膜トランジスタ基板と対向基板との間に液晶が封入され、

前記薄膜トランジスタ基板における前記対向基板との対向面に、複数の画素電極がマトリクス状に設けられているとともに隣接する2つの前記画素電極間に該画素電極との間に絶縁層が介在するようにデータラインが設けられ、

前記対向基板における前記薄膜トランジスタ基板との対向面に、共通電極が前記複数の画素電極に対向するように設けられ、

ノーマリホワイトモードまたはノーマリブラックモードに設定された液晶表示装置であって、

前記隣接する2つの画素電極間の間隙のうち前記データラインが設けられた領域を塞ぐように且つ前記隣接する2つの画素電極のエッジと重なるように、前記画素電極と前記データラインとの間の層として透明材料により形成された補助容量電極を備え、

前記補助容量電極は、前記隣接する2つの画素電極間の間隙のうち該補助容量電極が塞ぐように配置された領域に対応する液晶が表示駆動時に常時黒表示状態となるように、前記共通電極とは異なる電圧が印加され、

前記画素電極に対して前記補助容量電極が重なる領域の少なくとも一部に対応する領域が前記薄膜トランジスタ基板から前記対向基板までの間において遮光性材料の非配置領域として形成されることにより該領域が開口率に寄与するように形成されていることを特徴とする液晶表示装置。

10

20

## 【請求項 2】

薄膜トランジスタ基板と対向基板との間に液晶が封入され、

前記薄膜トランジスタ基板における前記対向基板との対向面に、複数の画素電極がマトリクス状に設けられているとともに隣接する 2 つの前記画素電極間に該画素電極との間に絶縁層が介在するように走査ラインが設けられ、

前記対向基板における前記薄膜トランジスタ基板との対向面に、共通電極が前記複数の画素電極に対向するように設けられ、

ノーマリホワイトモードまたはノーマリブラックモードに設定された液晶表示装置であって、

前記隣接する 2 つの画素電極間の間隙のうち前記走査ラインが設けられた領域を塞ぐように且つ前記隣接する 2 つの画素電極のエッジと重なるように、前記画素電極と前記走査ラインとの間の層として透明導電材料により形成された補助容量電極を備え、

前記補助容量電極は、前記隣接する 2 つの画素電極間の間隙のうち該補助容量電極が塞ぐように配置された領域に対応する液晶が表示駆動時に常時黒表示状態となるように、前記共通電極とは異なる電圧が印加され、

前記画素電極に対して前記補助容量電極が重なる領域の少なくとも一部に対応する領域が前記薄膜トランジスタ基板から前記対向基板までの間において遮光性材料の非配置領域として形成されることにより該領域が開口率に寄与するように形成されていることを特徴とする液晶表示装置。

10

## 【請求項 3】

請求項 1 または 2 に記載の発明において、

前記薄膜トランジスタ基板は、1 つの画素電極に 1 つの薄膜トランジスタが対応するように複数の薄膜トランジスタが形成され、

前記薄膜トランジスタは、金属酸化物からなる半導体薄膜と、不純物を含んだ金属酸化物からなるドレイン電極、ソース電極およびゲート電極と、を有し、前記補助容量電極に覆われていることを特徴とする液晶表示装置。

20

## 【請求項 4】

請求項 1 または 2 に記載の発明において、

前記薄膜トランジスタ基板は、1 つの画素電極に 1 つの薄膜トランジスタが対応するように複数の薄膜トランジスタが形成され、

前記薄膜トランジスタは、金属酸化物からなる半導体薄膜と、不純物を含んだ金属酸化物からなるゲート電極と、透明導電材料からなるソース電極およびゲート電極と、を有し、前記補助容量電極に覆われていることを特徴とする液晶表示装置。

30

## 【請求項 5】

請求項 1 から 4 の何れかに記載の発明において、

前記データラインまたは前記走査ラインは、前記画素電極と重ならないように配置されていることを特徴とする液晶表示装置。

## 【請求項 6】

請求項 1 から 5 の何れかに記載の発明において、

前記液晶はねじれ角  $90^\circ$  の TN 液晶であることを特徴とする液晶表示装置。

40

## 【請求項 7】

請求項 1 から 6 の何れかに記載の発明において、

前記補助容量電極は格子状に形成されていることを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

この発明は液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置には、薄膜トランジスタ基板と対向基板との間に液晶が封入され、薄膜ト

50

ランジスタ基板の内面側にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極がスイッチング素子としての薄膜トランジスタを介して走査ラインおよびデータラインに接続されて設けられ、対向基板の内面側に共通電極が設けられたものがある（例えば、特許文献1参照）。この場合、画素電極は、不純物を含む半導体材料からなり、薄膜トランジスタの半導体薄膜と同一の層上に該半導体薄膜に接続されて形成されている。

【0003】

【特許文献1】特開2003-50405号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0004】

ところで、上記従来の液晶表示装置では、駆動時に画素電極電圧が走査信号およびデータ信号による影響を受けにくいようにするために、つまり、画素電極と走査ラインおよびデータラインとの間に生じる寄生容量を小さくするために、画素電極と走査ラインおよびデータラインとの間にある程度の隙間を設けているが、この隙間に対応する部分における液晶は画素電極電圧によって制御されないため、この隙間の部分が視認されると、表示品質が低下してしまう。そこで、一般的に、この隙間の部分を対向基板の内面側に設けられたブラックマスクによって確実に覆うようにしている。この場合、薄膜トランジスタ基板と対向基板とを貼り合わせる際の位置ずれをも考慮する必要がある。これらの結果、画素電極間を覆うブラックマスクの寸法が画素電極間の寸法よりもある程度大きくなり、開口率が小さくなってしまふという問題があった。

20

【0005】

そこで、この発明は、開口率を大きくすることができる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するため、請求項1に記載の発明は、薄膜トランジスタ基板と対向基板との間に液晶が封入され、前記薄膜トランジスタ基板における前記対向基板との対向面に、複数の画素電極がマトリクス状に設けられているとともに隣接する2つの前記画素電極間に該画素電極との間に絶縁層が介在するようにデータラインが設けられ、前記対向基板における前記薄膜トランジスタ基板との対向面に、共通電極が前記複数の画素電極に対向するように設けられ、ノーマリホワイトモードまたはノーマリブラックモードに設定された液晶表示装置であって、前記隣接する2つの画素電極間の隙間のうち前記データラインが設けられた領域を塞ぐように且つ前記隣接する2つの画素電極のエッジと重なるように、前記画素電極と前記データラインとの間の層として透明材料により形成された補助容量電極を備え、前記補助容量電極は、前記隣接する2つの画素電極間の隙間のうち該補助容量電極が塞ぐように配置された領域に対応する液晶が表示駆動時に常時黒表示状態となるように、前記共通電極とは異なる電圧が印加され、前記画素電極に対して前記補助容量電極が重なる領域の少なくとも一部に対応する領域が前記薄膜トランジスタ基板から前記対向基板までの間において遮光性材料の非配置領域として形成されることにより該領域が開口率に寄与するように形成されていることを特徴とするものである。

30

40

また、請求項2に記載の発明は、薄膜トランジスタ基板と対向基板との間に液晶が封入され、前記薄膜トランジスタ基板における前記対向基板との対向面に、複数の画素電極がマトリクス状に設けられているとともに隣接する2つの前記画素電極間に該画素電極との間に絶縁層が介在するように走査ラインが設けられ、前記対向基板における前記薄膜トランジスタ基板との対向面に、共通電極が前記複数の画素電極に対向するように設けられ、ノーマリホワイトモードまたはノーマリブラックモードに設定された液晶表示装置であって、前記隣接する2つの画素電極間の隙間のうち前記走査ラインが設けられた領域を塞ぐように且つ前記隣接する2つの画素電極のエッジと重なるように、前記画素電極と前記走査ラインとの間の層として透明導電材料により形成された補助容量電極を備え、前記補助

50

容量電極は、前記隣接する２つの画素電極間の間隙のうち該補助容量電極が塞ぐように配置された領域に対応する液晶が表示駆動時に常時黒表示状態となるように、前記共通電極とは異なる電圧が印加され、前記画素電極に対して前記補助容量電極が重なる領域の少なくとも一部に対応する領域が前記薄膜トランジスタ基板から前記対向基板までの間において遮光性材料の非配置領域として形成されることにより該領域が開口率に寄与するように形成されていることを特徴とするものである。

【発明の効果】

【０００７】

この発明によれば、開口率を大きくすることができる。

【発明を実施するための最良の形態】

【０００８】

(第１実施形態)

図１はこの発明の第１実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図を示し、図２は図１のII-II線に沿う部分に相当する断面図を示す。この液晶表示装置は、ガラス基板などからなる薄膜トランジスタ基板１および対向基板３１を備えている。

【０００９】

まず、図１を参照して、薄膜トランジスタ基板１側について説明する。薄膜トランジスタ基板１の上面側（対向基板３１と対向する内面側）には走査ライン２およびデータライン３がマトリクス状に設けられ、両ライン２、３で囲まれた領域内には画素電極４が薄膜トランジスタ５を介して走査ライン２およびデータライン３に接続されて設けられ、さらに格子状の補助容量電極６が走査ライン２およびデータライン３と平行して設けられている。ここで、図１を明確にする目的で、画素電極４の縁部に斜めの短い実線のハッチングが記入されている。

【００１０】

この場合、走査ライン２とデータライン３とで囲まれた方形状の領域内に同じく方形状の画素電極４が走査ライン２およびデータライン３に可及的に近づけられた状態で配置されている。画素電極４の四辺の各周縁部は、その周囲に配置された格子状の補助容量電極６と重ね合わされている。薄膜トランジスタ５は、図１において、画素電極４の左下角部の下側に配置され、そのほぼ全部は画素電極４によって覆われている。

【００１１】

格子状の補助容量電極６は、データライン３と重ね合わされた部分を含む第１の補助容量電極部６aと、走査ライン２と重ね合わされた部分を含む第２の補助容量電極部６bとからなっている。この場合、後で説明するが、補助容量電極６は走査ライン２と別の層上に設けられ、且つ、そのうちの特に第１の補助容量電極部６aは、厚さ方向において、すなわち、図１における紙面垂直方向において、データライン３と画素電極４との間にそれぞれ絶縁膜を介して設けられている。

【００１２】

そして、第１の補助容量電極部６aの幅はデータライン３の幅よりもある程度大きくなっている。これにより、第１の補助容量電極部６aは、データライン３と直交する方向の位置ずれがあっても、データライン３が画素電極４と直接対向しないように、データライン３を確実に覆うようになっている。また、第１の補助容量電極部６aはデータライン３の配置領域のほぼ全域に亘って配置されている。これにより、第１の補助容量電極部６aは、画素電極４に対し、データライン３と平行な方向の位置ずれがあっても、画素電極４の左右辺部と確実に重なり、当該方向の位置合わせずれによる補助容量の変動を確実に防止するようになっている。

【００１３】

第２の補助容量電極部６bの幅は走査ライン２の幅よりもある程度大きくなっている。これにより、第２の補助容量電極部６bは、走査ライン２と直交する方向の位置ずれがあっても、走査ライン２を確実に覆うようになっている。また、第２の補助容量電極部６b

10

20

30

40

50

は走査ライン 2 の配置領域のほぼ全域に亘って配置されている。これにより、第 2 の補助容量電極部 6 b は、画素電極 4 に対し、走査ライン 2 と平行な方向の位置ずれがあっても、画素電極 4 の上下辺部と確実に重なり、当該方向の位置合わせずれによる補助容量の変動を確実に防止するようになっている。

【 0 0 1 4 】

次に、この液晶表示装置の具体的な構造について、図 2 を参照して説明する。薄膜トランジスタ基板 1 の上面の所定の箇所にはゲート電極 1 1 および該ゲート電極 1 1 に接続された走査ライン 2 ( 図 1 参照 ) が設けられている。この場合、ゲート電極 1 1 および走査ライン 2 は、n 型または p 型の不純物を含んだ透明な金属酸化物によって形成されている。透明な金属酸化物としては、例えば、酸化亜鉛、酸化マグネシウム亜鉛、酸化カドミウム亜鉛などが挙げられる。n 型不純物としては、例えば、リン、ひ素、アンチモンなどが挙げられ、p 型不純物としては、例えば、ボロン、アルミニウム、ガリウム、インジウムなどが挙げられる。

10

【 0 0 1 5 】

ゲート電極 1 1 および走査ライン 2 の形成方法としては、上述の n 型または p 型の不純物を含んだ金属酸化膜をターゲットとしたスパッタ法により成膜して、フォトリソグラフィ技術を用いてパターニングする方法が推奨される。また、n 型金属酸化膜はデプレッション型となり、リーク電流が大きくなるため、限定する意味ではないが、n 型金属酸化膜よりも p 型金属酸化膜が推奨される。

【 0 0 1 6 】

ゲート電極 1 1 および走査ライン 2 を含む薄膜トランジスタ基板 1 の上面には窒化シリコンからなるゲート絶縁膜 1 2 が設けられている。ゲート電極 1 1 上におけるゲート絶縁膜 1 2 の上面には、バンドギャップが 2 . 5 V 以上の透明で真性な上記金属酸化物からなる半導体薄膜 1 3 が設けられている。バンドギャップが 2 . 5 V 以上とワイドな半導体薄膜 1 3 では、可視光を吸収しないため、光リークがなく、遮光の必要がない。

20

【 0 0 1 7 】

半導体薄膜 1 3 の上面ほぼ中央部には窒化シリコンからなるチャネル保護膜 1 4 が設けられている。チャネル保護膜 1 4 の上面両側、その両側における半導体薄膜 1 3 の上面およびゲート絶縁膜 1 2 の上面の所定の箇所には、透明な n 型金属酸化物からなるソース電極 1 5、ドレイン電極 1 6 および該ドレイン電極 1 6 に接続されたデータライン 3 が設けられている。金属酸化物および n 型不純物の材料は、ゲート電極 1 1 および走査ライン 2 の場合と同じである。ソース電極 1 5、ドレイン電極 1 6 およびデータライン 3 は、ゲート電極 1 1 および走査ライン 2 と同様に、n 型金属酸化膜をターゲットとしたスパッタ法により成膜して、フォトリソグラフィ技術を用いてパターニングする方法により形成される。

30

【 0 0 1 8 】

ここで、ゲート電極 1 1、ゲート絶縁膜 1 2、半導体薄膜 1 3、チャネル保護膜 1 4、ソース電極 1 5 およびドレイン電極 1 6 により、ボトムゲート構造の薄膜トランジスタ 5 が構成されている。この場合、ゲート電極 1 1 は透明な p 型金属酸化物または n 型金属酸化物により形成され、ソース電極 1 5 およびドレイン電極 1 6 は透明な n 型金属酸化物により形成されているので、薄膜トランジスタ 5 は光を透過する構造となっている。

40

【 0 0 1 9 】

薄膜トランジスタ 5 およびデータライン 3 を含むゲート絶縁膜 1 2 の上面には窒化シリコンからなる層間絶縁膜 1 7 が設けられている。層間絶縁膜 1 7 の上面の所定の箇所には透明な n 型金属酸化物からなる補助容量電極 6 が設けられている。金属酸化物および n 型不純物の材料は、ゲート電極 1 1 および走査ライン 2 の場合と同じである。補助容量電極 6 は、ゲート電極 1 1 および走査ライン 2 と同様に、n 型金属酸化膜をターゲットとしたスパッタ法により成膜して、フォトリソグラフィ技術を用いてパターニングする方法により形成される。

【 0 0 2 0 】

50

補助容量電極 6 を含む層間絶縁膜 17 の上面には窒化シリコンからなるオーバーコート膜（絶縁膜）18 が設けられている。ソース電極 15 の所定の箇所に対応する部分におけるオーバーコート膜 18 および層間絶縁膜 17 にはコンタクトホール 19 が設けられている。オーバーコート膜 18 の上面の所定の箇所には n 型または p 型の不純物を含んだ透明な金属酸化物、あるいは ITO などの透明導電材料からなる画素電極 4 がコンタクトホール 19 を介してソース電極 15 に接続されて設けられている。この場合、画素電極 4 は薄膜トランジスタ 5 のほぼ全部を覆うように設けられている。薄膜トランジスタ基板 1 の下面には偏光板 20 が設けられている。

#### 【0021】

一方、対向基板 31 の下面（薄膜トランジスタ基板 1 と対向する側の内面）には赤色、緑色、青色の樹脂からなるカラーフィルタ 32 が設けられている。カラーフィルタ 32 の下面には ITO などの透明導電材料からなる対向電極 33 が設けられている。対向基板 31 の上面には偏光板 34 が設けられている。そして、薄膜トランジスタ基板 1 と対向基板 31 とはシール材（図示せず）を介して互いに貼り合わされ、シール材の内側における両基板 1、31 間には液晶 35 が封入されている。

10

#### 【0022】

次に、この液晶表示装置が無電界時に黒表示となるノーマルブラックモードであり、液晶 35 が例えばねじれ角  $90^\circ$  の TN 液晶であり、両偏光板 20、34 がその透過軸が平行となるように配置されている場合の表示動作について説明する。

#### 【0023】

20

まず、画素電極 4 と共通電極 33 との間に電圧が印加されていない場合には、液晶 35 分子の配列が  $90^\circ$  ねじれており、薄膜トランジスタ基板 1 の下面側に配置されたバックライト（図示せず）からの光が偏光板 20、薄膜トランジスタ基板 1、画素電極 4 などを透過し、液晶 35 中を  $90^\circ$  曲げられながら透過し、共通電極 33、カラーフィルタ 32 および共通基板 31 を透過し、偏光板 34 によって遮断され、黒表示となる。

#### 【0024】

一方、画素電極 4 と共通電極 33 との間に白表示となる液晶駆動電圧が印加された場合には、液晶 35 分子の配列が画素電極 4 および共通電極 33 に対して垂直方向となり、バックライトからの光が偏光板 20、薄膜トランジスタ基板 1、画素電極 4 などを透過し、液晶 35 中をそのまま透過し、共通電極 33、カラーフィルタ 32、共通基板 31 および偏光板 34 を透過し、白表示となる。

30

#### 【0025】

次に、この液晶表示装置が無電界時に白表示となるノーマルホワイトモードであり、液晶 35 が例えばねじれ角  $90^\circ$  の TN 液晶であり、両偏光板 20、34 がその透過軸が直交するように配置されている場合の表示動作について説明する。

#### 【0026】

まず、画素電極 4 と共通電極 33 との間に電圧が印加されていない場合には、液晶 35 分子の配列が  $90^\circ$  ねじれており、バックライト（図示せず）からの光が偏光板 20、薄膜トランジスタ基板 1、画素電極 4 などを透過し、液晶 35 中を  $90^\circ$  曲げられながら透過し、共通電極 33、カラーフィルタ 32、共通基板 31 および偏光板 34 を透過し、白表示となる。

40

#### 【0027】

一方、画素電極 4 と共通電極 33 との間に黒表示となる電圧が印加された場合には、液晶 35 分子の配列が画素電極 4 および共通電極 33 に対して垂直方向となり、バックライトからの光が偏光板 20、薄膜トランジスタ基板 1、画素電極 4 などを透過し、液晶 35 中をそのまま透過し、共通電極 33、カラーフィルタ 32 および共通基板 31 を透過し、偏光板 34 によって遮断され、黒表示となる。

#### 【0028】

ところで、この液晶表示装置では、画素電極 4 間に対応する部分における液晶 35 a が常時黒表示状態となるようになっている。ここで、画素電極 4 間とは、図 1 において、画

50

素電極 4 以外の領域であり、データライン 3 の幅方向両側に配置された画素電極 4 間、走査ライン 2 の幅方向両側に配置された画素電極 4 間および両ライン 2、3 の交点の周囲に配置された画素電極 4 間のことである。

【 0 0 2 9 】

さて、この液晶表示装置がノーマルブラックモードである場合には、補助容量電極 6 への印加電圧が共通電極 3 3 への印加電圧と同電位となるように制御する（共通電極 3 3 にデータ信号電圧を印加する場合には、補助容量電極 6 にそれと同位相、同波形の電圧を印加する）。

【 0 0 3 0 】

すると、画素電極 4 間に対応する部分における補助容量電極 6 と共通電極 3 3 との間に電圧が常時印加されていない状態となり、液晶 3 5 a 分子の配列が 90° ねじれており、バックライトからの光が偏光板 2 0、薄膜トランジスタ基板 1、走査ライン 2、データライン 3、補助容量電極 6 などを透過し、液晶 3 5 a 中を 90° 曲げられながら透過し、共通電極 3 3、カラーフィルタ 3 2 および共通基板 3 1 を透過し、偏光板 3 4 によって遮断され、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。

10

【 0 0 3 1 】

このように、ノーマルブラックモードの液晶表示装置では、非表示状態において、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。また、表示状態においては、画素電極 4 と共通電極 3 3 間に液晶駆動電圧が印加されるため、バックライトからの光が、液晶印加電圧に対応して画素電極 4 と共通電極 3 3 間を透過し、さらに、共通電極 3 3、カラーフィルタ 3 2、共通基板 3 1 および偏光板 3 4 を透過して所定の階調表示を行うが、この場合、補助容量電極 6 と画素電極 4 とは共に透明であり、光は両者の重合部を透過するので補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することになる。

20

【 0 0 3 2 】

しかも、表示状態においても、画素電極 4 と共通電極 3 3 間は同電位であるため、画素電極 4 間に対応する部分は遮光状態であるので、補助容量電極 6 と画素電極 4 とが透明であっても、光漏れが生じることはない。すなわち、表示状態において、補助容量電極 4 の幅に関係なく、画素電極 4 間のみを遮光状態とすることができる。

【 0 0 3 3 】

次に、この液晶表示装置がノーマルホワイトモードである場合には、補助容量電極 6 と共通電極 3 3 との間に黒表示となる電圧以上の電圧が印加されるように制御する（共通電極 3 3 にデータ信号電圧を印加する場合には、補助容量電極 6 にそれと逆位相の電圧を印加する、あるいは、振幅で最小になったときでも黒表示となる電圧以上の電圧が印加されるようにデータ信号基準電位を設定する）。

30

【 0 0 3 4 】

すると、画素電極 4 間に対応する部分における補助容量電極 6 と共通電極 3 3 との間に黒表示となる電圧以上の電圧が常時印加されている状態となり、液晶 3 5 a 分子の配列が補助容量電極 6 および共通電極 3 3 に対して垂直方向となり、バックライトからの光が偏光板 2 0、薄膜トランジスタ基板 1、走査ライン 2、データライン 3、補助容量電極 6 などを透過し、液晶 3 5 a 中をそのまま透過し、共通電極 3 3、カラーフィルタ 3 2 および共通基板 3 1 を透過し、偏光板 3 4 によって遮断され、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。

40

【 0 0 3 5 】

このように、ノーマルホワイトモードの液晶表示装置では、非表示状態において、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。また、表示状態においては、画素電極 4 と共通電極 3 3 間に液晶駆動電圧が印加されるため、バックライトからの光が、液晶印加電圧に対応して画素電極 4 と共通電極 3 3 間を透過し、さらに、共通電極 3 3、カラーフィルタ 3 2、共通基板 3 1 および偏光板 3 4 を透過して所定の階調表示を行うが、この場合、補助容量電極 6 と画素電極 4 とは共に透明であり、光は、両者

50

の重合部を透過するので、補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することになる。

【 0 0 3 6 】

しかも、表示状態においても、画素電極 4 と共通電極 3 3 間には黒表示となる電圧以上の電圧が印加されており、画素電極 4 間に対応する部分は遮光状態であるので、補助容量電極 6 と画素電極 4 とが透明であっても、光漏れが生じることはない。すなわち、表示状態において、補助容量電極 4 の幅に関係なく、画素電極 4 間のみを遮光状態とすることができる。

【 0 0 3 7 】

以上のように、この液晶表示装置では、ノーマルブラックモードであってもノーマルホワイトモードであっても、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となるので、ブラックマスクを用いることなく、画素電極 4 間からの光漏れを確実に防止することができ、且つ、光が透過する構造の補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率を大きくすることができる。

10

【 0 0 3 8 】

また、この液晶表示装置では、薄膜トランジスタ 5 が光を透過する構造となっており、この薄膜トランジスタ 5 のほぼ全部を画素電極 4 で覆っているため、薄膜トランジスタ 5 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率をさらに大きくすることができる。この場合、薄膜トランジスタ 5 の透明で真性な上記金属酸化物からなる半導体薄膜 1 3 に光が入射されるが、そのまま透過するので、別に支障はない。

20

【 0 0 3 9 】

さらに、この液晶表示装置では、画素電極 4 と走査ライン 2 およびデータライン 3 との間に走査ライン 2 およびデータライン 3 の幅よりも広い幅を有する第 1、第 2 の補助容量電極部 6 a、6 b を設けているので、この第 1、第 2 の補助容量電極部 6 a、6 b により、画素電極 4 と走査ライン 2 およびデータライン 3 との間に結合容量が発生するのを防止することができ、したがって垂直クロストークが発生しないようにすることができ、表示特性を向上することができる。

【 0 0 4 0 】

(第 2 実施形態)

図 3 はこの発明の第 2 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図を示し、図 4 は図 3 の IV - IV 線に沿う部分に相当する断面図を示す。この場合も、図 3 を明確にする目的で、画素電極 4 の縁部に斜めの短い実線のハッチングが記入されている。

30

【 0 0 4 1 】

この液晶表示装置において、図 1 および図 2 に示す液晶表示装置と大きく異なる点は、薄膜トランジスタ 5 をトップゲート構造とした点である。そこで、この液晶表示装置において、図 1 および図 2 に示す液晶表示装置と同一の名称のものについては、同一の参照符号を付して説明する。

【 0 0 4 2 】

この液晶表示装置では、薄膜トランジスタ基板 1 の上面の各所定の箇所、ITO などの透明導電材料からなるソース電極 1 5、ドレイン電極 1 6 および該ドレイン電極 1 6 に接続されたデータライン 3 が設けられている。ソース電極 1 1 の上面の所定の箇所、ドレイン電極 1 2 の上面の所定の箇所およびその間の薄膜トランジスタ基板 1 の上面には透明で真性な上記金属酸化物からなる半導体薄膜 1 3 が設けられている。半導体薄膜 1 3 の上面全体には窒化シリコンからなる保護膜 2 1 が設けられている。

40

【 0 0 4 3 】

半導体薄膜 1 3 および保護膜 2 1 の形成方法としては、まず、ソース電極 1 5、ドレイン電極 1 6 およびデータライン 3 を含む薄膜トランジスタ基板 1 の上面に、プラズマ CVD 法により、真性金属酸化物からなる半導体薄膜形成用膜および窒化シリコンからなる保護膜形成用膜を連続して成膜する。次に、保護膜形成用膜の上面にレジストパターンを形

50

成し、このレジストパターンをマスクとして保護膜形成用膜をエッチングし、保護膜 2 1 を形成する。

【 0 0 4 4 】

次に、レジストパターンをレジスト剥離液を用いて剥離する。この場合、保護膜 2 1 下以外の領域における半導体薄膜形成用膜の表面がレジスト剥離液に曝されるが、この曝された部分はデバイスエリア以外であるので、別に支障はない。すなわち、保護膜 2 1 下の半導体薄膜形成用膜は保護膜 2 1 によって保護されている。次に、保護膜 2 1 をマスクとして、半導体薄膜形成用膜をエッチングすると、保護膜 2 1 下に半導体薄膜 1 3 が形成される。

【 0 0 4 5 】

保護膜 2 1、データライン 3 およびソース電極 1 5 を含む薄膜トランジスタ基板 1 の上面には窒化シリコンからなるゲート絶縁膜 1 2 が設けられている。ゲート絶縁膜 1 2 の上面の所定の箇所には、透明な p 型金属酸化物または n 型金属酸化物からなるゲート電 1 1 および該ゲート電極 1 1 に接続された走査ライン 2 が設けられている。

【 0 0 4 6 】

ここで、ゲート電極 1 1、ゲート絶縁膜 1 2、半導体薄膜 1 3、保護膜 2 1、ソース電極 1 5 およびドレイン電極 1 6 により、トップゲート構造の薄膜トランジスタ 5 が構成されている。この場合、ゲート電極 1 1 は透明な p 型金属酸化物または n 型金属酸化物により形成され、ソース電極 1 5 およびドレイン電極 1 6 は I T O などの透明導電材料により形成されているので、薄膜トランジスタ 5 は光を透過する構造となっている。

【 0 0 4 7 】

ゲート電極 1 1 および走査ライン 2 を含むゲート絶縁膜 1 2 の上面には窒化シリコンからなる層間絶縁膜 1 7 が設けられている。層間絶縁膜 1 7 の上面の所定の箇所には透明な n 型金属酸化物からなる補助容量電極 6 が設けられている。補助容量電極 6 を含む層間絶縁膜 1 7 の上面には窒化シリコンからなるオーバーコート膜 1 8 が設けられている。

【 0 0 4 8 】

ソース電極 1 5 の所定の箇所に対応する部分におけるオーバーコート膜 1 8、層間絶縁膜およびゲート絶縁膜 1 2 にはコンタクトホール 1 9 が設けられている。オーバーコート膜 1 8 の上面の所定の箇所には I T O などの透明導電材料からなる画素電極 4 がコンタクトホール 1 9 を介してソース電極 1 5 に接続されて設けられている。この場合、画素電極 4 は薄膜トランジスタ 5 のほぼ全部を覆うように設けられている。

【 0 0 4 9 】

そして、この液晶表示装置では、上記第 1 実施形態の場合と同様に、ノーマルブラックモードであってもノーマルホワイトモードであっても、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となるので、ブラックマスクを用いることなく、画素電極 4 間からの光漏れを確実に防止することができ、且つ、光が透過する構造の補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率を大きくすることができる。

【 0 0 5 0 】

また、この液晶表示装置では、上記第 1 実施形態の場合と同様に、薄膜トランジスタ 5 が光を透過する構造となっており、この薄膜トランジスタ 5 のほぼ全部を画素電極 4 で覆っているので、薄膜トランジスタ 5 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率をさらに大きくすることができる。

【 0 0 5 1 】

( 第 3 実施形態 )

図 5 はこの発明の第 3 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図を示し、図 6 は図 3 の VI - VI 線に沿う部分に相当する断面図を示す。この場合も、図 5 を明確にする目的で、画素電極 4 の縁部に斜めの短い実線のハッチングが記入されている。

【 0 0 5 2 】

10

20

30

40

50

この液晶表示装置において、図 1 および図 2 に示す液晶表示装置と異なる点は、画素電極 4 の図 5 における左下角部つまり薄膜トランジスタ 5 のゲート電極 1 1 に対応する部分が該ゲート電極 1 1 よりもやや大きめに切り欠かれ、これに伴い、補助容量電極 6 を薄膜トランジスタ 5 のゲート電極 1 1 と重ね合わされた部分を含む第 3 の補助容量電極部 6 c を有する構造とした点である。したがって、この場合も、画素電極 4 の全周辺部は、その周囲に配置されたほぼ格子状の補助容量電極 6 と重ね合わされている。

【 0 0 5 3 】

そして、この液晶表示装置では、補助容量電極 6 および薄膜トランジスタ 1 1 が光を透過する構造であっても、上記第 1 実施形態の場合と同様に、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となるようにすることにより、ブラックマスクを用いることなく、画素電極 4 間からの光漏れを確実に防止し、且つ、透明導電材料からなる補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率を大きくすることができる。

10

【 0 0 5 4 】

なお、上記各実施形態では、補助容量電極 6 の全周辺部が画素電極 4 に重ね合わされた構造としているが、走査ライン 2 を遮光性導電膜で形成した場合には、走査ライン 2 と重ね合わされる領域には補助容量電極を設けない構造としてもよい。但し、この場合には、走査ライン 2 の幅方向端部が絶縁膜を介して画素電極 4 の周辺部に重ね合わされるようにすることが望ましい。

【 図面の簡単な説明 】

20

【 0 0 5 5 】

【 図 1 】 この発明の第 1 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図。

【 図 2 】 図 1 の II - II 線に沿う部分に相当する断面図。

【 図 3 】 この発明の第 2 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図。

【 図 4 】 図 3 の IV - IV 線に沿う部分に相当する断面図。

【 図 5 】 この発明の第 3 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図。

【 図 6 】 図 5 の VI - VI 線に沿う部分に相当する断面図。

30

【 符号の説明 】

【 0 0 5 6 】

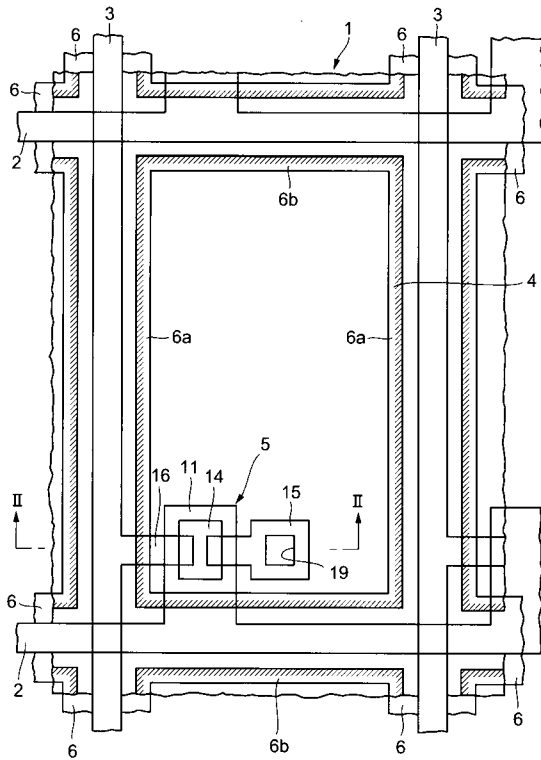
- 1 薄膜トランジスタ基板
- 2 走査ライン
- 3 データライン
- 4 画素電極
- 5 薄膜トランジスタ
- 6 補助容量電極
- 1 1 ゲート電極
- 1 2 ゲート絶縁膜
- 1 3 半導体薄膜
- 1 4 チャンネル保護膜
- 1 5 ソース電極
- 1 6 ドレイン電極
- 1 7 層間絶縁膜
- 1 8 オーバーコート膜
- 1 9 コンタクトホール
- 2 0 偏光板
- 2 1 保護膜
- 3 1 対向基板

40

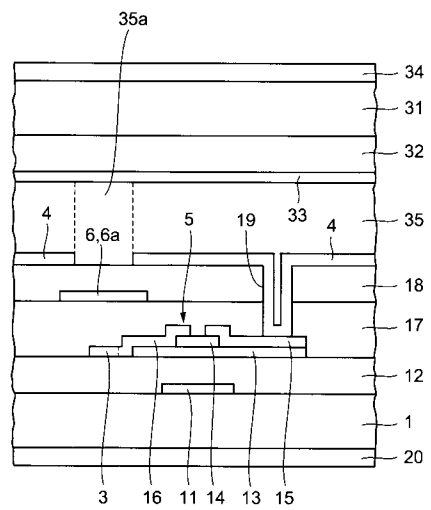
50

- 3 2 カラーフィルタ
- 3 3 対向電極
- 3 4 偏光板
- 3 5 液晶

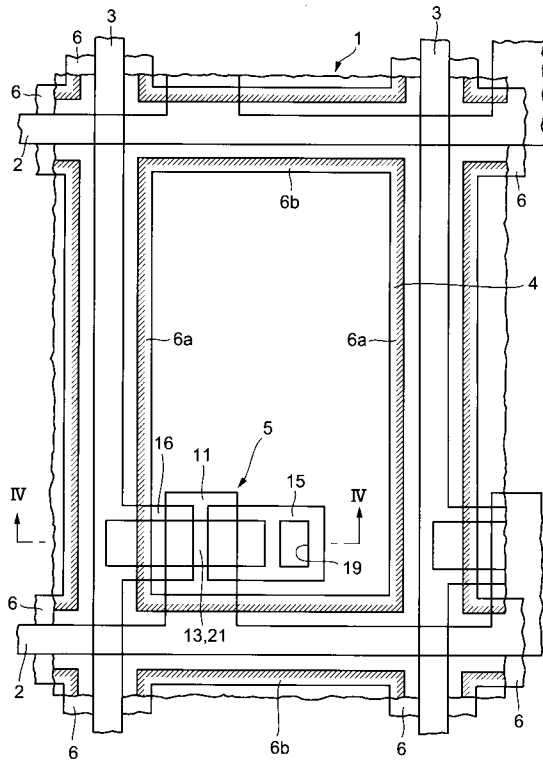
【図 1】



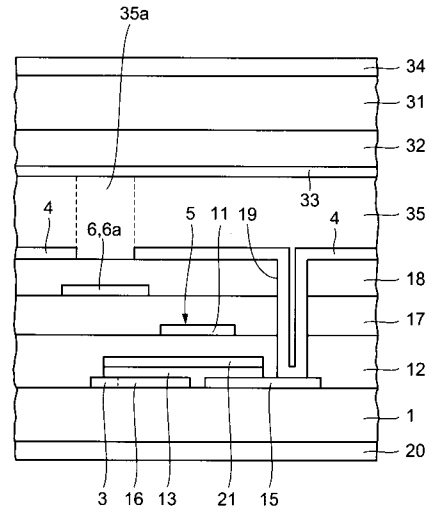
【図 2】



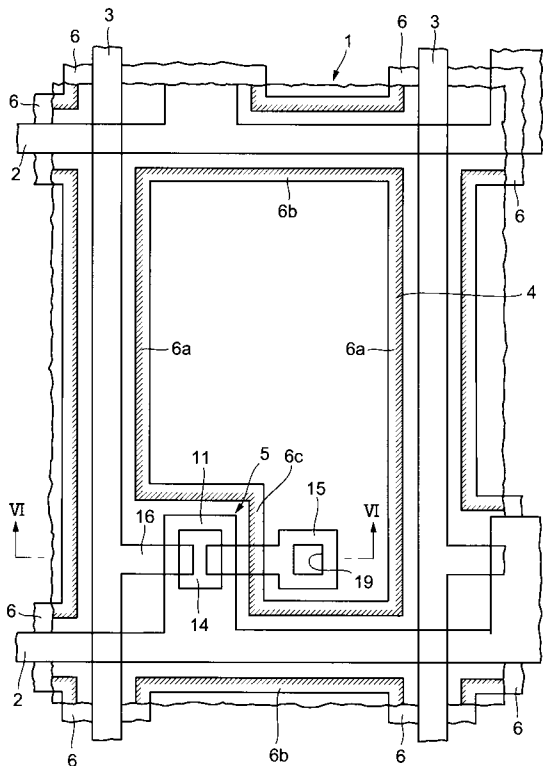
【 図 3 】



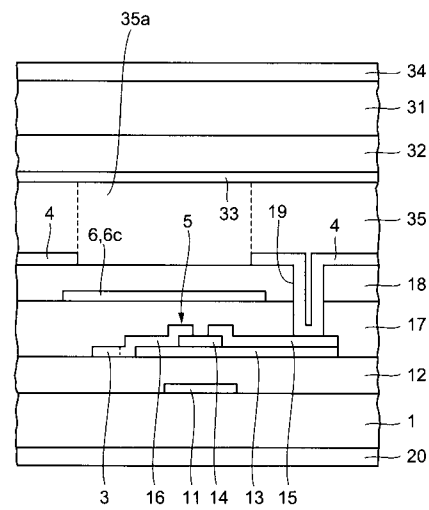
【 図 4 】



【 図 5 】



【 図 6 】



---

フロントページの続き

(56)参考文献 特開2004-341185(JP,A)  
特開平05-210112(JP,A)  
特表平11-505377(JP,A)  
特開平08-146386(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343 - 1/1345、1/135 - 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP4687259B2</a>	公开(公告)日	2011-05-25
申请号	JP2005170349	申请日	2005-06-10
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	石井裕满		
发明人	石井 裕满		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/136209 G02F1/136213 G02F2001/13629 G02F2201/40 G02F2203/01		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA11 2H092/GA24 2H092/GA30 2H092/GA61 2H092/JA24 2H092/JB62 2H092/JB64 2H092/NA01 2H092/NA25 2H092/PA06 2H092/QA07 2H192/AA24 2H192/BC31 2H192/CB03 2H192/CB05 2H192/CC01 2H192/CC41 2H192/DA15 2H192/DA24 2H192/EA43 2H192/JA06		
其他公开文献	JP2006343612A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：扩大液晶显示装置的开口率。解决方案：在层间绝缘膜17的上表面上设置由透明导电材料构成的格形辅助电容电极6，以覆盖数据线3和扫描线。辅助电容电极6经由外涂层18叠加在形成在辅助电容电极6上的像素电极4的整个外围部分上。使与像素电极4之间的部分对应的部分中的液晶35a成为通过控制施加到设置在对向基板31和辅助电容电极6的内侧上的公共电极33的电压，使其处于始终黑色显示状态。由此，防止了从像素电极4之间的间隙漏光而不使用由于由透明导电材料和像素电极4构成的辅助电容电极6的重叠部分有助于开口率，所以可以扩大黑色掩模和开口率。Ž

