

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4242368号
(P4242368)

(45) 発行日 平成21年3月25日 (2009. 3. 25)

(24) 登録日 平成21年1月9日 (2009. 1. 9)

(51) Int. Cl.	F 1
GO 2 F 1/1339 (2006. 01)	GO 2 F 1/1339 5 0 0
GO 2 F 1/1341 (2006. 01)	GO 2 F 1/1341
GO 2 F 1/1368 (2006. 01)	GO 2 F 1/1368

請求項の数 14 (全 11 頁)

(21) 出願番号	特願2005-211548 (P2005-211548)	(73) 特許権者	502352807
(22) 出願日	平成17年7月21日 (2005. 7. 21)		中華映管股▲ふん▼有限公司
(65) 公開番号	特開2006-243696 (P2006-243696A)		台湾台北市中山北路3段22号
(43) 公開日	平成18年9月14日 (2006. 9. 14)	(74) 代理人	100064584
審査請求日	平成17年7月21日 (2005. 7. 21)		弁理士 江原 省吾
(31) 優先権主張番号	10/906, 708	(74) 代理人	100093997
(32) 優先日	平成17年3月3日 (2005. 3. 3)		弁理士 田中 秀佳
(33) 優先権主張国	米国 (US)	(74) 代理人	100101616
			弁理士 白石 吉之
		(74) 代理人	100107423
			弁理士 城村 邦彦
		(74) 代理人	100120949
			弁理士 熊野 剛
		(74) 代理人	100121186
			弁理士 山根 広昭

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイパネルとその製造方法

(57) 【特許請求の範囲】

【請求項 1】

- ・ 基板；
- 前記基板上の複数の走査線、
- 前記基板上の複数のデータ線、
- 複数のアクティブ素子、
- 複数の画素電極を含むものであって、
- 複数の画素領域が前記走査線と前記データ線で定められ、前記走査線及び/又は前記データ線が少なくとも一つの開口部を有しており、前記複数のアクティブ素子が前記画素領域にそれぞれ配置され且つ対応する前記走査線及び対応する前記データ線に電気的に接続されており、前記複数の画素電極が前記画素領域にそれぞれ配置され且つ対応する前記アクティブ素子に電気的に接続されているようにアクティブ素子アレイと、
- ・ 前記アクティブ素子アレイ上に配置される前面基板と、
- ・ 前記前面基板と前記アクティブ素子アレイの間に配置され且つ前記開口部の中に一部埋め込まれている少なくとも一つの第1スペーサと、
- ・ 前記前面基板と前記アクティブ素子アレイの間に配置された液晶層とを含む

液晶ディスプレイパネル。

【請求項 2】

前記第1スペーサが柱状の形を持つ請求項1に記載の液晶ディスプレイパネル。

【請求項 3】

前記前面基板と前記走査線及び/又は前記データ線の間に配置される少なくとも一つの第2スペーサから更に含む請求項1に記載の液晶ディスプレイパネル。

【請求項4】

前記第2スペーサが柱状の形を持つ請求項3に記載の液晶ディスプレイパネル。

【請求項5】

前記開口部の深さが前記第2スペーサの最大弾性変形より小さい請求項3に記載の液晶ディスプレイパネル。

【請求項6】

前記開口部の深さが0.25μm以下である請求項3に記載の液晶ディスプレイパネル。

【請求項7】

前記開口部の底面積が前記第1スペーサと前記前面基板の間の接触面積の少なくとも2/3である請求項1に記載の液晶ディスプレイパネル。

【請求項8】

前記前面基板がカラーフィルタを含む請求項1に記載の液晶ディスプレイパネル。

【請求項9】

前記アクティブ素子が薄膜トランジスタ(TFT)である請求項1に記載の液晶ディスプレイパネル。

【請求項10】

・基板、複数の走査線、複数のデータ線、複数のアクティブ素子、及び複数の画素電極を含むものであって、前記走査線又は前記データ線は少なくとも一つの開口部を有しており、且つ前記アクティブ素子がそれぞれ配置されている複数の画素領域が前記基板上で前記走査線と前記データ線で定められるようにアクティブ素子アレイを用意し、

・前面基板上に少なくとも一つの第1スペーサと少なくとも一つの第2スペーサを形成し；

・前記アクティブ素子アレイの上に液晶層を形成し、

・前記アクティブ素子アレイの上に前記前面基板を配置し且つ前記開口部の中に前記第1スペーサを一部埋め込む液晶ディスプレイパネルの製造方法。

【請求項11】

更に、前記液晶層を形成する前に液晶注入領域を定めるために前記アクティブ素子アレイの上に封止材を形成することを含む請求項10に記載の液晶ディスプレイパネルの製造方法。

【請求項12】

前記アクティブ素子アレイの上に前記前面基板を配置するステップが、

前記アクティブ素子アレイの上に前記前面基板を配列し且つ前記第1スペーサを前記開口部に向けて置き、

前記アクティブ素子アレイと前記前面基板を組み立て、

前記封止材を硬化させる請求項11に記載の液晶ディスプレイパネルの製造方法。

【請求項13】

封止材を紫外線又は熱で硬化させる請求項12に記載の液晶ディスプレイパネルの製造方法。

【請求項14】

前記アクティブ素子アレイが薄膜トランジスタ(TFT)アレイであり且つ前記前面基板がカラーフィルタを含む請求項10に記載の液晶ディスプレイパネルの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はディスプレイ装置とその製造方法に関するもので、特に液晶ディスプレイパネルとその製造方法に関するものである。

【背景技術】

10

20

30

40

50

【0002】

マルチメディアの進展と共に各種の半導体デバイスやディスプレイが急速に開発されている。薄膜トランジスタ液晶ディスプレイ（TFT LCD）は高解像度、高占積率、低電力消費及び無放射性的のような利点を有し、この業界の主流になって来ている。

【0003】

図1は従来の液晶ディスプレイパネルを示す模式的な断面図である。図1を参照して、従来の液晶ディスプレイパネル100は、底部基板110、上部基板130、及び底部基板110と上部基板130の間の封止材（図には記載されていない）によって封止された液晶層120からなる。又、液晶ディスプレイの応答速度、コントラスト及び視野角といったような性質に関係するセル間隔dを液晶材料の光学的性質に従って厳密にコントロールする。具体的には、不均一なセル間隔dはディスプレイの品質に強く影響しイメージの視認性を低下させる。一般的に、セル間隔dを維持するために、スペーサ102を底部基板110と上部基板130の間に配置する。

10

【0004】

従来、このスペーサ102は上部基板130を製造する際に形成され、そのため「カラーフィルタ上のスペーサ」（SOC）と呼ばれている。このスペーサ102は接着層なしで直接底部基板110と接しているため、液晶ディスプレイパネル100上に横方向の外力Fがかかると上部基板130と底部基板110の間の誤配位が生じる可能性がある。その結果、液晶ディスプレイパネル100のディスプレイの品質が落ちる。

20

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は均一なセル間隔を持つ液晶ディスプレイパネルを目的とする。

【0006】

本発明は又液晶の余裕度を上げ、且つ組み立てた液晶ディスプレイパネルの誤配位による光の漏洩を防ぐための上記液晶ディスプレイパネルの製造方法をも目的とする。

【課題を解決するための手段】

【0007】

本発明はアクティブ素子アレイ、前面基板、少なくとも一つの第1スペーサ及び液晶層を含む液晶ディスプレイパネルを提供する。ここで、アクティブ素子アレイは基板；基板上に配置する複数の走査線；基板上に配置する複数のデータ線；その走査線とデータ線は複数の画素領域を定め、且つ走査線及び/又はデータ線は少なくとも一つの開口部を有し；画素領域にそれぞれ配置され、対応する走査線と対応するデータ線と電気的に接続された複数のアクティブ素子；及び画素領域にそれぞれ配置され対応するアクティブ素子に電気的に接続した複数の画素電極を含む。又、前面基板はアクティブ素子アレイ上に配置される。第1スペーサは前面基板とアクティブ素子アレイの間に配置され、開口部の中に一部埋め込まれる。液晶層は前面基板とアクティブ素子アレイの間に配置される。

30

【0008】

本発明の一実施形態に従って、第1スペーサは柱状の形を持つ。

【0009】

本発明の一実施形態に従って、液晶ディスプレイパネルは更に少なくとも一つの第2スペーサを含む。そしてそれは前面基板と走査線又はデータ線の間に配置される。又、その第2スペーサは柱状の形を持つことができる。

40

【0010】

本発明の一実施形態に従って、開口部の深さは第2スペーサの最大弾性変形より小さい。例えば、開口部の深さは0.25 μm より小さくて良い。

【0011】

本発明の一実施形態に従って、開口部の底面積は第1スペーサと前面基板の間の接触面積の少なくとも2/3である。

【0012】

50

本発明の一実施形態に従って、前面基板はカラーフィルタを含む。

【0013】

本発明の一実施形態に従って、アクティブ素子は薄膜トランジスタ（TFT）である。

【0014】

本発明は又、液晶ディスプレイパネルの製造方法を提供する。先ずアクティブ素子を用意する。このアクティブ素子アレイは基板、複数の走査線、複数のデータ線、複数のアクティブ素子、及び複数の画素電極を含む。ここで、この走査線及び/又はデータ線は少なくとも一つの開口部を有する。アクティブ素子がそれぞれ配置されている複数の画素領域は基板上の走査線とデータ線により定められる。その後、少なくとも一つの第1スペーサと少なくとも一つの第2スペーサを前面基板上に形成する。次に、液晶層をアクティブ素子アレイ上に形成する。その後、前面基板をアクティブ素子アレイ上に配置し、第1スペーサを開口部の中に一部埋め込む。

10

【0015】

本発明の一実施形態に従って更に、この方法は液晶層を形成する前に液晶注入領域を定めるアクティブ素子アレイの上に封止材を形成するステップを含む。

【0016】

本発明の一実施形態に従って、以下のステップを行なうことによって前面基板をアクティブ素子アレイの上に配置する。先ず前面基板をアクティブ素子アレイの上に配列し、第1スペーサを開口部に向けて置く。次に、アクティブ素子アレイと前面基板を組み立て、その後封止材を硬化する。

20

【0017】

本発明の一実施形態に従って、封止材は紫外線又は熱で硬化させる。

【0018】

本発明の一実施形態に従って、アクティブ素子アレイは薄膜トランジスタ（TFT）アレイであり、前面基板はカラーフィルタを含む。

【0019】

本発明の一実施形態に従って、アクティブ素子アレイは「アレイ上のカラーフィルタ（COA）」の基板を含む。又、前面基板は基板とその上に配置した共通電極を含む。

【0020】

開口部は走査線及び/又はデータ線の製造工程で形成されるので、液晶ディスプレイパネルの組み立て時に前面基板上に配置した第1スペーサを開口部の中に部分的に埋め込むことが出来る。それ故たとえ前面基板に横方向の外的な力が働いても、前面基板とアクティブ素子アレイの間の誤配位は有効に防止できる。本発明は製造上のマスクを追加せずに前面基板とアクティブ素子アレイの間の誤配位による異常ディスプレイ発生問題を解決する。

30

【0021】

この発明の上記およびその他の目的、特徴および長所を明確に理解してもらうため、以下により好適な実施例ならびに図面を示し、詳細を説明する。

【発明の効果】

【0022】

40

まとめると、本発明は少なくとも以下の利点を有する。

1. 液晶ディスプレイパネルの組み立て後に前面基板上の第1スペーサを入れるための開口部をアクティブ素子アレイ上に形成する。その結果前面基板に横方向の外力が加わっても、前面基板とアクティブ素子アレイの間の誤配位は有効に防止できる。誤配位による異常ディスプレイはそれ故防止できる。

2. 走査線及び/又はデータ線とその開口部は同じプロセスで形成される。言い換えると、本発明は特別なプロセス用マスクを追加せずにアクティブ素子アレイ上に開口部を形成する。

3. 本発明は液晶ディスプレイパネルの剛性を改善するため、前面基板上に開口部に対応する第1スペーサと第2スペーサを置く。アクティブ素子アレイと前面基板を組み立て後

50

に生じる第1スペーサと第2スペーサの高さの差により、液晶の余裕度は増加し、別の構造的デザインにも適用可能となる。液晶ディスプレイパネルの製造歩留まりはそれ故改善される。

【発明を実施するための最良の形態】

【0023】

本発明の本実施形態を以下に詳細に言及するが、その実施例を添付図面において表わす。同じ又は類似の部品についての図面及び記述においては出来る限り同じ引用番号を用いる。

【0024】

図2は本発明の一実施形態に従う液晶ディスプレイパネルを模式的に表す断面図である。図3は図2に示すアクティブ素子アレイ210の平面図である。図2と図3を参照して、液晶ディスプレイパネル200はアクティブ素子アレイ210、前面基板220、第1スペーサ202、及び液晶層230を含む。ここで、アクティブ素子アレイ210は基板212、複数の走査線214、複数のデータ線216、及び複数の画素電極219を含む薄膜トランジスタ(TFT)アレイでも良い。走査線214とデータ線216は基板212上に配置し、その基板212上の複数の画素領域217を定める。

【0025】

図2と図3を参照して、データ線216は開口部204を有し、開口部204はデータ線216と同じプロセスで作成する。特に、液晶ディスプレイパネル200の開口率を維持するために、開口部204と対応する画素電極219の距離は3 μ mより大きくても良い。又、アクティブ素子218は薄膜トランジスタでも良い。アクティブ素子218は画素領域217の一つに各々配置され、対応する走査線214及び対応するデータ線216と電氣的に接続されている。画素電極219は画素領域217に配置され、対応するアクティブ素子218と電氣的にそれぞれ接続されている。

【0026】

図2を参照して、前面基板220はアクティブ素子アレイ210の上に配置される。本実施形態においては、前面基板220はカラーフィルタでも良く、そしてそれは基板221、複数のカラーフィルタフィルム224、ブラックマトリックス(BM)226、および共通電極228を含む。ここで、カラーフィルタフィルム224とブラックマトリックス(BM)226を基板221上に配置し、共通電極228で覆う。

【0027】

図2を参照して、第1スペーサ202は前面基板220とアクティブ素子アレイ210の間に配置される。ここで、第1スペーサ202は開口部204の中にそれぞれ一部埋め込まれる。より均一なセル間隔でより高い光透過性、及びより優れたコントラストのため、本実施形態の第1スペーサ202は、ボール形状のスペーサの代わりに、柱状の形をとることに注意すべきである。特に、対応する第1スペーサ202を有効に固定するために、各々の開口部204の底面積は対応する第1スペーサ202と前面基板220の接触面積の少なくとも2/3である。

【0028】

従って、開口部204は例えばデータ線216上のような位置に形成され、液晶ディスプレイパネル200の開口率に影響を与えない。それ故、液晶ディスプレイパネル200に働く外力が原因で生じるアクティブ素子アレイ210と前面基板220の間の誤配位による異常ディスプレイは防ぐことができる。図4に示す別の実施形態において、開口部204を走査線214上に形成することもでき、液晶ディスプレイパネル200の開口率に影響を与えないことにも注意すべきである。更に、図5に示すように、開口部204をデータ線216と走査線214の両方の上に形成することも可能である。

【0029】

図6は本発明の別の実施形態に従う液晶ディスプレイパネルを模式的に表す断面図である。図6を参照して、本発明の液晶ディスプレイパネルは更に、剛性を高めるための第2スペーサ206を含む。ここで第2スペーサ206はアクティブ素子アレイ210と前面

基板 220 の間に配置される。特に、第 2 スペーサ 206 は前面基板 220 と走査線 214 及び/又はデータ線 216 の間に配置される。

【0030】

第 2 スペーサ 206 が走査線 214 又はデータ線 216 の開口部 204 の中に埋め込まれていないことに注意すべきである。第 1 スペーサ 202 と第 2 スペーサ 206 は一般的に弾性材料で作られているので、アクティブ素子アレイ 210 と第 2 スペーサ 206 とを組み立てる時、第 2 スペーサ 206 が変形し、第 1 スペーサ 202 と第 2 スペーサ 206 の高さに開口部 204 の深さ h と等しい差が生じるというのは当業者には明らかであろう。第 2 スペーサ 206 の塑性変形と液晶ディスプレイパネル 700 のセル間隔の不均一度が悪化するのを防ぐために、第 2 スペーサ 206 の変形は弾性変形限度内に抑えなければ

10

【0031】

従って、液晶ディスプレイパネル 700 が組立てられた後に、第 1 スペーサ 202 と第 2 スペーサ 206 の間には高さの差が生じる。このようにして、一滴充填 (ODF) 技術により液晶ディスプレイパネル 700 の液晶層 230 を形成して、液晶の余裕度を改善し、液晶ディスプレイパネル 700 の組み立て時の誤配位を防止する。異なる高さのスペーサを有する液晶ディスプレイパネルのプロセスは以下で述べる。ここで、液晶ディスプレイパネルのアクティブ素子アレイは図 3、4、又は 5 に示されたものと同一である。図 5

20

【0032】

図 5 を参照して、アクティブ素子アレイ 610 を最初に用意する。ここでアクティブ素子アレイ 610 は薄膜トランジスタ (TFT) アレイでも良い。アクティブ素子アレイ 610 は、アクティブ素子アレイ 610 の走査線 214 とデータ線 216 の両者が開口部 204 を有する以外は、図 3 に示すアクティブ素子アレイ 210 と実質的に同じである。それ故、アクティブ素子アレイ 610 の詳細な記述は繰り返さない。

【0033】

次に、図 7A を参照して、第 1 スペーサ 202 と第 2 スペーサ 206 を前面基板 220

30

【0034】

次に、図 7B を参照して、液晶層 230 をアクティブ素子アレイ 610 の上に形成する。液晶層 230 を形成する前に、図 8 に示すように液晶注入領域 602 を決めるためにアクティブ素子アレイ 610 上に封止材 620 が最初に形成されるべきであることに注意すべきである。その後、液晶層 230 を形成するために、液晶分子 232 が一滴充填 (ODF) 技術により液晶注入領域 602 の中に注入され、以下のプロセスでアクティブ素子アレイ 610 と前面基板 220 の間を封止する。

40

【0035】

その後、図 7C を参照して、前面基板 220 をアクティブ素子アレイ 610 の上に配置する。第 1 スペーサ 202 は開口部 204 に対応する。次に、図 7D を参照して、前面基板 220 とアクティブ素子アレイ 610 を組み立て、そして第 1 スペーサ 202 を開口部 204 の中に一部埋め込む。ここで、各第 2 スペーサ 206 は開口部 204 の深さ h に等しい変形を受ける。上記実施形態に従って、開口部 204 の深さ h は第 2 スペーサ 206 の最大弾性変形以下が良い。

50

【0036】

特に、アクティブ素子アレイ610と前面基板220の組み立て後に生じる第1スペーサ202と第2スペーサ206の高さの差により、液晶の余裕度は増大し別の構造デザインにも適用が可能である。液晶ディスプレイパネルのプロセス歩留まりはそれ故改善される。例えば、20インチの液晶ディスプレイパネルの場合、開口部204を有するアクティブ素子アレイ610は液晶の余裕度を20%改善することができる。

【0037】

その後、アクティブ素子アレイ610と前面基板220の相対位置を固定するため、封止材620を硬化させる。こうして、液晶パネルの製造プロセスが完了する。ここで、封止材620はその材料性能に従って熱若しくは紫外（UV）で硬化させることができる。

10

【0038】

以上のごとく、この発明を好適な実施例により開示したが、もとより、この発明を限定するためのものではなく、当業者であれば容易に理解できるように、この発明の技術思想の範囲内において、適当な変更ならびに修正が当然なされうるものであるから、その特許権保護の範囲は、特許請求の範囲および、それと均等な領域を基準として定めなければならない。

【図面の簡単な説明】

【0039】

20

添付図面は本発明の更なる理解を与えるために入れられており、本明細書の一部を構成する。図面は本発明の実施形態を表わすと共に、明細書の記載と共に本発明の本質を説明する役割を担う。

【図1】従来の液晶ディスプレイパネルを表わす模式的な断面図である。

【図2】本発明の一実施形態に従う液晶ディスプレイパネルを表す模式的な断面図である。

【図3】図2に表わすアクティブ素子アレイ210の平面図である。

【図4】本発明の別の実施形態に従う液晶ディスプレイパネルを表す模式的な平面図である。

【図5】本発明の別の実施形態に従う液晶ディスプレイパネルを表す模式的な平面図である。

30

【図6】本発明の別の実施形態に従う液晶ディスプレイパネルを表す模式的な断面図である。

【図7A】本発明の一実施形態に従う液晶ディスプレイパネルの製造プロセスを示す模式的な断面図である。

【図7B】本発明の一実施形態に従う液晶ディスプレイパネルの製造プロセスを示す模式的な断面図である。

【図7C】本発明の一実施形態に従う液晶ディスプレイパネルの製造プロセスを示す模式的な断面図である。

【図7D】本発明の一実施形態に従う液晶ディスプレイパネルの製造プロセスを示す模式的な断面図である。

40

【図8】封止材を模式的に表わす三次元図であり、図7Bに示すようにアクティブ素子アレイの上に配置される。

【符号の説明】

【0040】

200 液晶ディスプレイパネル

202 第1スペーサ

204 開口部

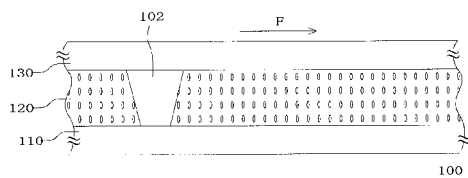
206 第2スペーサ

210 アクティブ素子アレイ

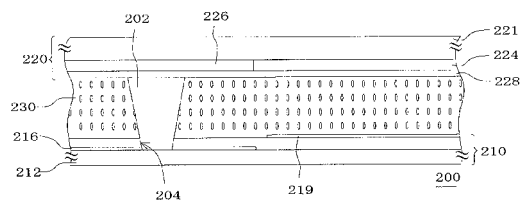
50

- 2 1 2 基板
- 2 1 4 走査線
- 2 1 6 データ線
- 2 1 7 画素領域
- 2 1 8 アクティブ素子
- 2 1 9 画素電極
- 2 2 0 前面基板
- 2 2 1 基板
- 2 2 4 カラーフィルタフィルム
- 2 2 6 ブラックマトリックス (BM)
- 2 2 8 共通電極
- 2 3 0 液晶層
- 6 0 2 液晶注入領域
- 6 1 0 アクティブ素子アレイ
- 6 2 0 封止材
- 7 0 0 液晶ディスプレイパネル
- 8 0 0 液晶ディスプレイパネル

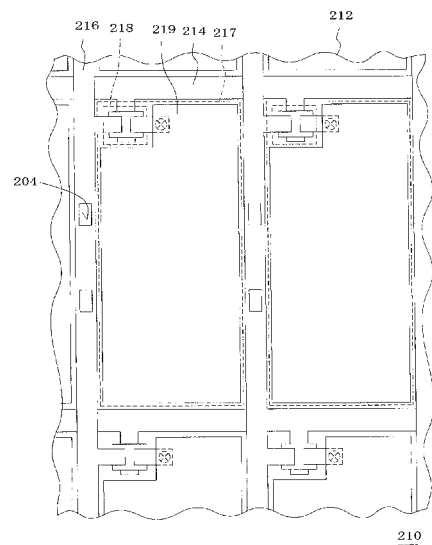
【図 1】



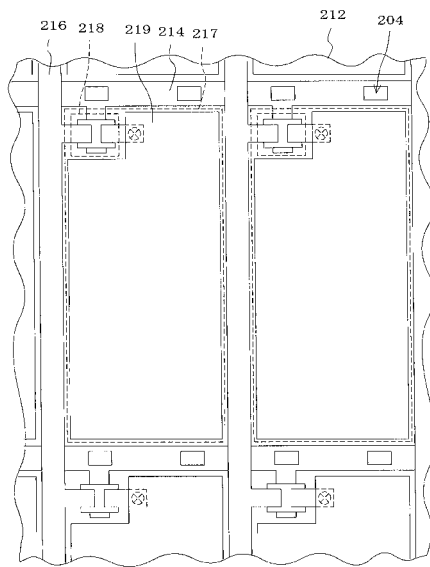
【図 2】



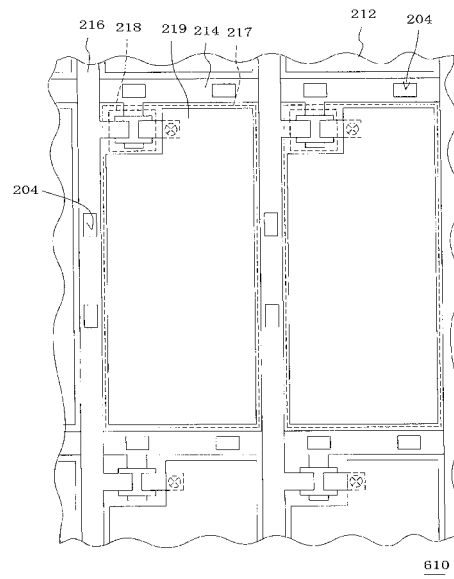
【図 3】



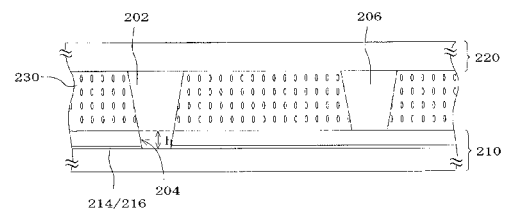
【図 4】



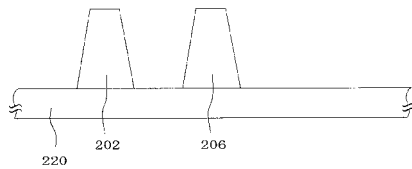
【図 5】



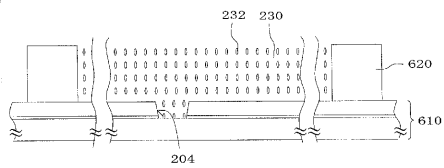
【図 6】



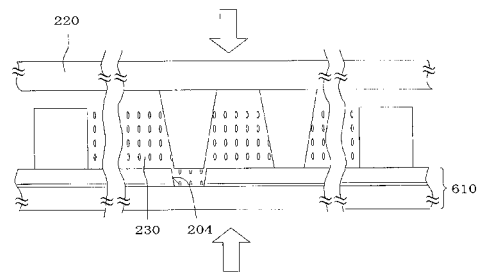
【図 7 A】



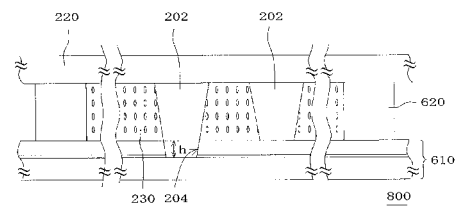
【図 7 B】



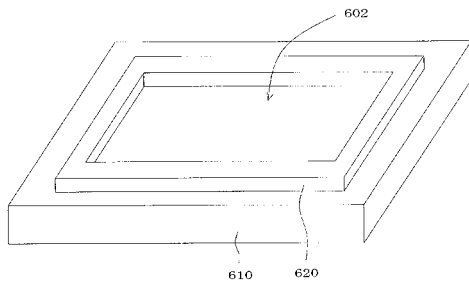
【図 7 C】



【図 7 D】



【図 8】



フロントページの続き

(72)発明者 李 明書

台湾台北縣中和市中正路683號12樓之1

審査官 藤田 都志行

(56)参考文献 特開2002-182221 (JP, A)

特開2002-14373 (JP, A)

特開2001-201752 (JP, A)

特開2002-182236 (JP, A)

特開平11-190858 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339

G02F 1/1341

G02F 1/1368

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	JP4242368B2	公开(公告)日	2009-03-25
申请号	JP2005211548	申请日	2005-07-21
[标]申请(专利权)人(译)	中华映管股份有限公司		
申请(专利权)人(译)	中华映管股▲ふん▼有限公司		
当前申请(专利权)人(译)	中华映管股▲ふん▼有限公司		
[标]发明人	李明書		
发明人	李 明書		
IPC分类号	G02F1/1339 G02F1/1341 G02F1/1368		
CPC分类号	G02F1/13394 G02F1/136286		
FI分类号	G02F1/1339.500 G02F1/1341 G02F1/1368		
F-TERM分类号	2H089/LA09 2H089/LA16 2H089/MA04X 2H089/NA12 2H089/NA22 2H089/NA39 2H089/NA44 2H089/NA45 2H089/PA06 2H089/QA12 2H089/QA14 2H089/QA16 2H089/SA17 2H089/TA09 2H092/GA12 2H092/GA26 2H092/JA24 2H092/JA41 2H092/JB05 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB51 2H092/MA01 2H092/MA12 2H092/NA25 2H092/NA29 2H092/PA03 2H092/PA04 2H092/PA09 2H189/DA07 2H189/DA32 2H189/DA39 2H189/DA43 2H189/FA23 2H189/FA52 2H189/FA56 2H189/GA11 2H189/HA14 2H189/LA10 2H189/LA15 2H192/AA24 2H192/BC31 2H192/CC12 2H192/CC14 2H192/CC52 2H192/EA22 2H192/EA43 2H192/GD23 2H192/GD26		
代理人(译)	田中 秀佳 熊野刚		
优先权	10/906,708 2005-03-03 US		
其他公开文献	JP2006243696A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有均匀单元间隔的液晶显示板及其制造方法。液晶显示面板包括有源元件阵列，前基板，至少一个第一间隔物和液晶层。因此，前基板放置在有源元件阵列上。第一间隔物设置在前基板和有源元件阵列之间，并且部分地嵌入在有源元件阵列上形成的开口中。此外，液晶层布置在前基板和有源元件阵列之间。由于第一间隔物嵌入开口中，因此可以有效地防止前基板和有源元件阵列之间的错误配合，并且因此可以防止由于外力引起的错误协调导致的异常显示。 .The

