

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4216092号
(P4216092)

(45) 発行日 平成21年1月28日(2009.1.28)

(24) 登録日 平成20年11月14日(2008.11.14)

(51) Int.Cl.		F 1	
GO2F	1/1368	(2006.01)	GO2F 1/1368
GO2F	1/1337	(2006.01)	GO2F 1/1337

請求項の数 14 (全 19 頁)

(21) 出願番号	特願2003-47828 (P2003-47828)	(73) 特許権者	000153878
(22) 出願日	平成15年2月25日(2003.2.25)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2003-330026 (P2003-330026A)		神奈川県厚木市長谷398番地
(43) 公開日	平成15年11月19日(2003.11.19)	(72) 発明者	荒尾 達也
審査請求日	平成18年2月21日(2006.2.21)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2002-64389 (P2002-64389)		半導体エネルギー研究所内
(32) 優先日	平成14年3月8日(2002.3.8)		
(33) 優先権主張国	日本国(JP)	審査官	鈴木 俊光

(56) 参考文献 特開平05-289082 (JP, A)
特開平11-095212 (JP, A)
特開2001-305577 (JP, A)

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

一対の基板間に液晶層が設けられ、
前記一対の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記一対の基板を透過する光の透過率の変化が液晶層の電圧の変化に対して最大となるとき、
前記液晶層を透過し、前記薄膜トランジスタが設けられた一方の基板に入射する光が、
前記開口部の前記一辺に対しp偏光で入射するように、前記液晶層の液晶分子の配向が制御されていること
を特徴とする液晶表示装置。

【請求項2】

一対の基板間にTNモードの液晶層が設けられ、
前記一対の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記一対の基板を透過する光の透過率の変化が液晶層の電圧の変化に対して最大となる

10

20

とき、

前記液晶層を透過し、前記薄膜トランジスタが設けられた一方の基板に入射する光が、前記開口部の前記一辺に対しp偏光で入射するように、前記液晶層の液晶分子の配向が制御されていることを特徴とする液晶表示装置。

【請求項3】

互いに配向膜が設けられた 一对の基板間に、TNモードの液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
 前記一对の基板を透過する光の透過率の変化が液晶層の電圧の変化に対して最大となるとき、

10

前記液晶層を透過し、前記薄膜トランジスタが設けられた一方の基板に入射する光が、前記開口部の前記一辺に対しp偏光で入射するように、前記配向膜がラビング処理されていること
 を特徴とする液晶表示装置。

【請求項4】

一对の基板間に液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記液晶層が中間階調を表示するとき、
前記液晶層を透過し、前記薄膜トランジスタが設けられた一方の基板に入射する光が、前記開口部の前記一辺に対しp偏光で入射するように、前記液晶層の液晶分子の配向が制御されていること
を特徴とする液晶表示装置。

20

【請求項5】

一对の基板間にTNモードの液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記液晶層が中間階調を表示するとき、
前記液晶層を透過し、前記薄膜トランジスタが設けられた一方の基板に入射する光が、前記開口部の前記一辺に対しp偏光で入射するように、前記液晶層の液晶分子の配向が制御されていること
を特徴とする液晶表示装置。

30

【請求項6】

互いに配向膜が設けられた 一对の基板間に、TNモードの液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記液晶層が中間階調を表示するとき、
前記液晶層を透過し、前記薄膜トランジスタが設けられた一方の基板に入射する光が、前記開口部の前記一辺に対しp偏光で入射するように、前記配向膜がラビング処理されていること
を特徴とする液晶表示装置。

40

50

【請求項 7】

一对の基板間に液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記一对の基板を透過する光の透過率の変化が液晶層の電圧の変化に対して最大となる
とき、
前記薄膜トランジスタが設けられた一方の基板に設けられた前記遮光層の開口部に入射する光が、前記開口部の前記一辺に対し垂直に偏光して入射するように、前記液晶層の液晶分子の配向が制御されていること
を特徴とする液晶表示装置。

10

【請求項 8】

一对の基板間に TN モードの液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記一对の基板を透過する光の透過率の変化が液晶層の電圧の変化に対して最大となる
とき、
前記薄膜トランジスタが設けられた一方の基板に設けられた前記遮光層の開口部に入射する光が、前記開口部の前記一辺に対し垂直に偏光して入射するように、前記液晶層の液晶分子の配向が制御されていること
を特徴とする液晶表示装置。

20

【請求項 9】

互いに配向膜が設けられた一对の基板間に、TN モードの液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記一对の基板を透過する光の透過率の変化が液晶層の電圧の変化に対して最大となる
とき、
前記薄膜トランジスタが設けられた一方の基板に設けられた前記遮光層の開口部に入射する光が、前記開口部の前記一辺に対し垂直に偏光して入射するように、前記配向膜がラビング処理されていること
を特徴とする液晶表示装置。

30

【請求項 10】

一对の基板間に液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、
前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、
前記液晶層が中間階調を表示するとき、
前記薄膜トランジスタが設けられた一方の基板に設けられた前記遮光層の開口部に入射する光が、前記開口部の前記一辺に対し垂直に偏光して入射するように、前記液晶層の液晶分子の配向が制御されていること
を特徴とする液晶表示装置。

40

【請求項 11】

一对の基板間に TN モードの液晶層が設けられ、
前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単

50

層又は複数の層により形成された遮光層とを有する画素領域が設けられ、

前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、

前記液晶層が中間階調を表示するとき、

前記薄膜トランジスタが設けられた一方の基板に設けられた前記遮光層の開口部に入射する光が、前記開口部の前記一辺に対し垂直に偏光して入射するように、前記液晶層の液晶分子の配向が制御されていること

を特徴とする液晶表示装置。

【請求項 1 2】

互いに配向膜が設けられた一对の基板間に、TNモードの液晶層が設けられ、

前記一对の基板の一方の基板には、薄膜トランジスタと、光の透過する開口部をもつ単層又は複数の層により形成された遮光層とを有する画素領域が設けられ、

前記画素領域には、前記遮光層と重なり、前記開口部の一辺に沿って、前記薄膜トランジスタを構成する半導体層が形成され、

前記液晶層が中間階調を表示するとき、

前記薄膜トランジスタが設けられた一方の基板に設けられた前記遮光層の開口部に入射する光が、前記開口部の前記一辺に対し垂直に偏光して入射するように、前記配向膜がラビング処理されていること

を特徴とする液晶表示装置。

【請求項 1 3】

請求項 1 乃至請求項 1 2 のいずれか一において、

前記薄膜トランジスタはトップゲート型、又はボトムゲート型であることを特徴とする液晶表示装置。

【請求項 1 4】

請求項 1 乃至請求項 1 3 のいずれか一に記載の液晶表示装置を含む電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、薄膜トランジスタ（以下、TFTという）をスイッチング素子に用いた液晶表示装置に関し、特に画素に配置されるTFTの遮光方法に関する。

【0002】

【従来の技術】

一般に、液晶表示装置は、TFTが実装されたTFTアレイ基板と、前記TFTアレイ基板に対向配置される対向基板と、前記TFTアレイ基板と前記対向基板とに挟まれた液晶層と、前記TFTアレイ基板の液晶層側と反対側に設けられた偏光板と、前記対向基板の液晶層側と反対側に設けられた偏光板とを備えている。

【0003】

液晶表示装置は、対向基板側から入射した照明光が液晶層を透過する際、画素電極からの信号に応じた液晶分子の配向変化に伴って前記照明光の透過率が変化し、目的の画像を表示するのに必要な強度の光を射出する。

【0004】

液晶表示装置に入射した照明光が、TFTのチャンネル形成領域に入射すると、光電効果により導電率が上がり、それがリーク電流となり（これを光リーク電流と呼ぶ）TFTの誤作動を引き起こす。通常、チャンネル形成領域への入射光を防止するために、アクティブマトリクス型の液晶表示装置では、対向基板上のTFTアレイ基板側と向き合う側に、Cr（クロム）やAl（アルミニウム）等の金属材料や樹脂材料などからなる遮光層が形成されている。

【0005】

【発明が解決しようとする課題】

液晶層を透過する光の多くは、対向基板側またはTFTアレイ基板側に設けた遮光層によ

10

20

30

40

50

り、チャンネル形成領域への入射を防止されている。しかしながら一部の透過光はTFTアレイ基板の界面などで反射してTFTアレイ基板へ再び入射する反射光(戻り光)となり、チャンネル形成領域に入射して光リーク電流を引き起こす。光リーク電流により蓄積容量の電荷などが変化し画素電極への印加電圧が変化すると、それに伴って液晶中の光透過率が変化するため、コントラスト比が低下したり、表示画像の色ムラや誤表示が発生するという問題がある。特に中間階調表示では、印加電圧の変化に対する光透過率の変化が大きい領域を使用するため、TFTの光リーク電流に起因した表示の不具合が視認されやすい。

【0006】

上記問題点を解決するために本発明は、光リーク電流による表示の不具合を低減するために、特に中間階調表示においてチャンネル形成領域に回り込む前記反射光の光量を低減することを目的とする。

10

【0007】

【課題を解決するための手段】

本発明の液晶表示装置は、一对の基板間に液晶層が設けられ、一对の基板の一方の基板にはTFTと開口部が形成された遮光層とを有する画素領域が設けられ、遮光層と重なり当該開口部の一辺に沿ってTFTを構成する半導体層が形成され、中間階調表示時において、液晶層を透過する光が、前記半導体層が設けられている開口部の一辺に対しp偏光で入射するように液晶分子の配向が制御されているものである。液晶層は好ましくはTNモードの液晶で形成される。

20

【0008】

また他の発明の構成は、一对の基板間にTNモードの液晶層が設けられ、一对の基板の一方は複数のTFTが配列したTFTアレイ基板であって、複数のTFTと開口部が形成された遮光層とする画素領域が設けられ、遮光層と重なり当該開口部の一辺に沿う領域のみに複数のTFTのそれぞれを構成する半導体層が形成され、中間階調表示時において、TFTアレイ基板に対して入射する光が、前記半導体層が設けられている前記開口部の一辺に対しp偏光で入射するように、液晶分子の配向が制御されているものである。

【0009】

図1は、ガラスに入射した光の入射角と反射率を表した図である。図1に示すように、一般に、光の反射率は入射光と法線を含む平面内で振動する光(p偏光)の方が、入射光と法線を含む平面と垂直な平面内で振動する光(s偏光)よりも少ない。図2は酸化珪素を主成分とする基板と真空の界面に入射した光の反射率と透過率を表した図である。図2に示すように屈折率 $n = 1.46$ の酸化珪素を主成分とする基板で反射する光でも同様に、p偏光の光の方がs偏光の光よりも反射率が低い。

30

【0010】

従って、TFTに入射する反射光が、p偏光を主成分とする光であれば、s偏光を主成分とする光よりも反射光量を抑制でき、結果的にTFTに入射する光を低減できる。

【0011】

このように本発明の液晶表示装置では、中間階調表示時に液晶層通過後TFTアレイ基板に入る光を行方向(あるいは列方向)の直線偏光にし、且つ画素TFTを行方向(あるいは列方向)に進む光成分の進行方向に配置することによって、TFTアレイ基板の反射面に入射する光をp偏光を主成分とした光にすることで反射光量を最小にしている。

40

【0012】

【発明の実施の形態】

本発明の実施形態について図4および図5を用いて説明する。

【0013】

図4は液晶表示装置の画素部の一部を拡大した上面図である。図4において、画素TFTは、半導体層301を活性層とし、ゲート電極302と前記半導体層301が重なっている領域をチャンネル形成領域とする。

【0014】

50

本発明の液晶表示装置では、図4に示すように、複数の開口部がマトリクス状に形成されている遮光層305の行方向につながる領域で、且つ列方向につながる領域との交差部を除く領域（線A-A'、B-B'、C-C'、D-D'で囲まれた領域）の下に画素TFTのチャンネル形成領域が設けられている。

【0015】

半導体層301や画素電極306、ゲート電極302の形状は図4に示しているものと相違してもよい。

【0016】

図5は図4のE-E'の断面図である。図5において配向膜415bは、TFTアレイ基板に最も近い液晶層にある液晶分子は列方向の配向をしており、中間階調表示時に、図4の様に画素TFTが配置されたTFTアレイ基板に対して入射する光が列方向の偏光となるようにラビング処理されている。このようにTFTアレイ基板に入射する光の偏光方向を制御することにより、TFTアレイ基板の界面で反射する光の列方向の光成分をp偏光の光成分とすることができる。

10

【0017】

図5では画素TFT401はトップゲート型となっているが、図4のように遮光層305の行方向につながる領域で、且つ列方向につながる領域との交差部を除く領域（線A-A'、B-B'、C-C'、D-D'で囲まれた領域）の下にチャンネル部が設けられているのであれば、ボトムゲート型でもよい。

【0018】

図5に示すような液晶表示装置の作製方法を以下に説明する。

20

【0019】

光の透過性がよく絶縁性を有する基板402の上に、基板402から半導体層301への不純物拡散を防ぐことを目的とした下地膜403が形成されている。下地膜403には光の透過性がよく、絶縁性を有する酸化珪素や窒化珪素膜等が用いられる。また必ずしも一層にする必要はなく二層以上の多層膜として用いてもよい。

【0020】

下地膜403の上に画素TFT401および信号駆動回路用のNチャンネル型TFT（図示しない）、Pチャンネル型TFT（図示しない）を形成する。

【0021】

下地膜403の上に非晶質珪素膜を成膜し、前記非晶質珪素膜を固相成長法やレーザー結晶化法を用いて結晶化し結晶質珪素膜を形成する。前記結晶質珪素膜をパターンニングして所望の形状の半導体層301を形成する。半導体層301には、非晶質珪素膜成膜時や結晶化後に、閾値を制御するための不純物を添加する。

30

【0022】

半導体層301の上にゲート絶縁膜404となる酸化珪素膜を成膜し、さらにゲート電極302となる導電性膜を成膜する。前記絶縁成膜には酸化珪素膜の他、窒化珪素膜などの絶縁性を有する膜を用いる。前記導電成膜にはタングステンやモリブデンなどの金属材料、あるいは窒化タンタルなどの金属化合物、不純物を添加して比抵抗を下げた珪素膜などを用いる。またゲート絶縁膜404は必ずしも一層にする必要は無く、他の金属材料や金属化合物、珪素膜などを積層した多層構造としてもよい。パターンニングによってゲート絶縁膜404およびゲート電極302を所望の形状にする。

40

【0023】

次にドーピングによって不純物を添加し、低不純物濃度のLDD領域405および高不純物濃度のソース（あるいはドレイン）領域406を形成する。LDD領域405は所望のオフリーク電流を得るために形成されており、当該領域が無くても所望のオフリーク電流が得られる場合は、形成しなくてもよい。また信号駆動用回路部のTFTには所望の信頼性を得るために、ゲート電極とLDD部がオーバーラップする低濃度不純物領域を形成してもよい。

【0024】

以上のようにして画素TFT401およびNチャンネル型TFT、Pチャンネル型TFTを同一基

50

板上に作製する。

【0025】

次に層間絶縁膜407を形成する。層間絶縁膜407には酸化珪素膜などの光透過性がよく絶縁性を有する無機材料や、光透過性がよく絶縁性を有するアクリルなどの有機材料を用いる。層間絶縁膜407は一層でなく、光透過性がよく絶縁性を有する無機材料や有機材料を積層した多層構造としてもよい。また層間絶縁膜407を形成前あるいは形成後に窒素雰囲気中あるいは水素雰囲気中で熱処理を施し、ドーピングした不純物の活性化および半導体層301とゲート絶縁膜404の界面にあるダングリングボンドを終端するための水素化を行う。層間絶縁膜407を多層構造にする場合は、積層途中に熱処理を行ってもよい。

【0026】

層間絶縁膜407にコンタクトホールを形成した後、画素電極408を形成し、さらにTFTおよび画素電極408に信号を伝達するための配線409を形成する。画素電極には導電性金属化合物であるITOを用いる。水素化は配線409形成後に行ってもよい。また配線を形成後、さらに層間絶縁膜を形成して、画素電極を形成し、コンタクトホールを介して画素電極と配線のコンタクトをとるような構造でもよい。

【0027】

以上のようにしてTFTアレイ基板を作製したら、次に対向基板を作製する。

【0028】

光の透過性がよく絶縁性を有する基板410の上に金属クロムを成膜し、パターニングにより所望の形状の遮光層411を形成する。遮光層には金属クロムなどの金属材料以外に光を透過しない樹脂材料などを用いてもよい。

【0029】

遮光層411の上に透明性導電膜であるITOを成膜し、対向電極412を形成する。

【0030】

図5では示していないが、遮光膜411と対向電極412の間にカラーフィルター等を設けてもよい。以上のような工程を経て、対向基板を作製する。

【0031】

次にTFTアレイ基板と対向基板にそれぞれポリイミド樹脂で配向膜415a、415bを形成する。ポリイミド樹脂以外にポリアミック系樹脂を用いてもよい。液晶分子が或る一定のプレチルト角とツイスト角になるように、ラビング処理をする。なお、本実施の形態においては、TFTアレイ基板に形成された配向膜415aと、対向基板側に形成された配向膜415bは、図11(A)、(B)に示すように、基板の長軸方向(A-A')に対し、それぞれ約45度の方向にラビング処理する。なお配向膜415aと配向膜415bの処理する方向は約90度異なる。さらに、液晶分子が配向膜415aと415bの間で左回りのねじれ方向をもつようにすれば、図11(C)に示すように、液晶層にかかる電圧の変化が最大になる電圧において、液晶層を通った光がA-A'と垂直な偏光になるように制御でき、TFTに入射する光はp偏光を主成分とする光となる。

【0032】

対向基板にシール剤を塗布し、オーブンで加熱して仮硬化させた後、プラスチック球のスパーサーを散布する。

【0033】

TFTアレイ基板と対向基板を精度よく張り合わせ液晶パネルを作製する。シール剤中にはフィラー(図示しない)が混入されており、フィラーとスパーサーにより両基板を均一な間隔をもって張り合わせることができる。張り合わせた基板のうち不要な部分をせん断して、所望のサイズの液晶パネルにする。液晶パネルの内部に液晶材料407を注入し、パネル全体に満たした後、封止剤で完全に封止する。

【0034】

以上のようにして作製した液晶パネルにFPCおよび偏光板、位相差板を取り付けて液晶表示装置とする。なお本実施の形態における液晶表示装置はTN型の液晶表示装置である。

【0035】

10

20

30

40

50

【実施例】

[実施例 1]

本実施例では、TN型の液晶表示装置の作製方法について述べる。

【0036】

最初に、液晶表示装置の構成要素の一つであるTFTアレイ基板の作製方法について述べる。なお本実施例で作製するTFTアレイ基板では、画素TFTは開口部と列方向に隣接する遮光層の下に設けられるように設計されている。

【0037】

図6において、TFT作製の基板501を用意する。基板501には、ガラス基板や石英基板などの絶縁表面を有するものを用いる。その他、シリコンを主成分とする基板や、金属基板、ステンレス基板の表面に絶縁膜を形成したものを使用してもよい。

10

【0038】

基板501に基板からの不純物拡散を防止するための下地絶縁膜502(502a, 502b)を形成する。下地絶縁膜502には、酸化珪素膜や窒化珪素膜などの絶縁性を有するものを用いる。ここでは下地絶縁膜502を二層構造(502a, 502b)にしたものを用いた例を示したが、前記絶縁膜を単層膜あるいは二層以上積層した膜を用いてもよい。また不純物拡散が問題にならないのであれば、下地絶縁膜502を用いなくてもよい。

【0039】

下地絶縁膜502の上に半導体層503を形成する。半導体層503は、非晶質珪素膜を成膜後、前記非晶質珪素膜を結晶化して得られた結晶質珪素膜をフォトリソおよびエッチングにより所望の形状にして形成する。半導体層503の厚さは45~60nmだが、必要に応じて45nm以下でも、60nm以上でも構わない。また前記非晶質珪素膜以外にも、非晶質珪素ゲルマニウム膜を成膜しても構わない。前記結晶化は、公知の固層成長法やレーザー結晶化法を用いて行う。

20

【0040】

半導体層503には、素子の閾値電圧を制御するための不純物添加を添加する。前記不純物としては、リンあるいはボロンなどを用いる。前記不純物の添加は、前記非晶質珪素膜を成膜後、あるいは前記非晶質珪素膜を結晶化後や半導体層503を形成後にドーピングによって行う。また、成膜時に前記不純物を添加した非晶質珪素膜を用いてもよい。

【0041】

半導体層503の上にゲート絶縁膜504を形成する。絶縁膜504は厚さ100nm~120nmの珪素酸化膜を成膜して形成している。ゲート絶縁膜504の厚さは、必要に応じて100nm以下でも、120nm以上でも構わない。前記珪素酸化膜以外にも、窒化珪素膜などの絶縁膜を用いても構わない。

30

【0042】

ゲート絶縁膜504上にゲート電極505(505a, 505b)を形成する。ゲート絶縁膜504の上に厚さ20~100nmの導電成膜505aと厚さ100~400nmの導電成膜505bを積層成膜し、フォトリソグラフィおよびエッチングにより所望の形状のゲート電極505を形成する。本実施例では、導電性膜505aにTa₂N₅、導電性膜505bにWを用いている。ゲート電極505を形成するのに用いる材料は前記窒化タンタルやタングステンに限定されず、Ta、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を組み合わせた合金膜もしくは化合物材料、若しくは燐などの不純物元素を添加した多結晶珪素膜に代表される半導体膜を用いてもよい。また本実施例では、二層積層膜となっているが、単層膜や二層以上の積層構造としてもよい。本実施例では、CF₄ガスを含んだエッチングガス用いたテーパエッチングおよび異方性エッチングにより、台形型の断面形状を有する層が2層積層しており上層の底辺と下層の上辺がほぼ同じ長さで形成されたハットシェイプ型のゲート電極505を形成している。所望の形状に形成可能であれば、前記テーパエッチングや異方性エッチングにはCF₄以外のガスを用いても構わない。またハットシェイプ型以外の形状のゲート電極を用いてもよい。

40

【0043】

50

n--領域506を形成する。n--領域506は、半導体層全面に燐をドーピングして形成する。本実施例では、燐を用いているが、n型不純物元素であればAs等を用いても構わない。また前記ドーピング以外に、イオンインプランテーションなどの方法を用いても構わない。

【0044】

n-領域507、n+領域508を形成する。n-領域507およびn+領域508以外の領域にn型不純物が添加されないようにレジストマスクした後、燐をドーピングしてn-領域およびn+領域を形成する。n-領域507にはゲート電極505aを突き抜けて燐がドーブされる。またn-領域には半導体層503上に残っている絶縁膜を突き抜けてドーブされる。本実施例では、n-領域507を形成するためのドーブとn+領域508を形成するためのドーブを同時に行っているが、n-領域形成用とn+領域形成用とにドーピング条件を変えて行ってもよい。また燐以外にAsなどのn型不純物を用いてもよく、添加方法もドーピング以外にイオンインプランテーションなどの方法を用いても構わない。

10

【0045】

p-領域509、p+領域510を形成する。p-領域509およびp+領域510以外の領域にp型不純物が添加されないようにレジストマスクした後、ボロンをドーピングしてp-領域およびp+領域を形成する。p-領域509にはゲート電極505aを突き抜けてボロンがドーブされる。またp-領域には半導体層503上に残っている絶縁膜を突き抜けてドーブされる。本実施例では、p-領域509を形成するためのドーブとp+領域510を形成するためのドーブを同時に行っているが、p-領域509形成用とp+領域510形成用とにドーピング条件を変えて行ってもよい。また添加方法はドーピング以外にイオンインプランテーションなどの方法を用いても構わない。

20

【0046】

層間絶縁膜511(511a, 511b, 511c)を形成する。層間絶縁膜511は無機膜である第一の層間絶縁膜511aと第二の層間絶縁膜511b、および有機膜である第三の層間絶縁膜511cから形成される。

【0047】

第一の層間絶縁膜511aには厚さ50~100nmの酸化珪素膜を用いる。第一の層間絶縁膜511aを形成した後、熱により半導体層に添加した不純物を活性化する。前記活性化はファーンエスにより窒素ガス雰囲気中で550、1~12時間行う。本実施例では、前記活性化はファーンエスを用いているが、RTAやレーザーを用いても構わない。前記活性化の雰囲気、温度、時間は上記に限定されない。低酸素雰囲気中でファーンエスやRTAによる活性化を行うなど、ゲート電極505が酸化されない雰囲気中で活性化するのであれば、層間絶縁膜511aは無くてもよい。さらにレーザーにより活性化を行う場合も、層間絶縁膜511aは無くてもよい。また前記酸化珪素膜以外に、活性化温度に耐性があり、活性化中のゲート電極505の酸化を防止でき、さらに光透過性のよいものであれば、前記酸化珪素膜以外の材料を用いてもよい。

30

【0048】

第二の層間絶縁膜511bには厚さ50~100nmの窒化珪素膜を用いる。第二の層間絶縁膜511bを形成した後、窒素雰囲気中で350~420の熱処理を1時間行う。本実施例では、窒素雰囲気中で熱処理を行っているが、3~100%の水素雰囲気中で行ってもよい。また熱処理時間は1時間に限定されない。第一の層間絶縁膜511a形成後の活性化処理後に3~100%の水素雰囲気中で1時間の熱処理を行うのであれば、第二の層間絶縁膜511bを形成後の前記熱処理は無くてもよい。

40

【0049】

第三の層間絶縁膜511cには厚さ0.6~1.6umのアクリルを用いる。アクリル以外に絶縁性を有するポリイミドなどの材料を用いてもよい。また絶縁性を有する無機膜を用いてもよい。無機膜の厚さは前記無機膜の比誘電率によっても異なるが、通常1.0~1.3umである。

【0050】

第三の層間絶縁膜511cの上に画素電極512を形成する。画素電極512はITO(Indium Tin Ox

50

ide)を成膜した後、フォトリソおよびエッチングによって形成する。透明導電膜であればITO以外に酸化錫(SnO_2)などを用いてもよい。

【0051】

画素電極512を形成後、高不純物濃度領域(508, 510)と配線513を接続するためのコンタクトホールをフォトリソおよびエッチングによって形成する。

【0052】

コンタクトホールを形成後、配線513を形成する。配線513は厚さが約60nmの第一のTi膜を成膜後、厚さが約40nmのTiN膜を積層成膜し、さらに厚さが350nmのAl-Si(2wt%のSiを含有したAl)膜を積層成膜して、最後に第二のTi膜を成膜した積層膜にフォトリソおよびエッチングをして形成する。第一のTi膜によりAl-Si膜中のAlが半導体層に拡散するのを防ぎ、第二のTi膜により、Al-Si膜のヒロックを防止している。本実施例ではTiN膜を成膜しているが、前記Alの拡散防止効果を高めるためであり、成膜しなくてもよい。またAl-Si以外にAl-Ti(Tiを含有したAl)など、他の低抵抗性導電性膜を用いても構わない。

10

【0053】

本実施例では、画素電極512を配線513を積層した領域を設け、コンタクトホール形成を行うことなく、画素電極512と配線513との電氣的な接続をしている。

【0054】

以上のような工程を得て、GOLD構造のnチャネル型TFTおよびGOLD構造のpチャネル型TFTを有する駆動回路と画素TFTおよび保持容量、画素電極を有する画素部を同一基板上有するTFTアレイ基板を作製する。

20

【0055】

次に対向基板の作製方法について述べる。図7の基板601上に遮光膜602を形成する。遮光膜602は、金属クロムを成膜し、フォトリソおよびエッチングにより形成する。

【0056】

遮光層602の上に対向電極605を形成する。対向電極605は透明導電膜であるITOを成膜し、フォトリソおよびエッチングにより形成する。

【0057】

遮光膜602と対向電極605の間にカラーフィルター603を設ける場合は、遮光層602の上に目的の色の着色樹脂をスピンコート法により塗布し、露光および現像して形成する。赤、青、緑の三色のカラーフィルター(図示しない)、各々に対して前記カラーフィルター形成工程を繰り返す。

30

【0058】

カラーフィルター603と遮光層602の段差を埋めて平坦化する目的の保護膜604を形成する。保護膜604はカラーフィルターの上からアクリルを塗布して形成する。アクリルの他に平坦化可能な材料を用いてもよい。カラーフィルターを設けない場合は保護膜604は無くてもよい。

【0059】

以上のような工程を経て、対向基板を作製する。

【0060】

TFTアレイ基板609と対向基板610を作製したら、これらの基板を用いて液晶パネル611を作製する。

40

【0061】

TFTアレイ基板609のTFTを形成した側と、対向基板610の対向電極を形成した側にそれぞれ配向膜608を形成する。配向膜608の形成はオフセット印刷法を用いる。配向膜608の材料にはポリイミド樹脂用いるが、この他、ポリアミック系樹脂などを用いてもよい。

【0062】

配向膜608を形成したTFT基板と対向基板の配向膜を形成した側にラビング処理をして液晶分子がある一定のプレチルト角をもって配向するようにする。ラビング角度は、液晶分子が90度のツイスト角をなし、且つTFT基板に最も近い液晶層にある液晶分子のディレクタの方向が図4のA-A'と45度に交わるように設定する。本実施例では、ツイスト角

50

を90度としているが所望のコントラスト等を得るためにこれ以外の角度にしてもよい。また基板を透過する光の透過率の変化が液晶層にかかる電圧の変化に対して最大になる電圧において、液晶層を通った光が図4のA-A'と垂直な直線偏光になるように、液晶分子のディレクタの方向は必要に応じて変えなければならない。ラビング処理後、ラビング処理によって発生したゴミやラビング布の抜け毛を除去するためにTFTアレイ基板609と対向基板610を洗浄する。

【0063】

対向基板側にシール剤（図示しない）を塗布した後、対向基板610をオープンで加熱し前記シール剤を仮硬化させる。仮硬化後、対向基板の画素電極を形成した側にプラスチック球のスペーサー607を散布する。

10

【0064】

TFTアレイ基板609のTFTを形成している側と対向基板610の画素電極605を形成している側とが向き合うようにして、両基板を精度よく張り合わせ液晶パネル611を作製する。シール剤中にはフィラー（図示しない）が混入されており、フィラーとスペーサーにより両基板を均一な間隔をもって張り合わせることができる。

【0065】

張り合わせた基板のうち不要な部分をせん断して、所望のサイズの液晶パネル611基板にする。

【0066】

液晶パネル611の内部に液晶材料606を注入する。パネル内部全体に液晶材料606を満たした後、封止剤（図示しない）によって完全に封止する。

20

【0067】

図8は液晶パネル611の上面図である。画素部701の周辺に走査信号駆動回路702aと画像信号駆動回路702bが設けられている。この他、CPUやメモリなどの信号処理回路702cを設けてもよい。駆動回路は接続配線群703によって外部入出力端子群704と接続されている。

【0068】

画素部701では走査信号駆動回路702aから延在するゲート配線群と画像信号駆動回路702bから延在するデータ配線群がマトリクス状に交差して画素を形成し、各画素にはそれぞれ画素TFTと保持容量、画素電極が設けられている。

【0069】

シール剤705は、TFTアレイ基板707上の画素部701および走査信号駆動回路702a、画像信号駆動回路702b、信号処理回路702bの外側であり、且つ外部入出力端子704よりも内側の部分に形成する。

30

【0070】

液晶パネル611の外側では、フレキシブルプリント配線板（FPC: Flexible Printed Circuit）706が外部入出力端子704に接続しており、接続配線群703によりそれぞれの駆動回路に接続している。外部入出力端子704はデータ配線群と同じ導電性膜から形成される。フレキシブルプリント配線板706はポリイミドなどの有機樹脂フィルムに銅配線が形成されており、異方性導電性接着剤で外部入出力端子704と接続する。

【0071】

液晶パネル611の対向基板側に、対向基板に最も近い液晶層の液晶分子のディレクタ方向と同じ方向の直線偏光が入射するように偏光板と位相差板を取り付ける。またパネルのTFT基板側に、TFT基板に最も近い液晶層の液晶分子のディレクタ方向と同じ方向の光が出射するように偏光板と位相差板を取り付ける。

40

【0072】

以上のような方法で、本発明の液晶表示装置を作成する。本実施例では述べていないが必要に応じて洗浄及び熱処理の工程を加える。

【0073】

[実施例2]

本実施例では、実施例1とは異なり、画素TFTが開口部の行方向に隣接する遮光層の下

50

に設けられている場合の液晶表示装置の作製方法について述べる。TFTアレイ基板及び対向基板の作製方法は、実施例1と同様の方法を用いる。なお本実施例における液晶表示装置はTN型の液晶表示装置であるとする。

【0074】

実施例1と同様に、配向膜608を形成したTFT基板と対向基板の配向膜を形成した側にラビング処理をして液晶分子がある一定のプレチルト角をもって配向するようにする。ラビング角度は、液晶分子が90度のツイスト角をなし、且つTFT基板に最も近い液晶層にある液晶分子のディレクタの方向が図4のC-C'と45°に交わるようにする。本実施例では、ツイスト角を90度としているが所望のコントラスト等を得るためにこれ以外の角度にしてもよい。また基板を透過する光の透過率の変化が液晶層にかかる電圧の変化に対して最大になる電圧において、液晶層を通った光が図4のC-C'と垂直な直線偏光になるように、液晶分子のディレクタの方向は必要に応じて変えなければならない。

10

【0075】

このようにラビング処理を施したら、実施例1と同様の方法でTFTアレイ基板と対向基板を張り合わせ液晶パネルを作製する。作製した液晶パネルに実施例1と同様の方法でFPC等を装着して液晶表示装置を作成する。

【0076】

[実施例3]

本実施例では、TFTを構成する半導体層の下部に下部遮光膜が設けられたTFTアレイ基板を形成する工程について図3および図9を用いて説明する。本実施例の様に半導体層の下部遮光膜が設けられた場合にも、例えば、プロジェクター等の様な強光を照射する場合には、下部遮光層と半導体層の間に照射した光が回り込み光リーク電流が生じる場合がある。このような場合においても、本発明を適用することにより、基板界面での反射光量を低減でき、光リーク電流を抑制することができる。なお、本実施例の液晶表示装置はTN型の液晶表示装置である。

20

【0077】

基板10は、石英基板、ガラス基板、セラミック基板などを用いることができる。また、シリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成した基板を用いてもよい。なお、ガラス基板を用いる場合には、ガラス歪み点よりも10~20低い温度であらかじめ加熱処理しておいてもよい。

30

【0078】

基板10上にポリシリコン膜、 WSi 膜を成膜し、これらの膜に対してパターンニングを施し、下部遮光膜11を形成する。下部遮光膜11としては、ポリシリコン膜や WSi_x ($x=2.0\sim 2.8$)膜、Al、Ta、W、Cr、Mo等の導電性材料からなる膜及びその積層構造を用いることができる。本実施例では、 WSi_x (膜厚: 100nm)膜11b/ポリシリコン膜(膜厚: 50nm)11aの積層構造の高い遮光性を持つ導電性材料により所定の間隔で下部遮光膜11を形成した。なお、下部遮光膜11はゲート線としての機能を有しているため、以下、下部遮光膜にあたる部分はゲート線と称する。

【0079】

ゲート線11を覆うように第1の絶縁膜12を形成する。第1の絶縁膜12は500nmの膜厚を有する。この第1の絶縁膜12は、減圧CVD、プラズマCVD法、またはスパッタ法等で形成されるシリコンを含む絶縁膜を用いる。また、第1の絶縁膜12は、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。

40

【0080】

次いで、第1の絶縁膜12上に、減圧CVD法により非晶質半導体膜を形成する。非晶質半導体膜の材料に特に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム(Si_xGe_{1-x} : $0 < x < 1$ 、代表的には、 $x=0.001\sim 0.05$)合金などで形成するとよい。なお、本実施例では非晶質半導体膜として、65nm厚のアモルファスシリコン膜を形成した。

50

【 0 0 8 1 】

次いで、Niを触媒金属元素とした結晶化によりアモルファスシリコン膜を結晶化して結晶質シリコン膜を形成する。なお、結晶化工程の後、結晶質シリコン膜にレーザー照射を行って、結晶質シリコン膜の結晶性を改善してもよい。

【 0 0 8 2 】

結晶化を行った結晶質シリコン膜上に、膜厚50nmの酸化シリコン膜からなるマスク絶縁膜をマスクとし、結晶質シリコン膜に $1 \times 10^{19} \sim 1 \times 10^{20}$ atoms/cm³の濃度でリンを添加する。その後、700で12時間の加熱処理を行い、結晶化後、不要になった触媒金属元素をリンが添加された領域にゲッタリングする。

【 0 0 8 3 】

次いで、結晶質シリコン膜の結晶性を向上させることを目的として、酸化処理を行う。結晶質シリコン膜の上に減圧CVD装置で20nm厚の酸化シリコン膜（以下、HTO膜という）を成膜後、950で熱酸化処理をおこなうと、HTO膜/酸化シリコン膜（シリコン膜が酸化した部分）=20:60（nm）の比率で熱酸化膜が形成される。熱酸化膜をエッチングした後、熱酸化処理によって35nm厚になった結晶質シリコン膜をパターンニングし、所望の形状の島状半導体層19a~dを形成する。

【 0 0 8 4 】

次いで、島状半導体層19a~dを覆って、30nm厚のHTO膜を形成する。次いで、後に保持容量2004となる領域の島状半導体層19dにリンを添加して導電性を持たせ、保持容量の下部電極とする。リンの添加は、島状半導体層19dの真上の領域の30nm厚のHTO膜を選択的にエッチングした後、島状半導体層19dにリンを添加しておこなう。

【 0 0 8 5 】

この後、30nm厚のHTO膜の上に、さらに50nm厚のHTO膜を形成し、2層のHTOからなるゲート絶縁膜（第2の絶縁膜）20を形成する。

【 0 0 8 6 】

半導体層19a~dを形成した後、TFETのしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行ってもよい。この不純物添加工程は、半導体膜の結晶化工程の前、半導体膜の結晶化工程の後、または、ゲート絶縁膜20を形成する工程の後のいずれかに行えばよい。

【 0 0 8 7 】

ついで、島状半導体層19a~dを活性層としたTFETを形成するため、半導体層に選択的にn型またはp型を付与する不純物元素（以下、n型不純物元素またはp型不純物元素という）を添加して、低抵抗のソース領域およびドレイン領域、さらに、LDD領域を形成する。このLDD領域はソース領域及びドレイン領域と同様に不純物元素が添加されている。

【 0 0 8 8 】

こうして島状半導体層19a~dにソース領域とドレイン領域とに挟まれたチャネル形成領域が形成される。

【 0 0 8 9 】

この後、第1の絶縁膜12およびゲート絶縁膜20を貫通してゲート線11に至るコンタクトホールを形成する。次いで、ゲート絶縁膜20上に導電膜を形成し、パターンニングして各画素のチャネル形成領域上にゲート電極22a~c、容量配線（保持容量の上部電極）22dを形成する。容量配線22dが形成される領域のゲート絶縁膜20は、2層目のゲート絶縁膜20bのみであるため他の領域より薄く、保持容量の増大が図られている。また、ゲート電極22cは、ゲート線11とコンタクトホールを通じて電気的に接続している。

【 0 0 9 0 】

ゲート電極および容量配線を形成するための導電膜は、導電性を付与する不純物元素が添加されたポリシリコン膜やWSi_x膜（x=2.0~2.8）、Al、Ta、W、Cr、M

10

20

30

40

50

o等の導電性材料およびその積層構造により300nm程度の膜厚で形成しているが、上記の導電性材料の単層でもよい。

【0091】

次いで、ゲート電極22a~cおよび容量配線22dを覆う第3の絶縁膜(第1の層間絶縁膜)23を形成する。この第3の絶縁膜23は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、またはこれらの膜を組み合わせた積層膜で70nm厚程度に形成すればよい。

【0092】

次いで、第4の絶縁膜(第2の層間絶縁膜)24を形成する。第4の絶縁膜は、有機絶縁物材料膜、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜のいずれかを材料として、800nm厚で形成する。

10

【0093】

次いで、ゲート絶縁膜20、第3の絶縁膜23および第4の絶縁膜24を貫通し、島状半導体層19に至るコンタクトホールを形成する。そして第4の絶縁膜24上にコンタクトホールを通じて島状半導体層19に接する導電膜を形成し、所望の形状にパターニングすることでそれぞれのTF Tを電気的に接続するための接続配線およびソース線25a~eを形成する。これらの配線を形成するための導電膜はAl、W、Ti、TiNを主成分とする膜、またはそれらの積層構造(本実施例では、Tiを含むAl膜をTiで挟み込んだ3層構造としている)を有する導電膜を厚さ500nmとなるように形成し、パターニングしている。なお、ソース線25dは保持容量上部を通して、島状半導体層19cと電氣的に接続されている。

20

【0094】

次いで、接続配線を覆う第5の絶縁膜26をアクリル等の有機絶縁膜から1000nm厚に形成する。第5の絶縁膜26上にAl、Ti、W、Cr、または黑色樹脂等の高い遮光性を持つ膜を所望の形状にパターニングして上部遮光膜27を形成する。この遮光膜27は画素の開口部以外を遮光するように網目状に配置する。さらに、この遮光膜27を覆うように第5の絶縁膜26と同じ材料からなる第6の絶縁膜28を形成し、接続配線25eに通じるコンタクトホールを第5の絶縁膜26および第6の絶縁膜28に形成する。

【0095】

次いで、ITO等の透明導電膜を100nm厚で形成し、所望の形状にパターニングすることで画素電極29を形成する。

30

【0096】

図9は、ここまで形成された状態の上面図を示したものであり、図中のA-A'線に沿った概略断面図が図3(B)のA-A'線部分に相当し、B-B'線に沿った概略断面図が図3(B)のB-B'線部分に相当する。なお、図9においては画素電極は図示していない。

【0097】

次に、TF Tアレイ基板30のTF Tを形成した側と、対向基板40の対向電極42を形成した側にそれぞれ配向膜41を形成する。配向膜41の形成はオフセット印刷法を用いる。配向膜41の材料にはポリイミド樹脂用いるが、この他、ポリアミック系樹脂などを用いてもよい。

40

【0098】

TF T基板と対向基板の配向膜を形成した側にラビング処理をして液晶分子がある一定のプレチルト角をもって配向するようにする。ラビング角度は、液晶分子が90度のツイスト角をなし、且つTF T基板に最も近い液晶層にある液晶分子のディレクタの方向が図9のC-C'と45度に交わるように設定する。本実施例では、ツイスト角を90度としているが所望のコントラスト等を得るためにこれ以外の角度にしてもよい。また基板を透過する光の透過率の変化が液晶層にかかる電圧の変化に対して最大になる電圧において、液晶層を通った光が図9のC-C'と垂直な偏光を主成分とするように、液晶分子のディレクタの方向は必要に応じて変えなければならない。ラビング処理後、ラビング処理によって発生したゴ

50

ミヤラビング布の抜け毛を除去するためにTFTアレイ基板30と対向基板40を洗浄する。これにより、画素TFT2003には、p偏光を主成分とする光が入射される。

【0099】

対向基板側にシール剤(図示しない)を塗布した後、対向基板40をオープンで加熱し前記シール剤を仮硬化させる。仮硬化後、対向基板の画素電極を形成した側にプラスチック球のスペーサーを散布する。

【0100】

TFTアレイ基板30のTFTを形成している側と対向基板40の対向電極42を形成している側とが向き合うようにして、両基板を精度よく張り合わせ液晶パネル50を作製する。シール剤中にはフィラー(図示しない)が混入されており、フィラーとスペーサーにより両基板を均一な間隔をもって張り合わせることができる。

10

【0101】

張り合わせた基板のうち不要な部分をせん断して、所望のサイズの液晶パネル50にする。

【0102】

液晶パネル50の内部に液晶材料51を注入する。パネル内部全体に液晶材料51を満たした後、封止剤(図示しない)によって完全に封止する。

【0103】

実施例1と同様に、液晶パネル50において画素部の周辺に走査信号駆動回路と画像信号駆動回路が設けられている。この他、CPUやメモリなどの信号処理回路を設けてもよい。駆動回路は接続配線群によって外部入出力端子群と接続されている。

20

【0104】

画素部では走査信号駆動回路から延在するゲート配線群と画像信号駆動回路から延在するデータ配線群がマトリクス状に交差して画素を形成し、各画素にはそれぞれ画素TFTと保持容量、画素電極が設けられている。

【0105】

シール剤は、TFTアレイ基板30上の画素部および走査信号駆動回路、画像信号駆動回路、信号処理回路の外側であり、且つ外部入力端子よりも内側の部分に形成する。

【0106】

液晶パネル50の外側では、フレキシブルプリント配線板(FPC: Flexible Printed Circuit)が外部入出力端子に接続しており、接続配線群によりそれぞれの駆動回路に接続している。外部入出力端子はデータ配線群と同じ導電性膜から形成される。フレキシブルプリント配線板はポリイミドなどの有機樹脂フィルムに銅配線が形成されており、異方性導電性接着剤で外部入出力端子と接続する。

30

【0107】

[実施例4]

本発明を適用した表示装置を表示部として備えた電気器具の具体例としては、図10に示すような、パーソナルコンピュータ(図10(A))、ディスプレイ(図10(B))、フロント型プロジェクター(図10(C))、フロント型プロジェクター(図10(D))などが挙げられる。本発明の電子装置は電気器具の表示部として用いることができる。上記に挙げた以外の電子装置の表示部に用いることも可能である。本発明を適用した表示装置を備えた電子機器においては、光リーク電流が抑制され、表示画像の色ムラや誤表示が低減し、良好な表示画像が得られる。

40

【0108】

【発明の効果】

本発明により、TFTアレイ基板の界面で反射して画素TFTへ回り込む光の光量を低減、光リーク電流を抑制できる。

【図面の簡単な説明】

【図1】 入射角 に対するp偏光およびs偏光の反射率Rを示す図である。「光学のすすめ」(「光学のすすめ」編集委員会、p.91、オプトロニクス社)より抜粋したものである。

50

【図2】 酸化珪素と真空の界面に入射した光の入射角 に対する反射率および透過率を示す図である。

【図3】 液晶表示装置の一部分の断面図である。

【図4】 液晶表示装置の画素部の一部を拡大した上面図である。

【図5】 液晶表示装置の一部分の断面図である。

【図6】 TFTアレイ基板上に形成されたTFTの断面図である。

【図7】 液晶表示装置の一部分の断面図である。

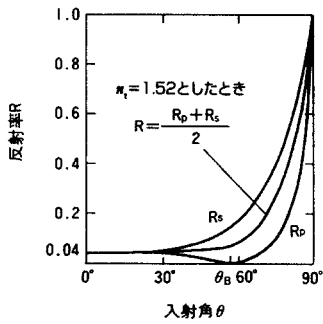
【図8】 液晶表示装置全体の上面図である。

【図9】 液晶表示装置全体の上面図である。

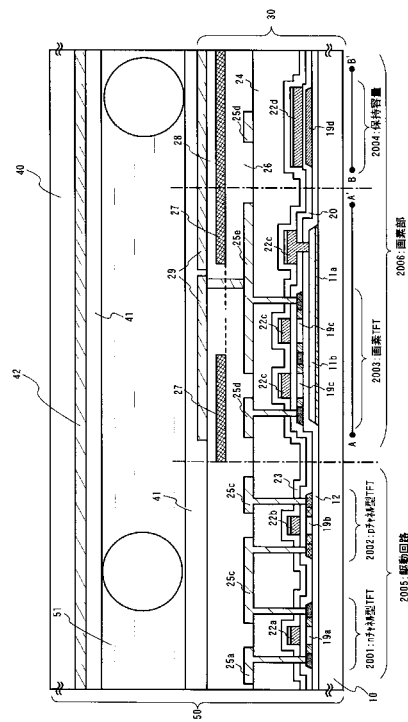
【図10】 本発明の表示装置を適用した電子機器。

【図11】 ラビング処理方向を示す模式図。

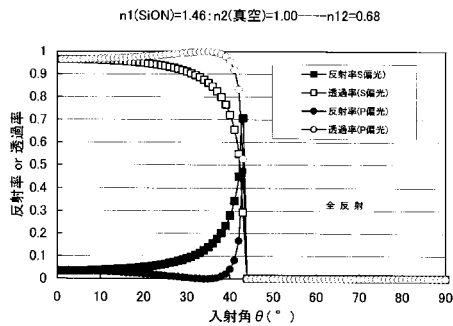
【図1】



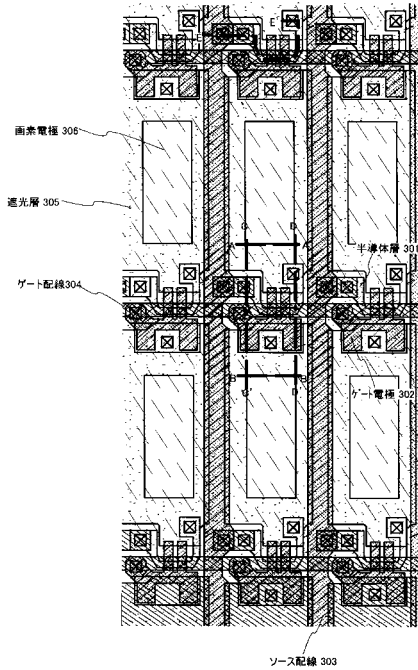
【図3】



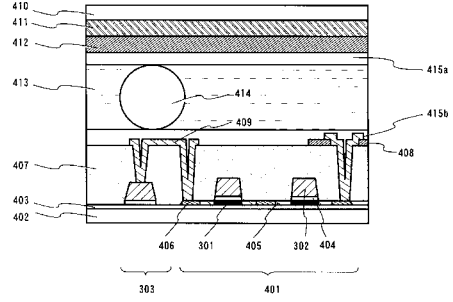
【図2】



【図4】

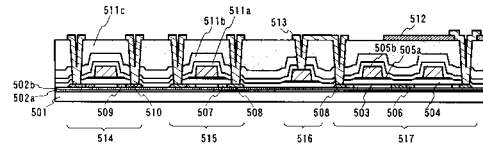


【図5】



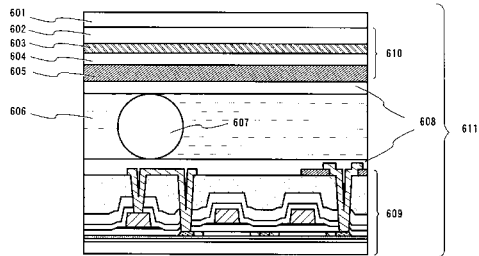
- | | | |
|-------------|----------------------|------------|
| 301 : 半導体層 | 401 : 画素TFT | 409 : 配線 |
| 302 : ゲート電極 | 402 : 基板 | 410 : 発光層 |
| 303 : ソース配線 | 403 : 下地絶縁膜 | 411 : 遮光層 |
| | 404 : ゲート絶縁膜 | 412 : 対向電極 |
| | 405 : LDD領域 | 413 : 液晶材料 |
| | 406 : ソース (あるいはドレイン) | 414 : スペース |
| | 407 : 層間絶縁膜 | 415a : 配向膜 |
| | 408 : 画素電極 | 415b : 配向膜 |

【図6】



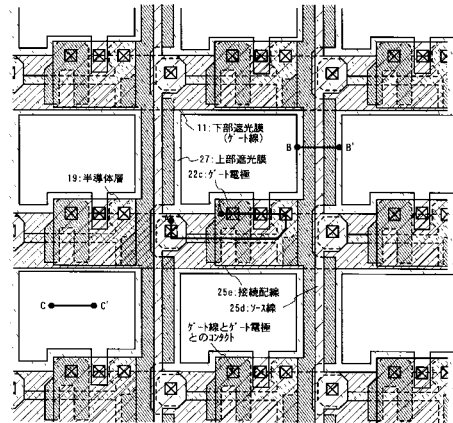
- | | | |
|--------------|--------------|-----------------|
| 501 : 基板 | 506 : n-領域 | 511c : 層間絶縁膜 |
| 502a : 下地膜 | 507 : n-領域 | 512 : 画素電極 |
| 502b : 下地絶縁膜 | 508 : n-領域 | 513 : 配線 |
| 503 : 半導体層 | 509 : p-領域 | 514 : p-ch TFT部 |
| 504 : ゲート絶縁膜 | 510 : p-領域 | 515 : n-ch TFT部 |
| 505a : ゲート電極 | 511a : 層間絶縁膜 | 516 : ソース配線部 |
| 505b : ゲート電極 | 511b : 層間絶縁膜 | 517 : 画素TFT部 |

【図7】

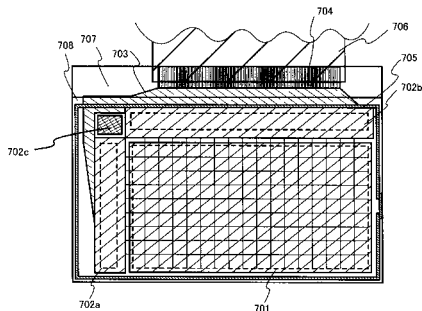


- | | | |
|----------------|----------------|-------------|
| 601 : 基板 | 606 : 液晶 | 611 : 液晶パネル |
| 602 : 遮光層 | 607 : スペース | |
| 603 : カラーフィルター | 608 : 配向膜 | |
| 604 : 保護膜 | 609 : TFTアレイ基板 | |
| 605 : 対向電極 | 610 : 対向基板 | |

【図9】

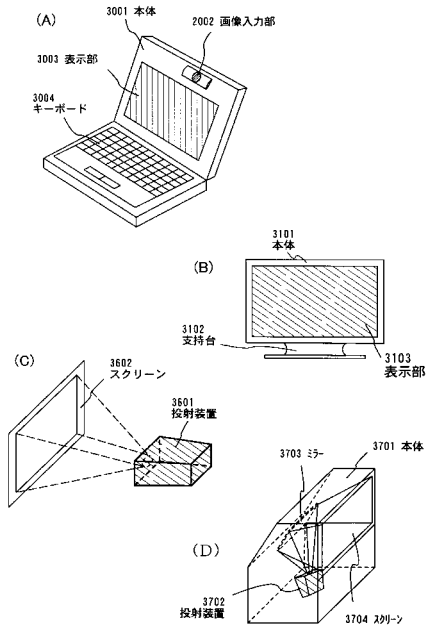


【図8】

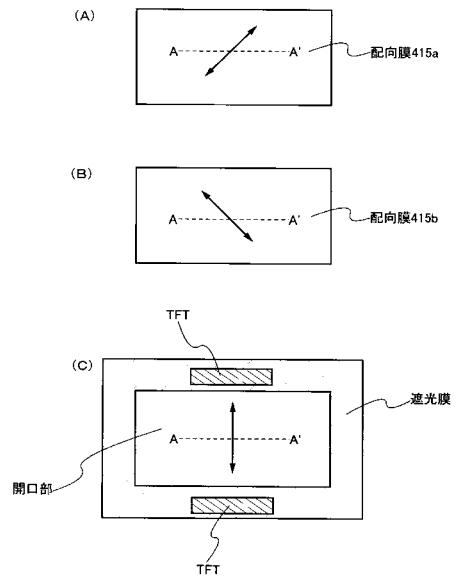


- | | |
|-----------------|----------------|
| 701 : 画素部 | 704 : 外部入出力端子群 |
| 702a : 走査信号駆動回路 | 705 : シェル剤 |
| 702b : 画素信号駆動回路 | 706 : FPC |
| 702c : 信号伝送回路 | 707 : TFTアレイ基板 |
| 703 : 接続配線群 | 708 : 対向基板 |

【図10】



【図11】



フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

G02F 1/1368

G02F 1/1337

专利名称(译)	液晶表示装置		
公开(公告)号	JP4216092B2	公开(公告)日	2009-01-28
申请号	JP2003047828	申请日	2003-02-25
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	荒尾達也		
发明人	荒尾 達也		
IPC分类号	G02F1/1368 G02F1/1337 G02F1/1335 G02F1/139		
CPC分类号	G02F1/133512 G02F1/1396		
FI分类号	G02F1/1368 G02F1/1337		
F-TERM分类号	2H090/HB08Y 2H090/KA05 2H090/LA01 2H090/LA04 2H090/LA06 2H090/LA09 2H090/MA07 2H090/MB01 2H092/GA59 2H092/JA24 2H092/JB04 2H092/JB52 2H092/NA25 2H092/PA02 2H092/PA09 2H092/QA07 2H192/AA24 2H192/BC42 2H192/CB02 2H192/CB13 2H192/CC07 2H192/CC12 2H192/CC32 2H192/DA12 2H192/DA44 2H192/DA52 2H192/DA63 2H192/EA13 2H192/EA15 2H192/EA23 2H192/EA43 2H192/EA76 2H192/FA73 2H192/FB02 2H192/FB33 2H192/HA90 2H192/JA06 2H192/JB02 2H290/AA15 2H290/BF13 2H290/CA13 2H290/CA46 2H290/CB22		
审查员(译)	铃木俊光		
优先权	2002064389 2002-03-08 JP		
其他公开文献	JP2003330026A JP2003330026A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：在中间灰度显示中，由于使用相对于施加电压的变化的透光率变化大的区域，因此容易识别由TFT的漏光电流引起的显示缺陷。本发明的一个目的是减少在半色调显示中特别是在半色调显示中绕过沟道形成区域的反射光的光量，以减少由于漏光电流引起的显示问题。液晶层设置在一对基板之间，并且具有TFT和其中形成有开口的遮光层的像素区域设置在一对基板中的一个基板中，并且遮光层与像素区域重叠。构成TFT的半导体层沿着液晶层的一侧形成，并且控制液晶分子的取向，使得透过液晶层的光作为垂直于开口的一侧的偏振光入射。液晶层有时由液晶形成，优选以TN模式形成。

3

