

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4191641号
(P4191641)

(45) 発行日 平成20年12月3日(2008.12.3)

(24) 登録日 平成20年9月26日(2008.9.26)

(51) Int.Cl. F I
GO2F 1/1335 (2006.01) GO2F 1/1335 520
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 12 (全 27 頁)

(21) 出願番号	特願2004-110299 (P2004-110299)	(73) 特許権者	000006013
(22) 出願日	平成16年4月2日(2004.4.2)		三菱電機株式会社
(65) 公開番号	特開2005-292660 (P2005-292660A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成17年10月20日(2005.10.20)	(74) 代理人	100073759
審査請求日	平成18年9月13日(2006.9.13)		弁理士 大岩 増雄
		(74) 代理人	100093562
			弁理士 児玉 俊英
		(74) 代理人	100088199
			弁理士 竹中 孝生
		(74) 代理人	100094916
			弁理士 村上 啓吾
		(72) 発明者	升谷 雄一
			熊本県菊池郡西合志町御代志997番地
			株式会社アドバンス・ディスプレイ内

最終頁に続く

(54) 【発明の名称】 半透過型液晶表示装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するTFTアレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置において、

前記TFTアレイ基板は、

第一の導電膜から構成され、透明絶縁性基板上に形成された複数本のゲート電極を備えたゲート配線と、

前記第一の導電膜の上に形成された第一の絶縁膜と、

前記第一の絶縁膜上に前記ゲート電極と対向するように形成された半導体層と、

第二の導電膜から構成され、前記半導体層上に配置されたソース電極を備えて前記第一の絶縁膜上に形成され、前記ゲート配線と交差する複数本のソース配線と、

前記第二の導電膜から構成され、前記半導体層上に配置されたドレイン電極と、

前記ゲート電極と、前記半導体層と、前記ソース電極と、前記ドレイン電極からなる薄膜トランジスタと、

前記薄膜トランジスタおよび前記第二の導電膜の上に形成された第二の絶縁膜とを備え、

前記反射画素電極は、前記第二の導電膜により形成され、前記ドレイン電極から延びて前記ドレイン電極に繋がっており、

前記第二の絶縁膜は、前記反射画素電極上に開口部を有し、

10

20

前記透明画素電極は、前記反射画素電極と並んで前記透明絶縁性基板上に配置され、前記開口部を介して、前記反射画素電極の前記ドレイン電極から遠い側の制限された部分に電氣的に接続されたことを特徴とする半透過型液晶表示装置。

【請求項 2】

前記開口部は、前記透過画素電極との電氣的接続に寄与する領域を除いて、前記反射画素電極のほぼ全面を前記 T F T アレイ基板の表面に露出していることを特徴とする請求項 1 記載の半透過型液晶表示装置。

【請求項 3】

前記反射画素電極は、前記透過画素電極との電氣的接続に寄与する領域を除いて、そのほぼ全面が前記第二の絶縁膜の被覆部分により覆われていることを特徴とする請求項 1 記載の半透過型液晶表示装置。

【請求項 4】

前記第二の絶縁膜の被覆部分は、前記第二の絶縁膜の他の部分よりも膜厚が薄く形成されていることを特徴とする請求項 3 記載の半透過型液晶表示装置。

【請求項 5】

前記反射画素電極は、少なくともその表面層が反射率の高い A l、A g またはこれらを主成分とする合金により構成されていることを特徴とする請求項 1 ～請求項 4 のいずれか一項記載の半透過型液晶表示装置。

【請求項 6】

前記反射画素電極は、少なくともその表面層が A l、A g またはこれらを主成分とする合金の窒化膜により覆われていることを特徴とする請求項 1 ～請求項 4 のいずれか一項記載の半透過型液晶表示装置。

【請求項 7】

前記反射画素電極は、C r、M o、T i、T a またはこれらを主成分とする合金を第 1 層とし、A l、A g またはこれらを主成分とする合金を第 2 層とする二層構造であり、前記反射画素電極の前記透過画素電極との電氣的接続に寄与する領域においては、前記第 2 層が部分的に除去され、前記反射画素電極の前記第 1 層を介してなされていることを特徴とする請求項 3 または請求項 4 記載の半透過型液晶表示装置。

【請求項 8】

前記反射画素電極は、前記透過画素電極との電氣的接続に寄与する領域においては、C r、M o、T i、T a またはこれらを主成分とする合金を第 1 層、A l、A g またはこれらを主成分とする合金を第 2 層、C r、M o、T i、T a またはこれらを主成分とする合金を第 3 層とする三層構造であり、前記第二の絶縁膜に形成された前記開口部により前記 T F T アレイ基板の表面に露出している領域では、前記第 3 層が除去されて前記第 2 層が露出した二層構造であることを特徴とする請求項 2 記載の半透過型液晶表示装置。

【請求項 9】

1 画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する T F T アレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置の製造方法において、

前記 T F T アレイ基板の製造方法は、

透明絶縁性基板上に第一の導電膜を成膜し、それをパターニングしてゲート電極とゲート配線を形成する工程と、

前記第一の導電膜の上に第一の絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜する工程と、

前記半導体能動膜と前記オーミックコンタクト膜をパターニングして前記ゲート電極の上に前記第一の絶縁膜を介して半導体層を形成する工程と、

前記第一の絶縁膜および前記半導体層の上に第二の導電膜を成膜し、この第二の導電膜をパターニングすることにより、ソース電極を有するソース配線と、ドレイン電極を形成するとともに、前記反射画素電極を、前記ドレイン電極から延びてこのドレイン電極に繋がるようにして、同時に形成する工程と、

前記第一の絶縁膜および前記第二の導電膜の上に第二の絶縁膜を成膜する工程と、
前記第二の絶縁膜をパターンニングして前記反射画素電極上の前記第二の絶縁膜に開口部を形成する工程と、

前記第二の絶縁膜上および前記開口部内に透明導電膜を成膜し、それをパターンニングして、前記透明画素電極を前記反射画素電極と並んで前記透明絶縁性基板上に形成するとともに、前記開口部を介して、前記ドレイン電極から遠い側の前記反射画素電極の制限された部分に、前記透明画素電極を電氣的に接続する工程を備えたことを特徴とする半透過型液晶表示装置の製造方法。

【請求項10】

前記第二の導電膜は、Cr、Mo、Ti、Taまたはこれらを主成分とする合金を第1層とし、Al、Agまたはこれらを主成分とする合金を第2層とする二層構造を有し、前記第二の絶縁膜に前記開口部を形成した後、前記透明導電膜を成膜する前に、前記反射画素電極の前記第2層を部分的にエッチング除去する工程を備えたことを特徴とする請求項9記載の半透過型液晶表示装置の製造方法。

【請求項11】

前記第二の導電膜は、Cr、Mo、Ti、Taまたはこれらを主成分とする合金を第1層、Al、Agまたはこれらを主成分とする合金を第2層、Cr、Mo、Ti、Taまたはこれらを主成分とする合金を第3層とする三層構造を有し、前記第二の絶縁膜上および前記開口部内に透明導電膜を成膜し、それをパターンニングして前記透過画素電極を形成した後、前記透過画素電極との電氣的接続に寄与する領域を除いて、前記開口部により露出している前記反射画素電極の第3層をエッチング除去する工程を備えたことを特徴とする請求項9記載の半透過型液晶表示装置の製造方法。

【請求項12】

前記第二の絶縁膜をパターンニングする工程にハーフトーン露光プロセスを用い、前記反射画素電極上の前記第二の絶縁膜に開口部を形成すると共に、前記反射画素電極上の前記第二の絶縁膜に、他の部分よりも薄い被覆部分を形成することを特徴とする請求項9記載の半透過型液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の画素電極として1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する半透過型液晶表示装置、およびその製造方法に関するものである。

【背景技術】

【0002】

従来の一般的な液晶表示装置には、光源をその背面または側面に配設して画像表示を行う透過型液晶表示装置と、周囲光を基板に形成した反射板表面で反射させることにより画像表示を行う反射型液晶表示装置がある。透過型液晶表示装置は、周囲光が非常に明るい場合には、周囲光に比べて表示光が暗いため表示を観察できず、表示を観察できるようにするためには光源の強度を上げる必要があり、消費電力が増大するという問題がある。他方、反射型液晶表示装置は、周囲光が暗い場合には視認性が極端に低下するという欠点を有する。これらの問題点を解決するために、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する液晶表示装置（以下、半透過型液晶表示装置と称す）が提案されている。

【0003】

従来の半透過型液晶表示装置においては、1画素内に透過画素電極と反射画素電極を有するTFTアレイ基板として、透明絶縁性基板上に形成された複数本のゲート電極を備えたゲート配線と、ゲート配線と第一の絶縁膜を介して交差する複数本のソース電極を備えたソース配線と、ゲート電極上に第一の絶縁膜を介して形成された半導体層とソース電極およびドレイン電極からなるスイッチング素子としての薄膜トランジスタ（以下、TFT

10

20

30

40

50

と称する)と、T F Tとゲート配線およびソース配線の上部に形成された第二の絶縁膜および有機樹脂膜からなる層間絶縁膜と、層間絶縁膜に形成されたコンタクトホールを介してT F Tのドレイン電極と電氣的に接続される透過率の高い導電膜からなる透過画素電極と、透過画素電極上に絶縁膜を介さずに形成された反射率の高い金属膜からなる反射画素電極とを備えた構造が開示されている(例えば、特許文献1参照)。

【特許文献1】特開2003-248232号公報(第6-11頁、第1図)

【発明の開示】

【発明が解決しようとする課題】

【0004】

上記文献に開示された従来の半透過型液晶表示装置では、透過画素電極と反射画素電極を有するT F Tアレイ基板を形成するために7回の写真製版工程が必要である、もしくは写真製版工程の回数を減らすためにハーフトーン露光のプロセスが必要であり、工程が多く製造コストを増大させる原因となっていた。さらに、層間絶縁膜として用いられる有機樹脂膜は、材料コストが高いという問題があった。

【0005】

本発明は、上記のような問題点を解消するためになされたもので、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する半透過型液晶表示装置において、構造および製造工程を簡略化して製造コストの低減を図ることを目的とする。

【課題を解決するための手段】

【0006】

本発明による半透過型液晶表示装置は、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するT F Tアレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置において、前記T F Tアレイ基板は、

第一の導電膜から構成され、透明絶縁性基板上に形成された複数本のゲート電極を備えたゲート配線と、

前記第一の導電膜の上に形成された第一の絶縁膜と、

前記第一の絶縁膜上に前記ゲート電極と対向するように形成された半導体層と、

第二の導電膜から構成され、前記半導体層上に配置されたソース電極を備えて前記第一の絶縁膜上に形成され、前記ゲート配線と交差する複数本のソース配線と、

前記第二の導電膜から構成され、前記半導体層上に配置されたドレイン電極と、

前記ゲート電極と、前記半導体層と、前記ソース電極と、前記ドレイン電極からなる薄膜トランジスタと、

前記薄膜トランジスタおよび前記第二の導電膜の上に形成された第二の絶縁膜とを備え、

前記反射画素電極は、前記第二の導電膜により形成され、前記ドレイン電極から延びて前記ドレイン電極に繋がっており、

前記第二の絶縁膜は、前記反射画素電極上に開口部を有し、

前記透明画素電極は、前記反射画素電極と並んで前記透明絶縁性基板上に配置され、前記開口部を介して、前記反射画素電極の前記ドレイン電極から遠い側の制限された部分に電氣的に接続されたことを特徴とする。

【0007】

また、本発明による半透過型液晶表示装置の製造方法は、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するT F Tアレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置の製造方法において、前記T F Tアレイ基板の製造方法は、

透明絶縁性基板上に第一の導電膜を成膜し、それをパターンニングしてゲート電極とゲート配線を形成する工程と、

前記第一の導電膜の上に第一の絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜する工程と、

前記半導体能動膜と前記オーミックコンタクト膜をパターンニングして前記ゲート電極の

10

20

30

40

50

上に前記第一の絶縁膜を介して半導体層を形成する工程と、

前記第一の絶縁膜および前記半導体層の上に第二の導電膜を成膜し、この第二の導電膜をパターニングすることにより、ソース電極を有するソース配線と、ドレイン電極を形成するとともに、前記反射画素電極を、前記ドレイン電極から延びてこのドレイン電極に繋がるようにして、同時に形成する工程と、

前記第一の絶縁膜および前記第二の導電膜の上に第二の絶縁膜を成膜する工程と、

前記第二の絶縁膜をパターニングして前記反射画素電極上の前記第二の絶縁膜に開口部を形成する工程と、

前記第二の絶縁膜上および前記開口部内に透明導電膜を成膜し、それをパターニングして、前記透明画素電極を前記反射画素電極と並んで前記透明絶縁性基板上に形成するとともに、前記開口部を介して、前記ドレイン電極から遠い側の前記反射画素電極の制限された部分に、前記透明画素電極を電氣的に接続する工程を備えたことを特徴とする。

10

【発明の効果】

【0008】

本発明の半透過型液晶表示装置およびその製造方法によれば、反射特性に優れた反射画素電極をソース・ドレイン電極およびソース配線とともに第二の導電膜にて形成すると共に、材料コストが高い有機樹脂膜を必ずしも用いる必要のない構成とすることにより、構造を簡略化して製造に要する工程数を削減することができ、半透過型液晶表示装置の製造コストを低減することができる。

【発明を実施するための最良の形態】

20

【0009】

以下に、本発明を実施するための最良の形態である実施の形態1～実施の形態5について述べる。これらの実施の形態における半透過型液晶表示装置は、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するTFTアレイ基板と、対向透明電極を有する対向基板の間に液晶が配置されたものである。なお、図2～図6においては、半透過型液晶表示装置を構成するTFTアレイ基板の主要部分、すなわち図中左から順にゲート端子部、ソース端子部、ゲート／ソース交差部、TFT部、反射画素電極部、透過画素電極部の断面を連続的に示しているが、各部分の実際の寸法や位置関係を正確に示すものではない。例えば、ゲート端子部およびソース端子部は表示領域以外の基板端部に形成されるものである。

30

【0010】

実施の形態1.

図1は、本発明の実施の形態1における半透過型液晶表示装置を構成するTFTアレイ基板の一画素を示す平面図、図2は、図1と同様に本実施の形態1における半透過型液晶表示装置を構成するTFTアレイ基板の製造プロセスフローを示す断面図である。図中、同一、相当部分には同一符号を付している。まず、本実施の形態1におけるTFTアレイ基板10の構造について、図1および図2(e)を用いて説明する。

【0011】

ガラス基板等の透明絶縁性基板1上には、第一の導電膜2からなるゲート電極21を備えたゲート配線22、ゲート端子23、補助容量電極および補助容量配線24が形成されている。

40

【0012】

ゲート電極21上には、第一の絶縁膜(ゲート絶縁膜)3を介して半導体層である半導体能動膜4およびオーミックコンタクト膜5が形成されている。このオーミックコンタクト膜5は中央部が除去されて二つの領域に分割され、一方には第二の導電膜6からなるソース電極61、他方には同様に第二の導電膜6からなるドレイン電極62が積層されている。これらの半導体能動膜4とソース電極61およびドレイン電極62によりスイッチング素子であるTFTが構成されている。

【0013】

また、ソース電極61から延びたソース配線63が、第一の絶縁膜3を介してゲート配

50

線 2 2 と交差するように設けられ、ソース端子 6 4 も第二の導電膜 6 を用いて形成されている。なお、ゲート配線 2 2 とソース配線 6 3 との交差部には、交差部の耐電圧を向上させるために半導体能動膜 4 およびオーミックコンタクト膜 5 を残存させている。

【0014】

また、反射画素電極 6 5 がドレイン電極 6 2 から延びて形成され、反射画素電極 6 5 はドレイン電極 6 2 に繋がっている。すなわち、反射画素電極 6 5 は第二の導電膜 6 を用いて形成されており、このため、第二の導電膜 6 としては、少なくともその表面層に反射率の高い金属膜を有する薄膜が用いられる。なお、反射画素電極 6 5 を、第一の絶縁膜 3 を介して補助容量電極および補助容量配線 2 4 上に重ねて形成することは、液晶駆動時の補助容量が形成されて良好な表示を行うことができると共に、補助容量電極および補助容量配線 2 4 の形成により透過領域として利用できない部分を反射領域として利用できるため、開口率を向上させる上で好ましい。

10

【0015】

上記構成要素を覆うように第二の絶縁膜 7 が形成され、反射画素電極 6 5 上の第二の絶縁膜 7 はそのほぼ全面において除去されて開口部 8 1 が形成されている。また、ゲート端子 2 3 上の第一の絶縁膜 3 および第二の絶縁膜 7、ソース端子 6 4 上の第二の絶縁膜 7 にはそれぞれコンタクトホール 8 2、8 3 が形成されている。

【0016】

透過率の高い導電膜 9 (以下、透明導電膜と称す) からなる透過画素電極 9 1 が第二の絶縁膜 7 上に形成され、この透過画素電極 9 1 は、透明絶縁性基板 1 上に反射画素電極 6 5 と並んで形成される。この透過画素電極 9 1 は開口部 8 1 を介して、反射画素電極 6 5 のドレイン電極 6 2 から遠い側の制限された部分と電気的に接続され、さらに反射画素電極 6 5 を介してドレイン電極 6 2 と電気的に接続されている。これらの反射画素電極 6 5 と透過画素電極 9 1 は、TFT アレイ基板 1 0 と対向配置される対向基板に形成された対向透明電極との間に印加された電圧により液晶の配向を制御するものである。

20

【0017】

また、透明導電膜によりゲート端子 2 3 上およびソース端子 6 4 上のコンタクトホール 8 2、8 3 内が被覆されると共に、第二の絶縁膜 7 上に端子パターン 9 2、9 3 が形成されている。なお、端子パターン 9 2 はコンタクトホール 8 1 を介してゲート端子 2 3 に電気的に接続され、端子パターン 9 3 はコンタクトホール 8 2 を介してソース端子 6 4 と電気的に接続されており、これらの端子パターン 9 2、9 3 を介して駆動回路からゲート配線 2 2 もしくはソース配線 6 3 に信号が入力される。

30

【0018】

次に、本実施の形態 1 における半透過型液晶表示装置の製造工程について、図 2 を用いて説明する。

【0019】

まず、ガラス基板等の透明絶縁性基板 1 を洗浄して表面を浄化した後、この透明絶縁性基板 1 上にスパッタリング法等により第一の導電膜 2 を成膜する。第一の導電膜 2 としては、例えばクロム (Cr)、モリブデン (Mo)、タンタル (Ta)、チタン (Ti) またはこれらを主成分とする合金等からなる薄膜が用いられる。本実施の形態では、第一の導電膜 2 として膜厚 400 nm のクロム膜を成膜する。

40

【0020】

なお、第一の導電膜 2 上には、後述の工程でドライエッチングによりコンタクトホール 8 1 が形成され、コンタクトホール 8 1 内には電気的接続を得るための導電性薄膜 (透明導電膜) 9 が形成されるため、表面酸化が生じにくい金属薄膜や酸化されても導電性を有する金属薄膜を第一の導電膜 2 として用いることが好ましい。

【0021】

次に、第一の写真製版工程にて第一の導電膜 2 をパターンニングし、図 2 (a) に示すように、ゲート端子 2 3、ゲート配線 2 2、ゲート電極 2 1、補助容量電極および補助容量配線 2 4 を形成する。写真製版工程では、基板を洗浄後、感光性レジストを塗布、乾燥し

50

たのちに、所定のパターンが形成されたマスクを通して露光し、現像することにより基板上にマスクパターンを転写したレジストを形成し、感光性レジストを加熱硬化させたのちに第一の導電膜2のエッチングを行い、その後感光性レジストを剥離する。

【0022】

なお、第一の導電膜2のエッチングは、公知のエッチャントを用いてウエットエッチング法で行うことができる。例えば、第一の導電膜2がクロムで構成されている場合には、第二硝酸セリウムアンモニウムおよび硝酸が混合された水溶液が用いられる。また、第一の導電膜2のエッチングにおいては、パターンエッジの段差部における絶縁膜のカバレッジを向上させて他の配線との段差部での短絡を防止するために、パターンエッジ断面が台形状のテーパ形状となるようにテーパエッチングすることが好ましい。

10

【0023】

次に、プラズマCVD法等により第一の絶縁膜3、半導体能動膜4、オーミックコンタクト膜5を連続して成膜する。ゲート絶縁膜となる第一の絶縁膜3としては、SiNx膜、SiOy膜、SiOzNw膜のいずれかの単層膜もしくはこれらを積層した多層膜が用いられる（なお、x、y、z、wはそれぞれ化学量論組成を表す正数である）。第一絶縁膜3の膜厚は、薄い場合にはゲート配線2bとソース配線6cの交差部で短絡を生じやすく、厚い場合にはTFTのON電流が小さくなり表示特性が低下することから、第一の導電膜2の厚さ程度以上で、かつなるべく薄くすることが好ましい。また、絶縁膜はピンホール等の発生による層間ショートを防止するために、複数回に分けて成膜することが好ましい。本実施の形態では、膜厚300nmのSiN膜を成膜した後、さらに膜厚100nmのSiN膜を成膜することにより、膜厚400nmのa-Si膜を第一の絶縁膜3として形成する。

20

【0024】

半導体能動膜4としては、アモルファスシリコン(a-Si)膜、ポリシリコン(p-Si)膜等が用いられる。半導体能動膜4の膜厚は、薄い場合には後述するオーミックコンタクト膜5のドライエッチング時に膜の消失が発生し、厚い場合にはTFTのON電流が小さくなることから、オーミックコンタクト膜5のドライエッチング時におけるエッチング量の制御性と、必要とするTFTのON電流値を考慮して選択する。本実施の形態では、半導体能動膜4として膜厚150nmのa-Si膜を成膜する。

【0025】

オーミックコンタクト膜5としては、a-Siにリン(P)を微量にドーピングしたn型a-Si膜、あるいはn型p-Si膜が用いられる。本実施の形態では、オーミックコンタクト膜5として膜厚30nmのn型a-Si膜を成膜する。

30

【0026】

次に、第二の写真製版工程にて、図2(b)に示すように、半導体能動膜4およびオーミックコンタクト膜5を少なくともTFT部が形成される部分に残存するようにパターニングする。なお、半導体能動膜4およびオーミックコンタクト膜5はTFT部が形成される部分の他に、ゲート配線22とソース配線63が交差する部分にも残存させることにより、交差部での耐電圧が大きくなり好ましい。なお、半導体能動膜4およびオーミックコンタクト膜5のエッチングは、公知のガス組成（例えば、SF₆とO₂の混合ガスまたはCF₄とO₂の混合ガス）を用いてドライエッチング法で行うことができる。

40

【0027】

次に、スパッタリング法等により第二の導電膜6を成膜する。第二の導電膜6としては、例えばクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金を第1層6a、アルミニウム、銀(Ag)またはこれらを主成分とする合金を第2層6bとし、第3層6cにアルミニウム、銀(Ag)またはこれらを主成分とする合金の窒化膜を設けた三層構造を有した薄膜を用いることができる。第1層6aは、オーミックコンタクト層5および第一の絶縁層3の上に、これらに直接接触するように成膜され、第2層6bはこの第1層6a上にそれに直接接触するように重ねて成膜され、また第3層6cは第2層6bの上にそれに直接接触するように重ねて成膜される。なお、第二の導電膜6はソース配線

50

63および反射画素電極65として用いられるため、配線抵抗および表面層の反射特性を考慮して構成することが必要である。本実施の形態では、第二の導電膜6の第1層6aとして膜厚100nmのクロム膜、その第2層6bとして膜厚300nmのAlNd膜、またその第3層6cとして膜厚30nmのAlNdN膜を成膜する。この第3層6cはこの実施の形態1では、表面層として成膜される。

【0028】

なお、第二の導電膜6の第1層6aは、第一の絶縁膜3との密着性を向上させるために設けられている。また、第二の導電膜6は後述の透明導電膜成膜工程でスパッタリング雰囲気中に晒されるため、第二の導電膜6の最上の第3層6cとしては、スパッタリング雰囲気に晒された場合においても表面酸化が生じにくい導電性金属薄膜を用いることが好ましい。これにより、第二の導電膜6と透明導電膜9とのコンタクト抵抗が上昇するのを防止することができる。

10

【0029】

図3は縦軸に反射率(%)を、また横軸に光の波長(nm)を採り、反射画素電極65の反射率の材料依存性を示したものである。図3において、点線の特性はクロムCr、太い実線の特性はアルミニウム・銅AlCu、細い実線はアルミニウム系の窒化物AlNdNの反射率を示す。この図3に示されるように、第二の導電膜の第3層(表面層)6cとしてAlNdN等のAl系の窒化物(図3中、窒化アルミと記載)を用いることにより、スパッタリング雰囲気に晒された場合においても表面酸化が生じないCr等の高融点金属を用いる場合に比べて、反射画素電極としての反射特性を向上させることができるので、第3層6cには、このようなAl系の窒化物の使用が好ましい。

20

【0030】

次に、第三の写真製版工程にて第二の導電膜6をパターニングし、ソース端子64、ソース配線63、ソース電極61、ドレイン電極62、反射画素電極65を形成する。このとき、ドレイン電極62と反射画素電極65は同一層内で連続して繋がって形成されており、すなわち、ドレイン電極62と反射画素電極65は同一層内で電氣的に接続されている。なお、第二の導電膜6のエッチングは、公知のエッチャントを用いてウエットエッチング法で行うことができる。

【0031】

続いて、TFE部のオーミックコンタクト膜5の中央部をエッチング除去し、図2(c)に示すように半導体能動膜4を露出させる。なお、オーミックコンタクト膜5のエッチングは、公知のガス組成(例えば、SF₆とO₂の混合ガスまたはCF₄とO₂の混合ガス)を用いてドライエッチング法で行うことができる。

30

【0032】

次に、プラズマCVD法等により第二の絶縁膜7を成膜する。第二の絶縁膜7としては、第一の絶縁膜3と同様の材質により形成することができ、膜厚は下層パターンのカバレッジを考慮して決めることが好ましい。本実施の形態では、第二の絶縁膜7として膜厚500nmのSiN膜を成膜する。

【0033】

次に、第四の写真製版工程にて第二の絶縁膜7および第一の絶縁膜3をパターニングし、図2(d)に示すように、反射画素電極65上の開口部81、ゲート端子64上のコンタクトホール82およびソース端子64上のコンタクトホール83を形成する。なお、ゲート端子23上の第一の絶縁膜3および第二の絶縁膜7は、一度にエッチングされてコンタクトホール82が形成される。第一の絶縁膜3および第二の絶縁膜7のエッチングは、公知のエッチャントを用いてウエットエッチング法、もしくは公知のガス組成を用いてドライエッチング法で行うことができる。また、第二の絶縁膜7および第一の絶縁膜3のエッチングにおいては、コンタクトホール82、83内での導電性薄膜のカバレッジを向上させるために、テーパーエッチングすることが好ましい。

40

【0034】

なお、この時点においては、図2(d)に示すように、コンタクトホール82によりゲ

50

ート端子23が露出し、コンタクトホール83によりソース端子64が露出している。また、開口部81により反射画素電極65のほぼ全面が露出している。

【0035】

次に、スパッタリング法等により透明導電膜9を成膜する。透明導電膜9としてはITO、 SnO_2 などを用いることができ、特に化学的安定性の観点からITOを用いることが好ましい。なお、ITOは、結晶化ITOまたはアモルファスITO(a-ITO)のいずれでもよいが、a-ITOを用いた場合は、パターンニング後、結晶化温度180℃以上に加熱して結晶化させる必要がある。本実施の形態では、透明導電膜9として膜厚80nmのa-ITOを成膜する。

【0036】

次に、第五の写真製版工程にて透明導電膜9をパターンニングし、図2(e)に示すように、透過画素電極91および端子パターン92、93を形成する。このとき、コンタクトホール82、83内、および反射画素電極65と透過画素電極91の接続部にあたる開口部81の側壁部は透明導電膜9により被覆されている。反射画素電極65と透明画素電極91との接続部では、反射画素電極65のドレイン電極62から遠い側の制限された部分に透明画素電極91が接合することにより、反射画素電極65と透明画素電極91とが接続される。また、反射画素電極65等を構成している第二の導電膜6の最上の第3層6cとして、スパッタリング雰囲気中に晒された場合においても表面酸化が生じにくいA1系の窒化物からなる導電性金属薄膜を用いることにより、反射画素電極65と透過画素電極91は良好なコンタクト抵抗を得ることができ、透過画素電極91は反射画素電極65を介してドレイン電極62と電氣的に接続されている。

【0037】

また、端子パターン92はコンタクトホール82を介してゲート端子23に電氣的に接続され、端子パターン93はコンタクトホール83を介してソース端子64と電氣的に接続されている。なお、透明導電膜9のエッチングは、使用する材料によって公知のエッチャントもしくは公知のガス組成を用いて行うことができる。また、透明導電膜9のエッチングおよび感光性レジストの剥離後、a-ITOを結晶化させるために大気中で180℃以上に加熱する。以上の工程を経て、図2(e)に示すように、1画素内に反射画素電極65と透過画素電極91を有するTFTアレイ基板10を5回の写真製版工程により形成することができる。

【0038】

このようにして形成されたTFTアレイ基板10は、その後のセル化工程において配向膜が塗布され、一定の方向にラビング処理が施される。同様に、他の透明絶縁性基板上にブラックマトリクス、カラーフィルタ、カラーフィルタの保護膜、対向透明電極等が形成された対向基板にも配向膜が塗布されラビング処理が施される。これらのTFTアレイ基板10と対向基板とを互いの配向膜が向き合うようにスペーサを介して重ね合わせ、基板周縁部をシール材にて接着し、両基板間に液晶を封止する。このようにして形成された液晶セルの背面にバックライトユニットに取り付けることにより、本実施の形態1における半透過型液晶表示装置が完成する。

【0039】

以上のように、本実施の形態1における半透過型液晶表示装置は、反射画素電極65をソース電極61、ドレイン電極62、ソース配線63等を構成する第二の導電膜6を用いて形成すると共に、材料コストが高い有機樹脂膜からなる層間絶縁膜を用いない構成とした。これにより、半透過型液晶表示装置の構造が簡略化されて製造に要する工程数を削減することができ、半透過型液晶表示装置の製造コストを低減することができる。

【0040】

また、反射画素電極65を構成している第二の導電膜6の第3層(表面層)6cとして、反射特性に優れ、かつスパッタリング雰囲気に晒されても表面酸化が生じにくい導電性金属薄膜を用いることにより、反射画素電極65の形成後に透過画素電極91が形成され、透過画素電極91は反射画素電極65を介してドレイン電極62と電氣的に接続される

本構成においても、反射画素電極 6 5 は優れた反射特性を有し、かつ反射画素電極 6 5 と透過画素電極 9 1 との接続部は良好なコンタクト抵抗を得ることができる。

【0041】

さらに、反射画素電極 6 5 は、開口 8 1 により T F T アレイ基板 1 0 の表面に露出した構造となるため、良好な反射特性を得ることができる。

【0042】

実施の形態 2 .

図 4 は、本発明の実施の形態 2 における半透過型液晶表示装置を構成する T F T アレイ基板の一面素を示す平面図、図 5 は、図 4 と同様に本実施の形態 2 における半透過型液晶表示装置を構成する T F T アレイ基板を示す断面図である。図中、同一、相当部分には同一符号を付している。

10

【0043】

本実施の形態における半透過型液晶表示装置の構造および製造工程については、T F T アレイ基板 1 0 に形成される透過画素電極 9 1 の形成領域を除いて上記実施の形態 1 と同様であるので説明を省略する。

【0044】

本実施の形態 2 における T F T アレイ基板 1 0 は、上記実施の形態 1 と同様に、透明絶縁性基板 1 上に第一の導電膜 2 からなるゲート電極 2 1 とゲート配線 2 2 とゲート端子 2 3 と補助容量電極および補助容量配線 2 4、第一の絶縁膜 3、半導体能動膜 4、オーミックコンタクト膜 5、第二の導電膜 6 からなるソース電極 6 1 とドレイン電極 6 2 とソース配線 6 3 とソース端子 6 4 と反射画素電極 6 5、第二の絶縁膜 7、反射画素電極 6 5 上に開口部 8 1、ゲート端子 2 3 上にコンタクトホール 8 2、ソース端子 6 4 上にコンタクトホール 8 3、端子パターン 9 2、9 3、および透過画素電極 9 1 が形成されている。ただし、本実施の形態 2 では、図 4 および図 5 に示すように、透明導電膜 9 は、透過画素電極 9 1 に連続する反射画素電極 6 5 の被覆部分 9 4 を有し、この被覆部分 9 4 は反射画素電極 6 5 上の第二の絶縁膜 7 に形成された開口部 8 1 の全てを覆い、この開口部 8 1 から露出する反射画素電極 6 5 の全体を覆い、この開口部 8 1 を介して透過画素電極 9 1 に接続されている。

20

【0045】

従来、反射型液晶表示装置では、表示のちらつき現象（フリッカー）が発生するという問題があり、液晶表示装置の検査工程において、反射画素電極もしくは対向透明電極の電位を調整するなどの方法により対応していた。フリッカーの発生は、T F T アレイ基板側で反射画素電極に用いられるアルミニウムや銀と、対向基板側で対向透明電極に用いられる I T O とは、仕事関数が異なることに起因すると考えられる。すなわち、電極を構成する金属の仕事関数が異なると、電極と配向膜との接触界面に発生する界面分極の大きさが異なり、その結果、T F T アレイ基板側と対向基板側とでは、電極と配向膜との界面での分極量が異なり、液晶層に D C 成分が重畳するためである。

30

【0046】

本実施の形態 2 では、反射画素電極 6 5 を I T O からなる透過導電膜 9 の被覆部分 9 4 で被覆することにより、反射画素電極 6 5 上で、対向透明電極と同じ材料（I T O）の膜が相対向することになり、T F T アレイ基板 1 0 側と対向基板側とで配向膜に接触する導電膜が同じ材料になる。その結果、T F T アレイ基板 1 側の導電膜被覆部分 9 4 と配向膜との界面、および対向基板側の導電膜（対向透明電極の I T O）と配向膜との界面での分極量が等しくなり、液晶層に D C 成分が重畳しない。

40

【0047】

以上のように、本実施の形態 2 においても、上記実施の形態 1 と同様に、反射画素電極 6 5 をソース電極 6 1、ドレイン電極 6 2、ソース配線 6 3 等を構成する第二の導電膜 6 を用いて形成すると共に、材料コストが高い有機樹脂膜からなる層間絶縁膜を用いない構成とすることにより、半透過型液晶表示装置の製造コストを低減することができる。また、反射画素電極 6 5 を構成している第二の導電膜 6 の第 3 層（表面層）6 c として、スパ

50

ツタリング雰囲気にも晒されても表面酸化が生じにくい導電性金属薄膜を用いることにより、反射画素電極 6 5 の形成後に透過画素電極 9 1 を形成する層構成においても、反射画素電極 6 5 と透過画素電極 9 1 との接続部は良好なコンタクト抵抗を得ることができる。

【0048】

さらに、反射画素電極 6 5 を透過導電膜 9 の被覆部分 9 4 で被覆することにより、工程を追加することなくフリッカーの発生を抑制でき、表示品質の高い半透過型液晶表示装置を得ることができる。

【0049】

実施の形態 3.

図 6 は、本発明の実施の形態 3 における半透過型液晶表示装置を構成する TFT アレイ基板の一面素を示す平面図、図 7 は、図 6 と同様に本実施の形態 3 における半透過型液晶表示装置を構成する TFT アレイ基板の製造プロセスフローを示す断面図である。図中、同一、相当部分には同一符号を付している。まず、本実施の形態 3 における TFT アレイ基板の構造について、図 6 および図 7 (e) を用いて説明する。

【0050】

本実施の形態 3 による TFT アレイ基板 10 では、第二の導電膜 6 は、第 1 層 6 a の上に第 2 層 6 b を被覆した 2 層構造とされ、第 2 層 6 b が表面層を構成し、実施の形態 1、2 における第二の導電膜 6 に比較して、第 3 層 6 c が形成されていない。反射画素電極 6 5 は第二の絶縁膜 7 の被覆部分 7 1 によりそのほぼ全面を被覆されており、透過画素電極 9 1 と反射画素電極 6 5 の電氣的接続は、反射画素電極 6 5 上の第二の絶縁膜 7 の被覆部分 7 1 に形成したコンタクトホール 8 4 を介して行われている。また、第二の導電膜（反射画素電極 6 5 等）6 と透明導電膜（透過画素電極 9 1 等）9 との接続部においては、第二の金属膜 6 の第 2 層 6 b が除去され、表面酸化が生じない第 1 層（Cr）6 a により、反射画素電極 6 5 と透過画素電極 9 1 との接続が行われている。コンタクトホール 8 4 は、反射画素電極 6 5 のドレイン電極 6 2 から遠い側の制限された部分に位置しており、透明画素電極 9 1 は、このコンタクトホール 8 4 を介して、反射画素電極 6 5 のドレイン電極 6 2 から遠い側の制限された部分に接合し、それと電氣的に接続される。なお、その他の構造は上記実施の形態 1 と同様であるので説明を省略する。

【0051】

次に、本実施の形態 3 における半透過型液晶表示装置の製造工程について、図 7 を用いて説明する。まず、透明絶縁性基板 1 上に第一の導電膜 2 を成膜し、第一の写真製版工程にてパターンニングしてゲート端子 2 3、ゲート配線 2 2、ゲート電極 2 1、補助容量電極および補助容量配線 2 4 を形成する（図 7 (a)）。なお、ゲート電極 2 1、ゲート配線 2 2、ゲート端子 2 3、補助容量配線 2 4 の膜組成および製造工程は上記実施の形態 1 と同様であるので説明を省略する。

【0052】

次に、第一の絶縁膜 3、半導体能動膜 4、オーミックコンタクト膜 5 を連続して成膜し、第二の写真製版工程にて半導体能動膜 4 とオーミックコンタクト膜 5 をパターンニングする（図 7 (b)）。なお、第一の絶縁膜 3、半導体能動膜 4、オーミックコンタクト膜 5 の膜組成および製造工程は上記実施の形態 1 と同様であるので説明を省略する。

【0053】

次に、スパッタリング法等により第二の導電膜 6 を成膜する。第二の導電膜 6 としては、例えばクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金を第 1 層 6 a とし、アルミニウム、銀（Ag）またはこれらを主成分とする合金を第 2 層 6 b とする二層構造を有した薄膜を用いることができる。第 1 層 6 a は、オーミックコンタクト層 5 および第一の絶縁層 3 の上に、これらに直接接触するよう成膜され、第 2 層 6 b はこの第 1 層 6 a 上にそれに直接接触するように重ねて成膜される。この実施の形態 3 では、第 2 層 6 b は第二の導電層 6 の表面層である。なお、第二の導電膜 6 はソース配線 6 3 および反射画素電極 6 5 として用いられるため、配線抵抗および表面層の反射特性を考慮して構成することが必要である。本実施の形態 3 では、第二の導電膜 6 の第 1 層 6 a として

膜厚100nmのクロム膜、第2層6bとして膜厚300nmのAlCu膜を成膜する。

【0054】

本実施の形態3では、第二の導電膜（反射画素電極65等）6と透明導電膜（透過画素電極91等）9との接続部においては、第二の導電膜6の第2層6bが部分的に除去されて第1層6aが透明導電膜91との電氣的接続に用いられるため、第二の導電膜6の第1層6aとしては、第一の絶縁膜3との密着性がよく、かつ後述の透明導電膜形成工程でスパッタリング雰囲気中に晒された場合においても表面酸化が生じにくい金属薄膜が用いられる。なお、第二の導電膜6と透明導電膜9との接続には第二の導電膜6の第1層6aが用いられるため、第二の導電膜6の表面層（最上層）には、スパッタリング雰囲気中に晒された場合においても表面酸化が生じにくい金属薄膜を配置する必要が無く、層構成を二層構造とすることができる。

10

【0055】

次に、第三の写真製版工程にて第二の導電膜6をパターンニングし、ソース端子64、ソース配線63、ソース電極61、ドレイン電極62、反射画素電極65を形成する。このとき、ドレイン電極62と反射画素電極65は同一層内で連続して形成されており、すなわち、ドレイン電極62と反射画素電極65は同一層内で繋がりを、電氣的に接続されている。なお、第二の導電膜6のエッチングは、公知のエッチャントを用いてウエットエッチング法で行うことができる。続いて、TF T部のオーミックコンタクト膜5の中央部をエッチング除去し、図7（c）に示すように半導体能動膜4を露出させる。

【0056】

20

次に、プラズマCVD法等により第二の絶縁膜7を成膜する。第二の絶縁膜7としては、第一の絶縁膜3と同様の材質により形成することができ、膜厚は下層パターンのカバレッジを考慮して決めることが好ましい。本実施の形態では、第二の絶縁膜7として膜厚300nmのSiN膜を成膜する。

【0057】

次に、第四の写真製版工程にて第二の絶縁膜7および第一の絶縁膜3をパターンニングし、ゲート端子23上にコンタクトホール82、ソース端子64上にコンタクトホール83、反射画素電極65上の被覆部分71にコンタクトホール84を形成する。実施の形態3では、とくに第二の絶縁膜7に、反射画素電極65を覆う被覆部分71を残し、この被覆部分71の一部にコンタクトホール84を形成する。なお、ゲート端子23上の第一の絶縁膜3および第二の絶縁膜7は、一度にエッチングされてコンタクトホール82が形成される。また、第二の絶縁膜7および第一の絶縁膜3のエッチングにおいては、コンタクトホール内での導電性薄膜のカバレッジを向上させるために、テーパーエッチングすることが好ましい。

30

【0058】

続いて、コンタクトホール83、84により露出した第二の導電膜6のうち、その上層である第2層6bであるAlCu膜のみをエッチング除去する（図7（d））。なお、このとき、コンタクトホール83、84の底部には、第二の導電膜6の第1層6aであるCr膜が露出している。

【0059】

40

次に、スパッタリング法等により透明導電膜9を成膜する。透明導電膜9としてはITO、SnO₂などを用いることができ、特に化学的安定性の観点からITOを用いることが好ましい。本実施の形態では、透明導電膜9として膜厚100nmのa-ITOを成膜する。

【0060】

次に、第五の写真製版工程にて透明導電膜9をパターンニングし、図7（e）に示すように、透過画素電極91および端子パターン92、93を形成する。このとき、コンタクトホール82、83、84内も透明導電膜9により被覆されている。また、コンタクトホール83、84の底部には第二の導電膜6の下層の第1層6aであるCrが露出しており、Crはスパッタリング雰囲気中に晒された場合においても表面酸化が生じないため、コンタ

50

クトホール 83 を介してソース端子 64 と端子パターン 92、コンタクトホール 84 を介して反射画素電極 65 と透過画素電極 91 は良好なコンタクト抵抗を得ることができ、透過画素電極 91 は反射画素電極 65 を介してドレイン電極 62 と電氣的に接続されている。コンタクトホール 84 は、反射画素電極 65 のドレイン電極 62 から遠い側の制限された部分に位置しており、透明画素電極 91 は、このコンタクトホール 84 を介して、反射画素電極 65 のドレイン電極 62 から遠い側の制限された部分に接合し、それと電氣的に接続される。以降、上記実施の形態 1 と同様の工程により半透過型液晶表示装置を形成する。

【0061】

一般に、半透過型液晶表示装置においては、光を反射して表示を行う反射画素電極部と光を透過して表示を行う透過画素電極部との光路長を近づけ光学特性を一致させるために、反射画素電極部のセルギャップを小さくする必要がある。その結果、面間（TFT アレイ基板の反射画素電極と対向基板の対向透明電極間）でショートが発生し歩留まりが低下するという問題があった。本実施の形態 3 では、反射画素電極 65 上に第二の絶縁膜 7 を残存させることにより、反射画素電極 65 と対向透明電極間のショートの発生を抑制することができる。

10

【0062】

以上のように、本実施の形態 3 においても、上記実施の形態 1 と同様に、反射画素電極 65 をソース電極 61、ドレイン電極 62、ソース配線 63 等を構成する第二の導電膜 6 を用いて形成すると共に、材料コストが高い有機樹脂膜からなる層間絶縁膜を用いない構成とすることにより、半透過型液晶表示装置の製造コストを低減することができる。また、第二の導電膜（反射画素電極 65 等）6 と透明導電膜（透過画素電極 91 等）9 との接続部においては、第二の導電膜 6 の上層の第 2 層 6b を部分的に除去して、下層の第 1 層（Cr）6a を透明導電膜 9 との接続に用いることにより、反射画素電極 65 の形成後に透過画素電極 91 を形成する層構成においても、反射画素電極 65 と透過画素電極 91 との接続部は良好なコンタクト抵抗を得ることができる。

20

【0063】

さらに、反射画素電極 65 上に第二の絶縁膜 7 を残存させることにより、工程を追加することなく反射画素電極 65 と対向透明電極間のショートの発生を抑制することができ、半透過型液晶表示装置の歩留まりが向上する。

30

【0064】

なお、上記実施の形態 3 では、第二の導電膜（反射画素電極 65 等）6 と透明導電膜（透過画素電極 91 等）9 との接続部においては、第二の導電膜 6 の上層の第 2 層 6b を部分的に除去して下層の第 1 層 6a を透明導電膜 9 との電氣的接続に用いる場合を示したが、上記実施の形態 1 に示したように、第 2 層 6b の上に、最上の第 3 層 6c として、スパッタリング雰囲気中に晒された場合においても表面酸化が生じにくい金属薄膜を配置してなる第二の導電膜 6 を用い、第二の導電膜 6 の第 3 層 6c を部分的に除去をせずに、第二の導電膜 6 と透明導電膜 9 との接続を行う構成としても上記実施の形態 3 と同様の効果が得られる。

【0065】

40

実施の形態 4.

図 8 は、本発明の実施の形態 4 における半透過型液晶表示装置を構成する TFT アレイ基板を示す断面図である。図中、同一、相当部分には同一符号を付している。

【0066】

本実施の実態 4 における半透過型液晶表示装置の構造および製造工程については、TFT アレイ基板に形成される第二の絶縁膜 7 の製造工程を除いて上記実施の形態 3 と同様であるので説明を省略する。

【0067】

本実施の形態 4 における TFT アレイ基板 10 は、上記実施の形態 3 と同様に、透明絶縁性基板 1 上に第一の金属膜からなるゲート電極 21 とゲート配線 22 とゲート端子 23

50

と補助容量電極および補助容量配線 2 4、第一の絶縁膜 3、半導体能動膜 4、オーミックコンタクト膜 5、第二の導電膜 6 からなるソース電極 6 1 とドレイン電極 6 2 とソース配線 6 3 とソース端子 6 4 と反射画素電極 6 5、第二の絶縁膜 7、ゲート端子 2 3 上のコンタクトホール 8 2、ソース端子 6 4 上のコンタクトホール 8 3、反射画素電極 6 5 上のコンタクトホール 8 4、端子パターン 9 2、9 3 および透過画素電極 9 1 が形成されている。ただし、本実施の形態 4 では、図 8 に示すように、反射画素電極 6 5 上の第二の絶縁膜 7 の被覆部分 7 1 は他の部分より膜厚が薄く形成されている。

【0068】

次に、本実施の形態 4 における半透過型液晶表示装置の製造工程について説明する。なお、第二の絶縁膜 7 の形成工程以外は上記実施の形態 3 と同様であるので説明を省略する。

10

【0069】

上記実施の形態 3 と同様の工程により、透明絶縁性基板 1 上には第一の金属膜からなるゲート電極 2 1 とゲート配線 2 2 とゲート端子 2 3 と補助容量電極および補助容量配線 2 4、第一の絶縁膜 3、半導体能動膜 4、オーミックコンタクト膜 5、第二の導電膜 6 からなるソース電極 6 1 とドレイン電極 6 2 とソース配線 6 3 とソース端子 6 4 と反射画素電極 6 5 が形成されている。

【0070】

次に、プラズマ CVD 法等により第二の絶縁膜 7 を成膜する。第二の絶縁膜 7 としては、第一の絶縁膜 3 と同様の材質により形成することができ、膜厚は下層パターンのカバレッジを考慮して決めることが好ましい。本実施の形態 4 では、第二の絶縁膜 7 として膜厚 300 nm の SiN 膜を成膜する。次に、第四の写真製版工程にて第二の絶縁膜 7 をパターンニングする。このとき、ハーフトーン露光のプロセスを用いる。

20

【0071】

ここで、ハーフトーン露光のプロセスについて説明する。ハーフトーン露光では、ハーフトーンのマスク、例えば、マスクの Cr パターンに濃淡を持たせたマスクを介して露光することにより、露光強度を調整してフォトレジストの残存膜厚を制御する。その後、まず、フォトレジストが完全に除去されている部分の膜のエッチングを行う。次に、フォトレジストをアッシングすることにより、残存膜厚が少ない部分のフォトレジストが除去される。次に、フォトレジストの残存膜厚が少なかった部分（フォトレジストが除去されている）で膜のエッチングを行う。これにより、一回の写真製版工程により形成する膜の膜厚を変化させることができる。

30

【0072】

第四の写真製版工程による第二の絶縁膜 7 のパターンニングは、まず、ハーフトーンのマスクを用いて露光を行い、フォトレジストの残存膜厚を反射画素電極 6 5 上の被覆部分 7 1 では他の第二の絶縁膜 7 を残存させる部分より少なく形成する。次に、ドライエッチング法により第二の絶縁膜 7 および第一の絶縁膜 3 をエッチングしてコンタクトホール 8 2、8 3、8 4 を形成する。続けて、酸素プラズマ等によりフォトレジストをアッシングして反射画素電極 6 5 上のフォトレジストを除去して第二の絶縁膜 7 を露出させる。その後、再度第二の絶縁膜 7 のエッチングを行う。このとき、エッチング条件を制御して反射画素電極 6 5 上に残存させる第二の絶縁膜 7 の被覆部分 7 1 の膜厚を制御する。なお、第二の絶縁膜のエッチングをドライエッチング法で行うことにより、エッチング、アッシング、エッチングと連続して行うことができる。以降、上記実施の形態 3 と同様の工程により半透過型液晶表示装置を形成する。

40

【0073】

以上のように、本実施の形態 4 では、上記実施の形態 3 と同様の効果を得ることができると共に、反射画素電極 6 5 上の第二の絶縁膜 7 の被覆部分 7 1 の残存膜厚を薄くすることにより、上記実施の形態 3 と比して反射画素電極 6 5 における反射特性が向上する。

【0074】

実施の形態 5

50

図9は、本発明の実施の形態5における半透過型液晶表示装置を構成するTFTアレイ基板の製造プロセスフローを示す断面図である。図中、同一、相当部分には同一符号を付している。

【0075】

本実施の形態における半透過型液晶表示装置の構造については、上記実施の形態1と同様であるので説明を省略する。次に、本実施の形態における半透過型液晶表示装置の製造工程について、図9を用いて説明する。

【0076】

まず、透明絶縁性基板1上に第一の導電膜2を成膜し、第一の写真製版工程にてパターニングしてゲート端子23、ゲート配線22、ゲート電極21、補助容量電極および補助容量配線24を形成する(図9(a))。なお、ゲート電極21、ゲート配線22、ゲート端子23、補助容量電極および補助容量配線24の膜組成および製造工程は上記実施の形態1と同様であるので説明を省略する。

【0077】

次に、第一の絶縁膜3、半導体能動膜4、オーミックコンタクト膜5を連続して成膜し、第二の写真製版工程にて半導体能動膜4とオーミックコンタクト膜5をパターニングする(図9(b))。なお、第一の絶縁膜3、半導体能動膜4、オーミックコンタクト膜5の膜組成および製造工程は上記実施の形態1と同様であるので説明を省略する。

【0078】

次に、スパッタリング法等により第二の導電膜6を成膜する。第二の導電膜6としては、例えばクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金からなる下層の第1層6a、アルミニウム、銀(Ag)またはこれらを主成分とする合金を中間の第2層6bとし、最上の第3層6cにクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金を設けた三層構造を有した薄膜を用いることができる。本実施の形態5では、第二の導電膜6として第1層6aを膜厚100nmのクロム膜、第2層6bを膜厚100nmのAlCu膜、第3層6cを膜厚10nmのCr膜を成膜する。

【0079】

なお、第二の導電膜6の下層の第1層6aは、第一の絶縁膜3との密着性を向上させるために設けられている。また、第二の導電膜6は後述の透明導電膜形成工程でスパッタリング雰囲気中に晒されるため、第二の導電膜6の最上の第3層6cとして、スパッタリング雰囲気中に晒された場合においても表面酸化が生じにくい導電性金属薄膜を用いることにより、第二の導電膜6と透明導電膜9とのコンタクト抵抗が上昇するのを防止している。

【0080】

次に、第三の写真製版工程にて第二の導電膜6をパターニングし、ソース端子64、ソース配線63、ソース電極61、ドレイン電極62、反射画素電極65を形成する。このとき、ドレイン電極62と反射画素電極65は同一層内で連続して繋がって形成されており、すなわち、ドレイン電極62と反射画素電極65は同一層内で電氣的に接続されている。なお、第二の導電膜6のエッチングは、公知のエッチャントを用いてウェットエッチング法で行うことができる。続いて、TFT部のオーミックコンタクト膜5の中央部をエッチング除去し、図9(c)に示すように半導体能動膜4を露出させる。

【0081】

次に、プラズマCVD法等により第二の絶縁膜7を成膜する。第二の絶縁膜7としては、第一の絶縁膜3と同様の材質により形成することができ、膜厚は下層パターンのカバレッジを考慮して決めることが好ましい。本実施の形態では、第二の絶縁膜7として膜厚400nmのSiN膜を成膜する。

【0082】

次に、第四の写真製版工程にて第二の絶縁膜7および第一の絶縁膜3をパターニングし、図9(d)に示すように、反射画素電極65上に開口部81、ゲート端子23上にコンタクトホール82、ソース端子64上にコンタクトホール83を形成する。なお、ゲート端子23上の第一の絶縁膜3および第二の絶縁膜7は、一度にエッチングされてコンタク

トホール 82 が形成される。また、第二の絶縁膜 7 および第一の絶縁膜 3 のエッチングにおいては、コンタクトホール内での導電性薄膜のカバレッジを向上させるために、テーパエッチングすることが好ましい。

【0083】

次に、スパッタリング法等により透明導電膜を成膜する。透明導電膜としてはITO、 SnO_2 などを用いることができ、特に化学的安定性の観点からITOを用いることが好ましい。本実施の形態では、透明導電膜として膜厚 80 nm の a-ITO を成膜する。

【0084】

次に、第五の写真製版工程にて透明導電膜をパターンニングし、透過画素電極 91 および端子パターン 92、93 を形成する。このとき、コンタクトホール 82、83 内、および反射画素電極 65 と透過画素電極 91 の接続部にあたる開口部 81 の側壁部は透明導電膜により被覆されている。反射画素電極 65 と透明画素電極 91 との接続部では、反射画素電極 65 のドレイン電極 62 から遠い側の制限された部分に透明画素電極 91 が接合することにより、反射画素電極 65 と透明画素電極 91 とが接続される。また、反射画素電極 65 等を構成している第二の導電膜 6 の最上層の第 3 層 6c として、スパッタリング雰囲気中に晒された場合においても表面酸化が生じにくいCr等を用いることにより、反射画素電極 65 と透過画素電極 91 は良好なコンタクト抵抗を得ることができ、透過画素電極 91 は反射画素電極 65 を介してドレイン電極 62 と電氣的に接続されている。

【0085】

次に、反射画素電極 65 上で、第二の絶縁膜 7 に形成された開口部 81 により露出している第二の導電膜 6 の最上の第 3 層 6c であるCrをエッチング除去する（図 9（e））。これにより、反射画素電極 65 の表面には反射率の高いAlCu合金膜が露出し、良好な反射特性を得ることができる。以降、上記実施の形態 1 と同様の工程により半透過型液晶表示装置を形成する。

【0086】

以上のように、本実施の形態 5 においても、上記実施の形態 1 と同様に、反射画素電極 65 をソース電極 61、ドレイン電極 62、ソース配線 63 等を構成する第二の導電膜 6 を用いて形成すると共に、材料コストが高い有機樹脂膜からなる層間絶縁膜を用いない構成とすることにより、半透過型液晶表示装置の製造コストを低減することができる。

【0087】

また、反射画素電極 65 を構成している第二の導電膜 6 の最上の第 3 層 6c として、スパッタリング雰囲気中に晒されても表面酸化が生じにくいCr等を用い、かつ最終工程でこの第 3 層 6c をエッチング除去することにより、反射画素電極 65 の形成後に透過画素電極 91 が形成される層構成においても、反射画素電極 65 と透過画素電極 91 との接続部は良好なコンタクト抵抗を得ることができると共に、反射画素電極 65 の表面には反射率の高いAlCu合金膜が露出するため、良好な反射特性を得ることができる。

【産業上の利用可能性】

【0088】

本発明は、液晶表示装置に利用され、特に低消費電力化が要求される中、小型の携帯情報機器のモニターとして利用することができる。

【図面の簡単な説明】

【0089】

【図 1】本発明の実施の形態 1 における半透過型液晶表示装置を構成する TFT アレイ基板の一面素を示す平面図である。

【図 2】本発明の実施の形態 1 における半透過型液晶表示装置を構成する TFT アレイ基板の製造プロセスフローを示す断面図である。

【図 3】各種金属材料の各波長における反射率を示す図である。

【図 4】本発明の実施の形態 2 における半透過型液晶表示装置を構成する TFT アレイ基板の一面素を示す平面図である。

【図 5】本発明の実施の形態 2 における半透過型液晶表示装置を構成する TFT アレイ基

10

20

30

40

50

板を示す断面図である。

【図6】本発明の実施の形態3における半透過型液晶表示装置を構成するTFTアレ基板の画素を示す平面図である。

【図7】本発明の実施の形態3における半透過型液晶表示装置を構成するTFTアレ基板の製造プロセスフローを示す断面図である。

【図8】本発明の実施の形態4における半透過型液晶表示装置を構成するTFTアレ基板を示す断面図である。

【図9】本発明の実施の形態5における半透過型液晶表示装置を構成するTFTアレ基板の製造プロセスフローを示す断面図である。

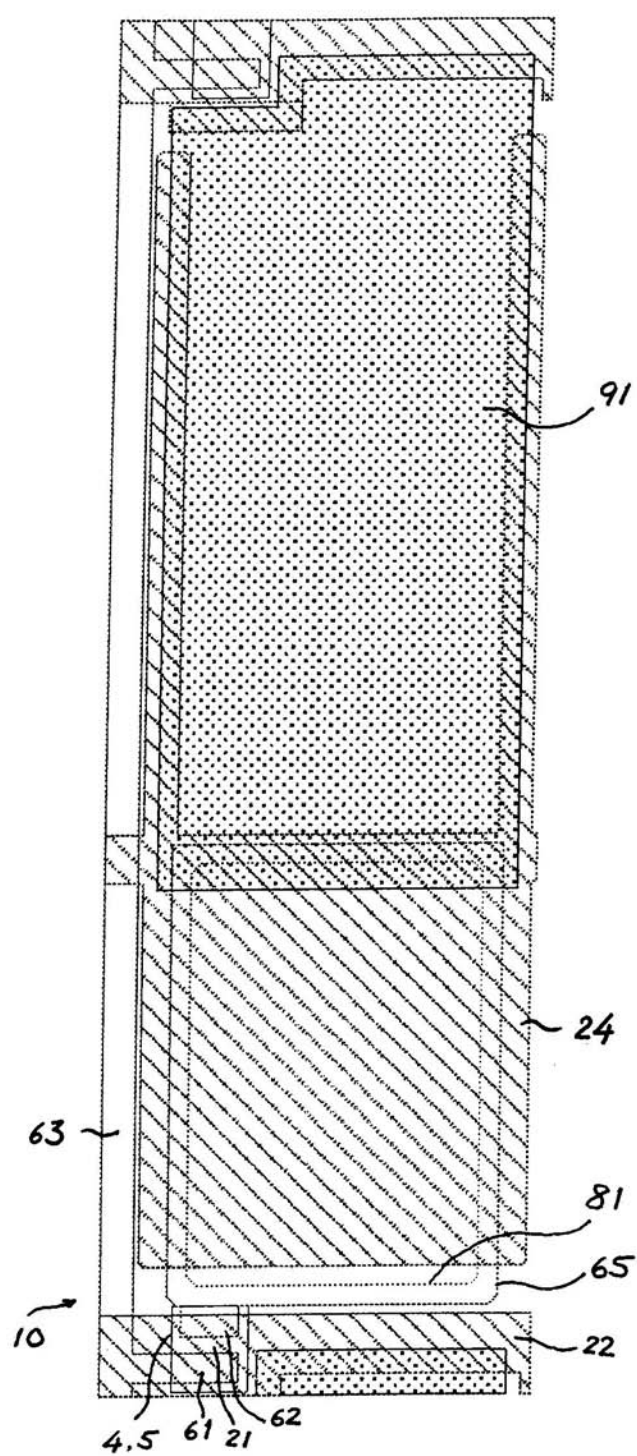
【符号の説明】

10

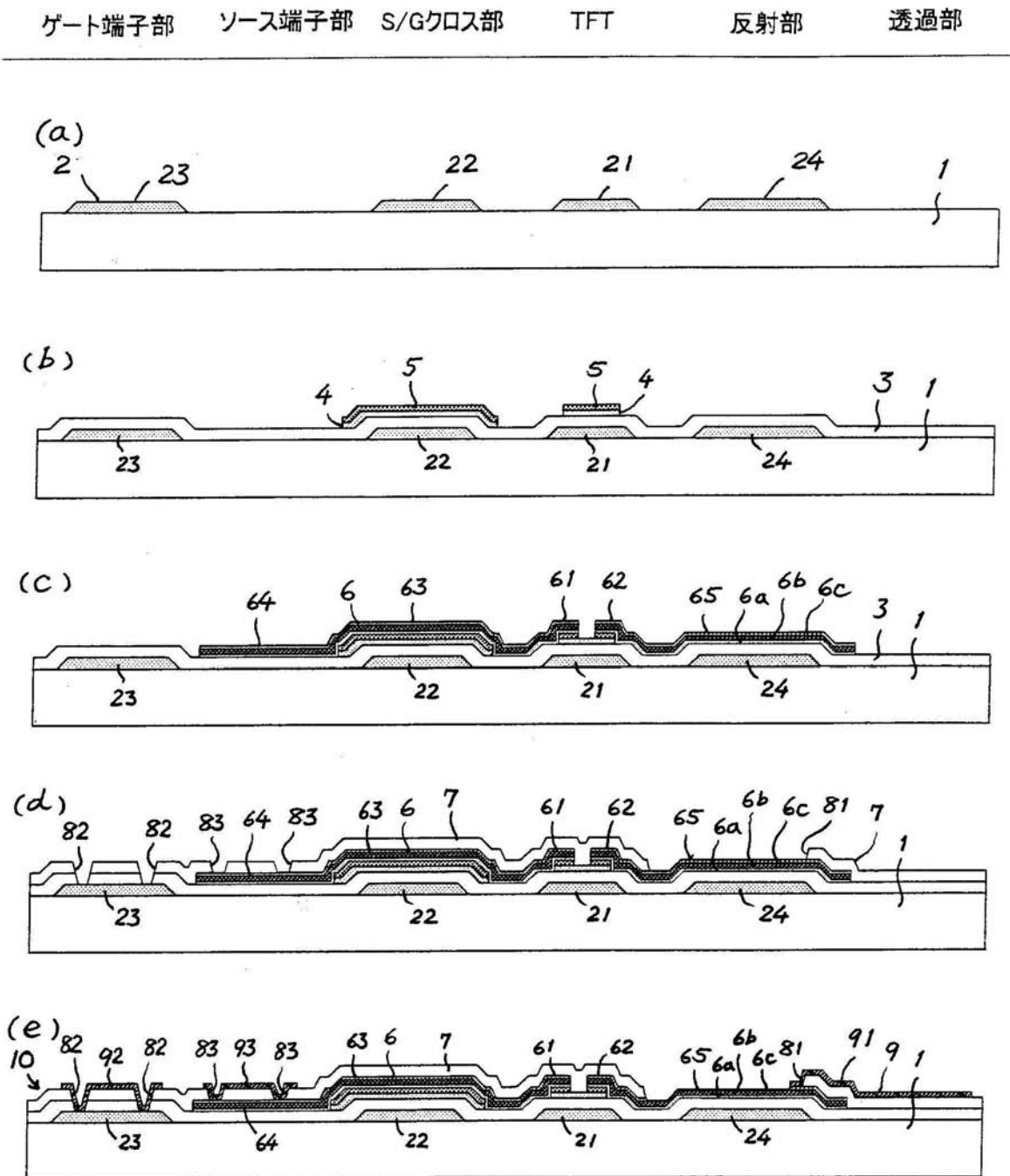
【0090】

10 TFTアレ基板、1 透明絶縁性基板、2 第一の導電膜、21 ゲート電極、22 ゲート配線、23 ゲート端子、24 補助容量配線、3 第一の絶縁膜（ゲート絶縁膜）、4 半導体能動膜、5 オーミックコンタクト膜、6 第二の導電膜、61 ソース電極、62 ドレイン電極、63 ソース配線、64 ソース端子、65 反射画素電極、7 第二の絶縁膜、71 被覆部分、81 開口部、82、83、84 コンタクトホール、9 透明導電膜、91 透過画素電極、94 被覆部分、92、93 端子パターン。

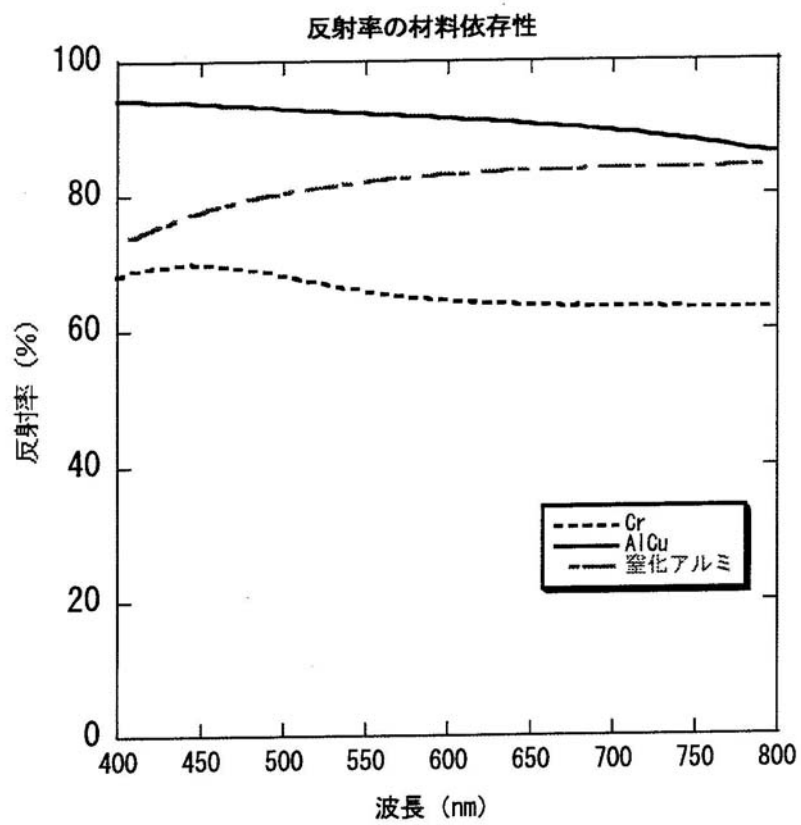
【図 1】



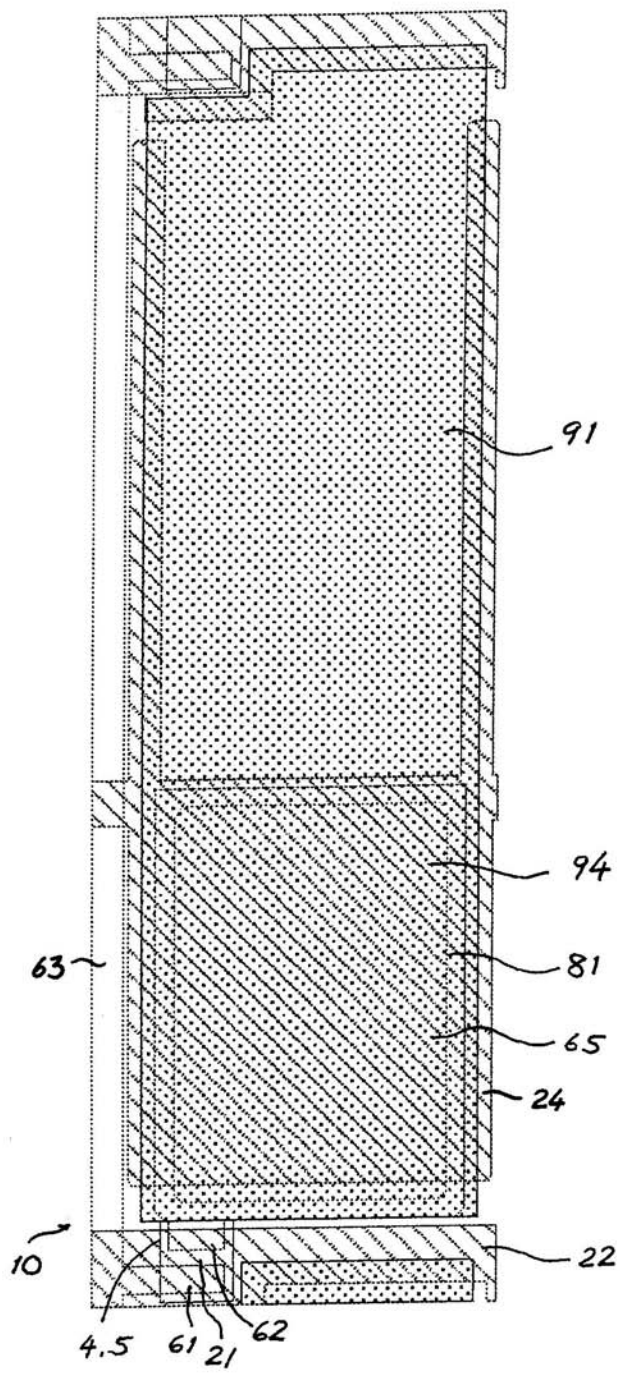
【図 2】



【図 3】

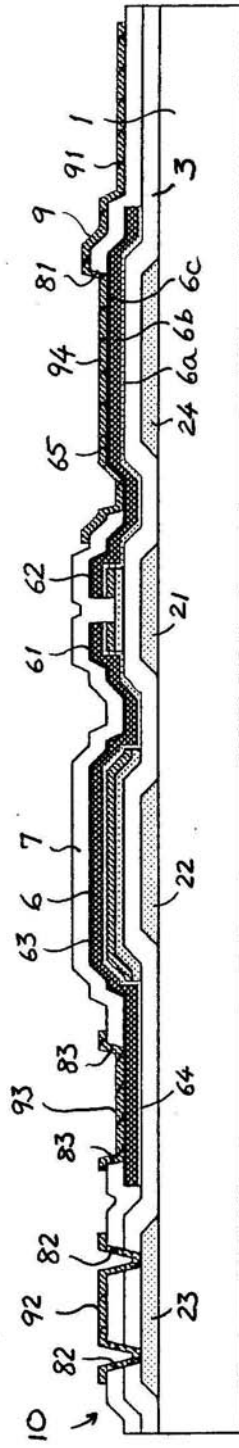


【図 4】

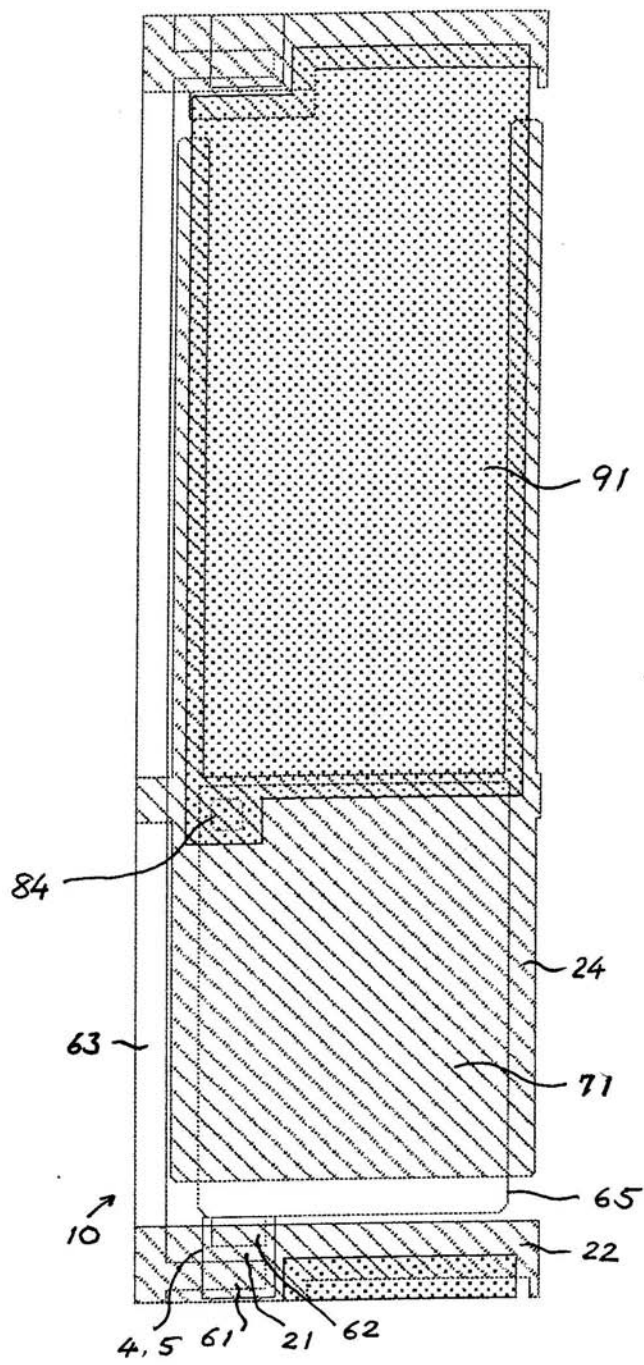


【図 5】

ゲート端子部 ソース端子部 S/Gクロス部 TFT 反射部 透過部

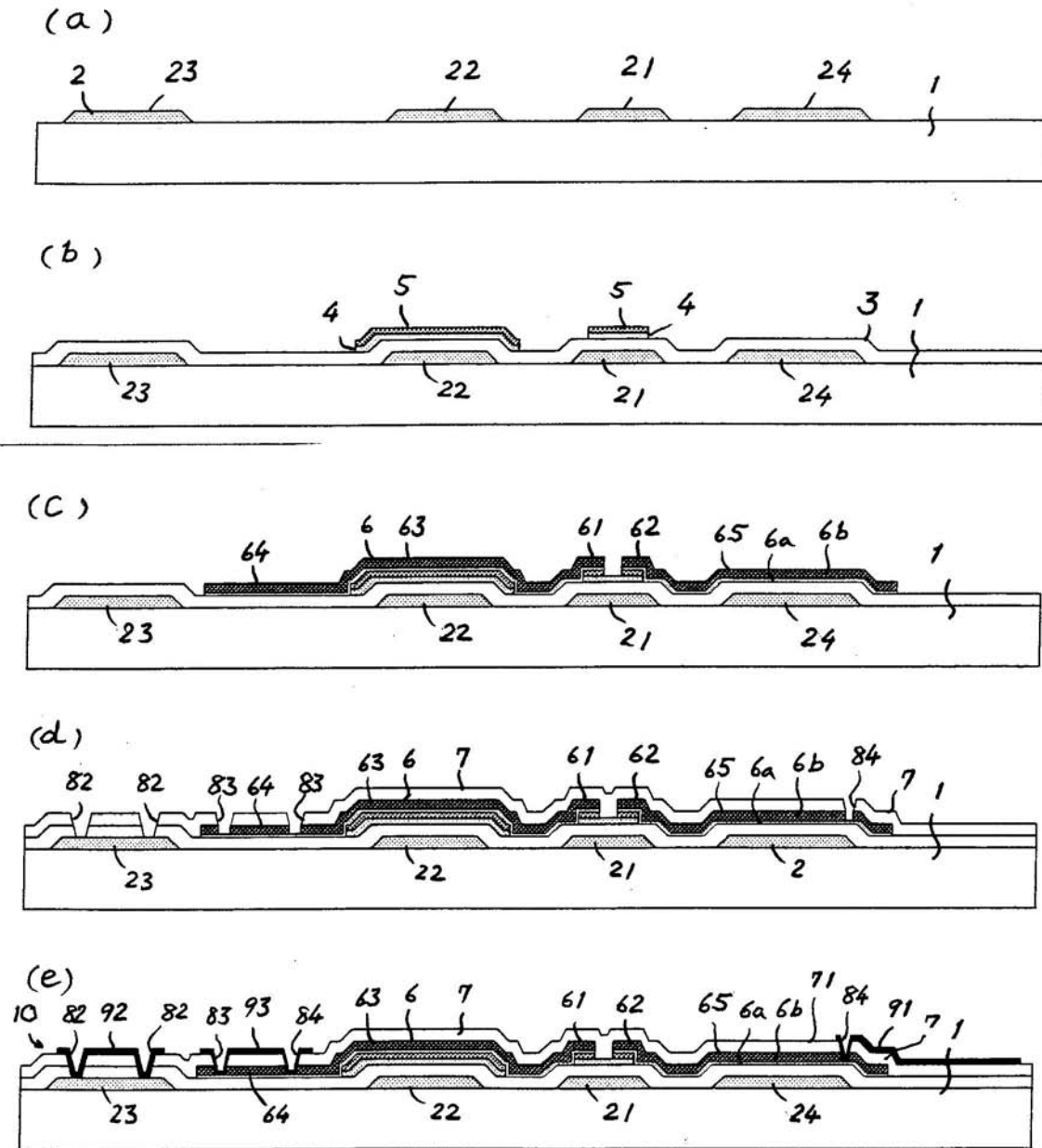


【図 6】



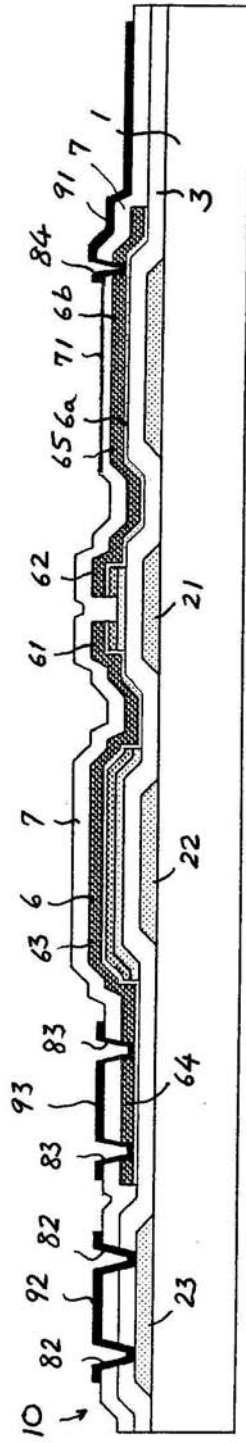
【図 7】

ゲート端子部 ソース端子部 S/Gクロス部 TFT 反射部 透過部



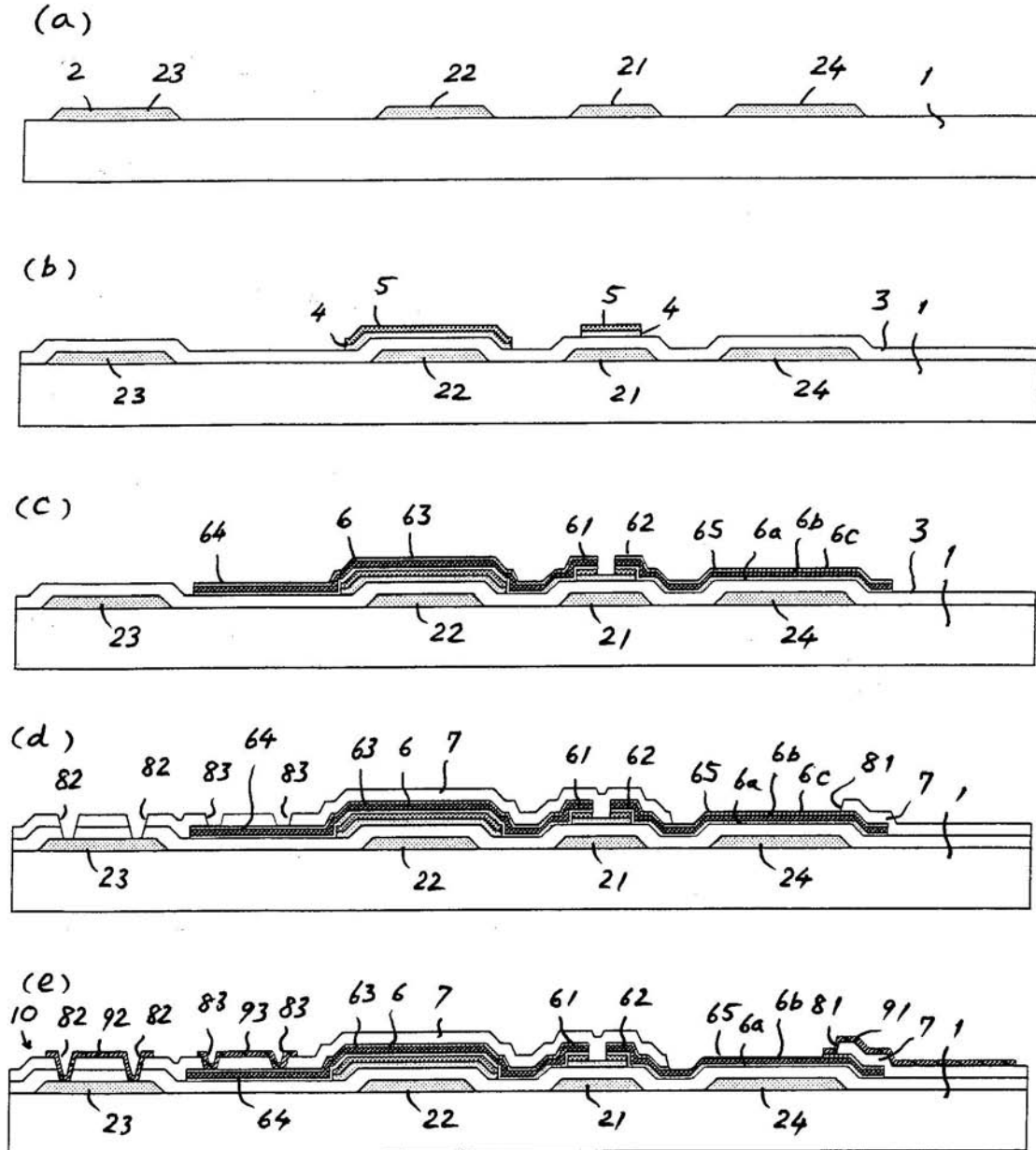
【図 8】

ゲート端子部 ソース端子部 S/Gクロス部 TFT 反射部 透過部



【図 9】

ゲート端子部 ソース端子部 S/Gクロス部 TFT 反射部 透過部



フロントページの続き

- (72)発明者 永野 慎吾
熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内
- (72)発明者 吉田 卓司
熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内
- (72)発明者 石賀 展昭
熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内
- (72)発明者 井上 和式
熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内

審査官 右田 昌士

- (56)参考文献 特開2003-075854 (JP, A)
特開2000-019563 (JP, A)
特開2002-341366 (JP, A)
特開2002-372721 (JP, A)
特開平07-263700 (JP, A)
特開2002-311445 (JP, A)
特開昭62-285464 (JP, A)
特開2002-148646 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1335
G02F 1/1343
G02F 1/1362 - 1/1368
G02F 1/1333

专利名称(译)	透反液晶显示装置及其制造方法		
公开(公告)号	JP4191641B2	公开(公告)日	2008-12-03
申请号	JP2004110299	申请日	2004-04-02
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	升谷雄一 永野慎吾 吉田卓司 石贺展昭 井上和式		
发明人	升谷 雄一 永野 慎吾 吉田 卓司 石贺 展昭 井上 和式		
IPC分类号	G02F1/1335 G02F1/1343 G02F1/1368 G02F1/1362		
CPC分类号	G02F1/13458 G02F1/133555 G02F1/13439 G02F1/136227		
FI分类号	G02F1/1335.520 G02F1/1343 G02F1/1368		
F-TERM分类号	2H091/FA15Y 2H091/FA41Z 2H091/LA16 2H092/GA13 2H092/GA17 2H092/HA04 2H092/HA05 2H092/HA28 2H092/JA24 2H092/JA34 2H092/JB07 2H092/MA07 2H092/MA13 2H092/MA17 2H092/NA27 2H092/PA11 2H092/PA12 2H092/PA13 2H191/FB12 2H191/FB14 2H191/FC02 2H191/FC10 2H191/FC36 2H191/GA19 2H191/GA22 2H191/LA13 2H191/LA40 2H191/NA28 2H191/NA34 2H192/AA24 2H192/BC31 2H192/BC63 2H192/BC72 2H192/CB05 2H192/EA42 2H192/EA62 2H192/FA65 2H192/GA42 2H192/HA44 2H192/HA47 2H291/FB12 2H291/FB14 2H291/FC02 2H291/FC10 2H291/FC36 2H291/GA19 2H291/GA22 2H291/LA13 2H291/LA40 2H291/NA28 2H291/NA34		
其他公开文献	JP2005292660A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过简化其结构和制造工艺来降低半透明液晶显示器的制造成本。解决方案：半透明液晶显示器具有层结构，其中通过使用构成源电极61的第二金属膜6，漏电极62，源布线63等形成反射像素电极65，并且透明使用透明导电膜的像素电极91经由第二绝缘膜7形成成为第二金属膜6的上层，并且TFT阵列基板可以在五个光刻工艺中形成。由于不需要由具有高材料成本的有机树脂膜构成的层间绝缘膜，因此可以简化半透明液晶显示器的结构和制造工艺。Ž

