

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4170826号
(P4170826)

(45) 発行日 平成20年10月22日(2008.10.22)

(24) 登録日 平成20年8月15日(2008.8.15)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G02F 1/133 550

G09G 3/20 611A

G09G 3/20 612U

G09G 3/20 621K

請求項の数 4 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2003-158081 (P2003-158081)
 (22) 出願日 平成15年6月3日(2003.6.3)
 (65) 公開番号 特開2004-302400 (P2004-302400A)
 (43) 公開日 平成16年10月28日(2004.10.28)
 審査請求日 平成17年11月24日(2005.11.24)
 (31) 優先権主張番号 092107205
 (32) 優先日 平成15年3月28日(2003.3.28)
 (33) 優先権主張国 台湾(TW)

(73) 特許権者 390023582
 財団法人工業技術研究院
 INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
 台湾新竹縣竹東鎮中興路四段195號
 195 Chung Hsing Rd.
 , Sec. 4, Chutung, Hsin-Chu, Taiwan R. O. C

(74) 代理人 100082304
 弁理士 竹本 松司
 (74) 代理人 100088351
 弁理士 杉山 秀雄
 (74) 代理人 100093425
 弁理士 湯田 浩一

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイの画素回路

(57) 【特許請求の範囲】

【請求項 1】

アナログ回路とデジタル回路の組み合わせによりパワー消費を減らした液晶ディスプレイの画素回路であって、
走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、
前記薄膜トランジスタのドレインと第1の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはデジタル電圧情報を保存するコンデンサと、
電圧出力切り換え機能を具えた複数のスイッチング素子を具えた第1マルチプレクサ及び第2マルチプレクサと、
液晶セルを含み、
前記第1マルチプレクサが、前記第1の共通電圧端に接続された第1モード入力端と、参考電圧端に接続された第2モード入力端と、前記薄膜トランジスタのドレインと前記コンデンサとの接続点に接続された選択端と、出力端とを備え、
前記第2マルチプレクサが、前記薄膜トランジスタのドレインと前記コンデンサとの接続点に接続された第1モード入力端と、前記第1マルチプレクサの出力端に接続された第2モード入力端と、動態画像のアナログ信号または静態画像のデジタル信号が入力されるモード制御端に接続された選択端と、出力端とを備え、
前記第2マルチプレクサの出力端と第2の共通電圧端との間に前記液晶セルが接続され、前記第2マルチプレクサの前記選択端が受け取る制御信号が前記動態画像のアナログ信号

10

20

である時、第 1 モードとされ、前記第 2 マルチプレクサの第 1 モード入力端が選択されて前記コンデンサに保存されるアナログ電圧値を受け取り、前記アナログ電圧値が前記第 2 マルチプレクサの出力端より前記液晶セルに出力され、前記液晶セルの両端の電位差によりグレースケールが表示される一方、

前記第 2 マルチプレクサの前記選択端が受け取る制御信号が前記静態画像のデジタル信号である時、第 2 モードとされ、前記第 2 マルチプレクサの第 2 モード入力端が選択され、前記第 1 マルチプレクサの前記出力端の出力した電圧値を受け取り、この電圧値が前記第 2 マルチプレクサの出力端より前記液晶セルに出力されると共に、

前記コンデンサに保存されるデジタル電圧値を前記第 1 マルチプレクサが前記選択端より受け取り、前記第 1 の共通電圧端と前記参考電圧端の二種類の電圧値の出力が切り換えられ、前記共通電圧端の電圧値は電圧を加えない電位状態とされ、前記第 2 の共通電圧端と共に、同じ電圧レベルに接続される二つの共通電圧端とされ、前記参考電圧端の電圧値は駆動電圧とされ、前記第 1 の共通電圧端と前記参考電圧端の二種類の電圧端の切り換えと前記液晶セルのもう一端の前記第 2 の共通電圧端の電圧により、前記液晶セルの明暗状態が決定され、且つ前記参考電圧端の電圧値変換制御により、極性交換駆動が達成され、前記液晶セルは静態画像状態時に僅かに前記参考電圧端と前記第 1 の共通電圧端の切り換えにより明暗の表示交換機能を形成する、

ことを特徴とする液晶ディスプレイの画素回路。

【請求項 2】

アナログ回路とデジタル回路の組み合わせによりパワー消費を減らした液晶ディスプレイの画素回路であって、

走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、

前記薄膜トランジスタのドレインと第 1 の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはデジタル電圧情報を保存するコンデンサと、

電圧出力切り換え機能を具えた複数のスイッチング素子を具えた第 1 マルチプレクサ及び第 2 マルチプレクサと、

液晶セルと、

前記第 1 マルチプレクサ及び前記第 2 マルチプレクサと前記液晶セルとに接続された第 1 スイッチ装置と、を含み、

前記第 1 マルチプレクサが、前記第 1 の共通電圧端に接続された第 1 モード入力端と、参考電圧端に接続された第 2 モード入力端と、前記第 2 マルチプレクサの第 2 モード出力端に接続された選択端と、前記第 1 スイッチ装置の一端に接続された出力端とを備え、

前記第 2 マルチプレクサが、前記薄膜トランジスタのドレインと前記コンデンサとの接続点にそれぞれ接続された第 1 モード入力端及び第 2 モード入力端と、前記液晶セルの一端に接続された第 1 モード出力端と、前記第 1 マルチプレクサの出力端に接続された第 2 モード入力端と、前記第 1 マルチプレクサの選択端に接続された前記第 2 モード出力端と、動態画像のアナログ信号または静態画像のデジタル信号が入力されるモード制御端に接続された選択端とを備え、

前記液晶セルの一端は、前記第 1 スイッチ装置の他端及び前記第 2 マルチプレクサの第 1 モード出力端に接続され、前記液晶セルの他端は第 2 の共通電圧端に接続され、

前記第 1 スイッチ装置により前記第 1 マルチプレクサと前記第 2 マルチプレクサとが隔離されて、デジタル回路とアナログ回路とが隔離されて相互干渉しないものとされ、

前記走査線が前記薄膜トランジスタを導通させ、前記データ線が前記コンデンサに対して充電放電する時、前記第 2 マルチプレクサの前記モード制御端が制御信号を受け取り、動態画像処理の第 1 モードと静態画像処理の第 2 モードとを切り換え、

前記第 1 モードとされる時は、前記第 1 スイッチ装置はオフ状態とされ、前記第 2 マルチプレクサの前記選択端により前記第 1 モード入力端に切り換えられることにより、前記薄膜トランジスタは前記液晶セルに接続され、前記液晶セルの両端の電圧は、前記データ線が前記コンデンサに保存したアナログ電圧値と前記第 2 の共通電圧端との電圧差とされ

10

20

30

40

50

、アナログモードとされる一方、

前記第 2 モードのデジタルモードとされる時は、前記第 1 スイッチ装置はオン状態とされ、前記第 2 マルチプレクサの前記選択端により前記第 2 モード入力端に切り換えられることにより、前記データ線が前記薄膜トランジスタを介して前記コンデンサに保存したデジタル電圧値が、前記第 1 マルチプレクサの第 2 モード入力端と第 1 スイッチ装置を介して前記液晶セルに接続され、並びにそれぞれ前記第 1 マルチプレクサの第 1 の共通電圧端と前記参考電圧端に接続され、前記第 1 の共通電圧端と前記第 2 の共通電圧端は同じ電圧レベルの二つの共通電圧入力端とされ、前記コンデンサの電圧状態により前記第 2 マルチプレクサの前記第 1 の共通電圧端と前記参考電圧端とが切り換えられ、前記液晶セルが両端のバイアス状態の変換により明暗状態を表示する、
ことを特徴とする液晶ディスプレイの画素回路。

10

【請求項 3】

アナログ回路とデジタル回路の組み合わせによりパワー消費を減らした液晶ディスプレイの画素回路であって、

走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、

前記薄膜トランジスタのドレインと第 1 の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはデジタル電圧情報を保存するコンデンサと、

電圧出力切り換え機能を具えた複数のスイッチング素子を具えた第 1 マルチプレクサ及び第 2 マルチプレクサと、

20

前記走査線と接続され、かつ前記薄膜トランジスタのドレインと前記コンデンサとの接続点に一端が接続されて、前記コンデンサに保存されたデジタル電圧情報を保存する S R A M と、

液晶セルとを含み、

前記第 1 マルチプレクサが、前記第 1 の共通電圧端に接続された第 1 モード入力端と、参考電圧端に接続された第 2 モード入力端と、前記 S R A M の他端に接続された選択端と、出力端と備え、

前記第 2 マルチプレクサが、前記薄膜トランジスタのドレインと前記コンデンサとの接続点に接続された第 1 モード入力端と、前記第 1 マルチプレクサの前記出力端に接続された第 2 モード入力端と、動態画像のアナログ信号または静態画像のデジタル信号が入力されるモード制御端に接続された選択端と、出力端とを備え、

30

前記第 2 マルチプレクサの出力端と第 2 の共通電圧端との間に前記液晶セルが接続され、前記走査線が前記薄膜トランジスタ及び前記 S R A M のデータ書き込み許可機能を起動した後、前記データ線により電圧値が前記薄膜トランジスタを介して前記コンデンサに保存され、前記コンデンサが保存する電圧値は同時に前記 S R A M に書き込まれ、並びに前記第 1 マルチプレクサを通して前記第 1 の共通電圧端或いは前記参考電圧端が選択されて出力され、さらに前記モード制御端により前記第 2 マルチプレクサが制御され、前記第 1 マルチプレクサの出力する前記第 1 の共通電圧端の電圧或いは前記参考電圧端の電圧が前記液晶セルに対してバイアスするデジタルモード或いは前記コンデンサが保存するアナログ画像電圧値が前記液晶セルに対してバイアスするアナログモードかが選択され、

40

前記第 2 マルチプレクサの選択端が動態画像のアナログモード制御信号を受け取れば、第 1 モードとされ、前記第 2 マルチプレクサの前記第 1 モード入力端が選択され、前記第 1 モード入力端により、前記薄膜トランジスタのドレインと電圧情報を保存する前記コンデンサとの接続点を導通させると、前記コンデンサに対してアナログ画像電圧値が書き込まれ、さらに前記第 2 マルチプレクサの出力端を透過して前記液晶セルに出力され、アナログ電圧値と前記第 2 の共通電圧端が前記液晶セルの両端にバイアスされ、グレースケール表示が達成される一方、

前記第 2 マルチプレクサの選択端が静態画像のデジタルモード制御信号を受け取ると、第 2 モードとされ、前記第 2 マルチプレクサの前記第 2 モード入力端が選択され、前記第 1 マルチプレクサの出力端に接続され、一方で、前記走査線が前記薄膜トランジスタ及

50

び前記 S R A M のデータ書き込み機能をオンとした後、前記データ線が前記薄膜トランジスタを介して前記コンデンサに対してデジタル電圧情報を書き込み、前記 S R A M がデジタル電圧を記憶保存して前記第 1 マルチプレクサ内での前記第 1 の共通電圧端或いは前記参考電圧端の切り換えに用い、前記 S R A M の保存するデジタル電圧値は、前記走査線が再度前記 S R A M のデータ書き込み機能をオンとした後に、その保存するデジタル電圧値を更新するように構成され、前記第 1 マルチプレクサは直接前記 S R A M に保存されたデジタル電圧信号により前記第 1 の共通電圧端或いは前記参考電圧端を選択し、前記第 2 マルチプレクサを介して前記液晶セルに対してバイアスし、明暗状態を表示することを特徴とする液晶ディスプレイの画素回路。

【請求項 4】

アナログ回路とデジタル回路の組み合わせによりパワー消耗を減らした液晶ディスプレイの画素回路であって、

走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、

前記薄膜トランジスタのドレインと第 1 の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはデジタル電圧情報を保存するコンデンサと、

複数の電流スイッチング素子を具えた第 1 マルチプレクサと、

複数の電流スイッチング素子を具えたデマルチプレクサと、

前記走査線と接続され、かつ前記第 1 マルチプレクサと前記デマルチプレクサとの間に接続され、前記デマルチプレクサの出力するデジタル電圧情報を保存する S R A M と、
液晶セルと、

前記第 1 マルチプレクサ、前記デマルチプレクサ、前記コンデンサ及び前記液晶セルに接続された第 2 スイッチ装置と、を含み、

前記第 1 マルチプレクサが、前記第 1 の共通電圧端に接続された第 1 モード入力端と、参考電圧端に接続された第 2 モード入力端と、前記 S R A M の他端に接続された選択端と、出力端と備え、

前記デマルチプレクサが、前記薄膜トランジスタのドレインに接続された入力端と、前記液晶セルの一端に接続された第 1 モード出力端と、

前記薄膜トランジスタのドレインと前記コンデンサとの接続点であり、且つ前記第 2 スイッチ装置の他端であり、且つ前記液晶セルの一端が接続された接続点に接続された第 1 モード出力端と、前記 S R A M の一端に接続された第 2 モード出力端と、第 1 信号線を通じて動態画像のアナログ信号または静態画像のデジタル信号が入力されるモード制御端に接続された選択端とを備え、

前記第 2 スイッチ装置の一端は、前記第 1 信号線から分岐された第 2 信号線を通じて動態画像のアナログ信号または静態画像のデジタル信号により切り換えが行われ、

前記走査線を通じて導通信号を前記薄膜トランジスタに送ると、前記薄膜トランジスタが前記データ線上のアナログ電圧信号値を前記デマルチプレクサの前記入力端より前記デマルチプレクサに送り、動態画像のアナログモード制御信号が前記第 1 信号線を通じて前記デマルチプレクサの前記選択端に導入されると第 1 モードとされ、前記デマルチプレクサに導入されて前記入力端を前記薄膜トランジスタを介して接続された前記データ線のアナログ電圧値を前記第 1 モード出力端より送出し、

さらに前記第 2 信号線を通じてアナログモード制御信号が第 2 スイッチ装置に伝送され、第 2 スイッチ装置はオフし、デジタル回路とアナログ回路を相互に隔離し、前記第 1 モード出力端より送出されるアナログ電圧値が直接前記コンデンサに入力されて前記液晶セルにバイアスし、グレースケールを表示する一方、

前記走査線を通じて導通信号を送ると、前記導通信号が前記薄膜トランジスタ及び前記 S R A M のデータ書き込み許可制御端に導通する時、前記薄膜トランジスタを経由して前記データ線上のデジタル電圧値が前記デマルチプレクサの前記入力端より前記デマルチプレクサに導入され、静態画像のデジタルモード制御信号が前記第 1 信号線を通じて前記デマルチプレクサの前記選択端に導入されると第 2 モードとされ、前記入力端より前記

10

20

30

40

50

薄膜トランジスタを通り、それに接続された前記データ線のデジタル電圧値が前記第２モード出力端を経由し前記ＳＲＡＭに送られ保存され、前記ＳＲＡＭはその保存するデジタル電圧値により、前記第１マルチプレクサの前記出力端を前記第１の共通電圧端とするか或いは前記参考電圧端とするかを決定し、
さらに前記第２信号線を通じてデジタルモード制御信号が前記第２スイッチ装置に送られると、前記第２スイッチ装置はオン状態となり、
前記コンデンサが前記第１マルチプレクサの前記出力端に接続されると共に前記コンデンサの両端の電圧により、前記液晶セルの一端は前記第１の共通電圧端或いは前記参考電圧端とされ、前記液晶セルの他端は前記第２の共通電圧端とされ、前記液晶セルの明暗表示状態が決定される、

10

ことを特徴とする液晶ディスプレイの画素回路。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は一種の液晶ディスプレイの画素回路に係り、特に、液晶ディスプレイの画素にデジタル回路を設置して静態画像を処理し、もともとあるアナログ回路と組み合わせ、液晶ディスプレイの画素回路の節電とパワー消耗減少を達成するようにした、液晶ディスプレイの画素回路に関する。

【０００２】

【従来の技術】

20

一般にノートブック型コンピュータ或いは各種の表示機能を有する装置の液晶ディスプレイの画像画素駆動回路にはアナログ回路が使用されている。周知の液晶表示装置は薄膜トランジスタ或いはねじれネマティック（ＴＮ）等のアクティブ式或いはパッシブ式マトリックス液晶があり、その回路は図１の周知の技術の画素回路表示図に示されるようであり、全体の液晶パネルは複数の、図示される回路が順に配列されてなり、並びに一つの走査線１０３とデータ線１０５を共用している。図示されるのはアクティブマトリックス式液晶薄膜トランジスタ１０１の回路であり、一つの画像画素の構造は、薄膜トランジスタ１０１、コンデンサ１０７と液晶セル１０９に周辺回路が組み合わされてなる。そのうち、コンデンサ１０７にアナログ電圧が書き込まれてグレースケールが表示され、走査線１０３は回路スイッチとされ、信号を走査線１０３より液晶セルに導通させる時、データ線１０５がコンデンサ１０７に対して充電放電を行なう。薄膜トランジスタ１０１は非完全であり、漏電してグレースケール損失の現象を形成しうる。ゆえにデータ線１０５は薄膜トランジスタに対して不断に充電放電してグレースケールの表示を維持しなければならない。このため、一般の液晶ディスプレイはいずれも画像更新率（refresh rate）のデータを発生しうる。

30

【０００３】

別の周知の技術は表面安定強誘電性液晶（Surface Stabilized Ferroelectric Liquid Crystal；SSFLC）を使用している。このような液晶は自己分極を有し、且つ外部電場の印加により、自己分極の指向が反転し、ゆえに記憶の効果を有する。静止画面を表示する時は、不断に画素に対して書き込みを行う必要がなく、データ線に対して充電放電を行う必要がないため、節電の目的を達成できる。しかしその欠点は、黒白の二色しか表示できず、もしグレースケールを表示しようとするれば、パルス幅変調（Pulse Width Modulation；PWM）のような複雑な回路の使用が必要となることである。

40

【０００４】

【発明が解決しようとする課題】

本発明の液晶ディスプレイの画素回路は上述の、常時画面を更新することによる電力消耗、或いは過多の複雑な回路を必要とする欠点を解決し、液晶画素上にデジタル回路を設置し、これにより常時画面を更新する必要をなくし節電を達成できるようにする。

【０００５】

50

本発明は一種の液晶ディスプレイの画素回路を提供することを目的とし、それは、液晶ディスプレイの画素にデジタル回路を設置して静態画像を処理し、動態画像を処理する既存のアナログ回路と組み合わせる。アナログ画素は良好なグレースケールを表示でき、デジタル操作モードは静態画像表示にあって続けてデータ線に対して充電放電を行う必要がなく、パワー消耗を減らすことができる。別にマルチプレクサを設置してデジタルとアナログ信号を互いに組み合わせ、本発明の液晶ディスプレイの画素回路の節電とパワー消耗減少の目的と機能を達成する。

【 0 0 0 6 】

本発明の液晶回路中には回路の電流の方向を切り換えられる複数のマルチプレクサが設けられ、別に回路の制御スイッチとされる薄膜トランジスタが走査線とデータ線に接続され、並びにコンデンサがデータ線の電圧情報を保存し、このほか、さらにスイッチ装置が設置されてデジタルモード回路とアナログモード回路を隔離し、相互に干渉を受けないようにしている。

【 0 0 0 7 】

【課題を解決するための手段】

請求項 1 に係る液晶ディスプレイの画素回路は、アナログ回路とデジタル回路の組み合わせによりパワー消耗を減らした液晶ディスプレイの画素回路であって、走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、前記薄膜トランジスタのドレインと第 1 の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはデジタル電圧情報を保存するコンデンサと、電圧出力切り換え機能を具えた複数のスイッチング素子を具えた第 1 マルチプレクサ及び第 2 マルチプレクサと、液晶セルとを含み、前記第 1 マルチプレクサが、前記第 1 の共通電圧端に接続された第 1 モード入力端と、参考電圧端に接続された第 2 モード入力端と、前記薄膜トランジスタのドレインと前記コンデンサとの接続点に接続された選択端と、出力端とを備え、前記第 2 マルチプレクサが、前記薄膜トランジスタのドレインと前記コンデンサとの接続点に接続された第 1 モード入力端と、前記第 1 マルチプレクサの出力端に接続された第 2 モード入力端と、動態画像のアナログ信号または静態画像のデジタル信号が入力されるモード制御端に接続された選択端と、出力端とを備え、前記第 2 マルチプレクサの出力端と第 2 の共通電圧端との間に前記液晶セルが接続され、前記第 2 マルチプレクサの前記選択端が受け取る制御信号が前記動態画像のアナログ信号である時、第 1 モードとされ、前記第 2 マルチプレクサの第 1 モード入力端が選択されて前記コンデンサに保存されるアナログ電圧値を受け取り、前記アナログ電圧値が前記第 2 マルチプレクサの出力端より前記液晶セルに出力され、前記液晶セルの両端の電位差によりグレースケールが表示される一方、前記第 2 マルチプレクサの前記選択端が受け取る制御信号が前記静態画像のデジタル信号である時、第 2 モードとされ、前記第 2 マルチプレクサの第 2 モード入力端が選択され、前記第 1 マルチプレクサの前記出力端の出力した電圧値を受け取り、この電圧値が前記第 2 マルチプレクサの出力端より前記液晶セルに出力されると共に、前記コンデンサに保存されるデジタル電圧値を前記第 1 マルチプレクサが前記選択端より受け取り、前記第 1 の共通電圧端と前記参考電圧端の二種類の電圧値の出力が切り換えられ、前記共通電圧端の電圧値は電圧を加えない電位状態とされ、前記第 2 の共通電圧端と共に、同じ電圧レベルに接続される二つの共通電圧端とされ、前記参考電圧端の電圧値は駆動電圧とされ、前記第 1 の共通電圧端と前記参考電圧端の二種類の電圧端の切り換えと前記液晶セルのもう一端の前記第 2 の共通電圧端の電圧により、前記液晶セルの明暗状態が決定され、且つ前記参考電圧端の電圧値変換制御により、極性交換駆動が達成され、前記液晶セルは静態画像状態時に僅かに前記参考電圧端と前記第 1 の共通電圧端の切り換えにより明暗の表示交換機能を形成することを特徴とする。

請求項 2 に係る液晶ディスプレイの画素回路は、アナログ回路とデジタル回路の組み合わせによりパワー消耗を減らした液晶ディスプレイの画素回路であって、走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、前記薄膜トランジスタのドレインと第 1 の共通電圧端との間に接続され

10

20

30

40

50

て前記データ線のアナログ電圧情報或いはディジタル電圧情報を保存するコンデンサと、電圧出力切り換え機能を具えた複数のスイッチング素子を具えた第1マルチプレクサ及び第2マルチプレクサと、液晶セルと、前記第1マルチプレクサ及び前記第2マルチプレクサと前記液晶セルとに接続された第1スイッチ装置と、を含み、前記第1マルチプレクサが、前記第1の共通電圧端に接続された第1モード入力端と、参考電圧端に接続された第2モード入力端と、前記第2マルチプレクサの第2モード出力端に接続された選択端と、前記第1スイッチ装置の一端に接続された出力端とを備え、前記第2マルチプレクサが、前記薄膜トランジスタのドレインと前記コンデンサとの接続点にそれぞれ接続された第1モード入力端及び第2モード入力端と、前記液晶セルの一端に接続された第1モード出力端と、前記第1マルチプレクサの出力端に接続された第2モード入力端と、前記第1マルチプレクサの選択端に接続された前記第2モード出力端と、動態画像のアナログ信号または静態画像のディジタル信号が入力されるモード制御端に接続された選択端とを備え、前記液晶セルの一端は、前記第1スイッチ装置の他端及び前記第2マルチプレクサの第1モード出力端に接続され、前記液晶セルの他端は第2の共通電圧端に接続され、前記第1スイッチ装置により前記第1マルチプレクサと前記第2マルチプレクサとが隔離されて、ディジタル回路とアナログ回路とが隔離されて相互干渉しないものとされ、前記走査線が前記薄膜トランジスタを導通させ、前記データ線が前記コンデンサに対して充電放電する時、前記第2マルチプレクサの前記モード制御端が制御信号を受け取り、動態画像処理の第1モードと静態画像処理の第2モードとを切り換え、前記第1モードとされる時は、前記第1スイッチ装置はオフ状態とされ、前記第2マルチプレクサの前記選択端により前記第1モード入力端に切り換えられることにより、前記薄膜トランジスタは前記液晶セルに接続され、前記液晶セルの両端の電圧は、前記データ線が前記コンデンサに保存したアナログ電圧値と前記第2の共通電圧端との電圧差とされ、アナログモードとされる一方、前記第2モードのディジタルモードとされる時は、前記第1スイッチ装置はオン状態とされ、前記第2マルチプレクサの前記選択端により前記第2モード入力端に切り換えられることにより、前記データ線が前記薄膜トランジスタを介して前記コンデンサに保存したディジタル電圧値が、前記第1マルチプレクサの第2モード入力端と第1スイッチ装置を介して前記液晶セルに接続され、並びにそれぞれ前記第1マルチプレクサの第1の共通電圧端と前記参考電圧端に接続され、前記第1の共通電圧端と前記第2の共通電圧端は同じ電圧レベルの二つの共通電圧入力端とされ、前記コンデンサの電圧状態により前記第2マルチプレクサの前記第1の共通電圧端と前記参考電圧端とが切り換えられ、前記液晶セルが両端のバイアス状態の変換により明暗状態を表示することを特徴とする。

請求項3に係る液晶ディスプレイの画素回路は、アナログ回路とディジタル回路の組み合わせによりパワー消耗を減らした液晶ディスプレイの画素回路であって、走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、前記薄膜トランジスタのドレインと第1の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはディジタル電圧情報を保存するコンデンサと、電圧出力切り換え機能を具えた複数のスイッチング素子を具えた第1マルチプレクサ及び第2マルチプレクサと、前記走査線と接続され、かつ前記薄膜トランジスタのドレインと前記コンデンサとの接続点に一端が接続されて、前記コンデンサに保存されたディジタル電圧情報を保存するSRAMと、液晶セルとを含み、前記第1マルチプレクサが、前記第1の共通電圧端に接続された第1モード入力端と、参考電圧端に接続された第2モード入力端と、前記SRAMの他端に接続された選択端と、出力端とを備え、前記第2マルチプレクサが、前記薄膜トランジスタのドレインと前記コンデンサとの接続点に接続された第1モード入力端と、前記第1マルチプレクサの前記出力端に接続された第2モード入力端と、動態画像のアナログ信号または静態画像のディジタル信号が入力されるモード制御端に接続された選択端と、出力端とを備え、前記第2マルチプレクサの出力端と第2の共通電圧端との間に前記液晶セルが接続され、前記走査線が前記薄膜トランジスタ及び前記SRAMのデータ書き込み許可機能を起動した後、前記データ線により電圧値が前記薄膜トランジスタを介して前記コンデンサに保存され、前記コンデンサが保存する電圧値は同時に

10

20

30

40

50

前記 S R A M に書き込まれ、並びに前記第 1 マルチプレクサを通して前記第 1 の共通電圧端或いは前記参考電圧端が選択されて出力され、さらに前記モード制御端により前記第 2 マルチプレクサが制御され、前記第 1 マルチプレクサの出力する前記第 1 の共通電圧端の電圧或いは前記参考電圧端の電圧が前記液晶セルに対してバイアスするディジタルモード或いは前記コンデンサが保存するアナログ画像電圧値が前記液晶セルに対してバイアスするアナログモードかが選択され、前記第 2 マルチプレクサの選択端が動態画像のアナログモード制御信号を受け取れば、第 1 モードとされ、前記第 2 マルチプレクサの前記第 1 モード入力端が選択され、前記第 1 モード入力端により、前記薄膜トランジスタのドレインと電圧情報を保存する前記コンデンサとの接続点を導通させると、前記コンデンサに対してアナログ画像電圧値が書き込まれ、さらに前記第 2 マルチプレクサの出力端を透過して前記液晶セルに出力され、アナログ電圧値と前記第 2 の共通電圧端が前記液晶セルの両端にバイアスされ、グレースケール表示が達成される一方、前記第 2 マルチプレクサの選択端が静態画像のディジタルモード制御信号を受け取ると、第 2 モードとされ、前記第 2 マルチプレクサの前記第 2 モード入力端が選択され、前記第 1 マルチプレクサの出力端に接続され、一方で、前記走査線が前記薄膜トランジスタ及び前記 S R A M のデータ書き込み機能をオンとした後、前記データ線が前記薄膜トランジスタを介して前記コンデンサに対してディジタル電圧情報を書き込み、前記 S R A M がディジタル電圧を記憶保存して前記第 1 マルチプレクサ内での前記第 1 の共通電圧端或いは前記参考電圧端の切り換えに用い、前記 S R A M の保存するディジタル電圧値は、前記走査線が再度前記 S R A M のデータ書き込み機能をオンとした後に、その保存するディジタル電圧値を更新するように構成され、前記第 1 マルチプレクサは直接前記 S R A M に保存されたディジタル電圧信号により前記第 1 の共通電圧端或いは前記参考電圧端を選択し、前記第 2 マルチプレクサを介して前記液晶セルに対してバイアスし、明暗状態を表示する、ことを特徴とする。

請求項 4 に係る液晶ディスプレイの画素回路は、アナログ回路とディジタル回路の組み合わせによりパワー消費を減らした液晶ディスプレイの画素回路であって、走査線にゲートが接続されると共に、データ線にソースが接続されて回路の制御スイッチとされる薄膜トランジスタと、前記薄膜トランジスタのドレインと第 1 の共通電圧端との間に接続されて前記データ線のアナログ電圧情報或いはディジタル電圧情報を保存するコンデンサと、複数の電流スイッチング素子を具えた第 1 マルチプレクサと、複数の電流スイッチング素子を具えたデマルチプレクサと、前記走査線と接続され、かつ前記第 1 マルチプレクサと前記デマルチプレクサとの間に接続され、前記デマルチプレクサの出力するディジタル電圧情報を保存する S R A M と、液晶セルと、前記第 1 マルチプレクサ、前記デマルチプレクサ、前記コンデンサ及び前記液晶セルに接続された第 2 スイッチ装置と、を含み、前記第 1 マルチプレクサが、前記第 1 の共通電圧端に接続された第 1 モード入力端と、参考電圧端に接続された第 2 モード入力端と、前記 S R A M の他端に接続された選択端と、出力端と備え、前記デマルチプレクサが、前記薄膜トランジスタのドレインに接続された入力端と、前記液晶セルの一端に接続された第 1 モード出力端と、前記薄膜トランジスタのドレインと前記コンデンサとの接続点であり、且つ前記第 2 スイッチ装置の他端であり、且つ前記液晶セルの一端が接続された接続点に接続された第 1 モード出力端と、前記 S R A M の一端に接続された第 2 モード出力端と、第 1 信号線を通じて動態画像のアナログ信号または静態画像のディジタル信号が入力されるモード制御端に接続された選択端とを備え、前記第 2 スイッチ装置の一端は、前記第 1 信号線から分岐された第 2 信号線を通じて動態画像のアナログ信号または静態画像のディジタル信号により切り換えが行われ、前記走査線を通じて導通信号を前記薄膜トランジスタに送ると、前記薄膜トランジスタが前記データ線上のアナログ電圧信号値を前記デマルチプレクサの前記入力端より前記デマルチプレクサに送り、動態画像のアナログモード制御信号が前記第 1 信号線を通じて前記デマルチプレクサの前記選択端に導入されると第 1 モードとされ、前記デマルチプレクサに導入されて前記入力端を前記薄膜トランジスタを介して接続された前記データ線のアナログ電圧値を前記第 1 モード出力端より送出し、さらに前記第 2 信号線を通じてアナログモード制御信号が第 2 スイッチ装置に伝送され、第 2 スイッチ装置はオフし、ディジタル回路と

10

20

30

40

50

アナログ回路を相互に隔離し、前記第 1 モード出力端より送出されるアナログ電圧値が直接前記コンデンサに入力されて前記液晶セルにバイアスし、グレースケールを表示する一方、前記走査線を通じて導通信号を送ると、前記導通信号が前記薄膜トランジスタ及び前記 S R A M のデータ書き込み許可制御端に導通する時、前記薄膜トランジスタを経由して前記データ線上のデジタル電圧値が前記デマルチプレクサの前記入力端より前記デマルチプレクサに導入され、静態画像のデジタルモード制御信号が前記第 1 信号線を通じて前記デマルチプレクサの前記選択端に導入されると第 2 モードとされ、前記入力端より前記薄膜トランジスタを通り、それに接続された前記データ線のデジタル電圧値が前記第 2 モード出力端を経由し前記 S R A M に送られ保存され、前記 S R A M はその保存するデジタル電圧値により、前記第 1 マルチプレクサの前記出力端を前記第 1 の共通電圧端とするか或いは前記参考電圧端とするかを決定し、さらに前記第 2 信号線を通じてデジタルモード制御信号が前記第 2 スイッチ装置に送られると、前記第 2 スイッチ装置はオン状態となり、前記コンデンサが前記第 1 マルチプレクサの前記出力端に接続されると共に前記コンデンサの両端の電圧により、前記液晶セルの一端は前記第 1 の共通電圧端或いは前記参考電圧端とされ、前記液晶セルの他端は前記第 2 の共通電圧端とされ、前記液晶セルの明暗表示状態が決定される、ことを特徴とする。

10

【 0 0 0 8 】

【 発明の実施の形態 】

本発明は D R A M と S R A M のデジタル操作モードにより、静態画像表示時に続けて画面を更新する必要をなくし、これにより節電と低パワー消耗の目的を達成する。

20

【 0 0 0 9 】

図 2 は本発明の第 1 実施例の液晶ディスプレイの画素回路の D R A M 画素ブロック図であり、並びに僅かに単一液晶セル回路により説明する。本発明はもともとの液晶ディスプレイ画素のアナログ構造に D R A M を組成する第 1 マルチプレクサ 2 0 2 のディジタルモード回路を加え、該第 1 マルチプレクサ 2 0 2 は電流の方向切り換え機能を具えた複数のスイッチング素子を具えている。図示されるように、走査線 2 0 3 は薄膜トランジスタ 2 0 1 を回路スイッチとし、信号が走査線 2 0 3 よりこの薄膜トランジスタ 2 0 1 を具えた液晶セルに導通しようとするとき、データ線 2 0 5 よりこの薄膜トランジスタ 2 0 1 を通して電圧信号がコンデンサ 2 0 7 に書き込まれ、即ちコンデンサ 2 0 7 に対して充電放電が行われる。もう一つのモード制御端 2 0 6 は動態画像或いは静態画像の制御信号を受け取り、この制御信号が動態画像のアナログ信号であれば、第 1 モード（即ち $mode = 0$ ）とされ、第 2 マルチプレクサ 2 0 4 の各電流方向切り換えの回路の一つの選択端 sel よりモード制御信号が第 2 マルチプレクサ 2 0 4 に導入され、第 1 モードであれば、第 2 マルチプレクサ 2 0 4 の第 1 モード入力端 $in0$ が選択されて該コンデンサ 2 0 7 に保存される電圧値を受け取り、この電圧値が先にデータ線 2 0 5 よりコンデンサ 2 0 7 に保存され、並びに第 2 マルチプレクサ 2 0 4 の出力端 out より出力する。別に該第 2 マルチプレクサ 2 0 4 の出力端 out に接続された液晶セル 2 0 9 があり、この液晶セル 2 0 9 の別端が共通電圧端 V_{com} とされ、液晶セル 2 0 9 の両端の電位差によりグレースケール画像が表示される。

30

【 0 0 1 0 】

この液晶セル回路の薄膜トランジスタ 2 0 1 はスイッチとされ、並びに走査線 2 0 3 の信号を受け取ることによりこの液晶セル回路の導通（ on ）或いは切断（ off ）が決定される。薄膜トランジスタ 2 0 1 が導通する時、データ線 2 0 5 よりコンデンサ 2 0 7 に対してアナログ電圧値が書き込まれ、このアナログ電圧値が第 2 マルチプレクサ 2 0 4 の出力端 out より液晶セル 2 0 9 に出力されてグレースケールが表示され、且つ該薄膜トランジスタ 2 0 1 は完全ではなく、漏電によるグレースケール損失の現象を形成しうる。ゆえに、該データ線 2 0 5 はコンデンサ 2 0 7 に対して不断に充電放電を行う。動態画像処理が第 1 モード（ $mode = 0$ ）の時、第 1 マルチプレクサ 2 0 2 は作用せず、即ち周知のアナログ画素の運転とされる。

40

【 0 0 1 1 】

50

もし走査線 203 の信号がこの液晶回路に導通し、該モード制御端 206 が受け取る制御信号が静態画像のデジタル信号である時、本発明の実施例中の第 2 モード（即ち mode = 1）とされ、この時、該第 2 マルチプレクサ 204 の選択端 sel がモード制御端 206 の信号を第 2 マルチプレクサ 204 に導入し、第 2 モードでは第 2 モード入力端 in1 より第 1 マルチプレクサ 202 の出力端 out の出力した電圧値を受け取る。この出力電圧値は、走査線 203 信号がこの液晶回路を導通させる時、データ線 205 が薄膜トランジスタ 201 によりコンデンサ 207 に対する充電放電を行ない、並びにデジタル電圧情報を書き込む。第 1 マルチプレクサ 202 の選択端 sel は該薄膜トランジスタ 201 とコンデンサ 207 に接続され、並びにコンデンサ 207 に保存されたデジタル電圧情報によりその共通電圧端 Vcom と参考電圧端 Vref の二種類の電圧値の出力が切り換えられ、そのうち共通電圧端 Vcom の電圧値は電圧を加えない電位状態とされ、並びに共通電圧端 Vcom' と共に、同じ電圧レベルに接続される二つの共通電圧端とされ、参考電圧端 Vref の電圧値は駆動電圧とされ、共通電圧端 Vcom と参考電圧端 Vref の二種類の電圧端の切り換えと液晶セル 209 のもう一端の共通電圧端 Vcom' の電圧により該液晶セル 209 の明暗状態が決定される。コンデンサ 207 がデータ線 205 より充電されるデジタル電圧値が低電圧である時、液晶セル 209 の両端はいずれも共通電圧端 Vcom、Vcom' の電圧表示モードとされ、液晶セル 209 は電場を印加されない状態とされる。液晶セル 209 はまた一端が参考電圧端 Vref とされて、もう一端が共通電圧端 Vcom' とされる表示モードとされ得て、このとき液晶セル 209 は電場印加状態とされ、且つ参考電圧端 Vref の電圧値変換制御により、極性交換駆動を達成し、液晶劣化が防止される。ゆえに液晶セル 209 は静態画像状態時に僅かに参考電圧端 Vref と共通電圧端 Vcom の切り換えにより明暗の表示交換機能を形成する。

【0012】

図 3 は本発明の第 1 実施例の液晶ディスプレイの画素回路の DRAM 画素回路表示図である。図示されるように、第 1 マルチプレクサ 202 と第 2 マルチプレクサ 204 はスイッチ機能をもった複数のトランジスタで組成される。そのうち、第 2 マルチプレクサ 204 のモード制御端 206 の制御信号により、第 1 モードと第 2 モードが切り換えられる。第 1 モードとされる時は、伝統的な動態画像のアナログモードとされ、液晶セル 209 は第 2 マルチプレクサ 204 の第 1 モード入力端 in0 によりコンデンサ 207 に接続され、さらに薄膜トランジスタ 201 に接続され、この薄膜トランジスタ 201 が走査線 203 のオンオフ制御を受け、またデータ線 205 に接続されてコンデンサ 207 に対する充電放電を行ない、アナログ電圧値を保存させる。この第 1 モードは伝統的なアナログモードとされる。また、第 2 モードとされる時は、即ち静態画像を処理するデジタルモードとされ、液晶セル 209 が第 2 マルチプレクサ 204 の第 2 モード入力端 in1 により第 1 マルチプレクサ 202 に接続され、図示されるように、この第 1 マルチプレクサ 202 もまた複数のトランジスタで組成されたスイッチとされ、並びにそれぞれ共通電圧端 Vcom と参考電圧端 Vref に接続され、さらに薄膜トランジスタ 201 に接続されている。この第 2 モードは静態のデジタルモードとされ、該コンデンサ 207 のデジタル電圧値により第 1 マルチプレクサ 202 内の共通電圧端 Vcom と参考電圧端 Vref が切り換えられる。該液晶セル 209 は両端のバイアス状態の変換により明暗状態を表示する。

【0013】

図 4 は本発明の第 2 実施例の液晶ディスプレイの画素回路の DRAM 画素ブロック図である。第 1 マルチプレクサ 202 と第 2 マルチプレクサ 204 はスイッチ機能をもった複数のトランジスタで組成され、その回路の複数の端点が入出力端を形成している。そのうち、さらに第 1 スイッチ装置 302 が設置され、その一端が該第 1 マルチプレクサ 202 の出力端 out に接続され、一端が該第 2 マルチプレクサ 204 の選択端 sel に接続され、第 1 スイッチ装置 302 の他端が液晶セル 209 に接続され、該第 1 スイッチ装置 302 により第 1 マルチプレクサ 202 と第 2 マルチプレクサ 204 が隔離されて、デジタル回路とアナログ回路が隔離されて相互干渉しないものとされる。走査線 203 が薄膜トランジスタ 201 を導通させ、データ線 205 がコンデンサ 207 に対して充電放電

する時、モード制御端 206 が制御信号を受け取り動態画像処理の第 1 モードと静態画像処理の第 2 モードを切り換え、第 1 モードとされる時は、この第 1 スイッチ装置 302 はオフ状態とされ、薄膜トランジスタ 201 は第 2 マルチプレクサ 204 の選択端 se1 により第 1 モード入力端 in0 に切り換えられることにより、液晶セル 209 に接続され、該液晶セル 209 の両端の電圧は即ちデータ線 205 がコンデンサ 207 に保存したアナログ電圧値と共通電圧端 Vcom' の電圧差とされ、これは伝統的なアナログモードとされる。

【0014】

もし第 2 モードのデジタルモードとされる時は、第 1 スイッチ装置 302 はオン状態とされ、第 2 マルチプレクサ 204 の選択端 se1 により第 2 モード入力端 in1 に切り換えられることにより、データ線 205 が薄膜トランジスタ 201 を介してコンデンサ 207 に保存したデジタル電圧値が、第 1 マルチプレクサ 202 の第 2 モード入力端 in1 と第 1 スイッチ装置 302 を介して液晶セル 209 に接続され、並びにそれぞれ第 1 マルチプレクサ 202 の共通電圧端 Vcom と参考電圧端 Vref に接続される。共通電圧端 Vcom と共通電圧端 Vcom' は同じ電圧レベルの二つの共通電圧入力端とされ、この第 2 モードは静態のデジタルモードとされ、該コンデンサ 207 の電圧状態により第 2 マルチプレクサ 204 内の共通電圧端 Vcom と参考電圧端 Vref が切り換えられ、該液晶セル 209 が両端のバイアス状態の変換により明暗状態を表示する。

【0015】

図 5 は本発明の第 2 実施例の液晶ディスプレイの画素回路の D R A M 画素回路表示図である。図示されるように、第 1 マルチプレクサ 202 と第 2 マルチプレクサ 204 はスイッチ機能を具えた複数のトランジスタで組成され、更に第 1 スイッチ装置 302 が設置され、この第 1 スイッチ装置 302 は一つのトランジスタを以て実施され、その一端が第 1 マルチプレクサ 202 に接続され、一端が第 2 マルチプレクサ 204 の出力端 out に接続され、別端が液晶セル 209 に接続され、第 1 スイッチ装置 302 が第 1 マルチプレクサ 202 と第 2 マルチプレクサ 204 を隔離し、デジタル回路とアナログ回路を隔離して相互干渉を防止している。走査線 203 が薄膜トランジスタ 201 を導通させ、データ線 205 がコンデンサ 207 に対して充電放電を行い、モード制御端 206 が制御信号を受け取ることにより動態画像処理の第 1 モードと静態画像処理の第 2 モードが切り換えられる。第 1 モードとされる時、第 1 スイッチ装置 302 はオフ状態とされ、薄膜トランジスタ 201 は第 2 マルチプレクサ 204 の第 1 モード入力端 in0 を介して液晶セル 209 に接続され、該液晶セル 209 の両端の電圧はデータ線 205 がコンデンサ 207 に保存したアナログ電圧値及び共通電圧端 Vcom' の電圧値とされ、これは伝統的なアナログモードとされる。

【0016】

第 2 モードのデジタルモードとされる時、第 1 スイッチ装置 302 は導通状態とされ、データ線 205 が薄膜トランジスタ 201 を介してコンデンサ 207 に保存したデジタル電圧値が、第 1 マルチプレクサ 202 の第 2 モード入力端 in1 と第 1 スイッチ装置 302 を介して液晶セル 209 に接続され、並びにそれぞれ第 1 マルチプレクサ 202 の共通電圧端 Vcom と参考電圧端 Vref に接続される。この第 2 モードは静態のデジタルモードとされ、コンデンサ 207 の電圧状態により第 2 マルチプレクサ 204 内の共通電圧端 Vcom と参考電圧端 Vref が切り換えられ、該液晶セル 209 が両端のバイアス状態の変換により明暗状態を表示する。

【0017】

以上は D R A M 形式の液晶表示画素とされ、それはコンデンサ 207 が保存するデジタル電圧値により共通電圧端 Vcom か参考電圧端 Vref かを選択し、液晶セル 209 に対してバイアスを印加し、これによりその明暗表示状態を改変する、というものである。しかし、コンデンサ 207 は薄膜トランジスタ素子の漏電特性によりデジタル電圧値レベルの改変を形成しうるため、コンデンサ 207 に対して適時に充電放電して更新を行わねばならない。以下の本発明の第 3 実施例及び第 4 実施例は S R A M を使用してディ

タルモードのビット値を記憶することにより、もとのDRAM形式の時にコンデンサ207に適時に充電放電を行わねばならない問題を改善する。

【0018】

図6は本発明の第3実施例の液晶ディスプレイの画素回路のSRAM画素ブロック図である。図示されるように走査線203が薄膜トランジスタ201及びSRAM400のデータ書き込み許可機能(w r i t e e n a b l e ; w . e .)を起動した後、データ線205により電圧値が薄膜トランジスタ201を介してコンデンサ207に保存される。このコンデンサ207が保存する電圧値は同時にSRAM400内に書き込まれ、並びに第1マルチプレクサ202を通して共通電圧端V c o m あるいは参考電圧端V r e f が選択されて出力され、さらにモード制御端206により第2マルチプレクサ204が制御され、第1マルチプレクサ202の出力するV c o m あるいはV r e f が液晶セル209に対してバイアスするデジタルモードあるいはコンデンサ207が保存するアナログ画像電圧値が液晶セル209に対してバイアスするアナログモードかが選択される。もしモード制御端206が動態画像のアナログモード制御信号を受け取れば、第1モードとされ、このアナログモード制御信号が選択端s e l より第2マルチプレクサ204に導入され、第1モード入力端i n 0 より電圧情報を保存するコンデンサ207と走査線203とデータ線205に接続された薄膜トランジスタ201とに接続される。走査線203がこの薄膜トランジスタ201を導通させると、データ線205がこの薄膜トランジスタ201を透過してコンデンサ207に対してアナログ画像電圧値を書き込み、さらに第2マルチプレクサ204の出力端o u t を透過して液晶セル209に接続され、このアナログ電圧値と共通電圧端V c o m が液晶セル209の両端にバイアスされ、こうしてグレースケール表示が達成され、これは動態画像のアナログモード回路とされる。

【0019】

もしモード制御端206が静態画像のデジタルモード制御信号を受け取ると、本発明は第2モードとされ、このデジタルモード制御信号は選択端s e l より第2マルチプレクサ204に導入され第2マルチプレクサ204の第2モード入力端i n 1 が選択されて第1マルチプレクサ202の出力端o u t に接続され、一方で、走査線203が薄膜トランジスタ201及びSRAM400のデータ書き込み機能をオンとした後、データ線205が薄膜トランジスタ201を介してコンデンサ207に対してデジタル電圧情報を書き込み、SRAM400が並びにこのデジタル電圧を記憶保存して第1マルチプレクサ202内での共通電圧端V c o m あるいは参考電圧端V r e f の切り換えに用い、SRAM400の保存するデジタル電圧値は、次に走査線203が再度SRAM400のデータ書き込み機能をオンとした後に、その保存するデジタル電圧値を更新する。ゆえにデータ線205はコンデンサ207に対して適時に充電放電する必要がなく、第1マルチプレクサ202は直接SRAM400に保存されたデジタル電圧信号により共通電圧端V c o m あるいは参考電圧端V r e f を選択し、第2マルチプレクサ204を介して液晶セル209に対してバイアスし、明暗表示を達成する。薄膜トランジスタ201あるいはコンデンサ207に対して、不完全な素子の漏電現象によるコンデンサ207の保存するデジタル電圧値レベルの損失を心配する必要がなく、節電及び損耗を減らす目的を達成でき、並びに参考電圧端V r e f と共通電圧端V c o m の切り換えのみにより液晶セル209のバイアス状態を切り換えることができる。

【0020】

図7は本発明の第3実施例の液晶ディスプレイの画素回路のSRAM画素回路表示図である。図より分かるように、第2マルチプレクサ204の運転は、複数のトランジスタによりスイッチを第1モード(及びアナログモード)と第2モード(即ちデジタルモード)間で切り換える目的を達成し、第1マルチプレクサ202もまた複数のトランジスタで共通電圧端V c o m あるいは参考電圧端V r e f の間で切り換える目的を達成し、並びにSRAM400により電圧値のデジタル制御信号を切り換える。このSRAM400は一つあるいは複数のスイッチングトランジスタ及び複数のインバータで組成された回路により、データ書き込み許可機能と電圧情報保存機能を達成する。

【 0 0 2 1 】

図 8 は S R A M 4 0 0 の実施を示し、走査線 2 0 3 が S R A M 4 0 0 に対して書き込み動作を行う時、まず S R A M 4 0 0 のデータ書き込み機能を起動し、即ちデータ書き込み許可機能 (w r i t e e n a b l e ; w . e .) を起動してはじめて保存されたデジタル電圧値が更新され、S R A M 4 0 0 がデータ書き込み許可制御端 4 0 1 により走査線 2 0 3 より信号を導入し、その電圧値が複数のインバータで組成された遅延回路のラッチ (l a t c h) により信号記憶の目的を達成する。

【 0 0 2 2 】

図 9 は本発明の第 4 実施例の液晶ディスプレイの画素回路の S R A M 画素ブロック図である。図示されるように、この液晶ディスプレイ画素回路は複数のトランジスタで組成されたデマルチプレクサ 5 0 0、S R A M 4 0 0、第 1 マルチプレクサ 2 0 2、及び第 2 スイッチ装置 5 0 2 等の回路で組成されている。そのうち第 1 マルチプレクサ 2 0 2 及びデマルチプレクサ 5 0 0 は電圧入力の切り換え選択のためのスイッチング素子とされる。走査線 2 0 3 がこの液晶回路を導通させて、信号を薄膜トランジスタ 2 0 1 に送ると、この薄膜トランジスタ 2 0 1 がデータ線 2 0 5 上のアナログ電圧信号値をデマルチプレクサ 5 0 0 の入力端 i n よりデマルチプレクサ 5 0 0 に送る。このデマルチプレクサ 5 0 0 は複数のトランジスタで組成されて複数の切り換えスイッチ機能を具えた装置とされ、モード制御端 2 0 6 より動態画像のアナログモード制御信号を導入すると、本発明の第 1 モードとされ、この制御信号が第 1 信号線 5 0 3 によりデマルチプレクサ 5 0 0 の選択端 s e l より該デマルチプレクサ 5 0 0 に導入され、さらに第 2 信号線 5 0 4 により第 1 モードの信号が第 2 スイッチ装置 5 0 2 に伝送され、この第 2 スイッチ装置 5 0 2 がデジタル回路とアナログ回路を相互に隔離する。この第 1 モード制御信号はアナログモード制御信号とされ、デマルチプレクサ 5 0 0 に導入されて入力端 i n を薄膜トランジスタ 2 0 1 を介して、その接続されたデータ線 2 0 5 のアナログ電圧値を第 1 モード出力端 o u t 0 より送出し、第 1 モード制御信号は第 2 信号線 5 0 4 を通り第 2 スイッチ装置 5 0 2 をオフとし、ゆえに第 1 モード出力端 o u t 0 より送出されるアナログ電圧値が直接コンデンサ 2 0 7 に入力されて液晶セル 2 0 9 にバイアスし、グレースケールを表示させる。

アナログモード下の回路はこの第 2 スイッチ装置 5 0 2 により S R A M 4 0 0 が第 1 マルチプレクサ 2 0 2 と隔離されるほか、アナログ電圧がデジタル回路及びマルチプレクサのスイッチ機能に影響を及ぼすのを防止し、これは動態画像のアナログモード回路とされる。

【 0 0 2 3 】

このほか、走査線 2 0 3 がこの液晶回路を導通させ、即ち導通信号が薄膜トランジスタ 2 0 1 及び S R A M 4 0 0 のデータ書き込み許可制御端 4 0 1 に導通する時、この薄膜トランジスタ 2 0 1 を経由してデータ線 2 0 5 上のデジタル電圧値がデマルチプレクサ 5 0 0 の入力端 i n よりデマルチプレクサ 5 0 0 に導入される。もしモード制御端 2 0 6 が静態画像のデジタルモード制御信号を受け取ると、本発明は第 2 モードとされ、この制御信号が第 1 信号線 5 0 3 により選択端 s e l を通りデマルチプレクサ 5 0 0 に導入され、さらに第 2 信号線 5 0 4 により第 2 モードの制御信号が第 2 スイッチ装置 5 0 2 に送られ、この第 2 モード制御信号がデジタルモード制御信号とされ、デマルチプレクサ 5 0 0 に導入され、即ち入力端 i n より薄膜トランジスタ 2 0 1 を通り、それに接続されたデータ線 2 0 5 のデジタル電圧値が第 2 モード出力端 o u t 1 を経由し S R A M 4 0 0 に送られ保存される。この S R A M 4 0 0 はその保存するデジタル電圧値により、第 1 マルチプレクサ 2 0 2 の出力端 o u t を共通電圧端 V c o m とするか或いは参考電圧端 V r e f とするかを決定する。第 2 スイッチ装置 5 0 2 はモード制御端 2 0 6 に接続された第 2 信号線 5 0 4 により第 2 モード制御信号を受け取り、即ち導通 (o n) 状態となり、ゆえに、コンデンサ 2 0 7 が第 1 マルチプレクサ 2 0 2 の出力端 o u t に接続され、並びにコンデンサ 2 0 7 の両端の電圧により液晶セル 2 0 9 の明暗表示状態が決定され、該液晶セル 2 0 9 の一端は共通電圧端 V c o m ' とされ、もう一端の電圧は共通電圧端 V c o m 或いは参考電圧端 V r e f とされ、S R A M 4 0 0 の設置により、データ線 2 0 5 は適時

にコンデンサ 207 に対して充電放電を行う必要がなく、走査線 203 信号が S R A M 400 のデータ書き込み許可制御端 401 に導通する時にはじめて、S R A M 400 に保存された信号が更新される。

【0024】

図 10 の回路図は図 9 に示されるブロック回路の実施例であり、第 1 マルチプレクサ 202 はスイッチ機能をもった複数のトランジスタで構成され、共通電圧端 V c o m 或いは参考電圧端 V r e f を切り換えて液晶セル 209 の明暗表示状態を決定する。デマルチプレクサ 500 は複数のトランジスタで構成されて複数の切り換えスイッチ機能をもった装置とされ、S R A M 400 がデータ書き込み許可制御端 401 により走査線 203 から信号を導入すると、その電圧値は複数のインバータで構成された遅延回路によりラッチされて信号が記憶され、第 1 マルチプレクサ 202 とデマルチプレクサ 500 のモード切り換えに用いられる。

10

【0025】

【発明の効果】

以上は本発明の液晶ディスプレイの画素回路実施例の詳細な説明であり、本発明は複数のマルチプレクサと D R A M 或いは S R A M で構成されたアナログモードとデジタルモードの液晶画素回路により、更新率を下げて節電と機能アップの目的と機能を達成する。

【0026】

総合すると、以上により十分に本発明の液晶ディスプレイの画素回路が目的と機能上、深い実施上の進歩性を有すること、及び産業上の利用価値を有することが示された。且つ本発明は未公開であって、特許の要件に符合する。

20

【0027】

なお、以上の説明は本発明の実施例に係るものであって本発明の請求範囲を限定するものではなく、本発明に基づきなしうる細部の修飾或いは改変は、いずれも本発明の請求範囲に属するものとする。

【図面の簡単な説明】

【図 1】 周知の技術の画素回路表示図である。

【図 2】 本発明の第 1 実施例の液晶ディスプレイの画素回路の D R A M 画素ブロック図である。

【図 3】 本発明の第 1 実施例の液晶ディスプレイの画素回路の D R A M 画素回路表示図である。

30

【図 4】 本発明の第 2 実施例の液晶ディスプレイの画素回路の D R A M 画素ブロック図である。

【図 5】 本発明の第 2 実施例の液晶ディスプレイの画素回路の D R A M 画素回路表示図である。

【図 6】 本発明の第 3 実施例の液晶ディスプレイの画素回路の S R A M 画素ブロック図である。

【図 7】 本発明の第 3 実施例の液晶ディスプレイの画素回路の S R A M 画素回路表示図である。

【図 8】 本発明の第 3 実施例の液晶ディスプレイの画素回路の S R A M 画素回路表示図である。

40

【図 9】 本発明の第 4 実施例の液晶ディスプレイの画素回路の S R A M 画素ブロック図である。

【図 10】 本発明の第 4 実施例の液晶ディスプレイの画素回路の S R A M 画素回路表示図である。

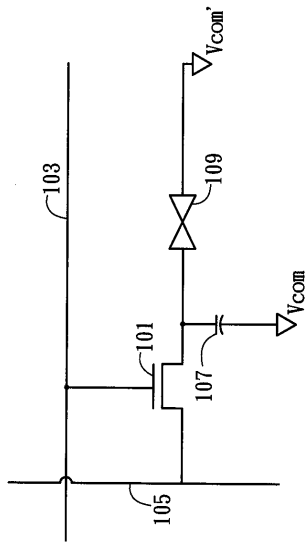
【符号の説明】

- 101 薄膜トランジスタ
- 103 走査線
- 105 データ線
- 107 コンデンサ

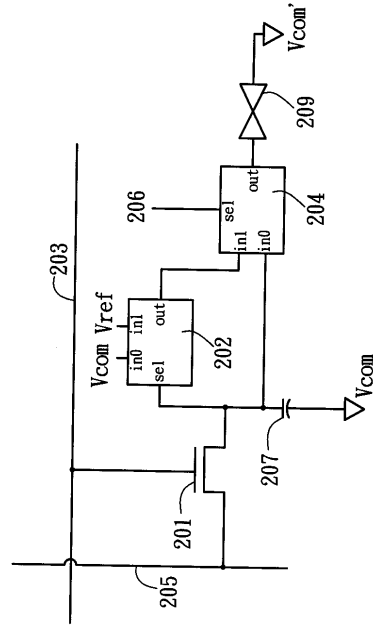
50

1 0 9	液晶セル	
2 0 1	薄膜トランジスタ	
2 0 2	第 1 マルチプレクサ	
2 0 3	走査線	
2 0 4	第 2 マルチプレクサ	
2 0 5	データ線	
2 0 6	モード制御端	
2 0 7	コンデンサ	
2 0 9	液晶セル	
3 0 2	第 1 スイッチ装置	10
4 0 0	S R A M	
4 0 1	データ書き込み許可制御端	
5 0 0	デマルチプレクサ	
5 0 2	第 2 スイッチ装置	
5 0 3	第 1 信号線	
5 0 4	第 2 信号線	
V c o m	共通電圧端 (第 1 の共通電圧端)	
V c o m '	共通電圧端 (第 2 の共通電圧端)	
V r e f	参考電圧端	
s e l	選択端	20
i n	入力端	
i n 0	第 1 モード入力端	
i n 1	第 2 モード入力端	
o u t	出力端	
o u t 0	第 1 モード出力端	
o u t 1	第 2 モード出力端	

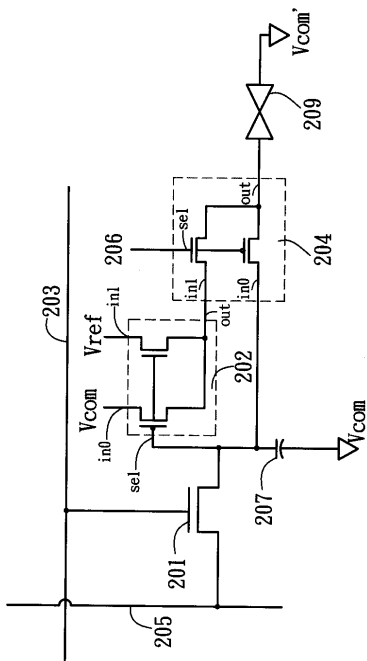
【図 1】



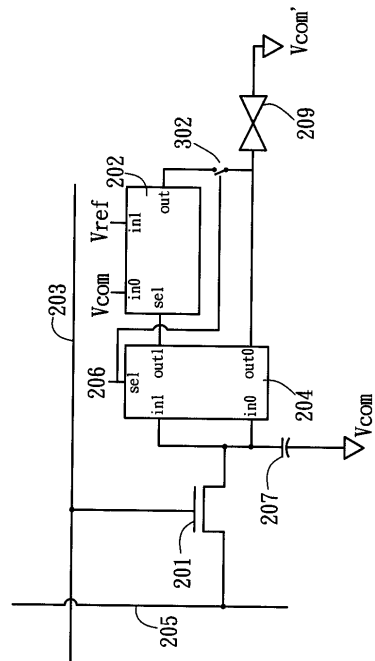
【図 2】



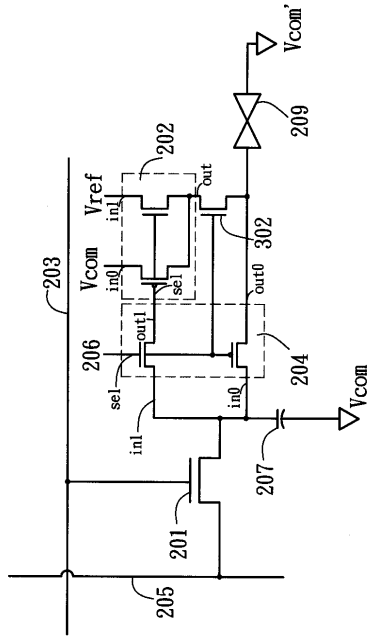
【図 3】



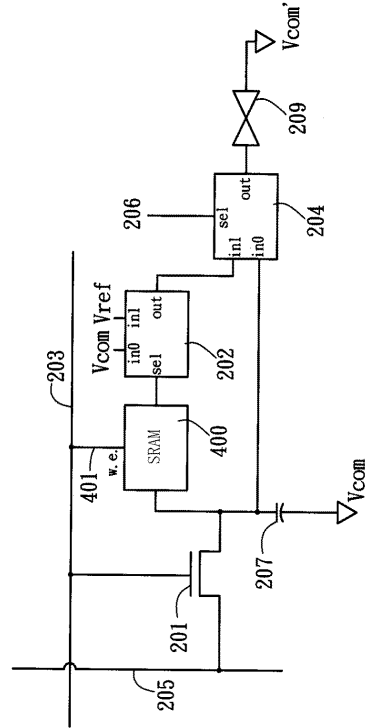
【図 4】



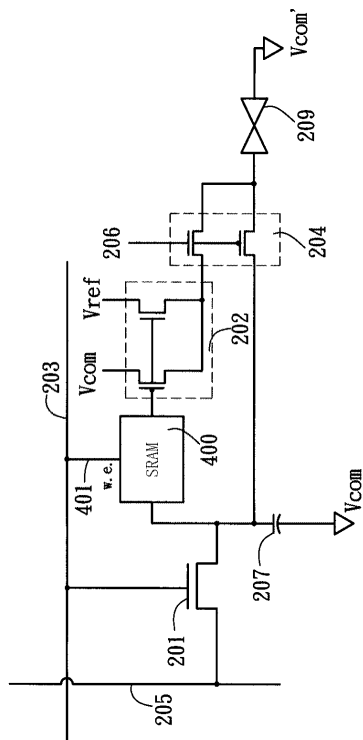
【図 5】



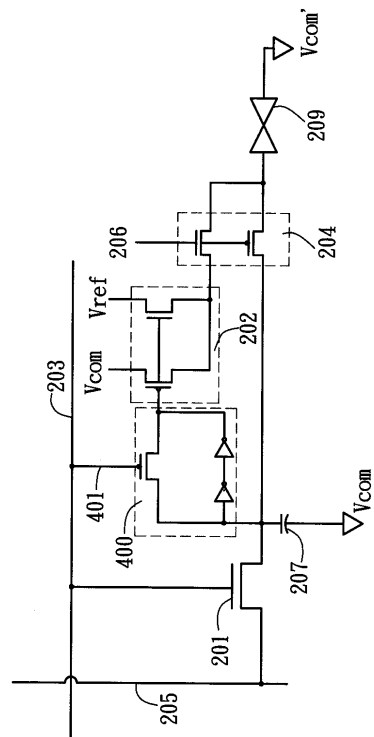
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 4 B
G 0 9 G 3/20 6 6 0 U

(74)代理人 100102495
弁理士 魚住 高博

(74)代理人 100112302
弁理士 手島 直彦

(72)発明者 林 展瑞
台湾台北縣中和市圓通路 1 5 8 巷 5 弄 3 - 4 號 5 樓

(72)発明者 王 博文
台湾台北縣樹林市東興街 1 6 巷 6 弄 4 號

(72)発明者 陳 尚立
台湾新竹市金城一路 6 2 號 4 樓

審査官 一宮 誠

(56)参考文献 特開平 0 8 - 2 8 6 1 7 0 (J P , A)
特開昭 5 8 - 0 2 3 0 9 1 (J P , A)
特開 2 0 0 2 - 1 4 0 0 5 2 (J P , A)
特開 2 0 0 3 - 1 0 8 0 8 5 (J P , A)
特表 2 0 0 2 - 5 1 4 7 9 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G09G 3/00 - 3/38
G02F 1/133

专利名称(译)	液晶显示器的像素电路		
公开(公告)号	JP4170826B2	公开(公告)日	2008-10-22
申请号	JP2003158081	申请日	2003-06-03
[标]申请(专利权)人(译)	财团法人工业技术研究院		
申请(专利权)人(译)	财团法人工业技术研究院		
当前申请(专利权)人(译)	财团法人工业技术研究院		
[标]发明人	林展瑞 王博文 陳尚立		
发明人	林 展瑞 王 博文 陳 尚立		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G2300/0809 G09G2300/0842 G09G2300/0857 G09G2340/0428		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.612.U G09G3/20.621.K G09G3/20.624.B G09G3/20.660.U		
F-TERM分类号	2H093/NA16 2H093/NC34 2H093/NC35 2H093/NC40 2H093/NC49 2H093/ND39 2H193/ZA04 2H193/ZA19 5C006/AA02 5C006/AF45 5C006/AF69 5C006/BB16 5C006/BC02 5C006/BC06 5C006/BC20 5C006/BF09 5C006/BF34 5C006/FA04 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD21 5C080/DD26 5C080/FF07 5C080/FF11 5C080/GG12 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03		
代理人(译)	杉山秀夫		
审查员(译)	一宫诚		
优先权	092107205 2003-03-28 TW		
其他公开文献	JP2004302400A		
外部链接	Espacenet		

摘要(译)

提供一种液晶显示器的像素电路。 解决方案：数字电路安装在液晶显示器的像素中以处理静态图像，与用于处理动态图像的模拟电路相结合，并且安装多路复用器以执行数字和模拟信号处理，以及本发明的液晶显示器从而实现了功率节省并降低了像素电路的功耗。像素电路包括多个多路复用器，其具有多个开关元件，每个开关元件具有电压输出切换功能，薄膜晶体管连接到扫描线和数据线并用作电路的控制开关，数据以及用于存储线路模拟或数字电压信息的电容器。 .The

【 图 2 】

