

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3914753号  
(P3914753)

(45) 発行日 平成19年5月16日(2007.5.16)

(24) 登録日 平成19年2月9日(2007.2.9)

(51) Int. Cl.	F I
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368
<b>GO2F 1/1333 (2006.01)</b>	GO2F 1/1333 500
<b>GO2F 1/1335 (2006.01)</b>	GO2F 1/1333 505
<b>GO2F 1/13357 (2006.01)</b>	GO2F 1/1335 510
<b>GO2F 1/1343 (2006.01)</b>	GO2F 1/13357

請求項の数 15 (全 28 頁) 最終頁に続く

(21) 出願番号	特願2001-356206 (P2001-356206)	(73) 特許権者	303018827
(22) 出願日	平成13年11月21日(2001.11.21)		NEC液晶テクノロジー株式会社
(65) 公開番号	特開2003-195346 (P2003-195346A)		神奈川県川崎市中原区下沼部1753番地
(43) 公開日	平成15年7月9日(2003.7.9)	(74) 代理人	100109313
審査請求日	平成13年11月21日(2001.11.21)		弁理士 机 昌彦
審査番号	不服2004-14305 (P2004-14305/J1)	(74) 代理人	100136814
審査請求日	平成16年7月8日(2004.7.8)		弁理士 工藤 雅司
(31) 優先権主張番号	特願2000-365435 (P2000-365435)	(74) 代理人	100111637
(32) 優先日	平成12年11月30日(2000.11.30)		弁理士 谷澤 靖久
(33) 優先権主張国	日本国(JP)	(72) 発明者	志賀 俊介
(31) 優先権主張番号	特願2001-321810 (P2001-321810)		東京都港区芝五丁目7番1号
(32) 優先日	平成13年10月19日(2001.10.19)		日本電気株式会社内
(33) 優先権主張国	日本国(JP)	(72) 発明者	田村 文識
			東京都港区芝五丁目7番1号
			日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置およびスイッチング素子

(57) 【特許請求の範囲】

【請求項1】

薄膜トランジスタアレイ基板と、前記薄膜トランジスタアレイ基板に対向して配置された対向基板及び前記薄膜トランジスタアレイ基板と前記対向基板に挟まれた液晶とを有するアクティブマトリクス型液晶表示装置であって、前記薄膜トランジスタアレイ基板は、第1のガラス基板と、第1のガラス基板の一方の表面上に形成された薄膜トランジスタと、第1のガラス基板の他方の表面上に形成された第1の偏光板と、第1のガラス基板の他方の表面から離れる方向に設けられたバックライトとを有し、前記薄膜トランジスタは、第1のガラス基板上に形成されたゲート電極と、前記ゲート電極を覆う絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有し、

前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、前記ドレイン電極、前記半導体領域の3つの領域の平面的なドレイン側重なり領域が存在し、かつ、バックライトを液晶表示装置を正面にして出射させたときに前記薄膜トランジスタのチャンネル部に入射する光を、バックライトから出射する光の強度の0.2%以下に減衰させるように前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定され、前記バックライトから出

10

20

射され前記ソース側重なり領域または前記ドレイン側重なり領域に入射した光を前記ゲート電極と前記ソース電極との間または前記ゲート電極と前記ドレイン電極との間で繰り返し反射させることにより減衰させることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】

前記半導体領域のチャンネル長方向の長さが前記ゲート電極のチャンネル長方向の長さに含まれる請求項 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 3】

前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概平行な電界により駆動される請求項 1 又は 2 記載のアクティブマトリクス型液晶表示装置。

10

【請求項 4】

前記概平行な電界の方向が 2 方向以上である請求項 3 記載のアクティブマトリクス型液晶表示装置。

【請求項 5】

前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概垂直な電界により駆動される請求項 1 又は 2 記載のアクティブマトリクス型液晶表示装置。

【請求項 6】

薄膜トランジスタアレイ基板と、前記薄膜トランジスタアレイ基板に対向して配置された対向基板及び前記薄膜トランジスタアレイ基板と前記対向基板に挟まれた液晶とを有するアクティブマトリクス型液晶表示装置であって、前記薄膜トランジスタアレイ基板は、第 1 のガラス基板と、第 1 のガラス基板の一方の表面上に形成された薄膜トランジスタと、第 1 のガラス基板の他方の表面上に形成された第 1 の偏光板と、第 1 のガラス基板の他方の表面から離れる方向に設けられたバックライトとを有し、前記薄膜トランジスタは、第 1 のガラス基板上に形成されたゲート電極と、前記ゲート電極を覆う絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有し、

20

前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に含まれる形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の 3 つの領域の平面的なソース側重なり領域及び前記ゲート電極、前記ドレイン電極、前記半導体領域の 3 つの領域の平面的なドレイン側重なり領域が存在し、かつ、前記バックライトから出射される光が薄膜トランジスタのチャンネル部に入射した場合のフリッカー出力レベルが - 30 dB 以下となるように、前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定され、前記バックライトから出射され前記ソース側重なり領域または前記ドレイン側重なり領域に入射した光を前記ゲート電極と前記ソース電極との間または前記ゲート電極と前記ドレイン電極との間で繰り返し反射させることにより減衰させることを特徴とするアクティブマトリクス型液晶表示装置。

30

【請求項 7】

前記半導体領域のチャンネル長方向の長さが前記ゲート電極のチャンネル長方向の長さに含まれる請求項 6 記載のアクティブマトリクス型液晶表示装置。

40

【請求項 8】

前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概平行な電界により駆動される請求項 6 又は 7 記載のアクティブマトリクス型液晶表示装置。

【請求項 9】

前記概平行な電界の方向が 2 方向以上である請求項 8 記載のアクティブマトリクス型液晶表示装置。

【請求項 10】

前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概垂直な電界により駆動される請求項 6 又は 7 記載のアクティブマトリクス型液晶表示装置。

50

## 【請求項 11】

薄膜トランジスタアレイ基板と、前記薄膜トランジスタアレイ基板に対向して配置された対向基板及び前記薄膜トランジスタアレイ基板と前記対向基板に挟まれた液晶とを有するアクティブマトリクス型液晶表示装置であって、前記薄膜トランジスタアレイ基板は、第1のガラス基板と、第1のガラス基板の一方の表面上に形成された薄膜トランジスタと、第1のガラス基板の他方の表面上に形成された第1の偏光板と、第1のガラス基板の他方の表面から離れる方向に設けられたバックライトとを有し、前記薄膜トランジスタは、第1のガラス基板上に形成されたゲート電極と、前記ゲート電極を覆う絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有し、

前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、前記ドレイン電極、前記半導体領域の3つの領域の平面的なドレイン側重なり領域が存在し、かつ、バックライトを第1のガラス基板の他方の表面を正面にして出射させたときに、薄膜トランジスタのチャンネル部での光強度が、以下の諸変数及びそれを用いた諸方程式から以下の手順により未知の変数を算出することにより求められ、前記チャンネル部での光強度がバックライトから正面に出射する光の強度  $I_0$  の 0.2% 以下となるように、前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定されることを特徴とするアクティブマトリクス型液晶表示装置。

第1の偏光板の光吸収係数：  $p$

第1のガラス基板の光吸収係数：  $1$

第1の絶縁膜の光吸収係数：  $2$

半導体領域の光吸収係数：  $3$

空気層と第1の偏光板の界面の透過率：  $T_0 p$

第1の偏光板と第1のガラス基板の界面の透過率：  $T p 1$

第1のガラス基板と第1の絶縁膜の界面の透過率：  $T 1 2$

第1の絶縁膜と半導体領域の界面でのそれぞれの透過率：  $T 2 3$

空気層の屈折率：  $n_0$

第1の偏光板の屈折率：  $n_p$

第1のガラス基板の屈折率：  $n_1$

第1の絶縁膜の屈折率：  $n_2$

半導体領域の屈折率：  $n_3$

ゲート電極を構成する金属の反射率：  $R_1$

ドレイン電極あるいはソース電極を構成する金属の反射率：  $R_3$

第1の偏光板の膜厚：  $t_p$

第1のガラス基板の膜厚：  $t_1$

第1の絶縁膜の膜厚：  $t_2$

半導体領域の膜厚：  $t_3$

バックライトの法線方向に出射される光線強度：  $I_0$

ゲート電極とソース電極またはドレイン電極がオーバーラップする領域のゲート電極が延在する方向と直交する方向の幅：  $d$

から構成される以上の諸変数を使用し、屈折の法則を表す方程式、

## 【数 1】

$$n_0 \sin \theta_0 = n_p \sin \theta_p = n_1 \sin \theta_1 = n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (3)$$

および光吸収を表す方程式、

10

20

30

40

50

【数 2】

$$I_p = T_{0p} \times I \times \exp(-\alpha_p \times t_p / \cos \theta_0)$$

$$I_1 = T_{p1} \times I_p \times \exp(-\alpha_1 \times t_1 / \cos \theta_1)$$

(4)

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

10

およびバックライト強度の同径分布を表す方程式、

【数 3】

$$I = I_0 \times \cos \theta_0 \quad (5)$$

を利用し、未知の変数である

第 1 の偏光板へ入射する光の強度： I

第 1 のガラス基板へ入射する光の強度： I p

20

第 1 の絶縁膜へ入射する光の強度： I 1

半導体領域へ入射する光の強度： I 2

半導体領域を通過し出射する光の強度： I 3

第 1 の偏光板から第 1 のガラス基板への光の入射角： p

第 1 のガラス基板から第 1 の絶縁膜への光の入射角： 1

第 1 の絶縁膜から半導体領域への光の入射角： 2

第 1 の絶縁膜から半導体領域への光の出射角： 3

を順次計算し、さらに、光が幅 d だけの距離を進む際の反射、屈折を上記の屈折の法則を表す方程式の一部である、

【数 4】

$$n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (6)$$

30

および上記光吸収の法則を表す方程式の一部である、

【数 5】

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

(7)

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

40

およびゲート電極、ドレイン電極での反射率 R 1、R 3 を反射、屈折毎に繰り返し使用して I 3 よりもチャンネル側に入った光の強度を計算し、光が幅 d だけの距離を進んだときの強度を求める。

【請求項 1 2】

前記半導体領域のチャンネル長方向の長さが前記ゲート電極のチャンネル長方向の長さに含まれる請求項 1 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 1 3】

前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概平行な電界により駆動される請求項 1 1 又は 1 2 記載のアクティブマトリクス型液晶表示装置。

50

**【請求項 1 4】**

前記概平行な電界の方向が 2 方向以上である請求項 1 3 記載のアクティブマトリクス型液晶表示装置。

**【請求項 1 5】**

前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概垂直な電界により駆動される請求項 1 1 又は 1 2 記載のアクティブマトリクス型液晶表示装置。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、アクティブマトリクス型液晶表示装置およびスイッチング素子に関し、特にフリッカーが目立たず表示均一性に優れるアクティブマトリクス型液晶表示装置およびスイッチング素子に関する。 10

**【0002】****【従来の技術】**

薄膜トランジスタ (TFT) は、様々なデバイスの駆動回路において、スイッチ素子として広く用いられており、特にアクティブマトリクス型液晶表示装置での利用にはめざましいものがある。この TFT において、前記半導体領域が液晶表示装置等で良く用いられるアモルファスシリコンで形成される場合、表示用の光源であるバックライトからの光入射により、この半導体領域内にフォトキャリアが発生し、このフォトキャリアがチャンネル部を移動することで光オフ電流が発生する。この光オフ電流により画素電位が低下するためモジュールの輝度低下や表示ムラ、フリッカー等様々な不具合が発生している。この光オフ電流を抑制する方法として、特開平 1 1 - 2 6 7 6 8 号公報、特開平 7 - 1 2 2 7 5 4 号公報等の技術がある。特開平 1 1 - 2 6 7 6 8 号公報の技術によるアクティブマトリクス型液晶表示装置の薄膜トランジスタの様子を図 1 4 及び図 1 5 に示す。図 1 4 は、薄膜トランジスタの平面図であり、図 1 5 は図 1 4 の薄膜トランジスタをチャンネル長方向に切断したときの薄膜トランジスタ近傍の断面図である。 20

**【0003】**

図 1 5 において、第 1 のガラス基板 1 0 0 の上に、ゲート線 1 0 1 及び共通電極 1 0 4、第 1 の絶縁膜 1 0 9、アモルファスシリコンからなる半導体領域 1 0 7、n + アモルファスシリコン膜 1 0 8、ソース (画素) 電極 1 0 5、ドレイン電極 1 0 6 が形成される。さらにこれらを覆って、第 2 の絶縁膜 1 1 0、第 1 の配向膜 1 1 1 が形成され、薄膜トランジスタ基板 1 3 0 が完成する。 30

**【0004】**

一方、対向基板 1 4 0 は、液晶 1 1 6 をはさんで薄膜トランジスタ基板 1 3 0 と対向して形成される。対向基板 1 4 0 は、第 2 のガラス基板 1 1 2、第 2 のガラス基板 1 1 2 の第 1 のガラス基板 1 0 1 と対向する面には、不透明の遮光膜 1 1 3、色層 1 1 4、第 3 の絶縁膜 1 1 5、第 2 の配向膜 1 1 7 がこの順に形成されている。

**【0005】**

さらに、第 1 のガラス基板 1 0 0 の裏面には第 1 の偏光板 1 2 1 が、第 2 のガラス基板 1 1 2 の裏面には第 2 の偏光板 1 2 2 がそれぞれ貼り付けられ液晶表示パネル 1 5 0 が完成する。 40

**【0006】**

特開平 1 1 - 2 6 7 6 8 号公報の技術では、図 1 4 に示すようにゲート電極上の半導体領域 1 0 7 の一部を切り欠くことにより、図 1 5 の経路 1 を通ってバックチャンネルへ入射される光の影響を小さくしている。

**【0007】**

また、特開平 7 - 1 2 2 7 5 4 号公報の技術によるアクティブマトリクス型液晶表示装置の薄膜トランジスタの断面図を図 1 6 に示す。同図では、図 1 5 と同じ材料、素子には同じ符号を付している。特に、半導体領域 1 0 7 では、チャンネル領域 1 2 4 を明示し、図 1 5 の薄膜トランジスタにはないエッチングストッパ 1 2 3 がチャンネル領域 1 2 4 の上に形 50

成されている。図16に示すように、チャンネル長方向のゲート電極幅をゲート電極から対向基板側遮光層迄の距離 $d$ の4倍以上にすることで、図16の経路1を通過して1回反射でバックチャンネルに入射される光を抑制している。

【0008】

モニタ用や車載用等の液晶パネルに使用されるTFTの場合、高輝度表示の要求からバックライト輝度を高くするため、今までの技術のみでは光入射による半導体領域内の光オフ電流の発生が解決出来ない問題となっている。特に、水平電界モードで駆動するパネルの場合、開口率が低く垂直方向の電界で駆動するTN方式と比べてよりバックライト輝度を高くしなければならないため、より重大な課題となっている。

【0009】

【発明が解決しようとする課題】

上述した従来の光オフ電流低減方法は、光オフ電流の抑制効果として不十分であり、さらなる光オフリークの抑制を行う必要がある。

【0010】

詳しくは、対向基板側の遮光層が反射率の高い材質である2層Crや多層Crを使用した場合、TFT基板側から対向基板側に向かって入射してくるバックライトに対して対向基板の遮光層で一部反射される光量が多くなるため、特開平11-26768号公報の技術では、反射光を受ける半導体領域の面積を減らすことで顕著な効果が得られ、特開平7-122754号公報の技術では、ゲート電極を広げて入射する光を少なくし、遮光層で反射される光自体を少なくすることで顕著な効果が得られる。一方、対向基板の遮光層に、一部水平電界モード等で良く使用される低反射率の樹脂の遮光層を使用した場合、遮光層での反射率が小さく反射される光量自体が小さくなるので、上述の2つの技術を用いても、さほど大きな効果が得られないということがある。

【0011】

また、上述の2つの技術が、さほどの光オフ電流に対する低減効果を発揮できない他の理由として、図15の経路2のようにバックライト光がTFT側ドレインやゲート電極の間で、 $a-Si:H$ 半導体領域を透過しながら多重反射し、フロントチャンネルに入射される光があることである。そのため、この経路2の光オフ電流を抑制する技術が必要となる。

【0012】

本発明は上記事情を鑑みてなされたもので、従来のアクティブマトリクス型液晶表示装置において問題になっていたトランジスタへの入射光によるリーク電流を低減させ、フリッカー、表示均一性の優れるアクティブマトリクス型液晶表示装置を提供することにある。また、表示装置へ適用してフリッカー、表示均一性の優れるスイッチング素子を提供することにある。

【0013】

【課題を解決するための手段】

本発明の第1のアクティブマトリクス型液晶表示装置は、薄膜トランジスタアレイ基板と、前記薄膜トランジスタアレイ基板に対向して配置された対向基板及び前記薄膜トランジスタアレイ基板と前記対向基板に挟まれた液晶とを有するアクティブマトリクス型液晶表示装置であって、前記薄膜トランジスタアレイ基板は、第1のガラス基板と、第1のガラス基板の一方の表面上に形成された薄膜トランジスタと、第1のガラス基板の他方の表面上に形成された第1の偏光板と、第1のガラス基板の他方の表面から離れる方向に設けられたバックライトとを有し、前記薄膜トランジスタは、第1のガラス基板上に形成されたゲート電極と、前記ゲート電極を覆う絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有し、前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、前記ドレイン電極、前記半導体領域の3つの領域の平面的な

10

20

30

40

50

ドレイン側重なり領域が存在し、かつ、バックライトを液晶表示装置を正面にして出射させたときに前記薄膜トランジスタのチャンネル部に入射する光を、バックライトから出射する光の強度の0.2%以下に減衰させるように前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定されることを特徴とする。

【0014】

本発明の第1のアクティブマトリクス型液晶表示装置の好適な適用形態は、前記半導体領域のチャンネル長方向の長さが前記ゲート電極のチャンネル長方向の長さに包含される。

【0015】

本発明の第1のアクティブマトリクス型液晶表示装置において、前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概平行な電界により駆動され、前記概平行な電界の方向が2方向以上である、或いは、前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概垂直な電界により駆動される。

10

【0016】

本発明の第2のアクティブマトリクス型液晶表示装置は、薄膜トランジスタアレイ基板と、前記薄膜トランジスタアレイ基板に対向して配置された対向基板及び前記薄膜トランジスタアレイ基板と前記対向基板に挟まれた液晶とを有するアクティブマトリクス型液晶表示装置であって、前記薄膜トランジスタアレイ基板は、第1のガラス基板と、第1のガラス基板の一方の表面上に形成された薄膜トランジスタと、第1のガラス基板の他方の表面上に形成された第1の偏光板と、第1のガラス基板の他方の表面から離れる方向に設けられたバックライトとを有し、前記薄膜トランジスタは、第1のガラス基板上に形成されたゲート電極と、前記ゲート電極を覆う絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有し、前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、前記ドレイン電極、前記半導体領域の3つの領域の平面的なドレイン側重なり領域が存在し、かつ、あらゆる角度に出射されるバックライトの薄膜トランジスタのチャンネル部での光強度の最大値としてのフリッカー出力レベルが-30dB以下となるように、前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定されることを特徴とする。

20

30

【0017】

本発明の第2のアクティブマトリクス型液晶表示装置の好適な適用形態は、前記半導体領域のチャンネル長方向の長さが前記ゲート電極のチャンネル長方向の長さに包含される。

【0018】

本発明の第2のアクティブマトリクス型液晶表示装置において、前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概平行な電界により駆動され、前記概平行な電界の方向が2方向以上である、或いは、前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概垂直な電界により駆動される。

【0019】

本発明の第3のアクティブマトリクス型液晶表示装置は、薄膜トランジスタアレイ基板と、前記薄膜トランジスタアレイ基板に対向して配置された対向基板及び前記薄膜トランジスタアレイ基板と前記対向基板に挟まれた液晶とを有するアクティブマトリクス型液晶表示装置であって、前記薄膜トランジスタアレイ基板は、第1のガラス基板と、第1のガラス基板の一方の表面上に形成された薄膜トランジスタと、第1のガラス基板の他方の表面上に形成された第1の偏光板と、第1のガラス基板の他方の表面から離れる方向に設けられたバックライトとを有し、前記薄膜トランジスタは、第1のガラス基板上に形成されたゲート電極と、前記ゲート電極を覆う絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有し、

40

50

前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、前記ドレイン電極、前記半導体領域の3つの領域の平面的なドレイン側重なり領域が存在し、かつ、バックライトを第1のガラス基板の他方の表面を正面にして出射させたときに、薄膜トランジスタのチャンネル部での光強度が、以下の諸変数及びそれを用いた諸方程式から以下の手順により未知の変数を算出することにより求められ、前記チャンネル部での光強度がバックライトから正面に出射する光の強度  $I_0$  の 0.2% 以下となるように、前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定されることを特徴とする。

10

第1の偏光板の光吸収係数： $\rho$

第1のガラス基板の光吸収係数： $1$

第1の絶縁膜の光吸収係数： $2$

半導体領域の光吸収係数： $3$

空気層と第1の偏光板の界面の透過率： $T_0p$

第1の偏光板と第1のガラス基板の界面の透過率： $T_{p1}$

第1のガラス基板と第1の絶縁膜の界面の透過率： $T_{12}$

第1の絶縁膜と半導体領域の界面でのそれぞれの透過率： $T_{23}$

空気層の屈折率： $n_0$

第1の偏光板の屈折率： $n_p$

20

第1のガラス基板の屈折率： $n_1$

第1の絶縁膜の屈折率： $n_2$

半導体領域の屈折率： $n_3$

ゲート電極を構成する金属の反射率： $R_1$

ドレイン電極あるいはソース電極を構成する金属の反射率： $R_3$

第1の偏光板の膜厚： $t_p$

第1のガラス基板の膜厚： $t_1$

第1の絶縁膜の膜厚： $t_2$

半導体領域の膜厚： $t_3$

バックライトの法線方向に出射される光線強度： $I_0$

30

ゲート電極とソース電極またはドレイン電極がオーバーラップする領域のゲート電極が延在する方向と直交する方向の幅： $d$

から構成される以上の諸変数を使用し、屈折の法則を表す方程式、

【0020】

【数11】

$$n_0 \sin \theta_0 = n_p \sin \theta_p = n_1 \sin \theta_1 = n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (3)$$

【0021】

および

光吸収を表す方程式、

40

【0022】

【数12】

$$I_p = T_{0p} \times I \times \exp(-\alpha_p \times t_p / \cos \theta_0)$$

$$I_1 = T_{p1} \times I_p \times \exp(-\alpha_1 \times t_1 / \cos \theta_1)$$

(4)

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

10

【 0 0 2 3 】

および

バックライト強度の同径分布を表す方程式、

【 0 0 2 4 】

【数 1 3 】

$$I = I_0 \times \cos \theta_0 \quad (5)$$

【 0 0 2 5 】

を利用し、未知の変数である

20

第 1 の偏光板へ入射する光の強度 : I

第 1 のガラス基板へ入射する光の強度 : I p

第 1 の絶縁膜へ入射する光の強度 : I 1

半導体領域へ入射する光の強度 : I 2

半導体領域を通過し出射する光の強度 : I 3

第 1 の偏光板から第 1 のガラス基板への光の入射角 : p

第 1 のガラス基板から第 1 の絶縁膜への光の入射角 : 1

第 1 の絶縁膜から半導体領域への光の入射角 : 2

第 1 の絶縁膜から半導体領域への光の出射角 : 3

を順次計算し、

30

さらに、光が幅 d だけの距離を進む際の反射、屈折を上記の屈折の法則を表す方程式の一部である、

【 0 0 2 6 】

【数 1 4 】

$$n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (6)$$

【 0 0 2 7 】

および

上記光吸収の法則を表す方程式の一部である、

【 0 0 2 8 】

40

【数 1 5 】

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

(7)

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

【 0 0 2 9 】

および

ゲート電極、ドレイン電極での反射率 R 1、R 3 を反射、屈折毎に繰り返し使用して I 3 よりもチャネル側に入った光の強度を計算し、光が幅 d だけの距離を進んだときの強度を

50

求める。

【0030】

本発明の第3のアクティブマトリクス型液晶表示装置の好適な適用形態は、前記半導体領域のチャンネル長方向の長さが前記ゲート電極のチャンネル長方向の長さに包含される。

【0031】

本発明の第3のアクティブマトリクス型液晶表示装置において、前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概平行な電界により駆動され、前記概平行な電界の方向が2方向以上である、或いは、前記液晶は前記薄膜トランジスタアレイ基板より発生した基板に概垂直な電界により駆動される。

【0032】

本発明の第1のスイッチング素子は、基板の表側に形成されたゲート電極と、前記基板及び前記ゲート電極上に形成された絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有するスイッチング素子であって、

前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、ドレイン電極、前記半導体領域の3つの領域の平面的なドレイン側重なり領域が存在し、かつ、バックライトを前記基板の裏側を正面にして出射させたときに前記スイッチング素子のチャンネル部に入射する光を、バックライトから出射する光の強度の0.2%以下に減衰させるように前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定されることを特徴とする。

【0033】

本発明の第1のスイッチング素子において、前記チャンネル長方向の前記半導体領域の幅は、前記チャンネル長方向の前記ゲート電極の幅よりも広く形成されており、前記半導体領域はチャンネル長方向で前記ゲート電極より外にはみ出して形成されている、或いは、前記チャンネル長方向の前記半導体領域の幅は、前記チャンネル長方向の前記ゲート電極の幅よりも狭く形成されており、前記半導体領域はチャンネル長方向では前記ゲート電極の内側に形成されている。

【0034】

本発明の第2のスイッチング素子は、基板の表側に形成されたゲート電極と、前記基板及び前記ゲート電極上に形成された絶縁膜と、前記ゲート電極上方にあって、前記絶縁膜上に形成された半導体領域と、前記半導体領域の両端部上で互いに離間し、前記半導体領域と一部重畳しながら前記絶縁膜上に延在するソース電極及びドレイン電極とを有するスイッチング素子であって、

前記ソース電極及び前記ドレイン電極が、前記ソース電極及び前記ドレイン電極のチャンネル幅方向の幅が前記半導体領域のチャンネル幅方向の幅に包含される形に形成され、かつ、前記ゲート電極、前記ソース電極、前記半導体領域の3つの領域の平面的なソース側重なり領域及び前記ゲート電極、ドレイン電極、前記半導体領域の3つの領域の平面的なドレイン側重なり領域が存在し、かつ、バックライトを前記基板の裏側を正面にして出射させたときに前記スイッチング素子のチャンネル部での光強度が、以下の諸変数及びそれを用いた諸方程式から以下の手順により未知の変数を算出することにより求められ、前記チャンネル部での光強度がバックライトから基板の裏面を正面にして出射する光の強度 $I_0$ の0.2%以下となるように、前記ソース側重なり領域及び前記ドレイン側重なり領域のチャンネル長方向のオーバーラップ量が設定されることを特徴とする。

基板の光吸収係数： 1

絶縁膜の光吸収係数： 2

半導体領域の光吸収係数： 3

空気層と基板の界面の透過率：  $T_0$

10

20

30

40

50

基板と絶縁膜の界面の透過率：T<sub>12</sub>

絶縁膜と半導体領域の界面の透過率：T<sub>23</sub>

空気層の屈折率：n<sub>0</sub>

基板の屈折率：n<sub>1</sub>

絶縁膜の屈折率：n<sub>2</sub>

半導体領域の屈折率：n<sub>3</sub>

ゲート電極を構成する金属の反射率：R<sub>1</sub>

ドレイン電極あるいはソース電極を構成する金属の反射率：R<sub>3</sub>

基板の膜厚：t<sub>1</sub>

絶縁膜の膜厚：t<sub>2</sub>

半導体領域の膜厚：t<sub>3</sub>

空気層から基板の裏側の法線方向に出射される光線強度：I<sub>0</sub>

ゲート電極とソース電極またはドレイン電極がオーバーラップする領域のゲート電極が延在する方向と直交する方向の幅：d

から構成される以上の諸変数を使用し、屈折の法則を表す方程式、

【0035】

【数16】

$$n_0 \sin \theta_0 = n_1 \sin \theta_1 = n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (8)$$

【0036】

および

光吸収を表す方程式、

【0037】

【数17】

$$I_1 = T_{01} \times I_0 \times \exp(-\alpha_1 \times t_1 / \cos \theta_1)$$

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2) \quad (9)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

【0038】

および

前記空気層から基板の裏側に入射する光線強度の同径分布を表す方程式、

【0039】

【数18】

$$I = I_0 \times \cos \theta_0 \quad (5)$$

【0040】

を利用し、未知の変数である

基板へ入射する光の強度：I<sub>0</sub>

絶縁膜へ入射する光の強度：I<sub>1</sub>

半導体領域へ入射する光の強度：I<sub>2</sub>

半導体領域を通過し出射する光の強度：I<sub>3</sub>

空気層から基板への光の入射角：θ<sub>0</sub>

基板から絶縁膜への光の入射角：θ<sub>1</sub>

絶縁膜から半導体領域への光の入射角：θ<sub>2</sub>

絶縁膜から半導体領域への光の出射角：θ<sub>3</sub>

を順次計算し、さらに、光が幅dだけの距離を進む際の反射、屈折を上記の屈折の法則を

10

20

30

40

50

表す方程式の一部である、

【 0 0 4 1 】

【 数 1 9 】

$$n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (6)$$

【 0 0 4 2 】

および

上記光吸収の法則を表す方程式の一部である、

【 0 0 4 3 】

【 数 2 0 】

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

(7)

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

【 0 0 4 4 】

および

光吸収の法則およびゲート電極、ドレイン電極での反射率 R 1、R 3 を反射、屈折毎に繰り返し使用し、光が幅 d だけの距離を進んだとき光の強度を求める。

【 0 0 4 5 】

本発明の第 2 のスイッチング素子の適用形態は、前記スイッチング素子のチャンネル長方向の前記半導体領域の幅は、前記チャンネル長方向の前記ゲート電極の幅よりも広く形成されており、前記半導体領域はチャンネル長方向で前記ゲート電極より外にはみ出して形成されている、或いは、前記スイッチング素子のチャンネル長方向の前記半導体領域の幅は、前記チャンネル長方向の前記ゲート電極の幅よりも狭く形成されており、前記半導体領域はチャンネル長方向では前記ゲート電極の内側に形成されている。

【 0 0 4 6 】

【 発明の実施の形態 】

以下、本発明のアクティブマトリクス型液晶表示装置及びスイッチング素子の実施形態について、図面により詳細に説明する。以下の実施形態では、一般的に開口率が低く所望の輝度を得るのに高輝度のバックライト光を使用する、ガラス基板に平行に電界を印加する横電界型の液晶表示装置を代表させて説明しているが、本発明はガラス基板に垂直に電界を印加する縦電界型の液晶表示装置に対しても同様に適用できる。

( 第 1 実施形態 )

本発明の第 1 実施形態について、図面を参照しながら詳細に説明する。

【 0 0 4 7 】

図 1 は、第 1 実施形態のアクティブマトリクス型液晶表示装置の薄膜トランジスタアレイ基板 2 5 0 の単位画素を示す平面図であり、図 3 に示す断面図の液晶 1 1 6 より下側の基板の様子を示している。図 2 は、各単位画素の薄膜トランジスタ部の拡大平面図である。図 3 は、図 1 の A - A ' 線に沿った断面図であり、薄膜トランジスタアレイ基板 1 3 0 より上側の部分も併せて示す。

【 0 0 4 8 】

本発明の第 1 実施形態のアクティブマトリクス型液晶表示装置は、図 1 乃至 3 に示すように、薄膜トランジスタアレイ基板 1 3 0 と、この薄膜トランジスタアレイ基板 1 3 0 に平行に隔離して設けられた透明の対向基板 1 4 0 と、上記薄膜トランジスタアレイ基板 ( 以下、TFT 基板と記載する ) 1 3 0 と対向基板 1 4 0 との間に封入された液晶 1 1 6 を備えた概略構成である。

【 0 0 4 9 】

図 1 ~ 3 において、第 1 のガラス基板 1 0 0、ゲート線 1 0 1、アモルファスシリコン ( 水素含有のアモルファスシリコン ( a - S i : H ) を指す、以下同じ ) 膜 1 0 7、n + ア

10

20

30

40

50

モルファスシリコン膜 108、ドレイン線 102、ソース（画素）電極 105、共通電極 104、ドレイン電極 106、から構成される薄膜トランジスタをそれぞれ示している。ドレイン電極 106 はドレイン線 102 と電氣的に接続されている。ゲート線 101 とドレイン線 102 に囲まれる領域に単位画素が形成され、この単位画素が図 1 上の左右方向及び上下方向にアレイ状に配置されている。ソース（画素）電極 105 の一端は、薄膜トランジスタ 103 の一方の n + アモルファスシリコン膜 108 に接続されてソース電極として機能し、共通電極 104 に平行に延びている部分は画素電極として機能する。ゲート線 101 のゲート電極部分のアモルファスシリコン膜 107 と重畳する部分は、薄膜トランジスタ 103 のゲート電極として機能する。

【0050】

10

ここで、TFT 基板に対してバックライトから斜め方向の光が入射し、反射されてフロントチャンネル部に入射し易い構造の薄膜トランジスタを図 17 に示す。この場合、薄膜トランジスタは、ドレイン電極 106 またはソース（画素）電極 105 の幅がアモルファスシリコン膜 107 の幅より広いため、アモルファスシリコン膜が電極のチャンネル幅方向端部下に存在しない構造となっており、比較的光吸収率の低い（アモルファスシリコン膜が存在しないため）斜線部でゲート線 101 のゲート電極部分に対し斜め下方（液晶と反対側の TFT 基板面）から入射した光が反射しチャンネル部へ容易に光が到達する。

【0051】

以上のような理由から、本発明は、図 2 で示すように、薄膜トランジスタ 103 を構成するドレイン電極 106 またはソース（画素）電極 105 がアモルファスシリコン膜 107 にチャンネル幅方向に包含される構造を前提とする。すなわち、図 2 で薄膜トランジスタ 103 でドレイン電極 106 のチャンネル幅方向の電極幅を構成する線分を LD、ソース電極 105 のチャンネル幅方向の電極幅を構成する線分を LS、アモルファスシリコン膜 107 のチャンネル幅方向の電極幅を構成する線分を LA としたとき、集合として

20

【0052】

【数 21】

$$[LScLA] \cap [LDCLA] \quad (1)$$

【0053】

という包含関係が成立するよう形成する。

30

【0054】

図 1 乃至図 3 に示した第 1 実施形態のアクティブマトリクス型液晶表示装置を製造するには、まず、第 1 のガラス基板 100 の上にスパッタ法により Cr 膜を堆積させ、選択的にエッチングしゲート線 101（ゲート電極を含む）、共通電極 104 を形成する。その後、CVD（chemical Vapor Deposition）法によりゲート線 101 を含む表面に窒化シリコン膜を堆積して第 1 の絶縁膜 109 を形成する。ついで、第 1 の絶縁膜 109 の上にゲート線 101 のゲート電極部分と一部重畳する形で CVD によりアモルファスシリコン膜 107 と、アモルファスシリコン膜 107 上に n + 型アモルファスシリコン膜 108 を選択的に順次形成し、次にアモルファスシリコン膜 107 と一部重畳するよう選択的に設けてソース（画素）電極 105、ドレイン電極 106 を設ける。

40

【0055】

ついで、ドレイン電極 106、ソース（画素）電極 105 をマスクとしてゲート線 101 のゲート電極部分に対応する領域の n + アモルファスシリコン膜 108 が除去され薄膜トランジスタ 103 が形成される。そして、上記薄膜トランジスタ 103、ドレイン線 102、ソース（画素）電極 105 を被覆して保護する目的で第 2 の絶縁膜 110 を形成すると、TFT 基板 130 が得られる。そして、液晶 116 を配向させるため有機膜からなる第 1 の配向膜 111 を第 2 の絶縁膜 110 上に形成し、配向処理する。

【0056】

一方、液晶 116 をはさんで上側の対向基板 140 側の第 2 のガラス基板 112 の下面、すなわち第 1 のガラス基板 100 と対向する面には、不透明の遮光膜 113、色層 114

50

、第3の絶縁膜115、第2の配向膜117がこの順に形成されている。

【0057】

さらに、第1のガラス基板100の裏面には第1の偏光板121が、第2のガラス基板112の裏面には第2の偏光板122がそれぞれ貼り付けられ液晶表示パネル150が完成する。

【0058】

図4は、液晶パネル150とバックライトとの位置関係を示すために、それらを斜めから眺めたときの様子である。液晶表示パネル150は、バックライト151の上に設置され、液晶表示パネル150の薄膜トランジスタ群を駆動する液晶駆動回路152が配線154を通して液晶表示パネル150に接続され、液晶表示装置が完成する。次に、第1実施形態のアクティブマトリクス型液晶表示装置の動作を説明する。

10

【0059】

第1実施形態のアクティブマトリクス型液晶表示装置は、従来のアクティブマトリクス型液晶表示装置と同様に、駆動回路152からの信号が液晶表示パネル150に入力されることで各マトリクスセグメント毎に上記薄膜トランジスタ103がオンすることにより、ソース(画素)電極105と共通電極104との間に電界が生じ、両基板140、130間に封入された液晶116が電気光学効果を引き起こし、液晶表示パネル150の光透過率が変化する。すると図3でバックライト151から出射して液晶表示パネルに入射する光119は液晶表示パネル150で透過率変調を受けるため、光強度が各画素毎に変化し画像表示ができるようになる。

20

【0060】

本実施形態では、さらに次のような特徴を有している。すなわち、本発明者が新たに見出した、薄膜トランジスタ103でのフォトキャリア生成によるリーク電流を低減する目的で、図2に示すゲート電極-ソース電極及びゲート電極-ドレイン電極のオーバーラップ長dを最適化したことである。以下に、オーバーラップ長dの最適化方法について詳述する。

【0061】

図5に、一般的なバックライト151からの出射光の同径分布を示す。放線方向に出射する光強度を $I_0$ とすると極角 $\theta$ 方向での光強度は $I_0 \cos \theta$ と表現される。

【0062】

次に、図5で示したバックライトからの出射光153が液晶表示パネル150に入射した場合を考える。図6は、TFT基板130の偏光板121、第1のガラス基板100、ゲート線101のゲート電極部分、第1の絶縁膜109、アモルファスシリコン膜107、ドレイン電極106の拡大断面図である。図6を参照して、TFT基板130の裏面(バックライト側)から入射する光の経路について考察する。ゲート線101(ゲート電極を含む)は光を透過させないので、チャンネル部に入射する光の経路としてゲート線101のゲート電極端を通過する経路について考察する。液晶表示パネル150への入射光119は、バックライトからの出射角と等しく $\theta$ であることに注意する。液晶表示パネル150内を進行する光線に対し、屈折の法則(スネルの法則)を適用すると、次の式(1)の関係が成立する。

30

40

【0063】

【数22】

$$n_0 \sin \theta_0 = n_p \sin \theta_p = n_1 \sin \theta_1 = n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (3)$$

【0064】

記号説明は以下の通りである。

空気層120の屈折率： $n_0$

第1の偏光板の屈折率： $n_p$

第1のガラス基板100の屈折率： $n_1$

第1の絶縁膜109の屈折率： $n_2$

50

アモルファスシリコン膜 107 の屈折率：  $n_3$

空気層 120 / 第 1 の偏光板 121 界面での屈折角：  $\rho$

第 1 の偏光板 121 / 第 1 のガラス基板 100 界面での屈折角： 1

第 1 のガラス基板 100 / 第 1 の絶縁膜 109 界面での屈折角： 2

第 1 の絶縁膜 109 / アモルファスシリコン膜 107 界面での屈折角： 3

さらに、光の強度に関しては、

第 1 の偏光板 121 の光吸収係数：  $\rho$

第 1 のガラス基板 100 の光吸収係数： 1

第 1 の絶縁膜 109 の光吸収係数： 2

アモルファスシリコン膜 107 の光吸収係数： 3

10

とすると、次の式 (2) の関係が成立する。

【0065】

【数23】

$$I_p = T_{0p} \times I \times \exp(-\alpha_p \times t_p / \cos \theta_0)$$

$$I_1 = T_{p1} \times I_p \times \exp(-\alpha_1 \times t_1 / \cos \theta_1)$$

(4)

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

20

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

【0066】

ここで、 $I_p$ 、 $I_1$ 、 $I_2$ 、 $I_3$  はそれぞれ図 6 での各位置での光強度である記号説明は以下の通りである。

空気層 120 / 第 1 の偏光板 121 界面の透過率：  $T_{0p}$

第 1 の偏光板 121 / 第 1 のガラス基板 100 界面の透過率：  $T_{p1}$

第 1 のガラス基板 100 / 第 1 の絶縁膜 109 界面の透過率：  $T_{12}$

30

第 1 の絶縁膜 109 / アモルファスシリコン膜 107 界面の透過率：  $T_{23}$

第 1 の偏光板 121 の層厚：  $t_p$

ガラス基板 100 の層厚：  $t_1$

第 1 の絶縁膜 109 の層厚：  $t_2$

アモルファスシリコン膜 107 の層厚：  $t_3$

第 1 の偏光板 121、第 1 のガラス基板 100、第 1 の絶縁膜 109 及びアモルファスシリコン膜 107 を透過して、ドレイン電極 106 の表面まで到達した  $I_3$  の強度を持つ光線は、ゲート線 101 のゲート電極部分とドレイン電極 106 の間で数回反射、屈折を繰り返し、ついにはチャネル部に到達する。ここでの計算は、上記の屈折の法則を表す方程式の一部である、

40

【0067】

【数24】

$$n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (6)$$

【0068】

および

上記光吸収の法則を表す方程式の一部である、

【0069】

【数25】

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2) \quad (7)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

## 【0070】

およびゲート電極、ドレイン電極での反射率 R 1、R 3 を反射、屈折毎に繰り返し使用して、強度 I 3 の光が反射、屈折を繰り返しながらチャンネル部に進むときの光の強度を反射、屈折毎に繰り返し計算し、光がゲート電極端から幅 d だけチャンネル部に向かって進んだとき、すなわち薄膜トランジスタのチャンネル部での光強度を求める。

10

## 【0071】

ここでの光強度を I n としたとき、I n がある強度を越えると光による電子 - 正孔対の発生が無視できなくなり、リーク電流によるフリッカーや表示均一性の劣化が顕著になる。

## 【0072】

実際に、表 1 に示すパラメータを有する部材にて液晶表示装置を作製し評価をした結果を以下に説明する。

## 【0073】

## 【表 1】

実施形態1の液晶表示装置を構成するパラメータ

記号	単位	値	備考
屈折率	$n_0$	1	—
	$n_p$	1.5	SQ1852AP0(住友化学製)
	$n_1$	1.5	OA10(日本電気硝子製)
	$n_2$	1.9	窒化シリコン
	$n_3$	3	—
光吸収係数	$\alpha_p$	$7.0 \times 10^2$	SQ1852AP0(住友化学製)
	$\alpha_1$	0	OA10(日本電気硝子製)
	$\alpha_2$	0	—
	$\alpha_3$	$1.0 \times 10^6$	—
層厚	$t_p$	$2.2 \times 10^{-3}$	SQ1852AP0(住友化学製)
	$t_1$	$7.0 \times 10^{-4}$	OA10(日本電気硝子製)
	$t_2$	$5.0 \times 10^{-7}$	—
	$t_3$	$3.3 \times 10^{-7}$	—
各界面での透過率	$T_{0p}$	50	実測値
	$T_{p1}$	100	
	$T_{12}$	99	
	$T_{23}$	95	
金属面での反射率	$R_1$	100	—
	$R_3$	100	—
バックライト正面輝度	$\text{cd}/\text{m}^2$	8000	実測値
バックライトスペクトル		図13	実測値

10

20

30

40

## 【0074】

式(1)、(2)を用いて、バックライト151の出射光の出射角度 $\theta$ とチャンネル部に入射する光の強度 $I$ の関係を計算した結果を図7に示す。ただし、バックライト151の正面での光の出射強度 $I_0$ を100としてプロットしている。4本の曲線はそれぞれ『ゲート電極-ソース電極及びゲート電極-ドレイン電極のオーバーラップ長 $d$ 』を実用的な範囲( $d = 2 \sim 5 \mu\text{m}$ )で変化させ描いている。図7より、この範囲ではバックライトからの光が出射角 $\theta = 50 \sim 70^\circ$ の場合にチャンネル部に最大強度の光が入射することが分かる。

## 【0075】

図8に、バックライトからの光が出射角 $\theta = 50 \sim 70^\circ$ の場合の、『ゲート電極-ソ

50

ース電極及びゲート電極 - ドレイン電極のオーバーラップ長  $d$ 』とチャンネル部に入射する光の強度  $I$  の関係を示す。

【0076】

図9に、実験により求めた『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長  $d$ 』とフリッカーレベル ( $dB$ ) の関係を示す。人の目でフリッカーが認識できないレベル -  $30dB$  以下であり、対応する  $d$  は  $4\mu m$  以上になる。 $3\mu m$  ではフリッカーレベルが劣悪である。これをふまえ図8で、 $d$  が  $4\mu m$  以上に対応するチャンネル部への入射光強度  $I$  は約  $0.2$  以下になる。すなわちバックライトからの出射光強度  $I_0$  の光がチャンネル部に到達するまでに  $0.2\%$  以下まで減衰した場合、薄膜トランジスタ103に誘起される光オフリーク電流は、表示特性的に無視されうる。ここで、人の目でフリッカーが認識できないレベル -  $30dB$  という数値は、絶対的な値として有効な値であるが、 $-30dB$  を境界値として決定される図9の『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長  $d$ 』の最適範囲  $4\mu m$  以上という値は、あくまでも本実施形態において用いられた薄膜トランジスタを構成する諸材料の下での値であって、これらの材料が変われば、当然『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長  $d$ 』の最適範囲  $4\mu m$  以上という値も変わることに注意されたい。

10

【0077】

以上の手段で薄膜トランジスタ103のチャンネル部に入射する光強度を低減させ光オフリーク電流を減少させることにより、フリッカーの低減および表示均一性の向上を実現することができた。

20

(第2実施形態)

次に、本発明の第2実施形態について、図面を参照しながら詳細に説明する。

【0078】

図10は、第2実施形態のアクティブマトリクス型液晶表示装置の液晶より下側の薄膜トランジスタアレイ基板の単位画素を示す平面図である。図11は、各単位画素の薄膜トランジスタ部の拡大平面図である。図12は、図10の  $B-B'$  線に沿った断面図であり、薄膜トランジスタアレイ基板130より上側の部分も合わせて示す。

【0079】

図10に示した第2実施形態のアクティブマトリクス型液晶表示装置が図1乃至図3に示した第1実施形態のアクティブマトリクス型液晶表示装置と異なるところは、アモルファスシリコン膜107がゲート電極102内に包含された点である。すなわち、薄膜トランジスタ103でアモルファスシリコン膜107が存在する領域を  $A$  とし、ゲート線101のゲート電極部分が存在する領域を  $G$  としドレイン電極106が存在する領域を  $D$  とし、ソース電極105が存在する領域を  $S$  とし、空集合を  $\emptyset$  としたとき、集合として、

30

【0080】

【数26】

$$[\phi\phi(G \cap D) \phi A] \cup [\phi\phi(G \cap S) \phi A] \quad (2)$$

【0081】

という包含関係が成立するよう形成する。

40

【0082】

この第2実施形態のアクティブマトリクス型液晶表示装置の電気的な動作は、第1実施形態のアクティブマトリクス型液晶表示装置と同様であるが、図12の断面図を参照すると、ゲート線101のゲート電極部分内部にアモルファスシリコン膜107が存在するため、ゲート線101のゲート電極端部から入射したバックライトの光が『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長  $d$ 』に到達するまでにゲート線101のゲート電極部分とドレイン電極106との間、またはゲート線101のゲート電極部分とソース(画素)電極105との間で多重反射するため、入射光の減衰は第1実施形態のアクティブマトリクス型液晶表示装置と比較し顕著になり、より著しいフリッカーの低減、表示均一性が得られる。ここで、オーバーラップ長  $d$  は、第1実施形態と同一の

50

値であれば十分といえる。

【0083】

ただし、ゲート線101のゲート電極部分の内側にアモルファスシリコン膜107をレイアウトする必要があるため画素レイアウトに制限が生じることや、光の入射が極度に減少するため薄膜トランジスタ103がオン時の電流が低下し、薄膜トランジスタ103の駆動能力が低下するため、薄膜トランジスタ103により駆動されるソース（画素）電極105に十分な電荷が与えられず、所望の輝度が得られない等のデメリットも想定されるので、これらを考慮して設計することが好ましい。

【0084】

以上、実施形態について説明したように、上記薄膜トランジスタで『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長d』が、ゲート電極の端部から入射する光がチャンネル部に到達するまでに主に半導体領域での光吸収により十分減衰できるような距離を物理法則により適切な長さ確保し、チャンネル部での電子 - 正孔対の発生を十分に低減させ、フリッカーや表示の不均一性を改善することができる。

【0085】

以上の実施形態では、液晶表示装置における薄膜トランジスタのチャンネル部への光の入射を低減させる構造について記載し、TFT基板の裏面に偏光板を形成した場合について説明したが、本発明は、このような構造に限定されない。すなわち、実施形態で説明した薄膜トランジスタの一般的なスイッチング素子としての形態、例えば、実施形態における第1のガラス基板の裏面に偏光板がなく、かつ、TFT基板に対する対向基板もない構造に 20  
対しても、本発明の構造を適用できることは言うまでもない。この場合には、上述した第1、2の実施形態における偏光板を無くした場合の諸変数、諸方程式が適用されることとなる。すなわち、光オフリーク電流を低減させるスイッチング素子構造は、次のような条件を満たすことが要求される。

【0086】

薄膜トランジスタでドレイン電極のチャンネル幅方向の電極幅を構成する線分をLD、ソース電極のチャンネル幅方向の電極幅を構成する線分をLS、半導体領域のチャンネル幅方向の電極幅を構成する線分をLAとしたとき、集合として

【0087】

【数27】

$$[L \subset LA] \cap [LD \subset LA] \quad (1)$$

【0088】

が成立する平面構成、或いは、  
薄膜トランジスタ部で半導体領域が存在する領域をAとし、ゲート電極が存在する領域をGとし、ドレイン電極が存在する領域をDとし、ソース電極が存在する領域をSとし、空集合を  $\emptyset$  としたとき集合として

【0089】

【数28】

$$[\emptyset \subset (G \cap D) \subset A] \cup [\emptyset \subset (G \cap S) \subset A] \quad (2)$$

【0090】

が成立する平面構成を有するものとする。これらの構成において、第1、2の実施形態において、偏光板を無くした場合に相当する諸変数、諸方程式が以下のように適用される。

【0091】

液晶表示パネル150内を進行する光線に対し、屈折の法則（スネルの法則）を適用すると、次の式（8）の関係が成立する。

【0092】

【数29】

10

20

30

40

$$n_0 \sin \theta_0 = n_1 \sin \theta_1 = n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (8)$$

【 0 0 9 3 】

記号説明は以下の通りである。

空気層 1 2 0 の屈折率：  $n_0$

第 1 のガラス基板 1 0 0 の屈折率：  $n_1$

第 1 の絶縁膜 1 0 9 の屈折率：  $n_2$

アモルファスシリコン膜 1 0 7 の屈折率：  $n_3$

空気層 1 2 0 / 第 1 のガラス基板 1 0 0 界面での屈折角： 1

第 1 のガラス基板 1 0 0 / 第 1 の絶縁膜 1 0 9 界面での屈折角： 2

第 1 の絶縁膜 1 0 9 / アモルファスシリコン膜 1 0 7 界面での屈折角： 3

さらに、光の強度に関しては、

第 1 のガラス基板 1 0 0 の光吸収係数： 1

第 1 の絶縁膜 1 0 9 の光吸収係数： 2

アモルファスシリコン膜 1 0 7 の光吸収係数： 3

とすると、次の式 ( 9 ) の関係が成立する。

【 0 0 9 4 】

【 数 3 0 】

$$I_1 = T_{01} \times I \times \exp(-\alpha_1 \times t_1 / \cos \theta_1)$$

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2) \quad (9)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

【 0 0 9 5 】

ここで、 $I_1$ 、 $I_2$ 、 $I_3$  はそれぞれ図 6 での 1 2 1 を省いた構造の各位置での光強度である。記号説明は以下の通りである。

空気層 1 2 0 / 第 1 のガラス基板 1 0 0 界面の透過率：  $T_{01}$

第 1 のガラス基板 1 0 0 / 第 1 の絶縁膜 1 0 9 界面の透過率：  $T_{12}$

第 1 の絶縁膜 1 0 9 / アモルファスシリコン膜 1 0 7 界面の透過率：  $T_{23}$

ガラス基板 1 0 0 の層厚：  $t_1$

第 1 の絶縁膜 1 0 9 の層厚：  $t_2$

アモルファスシリコン膜 1 0 7 の層厚：  $t_3$

第 1 のガラス基板 1 0 0、第 1 の絶縁膜 1 0 9 及びアモルファスシリコン膜 1 0 7 を透過して、ドレイン電極 1 0 6 の表面まで到達した  $I_3$  の強度を持つ光線は、ゲート線 1 0 1 のゲート電極部分とドレイン電極 1 0 6 の間で数回反射、屈折を繰り返し、ついにはチャネル部に到達する。ここでの計算は、上記の屈折の法則を表す方程式の一部である、

【 0 0 9 6 】

【 数 3 1 】

$$n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (6)$$

【 0 0 9 7 】

および

上記光吸収の法則を表す方程式の一部である、

【 0 0 9 8 】

【 数 3 2 】

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2) \quad (7)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

## 【0099】

およびゲート電極、ドレイン電極での反射率 R 1、R 3 を反射、屈折毎に繰り返し使用して、強度 I 3 の光が反射、屈折を繰り返しながらチャンネル部に進むときの光の強度を反射、屈折毎に繰り返し計算し、光がゲート電極端から幅 d だけチャンネル部に向かって進んだとき、すなわち薄膜トランジスタのチャンネル部での光強度を求める。

10

## 【0100】

ここでの光強度を I n としたとき、I n がある強度を越えると光による電子 - 正孔対の発生が無視できなくなり、リーク電流によるフリッカーや表示均一性の劣化が顕著になる。

## 【0101】

本発明の好ましい実施形態について説明したが、本発明はこれら実施形態に限定されるものではなく、様々な適用や変更が可能であろう。例えば、本発明による薄膜トランジスタ部のゲート・ソースまたはドレイン電極のオーバーラップ長の最適化は、アモルファスシリコン膜以外の半導体領域にもたとえばポリシリコン膜に対しても適用できる。また、より求められる画質のレベルが高くフリッカーや輝度ムラレベルの要求の厳しい水平電界モードで視野角依存の色つきを改善した 2 分割以上の配向分割を行うマルチドメイン方式にも適用可能である。

20

## 【0102】

上述したようなバックライト或いはサイドライトを利用する透過型液晶表示装置に限らず、バックライトが不要で薄膜トランジスタを使用する反射型液晶表示装置、さらには透過型と反射型両方の機能を併せ持つ半透過半反射型の液晶表示装置にも適用が可能であろう。さらに、液晶表示装置だけでなく、EL (エレクトロルミネッセンス) にも適用することはできる。さらに、ゲート電極、ドレイン線、その他各電極は、Cr 以外の金属、例えば Al、Mo、Ta も使用できる。

## 【0103】

## 【発明の効果】

以上説明したように、本発明のアクティブマトリクス型液晶表示装置は、ガラス基板上に形成された複数のゲート電極と、上記ゲート電極に交差するように形成された複数のドレイン線と、上記ゲート電極とドレイン線の付近に形成した薄膜トランジスタと、上記薄膜トランジスタに接続されたソース (画素) 電極および上記ソース (画素) 電極に対向し形成された共通電極とからなる薄膜トランジスタアレイ基板を有するアクティブマトリクス型液晶表示装置において、薄膜トランジスタで『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長 d』が、ゲート電極の際から入射する光がチャンネル部に到達するまでに十分減衰できるような距離、すなわち、スネルの式：

30

## 【0104】

## 【数 3 3】

$$n_0 \sin \theta_0 = n_p \sin \theta_p = n_1 \sin \theta_1 = n_2 \sin \theta_2 = n_3 \sin \theta_3 \quad (3)$$

40

## 【0105】

および、光吸収の関係式：

## 【0106】

## 【数 3 4】

$$I_p = T_{0p} \times I_0 \times \exp(-\alpha_p \times t_p / \cos \theta_0)$$

$$I_1 = T_{p1} \times I_p \times \exp(-\alpha_1 \times t_1 / \cos \theta_1)$$

(4)

$$I_2 = T_{12} \times I_1 \times \exp(-\alpha_2 \times t_2 / \cos \theta_2)$$

$$I_3 = T_{23} \times I_2 \times \exp(-\alpha_3 \times t_3 / \cos \theta_3)$$

10

## 【 0 1 0 7 】

および、ゲート電極表面での反射率 R 1、ドレイン電極表面での反射率 R 3 を使用しチャンネル部への入射光強度 I を計算したとき、バックライト出射強度 I 0 の 0 . 2 % 以下に抑制できるだけのオーバーラップ長 d を確保することで、チャンネル部に光が入射し、アモルファスシリコン中で電子 - 正孔対が発生することによる光オフリーク電流を十分に低減することができ、フリッカーや表示の不均一性を改善することができた。

## 【 図面の簡単な説明 】

【 図 1 】本発明の第 1 の実施形態を示す薄膜トランジスタアレイ基板の単位画素の平面図である。

20

【 図 2 】本発明の第 1 の実施形態を示す薄膜トランジスタ部の平面図である。

【 図 3 】図 2 の A - A ' に沿った断面図である。

【 図 4 】液晶駆動装置の構成を説明する構成図である。

【 図 5 】一般的なバックライトからの出射光の同径分布を示す模式図である。

【 図 6 】フロントチャンネル部に入射する光の経路の模式図である。

【 図 7 】バックライトの出射光の出射角度  $\theta_0$  とチャンネル部に入射する光の強度 I の関係を示すグラフである。

【 図 8 】バックライトからの光が出射角  $\theta_0 = 50 \sim 60^\circ$  の場合の、『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長 d』とチャンネル部に入射する光の強度 I の関係を示すグラフである。

30

【 図 9 】『ゲート電極 - ソース電極及びゲート電極 - ドレイン電極のオーバーラップ長 d』とフリッカーレベル (dB) の関係を示すグラフである。

【 図 10 】本発明の第 2 の実施形態を示す単位画素の平面図である。

【 図 11 】本発明の第 2 の実施形態を示す薄膜トランジスタ部の平面図である。

【 図 12 】図 10 の B - B ' に沿った断面図である。

【 図 13 】バックライトのスペクトルを示すグラフである。

【 図 14 】従来の技術を説明する薄膜トランジスタアレイ基板の単位画素の平面図である。

【 図 15 】チャンネル部に入射する光の経路の模式図である。

【 図 16 】従来の技術を説明する薄膜トランジスタ部の断面図である。

40

【 図 17 】光が反射してチャンネル部に到達することを説明する模式図である。

## 【 符号の説明 】

- 1 0 0 第 1 のガラス基板
- 1 0 1 ゲート線
- 1 0 2 ドレイン線
- 1 0 3 薄膜トランジスタ
- 1 0 4 共通電極
- 1 0 5 ソース (画素) 電極
- 1 0 6 ドレイン電極
- 1 0 7 アモルファスシリコン膜

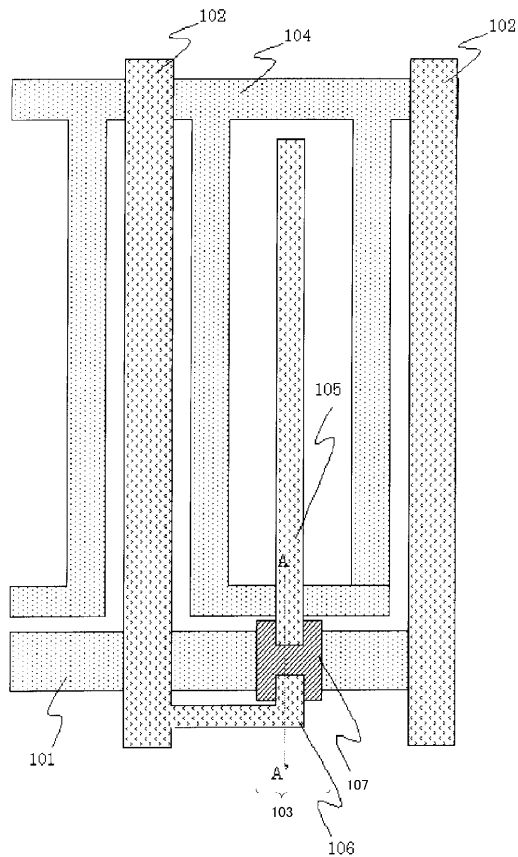
50

- 1 0 8 n + アモルファスシリコン膜
- 1 0 9 第1の絶縁膜
- 1 1 0 第2の絶縁膜
- 1 1 1 第1の配向膜
- 1 1 2 第2のガラス基板
- 1 1 3 遮光膜
- 1 1 4 色層
- 1 1 5 第3の絶縁膜
- 1 1 6 液晶
- 1 1 7 第2の配向膜
- 1 1 8 ゲート・ソース又はゲート・ドレインのオーバーラップ長  $d$
- 1 1 9 液晶パネルへの入射光
- 1 2 0 空気層
- 1 2 1 第1の偏光板
- 1 2 2 第2の偏光板
- 1 2 3 エッチングストッパ
- 1 2 4 チャンネル領域
- 1 3 0 薄膜トランジスタアレイ基板
- 1 4 0 対向基板
- 1 5 0 液晶パネル
- 1 5 1 バックライト
- 1 5 2 駆動回路
- 1 5 3 バックライトからの出射光
- 1 5 4 配線

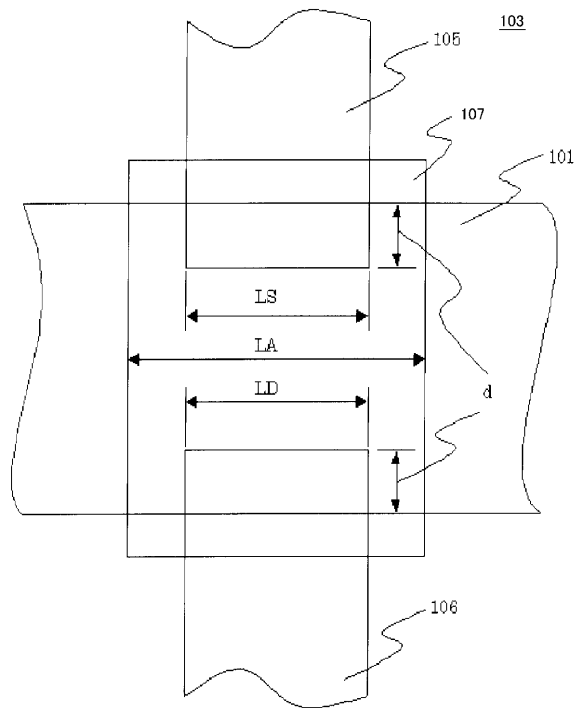
10

20

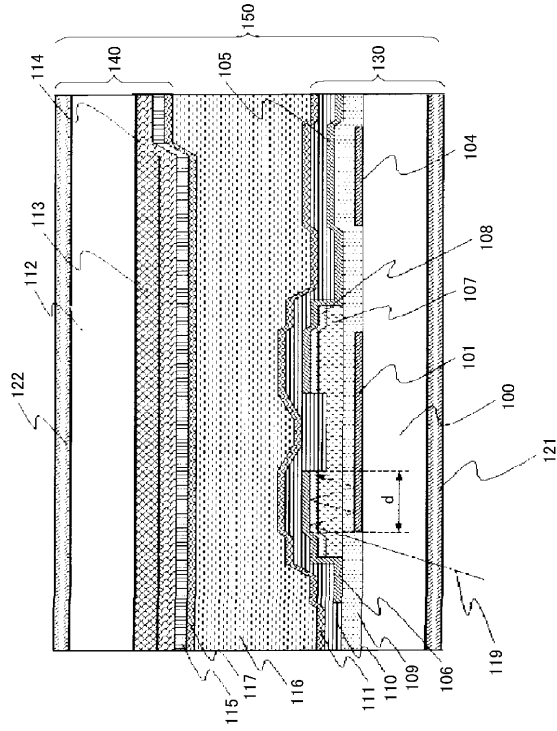
【 図 1 】



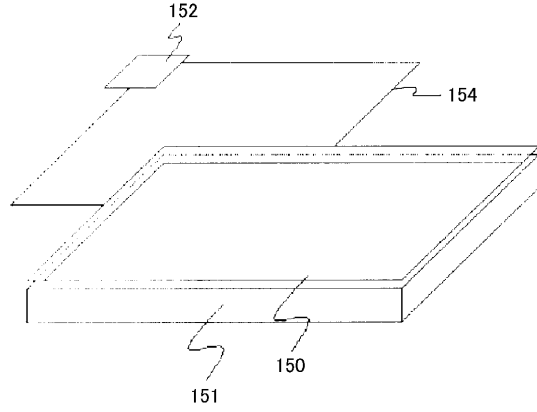
【 図 2 】



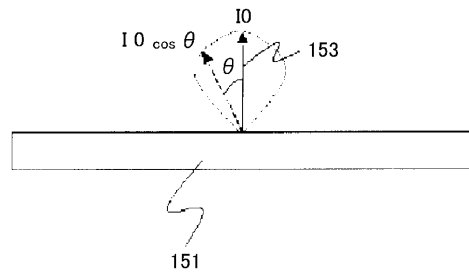
【 図 3 】



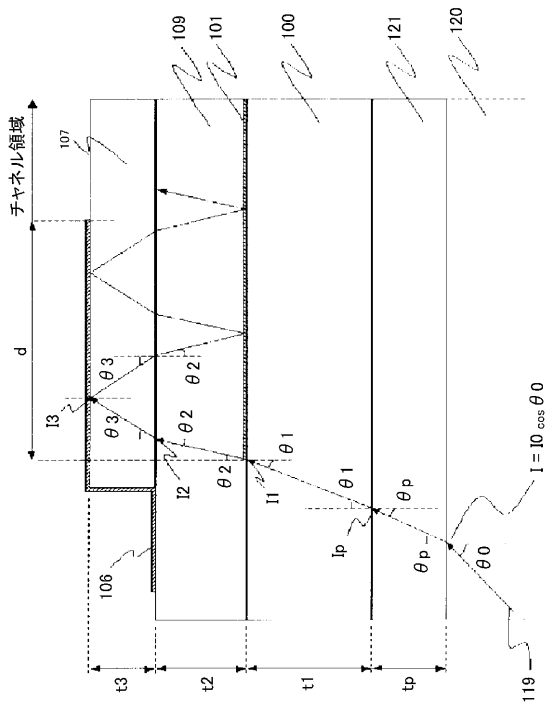
【 図 4 】



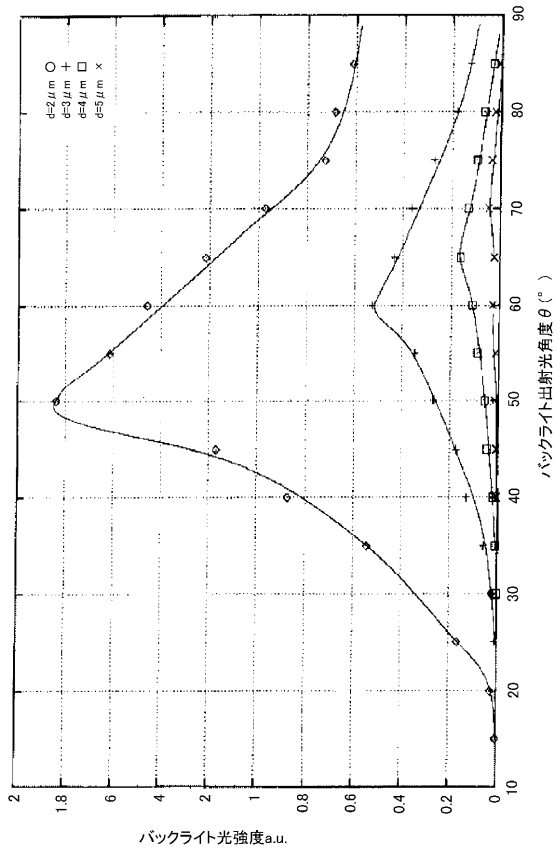
【 図 5 】



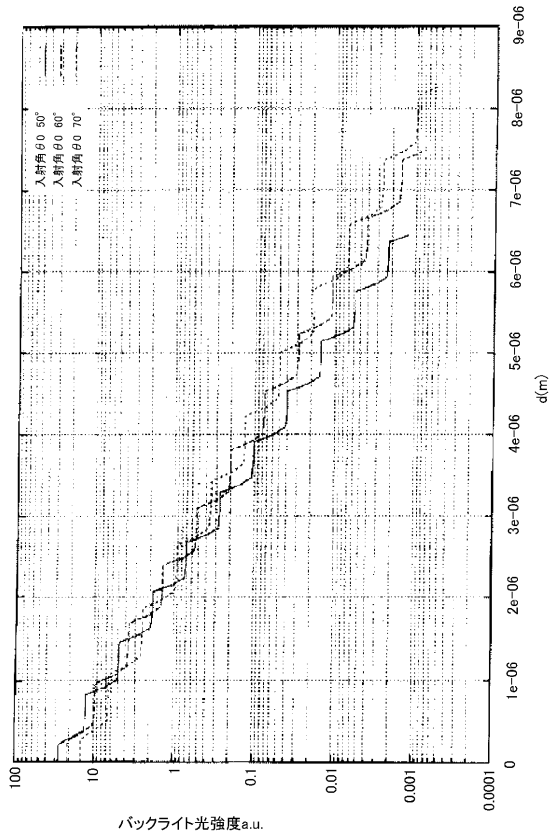
【 図 6 】



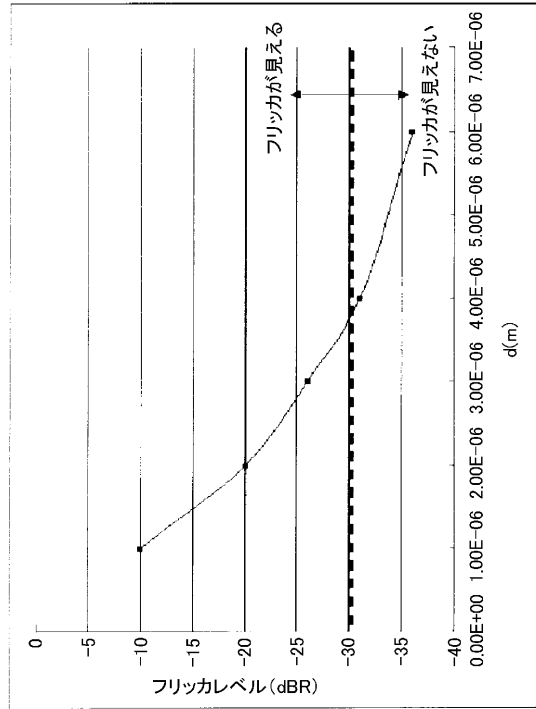
【 図 7 】



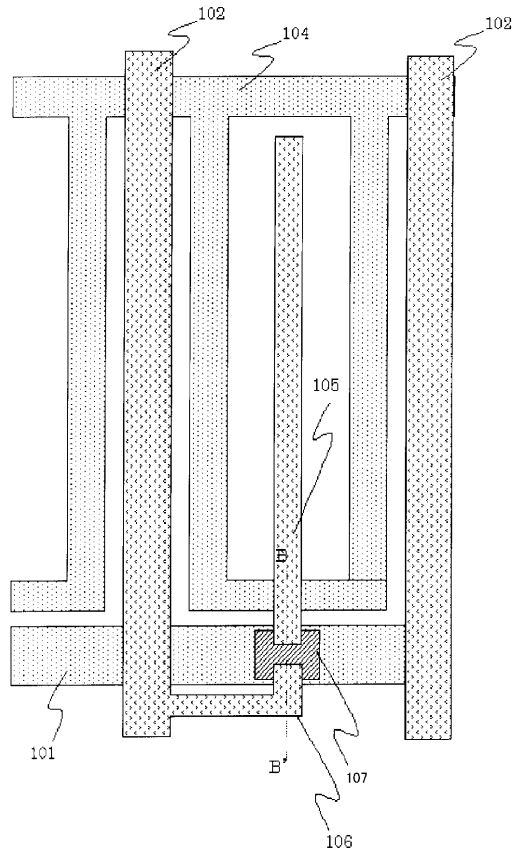
【 図 8 】



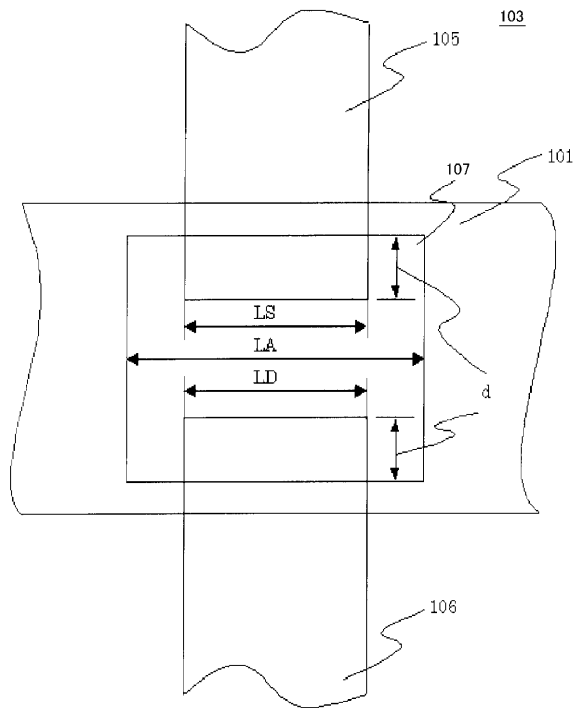
【 図 9 】



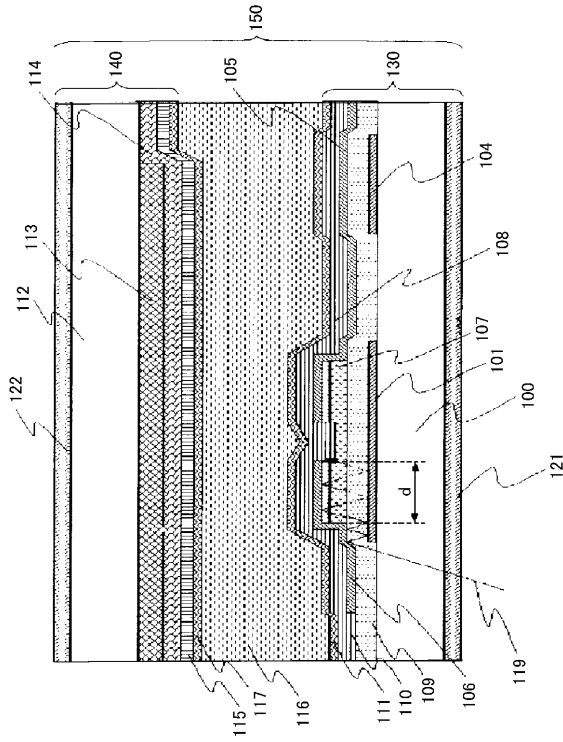
【 図 10 】



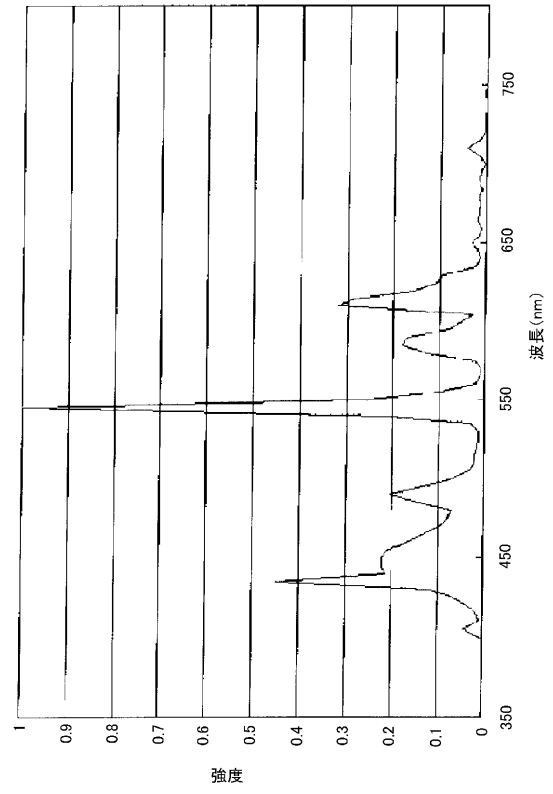
【 図 11 】



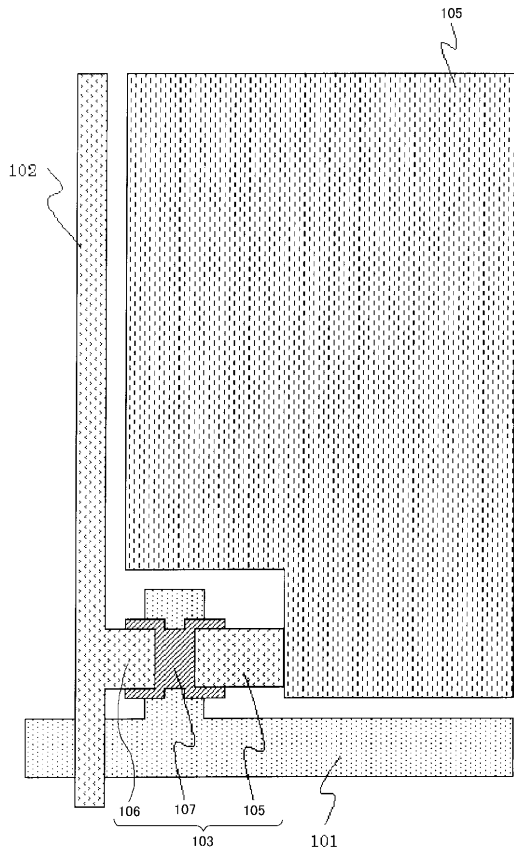
【 図 1 2 】



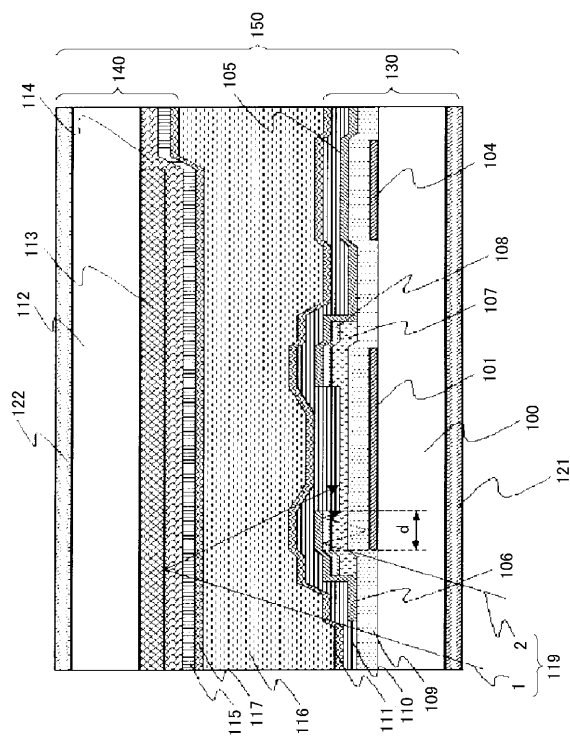
【 図 1 3 】



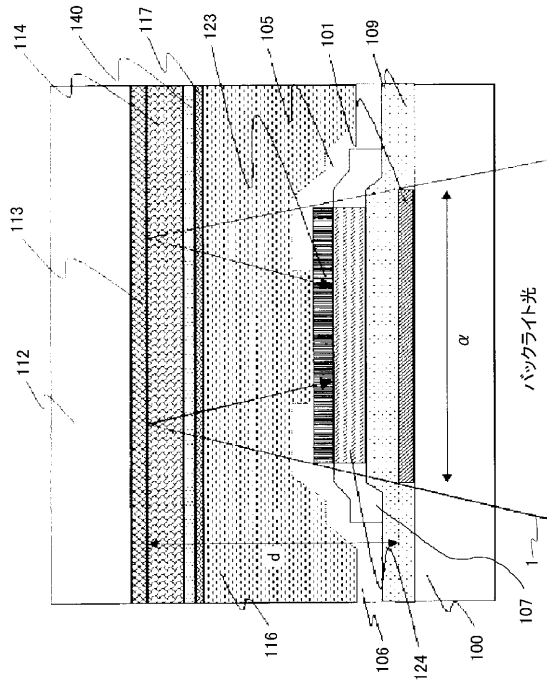
【 図 1 4 】



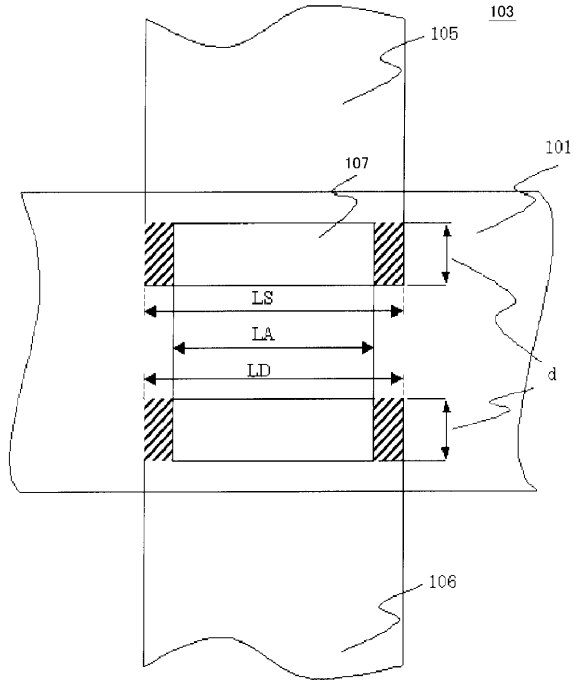
【 図 1 5 】



【図 16】



【図 17】



## フロントページの続き

(51) Int.Cl.		F I			
<b>G 0 9 F</b>	<b>9/00</b>	<b>(2006.01)</b>	G 0 2 F	1/1343	
<b>G 0 9 F</b>	<b>9/30</b>	<b>(2006.01)</b>	G 0 9 F	9/00	3 3 6 C
<b>G 0 9 F</b>	<b>9/35</b>	<b>(2006.01)</b>	G 0 9 F	9/00	3 3 6 F
<b>H 0 1 L</b>	<b>29/786</b>	<b>(2006.01)</b>	G 0 9 F	9/30	3 3 0 Z
<b>H 0 1 L</b>	<b>21/336</b>	<b>(2006.01)</b>	G 0 9 F	9/30	3 3 8
			G 0 9 F	9/35	
			H 0 1 L	29/78	6 1 6 T
			H 0 1 L	29/78	6 2 7 C

- (72)発明者 黒羽 昇一  
 東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 渡辺 誠  
 東京都港区芝五丁目7番1号 日本電気株式会社内

## 合議体

審判長 向後 晋一  
 審判官 井上 博之  
 審判官 西村 直史

- (56)参考文献 特開平9 - 2 2 0 2 6 ( J P , A )  
 特開昭6 4 - 2 2 0 6 6 ( J P , A )  
 特開平7 - 9 4 7 5 3 ( J P , A )  
 特開平1 1 - 2 6 7 6 8 ( J P , A )  
 特開平7 - 1 2 2 7 5 4 ( J P , A )  
 特開平7 - 2 6 1 1 9 7 ( J P , A )

- (58)調査した分野(Int.Cl. , D B名)  
 G02F1/1368

专利名称(译)	有源矩阵型液晶显示器件和开关元件		
公开(公告)号	<a href="#">JP3914753B2</a>	公开(公告)日	2007-05-16
申请号	JP2001356206	申请日	2001-11-21
申请(专利权)人(译)	NEC公司		
当前申请(专利权)人(译)	NEC LCD科技有限公司		
[标]发明人	志賀俊介 田村文識 黒羽昇一 渡辺誠		
发明人	志賀 俊介 田村 文識 黒羽 昇一 渡辺 誠		
IPC分类号	G02F1/1368 G02F1/1333 G02F1/1335 G02F1/13357 G02F1/1343 G09F9/00 G09F9/30 G09F9/35 H01L29/786 H01L21/336 G02F1/136		
CPC分类号	G02F1/1368		
FI分类号	G02F1/1368 G02F1/1333.500 G02F1/1333.505 G02F1/1335.510 G02F1/13357 G02F1/1343 G09F9/00. 336.C G09F9/00.336.F G09F9/30.330.Z G09F9/30.338 G09F9/35 H01L29/78.616.T H01L29/78.627.C G09F9/30.330		
F-TERM分类号	2H090/HA03 2H090/HD05 2H090/JB12 2H090/LA04 2H090/LA09 2H091/FA07 2H091/FA23 2H091 /FD06 2H091/GA01 2H091/GA02 2H091/GA07 2H091/GA13 2H092/GA14 2H092/JA24 2H092/JA26 2H092/JA29 2H092/PA01 2H092/PA06 2H092/PA09 2H092/PA11 2H190/HA03 2H190/HD05 2H190 /JB12 2H190/LA04 2H190/LA09 2H191/FA13Y 2H191/FA32Y 2H191/GA04 2H191/GA19 2H191/HA15 2H191/LA21 2H192/AA24 2H192/BB02 2H192/CB05 2H192/CB45 2H192/CB52 2H192/CC02 2H192 /CC04 2H192/CC42 2H192/EA04 2H192/JA32 2H291/FA13Y 2H291/FA32Y 2H291/GA04 2H291/GA19 2H291/HA15 2H291/LA21 5C094/AA03 5C094/AA55 5C094/BA03 5C094/BA43 5C094/CA19 5C094 /EA04 5C094/EA07 5C094/EB02 5C094/JA01 5F110/AA21 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE37 5F110/EE44 5F110/FF03 5F110/FF29 5F110/GG02 5F110 /GG15 5F110/GG44 5F110/HK03 5F110/HK04 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK34 5F110/HM13 5F110/HM19 5F110/QQ01 5G435/AA01 5G435/BB12 5G435/BB15 5G435/CC09 5G435 /EE23 5G435/EE25		
代理人(译)	台正彦 工藤志 谷泽恭久		
助理审查员(译)	井上博之		
优先权	2000365435 2000-11-30 JP 2001321810 2001-10-19 JP		
其他公开文献	JP2003195346A		
外部链接	<a href="#">Espacenet</a>		
摘要(译)			

要解决的问题：为了解决当液晶显示装置的TFT基板侧的薄膜晶体管被背光照射时，光在TFT的源 - 漏电极和栅电极之间反复反射的问题。透过非晶硅半导体区域以照射在前沟道上，从而在TFT中产生光泄漏电流。  
 SOLUTION：当栅极线101的栅电极部分 - 源电极105与栅极线101的栅电极部分 - 漏电极106之间的重叠长度 ( d ) 被设置为足够的距离时从栅极线101的栅电极部分的端部入射，以在到达沟道部分之前充分地衰减，例如， $\geq 4\mu\text{m}$ ，入射在沟道部分上的光可以被抑制到背光发射强度的 $\leq 0.2\%$ ，因此可以充分地减少光泄漏电流，从而改善显示的闪烁和不均匀性。

記号	単位	値	備考
屈折率	$n_0$	1	---
	$n_p$	1.5	SQ1852APO(住友化学製)
	$n_1$	1.5	OA10(日本電気硝子製)
	$n_2$	1.9	窒化シリコン
光吸収係数	$\alpha_1$	3	---
	$\alpha_2$	$7.0 \times 10^{-2}$	SQ1852APO(住友化学製)
	$\alpha_3$	0	OA10(日本電気硝子製)
	$\alpha_4$	0	---
層厚	$t_1$	$1.0 \times 10^{-6}$	---
	$t_2$	$2.2 \times 10^{-3}$	SQ1852APO(住友化学製)
	$t_3$	$7.0 \times 10^{-4}$	OA10(日本電気硝子製)
	$t_4$	$5.0 \times 10^{-7}$	---
各界面での透過率	$T_{0p}$	50	実測値
	$T_{p1}$	100	
	$T_{12}$	99	
	$T_{23}$	95	
金属面での反射率	$R_1$	100	---
	$R_3$	100	
バックライト正面輝度	$\text{cd}/\text{m}^2$	8000	実測値
バックライトスペクトル		図13	実測値