

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-225472

(P2008-225472A)

(43) 公開日 平成20年9月25日(2008.9.25)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 621A	5C006
G02F 1/133 (2006.01)	G09G 3/20 624B	5C080
	G09G 3/20 622C	
	G09G 3/20 623C	
審査請求 未請求 請求項の数 28 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2008-57349 (P2008-57349)
 (22) 出願日 平成20年3月7日(2008.3.7)
 (31) 優先権主張番号 096108823
 (32) 優先日 平成19年3月14日(2007.3.14)
 (33) 優先権主張国 台湾(TW)

(71) 出願人 599142729
 奇美電子股▲ふん▼有限公司
 Chi Mei Optoelectronics Corporation
 台湾台南県台南科学工業園区新市郷奇美路
 1号
 NO. 1, Chi-Yeh Road, T
 ainan Science-Base
 d Industrial Park, T
 ainan Country, Taiwa
 n, R. O. C.

(74) 代理人 100089118
 弁理士 酒井 宏明

最終頁に続く

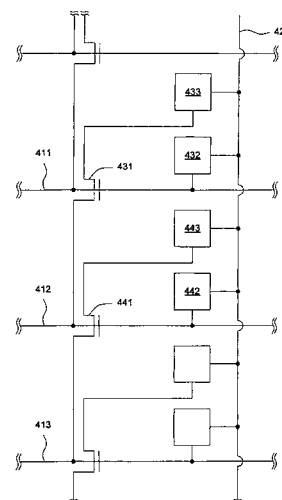
(54) 【発明の名称】 半透過型液晶表示パネルおよび液晶表示パネルモジュール

(57) 【要約】

【課題】ピクセル駆動回路の面積と回路複雑度とを低減すること。

【解決手段】 複数のピクセル432, 433, 442, 443と、ピクセル432, 433に接続された走査線411と、ピクセル442, 443に接続された走査線412と、データ線421と、を備える液晶表示パネルを提供する。走査線411上の第1の走査信号は、第1の走査期間中に、ピクセル432を、データ線421からの第1の極性の第1のピクセル電圧で駆動するものであり、走査線411上の第3の走査信号は、第2の走査期間中に、ピクセル432を、データ線421からの前記第1の極性の第2のピクセル電圧で駆動するものであり、走査線411上の前記第1の走査信号と第2の走査線412上の第2の走査信号は、前記第1の走査期間中に、ピクセル443を、データ線421からの前記第1のピクセル電圧で一括して駆動するものである。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

第 1 のピクセルと第 2 のピクセルと第 3 のピクセルと第 4 のピクセルとを含む複数のピクセルと、

前記第 1 のピクセルと前記第 2 のピクセルとに接続された第 1 の走査線と、前記第 3 のピクセルと前記第 4 のピクセルとに接続された第 2 の走査線と、を含む複数の走査線と、

第 1 のデータ線を含む複数のデータ線と、

を備え、

前記第 1 の走査線上の第 1 の走査信号は、第 1 の走査期間中に、前記第 1 のピクセルを、前記第 1 のデータ線からの第 1 の極性の第 1 のピクセル電圧で駆動するものであり、

前記第 1 の走査線上の第 3 の走査信号は、第 2 の走査期間中に、前記第 1 のピクセルを、前記第 1 のデータ線からの前記第 1 の極性の第 2 のピクセル電圧で駆動するものであり、

前記第 1 の走査線上の前記第 1 の走査信号と前記第 2 の走査線上の第 2 の走査信号は、前記第 1 の走査期間中に、前記第 4 のピクセルを、前記第 1 のデータ線からの前記第 1 のピクセル電圧で一括して駆動するものであることを特徴とする液晶表示パネル。

【請求項 2】

単一液晶セルギャップを有することを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 3】

前記第 1 のピクセルと前記第 4 のピクセルとを含む第 1 のピクセルユニットを備え、

前記第 1 のピクセルは透過型ピクセルを含み、前記第 4 のピクセルは反射型ピクセルを含むことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 4】

前記第 1 のピクセルは透過型ピクセルを含み、前記第 2 のピクセルは反射型ピクセルを含み、前記第 3 のピクセルは透過型ピクセルを含み、前記第 4 のピクセルは反射型ピクセルを含むことを特徴とする請求項 2 に記載の液晶表示パネル。

【請求項 5】

前記第 1 の走査線と前記第 2 の走査線と前記第 4 のピクセルとに接続された第 1 のトランジスタを更に備え、

前記第 1 の走査線は前記第 1 のトランジスタの制御ノードに接続し、前記第 2 の走査線は前記第 1 のトランジスタの第 1 の追加ノードに接続し、前記第 4 のピクセルは前記第 1 のトランジスタの第 2 の追加ノードに接続し、前記第 2 の走査線上の前記第 2 の走査信号は前記第 1 の走査信号が前記第 1 のトランジスタを動作可能にするときに前記第 4 のピクセルを制御することを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 6】

前記第 1 のピクセル電圧は前記第 2 のピクセル電圧より低いことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 7】

前記第 1 のピクセルは前記第 2 のピクセルに直接には隣接していないことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 8】

前記第 1 の走査線と前記第 2 の走査線との各々は第 1 のスキンドライバに接続されるが第 2 のスキンドライバには接続されず、前記第 1 のデータ線は第 1 のデータドライバに接続されるが第 2 のデータドライバには接続されないことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 9】

前記第 2 の走査線上の前記第 2 の走査信号は、前記第 1 の走査期間中に、前記第 3 のピクセルを、前記第 1 のデータ線からの前記第 1 のピクセル電圧で駆動するものであり、

前記第 2 の走査線上の第 4 の走査信号は、第 3 の走査期間中に、前記第 3 のピクセルを、前記第 1 のデータ線からの第 3 のピクセル電圧で駆動するものであり、

10

20

30

40

50

前記第 2 の走査線上の第 5 の走査信号は、第 4 の走査期間中に、前記第 3 のピクセルを、前記第 1 のデータ線からの第 4 のピクセル電圧で駆動するものであることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 10】

前記第 1 の走査線上の前記第 3 の走査信号は前記第 1 の走査線上の前記第 1 の走査信号に続いており、前記第 1 の走査信号に等しい振幅を有することを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 11】

第 1 のピクセルを、第 1 の走査線を介して、第 1 の走査期間中に第 1 の極性の第 1 のピクセル電圧で、第 2 の走査期間中に前記第 1 の極性の第 2 のピクセル電圧で駆動することと、

第 2 のピクセルを、前記第 1 の走査線と第 2 の走査線とを介して、前記第 1 の走査期間中に前記第 1 のピクセル電圧で駆動することと、
を含み、

前記第 1 のピクセル電圧は前記第 2 のピクセル電圧と等しくないことを特徴とする方法。

【請求項 12】

前記第 1 および第 2 の双方の走査期間中に、前記第 1 の走査線上に第 1 の走査信号を保持することと、

前記第 1 の走査期間中に前記第 2 の走査線上で第 2 の走査信号を活性化したが、前記第 2 の走査期間中では前記第 2 の走査信号を非活性化することと、
を更に含むことを特徴とする請求項 11 に記載の方法。

【請求項 13】

前記第 1 の走査線と前記第 2 の走査線とを単一のスキンドライバで駆動することを更に含むことを特徴とする請求項 11 に記載の方法。

【請求項 14】

前記第 1 のピクセル電圧と前記第 2 ピクセル電圧とを単一のデータドライバで供給することを更に含むことを特徴とする請求項 13 に記載の方法。

【請求項 15】

前記第 1 のピクセル電圧と前記第 2 ピクセル電圧とを第 1 のデータ線から受け取ること
を更に含むことを特徴とする請求項 14 に記載の方法。

【請求項 16】

第 3 のピクセルを、前記第 1 の走査線を介して、第 3 の走査期間中に第 3 のピクセル電圧で駆動し、第 4 の走査期間中に第 4 のピクセル電圧で駆動することと、

第 4 のピクセルを、前記第 1 の走査線と前記第 2 の走査線とを介して、前記第 3 の走査期間中に前記第 3 のピクセル電圧で駆動することと、
を更に含むことを特徴とする請求項 15 に記載の方法。

【請求項 17】

前記第 1 のピクセルと前記第 2 のピクセルとの各々は反射型ピクセルであり、前記第 3 のピクセルと前記第 4 のピクセルとの各々は透過型ピクセルであることを特徴とする請求項 16 に記載の方法。

【請求項 18】

前記第 1 のデータ線から前記第 1 のピクセル電圧と前記第 2 のピクセル電圧とを受け取り、第 2 のデータ線から第 3 のピクセル電圧と第 4 のピクセル電圧とを受け取ること
を更に含むことを特徴とする請求項 16 に記載の方法。

【請求項 19】

第 1 の走査期間中に第 1 の極性の第 1 のピクセル電圧を伝送し、第 2 の走査期間中に前記第 1 の極性の第 2 のピクセル電圧を伝送するための第 1 のデータ線と、

第 1 の走査信号を伝送するための第 1 の走査線と、

第 2 の走査信号を伝送するための第 2 の走査線と、

10

20

30

40

50

前記第 1 の走査線に接続された第 1 のピクセルと、
前記第 1 の走査線と前記第 2 の走査線とに接続された第 1 のトランジスタと、
前記第 2 の走査線に接続された第 2 のピクセルと、
を備え、

前記第 1 の走査期間中に、前記第 1 の走査信号は前記第 1 のピクセルと前記第 1 のトランジスタとを動作可能にし、前記第 2 の走査信号は前記第 2 のピクセルを動作可能にするために前記第 1 のトランジスタを介して前記第 2 のピクセルに伝送され、前記第 1 のピクセルと前記第 2 のピクセルとの各々は前記第 1 のデータ線から伝送される前記第 1 のピクセル電圧を受け取り、

更に前記第 2 の走査期間中に、前記第 1 の走査信号は前記第 1 のピクセルと前記第 1 のトランジスタとを動作可能にし、前記第 2 の走査信号は前記第 2 のピクセルを動作不能にするために前記第 1 のトランジスタを介して前記第 2 のピクセルに伝送され、前記第 1 のピクセルは前記第 1 のデータ線から伝送される前記第 2 のピクセル電圧を受け取ることを特徴とする液晶表示パネル。

【請求項 20】

前記第 1 のトランジスタは前記第 1 の走査線に接続される制御端子と前記第 2 の走査線に接続される第 1 の端子とを有し、

前記第 1 のピクセルは、

前記第 1 の走査線に接続される制御端子と前記第 1 のデータ線に接続される第 1 の端子とを有する第 2 のトランジスタと、

前記第 2 のトランジスタの第 2 の端子に接続される第 1 の蓄電キャパシタと、
を備え、

前記第 2 のピクセルは、

前記第 1 のトランジスタの前記第 2 の端子に接続される制御端子と前記第 1 のデータ線に接続される第 1 の端子とを有する第 3 のトランジスタと、

前記第 3 のトランジスタの第 2 の端子に接続される第 2 の蓄電キャパシタと、
を有し、

前記第 1 の走査期間中に、前記第 1 の走査信号は前記第 1 のトランジスタと前記第 2 のトランジスタとを動作可能にし、前記第 2 の走査信号は前記第 1 の蓄電キャパシタと前記第 2 の蓄電キャパシタとが各々、前記第 1 のピクセル電圧を受け取って蓄積するように、前記第 3 のトランジスタを動作可能にするために前記第 1 のトランジスタを介して前記第 3 のトランジスタに伝送され、

更に前記第 2 の走査期間中に、前記第 1 の走査信号は前記第 1 のトランジスタと前記第 2 のトランジスタとを動作可能にし、前記第 2 の走査信号は前記第 1 の蓄電キャパシタが前記第 2 のピクセル電圧を受け取って蓄積するように、前記第 3 のトランジスタを動作不能にするために前記第 1 のトランジスタを介して前記第 3 のトランジスタに伝送されることを特徴とする請求項 19 に記載の液晶表示パネル。

【請求項 21】

当該液晶表示パネルは半透過型液晶表示パネルであり、前記第 1 のピクセルと前記第 2 のピクセルの一方は透過型ピクセルを含み、前記第 1 のピクセルと前記第 2 のピクセルの他方は反射型ピクセルを含むことを特徴とする請求項 19 に記載の液晶表示パネル。

【請求項 22】

前記第 1 のピクセルは前記透過型ピクセルを含み、前記第 2 のピクセルは前記反射型ピクセルを含むことを特徴とする請求項 21 に記載の液晶表示パネル。

【請求項 23】

第 2 のデータ線と、

前記第 1 の走査信号によって制御される第 3 のピクセルと、

前記第 1 の走査信号によって制御される第 2 のトランジスタと、

前記第 2 の走査線に接続される第 4 のピクセルと、

を更に備え、

前記第 1 の走査期間中に、前記第 1 の走査信号は前記第 3 のピクセルと前記第 2 のトランジスタとを動作可能にし、前記第 2 の走査信号は前記第 3 のピクセルと前記第 4 のピクセルとの各々が前記第 2 のデータ線から伝送される第 3 のピクセル電圧を受け取るように前記第 4 のピクセルを動作可能にするために前記第 2 のトランジスタを介して前記第 4 のピクセルに伝送され、

更に前記第 2 の走査期間中に、前記第 1 の走査信号は前記第 3 のピクセルと前記第 4 のトランジスタとを動作可能にし、前記第 2 の走査信号は前記第 3 のピクセルが前記第 2 のデータ線から伝送される第 4 のピクセル電圧を受け取るように前記第 4 のピクセルを動作不能にするために前記第 4 のトランジスタを介して前記第 4 のピクセルに伝送されることを特徴とする請求項 19 に記載の液晶表示パネル。

10

【請求項 24】

当該液晶表示パネルは半透過型液晶表示パネルであり、前記第 1 のピクセルと前記第 2 のピクセルとの各々は透過型ピクセルを含み、前記第 3 のピクセルと前記第 4 のピクセルとの各々は反射型ピクセルを含むことを特徴とする請求項 23 に記載の液晶表示パネル。

【請求項 25】

当該液晶表示パネルは半透過型液晶表示パネルであり、前記第 1 のピクセルと前記第 2 のピクセルとの各々は反射型ピクセルを含み、前記第 3 のピクセルと前記第 4 のピクセルとの各々は透過型ピクセルを含むことを特徴とする請求項 23 に記載の液晶表示パネル。

【請求項 26】

複数のピクセルと、

20

第 1 の走査線が第 1 のピクセルを制御するものであり、第 2 の走査線が活性化された前記第 1 の走査線に応答して第 2 のピクセルを制御するものである、複数の走査線およびデータ線と、

前記第 1 および第 2 のピクセルに第 1 のデータ線上の第 1 の極性の第 1 の電圧を書き込むために、第 1 の走査期間中に、前記第 1 および第 2 の走査線の双方を活性化するためのスキンドライバと、
を備え、

前記スキンドライバは前記第 1 のピクセルに前記第 1 のデータ線上の前記第 1 の極性の第 2 の電圧を書き込んで前記第 2 のピクセルを前記第 1 の電圧に維持するために、第 2 の走査期間中に、前記第 1 の走査線を活性化状態に維持して前記第 2 の走査線を非活性化

30

【請求項 27】

前記第 1 のピクセルは透過型ピクセルを含み、前記第 2 のピクセルは反射型ピクセルを含むことを特徴とする請求項 26 に記載の液晶表示パネル。

【請求項 28】

単一液晶セルギャップを有することを特徴とする請求項 27 に記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、概して液晶表示（LCD）パネルに関するものであり、特に半透過型 LCD パネルに関するものである。

40

【背景技術】

【0002】

従来の半透過型液晶表示装置（LCD）のタイプの一つとして、二重液晶セルギャップを有するものが知られている。二重液晶セルギャップを有する LCD の製造プロセスは複雑であり、プロセスのばらつきを制御することが困難となる場合がある。これとは対照的に、従来の半透過型 LCD の他のタイプである単一セルギャップを有するものは、二重液晶セルギャップを有する半透過型 LCD と比較してプロセスのばらつきが容易に制御され得る。

【0003】

50

単一液晶セルギャップを有する半透過型LCDでは反射型ピクセルの光路長は、透過型ピクセルの光路長の2倍となり得る。もし反射型ピクセルと透過型ピクセルとが同時に同じ輝度を表示することになっていれば、反射型ピクセルの液晶分子の有効屈折率は通常、透過型ピクセルの液晶分子の有効屈折率の半分である。よって、単一液晶セルギャップを有する半透過型LCDにおいて、透過型ピクセルと反射型ピクセルとは従来、それぞれ2つの独立した電圧-透過率カーブ(V-Tカーブ)にしたがって駆動される。

【0004】

したがって、単一液晶セルギャップを有する半透過型LCDにおける同じピクセルに同じ輝度を表示するために、透過型ピクセルと反射型ピクセルを、2つのトランジスタによって個別に駆動する必要があるかもしれない。その結果、データ線または走査線の数、データドライバまたはスキャンドライバの数、データドライバまたはスキャンドライバから出力されるピクセル電圧、および走査信号の周波数を、これに対応して増加する必要があるかもしれない。その結果、駆動回路の面積と複雑さは、大幅に増加する。

10

【0005】

図1A(従来技術)は、従来の半透過型LCD100のピクセル駆動回路を示すブロック図である。図1Aを参照すると半透過型LCD100は、2つのスキャンドライバ110、120とデータドライバ130と幾つかのピクセルユニットとを含む。各ピクセルユニットは、1個の透過型ピクセルと1個の反射型ピクセルとを含む。図1B(従来技術)は、図1Aの半透過型LCD100のピクセルユニット140の詳細な回路を示す。図1Bを参照するとピクセルユニット140は、それぞれトランジスタ141、142によって駆動される透過型ピクセルと反射型ピクセルとを含む。ピクセルユニット140のトランジスタ141、142は、2つの走査線を介してスキャンドライバ110、120から伝送される走査信号と、1つのデータ線を経由してデータドライバ130から伝送されるピクセル電圧とを受け取る。データドライバ130は、異なるそれぞれの時間にそれぞれ異なるピクセル電圧をトランジスタ141、142に出力する。上記のように半透過型LCD100内の各ピクセルユニットは、透過型ピクセルと反射型ピクセルとをそれぞれ駆動するために2つのトランジスタを有する。各ピクセルユニットは、2つの走査信号を与えるために2つのスキャンドライバと2つの走査線とを必要とする。その結果、ピクセル駆動回路の回路複雑度は増加する。

20

【0006】

図2A(従来技術)は、他の従来の半透過型LCD200のピクセル駆動回路を示すブロック図である。図2Aを参照すると半透過型LCD200は、2つのデータドライバ210、220とスキャンドライバ230と幾つかのピクセルユニットとを含む。図1Aのピクセルユニットと同様に図2Aの各ピクセルユニットは、1個の透過型ピクセルと1個の反射型ピクセルとを含む。図2B(従来技術)は、図2Aの半透過型LCD200のピクセルユニット240の詳細な回路を示す。図2Bを参照するとピクセルユニット240は、透過型ピクセルと反射型ピクセルとを含む。透過型ピクセルと反射型ピクセルはそれぞれ、トランジスタ241、242によって駆動される。ピクセルユニット240のトランジスタ241、242は各々、同じ走査線を介してスキャンドライバ230から伝送される走査信号と、2つのそれぞれのデータ線を経由してデータドライバ210、220から伝送されるピクセル電圧とを受け取る。上述のように半透過型LCD200の各ピクセルユニット内の2つのトランジスタは、2つのピクセル電圧を与えるために2つのデータドライバと2つのデータ線とを必要とする。その結果、ピクセル駆動回路の回路複雑度は増加する。

30

40

【0007】

図3A(従来技術)は、他の従来の半透過型LCD300のピクセル駆動回路を示すブロック図である。図3Aを参照すると半透過型LCD300は、2つのデータドライバ310、320と2つのスキャンドライバ330、340と幾つかのピクセルユニットとを含む。図1Aのピクセルユニットと同様に図3Aの各ピクセルユニットは、1個の透過型ピクセルと1個の反射型ピクセルとを含む。図3B(従来技術)は、図3Aの半透過型L

50

C D 3 0 0 のピクセルユニット 3 5 0 の詳細な回路を示す。図 3 B を参照するとピクセルユニット 3 5 0 は、透過型ピクセルと反射型ピクセルとを含む。透過型ピクセルと反射型ピクセルはそれぞれ、トランジスタ 3 5 1、3 5 2 によって駆動される。ピクセルユニット 3 5 0 のトランジスタ 3 5 1、3 5 2 は、2 つのそれぞれの走査線を介してスキャンドライバ 3 3 0、3 4 0 から伝送される走査信号と、2 つのそれぞれのデータ線を経由してデータドライバ 3 1 0、3 2 0 から伝送されるピクセル電圧とを受け取る。上述のように半透過型 L C D 3 0 0 の各ピクセルユニット内の 2 つのトランジスタは、2 つのピクセル電圧を与えるために 2 つのデータドライバと 2 つのデータ線とを、また 2 つの走査信号を与えるために 2 つのスキャンドライバと 2 つの走査線とを必要とする。この結果、ピクセル駆動回路の回路複雑度は更に増加する。

10

【発明の開示】

【発明が解決しようとする課題】

【0008】

単一液晶セルギャップを有する従来の半透過型 L C D は、二重液晶セルギャップを有する半透過型 L C D と比較してプロセスのばらつきを容易に制御され得るが、2 つのピクセル電圧は各ピクセルユニット内の透過型ピクセルと反射型ピクセルとに独立してそれぞれ供給されなくてはならない可能性がある。その結果、前述したように各ピクセルユニットは、走査信号とピクセル電圧とを与えるために 2 つのスキャンドライバおよび / または 2 つのデータドライバを、また走査信号とピクセル電圧とを伝送するために 2 つの走査線または 2 つのデータ線を必要とする。したがって半透過型 L C D における駆動回路の面積と複雑度は大幅に増加し、そのために L C D パネルの口径比は減少し、製造コストも大幅に増加する。

20

【課題を解決するための手段】

【0009】

本発明の一態様にかかる液晶表示パネルは、第 1 のピクセルと第 2 のピクセルと第 3 のピクセルと第 4 のピクセルとを含む複数のピクセルと、前記第 1 のピクセルと前記第 2 のピクセルとに接続された第 1 の走査線と、前記第 3 のピクセルと前記第 4 のピクセルとに接続された第 2 の走査線と、を含む複数の走査線と、第 1 のデータ線を含む複数のデータ線と、を備え、前記第 1 の走査線上の第 1 の走査信号が、第 1 の走査期間中に、前記第 1 のピクセルを、前記第 1 のデータ線からの第 1 の極性の第 1 のピクセル電圧で駆動するものであり、前記第 1 の走査線上の第 3 の走査信号が、第 2 の走査期間中に、前記第 1 のピクセルを、前記第 1 のデータ線からの前記第 1 の極性の第 2 のピクセル電圧で駆動するものであり、前記第 1 の走査線上の前記第 1 の走査信号と前記第 2 の走査線上の第 2 の走査信号が、前記第 1 の走査期間中に、前記第 4 のピクセルを、前記第 1 のデータ線からの前記第 1 のピクセル電圧で一括して駆動するものであることを特徴とする。

30

【0010】

本発明の別の態様にかかる方法は、第 1 のピクセルを、第 1 の走査線を介して、第 1 の走査期間中に第 1 の極性の第 1 のピクセル電圧で、第 2 の走査期間中に前記第 1 の極性の第 2 のピクセル電圧で駆動することと、第 2 のピクセルを、前記第 1 の走査線と第 2 の走査線とを介して、前記第 1 の走査期間中に前記第 1 のピクセル電圧で駆動することと、を含み、前記第 1 のピクセル電圧が前記第 2 のピクセル電圧と等しくないことを特徴とする。

40

【0011】

本発明のさらに別の態様にかかる液晶表示パネルは、第 1 の走査期間中に第 1 の極性の第 1 のピクセル電圧を、第 2 の走査期間中に前記第 1 の極性の第 2 のピクセル電圧を伝送するための第 1 のデータ線と、第 1 の走査信号を伝送するための第 1 の走査線と、第 2 の走査信号を伝送するための第 2 の走査線と、前記第 1 の走査線に接続された第 1 のピクセルと、前記第 1 の走査線と前記第 2 の走査線とに接続された第 1 のトランジスタと、前記第 2 の走査線に接続された第 2 のピクセルと、を備え、前記第 1 の走査期間中に、前記第 1 の走査信号が前記第 1 のピクセルと前記第 1 のトランジスタとを動作可能にし、前記第

50

2の走査信号が前記第2のピクセルを動作可能にするために前記第1のトランジスタを介して前記第2のピクセルに伝送され、前記第1のピクセルと前記第2のピクセルとの各々が前記第1のデータ線から伝送される前記第1のピクセル電圧を受け取り、更に前記第2の走査期間中に、前記第1の走査信号が前記第1のピクセルと前記第1のトランジスタとを動作可能にし、前記第2の走査信号が前記第2のピクセルを動作不能にするために前記第1のトランジスタを介して前記第2のピクセルに伝送され、前記第1のピクセルが前記第1のデータ線から伝送される前記第2のピクセル電圧を受け取ることを特徴とする。

【0012】

本発明のさらに別の態様にかかる液晶表示パネルは、複数のピクセルと、第1の走査線が第1のピクセルを制御するものであり、第2の走査線が活性化された前記第1の走査線に
10 応答して第2のピクセルを制御するものである、複数の走査線およびデータ線と、前記第1および第2のピクセルに第1のデータ線上の第1の極性の第1の電圧を書き込むために、第1の走査期間中に、前記第1および第2の走査線の双方を活性化するためのスキャンドライバと、を備え、前記スキャンドライバが前記第1のピクセルに前記第1のデータ線上の前記第1の極性の第2の電圧を書き込んで前記第2のピクセルを前記第1の電圧に維持するために、第2の走査期間中に、前記第1の走査線を活性化状態に維持して前記第2の走査線を非活性化するものであることを特徴とする。

【発明を実施するための最良の形態】

【0013】

下記の説明は、添付図面を参照して行われる。各種の図面において同じ参照番号は、同じまたは類似の要素を識別するために使用され得る。下記の説明は、特定の構造、アーキテクチャ、インタフェース、および技法といった特定の詳細事項を説明することによって、請求されている本発明の種々の態様の完全な理解を与えるが、このような詳細事項は説明
20 目的で提供されており、限定と見られるべきでない。更に当業者であれば、本開示を考慮して、請求されている本発明の種々の態様がこれら特定の詳細事項から離れた他の例または実現形態において実施され得ることを認識できる。下記の開示におけるある幾つかの連結点で、不必要な詳細事項によって本発明の説明を曖昧にすることを避けるために、周知の装置、回路および方法の説明は省略されている。

【0014】

図4は、本発明の一実施形態によるLCDパネルのピクセル駆動回路の一部分を示す図である。図4を参照するとLCDパネルは、走査線411、412、413と、データ線421と、ピクセル432、433（第1のピクセルユニットの）と、関連トランジスタ431と、ピクセル442、443（第2のピクセルユニットの）と、関連トランジスタ441と、を含む。なお、対応する1対のピクセルを有する各ピクセルユニットを備えた
30 ピクセルユニットのアレイが設けられている。本発明の一実施形態によるLCDパネルのピクセル432、433を駆動するためにピクセル432、433はそれぞれ、走査期間T1中および走査期間T2中、データ線421から伝送されるピクセル電圧D2とピクセル電圧D1とを受け取る。走査線411と走査線412はそれぞれ、走査信号S1とS2を伝送する。ピクセル432とトランジスタ431は、走査信号S1によって制御され得る。トランジスタ431が動作可能になると走査信号S2は、ピクセル433の動作可能
40 化を制御するためにトランジスタ431を介してピクセル433に伝送される。

【0015】

走査期間T1中、走査信号S1は、ピクセル432とトランジスタ431が動作できるように、動作可能となる。こうして走査信号S2は、トランジスタ431を介してピクセル433に伝送され得る。走査期間T1中、走査信号S2も、ピクセル442が動作可能となるように、動作可能となる。ピクセル432と433が動作可能となった後にこれらのピクセルは、データ線421から伝送されるピクセル電圧D1を受け取る。こうして両
ピクセル432、433は、走査期間T1中、ピクセル電圧D1を蓄積する。

【0016】

走査期間T2中、走査信号S1はなお、ピクセル432とトランジスタ431とを動作

10

20

30

40

50

可能にしている。同様に走査信号 S 2 はこうして、トランジスタ 4 3 1 を介してピクセル 4 3 3 に伝送され得る。しかしながら走査信号 S 2 は、ピクセル 4 3 3 が本発明の一実施形態にしたがって動作不能となるように、走査期間 T 2 中、動作不能に変化する。こうしてピクセル 4 3 2 は、走査期間 T 2 中、動作可能となり、データ線 4 2 1 から伝送されるピクセル電圧 D 2 を受け取ることができる。しかしながらピクセル 4 3 3 は、動作不能にされてピクセル電圧 D 2 を受け取ることができない。こうして走査期間 T 2 中、ピクセル 4 3 2 はピクセル電圧 D 2 を蓄積し、ピクセル 4 3 3 はピクセル電圧 D 1 を蓄積する。その結果、ピクセル 4 3 2、4 3 3 はそれぞれ、対応する輝度レベルを表示するために走査期間 T 1、T 2 中に、データ線 4 2 1 からそれぞれ伝送されるピクセル電圧 D 2、D 1 を蓄積する。

10

【0017】

LCD パネルのピクセル駆動回路は、半透過型 LCD パネルに適用可能である。半透過型 LCD パネルでは各ピクセルユニットは、透過型ピクセルと反射型ピクセルとを持つことができる。

【0018】

図 5 は、本発明の一実施形態による半透過型 LCD パネルのピクセル駆動回路の一部分を示す図である。ピクセル 5 4 0 は、トランジスタ 5 4 1 と蓄電キャパシタ 5 4 2 とを含む。ピクセル 5 5 0 は、トランジスタ 5 5 1 と蓄電キャパシタ 5 5 2 とを含む。この例ではピクセル 5 4 0 と 5 5 0 はそれぞれ、透過型ピクセルと反射型ピクセルである。ピクセル 5 4 0 および 5 5 0 はそれぞれ、走査期間 T 1 および走査期間 T 2 中にそれぞれデータ線 5 2 1 から伝送されるピクセル電圧 D A 2 およびピクセル電圧 D A 1 を受け取る。ピクセル電圧 D A 1 および D A 2 はそれぞれ、図 6 A の反射型ピクセルの V - R カーブおよび図 6 B の透過型ピクセルの V - T カーブといった、電圧 - 透過率カーブ (V - T カーブ) および電圧 - 反射率カーブ (V - R カーブ) にしたがって出力される反射型ピクセル電圧および透過型ピクセル電圧である。この例の表示装置は、本発明の一実施形態によるノーマリーブラックモードにある。

20

【0019】

走査線 5 1 1、5 1 2、5 1 3 はそれぞれ、走査信号 S 1、S 2、S 3 を伝送する。トランジスタ 5 3 0 とピクセル 5 4 0 のトランジスタ 5 4 1 は、走査信号 S 1 によって制御される。トランジスタ 5 3 0 がオンになると、走査信号 S 2 はトランジスタ 5 3 0 を介してトランジスタ 5 5 1 に伝送され、ピクセル 5 5 0 のトランジスタ 5 5 1 をオンになる、またはオンにならないように制御する。

30

【0020】

図 7 は、図 5 の走査線 5 1 1、5 1 2、5 1 3 とデータ線 5 2 1 から反転駆動プロトコル (例えば行反転) にしたがってそれぞれ出力される走査信号とピクセル電圧とのタイミング図の一例を示す。図 7 では、カーブ 6 1 0 はデータ線 5 2 1 上の反転電圧レベルに対応し; カーブ 6 2 0 は走査信号 S 1 の電圧レベルに対応し、カーブ 6 3 0 は走査信号 S 2 の電圧レベルに対応し、カーブ 6 4 0 は走査信号 S 3 の電圧レベルに対応する。

【0021】

下記の説明において、図 5、7 を共に参照する。走査期間 T 1 の間、走査信号 S 1 はトランジスタ 5 3 0、5 4 1 がオンになるような高いレベルにあり、走査信号 S 2 はトランジスタ 5 3 0 を介してピクセル 5 5 0 のトランジスタ 5 5 1 に伝送され得る。走査期間 T 1 の間、走査信号 S 2 もまた、トランジスタ 5 5 1 がオンになるような高いレベルにある。トランジスタ 5 4 1、5 5 1 がオンになった後に、蓄電キャパシタ 5 4 2、5 5 2 はデータ線 5 2 1 から伝送されたピクセル電圧 D A 1 を受け取って蓄積できる。したがって両蓄電キャパシタ 5 4 2、5 5 2 は、走査期間 T 1 中、データ線 5 2 1 から伝送されたピクセル電圧 D A 1 を蓄積する。

40

【0022】

走査期間 T 2 中、走査信号 S 1 はトランジスタ 5 3 0、5 4 1 がオンになるような高いレベルに在る。同様に走査信号 S 2 は、こうしてトランジスタ 5 3 0 を介してピクセル 5

50

50のトランジスタ551に伝送され得る。しかしながら走査期間T2中に走査信号S2は、トランジスタ551がオフになるような低いレベルに移行している。こうして蓄電キャパシタ542がデータ線521から伝送されるピクセル電圧DA2を受け取ることができ、蓄電キャパシタ552がピクセル電圧DA2を受け取れないように、走査期間T2中、トランジスタ551はオフになり、トランジスタ541はオンになる。

【0023】

こうして走査期間T2中、蓄電キャパシタ542はピクセル電圧DA2を蓄積し、蓄電キャパシタ552はピクセル電圧DA1を蓄積する。その結果、本発明の一実施形態によればピクセル540、550はそれぞれ、対応する輝度レベルを表示するために、走査期間T1と走査期間T2のときにデータ線521からそれぞれ伝送されたピクセル電圧DA2とピクセル電圧DA1を蓄積する。ピクセル540、550は、例えばこれらのピクセルが異なるピクセル電圧レベルで駆動されるまで所望の期間中、この状態を保持する。

10

【0024】

同様にデータ線521はそれから、走査期間T3、T4中にそれぞれピクセル電圧DA3、DA4をピクセル580、570に伝送する。ピクセル570と580はそれぞれ、本発明の一実施形態による透過型ピクセルと反射型ピクセルである。ピクセル電圧DA3とDA4はそれぞれ、異なるV-RおよびV-Tカーブにしたがって出力される反射型ピクセル電圧と透過型ピクセル電圧である。この特定の例ではピクセル電圧レベルDA3およびDA4は、行反転駆動技法にしたがって駆動される。しかしながら本発明はこの駆動技法に限定されない。

20

【0025】

なお図5、7を参照すると走査期間T3中、走査信号S2はトランジスタ560とピクセル570のトランジスタ571とがオンになるような高いレベルに在る。こうして走査線513から伝送される走査信号S3は、トランジスタ560を介してピクセル580のトランジスタ581に伝送され得る。走査期間T3中、走査信号S3はトランジスタ581がオンになるような高いレベルに在る。トランジスタ571、581がオンになった後に両蓄電キャパシタ572、582はデータ線521から伝送されたピクセル電圧DA3を受け取って蓄積する。こうして両蓄電キャパシタ572、582は、走査期間T3の間中、ピクセル電圧DA3を蓄積する。

30

【0026】

この後、走査期間T4中、走査信号S2はなお、トランジスタ560、571がオンになるような高いレベルにある。走査信号S3は、こうしてトランジスタ560を介してトランジスタ580に伝送され得る。しかしながら走査期間T4中に走査信号S3はトランジスタ581がオフになるような低いレベルに移行している。こうしてトランジスタ571は、蓄電キャパシタ572がデータ線521から伝送されるピクセル電圧DA4を受け取れるように走査期間T4中にオンになる。トランジスタ581は、蓄電キャパシタ582がピクセル電圧DA4を受け取れないように、オフになる。

40

【0027】

したがって走査期間T4中、蓄電キャパシタ572はピクセル電圧DA4を蓄積し、蓄電キャパシタ582はピクセル電圧DA3を蓄積する。こうしてピクセル570、580は、対応する輝度レベルを表示するために走査期間T3、T4の間中、データ線521からそれぞれ伝送されたピクセル電圧DA4、DA3を蓄積する。

【0028】

本発明の一実施形態によれば半透過型LCDパネル500の他のピクセルを駆動する方法は、ピクセル540、550、570、580を駆動する方法と同じである。

【0029】

単一液晶セルギャップを有する半透過型LCD500の利点は、一例としてピクセル540、550を取り上げることによって説明される。2つの走査期間中、トランジスタ541、551のオン/オフ状態は、ピクセル550、540がそれぞれ反射型ピクセル電圧と透過型ピクセル電圧を受け取ることができるように、トランジスタ530と走査線5

50

1 1、5 1 2 から出力される 2 つの走査信号とにしたがって制御または駆動される。2 つの走査線 5 1 1、5 1 2 は互いに隣接するように配置された透過型ピクセル 5 4 0 と反射型ピクセル 5 5 0 とによって共用される。

【0030】

言い換えれば本発明の一実施形態では、走査線 5 1 2 はピクセル 5 7 0 とピクセル 5 5 0 とに接続され、走査線 5 1 3 は追加のピクセル（番号付けされていない）とピクセル 5 8 0 とに接続される。走査線 5 1 2 上の第 1 の走査信号 5 2 1 は走査期間 T 1 中、データ線 5 2 1 からの第 1 のピクセル電圧 D A 1 にピクセル 5 7 0 を駆動し得る。走査線 5 1 2 上の第 3 の走査信号 5 2 1 はまた第 2 の走査期間 T 2 中、データ線 5 2 1 からの第 2 のピクセル電圧 D A 2 にピクセル 5 7 0 を駆動し得る。また走査線 5 1 2 上の第 1 の走査信号と走査線 5 1 3 上の第 2 の走査信号は一括して、第 1 の走査期間 T 1 中、データ線 5 2 1 からの第 1 のピクセル電圧 D A 1 にピクセル 5 8 0 を駆動できる。本発明の一実施形態では、第 1 の走査線上の第 1 の走査信号と第 3 の走査信号は、等しい振幅の単一パルスを継ぎ目なしに形成できるという点で互いに連続している。例えば図 7 に関して前に示されたように、走査線 5 1 2 上の走査信号は期間 T 3、T 4 中、「高い」状態にあり、したがって期間 T 3、T 4 を通じて連続する実質的に一定の振幅の単一パルスを形成する。

10

【0031】

こうして本発明の一実施形態によれば、1 個の透過型ピクセルと 1 個の反射型ピクセルは、半透過型 L C D パネル 5 0 0 における修正された平均ピクセル電圧を受け取るために、単に 1 本の走査線と 1 本のデータ線とを使用しなければならないだけである。ところで半透過型 L C D パネル 5 0 0 は、追加のスキンドライバとデータドライバとを加えることなしに、ピクセルを駆動するために単に 1 個のスキンドライバと 1 個のデータドライバとを使用しなくてはならないだけである。その結果、半透過型 L C D パネル 5 0 0 のピクセル駆動回路の面積と回路複雑度は大幅に低減でき、製造コストも節約され得る。

20

【0032】

上記の半透過型 L C D パネル 5 0 0 ではピクセル 5 4 0、5 7 0 は透過型ピクセルであり、ピクセル 5 5 0、5 8 0 は反射型ピクセルである。実際にはピクセル 5 4 0、5 7 0 は反射型ピクセルであることも可能であり、ピクセル 5 5 0、5 8 0 は透過型ピクセルであってもよい。データ線 5 2 1 は走査期間 T 1 および T 3 中、透過型ピクセル電圧をトランジスタ 5 4 1、5 5 1、5 7 1、5 8 1 に伝送することができ、データ線 5 2 1 は走査期間 T 2 および T 4 中、反射型ピクセル電圧をトランジスタ 5 4 1 および 5 7 1 に伝送することができる。

30

【0033】

しかしながら反射型ピクセルと透過型ピクセルとが同じ輝度を表示することを要求されるとき、必要とされる反射型ピクセル電圧は必要とされる透過型ピクセル電圧より低い可能性がある。したがってもしピクセル 5 5 0 および 5 8 0 が反射型ピクセルであってピクセル 5 4 0 および 5 7 0 が透過型ピクセルであれば、走査期間 T 1、T 3 中にすべてのトランジスタ 5 4 1、5 5 1、5 7 1、5 8 1 に反射型ピクセル電圧を与えることは、より電力効率的であり得る。これに対し、もしピクセル 5 5 0、5 8 0 が透過型ピクセルであってピクセル 5 4 0、5 7 0 が反射型ピクセルであれば、走査期間 T 1、T 3 中にすべてのトランジスタ 5 4 1、5 5 1、5 7 1、5 8 1 に透過型ピクセル電圧を与えることは、より電力効率的でない可能性がある。

40

【0034】

図 8 は、本発明の一実施形態による、方向 A 1 - A 2 に沿って得られる図 5 の半透過型 L C D パネル 5 0 0 を示す横断面図である。図 8 に示されるように半透過型 L C D パネル 5 0 0 は、単一液晶セルギャップ 5 4 9 を有する。

【0035】

図 9 は、本発明の他の実施形態によるピクセル駆動回路の一部を示す図である。ピクセル 8 4 0 はトランジスタ 8 4 1 と蓄電キャパシタ 8 4 2 とを含む。ピクセル 8 5 0 はトランジスタ 8 5 1 と蓄電キャパシタ 8 5 2 とを含む。図 9 でピクセル 8 4 0 と 8 5 0 はそ

50

れぞれ、例えば透過型ピクセルと反射型ピクセルである。ピクセル 8 4 0 および 8 5 0 はそれぞれ、走査期間 T M 1 および T M 2 中にデータ線 8 2 1 からそれぞれ伝送されるピクセル電圧 D T 2 およびピクセル電圧 D T 1 を受け取る。ピクセル電圧 D T 1 および D T 2 は、V - R カーブおよび V - T カーブにしたがって出力される反射型ピクセル電圧および透過型ピクセル電圧である。

【 0 0 3 6 】

走査線 8 1 1 および 8 1 2 はそれぞれ、走査信号 G 1 および G 2 を伝送する。トランジスタ 8 3 0 とピクセル 8 4 0 のトランジスタ 8 4 1 は、走査信号 G 1 によって制御される。トランジスタ 8 3 0 がオンになると、走査信号 G 2 はピクセル 8 5 0 のトランジスタ 8 5 1 をオンになるように、またはオンにならないように制御するためにトランジスタ 8 3 0 を介してトランジスタ 8 5 1 に伝送される。

10

【 0 0 3 7 】

走査期間 T M 1 中、トランジスタ 8 4 1、8 5 1 は両蓄電キャパシタ 8 4 2、8 5 2 がピクセル電圧 D T 1 を蓄積するようにオンになる。走査期間 T M 2 中、トランジスタ 8 4 1 は蓄電キャパシタ 8 4 2 がピクセル電圧 D T 2 を受け取るようにオンになる。しかしながらトランジスタ 8 5 1 は、蓄電キャパシタ 8 5 2 がピクセル電圧 D T 2 を受け取れないようにオフになる。この回路の動作は、本発明の一実施形態による図 5 の半透過型 L C D パネルの動作に類似している。前述のようにピクセル 8 4 0、8 5 0 はそれぞれ、対応する輝度レベルを表示するために走査期間 T M 1、T M 2 の間中、データ線 8 2 1 から伝送されるピクセル電圧 D T 2 とピクセル電圧 D T 1 を蓄積する。

20

【 0 0 3 8 】

図 1 0 は、本発明の一例による半透過型 L C D パネル 9 0 0 によるピクセル駆動回路の一部分を示す図である。ピクセル 9 4 0 はトランジスタ 9 4 1 と蓄電キャパシタ 9 4 2 とを含む。ピクセル 9 5 0 はトランジスタ 9 5 1 と蓄電キャパシタ 9 5 2 とを含む。ピクセル 9 7 0 はトランジスタ 9 7 1 と蓄電キャパシタ 9 7 2 とを含む。ピクセル 9 8 0 はトランジスタ 9 8 1 と蓄電キャパシタ 9 8 2 とを含む。この例ではピクセル 9 4 0、9 5 0 は反射型ピクセルであり、ピクセル 9 7 0、9 8 0 は透過型ピクセルである。

【 0 0 3 9 】

本発明の一実施形態によればピクセル 9 4 0 および 9 5 0 それぞれ、走査期間 K 1 および走査期間 K 2 中にデータ線 9 2 1 からそれぞれ伝送されるピクセル電圧 P 2 およびピクセル電圧 P 1 を受け取る。ピクセル 9 7 0 および 9 8 0 それぞれ、走査期間 K 1 および走査期間 K 2 中にデータ線 9 2 2 からそれぞれ伝送されるピクセル電圧 P 4 およびピクセル電圧 P 3 を受け取る。

30

【 0 0 4 0 】

ピクセル電圧 P 1、P 2 は第 1 の V - R カーブにしたがって出力される反射型ピクセル電圧である。ピクセル電圧 P 3、P 4 は第 2 の V - T カーブにしたがって出力される透過型ピクセル電圧である。

【 0 0 4 1 】

走査線 9 1 1、9 1 2 はそれぞれ、走査信号 S N 1、S N 2 を伝送する。トランジスタ 9 3 0 と、ピクセル 9 4 0 のトランジスタ 9 4 1 と、トランジスタ 9 6 0 と、ピクセル 9 7 0 のトランジスタ 9 7 1 とは、走査信号 S N 1 によって制御される。トランジスタ 9 3 0 がオンになると走査信号 S N 2 は、ピクセル 9 5 0 のトランジスタ 9 5 1 をオンになるように、またはオンにならないように制御するためにトランジスタ 9 3 0 を介してトランジスタ 9 5 1 に伝送される。トランジスタ 9 6 0 がオンになると走査信号 S N 2 は、ピクセル 9 8 0 のトランジスタ 9 8 1 をオンになるように、またはオンにならないように制御するためにトランジスタ 9 6 0 を介してトランジスタ 9 8 1 に伝送される。

40

【 0 0 4 2 】

図 1 1 は、図 1 0 の走査線 9 1 1、9 1 2 とデータ線 9 2 1、9 2 2 から出力された走査信号とピクセル電圧のタイミング図の一例を示す。図 1 1 においてカーブ 1 1 1 はデータ線 9 2 1 上の電圧レベルに対応し、カーブ 1 1 2 はデータ線 9 2 2 上の電圧レベルに対

50

応し、カーブ 1 1 3 は走査信号 S N 1 の電圧レベルに対応し、カーブ 1 1 4 は走査信号 S N 2 の電圧レベルに対応する。カーブ 1 1 1 の電圧レベルは、カーブ 1 1 1 とカーブ 1 1 2 の電圧レベルが本発明の一実施形態による同じ極性を持つように、または代替実施形態では反対極性を持つように、選択され得る。図 1 1 ではカーブ 1 1 1 と 1 1 2 の電圧レベルは同じ極性を有する。

【 0 0 4 3 】

下記は、図 1 0、1 1 を共に参照する。走査期間 K 1 中、走査信号 S N 1 はトランジスタ 9 3 0、9 4 1 がオンになるような高いレベルを有する。こうして走査信号 S N 2 はトランジスタ 9 3 0 を介してピクセル 9 5 0 のトランジスタ 9 5 1 に伝送され得る。走査期間 K 1 中、走査信号 S N 2 もまた、トランジスタ 9 5 1 がオンになるような高いレベルを

10

【 0 0 4 4 】

ところで本発明の一実施形態によればハイレベル走査信号 S N 1 は、走査期間 K 1 中、トランジスタ 9 6 0、9 7 1 をオンにすることもできる。こうして走査信号 S N 2 は、トランジスタ 9 6 0 を介してピクセル 9 8 0 のトランジスタ 9 8 1 に伝送され得る。走査期間 K 1 の間中、ハイレベル走査信号 S N 2 はまた、トランジスタ 9 8 1 をオンにする。トランジスタ 9 7 1、9 8 1 がオンになった後に、蓄電キャパシタ 9 7 2、9 8 2 はデータ線 9 2 2 から伝送されたピクセル電圧 P 3 を受け取って蓄積し得る。

【 0 0 4 5 】

20

こうして両蓄電キャパシタ 9 4 2、9 5 2 は走査期間 K 1 中にデータ線 9 2 1 から伝送されるピクセル電圧 P 1 を蓄積し、また両蓄電キャパシタ 9 7 2、9 8 2 はデータ線 9 2 2 から伝送されるピクセル電圧 P 3 を蓄積する。

【 0 0 4 6 】

次に走査信号 S N 1 はなお、トランジスタ 9 3 0、9 4 1 がオンになるように、走査期間 K 2 の間中、高いレベルに在る。同様に走査信号 S N 2 はこうしてトランジスタ 9 3 0 を介してピクセル 9 5 0 のトランジスタ 9 5 1 に伝送され得る。しかしながら走査期間 K 2 の間中、走査信号 S N 2 はトランジスタ 9 5 1 をオフにするために低いレベルに在る。

【 0 0 4 7 】

その間、ハイレベル走査信号 S N 1 もまた、走査期間 K 2 の間中、トランジスタ 9 6 0、9 7 1 をオンにする。同様に走査信号 S N 2 はこうしてトランジスタ 9 6 0 を介してピクセル 9 8 0 のトランジスタ 9 8 1 に伝送され得る。走査期間 K 2 においてローレベル走査信号 S N 2 はまた、トランジスタ 9 8 1 をオフにする。

30

【 0 0 4 8 】

こうしてトランジスタ 9 4 1、9 7 1 は、蓄電キャパシタ 9 4 2 がデータ線 9 2 1 から伝送されるピクセル電圧 P 2 を受け取ることができ、また蓄電キャパシタ 9 7 2 がデータ線 9 2 2 から伝送されるピクセル電圧 P 4 を受け取れるように、走査期間 K 2 の間中、オンになる。更にトランジスタ 9 5 1、9 8 1 は、蓄電キャパシタ 9 8 2 がピクセル電圧 P 2 を受け取らないように、また蓄電キャパシタ 9 5 2 がピクセル電圧 P 4 を受け取らないように、オフになる。

40

【 0 0 4 9 】

こうして走査期間 K 2 の間中、蓄電キャパシタ 9 4 2 はピクセル電圧 P 2 を蓄積し、蓄電キャパシタ 9 5 2 はピクセル電圧 P 1 を蓄積する。蓄電キャパシタ 9 7 2 はピクセル電圧 P 4 を蓄積し、蓄電キャパシタ 9 8 2 はピクセル電圧 P 3 を蓄積する。

【 0 0 5 0 】

したがって反射型ピクセル 9 4 0、9 5 0 はそれぞれ、対応する輝度レベルを表示するために走査期間 K 1 と走査期間 K 2 の間中、データ線 9 2 1 からそれぞれ伝送されるピクセル電圧 P 2、P 1 を蓄積する。透過型ピクセル 9 7 0、9 8 0 はそれぞれ、対応する輝度レベルを表示するために走査期間 K 1 と走査期間 K 2 の間中、データ線 9 2 2 から伝送されるピクセル電圧 P 4、P 3 を蓄積する。

50

【 0 0 5 1 】

半透過型ＬＣＤパネル９００の他のピクセルを駆動する方法は、ピクセル９４０、９５０、９７０、９８０を駆動する方法と同じであるので、その詳細な説明は省略する。

【 0 0 5 2 】

本発明の一実施形態によればピクセル９４０、９５０は反射型ピクセルであり、ピクセル９７０、９８０は透過型ピクセルであり得る。実際にはピクセル９４０、９５０が透過型ピクセルであってもよく、ピクセル９７０、９８０が反射型ピクセルであってもよい。

【 0 0 5 3 】

本発明の一実施形態によれば、半透過型ＬＣＤパネル９００（図１０）と５００（図５）との間の違いは単に例として透過型ピクセルと反射型ピクセルとの間の位置関係に關係している。半透過型ＬＣＤパネル５００ではピクセル５４０と５５０は互いに實質的に隣接しており、それぞれ同じデータ線から伝送されるピクセル電圧を受け取る透過型ピクセルと反射型ピクセルである。半透過型ＬＣＤパネル９００ではピクセル９４０と９５０はデータ線９２１から伝送されるピクセル電圧を受け取る反射型ピクセルである。またピクセル９４０と９５０は隣接していない。例えばピクセル９４０と９５０はデータ線９２１によって分離されている。したがって半透過型ＬＣＤパネル９００は、例えば透過型ピクセルと反射型ピクセルのジグザグ配置のその使用によって改善された画像表示品質を有する。単に例として反射型ピクセル９４０は、透過型ピクセル９７０とはジグザグに配置されている。

【 0 0 5 4 】

単一液晶セルギャップを有する半透過型ＬＣＤパネル９００を採用することは、ピクセル駆動回路の面積と複雑さとを減らすことができる。半透過型ＬＣＤパネル５００と同様に、１個の透過型ピクセルと１個の反射型ピクセルは各々、半透過型ＬＣＤパネル９００において正しい平均ピクセル電圧を受け取るために単に１本の走査線と１本のデータ線とを必要とするだけである。その一方で、半透過型ＬＣＤパネル９００は、追加のスキャンドライバとデータドライバとを加えることなしに、ピクセルを駆動するために単に１個のスキャンドライバとデータドライバとを必要とするだけである可能性がある。その結果、より低い製造コストという結果を得ながら、半透過型ＬＣＤパネル９００のピクセル駆動回路の面積と回路複雑度は大幅に削減される。

【 0 0 5 5 】

図１２は、本発明の一実施形態によるＬＣＤパネルモジュールを示す。図１２を参照するとＬＣＤパネルモジュールは、スキャンドライバ１５０とデータドライバ１６０と図４のＬＣＤパネルと同じ、または類似であるＬＣＤパネル１７０とを含み得る。ＬＣＤパネル１７０は、走査線１７１、１７２とデータ線１７３とトランジスタ１７４とピクセル１７５、１７６とを含み得る。この実施形態では本発明のこの実施形態によるＬＣＤパネルモジュールは、ＬＣＤパネル１７０内のピクセル１７５、１７６を駆動する方法にしたがって説明される。

【 0 0 5 6 】

データドライバ１６０は、走査期間Ｃ１と走査期間Ｃ２のうちにデータ線１７３にピクセル電圧Ｖ１、Ｖ２を出力する。走査期間Ｃ１中、スキャンドライバ１５０は走査信号Ｓ１、Ｓ２を動作可能にする。走査信号Ｓ１、Ｓ２は、ピクセル１７５、１７６がピクセル電圧Ｖ１を蓄積するように、それぞれ走査線１７１、１７２を介してトランジスタ１７４とピクセル１７５に伝送される。走査期間Ｃ２中、スキャンドライバは、ピクセル１７５がデータ線１７３から伝送されるピクセル電圧Ｖ２を受け取って、ピクセル１７６がピクセル電圧Ｖ２を受け取れないように、走査信号Ｓ１を動作可能にして走査信号Ｓ２を動作不能にする。ピクセル１７５および１７６はそれぞれ、対応する輝度レベルを表示するために走査期間Ｃ１およびＣ２の間中、データ線１７３から伝送されるピクセル電圧Ｖ２およびＶ１を蓄積する。走査期間Ｃ１およびＣ２中のピクセル１７５および１７６の駆動方法は、本発明の一実施形態による図４のピクセル４３２および４３３の駆動方法と同じである。

【 0 0 5 7 】

本発明の一実施形態によるＬＣＤパネル内のすべての２個のピクセルは、同じデータ線から伝送される２つのピクセル電圧が受け取られるように、２つの走査期間において１個のトランジスタと２つの走査信号とを介して動作可能にされる、または動作可能にされないように制御される。本発明の一実施形態によるＬＣＤパネルでは、２つのピクセルは、平均電圧を得るようにデータ線から伝送される２つのピクセル電圧を受け取るために単に１本のデータ線と１本の走査線とを必要とするだけである。したがって本発明の実施形態によるＬＣＤパネルを半透過型ＰＣＤパネルに適用することによって、スキャンドライバとデータドライバの数と、走査線とデータ線の数とを減らすことが可能である。

【 0 0 5 8 】

10

こうして前述のように単一液晶セルギャップを有するＬＣＤパネルの製造プロセスは、二重液晶セルギャップを有するＬＣＤパネルの製造プロセスより単純であって、プロセスのばらつきも、より容易に制御され得る。しかしながら本発明の種々の実施形態によるＬＣＤパネルは、従来の二重液晶セルグループに関連するものより容易に製造でき、またより複雑でないピクセル駆動回路を持つことができる。

【 0 0 5 9 】

本発明は例示の目的でまた好ましい実施形態に関して説明されてきたが、本発明がこれらに限定されないことは理解されるべきである。むしろ、種々の変更と類似の構成と手順とをカバーすることが意図されており、したがって添付の請求項の範囲は、このような変更と類似の構成および手順とをすべて包含するように最も広い解釈が認められるべきである。

20

【 図面の簡単な説明 】

【 0 0 6 0 】

【 図 １ Ａ 】 従来の半透過型ＬＣＤのピクセル駆動回路を示すブロック図である。

【 図 １ Ｂ 】 図 １ Ａ の半透過型ＬＣＤのピクセルユニットの詳細な回路を示す図である。

【 図 ２ Ａ 】 他の従来の半透過型ＬＣＤのピクセル駆動回路を示すブロック図である。

【 図 ２ Ｂ 】 図 ２ Ａ の半透過型ＬＣＤのピクセルユニットの詳細な回路を示す図である。

【 図 ３ Ａ 】 他の従来の半透過型ＬＣＤのピクセル駆動回路を示すブロック図である。

【 図 ３ Ｂ 】 図 ３ Ａ の半透過型ＬＣＤのピクセルユニットの詳細な回路を示す図である。

【 図 ４ 】 本発明の一実施形態によるＬＣＤパネルのピクセル駆動回路の一部分の概略図である。

30

【 図 ５ 】 本発明の一実施形態による半透過型ＬＣＤパネルのピクセル駆動回路の一部分の概略図である。

【 図 ６ Ａ 】 本発明の一実施形態による電圧 - 反射率カーブの一例のグラフである。

【 図 ６ Ｂ 】 本発明の一実施形態による電圧 - 透過率カーブの一例のグラフである。

【 図 ７ 】 本発明の一実施形態による図 ５ の走査線とデータ線からの走査信号とピクセル電圧のタイミング図の一例を示す図である。

【 図 ８ 】 本発明の一実施形態による図 ５ の半透過型ＬＣＤパネルを示す横断面図である。

【 図 ９ 】 本発明の一実施形態によるピクセル駆動回路の一部分の概略図である。

【 図 １ ０ 】 本発明の一実施形態による半透過型ＬＣＤパネル 9 0 0 によるピクセル駆動回路の一部分の概略図である。

40

【 図 １ １ 】 本発明の一実施形態による図 １ ０ の走査線とデータ線から出力される走査信号とピクセル電圧のタイミング図の一例を示す図である。

【 図 １ ２ 】 本発明の一実施形態によるＬＣＤパネルモジュールの概略図である。

【 符号の説明 】

【 0 0 6 1 】

1 5 0 スキャンドライバ

1 6 0 データドライバ

1 7 0 ＬＣＤパネル

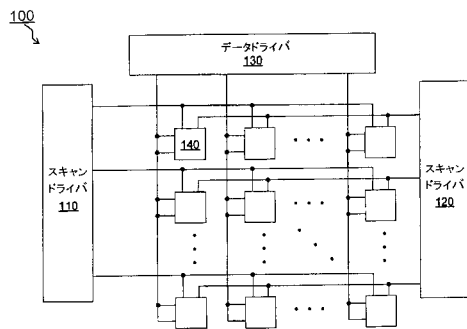
1 7 1 , 1 7 2 , 4 1 1 , 4 1 2 , 4 1 3 , 5 1 2 , 5 1 3 , 9 1 1 , 9 1 2 走査

50

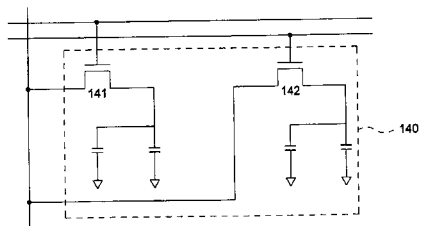
線

1 7 3 , 4 2 1 , 5 2 1 , 9 2 1 , 9 2 2 データ線
 1 7 5 , 1 7 6 , 4 3 2 , 4 3 3 , 4 4 2 , 4 4 3 , 5 4 0 , 5 5 0 , 5 7 0 , 5 8 0
 , 8 4 0 , 8 5 0 , 9 4 0 , 9 5 0 , 9 7 0 , 9 8 0 ピクセル
 5 0 0 , 9 0 0 半透過型 L C D パネル 5 0 0
 1 7 4 , 5 3 0 , 5 4 1 , 5 5 1 , 5 6 0 , 5 7 1 , 5 8 0 , 5 8 1 , 8 4 1 , 8 5 1
 , 9 3 0 , 9 4 1 , 9 5 1 , 9 6 0 , 9 8 1 トランジスタ
 5 4 2 , 5 5 2 , 5 7 2 , 5 8 2 , 8 4 2 , 9 5 2 , 9 7 2 , 9 8 2 蓄電キャパシタ

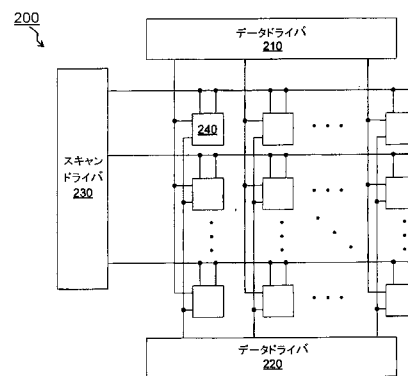
【図 1 A】



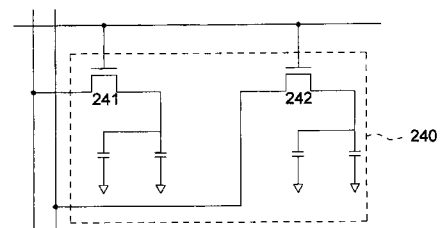
【図 1 B】



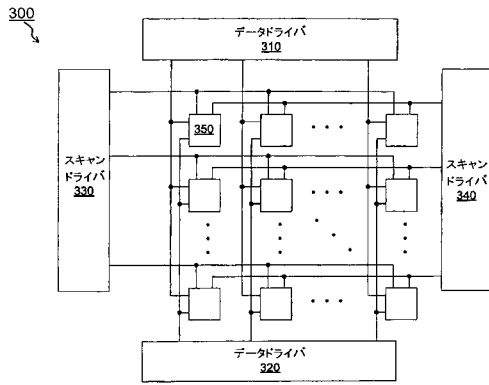
【図 2 A】



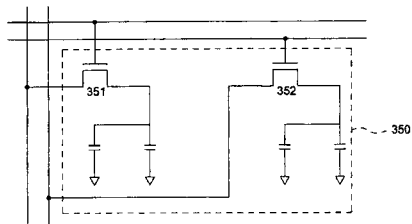
【図 2 B】



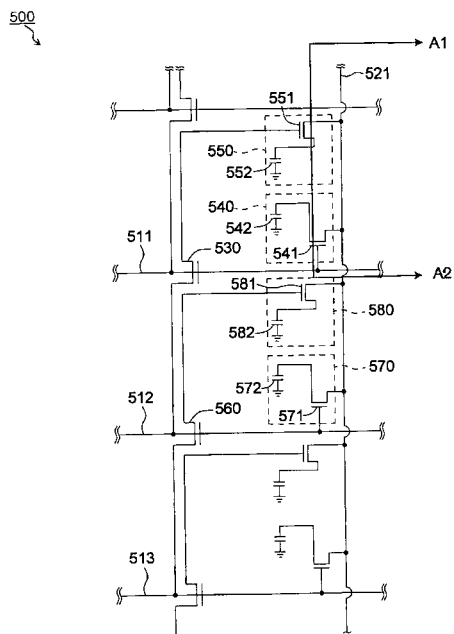
【図 3 A】



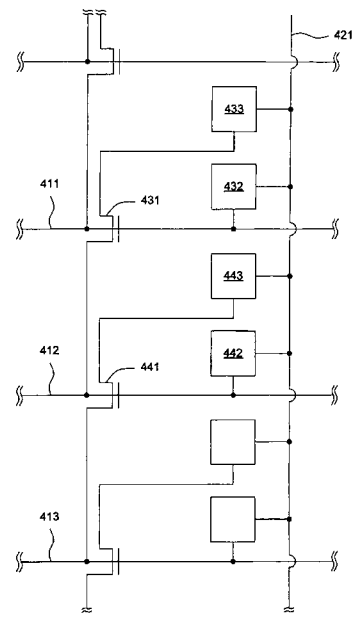
【図 3 B】



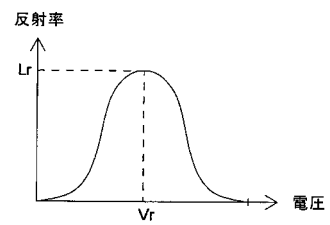
【図 5】



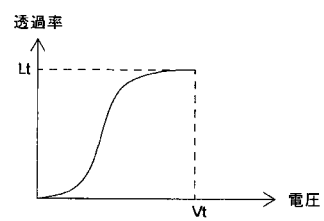
【図 4】



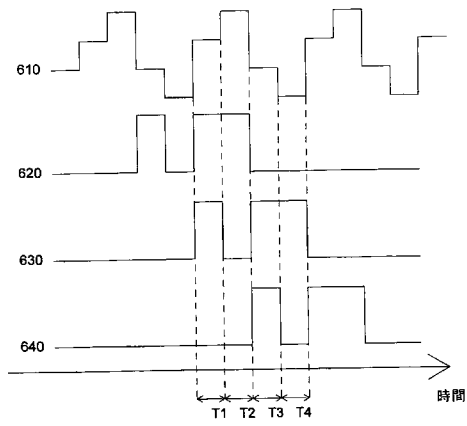
【図 6 A】



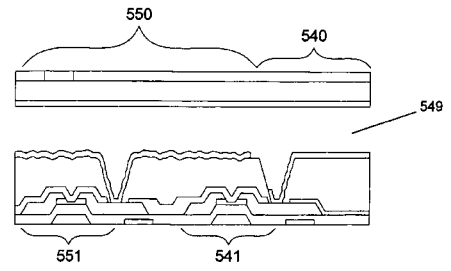
【図 6 B】



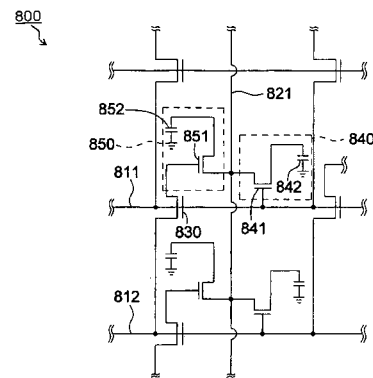
【図 7】



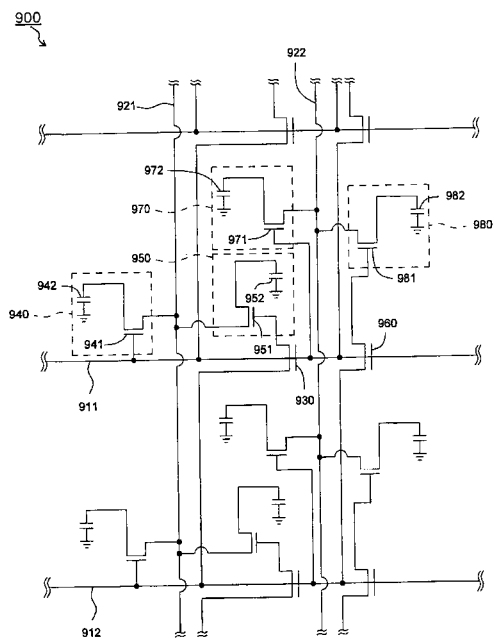
【図 8】



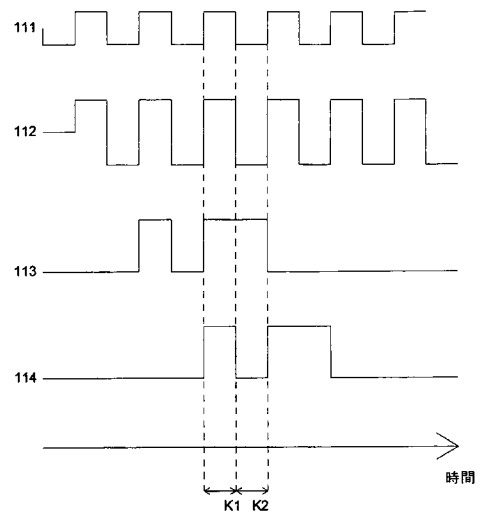
【図 9】



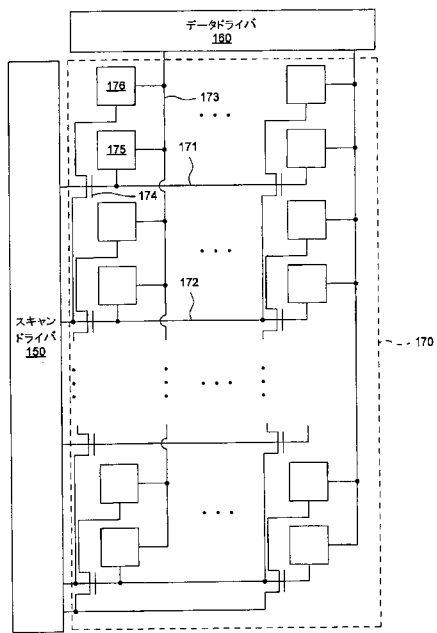
【図 10】



【図 11】



【図 12】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 2 A
	G 0 9 G 3/20	6 2 3 A
	G 0 9 G 3/20	6 1 1 F
	G 0 2 F 1/133	5 5 0

(72)発明者 チャン - ハオ ヤン

台湾 7 4 1 4 4 台南県台南科学工業園区奇業路 1 号 奇美電子股▲ふん▼有限公司内

(72)発明者 ユン - シュン ヤン

台湾 7 4 1 4 4 台南県台南科学工業園区奇業路 1 号 奇美電子股▲ふん▼有限公司内

(72)発明者 チュン - クアン ウェイ

台湾 7 4 1 4 4 台南県台南科学工業園区奇業路 1 号 奇美電子股▲ふん▼有限公司内

F ターム(参考) 2H093 NA16 NA79 NC13 NC34 ND50 ND58 ND60

5C006 AC21 AC22 AC24 AF41 BC03 BC16 BC20 BF31 FA42

5C080 AA10 BB05 DD22 JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	透反液晶显示面板和液晶显示面板模块		
公开(公告)号	JP2008225472A	公开(公告)日	2008-09-25
申请号	JP2008057349	申请日	2008-03-07
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
[标]发明人	チャンハオヤン ユンシュンヤン チュンクアンウェイ		
发明人	チャン-ハオ ヤン ユン-シュン ヤン チュン-クアン ウエイ		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3659 G02F1/13306 G02F1/133555 G09G2300/0439 G09G2300/0456		
FI分类号	G09G3/36 G09G3/20.621.A G09G3/20.624.B G09G3/20.622.C G09G3/20.623.C G09G3/20.622.A G09G3/20.623.A G09G3/20.611.F G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA79 2H093/NC13 2H093/NC34 2H093/ND50 2H093/ND58 2H093/ND60 5C006/AC21 5C006/AC22 5C006/AC24 5C006/AF41 5C006/BC03 5C006/BC16 5C006/BC20 5C006/BF31 5C006/FA42 5C080/AA10 5C080/BB05 5C080/DD22 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 2H193/ZA04 2H193/ZH40		
代理人(译)	酒井宏明		
优先权	096108823 2007-03-14 TW		
其他公开文献	JP5376353B2		
外部链接	Espacenet		

摘要(译)

减少像素驱动电路的面积和电路复杂度。液晶显示面板包括多个像素432、433、442、443，连接至像素432、433的扫描线411，连接至像素442、443的扫描线412和数据线421。扫描线411上的第一扫描信号用于在第一扫描时段期间以来自数据线421的具有第一极性的第一像素电压来驱动像素432。第三扫描信号of用于在第二扫描时段期间以来自数据线421的具有第一极性的第二像素电压驱动像素432，并驱动扫描线411上的像素。在第一扫描周期期间，第二扫描线412上的一个扫描信号和第二扫描信号来自数据线421的第一像素电压共同驱动像素443。这是一回事。[选择图]图4

