

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-191665

(P2008-191665A)

(43) 公開日 平成20年8月21日(2008.8.21)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	5C094
GO9F 9/30 (2006.01)	GO9F 9/30 349C	
	GO9F 9/30 349Z	

審査請求 未請求 請求項の数 20 O L (全 24 頁)

(21) 出願番号 特願2008-22561 (P2008-22561)
 (22) 出願日 平成20年2月1日(2008.2.1)
 (31) 優先権主張番号 10-2007-0010812
 (32) 優先日 平成19年2月2日(2007.2.2)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 SAMSUNG ELECTRONICS
 CO., LTD.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do 442-742
 (KR)
 (74) 代理人 110000051
 特許業務法人共生国際特許事務所
 (72) 発明者 尹 榮 男
 大韓民国京畿道軍浦市衿井洞ユルゴクアパート347棟1201号

最終頁に続く

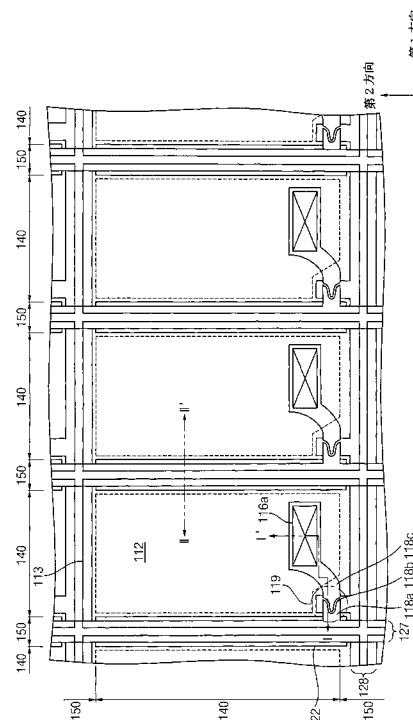
(54) 【発明の名称】 表示装置及びアレイ基板の製造方法

(57) 【要約】

【課題】 光漏洩を防止することのできる表示装置及びアレイ基板の製造方法を提供する。

【解決手段】 複数個の画素領域がマトリクス形状に配列されるベース基板と、隣接する前記画素領域の間で突出される有機突出パターンと、前記各画素領域内に配置される画素電極と、前記有機突出パターン上に配置され、前記画素電極に電氣的に接続される遮へい電極とを含むアレイ基板と、対向ベース基板と、該対向ベース基板上に配置される共通電極とを含み、前記アレイ基板に対向する対向基板と、前記アレイ基板と対向基板との間に配置される液晶層とを有する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の画素領域がマトリクス形状に配列されるベース基板と、隣接する前記画素領域の間で突出される有機突出パターンと、前記各画素領域内に配置される画素電極と、前記有機突出パターン上に配置され、前記画素電極に電氣的に接続される遮へい電極とを含むアレイ基板と、

対向ベース基板と、該対向ベース基板上に配置される共通電極とを含み、前記アレイ基板に対向する対向基板と、

前記アレイ基板と対向基板との間に配置される液晶層とを有することを特徴とする表示装置。

10

【請求項 2】

前記遮へい電極は、前記画素電極を包囲することを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記遮へい電極は、前記画素電極と離隔され開口部を形成する遮へい部と、

前記画素電極と前記遮へい部とを電氣的に接続する連結部とを含むことを特徴とする請求項 2 に記載の表示装置

【請求項 4】

前記有機突出パターンの下部に配置され、前記遮へい電極とオーバーラップする信号伝送ラインをさらに有することを特徴とする請求項 1 に記載の表示装置。

20

【請求項 5】

前記隣接する画素領域の間に配置され、外部からの圧力に応じて感知信号を生成する位置感知回路をさらに有することを特徴とする請求項 1 に記載の表示装置。

【請求項 6】

前記位置感知回路は、前記ベース基板上に配置されるセンシングラインと、

前記有機突出パターン上に配置され、前記センシングラインと電氣的に接続されるセンシング電極とを含むことを特徴とする請求項 5 に記載の表示装置。

【請求項 7】

前記アレイ基板は、前記ベース基板上に配置され前記画素電極と電氣的に接続される薄膜トランジスタをさらに含み、

30

前記薄膜トランジスタは、前記有機突出パターンによってカバーされることを特徴とする請求項 1 に記載の表示装置。

【請求項 8】

前記有機突出パターンの高さは、前記液晶層の厚みの半分以下であることを特徴とする請求項 1 に記載の表示装置。

【請求項 9】

前記対向基板は、前記対向ベース基板上に配置され前記隣接する画素領域の間に対応する領域に位置する対向有機突出パターンを更に含み、前記共通電極は前記対向有機突出パターンをカバーすることを特徴とする請求項 1 に記載の表示装置。

【請求項 10】

40

前記有機突出パターンの高さとの合計は、前記液晶層の厚みの半分以下であることを特徴とする請求項 9 に記載の表示装置。

【請求項 11】

複数の画素領域がマトリクス形状に配列されるベース基板と、前記各画素領域内に配置される薄膜トランジスタと、前記ベース基板上に配置され前記薄膜トランジスタをカバーする有機保護層と、前記有機保護層上に配置され前記薄膜トランジスタと電氣的に接続される画素電極とを含むアレイ基板と、

対向ベース基板と、前記対向ベース基板上にマトリクス形状に配列される複数のカラーフィルタと、隣接するカラーフィルタの間で突出する有機突出パターンと、前記対向ベース基板上に配置され前記カラーフィルタ及び前記有機突出パターンをカバーする共通

50

電極とを含み、前記アレイ基板と対向する対向基板と、

前記アレイ基板と前記対向基板との間に配置される液晶層とを有することを特徴とする表示装置。

【請求項 1 2】

前記カラーフィルタ上にカラーフィルタを横切る方向に突出延長される補助有機突出パターンをさらに有することを特徴とする請求項 1 1 に記載の表示装置。

【請求項 1 3】

前記有機突出パターンは、前記ベース基板の第 1 方向に沿って延長されることを特徴とする請求項 1 1 に記載の表示装置。

【請求項 1 4】

複数個の有機突出パターンをさらに有し、該有機突出パターンは前記ベース基板の前記第 1 方向と直交する第 2 方向に沿って配列された複数個のカラーフィルタを含むことを特徴とする請求項 1 3 に記載の表示装置。

【請求項 1 5】

ベース基板上に薄膜トランジスタと該薄膜トランジスタと電気的に接続される複数のゲートライン及び複数のデータラインとを形成する段階と、

前記ベース基板上の隣接する画素領域の間に有機突出パターンを形成する段階と、

前記ベース基板上に前記薄膜トランジスタ、前記ゲートライン、データライン及び前記有機突出パターンをカバーする透明な導電層を形成する段階と、

前記透明な導電層をパターンニングして前記各画素領域内に配置される画素電極と、前記有機突出パターン上に配置され前記画素電極と電気的に接続される遮へい電極とを形成する段階とを有することを特徴とするアレイ基板の製造方法。

【請求項 1 6】

前記透明な導電層をパターンニングする段階は、前記画素電極と前記遮へい電極との間に対応する位置の前記透明な導電層を除去し開口部を形成する段階をさらに有することを特徴とする請求項 1 5 に記載のアレイ基板の製造方法。

【請求項 1 7】

前記ベース基板上に前記薄膜トランジスタ、前記ゲートライン及びデータラインをカバーするパッシベーション膜を形成する段階をさらに有することを特徴とする請求項 1 5 に記載のアレイ基板の製造方法。

【請求項 1 8】

前記パッシベーション膜をパターンニングして前記薄膜トランジスタの電極を部分的に露出させるコンタクトホールを形成する段階をさらに有することを特徴とする請求項 1 7 に記載のアレイ基板の製造方法。

【請求項 1 9】

前記ベース基板上に前記薄膜トランジスタ、前記ゲートライン及びデータラインをカバーする有機保護層を形成する段階をさらに有し、

前記コンタクトホールを形成する段階は、前記有機保護層及び前記パッシベーション膜をパターンニングして前記薄膜トランジスタの電極を部分的に露出させるコンタクトホールを形成する段階を含むことを特徴とする請求項 1 7 に記載のアレイ基板の製造方法。

【請求項 2 0】

前記有機突出パターンは、前記有機保護層と同一の層から形成されることを特徴とする請求項 1 9 に記載のアレイ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置及びアレイ基板の製造方法に関し、さらに詳細には光漏洩を防止することができる表示装置及びアレイ基板の製造方法に関する。

【背景技術】

【0002】

10

20

30

40

50

平板表示装置は薄い厚み、軽い重量、小さいサイズなどの多様な特徴を有し多様な分野で幅広く使用されている。

【0003】

平板表示装置のうち液晶表示装置はアレイ基板、アレイ基板に対向する対向基板、及びアレイ基板と対向基板との間に配置される液晶層を含む液晶表示パネルを具備する。液晶層の液晶はアレイ基板の画素電極と対向基板の共通電極との間に形成された電界によって配列が変わり、液晶層の光透過度が変わることによりその結果画像が表示される。

【0004】

液晶表示パネルに圧力が印加される場合、液晶の配列が阻害（乱れる）され圧力が印加された部分で光が漏洩がおこる。又、液晶の配列が阻害される場合、液晶の応答速度が低下する。

【0005】

特に、液晶表示パネルがタッチスクリーンパネルと一体型で形成される場合、タッチスクリーンパネルを通じて液晶表示パネルに圧力が持続的に印加され液晶表示装置の画質が低下してしまうという問題があった。

【発明の開示】

【発明が解決しようとする課題】

【0006】

そこで、本発明は上記従来が表示装置における問題点に鑑みてなされたものであって、本発明の目的は、光漏洩を防止することのできる表示装置を提供する。

【0007】

また、本発明の他の目的は、前記アレイ基板の製造方法を提供する。

【課題を解決するための手段】

【0008】

上記目的を達成するためになされた本発明による表示装置は、複数個の画素領域がマトリックス形状に配列されるベース基板と、隣接する前記画素領域の間で突出される有機突出パターンと、前記各画素領域内に配置される画素電極と、前記有機突出パターン上に配置され、前記画素電極に電氣的に接続される遮へい電極とを含むアレイ基板と、対向ベース基板と、該対向ベース基板上に配置される共通電極とを含み、前記アレイ基板に対向する対向基板と、前記アレイ基板と対向基板との間に配置される液晶層とを有することを特徴とする。

【0009】

また、上記目的を達成するためになされた本発明による表示装置は、複数個の画素領域がマトリックス形状に配列されるベース基板と、前記各画素領域内に配置される薄膜トランジスタと、前記ベース基板上に配置され前記薄膜トランジスタをカバーする有機保護層と、前記有機保護層上に配置され前記薄膜トランジスタと電氣的に接続される画素電極とを含むアレイ基板と、対向ベース基板と、前記対向ベース基板上にマトリックス形状に配列される複数個のカラーフィルタと、隣接するカラーフィルタの間で突出する有機突出パターンと、前記対向ベース基板上に配置され前記カラーフィルタ及び前記有機突出パターンをカバーする共通電極とを含み、前記アレイ基板と対向する対向基板と、前記アレイ基板と前記対向基板との間に配置される液晶層とを有することを特徴とする。

【0010】

上記目的を達成するためになされた本発明によるアレイ基板の製造方法は、ベース基板上に薄膜トランジスタと該薄膜トランジスタと電氣的に接続される複数のゲートライン及び複数のデータラインとを形成する段階と、前記ベース基板上の隣接する画素領域の間に有機突出パターンを形成する段階と、前記ベース基板上に前記薄膜トランジスタ、前記ゲートライン、データライン及び前記有機突出パターンをカバーする透明な導電層を形成する段階と、前記透明な導電層をパターンングして前記各画素領域内に配置される画素電極と、前記有機突出パターン上に配置され前記画素電極と電氣的に接続される遮へい電極とを形成する段階とを有することを特徴とする。

10

20

30

40

50

【発明の効果】**【0011】**

本発明に係る表示装置及びアレイ基板の製造方法によれば、遮へい電極と共通電極との間の距離が減少して、隣接する画素電極の間に配置された液晶の乱れが防止され液晶の応答速度及び回復力が向上されるという効果がある。また、遮へい電極が前記画素電極を包囲し、表示装置の開口率が向上するという効果がある。

【0012】

さらに、有機突出パターンの側面で液晶が画素領域側に配向され液晶の現状復元力及び表示装置の視野角が向上され、また、有機突出パターンの側面が露出されて有機突出パターン上で液晶配列の均一性が向上され光漏洩が減少するという効果がある。

10

【0013】

さらに、補助有機突出パターンがカラーフィルタに配置され、カラーフィルタ上に配置された液晶の応答速度を向上させ、また、センシング信号部（位置感知回路）を下部ベース基板上に集積して対向基板上の対象の位置を容易に決定することができるという効果がある。

【発明を実施するための最良の形態】**【0014】**

次に、本発明に係る表示装置及びアレイ基板の製造方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0015】

図1は本発明の第1の実施形態によるアレイ基板を示す平面図であり、図2は図1のI-I'線に沿った断面図であり、図3は図1のII-II'線に沿った断面図である。

20

【0016】

図1～図3を参照すると、アレイ基板は、下部ベース基板120、遮光パターン122、ゲートライン128、データライン127、薄膜トランジスタ119、半導体パターン117、ゲート絶縁膜126、パッシベーション膜116、有機突出パターン130、画素電極112、及び遮へい電極113を含む。この際、アレイ基板が複数のゲートライン128、複数のデータライン127、複数の薄膜トランジスタ119、複数の有機突出パターン130、複数の画素電極112、及び複数の遮へい電極113をさらに含むこともできる。

30

【0017】

下部ベース基板120はマトリックス形状に配列された複数の画素領域140及び画素領域140の間に配置される信号伝送領域150を含む。

【0018】

下部ベース基板120は光を通過させることができる透明な材質のガラスを使用する。本実施形態において、ガラスは無アルカリ特性である。或いは、下部ベース基板120がトリアセチルセルロース（TAC）、ポリカボネート（PC）、ポリエーテルスルホン（PES）、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリビニルアルコール（PVA）、ポリメチルメタアクリレート（PMMA）、シクロオレフィンポリマー（COP）などの透明な合成樹脂を含むこともできる。

40

【0019】

ゲートライン128は下部ベース基板120上に第1方向に延長され、互いに平行に配列される。

遮光パターン122は下部ベース基板120上に隣接するゲートライン128の間で第2方向に配列され、ゲートライン128と電氣的に絶縁される。例えば、第2方向は第1方向と直交している。遮光パターン122は隣接する遮へい電極113の間に入射される光を遮断して表示装置のコントラスト比を向上させる。

【0020】

この際、アレイ基板が下部ベース基板120上で隣接するゲートライン128の間に配置される複数のストレージキャパシタライン（図示せず）をさらに含むこともできる。ス

50

トレージキャパシタラインは画素電極 1 1 2 とオーバーラップされストレージキャパシタ (図示せず) を形成することができる。

【 0 0 2 1 】

ゲート絶縁膜 1 2 6 は下部ベース基板 1 2 0 上に配置され、ゲートライン 1 2 8 及び薄膜トランジスタ 1 1 9 のゲート電極 1 1 8 b をカバーする。ゲート電極 1 1 8 b は各ゲートライン 1 2 8 と電氣的に接続される。

【 0 0 2 2 】

半導体パターン 1 1 7 はゲート絶縁膜 1 2 6 上に配置され、アモルファスシリコンパターン 1 1 7 a 及びアモルファスシリコンパターン 1 1 7 a 上に配置される N + アモルファスシリコンパターン 1 1 7 b を含む。本実施形態において、アモルファスシリコンパターン 1 1 7 a はデータライン 1 2 7、薄膜トランジスタ 1 1 9 のソース電極 1 1 8 a 及び薄膜トランジスタ 1 1 9 のドレイン電極 1 1 8 c の下部と、ソース電極 1 1 8 a とドレイン電極 1 1 8 c との間に配置される。また、N + アモルファスシリコンパターン 1 1 7 b はデータライン 1 2 7、ソース電極 1 1 8 a、及びドレイン電極 1 1 8 c の下部に配置される。

10

【 0 0 2 3 】

ソース電極 1 1 8 a は、ゲート電極 1 1 8 b に対応する半導体パターン 1 1 7 上に配置される。ドレイン電極 1 1 8 c はソース電極 1 1 8 a に離隔され、ゲート電極 1 1 8 b に対応する半導体パターン 1 1 7 上に配置される。

データライン 1 2 7 は半導体パターン 1 1 7 上で第 2 方向に延長され、互いに平行に配列される。

20

【 0 0 2 4 】

パッシベーション膜 1 1 6 はゲート絶縁膜 1 2 6 上に配置され、データライン 1 2 7 及び薄膜トランジスタ 1 1 9 をカバーする。本実施形態において、パッシベーション膜 1 1 6 はドレイン電極 1 1 8 c を部分的に露出させるコンタクトホール 1 1 6 a を含む。

【 0 0 2 5 】

有機突出パターン 1 3 0 は、ゲートライン 1 2 8 及びデータライン 1 2 7 に沿って信号伝送領域 1 5 0 内に配置される。本実施形態において、有機突出パターン 1 3 0 はパッシベーション膜 1 1 6 上に配置される。

【 0 0 2 6 】

有機突出パターン 1 3 0 は、第 1 方向または第 2 方向に延長された「山の尾根」 (r i d g e) 形状を有する。有機突出パターン 1 3 0 の断面は多角形、半円型、半楕円などの形状を有する。本実施形態において、有機突出パターン 1 3 0 の断面は台形の形状を有する。

30

【 0 0 2 7 】

図 4 は、図 1 の画素電極及び遮へい電極を示す平面図である。

図 1 ~ 図 4 を参照すると、画素電極 1 1 2 は画素領域 1 4 0 内に配置され、コンタクトホール 1 1 6 a を通じてドレイン電極 1 1 8 c と電氣的に接続される。

【 0 0 2 8 】

遮へい電極 1 1 3 は、有機突出パターン 1 3 0 上に配置され、画素電極 1 1 2 と電氣的に接続される。本実施形態において、遮へい電極 1 1 3 は画素電極 1 1 2 を包囲し、遮へい電極 1 1 3 と画素電極 1 1 2 との間の境界 1 1 1 は信号伝送領域 1 5 0 と画素領域 1 4 0 との間の境界とオーバーラップされる。

40

【 0 0 2 9 】

遮へい電極 1 1 3 は、ゲートライン 1 2 8 及びデータライン 1 2 7 と部分的にオーバーラップされる。ゲートライン 1 2 8 上に配置された有機突出パターン 1 3 0 によって遮へい電極 1 1 3 とゲートライン 1 2 8 との間の距離が増加して、遮へい電極 1 1 3 とゲートライン 1 2 8 との間の寄生キャパシタンスが無視される程度に減少する。また、データライン 1 2 7 上に配置された有機突出パターン 1 3 0 によって遮へい電極 1 1 3 とデータライン 1 2 7 との間の距離が増加して遮へい電極 1 1 3 とデータライン 1 2 7 との間の寄生

50

キャパシタンスが減少する。

【0030】

遮へい電極113は、画素電極112より突出され対向基板の共通電極との間に強い電場を形成して隣接する画素電極112の間で液晶の配列が乱（阻害）されることを防止する。

【0031】

本実施形態において、遮へい電極113は、薄膜トランジスタ119をカバーする。この際、画素電極112が薄膜トランジスタ119をカバーし、画素電極112及び画素領域140が長方形形状を有することもできる。

【0032】

上記のような本実施形態によると、パッシベーション膜116上に有機突出パターン130が形成され遮へい電極113が画素電極112より突出される。従って、遮へい電極113と共通電極との間の距離が減少してそれらの間の電場の強度が増加し隣接する画素電極112の間に配置された液晶の歪みが防止される。

【0033】

図5～図9は、図1に示したアレイ基板の製造方法を説明するための断面図である。

図1及び図5を参照すると、まず、下部ベース基板120上にゲート金属層（図示せず）を蒸着する。続いて、ゲート金属層をパターンニングしてゲート電極118b、ゲートライン128、及び遮光パターン122を形成する。

【0034】

次に、下部ベース基板120上にゲート絶縁膜126を形成してゲート電極118b、ゲートライン128及び遮光パターン122をカバーする。

【0035】

図1及び図6を参照すると、続いてゲート絶縁膜126上にアモルファスシリコン層（図示せず）、及びN+アモルファスシリコン層（図示せず）を含む半導体層（図示せず）を形成する。本実施形態において、半導体層を形成するために、ゲート絶縁膜126上に初期アモルファスシリコン層（図示せず）を蒸着し、初期アモルファスシリコン層の上部にN+イオンを注入してアモルファスシリコン層及びN+アモルファスシリコン層を形成する。

【0036】

続いて、半導体層上にデータ金属層（図示せず）を蒸着する。以後、データ金属層をパターンニングして、データライン127、ソース電極118a及びドレイン電極118cを形成する。続けて、データライン127、ソース電極118a及びドレイン電極118cをエッチングマスクとして用いてアモルファスシリコン層及びN+アモルファスシリコン層をパターンニングしてアモルファスシリコンパターン117a及びN+アモルファスシリコンパターン117bを含む半導体パターン117を形成する。本実施形態において、データ金属層及び半導体層はハーフトーンマスクを用いたフォトリソグラフィ工程を通じてパターンニングされる。

【0037】

次に、ゲート絶縁膜126上にパッシベーション膜を蒸着してデータライン127、ソース電極118a、及びドレイン電極118cをカバーする。続けて、パッシベーション膜を部分的にエッチングしてドレイン電極118cの一部を露出させるコンタクトホール116aを形成する。

【0038】

図7を参照すると、続いて、パッシベーション膜116上にフォトレジスト膜130aを形成する。フォトレジスト膜130aはゲートライン128、データライン127、及び薄膜トランジスタ119を含む下部ベース基板120の表面を平坦化させる。本実施形態において、フォトレジスト膜130aの厚さ（T）はパッシベーション膜116までの高さ（h）より大きく液晶層（図示せず）の厚さの半分より小さい。

【0039】

10

20

30

40

50

図 8 を参照すると、次に、画素領域 140 内に配置されるフォトリソ膜 130 a を除去する。本実施形態において、画素領域 140 内に配置されるフォトリソ膜 130 a を除去して、有機突出パターン 130 を形成し、画素領域 140 内に配置されるパッシベーション膜 116 及びコンタクトホール 116 a が露出される。この際、画素領域 140 内に配置されたフォトリソ膜 130 a を部分的に除去して、フォトリソ膜 130 a の一部が画素領域 140 内に均一な厚さで残留することもできる。フォトリソ膜 130 a が画素領域 140 内に残留する場合、有機突出パターン 130 を形成した後、コンタクトホール 116 a を形成する。

【0040】

図 9 を参照すると、次に、有機突出パターン 130 が形成されたパッシベーション膜 116 上に透明な導電層（図示せず）を形成する。続けて、透明な導電層をエッチングして画素電極 112 及び遮へい電極 113 を形成する。画素電極 112 はコンタクトホール 116 a を通じてドレイン電極 118 c と電氣的に接続される。

10

【0041】

上述のような本実施形態によれば、アレイ基板が遮へい電極 113 を含んで、表示装置の開口率が向上される。

また、遮へい電極 113 が有機突出パターン 130 上に形成され共通電極と遮へい電極 113 との間の電界の強度が増加する。従って、画素電極 112 の端部に隣接する領域で液晶の応答速度が増加し、液晶の配列が乱（障害）されることが防止される。

【0042】

20

さらに、有機突出パターン 130 の側面で液晶が画素領域 140 側に向かって配向され液晶の現状復元力が向上する。

【0043】

上述では表示アレイ基板の製造方法を示したが、有機突出パターンを形成する同様な方法がカラーフィルタ基板、カラーフィルタオンアレイ基板（COA）などにも適用される。

【0044】

図 10 は、本発明の第 2 の実施形態によるアレイ基板を示す平面図であり、図 11 は図 10 の III-III' 線に沿った断面図であり、図 12 は図 10 に示した画素電極及び遮へい電極を示す平面図である。

30

本実施形態において、遮へい電極を除いた残りの構成要素は図 1 ~ 図 4 に示した実施形態と同一であるので重複する説明は省略する。

【0045】

図 10 ~ 図 12 を参照すると、遮へい電極 213 は遮へい部 213 b 及び連結部 213 a を含み、画素電極 212 を包囲する。

【0046】

遮へい部 213 b は画素電極 212 と離隔され開口部 216 を形成する。遮へい部 213 b は有機突出パターン 130 の上面に配置され、開口部 216 は有機突出パターン 130 の側面を露出する。有機突出パターン 130 の側面が遮へい電極によってカバーされる場合、有機突出パターン 130 の側面に沿って電界が形成され液晶の配列が乱されることがある。しかし、本実施形態において有機突出パターン 130 の側面が露出され液晶が遮へい部 213 b 及び画素電極 112 によって形成された電界に沿って配列される。

40

【0047】

連結部 213 a は有機突出パターン 130 の側面に形成され画素電極 212 と遮へい部 213 b とを電氣的に接続する。本実施形態において、連結部 213 a は有機突出パターン 130 の下部側面に形成される。

【0048】

上述のような本実施形態によれば、有機突出パターン 130 の側面上で液晶配列の均一性が改善され光漏洩が減少する。

【0049】

50

図13は、本発明の第3の実施形態によるアレイ基板を示す断面図である。本実施形態において、有機保護層を除いた残りの構成要素は図1～図9に示した実施形態と同一であるので重複する説明は省略する。

【0050】

図1及び図13を参照すると、有機保護層235がパッシベーション膜116上に配置される。有機保護層235はデータライン127、ゲートライン128及び薄膜トランジスタ119が形成された下部ベース基板120の表面を平坦化する。有機保護層235及びパッシベーション膜116はドレイン電極118cの一部を露出させるコンタクトホール216aを有する。

【0051】

有機突出パターン230は、有機保護層235上に配置される。

画素電極112は有機保護層235上に配置され、コンタクトホール216aを通じてドレイン電極118cと電氣的に接続される。

遮へい電極113は有機突出パターン230上に配置され、画素電極112と電氣的に接続される。

【0052】

図13に示した有機保護層235及び有機突出パターン230は同一のマスクを用いて形成される。本実施形態において、マスクに照射する露光量を調節して有機保護層235の厚さを調節する。有機保護層235が生成された後、コンタクトホール216aを形成する。

【0053】

図14は、本発明の第4の実施形態による対向基板を示す平面図であり、図15は図14のIV-IV'線に沿った断面図である。

【0054】

図14及び図15を参照すると、対向基板は上部ベース基板320、カラーフィルタ304、対向有機突出パターン332、及び共通電極306を含む。この際、対向基板が複数のカラーフィルタ304及び複数の対向有機突出パターン332を含むこともできる。

【0055】

本実施形態において、上部ベース基板320は、図1に示した下部ベース基板と同一の材質を有するので、重複する説明は省略する。

【0056】

カラーフィルタ304は上部ベース基板320上にマトリックス形状に配列される。本実施形態において、カラーフィルタ304は赤色カラーフィルタ、緑色カラーフィルタ及び青色カラーフィルタを含む。

この際、上部ベース基板320上で隣接するカラーフィルタ304の間にブラックマトリックス(図示せず)を配置することもできる。

【0057】

対向有機突出パターン332は隣接するカラーフィルタ304の間で突出される。本実施形態において、対向有機突出パターン332はアレイ基板のゲートライン及びデータラインと向き合う。

共通電極306はカラーフィルタ304上に配置され対向有機突出パターン332をカバーする。

【0058】

上述のような本実施形態によれば、対向有機突出パターン332によって隣接するカラーフィルタ304の間に配置された共通電極306とアレイ基板の画素電極または遮へい電極の間の距離が減少して隣接するカラーフィルタ304の間に印加される電界の強度が増加する。従って、隣接するカラーフィルタ304の間に配置される液晶の配列が均一度が改善される。

【0059】

図16は、本発明の第5の実施形態による対向基板を示す平面図であり、図17は図1

10

20

30

40

50

6のV-V'線に沿った断面図である。本実施形態において、対向有機突出パターンを除いた残りの構成要素は図14及び図15に示した実施形態と同一であるので重複する説明は省略する。

【0060】

図16及び図17を参照すると、対向有機突出パターン334は三つのカラーフィルタ304を包囲する。本実施形態において、対向基板はツイスト液晶モード(Twisted Nematic Mode)を有する液晶に対応する。

【0061】

本実施形態において、対向有機突出パターン334は第3方向に配列された三つのカラーフィルタ304を包囲し、位置感知回路(接触感知回路)(図示せず)が内蔵されたアレイ基板の圧力感知電極または光感知回路(図示せず)が内蔵されたアレイ基板の光感知電極に対応する。この際、対向有機突出パターン334が2つのカラーフィルタまたは4つ以上のカラーフィルタを包囲することもできる。また、対向有機突出パターン334が第4方向に配列された複数個のカラーフィルタを包囲することもできる。

【0062】

共通電極306は対向有機突出パターン334及び対向有機突出パターン334によってカバーされるカラーフィルタ304上に配置される。

【0063】

上述のような本実施形態によれば、液晶のモードによって対向有機突出パターン334の形状を調節して表示装置の画質が改善される。

【0064】

図18は、本発明の第6の実施形態による対向基板を示す平面図である。本実施形態において、対向有機突出パターンを除いた残りの構成要素は図14及び図15に示した実施形態と同一であるので重複する説明は省略する。

【0065】

図18を参照すると、対向有機突出パターン336は第3方向に延長される。本実施形態において、対向有機突出パターン336は第4方向には形成されない。

共通電極(図15の306)は第3方向に沿って形成された対向有機突出パターン336に沿って第3方向に突出される。

【0066】

上述のような本実施形態によれば、第3方向に光が漏洩される場合、第3方向に突出された対向有機突出パターン336によって光漏洩が減少する。

【0067】

図19は、本発明の第7の実施形態による対向基板を示す平面図である。本実施形態において、補助有機突出パターンを除いた残りの構成要素は図18に示した実施形態と同一であるので重複する説明は省略する。

【0068】

図19を参照すると、対向基板は補助有機突出パターン337をさらに含む。補助有機突出パターン337は対向有機突出パターン336と同一の層から形成され、カラーフィルタ304を第3方向に横切る。

【0069】

上述のような本実施形態によれば、補助有機突出パターン337がカラーフィルタ304を第3方向に横切って補助有機突出パターン337上に配置された液晶の応答速度を向上させる。

【0070】

図20は、本発明の第8の実施形態による対向基板を示す平面図である。本実施形態において、対向有機突出パターンを除いた残りの構成要素は図14及び図15に示した実施形態と同一であるので重複する説明は省略する。

【0071】

図20を参照すると、対向有機突出パターン338は第4方向に延長される。本実施形

10

20

30

40

50

態において、対向有機突出パターン 338 は第 3 方向には形成されない。

【0072】

共通電極（図 15 の 306）は第 4 方向に沿って形成された対向有機突出パターン 338 に沿って第 4 方向に突出される。

【0073】

上述のような本実施形態によれば、第 4 方向に光が漏洩される場合、第 4 方向に突出された有機突出パターン 338 によって光漏洩が減少する。

【0074】

図 21 は、本発明の第 9 の実施形態による対向基板を示す平面図である。本実施形態において、対向有機突出パターンを除いた残りの構成要素は図 14 及び図 15 に示した実施形態と同一であるので重複する説明は省略する。

10

【0075】

図 21 を参照すると、対向有機突出パターン 339 は第 4 方向に延長され、第 3 方向に沿って三つのカラーフィルタ（図 15 の 304）毎に一つずつ配置される。

【0076】

対向基板を向き合うアレイ基板が光感知電極または圧力感知電極を含む場合、対向有機突出パターン 339 は光感知電極または圧力感知電極に対応する。

【0077】

図 22 は、本発明の第 10 の実施形態による対向基板を示す平面図である。本実施形態において、補助有機突出パターンを除いた残りの構成要素は図 14 及び図 15 に示した実施形態と同一であるので重複する説明は省略する。

20

【0078】

図 22 を参照すると、対向基板は補助有機突出パターン 337 をさらに含む。補助有機突出パターン 337 は対向有機突出パターン 332 と同一の層から形成され、カラーフィルタ 304 を第 3 方向に横切る。

【0079】

対向有機突出パターン 332 及び補助有機突出パターン 337 によってカラーフィルタ 304 はネット形状に区画される。

【0080】

上述のような本実施形態によれば、液晶が対向有機突出パターン 332 及び補助有機突出パターン 337 によって取り囲まれ対向有機突出パターン 332 及び補助有機突出パターン 337 の側面に沿って液晶が配列される。従って、このような対向基板を有する表示装置の視野角及び液晶の応答速度が改善される。

30

【0081】

図 23 は、本発明の第 11 の実施形態による表示装置を示す断面図である。

図 23 を参照すると、表示装置はアレイ基板 100、対向基板 200' 及び液晶層 300 を含む。

【0082】

本実施形態において、アレイ基板 100 は図 1 ~ 図 4 に示したアレイ基板と同一であるので重複する説明は省略する。

40

【0083】

また、対向基板 200' は対向有機突出パターンを除いた残りの構成要素は図 14 及び図 15 と同一であるので重複する説明は省略する。

【0084】

対向基板 200' は上部ベース基板 320、カラーフィルタ 304 及び共通電極 306 を含む。カラーフィルタ 304 は上部ベース基板 320 上に配置される。共通電極 306 は上部ベース基板 320 上に配置されカラーフィルタ 304 をカバーする。

【0085】

液晶層 300 はアレイ基板 100 と対向基板 200' との間に配置される。液晶層 300 はツイスト配向（TN）モード、スーパーツイスト配向モード（STN）、水平配向モー

50

ド、ECBモード、垂直配向モードなどを含む。

【0086】

本実施形態において、有機突出パターン130の厚み(H1)は、下部ベース基板120の上面を基準とするパッシベーション膜116までの高さ(h)より大きく、液晶層300の厚み(L)の半分より小さい。有機突出パターン130の厚み(H1)がパッシベーション膜116までの高さ(h)より小さい場合、遮へい電極113とデータライン127との間の寄生キャパシタンスが増加して画質が低下されるおそれがある。又、有機突出パターン130の厚み(H1)が液晶層300の厚み(L)の半分より大きい場合、有機突出パターン130上に配置された液晶の挙動を拘束して画質が低下する可能性がある。

10

【0087】

上述のような本実施形態によれば、有機突出パターン130上で光漏洩が減少し、液晶の応答速度が向上される。また、有機突出パターン130の側面によって視野角が向上される。

【0088】

図24は、本発明の第12の実施形態による表示装置を示す断面図である。

図24を参照すると、表示装置はアレイ基板100'、対向基板200及び液晶層300を含む。

【0089】

本実施形態において、アレイ基板100'は平坦化層を除いた残りの構成要素は図1～図4に示したアレイ基板と同一であるので重複する説明は省略する。

20

【0090】

アレイ基板100'は下部ベース基板120、ゲートライン128、遮光パターン122、ゲート絶縁膜126、薄膜トランジスタ119、データライン127、パッシベーション膜116、平坦化層410、画素電極412。及び遮へい電極413を含む。

【0091】

平坦化層410はパッシベーション膜116上に配置され、ゲートライン128、遮光パターン122、ゲート絶縁膜126、薄膜トランジスタ119、データライン127及びパッシベーション膜116が形成された下部ベース基板120の表面を平坦化する。また、平坦化層410は遮へい電極413とデータライン127との間の距離を増加させ遮へい電極413とデータライン127との間の寄生キャパシタンスを減少させる。

30

【0092】

本実施形態において、対向基板200は図14及び図15と同一であるので重複する説明は省略する。

液晶層300はアレイ基板100'と対向基板200との間に配置される。

【0093】

本実施形態において、対向有機突出パターン332の厚さ(H2)は液晶層300の厚さ(L)の半分より小さい。対向有機突出パターン332の厚さ(H2)が液晶層300の厚さ(L)の半分より大きい場合、対向有機突出パターン332が対向有機突出パターン332上に配置された液晶の挙動を拘束して画質が低下させる可能性がある。例えば、対向有機突出パターン332の厚さ(H2)が下部ベース基板120の上面を基準とするパッシベーション膜116までの高さ(h)より大きいことも可能である。

40

【0094】

図25は、本発明の第13の実施形態による表示装置を示す断面図である。

図25を参照すると、本実施形態による表示装置はアレイ基板100、対向基板200及び液晶層300を含む。

【0095】

本実施形態において、アレイ基板100は有機突出パターンの高さを除いた残りの構成要素は図1～図4に示したアレイ基板と同一であるので重複する説明は省略する。

【0096】

50

また、対向基板 200 は対向有機突出パターンの高さを除いた残りの構成要素は図 14 及び図 15 と同一であるので重複する説明は省略する。

液晶層 300 は、アレイ基板 100 と対向基板 200 との間に配置される。

【0097】

本実施形態において、有機突出パターン 131 の高さ (H3) と対向有機突出パターン 333 の高さ (H4) との和は、液晶層 300 の厚さ (L) の半分より小さい。有機突出パターン 131 の高さ (H3) と対向有機突出パターン 333 の厚さ (H4) との和が液晶層 300 の厚さ (L) の半分より大きい場合、有機突出パターン 131 と対向有機突出パターン 333 との間に配置された液晶の挙動を拘束して画質が低下する可能性がある。

【0098】

また、有機突出パターン 131 の厚さ (H3) は下部ベース基板 120 の上面を基準とするパッシベーション膜 116 までの高さ (h) より大きい。有機突出パターン 131 の厚さ (H3) がパッシベーション膜 116 までの高さ (h) より小さい場合、遮へい電極 113 とデータライン 127 との間の寄生キャパシタンスが増加して画質が低下する可能性がある。

【0099】

図 26 は、本発明の第 14 の実施形態による表示装置を示す平面図であり、図 27 は、図 26 の VI-VI' 線に沿った断面図である。

本実施形態において、アレイ基板を除いた残りの構成要素は図 23 に示した実施形態と同一であるので重複する説明は省略する。

【0100】

図 26 及び図 27 を参照すると、本実施形態による表示装置はアレイ基板 400、対向基板 200' 及び液晶層 301 を含む。

【0101】

アレイ基板 400 は下部ベース基板 120、ゲートライン 128、データライン 127、薄膜トランジスタ 119、第 1 センシングライン 510、第 2 センシングライン 520、センシング信号部 550、ゲート絶縁膜 126、パッシベーション膜 116、有機突出パターン 430、画素電極 112、及び遮へい電極 113 を含む。

【0102】

センシング信号部 550 は、隣接する遮へい電極 113 の間に配置され、第 1 センシング電極 512、第 2 センシング電極 522、第 1 連結電極 516、第 2 連結電極 526、第 1 コンタクトホール 514、及び第 2 コンタクトホール 524 を含む。本実施形態において、第 1 及び第 2 センシング電極 512、522 は圧力感知電極である。

【0103】

第 1 センシング電極 512 は、有機突出パターン 430 上に配置され、第 1 コンタクトホール 514 を通じて第 1 連結電極 516 と電氣的に接続される。第 1 センシング電極 512 は画素電極 112 及び遮へい電極 113 と同一の層から形成される。

【0104】

第 1 コンタクトホール 514 は、有機突出パターン 430 及びパッシベーション膜 116 を通じて第 1 連結電極 516 を部分的に露出させる。

【0105】

第 1 連結電極 516 は、第 1 センシングライン 510 と電氣的に接続され、ゲート絶縁膜 126 とパッシベーション膜 116 との間に配置される。本実施形態において、第 1 連結電極 516 は第 1 センシングライン 510 と同一の層から形成される。

【0106】

第 2 センシング電極 522 は、有機突出パターン 430 上に配置され、第 2 コンタクトホール 524 を通じて第 2 連結電極 526 と電氣的に接続される。第 2 センシング電極 522 は画素電極 112 及び遮へい電極 113 と同一の層から形成される。

【0107】

第 2 コンタクトホール 524 は、有機突出パターン 430、パッシベーション膜 116

10

20

30

40

50

及びゲート絶縁膜 126 を通じて第 2 連結電極 516 を部分的に露出させる。

【0108】

第 2 連結電極 526 は、第 2 センシングライン 520 と電氣的に接続され、下部ベース基板 120 とゲート絶縁膜 126 との間に配置される。本実施形態において、第 2 連結電極 526 は第 2 センシングライン 520 と同一の層から形成される。

【0109】

対向基板 200' 上に圧力が印加される場合、第 1 及び第 2 センシング電極 512、522 と共通電極 306 との間の距離 (G) が減少する。従って、第 1 及び第 2 センシング電極 512、522 と共通電極 306 との間に形成されるキャパシタンスが増加して、第 1 及び第 2 方向の圧力印加位置を示す第 1 及び第 2 圧力感知信号がそれぞれ生成される。

10

【0110】

第 1 センシングライン 510 は、ゲート絶縁膜 126 上に配置され、データライン 127 と同一の層から形成される。本実施形態において、第 1 センシングライン 510 は第 2 方向に延長され、第 1 圧力感知信号を伝送する。

【0111】

第 2 センシングライン 520 は、下部ベース基板 120 とゲート絶縁膜 126 との間に配置され、ゲートライン 128 及び遮光パターン 122 と同一の層から形成される。本実施形態において、第 2 センシングライン 520 は第 1 方向に延長され、第 2 圧力感知信号を伝送する。

【0112】

センシング信号部 550 は、第 1 方向に沿って三つのデータライン 127 毎に配置される。

20

有機突出パターン 430 は、第 1 及び第 2 方向に沿って延長される。

【0113】

本実施形態において、センシング信号部 550 は外部からの圧力を感知して圧力印加位置を決定し対向基板 200' 上の対象 (object) の位置を決定する。この際、アレイ基板が外部からの光を感知して上記対象の位置を決定することもできる。

【0114】

上述のような本実施形態によれば、センシング信号部 550 を下部ベース基板 120 上に集積して対向基板 200' 上の対象の位置を容易に決定することができる。

30

【0115】

また、有機突出パターン 430 によって遮へい電極 113 と共通電極 306 との間の距離 (G) が減少して遮へい電極 113 と共通電極 306 との間に印加される電界の強度が増加する。従って、液晶層 301 に外部圧力が印加されても、液晶層 301 内に配置された液晶の復元力が改善される。

【0116】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

40

【0117】

【図 1】本発明の第 1 の実施形態によるアレイ基板を示す平面図である。

【図 2】図 1 の I - I' 線に沿った断面図である。

【図 3】図 1 の II - II' 線に沿った断面図である。

【図 4】図 1 の画素電極及び遮へい電極を示す平面図である。

【図 5】図 1 に示したアレイ基板の製造方法を説明するための断面図である。

【図 6】図 1 に示したアレイ基板の製造方法を説明するための断面図である。

【図 7】図 1 に示したアレイ基板の製造方法を説明するための断面図である。

【図 8】図 1 に示したアレイ基板の製造方法を説明するための断面図である。

【図 9】図 1 に示したアレイ基板の製造方法を説明するための断面図である。

50

- 【図10】本発明の第2の実施形態によるアレイ基板を示す平面図である。
 【図11】図10のIII-III'線に沿った断面図である。
 【図12】図10に示した画素電極及び遮へい電極を示す平面図である。
 【図13】本発明の第3の実施形態によるアレイ基板を示す断面図である。
 【図14】本発明の第4の実施形態による対向基板を示す平面図である。
 【図15】図14のIV-IV'線に沿った断面図である。
 【図16】本発明の第5の実施形態による対向基板を示す平面図である。
 【図17】図16のV-V'線に沿った断面図である。
 【図18】本発明の第6の実施形態による対向基板を示す平面図である。
 【図19】本発明の第7の実施形態による対向基板を示す平面図である。
 【図20】本発明の第8の実施形態による対向基板を示す平面図である。
 【図21】本発明の第9の実施形態による対向基板を示す平面図である。
 【図22】本発明の第10の実施形態による対向基板を示す平面図である。
 【図23】本発明の第11の実施形態による表示装置を示す断面図である。
 【図24】本発明の第12の実施形態による表示装置を示す断面図である。
 【図25】本発明の第13の実施形態による表示装置を示す断面図である。
 【図26】本発明の第14の実施形態による表示装置を示す平面図である。
 【図27】図26のVI-VI'線に沿った断面図である。

10

【符号の説明】

【0118】

20

- 100、100'、400 アレイ基板
 112、212、412 画素電極
 113、213、413 遮へい電極
 116 パッシベーション膜
 117 半導体パターン
 118a ソース電極
 118b ゲート電極
 118c ドレイン電極
 119 薄膜トランジスタ
 120 下部ベース基板
 122 遮光パターン
 127 データライン
 128 ゲートライン
 130、230、430 有機突出パターン
 140 画素領域
 150 信号伝送領域
 200、200' 対向基板
 213a 連結部
 213b 遮へい部
 216 開口部
 235 有機保護層
 300、301 液晶層
 302 ブラックマトリックス
 304 カラーフィルタ
 306 共通電極
 320 上部ベース基板
 332、333、334、336、338、339 対向有機突出パターン
 337 補助有機突出パターン
 410 平坦化層
 510 第1センシングライン

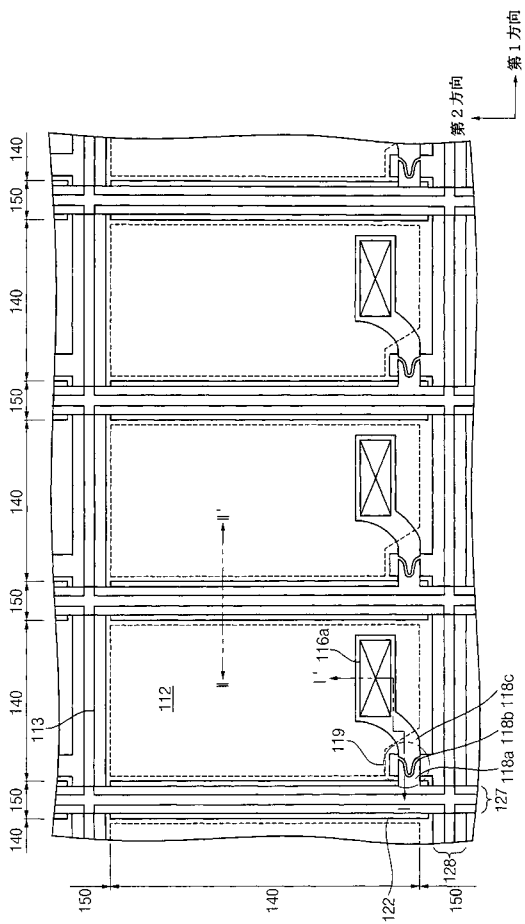
30

40

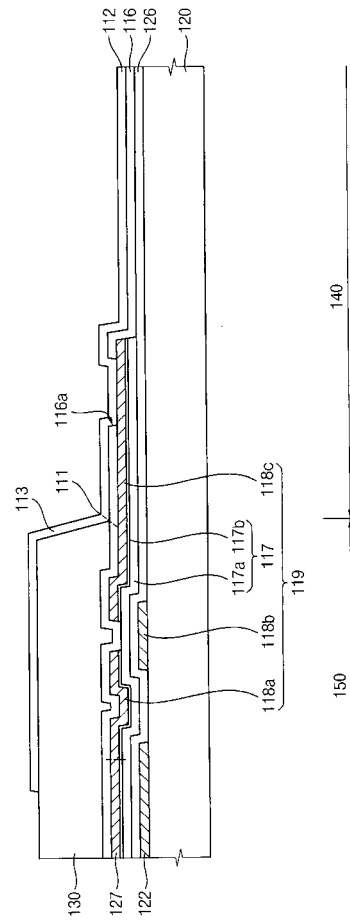
50

- 5 1 2 第 1 センシング電極
- 5 1 6 第 1 連結電極
- 5 2 0 第 2 センシングライン
- 5 2 2 第 2 センシング電極
- 5 2 6 第 2 連結電極
- 5 5 0 センシング信号部

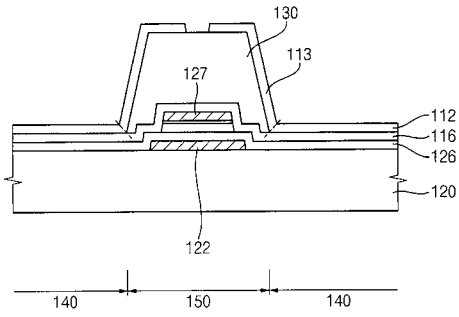
【 図 1 】



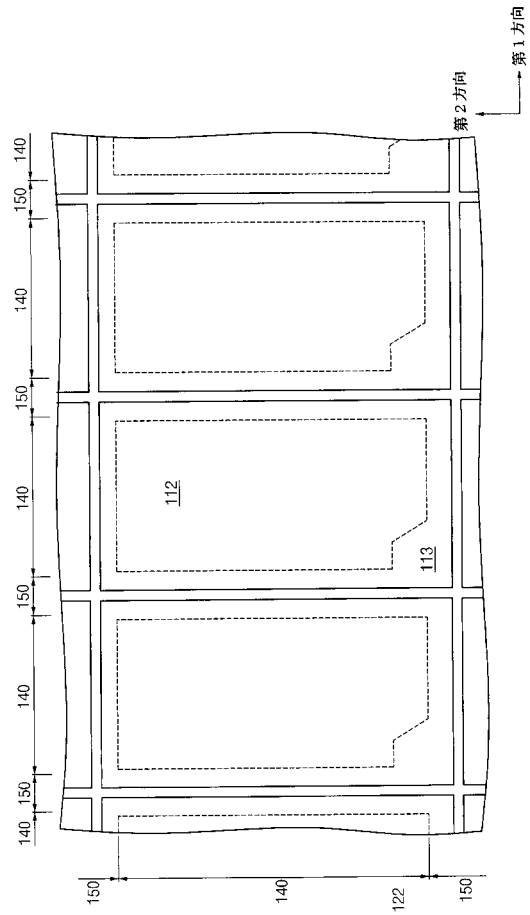
【 図 2 】



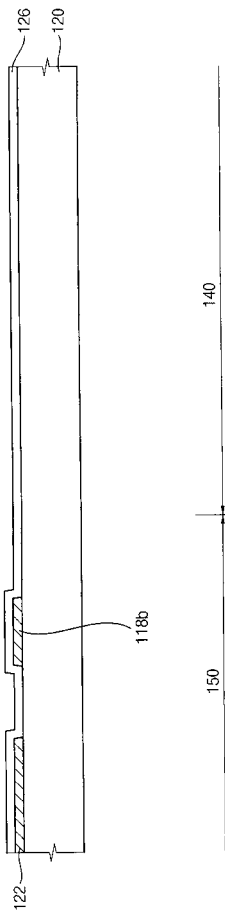
【 図 3 】



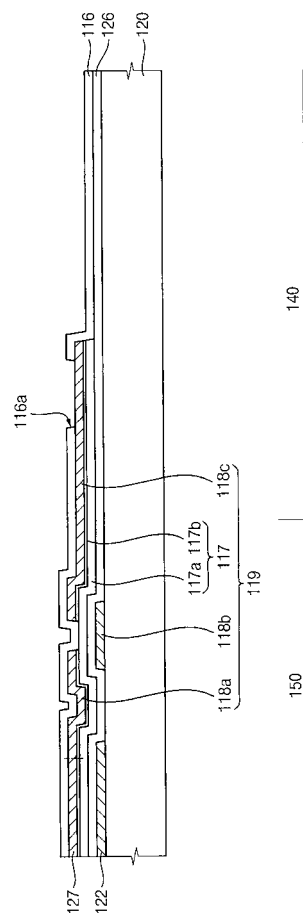
【 図 4 】



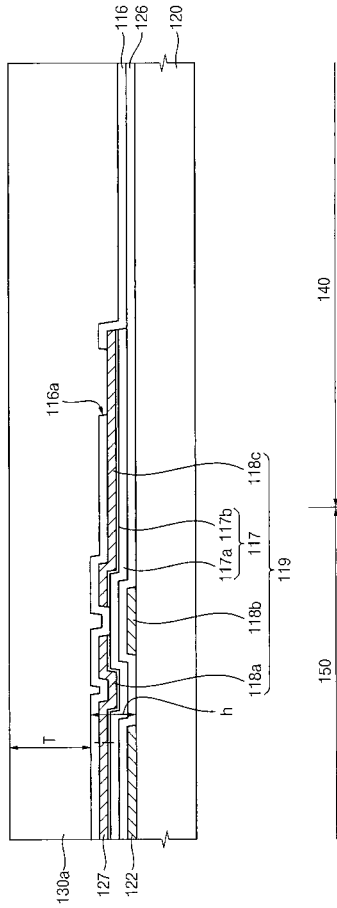
【 図 5 】



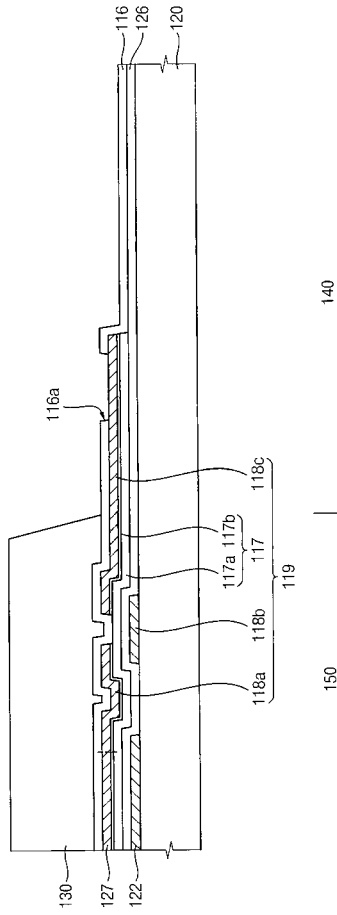
【 図 6 】



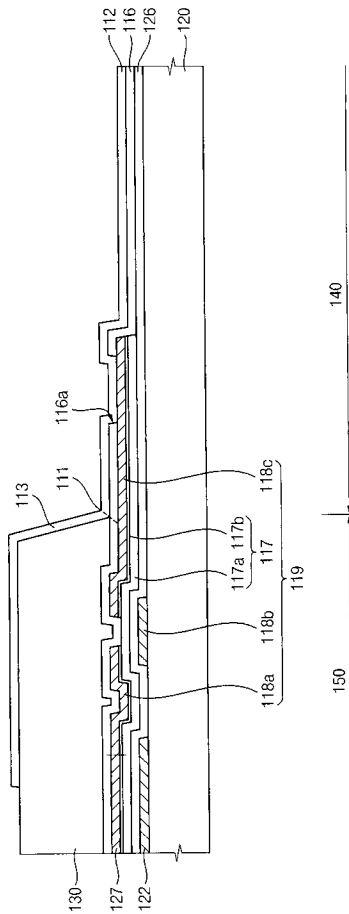
【 図 7 】



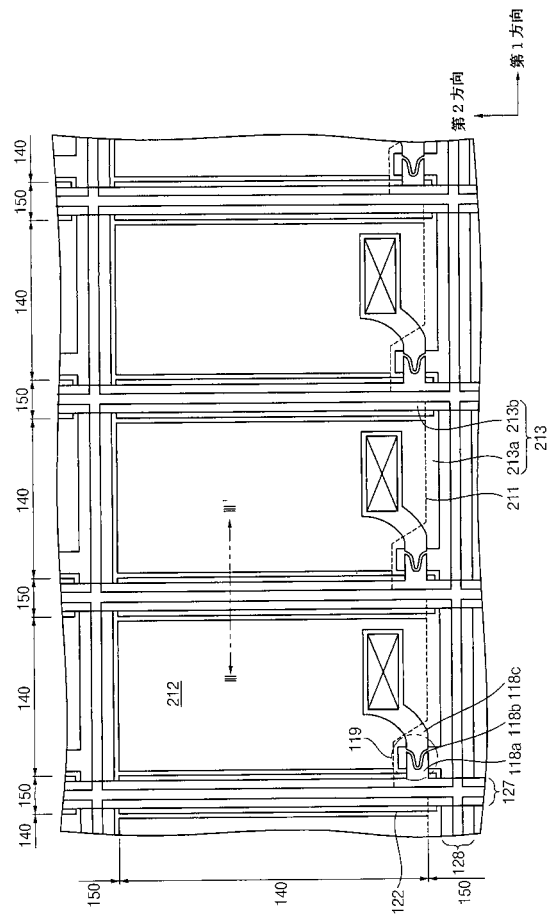
【 図 8 】



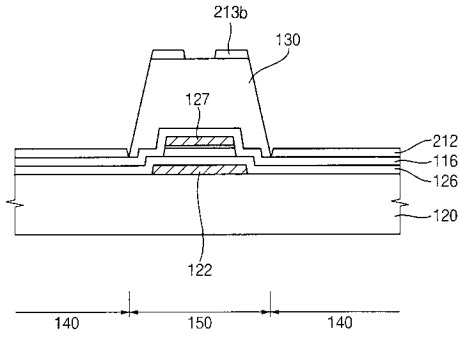
【 図 9 】



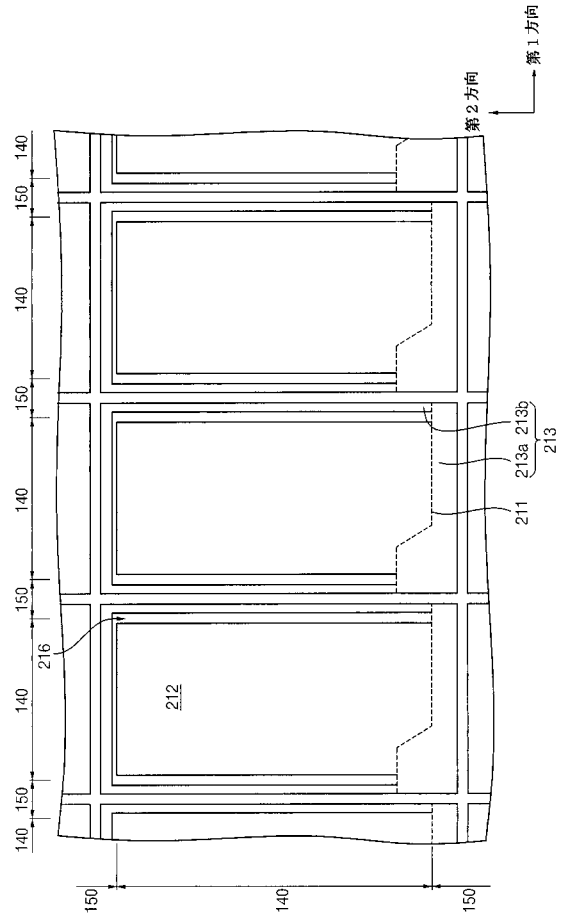
【 図 10 】



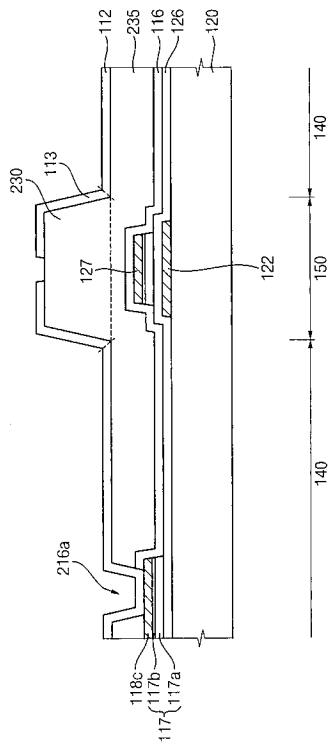
【 図 1 1 】



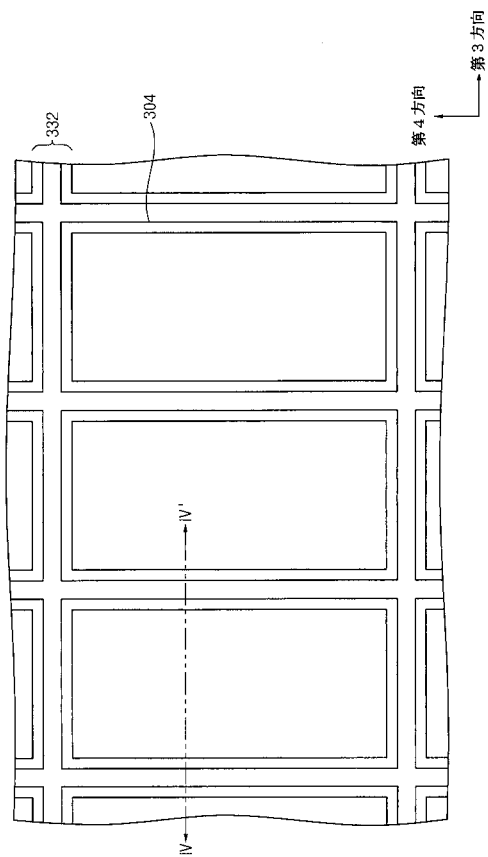
【 図 1 2 】



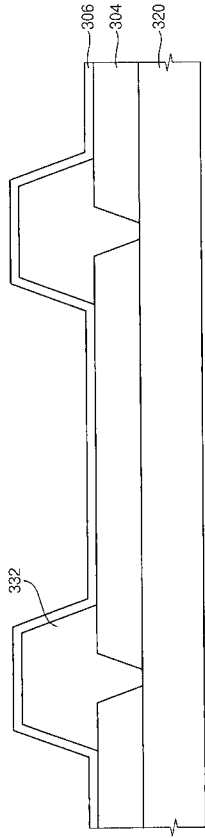
【 図 1 3 】



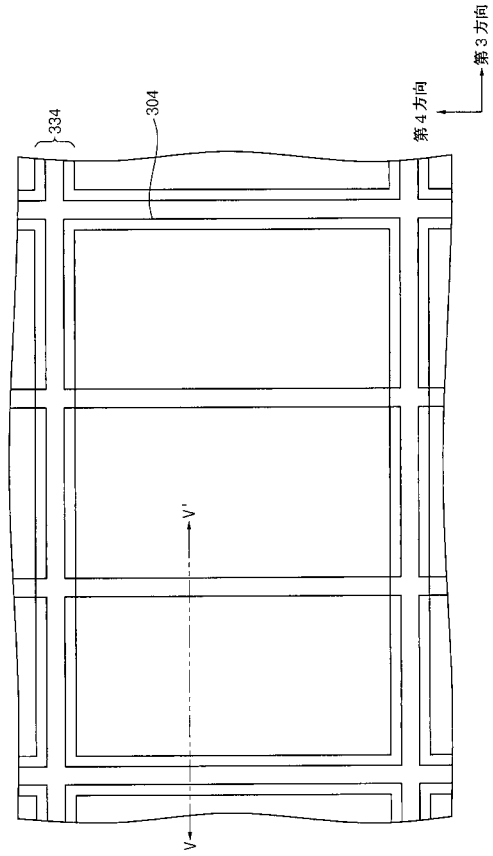
【 図 1 4 】



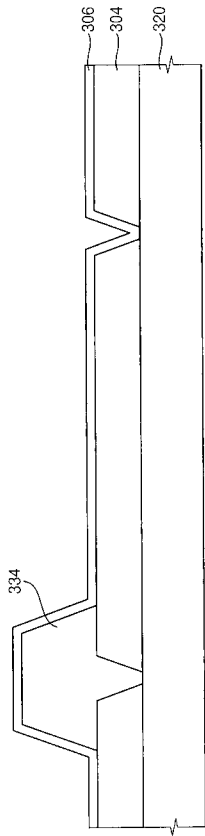
【 図 1 5 】



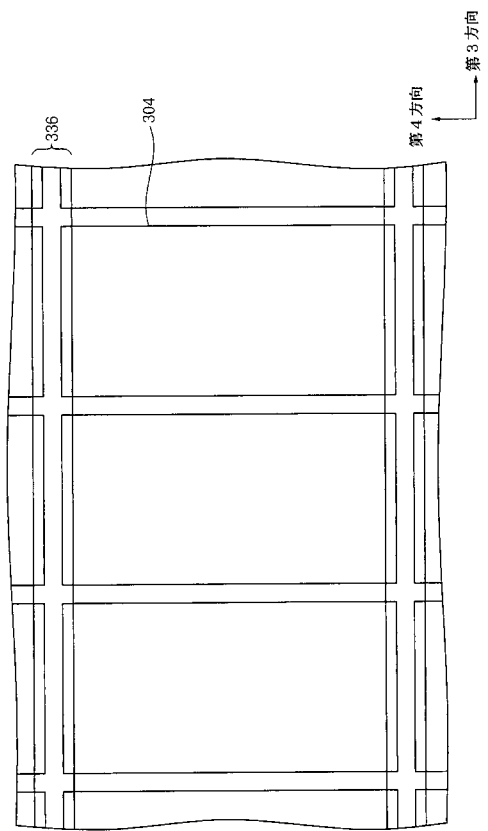
【 図 1 6 】



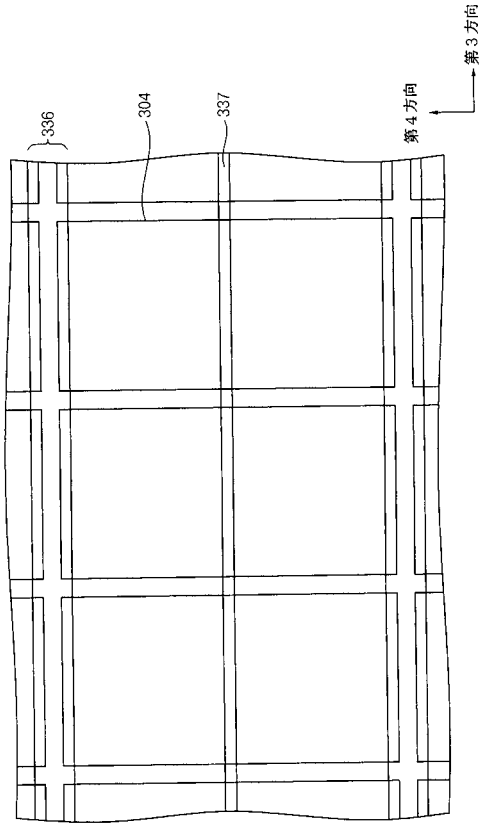
【 図 1 7 】



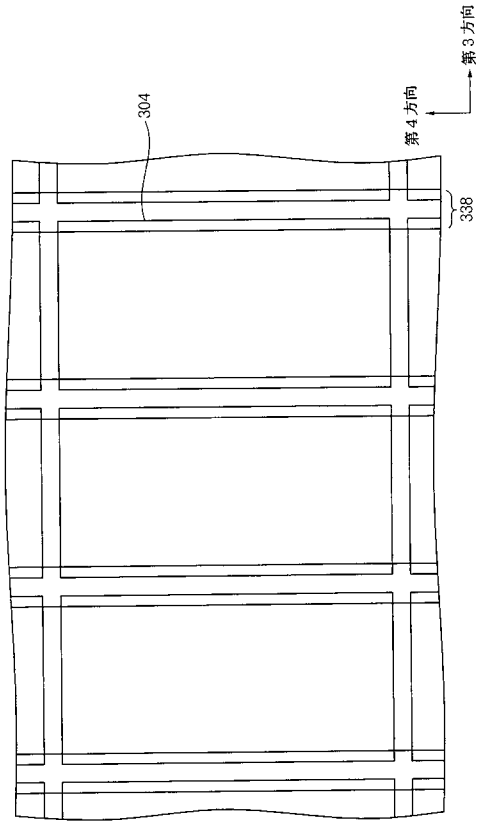
【 図 1 8 】



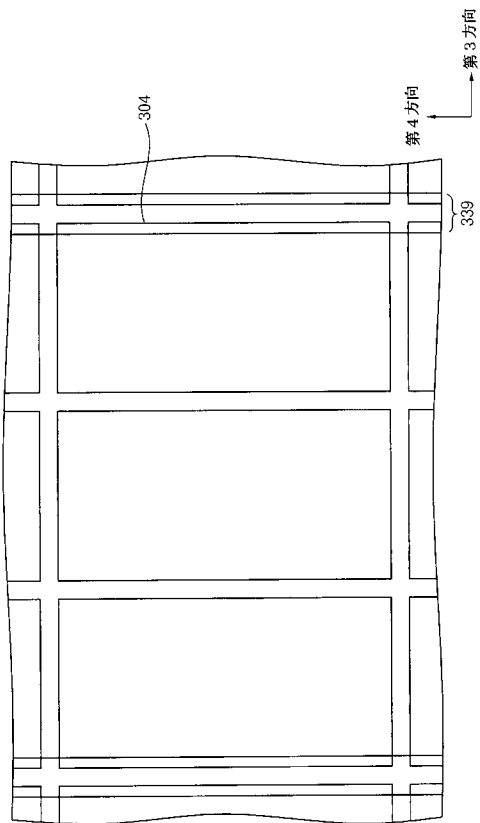
【 図 1 9 】



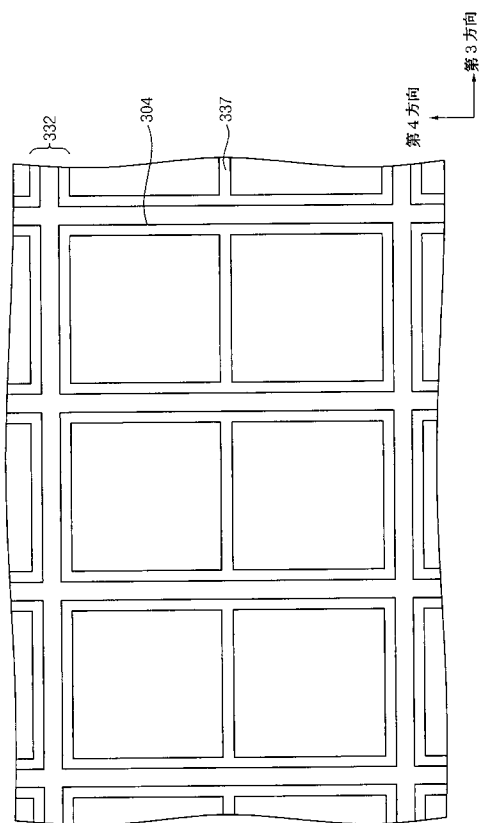
【 図 2 0 】



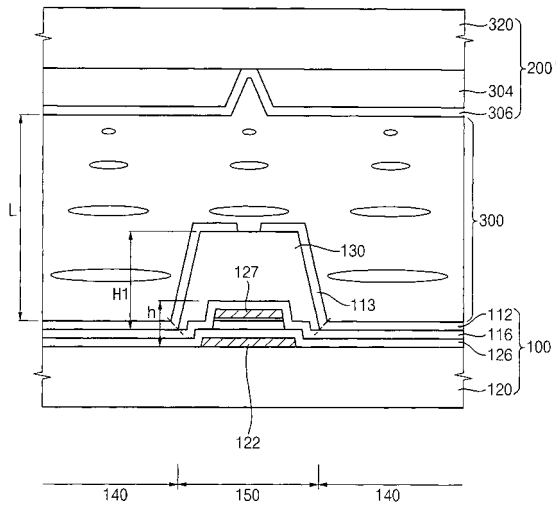
【 図 2 1 】



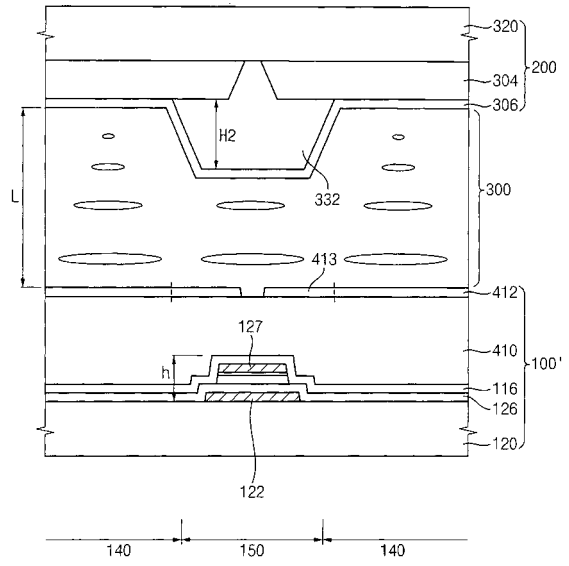
【 図 2 2 】



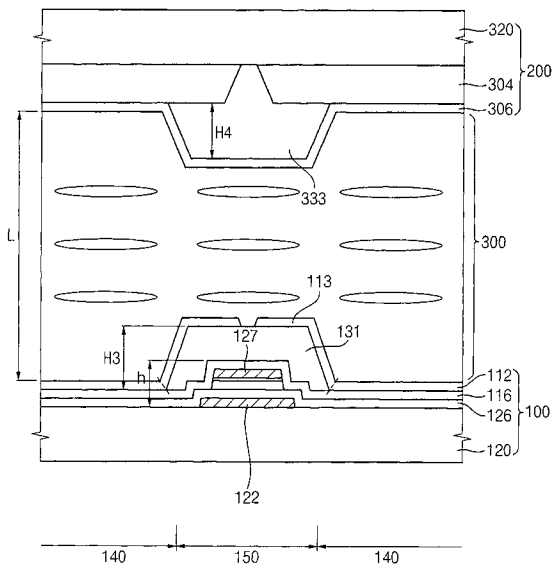
【 図 2 3 】



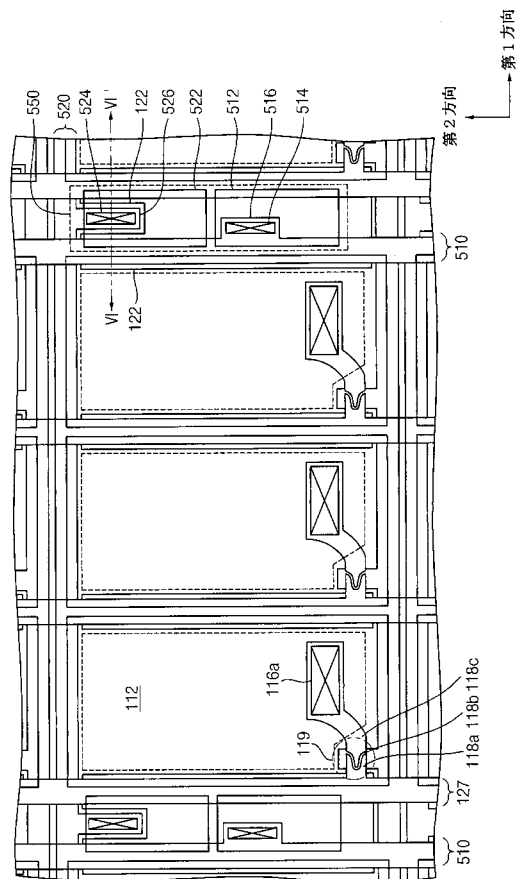
【 図 2 4 】



【 図 2 5 】



【 図 2 6 】



フロントページの続き

(72)発明者 盧 水 貴

大韓民国京畿道水原市靈通区靈通洞 9 7 3 - 3 豊林アイウォン 1 0 3 棟 1 0 0 1 号

(72)発明者 文 智 慧

大韓民国ソウル特別市江南区三成洞 1 0 5 番地レミアン三星 1 次 5 0 1 棟 9 0 4 号

(72)発明者 李 明 姫

大韓民国京畿道水原市靈通区網浦洞ヌルプルン碧山アパート 1 0 5 棟 1 0 0 3 号

F ターム(参考) 2H092 GA12 GA29 GA61 JA26 JA46 JB51 JB56 JB57 JB69 KA05
KB25 MA04 MA13 MA14 MA20 NA01 NA04 NA07 PA08 PA09
QA06 QA07 QA09 QA10
5C094 AA02 AA16 AA31 AA55 BA03 BA43 CA19 DA20 EA10 ED15
FA02 FA10 FB01 GB10

专利名称(译)	显示装置和制造阵列基板的方法		
公开(公告)号	JP2008191665A	公开(公告)日	2008-08-21
申请号	JP2008022561	申请日	2008-02-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	尹榮男 盧水貴 文智慧 李明姬		
发明人	尹榮男 盧水貴 文智慧 李明姬		
IPC分类号	G02F1/1343 G02F1/1368 G09F9/30		
CPC分类号	G02F1/1362 G02F1/136209 G02F2001/136218		
FI分类号	G02F1/1343 G02F1/1368 G09F9/30.349.C G09F9/30.349.Z G02F1/1333.505		
F-TERM分类号	2H092/GA12 2H092/GA29 2H092/GA61 2H092/JA26 2H092/JA46 2H092/JB51 2H092/JB56 2H092/JB57 2H092/JB69 2H092/KA05 2H092/KB25 2H092/MA04 2H092/MA13 2H092/MA14 2H092/MA20 2H092/NA01 2H092/NA04 2H092/NA07 2H092/PA08 2H092/PA09 2H092/QA06 2H092/QA07 2H092/QA09 2H092/QA10 5C094/AA02 5C094/AA16 5C094/AA31 5C094/AA55 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA20 5C094/EA10 5C094/ED15 5C094/FA02 5C094/FA10 5C094/FB01 5C094/GB10 2H190/HA03 2H190/HA04 2H190/KA05 2H190/KA08 2H190/LA22 2H190/LA23 2H192/AA24 2H192/BA22 2H192/BC31 2H192/CB05 2H192/CB46 2H192/DA12 2H192/DA73 2H192/DA74 2H192/EA02 2H192/EA22 2H192/EA43 2H192/EA68 2H192/EA72 2H192/GB34 2H192/JA06		
优先权	1020070010812 2007-02-02 KR		
其他公开文献	JP2008191665A5 JP5364917B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够防止漏光的显示装置以及制造阵列基板的方法。基础基板具有以矩阵形状布置的多个像素区域，在相邻像素区域之间突出的有机突起图案，设置在每个像素区域中的像素电极，阵列基板包括：阵列基板，设置在有机突出图案上并且包括电连接到像素电极的屏蔽电极；对置基础基板；以及公共电极，设置在对置基础基板上。液晶层设置在阵列基板和对向基板之间。 [选型图]图1

