

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-116916

(P2008-116916A)

(43) 公開日 平成20年5月22日(2008.5.22)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H090
GO2F 1/1337 (2006.01)	GO2F 1/1337	2H092

審査請求 有 請求項の数 19 O L (全 20 頁)

(21) 出願番号	特願2007-228665 (P2007-228665)	(71) 出願人	599010163 友▲達▼光電股▲ふん▼有限公司 台湾新竹科学工業園區新竹市力行二路1號
(22) 出願日	平成19年9月4日(2007.9.4)	(74) 代理人	100104156 弁理士 龍華 明裕
(31) 優先権主張番号	095140666	(72) 発明者	邱 俊昌 台湾新竹科学工業園區新竹市力行二路一號
(32) 優先日	平成18年11月3日(2006.11.3)	(72) 発明者	▲黄▼ 嘉宏 台湾新竹科学工業園區新竹市力行二路一號
(33) 優先権主張国	台湾(TW)	(72) 発明者	陳 ▲びん▼如 台湾新竹科学工業園區新竹市力行二路一號
		Fターム(参考)	2H090 HA16 LA04 MA01 2H092 HA03 JA26 JB43 KA05 NA25 PA02

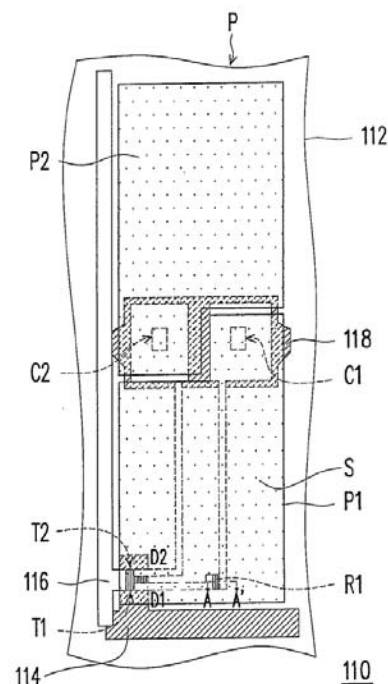
(54) 【発明の名称】 液晶表示パネルおよびその動的デバイスアレイ基板

(57) 【要約】 (修正有)

【課題】 基板と、複数の走査線と、複数のデータ線と、複数のピクセル単位とを含む動的デバイスアレイ基板を提供する。

【解決手段】 走査線、データ線およびピクセル単位は基板上に配置される。ピクセル単位の各々は、第1動的デバイス、第1ピクセル電極、第1抵抗デバイス、第2動的デバイスおよび第2ピクセル電極を含む。第1ピクセル電極は、対応する走査線および対応するデータ線に第1動的デバイスを介して電気的に接続される。第1抵抗デバイスは、第1動的デバイスと第1ピクセル電極との間に電気的に接続される。さらに、第2ピクセル電極は、対応する走査線および対応するデータ線に第2動的デバイスを介して電気的に接続される。

【選択図】 図3A



【特許請求の範囲】

【請求項 1】

基板と、
前記基板の上に配置された複数の走査線と、
前記基板の上に配置された複数のデータ線と、
前記基板の上に配置されて前記走査線およびデータ線の隣接する 2 つの間ごとに各々形成された複数のピクセル単位とを含み、
前記ピクセル単位の各々は、
第 1 動的デバイスと、
対応する走査線および対応するデータ線に前記第 1 動的デバイスを介して電氣的に接続された第 1 ピクセル電極と、
前記第 1 動的デバイスと前記第 1 ピクセル電極との間に電氣的に接続された第 1 抵抗デバイスと、
第 2 動的デバイスと、
対応する走査線および対応するデータ線に前記第 2 動的デバイスを介して電氣的に接続された第 2 ピクセル電極とを含む、動的デバイスアレイ基板。

10

【請求項 2】

前記第 2 動的デバイスと前記第 2 ピクセル電極との間に電氣的に接続された第 2 抵抗デバイスをさらに含む、請求項 1 に記載の動的デバイスアレイ基板。

20

【請求項 3】

前記第 2 抵抗デバイスの下に配置された遮へい金属層をさらに含む、請求項 2 に記載の動的デバイスアレイ基板。

【請求項 4】

前記第 1 抵抗デバイスおよび前記第 2 抵抗デバイスは、感光材料を含む、請求項 2 に記載の動的デバイスアレイ基板。

【請求項 5】

前記第 1 抵抗デバイスおよび前記第 2 抵抗デバイスはアモルファスシリコンを含む、請求項 4 に記載の動的デバイスアレイ基板。

【請求項 6】

前記第 1 ピクセル電極および前記第 2 ピクセルは各々複数のスリットを有する、請求項 1 から 3 のいずれか一項に記載の動的デバイスアレイ基板。

30

【請求項 7】

基板と、
前記基板の上に配置された複数の走査線と、
前記基板の上に配置された複数のデータ線と、
前記基板の上に配置されて前記走査線およびデータ線の隣接する 2 つの間ごとに各々形成された複数のピクセル単位とを含み、
前記ピクセル単位の各々は、
第 1 動的デバイスと、
対応する走査線および対応するデータ線に前記第 1 動的デバイスを介して電氣的に接続された第 1 ピクセル電極と、
第 2 動的デバイスと、
対応する走査線および対応するデータ線に前記第 1 動的デバイスを介して電氣的に接続された第 2 ピクセル電極と、
第 2 動的デバイスと、
対応する走査線および対応するデータ線に前記第 2 動的デバイスを介して電氣的に接続された第 2 ピクセル電極とを含み、
前記第 1 ピクセル電極は前記第 2 ピクセル電極の表面積とは異なる表面積を有する、動的デバイスアレイ基板。

40

【請求項 8】

50

前記第 1 ピクセル電極の表面積は、前記第 2 ピクセル電極の表面積の 0.2 から 0.8 倍である、請求項 7 に記載の動的デバイスアレイ基板。

【請求項 9】

請求項 7 に記載の動的デバイスアレイ基板と、
前記動的デバイスアレイ基板の上に配置された対向基板と、
前記動的デバイスアレイ基板と前記対向基板との間に配置された液晶層とを含む、液晶表示パネル。

【請求項 10】

前記対向基板はカラーフィルタ基板である、請求項 9 に記載の液晶表示パネル。

【請求項 11】

前記第 1 ピクセル電極の表面積は、前記第 2 ピクセル電極の表面積の 0.2 から 0.8 倍である、請求項 9 に記載の液晶表示パネル。

【請求項 12】

基板と、
前記基板の上に配置された複数の走査線と、
前記基板の上に配置された複数のデータ線と、
前記基板の上に配置されて前記走査線およびデータ線の隣接する 2 つの間ごとに各々形成された複数のピクセル単位とを含み、

前記ピクセル単位の各々は、

第 1 動的デバイスおよび第 2 動的デバイスを含む二重ドレイン動的デバイスと、
対応する走査線および対応するデータ線に前記二重ドレイン動的デバイスの前記第 1 動的デバイスを介して電氣的に接続された第 1 ピクセル電極と、

前記第 1 動的デバイスと第 1 ピクセル電極との間に電氣的に接続された第 1 抵抗デバイスと、

対応する走査線および対応するデータ線に前記二重ドレイン動的デバイスの前記第 2 動的デバイスを介して電氣的に接続された第 2 ピクセル電極とを含む、動的デバイスアレイ基板。

【請求項 13】

前記第 2 動的デバイスと前記第 2 ピクセル電極との間に電氣的に接続された第 2 抵抗デバイスをさらに含む、請求項 12 に記載の動的デバイスアレイ基板。

【請求項 14】

前記第 2 抵抗デバイスの下に配置された遮へい金属層をさらに含む、請求項 13 に記載の動的デバイスアレイ基板。

【請求項 15】

前記第 1 抵抗デバイスおよび第 2 抵抗デバイスは感光材料を含む、請求項 13 に記載の動的デバイスアレイ基板。

【請求項 16】

前記第 1 抵抗デバイスおよび前記第 2 抵抗デバイスはアモルファスシリコンを含む、請求項 15 に記載の動的デバイスアレイ基板。

【請求項 17】

前記第 1 ピクセル電極および前記第 2 ピクセルは各々複数のスリットを有する、請求項 12 から 14 のいずれか一項に記載の動的デバイスアレイ基板。

【請求項 18】

基板と、
前記基板の上に配置された複数の走査線と、
前記基板の上に配置された複数のデータ線と、
前記基板の上に配置されて前記走査線およびデータ線の隣接する 2 つの間ごとに各々形成された複数のピクセル単位とを含み、

前記ピクセル単位の各々は、

第 1 動的デバイスおよび第 2 動的デバイスを含む二重ドレイン動的デバイスと、

10

20

30

40

50

対応する走査線および対応するデータ線に前記二重ドレイン動的デバイスの前記第 1 動的デバイスを介して電氣的に接続された第 1 ピクセル電極と、

第 2 動的デバイスと、

対応する走査線および対応するデータ線に前記第 1 動的デバイスを介して電氣的に接続された第 2 ピクセル電極と、

対応する走査線および対応するデータ線に前記二重ドレイン動的デバイスの前記第 2 動的デバイスを介して電氣的に接続された第 2 ピクセル電極とを含み、

前記第 1 ピクセル電極は前記第 2 ピクセル電極の表面積とは異なる表面積を有する、動的デバイスアレイ基板。

【請求項 19】

前記第 1 ピクセル電極の表面積は、前記第 2 ピクセル電極の表面積の 0.2 から 0.8 倍である、請求項 18 に記載の動的デバイスアレイ基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一般に、液晶表示 (LCD) パネルおよびその動的デバイスアレイ基板に関し、詳しくは表示品質を効率的に高めるための LCD パネルに関する。

【背景技術】

【0002】

一般に、従来の垂直配向モード型 LCD の光学的表示効果は、複屈折率を電氣的に制御することによって達成される。すなわち、従来の垂直配向モード型 LCD の光学的表示効果は、光の位相遅延によって生じる。印加電圧によって位相遅延が変化すると、画像は輝度または暗度が変化する。

【0003】

例えば、マルチドメイン垂直配向 (MVA) 型 LCD は、そのカラーフィルタ基板または薄膜トランジスタ (TFT) アレイ基板上に複数の突起／スリットを有する。突起またはスリットは、複数の方向に配向する液晶分子を制御するように、すなわち複数のドメインを得るように構成される。かかる MVA 型 LCD は、広視野角の画像を表示できる。しかし、視野角の変化につれて MVA 型 LCD の透過率は変化するので、表示される画像のグレーレベルもそれに従って変化する。すなわち、観視者は、MVA 型 LCD を異なる角度で見ると異なった輝度の画像を見ることになる。

【0004】

ねじれネマチック (TN) 型 LCD に対しては、液晶分子の配向は非対称であり、観視者は、様々な視野角で見ると、異なった輝度の画像またはグレーレベル反転の画像さえ見ることになる。図 1 に示すように、観視者が視野角 $\theta = 0^\circ$ で画像を見ると、透過率は減少するが駆動電圧は増加する。観視者が視野角 $\theta = 45^\circ$ または 60° で画像を見ると、駆動電圧が増加するにつれて、透過率は、所定の範囲例えば図 1 のピーク A において増加に転じる。表示品質は良好ではない。このため、この領域における改善が必要とされている。

【発明の開示】

【0005】

したがって、本発明は、動的アレイ基板の 1 つのピクセル単位での動的デバイスアレイ基板に向けられる。ここで、そのピクセル電極は異なる荷電比を有する。

【0006】

本発明はまた、1 つのピクセル単位に異なる面積のピクセル電極を有する動的デバイスアレイ基板に向けられる。

【0007】

本発明はさらに、従来の LCD パネルよりも良好な表示品質を得るための動的デバイスアレイ基板を有する LCD パネルに向けられる。

【0008】

10

20

30

40

50

前記目的等を達成するべく、本発明は動的デバイスアレイ基板を提供する。動的アレイ基板は、基板、複数の走査線、複数のデータ線および複数のピクセル単位を含む。走査線、データ線およびピクセル単位は、基板上に配置される。各ピクセル単位は、走査線およびデータ線の隣接する2つの間ごとに形成され、第1動的デバイス、第1ピクセル電極、第1抵抗デバイス、第2動的デバイスおよび第2ピクセル電極を含む。第1ピクセル電極は、対応する走査線および対応するデータ線に第1動的デバイスを介して電氣的に接続される。第1抵抗デバイスは、第1動的デバイスと第1ピクセル電極との間に電氣的に接続される。第2ピクセル電極は、対応する走査線および対応するデータ線に第2動的デバイスを介して電氣的に接続される。

【0009】

10

本発明の実施例によると、前記動的デバイスアレイ基板は、第2動的デバイスと第2ピクセル電極との間に電氣的に接続された第2抵抗デバイスをさらに含む。

【0010】

本発明の実施例によると、前記動的デバイスアレイ基板は、第2抵抗デバイスの下に配置された遮へい金属層をさらに含む。

【0011】

本発明の実施例によると、前記第1抵抗デバイスおよび第2抵抗デバイスは感光材料を含む。

【0012】

本発明の実施例によると、前記第1抵抗デバイスおよび第2抵抗デバイスはアモルファスシリコンを含む。

20

【0013】

本発明はさらに、上記動的デバイスアレイ基板、対向基板および液晶層を含むLCDパネルを提供する。対向基板は、動的デバイスアレイ基板の上に配置され、液晶層は、動的デバイスアレイ基板と対向基板との間に配置される。

【0014】

本発明の実施例によると、対向基板はカラーフィルタ基板であってよい。

【0015】

本発明はさらに、基板、複数の走査線、複数のデータ線および複数のピクセル単位を含む動的デバイスアレイ基板を提供する。

30

【0016】

走査線、データ線およびピクセル単位は基板上に配置される。各ピクセル単位は、走査線およびデータ線の隣接する2つの間ごとに形成され、第1動的デバイス、第1ピクセル電極、第2動的デバイスおよび第2ピクセル電極を含む。第1ピクセル電極は、対応する走査線および対応するデータ線に第1動的デバイスを介して電氣的に接続される。第2ピクセル電極は、対応する走査線および対応するデータ線に第2動的デバイスを介して電氣的に接続される。第1ピクセル電極は、第2ピクセル電極の表面積とは異なる表面積を有する。

【0017】

本発明の実施例によると、第1電極は、第2ピクセル電極の表面積の0.2から0.8倍の表面積を有する。

40

【0018】

本発明はさらに、異なる表面積、対向基板および液晶層を有する第1ピクセル電極および第2電極を有する前記動的デバイスアレイ基板を含むLCDパネルを提供する。対向基板は、動的デバイスアレイ基板の上に配置され、液晶層は、動的デバイスアレイ基板と対向基板との間に配置される。

【0019】

本発明の実施例によると、対向基板はカラーフィルタ基板であってよい。

【0020】

本発明はさらに、基板、複数の走査線、複数のデータ線および複数のピクセル単位を含

50

む動的デバイスアレイ基板を提供する。走査線、データ線およびピクセル単位は基板上に配置される。各ピクセル単位は、走査線およびデータ線の隣接する2つの間ごとに形成され、二重ドレイン動的デバイス、第1ピクセル電極、第1抵抗デバイスおよび第2ピクセル電極を含む。二重ドレイン動的デバイスは、第1動的デバイスおよび第2動的デバイスを含む。第1ピクセル電極は、対応する走査線および対応するデータ線に、二重ドレイン動的デバイスの第1動的デバイスを介して電氣的に接続される。第1抵抗デバイスは、第1動的デバイスと第1ピクセル電極との間に電氣的に接続される。第2ピクセル電極は、対応する走査線および対応するデータ線に、二重ドレイン動的デバイスの第2動的デバイスを介して電氣的に接続される。

【0021】

10

本発明はさらに、上記動的デバイスアレイ基板、対向基板および液晶層を含むLCDパネルを提供する。対向基板は、動的デバイスアレイ基板の上に配置され、液晶層は、動的デバイスアレイ基板と対向基板との間に配置される。

【0022】

本発明はさらに、基板、複数の走査線、複数のデータ線および複数のピクセル単位を含む動的デバイスアレイ基板を提供する。走査線、データ線およびピクセル単位は基板上に配置される。各ピクセル単位は、走査線およびデータ線の隣接する2つの間ごとに形成され、二重ドレイン動的デバイス、第1ピクセル電極および第2ピクセル電極を含む。二重ドレイン動的デバイスは、第1動的デバイスおよび第2動的デバイスを含む。第1ピクセル電極は、対応する走査線および対応するデータ線に、二重ドレイン動的デバイスの第1動的デバイスを介して電氣的に接続される。第2ピクセル電極は、対応する走査線および対応するデータ線に、二重ドレイン動的デバイスの第2動的デバイスを介して電氣的に接続される。第1ピクセル電極は、第2ピクセル電極の表面積とは異なる表面積を有する。

20

【0023】

本発明はさらに、異なる表面積、対向基板および液晶層を有する第1ピクセル電極および第2電極を有する前記動的デバイスアレイ基板を含むLCDパネルを提供する。対向基板は、動的デバイスアレイ基板の上に配置され、液晶層は、動的デバイスアレイ基板と対向基板との間に配置される。

【0024】

動的デバイスアレイ基板の第1ピクセル電極および第2電極は異なる表面積を有する。または、基板は、第1動的デバイスと第1ピクセル電極との間に電氣的に接続された第1抵抗デバイスを有する。このように、帯電された1つのピクセル単位において、第1ピクセル電極および第2ピクセル電極は異なる電圧レベルを得る。このため、第1ピクセル電極および第2ピクセル電極に各々対応する液晶分子は、異なる電圧によって駆動され、その透過率はそれに応じて互いに異なる。したがって、異なる透過率が互いに補償可能となり、本発明のLCDパネルはカラーシフトの問題を効率的に低減することができる。

30

【発明を実施するための最良の形態】

【0025】

添付の図面は、本発明のさらなる理解を与えるために含まれ、本明細書の一部に組み入れられてそれを構成する。図面は、本明細書とともに本発明の実施例を示し、本発明の原理を説明する役割がある。

40

【実施例】

【0026】

ここで、本発明の好ましい実施例を詳細に参照する。その例は、添付の図面に示される。可能な限り、図面および明細書の同じ参照番号は、同じまたは類似の部材を参照するために使用される。

【0027】

第1実施例

【0028】

図2は、本発明の第1実施例に係るLCDパネルを示す概略図である。図2を参照する

50

と、本発明に係るLCDパネル100は、動的デバイスアレイ基板110、対向基板120および液晶層130を含む。液晶層130は、動的デバイスアレイ基板110と対向基板120との間に配置される。一般に、バックライトモジュール（図示せず）がLCDパネル100の下に配置されることが多い。LCDパネル100は、それ自体では発光することができないのが普通なので、それには平面光源が設けられる。対向基板120は、カラーフィルタ基板である。このようにして、LCDパネルはフルカラー表示の目的を達成することができる。本発明に係る第1実施例のLCDパネル100を示すべく、ねじれネマチック（TN）型LCDを以下に例示する。しかし、LCDパネル100がTN型LCDに限定されないことに留意されたい。例えば、LCDパネル100はまた、垂直配向（VA）モードまたはインプレインスイッチング（IPS）モードによってもよい。

10

【0029】

図3Aは、本発明の第1実施例に係る動的デバイスアレイ基板を示す概略図である。図3Bは、本発明の第1実施例に係る動的デバイスアレイ基板の回路図である。図3Aおよび3Bを参照すると、動的デバイスアレイ基板110は、基板112、複数の走査線114、複数のデータ線116および複数のピクセル単位P（1つのみが図3Aに示される）を含む。走査線114およびデータ線116は、基板112の上に配置されて、ピクセル単位Pの位置を画定する。ピクセル単位Pは、基板112上にアレイとして配列されることが多い。

【0030】

図3Aに示されるピクセル単位Pは主に、二重ドレイン動的デバイスを含む。図3Bを参照すると、回路の動作では、二重ドレイン動的デバイスの回路は、第1動的デバイスおよび第2動的デバイスの等価回路と同じである。もちろん、ピクセル単位Pは、2つの独立した動的デバイスを含む単位として選択的に設計される。図3Aおよび3Bを同時に参照すると、ピクセル単位Pは、二重ドレイン動的デバイス（第1動的デバイスおよび第2動的デバイスを含む）、第1ピクセル電極P1、第1抵抗デバイスR1および第2ピクセル電極P2を含む。具体的には、ドレインD1を有する第1動的デバイス、およびドレインD2を有する第2動的デバイスは、同じゲートおよびソースを有する。第1ピクセル電極P1は、対応する走査線114および対応するデータ線116に、第1動的デバイスT1を介して電氣的に接続される。第2ピクセル電極P2は、対応する走査線114および対応するデータ線116に、第2動的デバイスT2を介して電氣的に接続される。第1ピクセル電極P1および第2ピクセル電極P2は通常、共通線118と重なり、蓄積キャパシタ C_{st} をなす。共通線118は、基準電圧源に接続してよい。

20

30

【0031】

なお、第1抵抗デバイスR1は、第1動的デバイスT1と第1ピクセル電極P1との間に電氣的に接続される。具体的には、第1抵抗デバイスR1の抵抗は、例えば 10^4 から $10^9\Omega$ の範囲内にあるのが好ましく、例えばアモルファスシリコンのような感光材料からなるのが好ましい。

【0032】

図3Cは、図3AのAA'線に沿った部分断面図である。図3Cを参照すると、本発明の実施例において、ゲート誘電体層GIは基板112上に形成可能であり、第1抵抗デバイスR1（アモルファスシリコン）はゲート誘電体層GI上に配置される。なお、第1抵抗デバイスR1は、余分なマスク処理段階を加えることなく、第1動的デバイスT1および第2動的デバイスT2それぞれのチャネル層（図示せず）とともに製造することができる。さらに、第2金属層M2は、第1抵抗デバイスR1の両面を覆うように配置される。金属材料とアモルファスシリコン材料との間の抵抗を低減するべく、オーム接触層L1もまた、第2金属層M2と第1抵抗デバイスR1との間に配置される。第1実施例の目的によれば、第2金属層M2、データ線116、ならびに第1動的デバイスT1および第2動的デバイスT2それぞれのソース／ドレイン対は、1つの処理段階で形成される。さらに、第1抵抗デバイスR1および第2金属層M2を覆うべく不動態化層PAが配置できる一方で、第1ピクセル電極P1は不動態化層PA上に配置される。

40

50

【0033】

具体的には、本発明の実施例によれば、アモルファス層の好ましい厚さは1000 Åであり、長さ／幅の比は約21／5である。図4は、本発明の第1実施例に係るアモルファスシリコン材料の抵抗特性を説明する曲線を示す。図4からわかるように、アモルファスシリコン材料の抵抗は光に照らされると劇的に減少する。光強度が所定値に達した後、アモルファス材料の抵抗は安定する。かかる抵抗は、第1動的デバイスT1および第2動的デバイスT2のチャンネル層の抵抗にほぼ等しい。実際には、光はバックライトモジュールによって与えることができる。

【0034】

電圧信号がデータ線116から第1ピクセル電極P1および第2ピクセル電極P2に入力されると、第1抵抗デバイスR1によって第1ピクセル電極P1は第2ピクセル電極P2よりも少ない電荷に帯電される。このため、第1ピクセル電極P1の荷電比は、第2ピクセル電極P2よりも低い。したがって、1つのピクセル単位Pに対応する液晶分子が2つの異なる強度の電場によって駆動されるので、これらの液晶分子は異なる傾斜角度を示すように駆動される。

【0035】

1024×768の解像度を有する14インチLCDパネル100を例にとると、動的デバイスが、ゲート・ソース電圧 $V_{gs} = 25\text{ V}$ 、ドレイン・ソース $V_{ds} = 10\text{ V}$ 、導通電流 $I_{on} = 1.806\text{ }\mu\text{A}$ 、蓄積容量 C_{st} と液晶容量 C_{lc} との合計が0.4768 pFに等しく、応答時間 $T_{on} = 21\text{ }\mu\text{s}$ を有する場合、

【0036】

$$\text{動作負荷 } R = R_{on} = V_{ds} / I_{on} = 10 / 1.806 = 5.537\text{ M}\Omega$$

【0037】

$$\text{遅延時間 } \tau = R_{on} \times (C_{st} + C_{lc}) = 5.537 \times 0.4768 = 2.64\text{ }\mu\text{s}$$

【0038】

【数1】

$$\text{荷電比} = \sqrt{\frac{1 - e^{-\frac{21\mu}{2.64\mu}}}{1 + e^{-\frac{21\mu}{2.64\mu}}}} = 99.96\%$$

となる。

【0039】

上記条件によれば、荷電比は99.96%である。抵抗 R_s が動的デバイスとピクセル電極との間に適用されると、例えば $R_s = 23.52\text{ M}\Omega$ の場合、

【0040】

$$\text{動作負荷 } R = R_{on} + R_s = 5.537 + 23.52 = 10 / 1.806 = 29.057\text{ M}\Omega$$

【0041】

$$\text{遅延時間 } \tau = R \times (C_{st} + C_{lc}) = 29.057 \times 0.4768 = 13.854\text{ }\mu\text{s}$$

【0042】

10

20

30

40

【数 2】

$$\text{荷電比} = \sqrt{\frac{1 - e^{-\frac{21u}{13.854u}}}{1 + e^{-\frac{21u}{13.854u}}}} = 79.99\%$$

10

となる。

【0043】

この場合は、荷電比は79.99%になる。したがって、ピクセル電極の荷電比は、実用上の要求に応じて調整することができる。こうして、第1ピクセル電極P1の荷電比は、第2ピクセル電極P2の荷電比の約80%に調整することができる。図5を参照すると、曲線1は、第1ピクセル電極P1の領域に対応する電圧と透過率との関係を示す特性図である。曲線2は、第2ピクセル電極P2の領域に対応する電圧と透過率との関係を示す特性図である。互いに補償し合うことにより、曲線1および2は、比較的平坦な平均曲線AVGを得ることができる。すなわち、観視者が約0°から60°の傾斜角度で画像を見ると、反転増加透過率の問題は、従来技術の場合のように駆動電圧が増加しても有効に低減される。

20

【0044】

図6は、各視野角ごとの駆動電圧と透過率との関係を説明する平均的曲線を示す図である。図6を参照すると、傾斜した視野角 $\theta = 30^\circ$ 、 45° 、 60° にそれぞれ対応する平均的曲線の各々は比較的平坦であることがわかる。したがって、観視者の視野角にかかわらず、正面視野に類似した視覚効果を得ることができる。このため、表示品質を有効に向上させることができる。

【0045】

図7は、本発明の第1実施例に係る別の動的デバイスアレイ基板を示す概略図である。図7を参照すると、動的デバイスアレイ基板110は、第2抵抗デバイスR2をさらに含むことができる。第2抵抗デバイスR2は、第2ピクセル電極P2と第2動的デバイスT2との間に電氣的に接続される。こうして、異なる荷電比を有する第1ピクセル電極P1および第2ピクセル電極P2を得ることもできる。

30

【0046】

図8Aは、本発明の第1実施例に係る遮へい金属層を示す概略図である。図8Aを参照すると、第1ピクセル電極P1および第2ピクセル電極P2の透過率をさらに調整するべく、本発明に係る動的デバイスアレイ基板110は、第2抵抗デバイスR2の下に配置された遮へい金属層M1をさらに含む。遮へい金属層M1はバックライトモジュール（図示せず）からの光を遮へいするように構成されるので、第2抵抗デバイスR2が照らされることが防止される。したがって、第2抵抗デバイスR2は、第1抵抗デバイスR1よりも高い抵抗を有する。したがって、異なる荷電比を有する第1ピクセル電極P1および第2ピクセル電極P2も得られる。

40

【0047】

図8Bは、図8AのB-B'線に沿った部分断面図である。図8Bを参照すると、本発明の実施例に係る遮へい金属層M1は、基板112上に配置される。なお、遮へい金属層M1は、付加的なマスク処理段階なしに、走査線114、第1動的デバイスT1のゲートG1、第2動的デバイスT2のゲートG2および共通線118とともに製造することができる。さらに、ゲート誘電体層GIが遮へい金属層M1を覆う一方で、第2遮へい金属層M2は、第2抵抗デバイスR2の両面に配置される。オーム接触層L2は、第2遮へい金属層M2と第2抵抗デバイスR2との間に配置される。不動態化層PAが第2抵抗デバイ

50

ス R 2 および第 2 遮へい金属層 M 2 を覆う一方で、第 1 ピクセル電極 P 1 は不動態化層 P A 上に構成される。

【 0 0 4 8 】

第 2 実施例

【 0 0 4 9 】

図 9 A は、本発明の第 2 実施例に係る動的デバイスアレイ基板を示す概略図である。図 9 B は、本発明の第 2 実施例に係る動的デバイスアレイ基板の回路図である。そこに記載される動的デバイスアレイ基板 2 1 0 は、本発明の第 1 実施例に係る動的デバイスアレイ基板 1 1 0 に類似するが、両者の主な違いは、動的デバイスアレイ基板 2 1 0 が、マルチドメイン垂直配向 (MVA) 型 LCD パネルおよびパターン化垂直配向 (PVA) 型 LCD パネルを含む VA 型 LCD パネル用に構成されていることにある。

【 0 0 5 0 】

MVA 型 LCD パネルを例にとり、動的デバイスアレイ基板 2 1 0 を詳細に説明する。広視野角を得るべく液晶分子を複数方向に配向させるべく、図 9 A に示す多くのスリット S が第 1 ピクセル電極 P 1 および第 2 ピクセル電極 P 2 上に形成される。さらに、第 1 抵抗デバイス R 1 は、第 1 動的デバイス T 1 と第 1 ピクセル電極 P 1 との間に電氣的に接続される。このため、第 1 ピクセル電極 P 1 の荷電比を、第 2 ピクセル電極 P 2 の荷電比と適度に異ならせることができる。例えば、第 1 ピクセル電極 P 1 の荷電比は、第 2 ピクセルデバイス P 2 の荷電比の 8 5 % に調整される。

【 0 0 5 1 】

図 1 0 を参照すると、曲線 1 は、第 1 ピクセル電極 P 1 の領域に対応する電圧と透過率との関係を示す特性図である。曲線 2 は、第 2 ピクセル電極 P 2 の領域に対応する電圧と透過率との関係を示す特性図である。互いに補償し合うことにより、曲線 1 および 2 は、比較的平坦な平均曲線 AVG を得ることができる。すなわち、視野角 $\theta = 60^\circ$ におけるカラーシフトの問題が有効に低減されるので、表示品質を改善することができる。

【 0 0 5 2 】

図 1 1 は、本発明の第 2 実施例に係る別の動的デバイスアレイ基板を示す概略図である。図 1 1 を参照すると、動的デバイスアレイ基板 2 1 0 は、第 2 抵抗デバイス R 2 をさらに含むことができる。第 2 抵抗デバイス R 2 は、第 2 ピクセル電極 P 2 と第 2 動的デバイス T 2 との間に電氣的に接続される。こうして、互いに異なる荷電比を有する第 1 ピクセル電極 P 1 および第 2 ピクセル電極 P 2 を得ることもできる。

【 0 0 5 3 】

図 1 2 は、本発明の第 1 実施例に係る遮へい金属層を示す概略図である。図 1 2 を参照すると、第 1 ピクセル電極 P 1 および第 2 ピクセル電極 P 2 それぞれの透過率をさらに調整するべく、本発明に係る動的デバイスアレイ基板 2 1 0 は、第 2 抵抗デバイス R 2 の下に配置された遮へい金属層 M 1 をさらに含む。遮へい金属層 M 1 はバックライトモジュール (図示せず) からの光を遮へいするように構成されるので、第 2 抵抗デバイス R 2 が照らされることが防止される。したがって、第 2 抵抗デバイス R 2 は、照らされる第 1 抵抗デバイス R 1 よりも高い抵抗を有する。したがって、異なる荷電比を有する第 1 ピクセル電極 P 1 および第 2 ピクセル電極 P 2 も得られる。

【 0 0 5 4 】

第 3 実施例

【 0 0 5 5 】

本発明の第 3 実施例に係る LCD パネルを以下に説明する。第 3 実施例に係る LCD パネルは本発明の第 1 実施例に係る LCD パネルに類似するが、両者の主な違いは、第 1 ピクセル電極と第 2 ピクセル電極との面積が異なることと、第 1 実施例に開示された第 1 抵抗デバイスおよび第 2 抵抗デバイスを配置する必要がないこととにある。もちろん、かかる第 1 抵抗デバイスおよび第 2 抵抗デバイスをオプションとして基板上に配置してもよいが、本発明の範囲の限定を意図するものではない。図 1 3 は、本発明の第 3 実施例に係る動的デバイスアレイ基板 3 1 0 を示す概略図である。図 1 3 を参照すると、第 1 ピクセル

電極 P 1 は、第 2 ピクセル電極 P 2 の表面積の 0.2 から 0.8 倍の面積を有する。このため、第 1 ピクセル電極 P 1 および第 2 ピクセル電極 P 2 の荷電比は互いに異なる。

【0056】

要約すると、本発明は動的デバイスアレイ基板を提供する。動的デバイスアレイ基板は、異なる表面積を有する第 1 ピクセル電極および第 2 ピクセル電極を有してよい。または、動的デバイスアレイ基板は、基板上に配置されて第 1 動的デバイスと第 1 ピクセル電極との間に電氣的に接続された第 1 抵抗デバイスを用いてもよい。したがって、第 1 ピクセル電極および第 2 ピクセル電極は、帯電後異なる電圧を有するので、第 1 ピクセル電極および第 2 ピクセル電極にそれぞれ対応する透過率が異なり得る。すなわち、2 つの異なる透過率は互いに補償し合うことができるので、すべての視野角にかかわらず正面視野に類似した視覚効果を得ることができる。したがって、本発明に係る LCD パネルは、良好な表示品質を有する。または、第 1 ピクセル電極および第 2 ピクセル電極の荷電比を調整するべく、第 2 抵抗デバイス、および第 2 抵抗デバイス下の遮へい金属層を用いてもよい。

【0057】

当業者であれば、本発明の範囲および要旨から逸脱せずに本発明の構成に対して様々な修正例および変形例を行え得ることは明白である。上述に鑑み、本発明は、以下の請求項およびその均等の範囲内にある本発明の修正例および変形例をカバーすることが意図されている。

【図面の簡単な説明】

【0058】

【図 1】駆動電圧と透過率との関係を示す従来の LCD の概略図である。

【図 2】本発明の第 1 実施例に係る LCD パネルを示す概略図である。

【図 3 A】本発明の第 1 実施例に係る動的デバイスアレイ基板を示す概略図である。

【図 3 B】本発明の第 1 実施例に係る動的デバイスアレイ基板の回路図である。

【図 3 C】図 3 A の A-A' 線に沿った部分断面図である。

【図 4】本発明の第 1 実施例に係るアモルファスシリコン材料の抵抗特性を説明する曲線を示す概略図である。

【図 5】視野角 $\theta = 60^\circ$ で見た場合の駆動電圧と透過率との関係を示す本発明の第 1 実施例にかかる概略図である。

【図 6】各視野角ごとの駆動電圧と透過率との関係を説明する平均的曲線を示す図である。

【図 7】本発明の第 1 実施例に係る別の動的デバイスアレイ基板を示す概略図である。

【図 8 A】本発明の第 1 実施例に係る遮へい金属層を示す概略図である。

【図 8 B】図 8 A の B-B' 線に沿った部分断面図である。

【図 9 A】本発明の第 2 実施例に係る動的デバイスアレイ基板を示す概略図である。

【図 9 B】本発明の第 2 実施例に係る動的デバイスアレイ基板の回路図である。

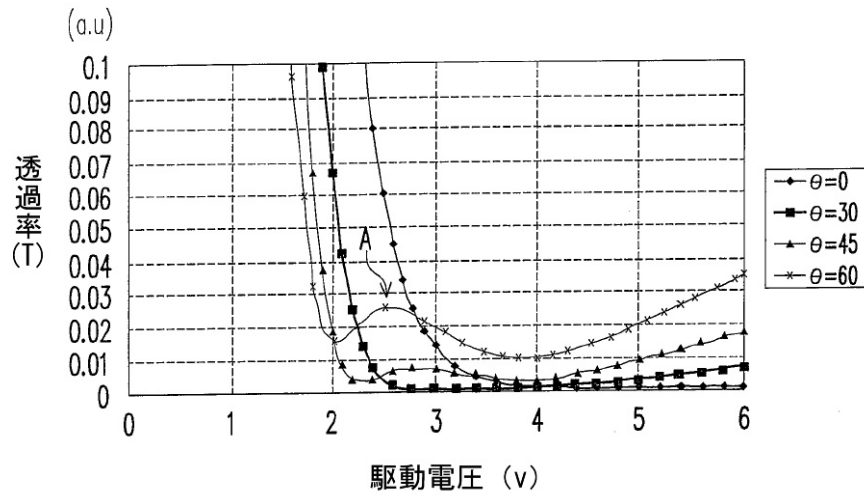
【図 10】視野角 $\theta = 60^\circ$ で見た場合の駆動電圧と透過率との関係を示す本発明の第 2 実施例に係る概略図である。

【図 11】本発明の第 2 実施例に係る別の動的デバイスアレイ基板を示す概略図である。

【図 12】本発明の第 1 実施例に係る遮へい金属層を示す概略図である。

【図 13】本発明の第 3 実施例に係る動的デバイスアレイ基板を示す概略図である。

【図 1】



(従来技術)

【図 2】

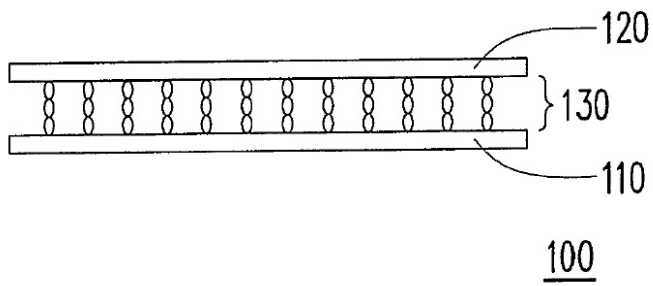
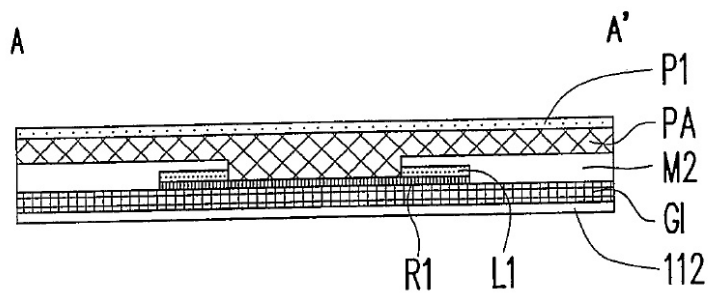
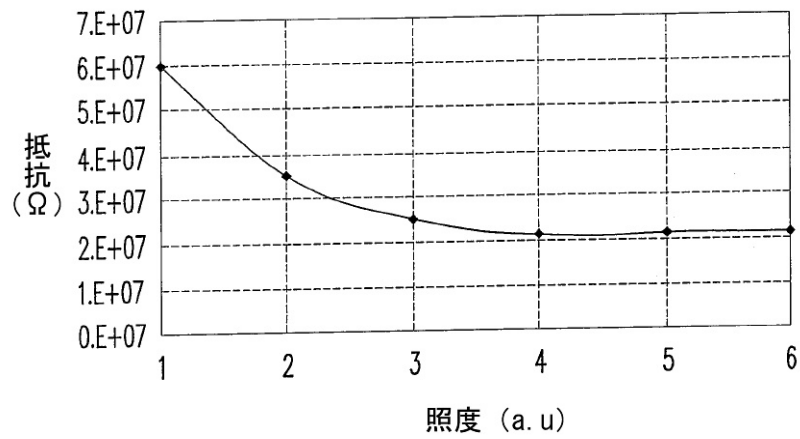


Fig. 1

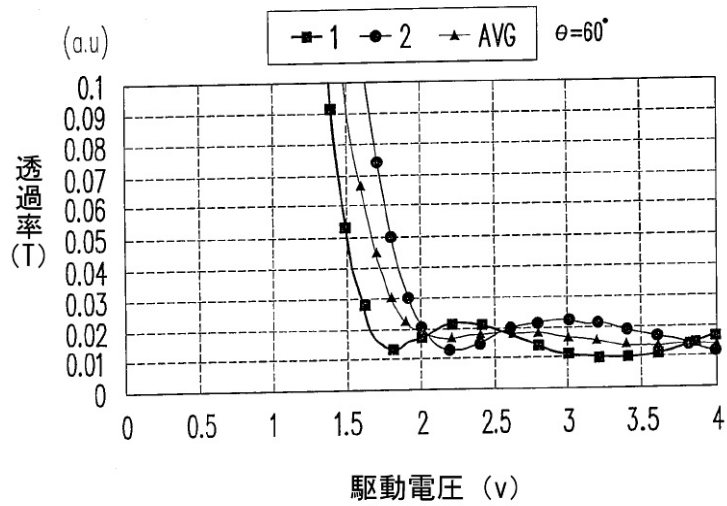
【図 3 C】



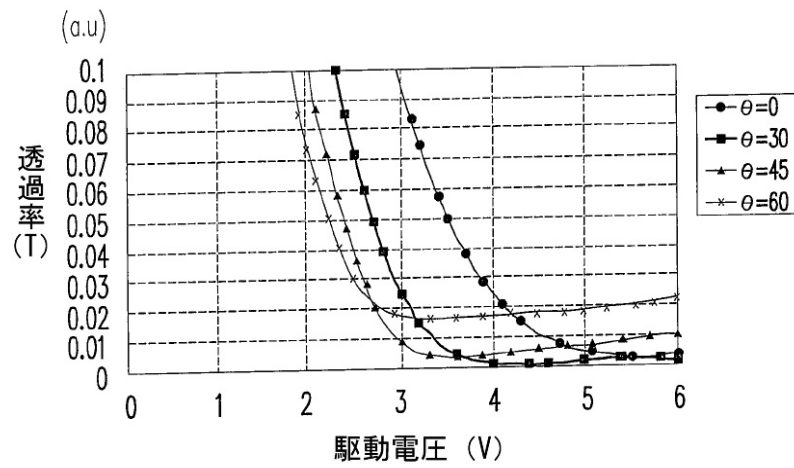
【図 4】



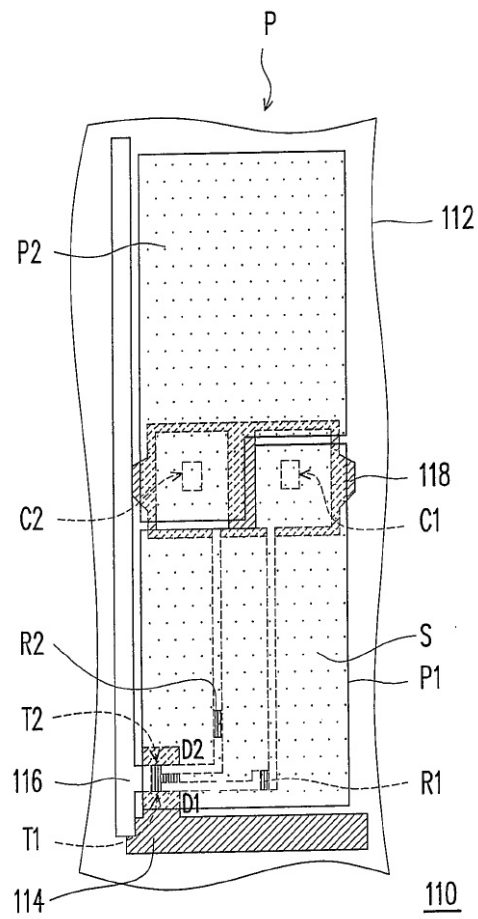
【図 5】



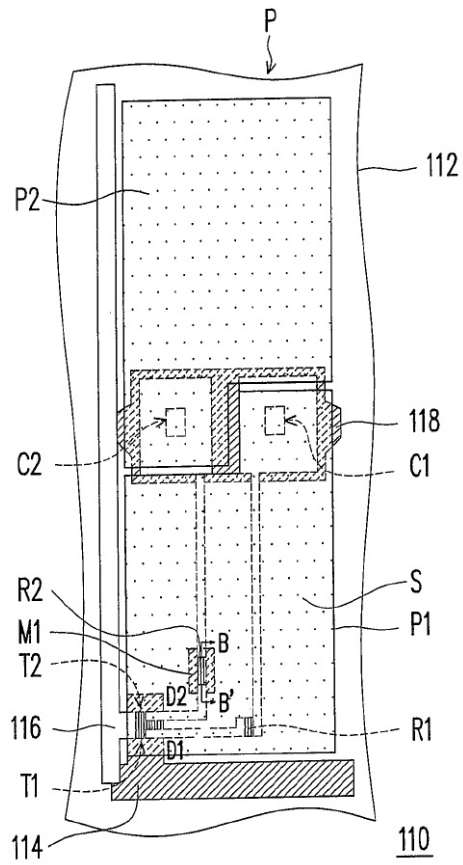
【図 6】



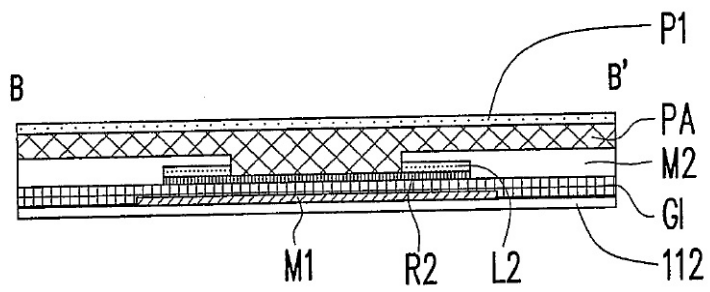
【図 7】



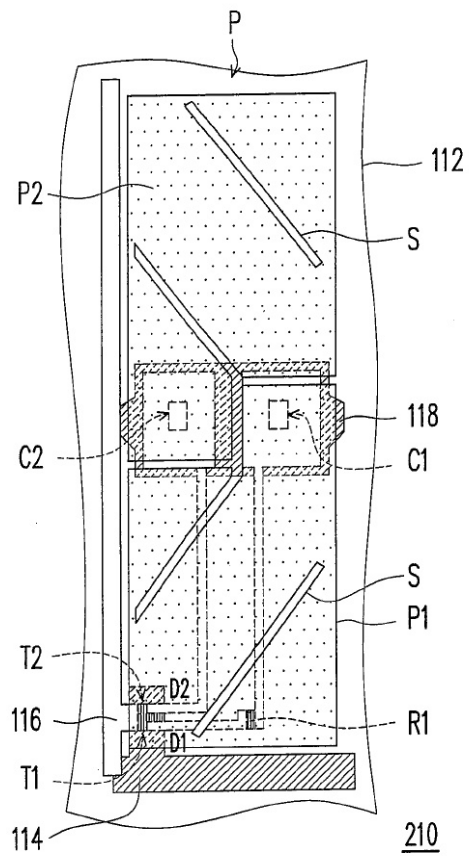
【図 8 A】



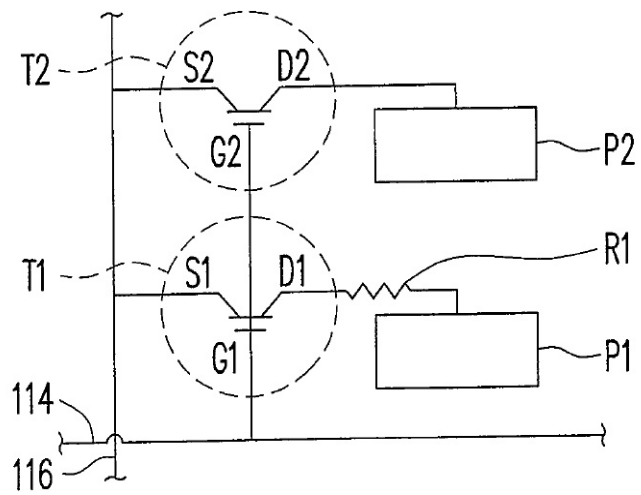
【図 8 B】



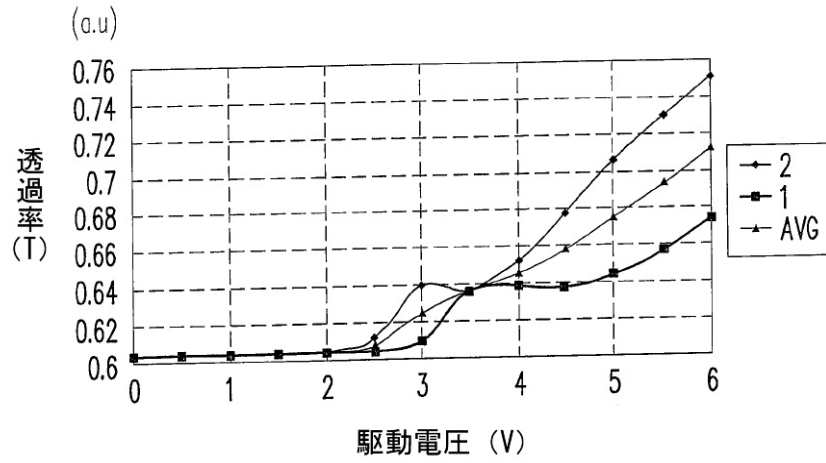
【図 9 A】



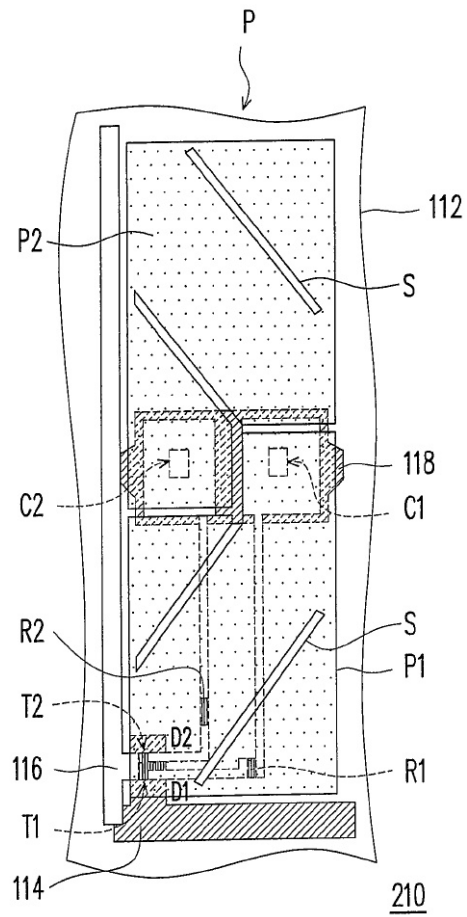
【図 9 B】



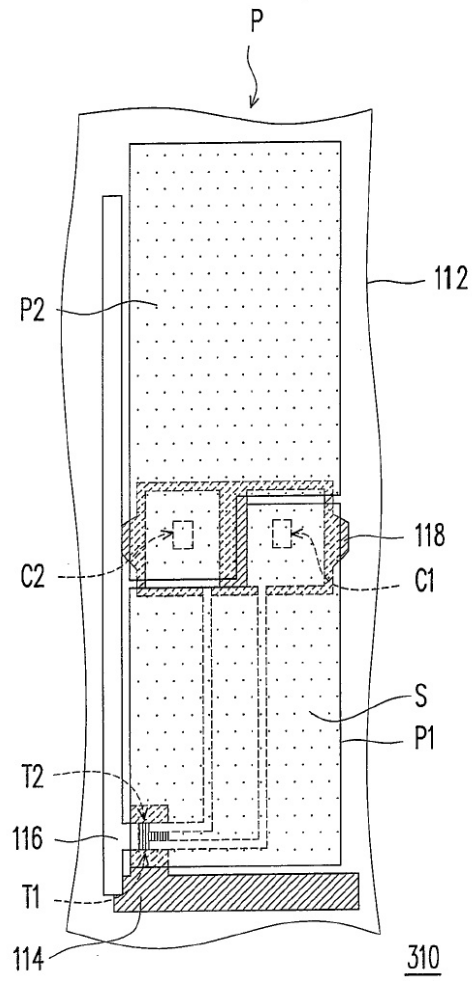
【図 10】



【図 11】



【図 13】



专利名称(译)	液晶显示面板及其动态器件阵列基板		
公开(公告)号	JP2008116916A	公开(公告)日	2008-05-22
申请号	JP2007228665	申请日	2007-09-04
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友▲达▼光电股▲ふん▼有限公司		
[标]发明人	邱俊昌 黄嘉宏 陳びん如		
发明人	邱 俊昌 ▲黄▼ 嘉宏 陳 ▲びん▼如		
IPC分类号	G02F1/1368 G02F1/1337		
CPC分类号	G02F1/13624 G02F1/1362 G02F1/1393 G02F2001/134345		
FI分类号	G02F1/1368 G02F1/1337		
F-TERM分类号	2H090/HA16 2H090/LA04 2H090/MA01 2H092/HA03 2H092/JA26 2H092/JB43 2H092/KA05 2H092/NA25 2H092/PA02 2H192/AA24 2H192/BA25 2H192/BC24 2H192/BC42 2H192/CB35 2H192/DA12 2H192/DA91 2H192/JA06 2H192/JA13 2H290/AA15 2H290/AA33 2H290/AA72 2H290/BB44 2H290/BB72 2H290/CA46		
代理人(译)	龙华 明裕		
优先权	095140666 2006-11-03 TW		
其他公开文献	JP5068608B2		
外部链接	Espacenet		

摘要(译)

一种动态器件阵列基板，包括基板，多条扫描线，多条数据线和多个像素单元。扫描线，数据线和像素单元设置在基板上。每个像素单元包括第一动态器件，第一像素电极，第一电阻器件，第二动态器件和第二像素电极。第一像素电极通过第一动态装置电连接到相应的扫描线和相应的数据线。第一电阻装置电连接在第一动态装置和第一像素电极之间。此外，第二像素电极经由第二动态装置电连接到相应的扫描线和相应的数据线。[选择图]图3A

