

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-538268

(P2007-538268A)

(43) 公表日 平成19年12月27日(2007.12.27)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 641E	5C006
G02F 1/133 (2006.01)	G09G 3/20 624A	5C058
H04N 5/66 (2006.01)	G09G 3/20 611J	5C080
	G09G 3/20 621B	
審査請求 未請求 予備審査請求 未請求 (全 47 頁) 最終頁に続く		

(21) 出願番号 特願2006-522817 (P2006-522817)
 (86) (22) 出願日 平成17年5月17日 (2005.5.17)
 (85) 翻訳文提出日 平成18年7月19日 (2006.7.19)
 (86) 国際出願番号 PCT/JP2005/009311
 (87) 国際公開番号 W02005/111981
 (87) 国際公開日 平成17年11月24日 (2005.11.24)
 (31) 優先権主張番号 特願2004-149637 (P2004-149637)
 (32) 優先日 平成16年5月19日 (2004.5.19)
 (33) 優先権主張国 日本国 (JP)
 (31) 優先権主張番号 特願2004-344595 (P2004-344595)
 (32) 優先日 平成16年11月29日 (2004.11.29)
 (33) 優先権主張国 日本国 (JP)

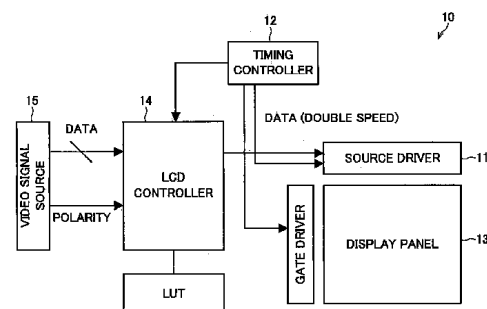
(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 宮田 英利
 日本国大阪府大阪市阿倍野区長池町22番
 22号 シャープ株式会社内
 Fターム(参考) 2H093 NA16 NA33 NB07 NB30 NC04
 NC16 NC28 NC34 NC49 NC58
 NC67 ND09 ND10 ND34 ND35
 NE10

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法、並びに液晶表示装置を備えた液晶テレビ及び液晶モニタ

(57) 【要約】

各画素に対して1フレーム内の各サブフレームにて階調データ信号に応じた電圧を、データ信号線を通して印加するときに発生する、薄膜トランジスタのゲート-ドレイン間容量に基づく、該階調データ信号の電圧に応じた電圧降下を部分的又は十分にキャンセルするように、データ信号線への印加電圧を設定するLCDコントローラ(14)が設けられている。これにより、時分割駆動を採用する場合に、薄膜トランジスタのゲート-ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置及びその駆動方法、並びにその液晶表示装置を備えた液晶テレビ及び液晶モニタを提供する。



【特許請求の範囲】

【請求項 1】

画像を複数のサブフレームに時分割して複数の各画素に対してスイッチング素子を介して階調表示を行う液晶表示装置であって、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定する印加電圧設定手段が設けられていることを特徴とする液晶表示装置。

【請求項 2】

前記印加電圧設定手段は、

各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、

上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への印加電圧を設定することを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記印加電圧設定手段は、画像の入力階調値に対して各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値を出力するルックアップテーブルを備えていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】

前記印加電圧設定手段は、データ信号線駆動回路を備えると共に、

上記データ信号線駆動回路は、一つのサブフレームの画像の階調値を入力して各極性に応じた印加電圧を発生する第 1 のラダー抵抗回路と、上記一つのサブフレームとは異なるサブフレームにおいて電圧降下分を少なくとも部分的に補正した印加電圧を発生する第 2 のラダー抵抗回路とを備えた第 1 の電圧発生手段を備えていることを特徴とする請求項 2 記載の液晶表示装置。

【請求項 5】

前記印加電圧設定手段は、データ信号線駆動回路を備えると共に、

上記データ信号線駆動回路は、一つのサブフレームの画像の階調値を入力して各極性に応じた印加電圧を発生する第 1 のラダー抵抗回路と、上記一つのサブフレームとは異なるサブフレームにおいて電圧降下分を少なくとも部分的に補正した印加電圧を発生する第 2 のラダー抵抗回路とを備えた第 1 の電圧発生手段を備えていることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 6】

前記スイッチング素子は、薄膜トランジスタであり、

前記電圧降下は、各サブフレームに対応した階調データ信号の電圧の組み合わせに応じた上記薄膜トランジスタのゲート・ドレイン間容量であることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 7】

前記画像の 1 フレームは、少なくとも 2 つのサブフレームに時分割されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 8】

前記少なくとも 2 つのサブフレームのうちの少なくとも一つのサブフレームの印加電圧は、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つを行うための印加電圧であることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】

前記印加電圧設定手段は、ルックアップテーブルを含むことを特徴とする請求項 7 記載の液晶表示装置。

【請求項 10】

10

20

30

40

50

前記少なくとも一つのサブフレームには、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つを行うための電圧が印加されることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 1 1】

前記少なくとも二つのサブフレームのうちの一つのサブフレームには、最小輝度表示又は相対的な最小輝度表示の少なくとも一つを行うための電圧が印加されることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 1 2】

前記少なくとも二つのサブフレームのうちの一つのサブフレームには、最大輝度表示又は相対的な最大輝度表示の少なくとも一つを行うための電圧が印加されることを特徴とする請求項 7 記載の液晶表示装置。 10

【請求項 1 3】

前記一つのサブフレームの最小輝度表示又は相対的な最小輝度表示の電圧印加を行うときに複数ライン同時に電圧を印加する手段を備えると共に、

少なくとも一つの他のサブフレームにおける上記最小輝度表示又は相対的な最小輝度表示とは異なる階調輝度表示を行うときには、該最小輝度表示時又は又は相対的な最小輝度表示時の電圧降下分の少なくとも一部の補正を含む電圧を印加することを特徴とする請求項 1 1 記載の液晶表示装置。

【請求項 1 4】

前記一つのサブフレームの最大輝度表示又は相対的な最大輝度表示の電圧印加を行うときに複数ライン同時に電圧を印加する手段を備えると共に、 20

少なくとも一つの他のサブフレームにおける上記最大輝度表示又は相対的な最大輝度表示とは異なる階調輝度表示を行うときには、該最大輝度表示時又は又は相対的な最大輝度表示時の電圧降下分の少なくとも一部の補正を含む電圧を印加することを特徴とする請求項 1 2 記載の液晶表示装置。

【請求項 1 5】

画像を複数のサブフレームに時分割して複数の各画素に対してスイッチング素子を介して階調表示を行う液晶表示装置の駆動方法であって、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする液晶表示装置の駆動方法。 30

【請求項 1 6】

各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への印加電圧を設定することを特徴とする請求項 1 5 記載の液晶表示装置の駆動方法。

【請求項 1 7】

画像の入力階調値に対して、ルックアップテーブルを用いて、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に入力することを特徴とする請求項 1 5 記載の液晶表示装置の駆動方法。 40

【請求項 1 8】

画像の入力階調値に対し、各サブフレームと各極性とのそれぞれに対し設定された各出力電圧を切換えることを特徴とする請求項 1 5 記載の液晶表示装置の駆動方法。

【請求項 1 9】

前記 1 フレームを、少なくとも二つのサブフレームに時分割することを特徴とする請求項 1 5 記載の液晶表示装置の駆動方法。

【請求項 2 0】

少なくとも二つの前記サブフレームのうちの一つのサブフレームに、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の 50

少なくとも一つの電圧を印加することを特徴とする請求項 15 記載の液晶表示装置の駆動方法。

【請求項 21】

各画素に対する印加電圧を、ルックアップテーブルにて設定することを特徴とする請求項 19 記載の液晶表示装置の駆動方法。

【請求項 22】

少なくとも一つの前記サブフレームには、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つを行うための電圧が印加されることを特徴とする請求項 15 記載の液晶表示装置の駆動方法。

【請求項 23】

前記少なくとも 2 つのサブフレームの一方のサブフレームには、最小輝度表示又は相対的な最小輝度表示の少なくとも一つを行うための電圧が印加されることを特徴とする請求項 19 記載の液晶表示装置の駆動方法。

【請求項 24】

前記少なくとも 2 つのサブフレームの一方のサブフレームには、最大輝度表示又は相対的な最大輝度表示の少なくとも一つを行うための電圧が印加されることを特徴とする請求項 19 記載の液晶表示装置の駆動方法。

【請求項 25】

前記一つのサブフレームの最小輝度表示又は相対的な最小輝度表示の電圧印加を行うときに複数ライン同時に電圧を印加すると共に、

少なくとも一つの他のサブフレームにおいて上記最小輝度表示又は相対的な最小輝度表示とは異なる階調輝度表示を行うときには、該最小輝度表示時又は相対的な最小輝度表示時の電圧降下分の少なくとも一部の補正を含む電圧を印加することを特徴とする請求項 23 記載の液晶表示装置の駆動方法。

【請求項 26】

前記一つのサブフレームの最小輝度表示又は相対的な最小輝度表示の電圧印加を行うときに複数ライン同時に電圧を印加すると共に、

少なくとも一つの他のサブフレームにおいて上記最小輝度表示又は相対的な最小輝度表示とは異なる階調輝度表示を行うときには、該最小輝度表示時又は相対的な最小輝度表示時の電圧降下分の少なくとも一部の補正を含む電圧を印加することを特徴とする請求項 24 記載の液晶表示装置の駆動方法。

【請求項 27】

画素電極に出力される出力電圧と対向電極に印加される電圧との電位差に基づく極性が、画像のフレーム毎に変わり、少なくとも一つのサブフレームが最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つとなるように階調を輝度表示する液晶表示装置において、

上記最小輝度又は相対的な最小輝度表示の少なくとも一つを表示すべく、上記画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する第 1 輝度複数出力手段と、

上記最大輝度又は相対的な最大輝度表示の少なくとも一つを表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する第 2 輝度複数出力手段との両方又はいずれか一方を有する電圧発生手段を備えていることを特徴とする液晶表示装置。

【請求項 28】

前記第 1 輝度複数出力手段及び第 2 輝度複数出力手段の少なくとも一つの複数の出力電圧は、画素電極と対向電極との電位差が互いに同じであることを特徴とする請求項 27 記載の液晶表示装置。

【請求項 29】

前記第 1 輝度複数出力手段は、画像のデジタル階調値を入力して各極性に応じた複数の出力電圧を発生するラダー抵抗回路を有すると共に、

10

20

30

40

50

上記ラダー抵抗回路は、+極性と-極性との両方における各最初の基準電圧入力タップから次の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の各抵抗の抵抗値をそれぞれ、+極性側において順に抵抗値 $R_H(1) \sim R_H(n)$ 、-極性側において順に抵抗値 $R_L(1) \sim R_L(n)$ としたとき、

$$R_H(k) = R_L(n+1-k) \quad (k \text{ は } 1 \sim n \text{ までの自然数})$$

の関係を有していることを特徴とする請求項27記載の液晶表示装置。

【請求項30】

前記第1輝度複数出力手段は、最小輝度を表示すべく、前記ラダー抵抗回路にて画素電極と対向電極との電位差が同じになる画素電極への出力電圧を取り出すための同電圧出力制御手段を有すると共に、

10

上記同電圧出力制御手段は、+極性と-極性との両方における各最初の基準電圧入力タップから次の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の抵抗の各端子電圧を、+極性側において順に $V_H(0) \sim V_H(n)$ 、-極性側において順に $V_L(0) \sim V_L(n)$ とし、かつ $V_H(n) - V_H(0) = V_L(0) - V_L(n)$ としたとき、+極性側において出力電圧 $V_H(k)$ (k は0～ n までの自然数)を出力し、-極性側において出力電圧 $V_L(n+1-k)$ を出力するように制御することを特徴とする請求項29記載の液晶表示装置。

【請求項31】

前記第2輝度複数出力手段は、画像のデジタル階調値を入力して各極性に応じた出力電圧を発生する第2のラダー抵抗回路からなると共に、

20

上記第2のラダー抵抗回路は、+極性と-極性との両方における各最終の基準電圧入力タップからその前の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の各抵抗の抵抗値をそれぞれ、+極性側において順に抵抗値 $R_H(max) \sim R_H(max - n + 1)$ (max は最終の抵抗の順位を示す自然数)、-極性側において順に抵抗値 $R_L(max) \sim R_L(max - n + 1)$ (max は最終の抵抗の順位を示す自然数)としたとき、

$$R_H(max+1-k) = R_L(max-n+k) \quad (k \text{ は } 1 \sim n \text{ までの自然数})$$

の関係を有していることを特徴とする請求項29記載の液晶表示装置。

【請求項32】

前記第2輝度複数出力手段は、最大輝度を表示すべく、前記第2のラダー抵抗回路にて画素電極と対向電極との電位差が同じになる画素電極への輝度出力電圧を取り出すための同電圧出力制御手段を有すると共に、

30

上記同電圧出力制御手段は、+極性と-極性との両方における各最終の基準電圧入力タップからその前の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の抵抗の各端子電圧を、+極性側において順に $V_H(max) \sim V_H(max - n)$ 、-極性側において順に $V_L(max) \sim V_L(max - n)$ とし、かつ $V_H(max) - V_H(max - n) = V_L(max - n) - V_L(max)$ としたとき、+極性側において出力電圧 $V_H(max - n + k)$ を出力し、-極性側において出力電圧 $V_L(max)$ を出力するように制御する (max は最終の抵抗の順位を示す自然数、 k は0～ n までの自然数)ことを特徴とする請求項31記載の液晶表示装置。

40

【請求項33】

画素電極に出力される出力電圧と対向電極に印加される電圧との電位差に基づき極性をフレーム毎に変えると共に、画像のフレーム期間を2つ以上のサブフレーム期間に時分割し、その内の少なくとも1つのサブフレームが最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つとなるように階調を輝度表示する液晶表示装置の駆動方法において、

上記画素電極と対向電極との電位差が同じになる画素電極への第1出力電圧を複数有して上記最小輝度若しくは相対的な最小輝度の少なくとも一つを表示するか、又は画素電極と対向電極との電位差が同じになる画素電極への第2出力電圧を複数有して上記最大輝度若しくは相対的な最大輝度を表示するか、の両方又はいずれか一方を行うことを特徴とする

50

液晶表示装置の駆動方法。

【請求項 3 4】

前記第 1 出力電圧及び第 2 出力電圧の少なくとも 1 つの複数の出力電圧は、画素電極と対向電極との電位差が互いに同じであることを特徴とする請求項 3 3 記載の液晶表示装置。

【請求項 3 5】

請求項 1 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

10

【請求項 3 6】

請求項 2 7 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

【請求項 3 7】

請求項 1 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

20

【請求項 3 8】

請求項 2 7 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

【請求項 3 9】

請求項 2 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

30

【請求項 4 0】

請求項 2 8 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

【請求項 4 1】

請求項 2 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

40

【請求項 4 2】

請求項 2 8 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

【請求項 4 3】

請求項 3 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

50

【請求項 4 4】

請求項 3 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

【請求項 4 5】

複数の画素をスイッチング素子により、複数のサブフレームに時分割して階調表示を行う液晶表示装置であって、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように、上記各画素に対して印加電圧を設定する印加電圧設定手段と、

上記電圧を印加する電圧印加手段が設けられていることを特徴とする液晶表示装置。

【請求項 4 6】

前記印加電圧設定手段は、各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への印加電圧を設定することを特徴とする請求項 4 5 記載の液晶表示装置。

【請求項 4 7】

前記印加電圧設定手段は、画像の入力階調値に対して各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値を出力するルックアップテーブルを備えていることを特徴とする請求項 4 5 記載の液晶表示装置。

【請求項 4 8】

請求項 4 5 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

【請求項 4 9】

請求項 4 5 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

【請求項 5 0】

複数の画素に階調表示を行う液晶表示装置の駆動方法であって、

複数のサブフレームに画像を時分割し、

画素に対して、先行する上記サブフレームの印加電圧に伴う補正電圧を設定し、

上記設定電圧を印加することを特徴とする液晶表示装置の駆動方法。

【請求項 5 1】

各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、

上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への印加電圧を設定することを特徴とする請求項 5 0 記載の液晶表示装置の駆動方法。

【請求項 5 2】

画像の入力階調値に対して、ルックアップテーブルを用いて、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に入力することを特徴とする請求項 5 1 記載の液晶表示装置の駆動方法。

【請求項 5 3】

画像の入力階調値に対して、ルックアップテーブルを用いて、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に入力することを特徴とする請求項 5 2 記載の液晶表示装置の駆動方法。

【請求項 5 4】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 5 0 記載の液晶表示装置の駆動方法。

【請求項 5 5】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 5 1 記載の液晶表示装置の駆動方法。

【請求項 5 6】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 5 2 記載の液晶表示装置の駆動方法。

【請求項 5 7】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 5 3 記載の液晶表示装置の駆動方法。

【請求項 5 8】

画像の各フレームを複数のサブフレームに時分割して複数の各画素に対して階調表示を行う液晶表示装置の駆動方法であって、

先行する上記サブフレームの印加電圧に伴う補正電圧を上記各画素に対して設定し、かつ印加することを特徴とする液晶表示装置の駆動方法。

【請求項 5 9】

各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、

上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への電圧を印加することを特徴とする請求項 5 8 記載の液晶表示装置の駆動方法。

【請求項 6 0】

各サブフレームでの電圧降下分を少なくとも部分的に補正するようにデータ信号線駆動回路に対して正極性と負極性とで別の値に変換された変換階調値を出力するルックアップテーブルを使用することを特徴とする請求項 5 8 記載の液晶表示装置の駆動方法。

【請求項 6 1】

各サブフレームでの電圧降下分を少なくとも部分的に補正するようにデータ信号線駆動回路に対して正極性と負極性とで別の値に変換された変換階調値を出力するルックアップテーブルを使用することを特徴とする請求項 5 9 記載の液晶表示装置の駆動方法。

【請求項 6 2】

前記複数の画素は、スイッチング素子を含むと共に、

上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 5 8 記載の液晶表示装置の駆動方法。

【請求項 6 3】

画像の各フレームを複数のサブフレームに時分割して複数の各画素に対して階調表示を

10

20

30

40

50

行う液晶表示装置であって、

先行する上記サブフレームの印加電圧に伴う電圧降下分を補正するように上記各画素に対して印加電圧を設定する制御手段と、

上記設定された印加電圧を各画素に対して印加する駆動回路とが設けられていることを特徴とする液晶表示装置。

【請求項 6 4】

各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、

上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への印加電圧を印加することを特徴とする請求項 6 3 記載の液晶表示装置。 10

【請求項 6 5】

画像の入力階調値に対して、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に与えるルックアップテーブルが設けられていることを特徴とする請求項 6 3 記載の液晶表示装置。

【請求項 6 6】

画像の入力階調値に対して、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に与えるルックアップテーブルが設けられていることを特徴とする請求項 6 4 記載の液晶表示装置。 20

【請求項 6 7】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 6 3 記載の液晶表示装置。

【請求項 6 8】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 6 4 記載の液晶表示装置。 30

【請求項 6 9】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 6 5 記載の液晶表示装置。

【請求項 7 0】

前記複数の画素は、スイッチング素子を含むと共に、

先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 6 6 記載の液晶表示装置。 40

【請求項 7 1】

請求項 6 3 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

【請求項 7 2】

請求項 6 3 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを 50

備えていることを特徴とする液晶モニタ。

【請求項 7 3】

画像の各フレームを複数のサブフレームに時分割して複数の各画素に対して階調表示を行う液晶表示装置であって、

先行する上記サブフレームの印加電圧に伴う電圧降下分を補正するように上記各画素に対して印加電圧を設定する設定手段と、

上記設定された印加電圧を各画素に対して印加する印加手段とが設けられていることを特徴とする液晶表示装置。

【請求項 7 4】

各画素に対して、1 フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、

上記正極性及び負極性の各電圧印加に対応する電圧降下分を少なくとも部分的に補正するようなデータ信号線への印加電圧を設定することを特徴とする請求項 7 3 記載の液晶表示装置。

【請求項 7 5】

前記設定手段は、

画像の入力階調値に対して、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に入力させるためのルックアップテーブルを含むことを特徴とする請求項 7 3 記載の液晶表示装置。

【請求項 7 6】

画像の入力階調値に対して、ルックアップテーブルを用いて、各サブフレームでの電圧降下分を少なくとも部分的に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に入力することを特徴とする請求項 7 5 記載の液晶表示装置。

【請求項 7 7】

前記複数の画素は、スイッチング素子を含むと共に、

上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定することを特徴とする請求項 7 3 記載の液晶表示装置。

【請求項 7 8】

請求項 7 3 記載の液晶表示装置を備えた液晶テレビであって、

上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えていることを特徴とする液晶テレビ。

【請求項 7 9】

請求項 7 3 記載の液晶表示装置を備えた液晶モニタであって、

上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えていることを特徴とする液晶モニタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般的に、液晶表示装置及び液晶表示装置の駆動方法、並びに液晶表示装置を備えた液晶テレビ及び / 又は液晶モニタに関するものである。

【背景技術】

【0002】

〔TFT (Thin Film Transistor: 薄膜トランジスタ) 液晶パネルの説明〕

TFT 液晶パネルは非発光素子を用いている。通常、背面にバックライト又は反射板があり、そのバックライト等からの輝度に対して、液晶に電圧を印加して該液晶の透過率を

10

20

30

40

50

変えることにより、表示を行っている。T F T液晶パネルの画素に表示階調データに対応する電圧が印加されると、次の電圧印加までその画素の透過率（液晶配向状態）が保たれ、1フレームの間その階調輝度表示が継続する。

【0003】

通常、T V等の表示ではフレーム周期毎にデータが書き換えられるので、T F T液晶パネルの画素には1フレームの間、そのデータに対応する一定の輝度が保たれることになる。C R T（Cathode-Ray Tube）の表示方式であるインパルスモード（発光がすぐに消えるモード）に対して、このようなT F T液晶の表示方式は、ホールドモードと呼ばれる。ホールドモードでは、動画を表示している時に1フレームの期間、同じ表示となるため、視線と表示とにズレが生じる。その視線と表示とのズレは表示のボケとなってしまい、その結果、ホールドモードの動画像表示特性はインパルスモードに劣る。

10

【0004】

また、液晶分子は異方性があり、電圧によりその配向状態が変化して透過率を変えるが、その透過率はパネルの正面（パネル面の法線方向）と正面から傾いた方向とでは、その透過率、及びその透過率の電圧特性は異なる。つまり、液晶パネルは、表示階調輝度に応じた視野角特性を有する。T Vのような多人数でモニタの表示を見る場合には、視野角によりその映像のイメージが特性をもつことは好ましくない。これに対して、C R Tは自発光であるため、そのような視野角の特性は有していない。

【0005】

T F T液晶パネルは、近年、T V等に多く使用されるようになってきており、上述したような動画映像の表示品位や液晶パネルの視野角特性が問題となってきている。そこで、T F T液晶パネルでは、例えば、日本国公開特許公報「特開2001-60078号公報（公開日2001年3月6日）」に開示されているように、応答性（動画表示品位）向上のため、1フレームの間に黒を挿入し、動画品位を向上させる駆動方法や、日本国公開特許公報「特開平5-68221号公報（公開日1993年3月19日）」に開示されているように、視野角向上のため、1フレームの間に2つの輝度を表示させその積分輝度により階調輝度表示をさせ視野角を向上させる駆動方法が提案されている。これらの表示の場合、通常のホールドモード表示の駆動とは異なり、ある画素において、1つの階調輝度出力時に1フレームの間に2つ以上の輝度を表示させる駆動となる。

20

〔T F T液晶パネルの引込（電圧降下）に関しての説明〕

30

T F T液晶パネルは、単純に描くと、本発明の説明図である図8に示すように、T F Tガラス基板1と対向ガラス基板2との間に液晶層3が存在するサンドイッチ構造をしている。上記対向ガラス基板2には、一面に対向電極4が存在する一方、T F Tガラス基板1には、本発明の説明図である図9（a）及び図9（b）に示すように、画素5毎にT F T素子6が存在し、そのドレインが画素電極7に接続されている。

【0006】

T F Tガラス基板1には、T F T素子6に対してデータ電圧を供給するソースライン8、及びT F T素子6をONするゲートライン9が縦横に存在し、これらソースライン8及びゲートライン9は、それぞれT F T素子6のソース又はゲートに接続される。そのゲートライン9の電圧が高い値になったときにT F T素子6がONとなり、ソースライン8の電圧がドレイン側の画素電極7へ印加される。ゲート電圧が低いとき、ゲートはOFFし、画素電極7の電荷が保たれる。

40

【0007】

ここで、本発明の説明図である図10に示すように、画素電極7には、T F T素子6のゲート・ドレイン間に容量があり、画素電極7はゲートライン9と容量C g dにて結合されている。そのため、T F T素子6のゲートがOFFするときに、画素電圧には、容量C g dにより、

$$\Delta V = C g d / (C l c + C c s + C g d) \times V g h$$

なる電圧の引込（電圧降下）が生じる。ここで、C l cは液晶の容量、C c sはC sの容量、C g dはT F T素子6のドレイン・ゲート容量、V g hはゲートH i g hとゲートL

50

owとの電圧の差である。

【0008】

したがって、画素電極に印加された電圧は、図11に示すように、書込み時電圧（データ信号線に入力された電圧）に比べ ΔV だけ電圧が降下することになり、+極性時と-極性時との両方では、画素電極電圧はそれぞれの書込み電圧に対して ΔV だけ降下する。上述したような電圧降下を補償するため、ソースラインに電圧を印加するデータ信号線駆動回路（以降、「ソースドライバ」と記述する。）の電圧設定値は、予め、それぞれの極性で所望する電圧に対して ΔV だけ高い値を画素電極へ入力して、その電圧降下分を補正している。

【0009】

上記補正を行わない場合は、極性により輝度が異なりフリッカとなる。これは、液晶層3には、対向電極電圧に対する画素電極電圧の電位差の電圧が印加されるが、+極性と-極性とで液晶層3に印加される電圧の絶対値が異なってしまうからである。

【0010】

ところで、上式の液晶容量 C_{lc} は、液晶の配向状態によって変化する値である。液晶表示素子は液晶に印加される電圧によりその配向状態を変え、その透過率を変化させ階調輝度表示を行っているので、表示階調によって上記引込電圧は異なる。この結果、図12(a)及び図12(b)に示すように、液晶印加電圧の増加によって液晶の誘電率が増加するように変化するので、これに伴って引込電圧が減少するように変化する。なお、この関係は、液晶の誘電特性に依存する。

【0011】

このように、TFT液晶パネルでは、液晶印加電圧に対してその引込電圧が変わるため、現行ホールドモード表示の液晶パネルの駆動のソースドライバの出力電圧設定では、画素電極書きこみ電圧の上記電圧降下に対する補正電圧分を階調毎に一部又は完全に变化させている。

【0012】

しかしながら、上記従来の液晶表示装置では、少なくとも以下の問題点を有している。

【0013】

すなわち、時分割駆動（黒挿入駆動も含む）の場合、つまりフレームを分割して、ある階調表示させる場合、図13に示すように、ある階調輝度出力時にその画素の出力輝度は2つの輝度状態の遷移の繰り返しとなる。その場合、画素の液晶配向は、2つの状態の遷移の繰り返しになる。1フレームを前サブフレームと後サブフレームとに分けると、後サブフレーム電圧印加時の液晶配向状態は、前サブフレームの最終の配向状態であり、前サブフレーム電圧印加時の液晶配向状態は、後サブフレームの最終配向状態である。つまり、後サブフレームの画素電圧印加時には、前サブフレームの最終配向状態の液晶容量 C_{lc} に対する引込電圧となり、前サブフレームの画素電圧印加時には、後サブフレームの最終配向状態の液晶容量 C_{lc} に対する引込電圧となる。したがって、容量 C_{gd} による引込電圧 ΔV は、電圧印加時のサブフレームの前のサブフレームの液晶配向状態により引込電圧が決まるため、通常のホールドモード表示駆動時の引込電圧と異なってくる。なお、同図に示す例では、前サブフレームで黒表示を行い、後サブフレームで階調表示を行っている。

【0014】

このように、時分割駆動時のTFT液晶の画素印加電圧は、サブフレームの組み合わせにより引込電圧が異なるので、サブフレームの組み合わせにより引き込み電圧を変え、その引込電圧分だけ+、-の極性で電圧を補正する必要がある。例えば、上記特開2001-60078号公報の場合、信号データ電圧を印加する時の液晶の配向状態は、黒表示の状態であり、黒挿入信号電圧を印加するときは、信号データ電圧の状態となっており、また、上記特開平5-68221号公報の場合では、階調表示をさせる組み合わせの他方の状態になっているので、その液晶配向状態の液晶容量 C_{lc} に対する引込電圧分の電圧降下を打消す補正をする装置又は方法等が必要となる。しかしながら、上記特開2001-

10

20

30

40

50

60078号公報及び特開平5-68221号公報のいずれにも、この引込電圧のことは考慮されておらず、単にデータ信号を印加するのみにとどまっている。

【0015】

現行ホールドモード表示駆動の場合、電圧印加時の容量 C_{gd} による引込電圧補正は、TFTパネルのソースドライバの入力階調信号値に対する出力電圧設定において、極性別に引込電圧分の一部又は完全な補正をした値に設定されている。しかしながら、時分割駆動の場合は、上述したように、サブフレームの組み合わせにより引込電圧を変えなければならないため、現行のソースドライバでは時分割駆動時の全ての出力階調に対して、その引込電圧を補正する出力電圧設定をすることはできない。

【0016】

電圧降下分を打消すような補正がされない場合、液晶層に一定の電圧が加わることになる。そのため、液晶層にある不純物等のイオン（電荷）が、画素電極間の電位差により電極へ移動する。液晶パネルの電極には配向膜が塗布されており、配向膜は絶縁体であるため、イオン（電荷）は配向膜上に帯電することになる。したがって、直流電圧成分 DC が長時間加わった状態にあった液晶パネルは、電圧を無印加の状態にしてもその画素電極に電圧が残ってしまう状態となる。例えば、電圧降下分を打消すように補正された黒階調輝度の表示の中に、電圧降下分を打消すように補正されていない中間階調輝度の文字を長時間表示すると、文字を表示していた画素に電荷が帯電されてしまう。この結果、長時間の表示後にその文字を非表示にして一面の黒表示にしても文字表示していた画素に電荷が残っているため、その電荷の電位差によりその文字の跡が残ってしまう。したがって、電圧降下分を打消すように補正されない場合は、このような焼付き現象が起こることになる。

【0017】

上述した時分割駆動時の引込電圧を補正する方法は、確立されておらず、TFT液晶パネルの焼き付きやフリッカの少なくとも一つの問題になると考えられる。

[発明の要約]

本発明は、上記従来の少なくとも一つの問題点に鑑みなされたものであって、その少なくとも一つの目的は、時分割駆動を採用する場合に、例えば薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置及びその駆動方法、並びに/又はその液晶表示装置を備えた液晶テレビ及び液晶モニタを提供することにある。

【0018】

本発明の少なくとも一つの液晶表示装置は、上記課題の一つを解決するために、複数のデータ信号線と複数の走査信号線との交差部分に形成される各画素を薄膜トランジスタにてスイッチングして画像表示すると共に、1フレームを複数のサブフレームに時分割して画像の階調表示を行う液晶表示装置であって、上記各画素に対して1フレーム内の各サブフレームにて階調データ信号に応じた各サブフレームに対応する電圧を、上記データ信号線を通して印加するときに発生する、上記薄膜トランジスタのゲート・ドレイン間容量に基づく、該階調データ信号の各サブフレームに対応した電圧の組み合わせに応じた電圧降下分を補正するようなデータ信号線への印加電圧を設定する印加電圧設定部が設けられている。

【0019】

また、本発明の液晶表示装置は、画像を複数のサブフレームに時分割して複数の各画素に対してスイッチング素子を介して階調表示を行う液晶表示装置であって、先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設定する印加電圧設定手段が設けられている。

【0020】

また、本発明の液晶表示装置の駆動方法は、画像を複数のサブフレームに時分割して複数の各画素に対してスイッチング素子を介して階調表示を行う液晶表示装置の駆動方法であって、先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように上記各画素に対して印加電圧を設

10

20

30

40

50

定する。

【0021】

また、本発明の液晶表示装置の駆動方法は、上記課題を解決するために、複数のデータ信号線と複数の走査信号線との交差部分に形成される各画素を薄膜トランジスタにてスイッチングして画像表示すると共に、1フレームを複数のサブフレームに時分割して画像の階調表示を行う液晶表示装置の駆動方法であって、上記各画素に対して1フレーム内の各サブフレームにて階調データ信号に応じた各サブフレームに対応する電圧を、上記データ信号線を通して印加するときに発生する、上記薄膜トランジスタのゲート・ドレイン間容量に基づく、該階調データ信号の各サブフレームに対応した電圧の組み合わせに応じた電圧降下分を補正するようなデータ信号線への印加電圧を設定する。

10

【0022】

すなわち、各画素に対して1フレーム内の各サブフレームにて階調データ信号に応じた電圧を、上記データ信号線を通して印加するときには、薄膜トランジスタのゲート・ドレイン間容量に基づく、該階調データ信号の電圧に応じた電圧降下が発生する。

【0023】

そこで、本発明では、印加電圧設定部にて、該階調データ信号の電圧に応じた電圧降下分を部分的又は十分に打消すような補正をするように、データ信号線への印加電圧を設定する。

【0024】

この結果、時分割駆動を採用する場合に、薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置及び液晶表示装置の駆動方法を提供することができる。

20

【0025】

また、本発明の液晶表示装置は、上記課題を解決するために、画素電極に出力される出力電圧と対向電極に印加される電圧との電位差に基づく極性が、フレーム毎に変わり、さらにフレーム期間を2つ以上のサブフレーム期間に時分割し、その内の少なくとも1つのサブフレームが最小輝度表示（最小輝度若しくは相対的な最小輝度又は第1の値よりも小さい値）又は最大輝度表示（最大輝度若しくは相対的な最大輝度又は第1の値よりも大きい値）となるように階調を輝度表示する液晶表示装置において、上記第1の値よりも小さい値までの相対的な最小輝度を表示すべく、上記画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する最小輝度複数出力部と、上記第1の値よりも大きい値までの相対的な最大輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する最大輝度複数出力部との両方又はいずれか一方を有する第2の電圧発生部を備えている。

30

【0026】

また、本発明の液晶表示装置は、画素電極に出力される出力電圧と対向電極に印加される電圧との電位差に基づく極性が、画像のフレーム毎に変わり、少なくとも1つのサブフレームが最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つとなるように階調を輝度表示する液晶表示装置において、上記最小輝度又は相対的な最小輝度表示の少なくとも一つを表示すべく、上記画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する第1輝度複数出力手段と、上記最大輝度又は相対的な最大輝度表示の少なくとも一つを表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する第2輝度複数出力手段との両方又はいずれか一方を有する電圧発生手段を備えている。

40

【0027】

また、本発明の液晶表示装置の駆動方法は、上記課題を解決するために、画素電極に出力される出力電圧と対向電極に印加される電圧との電位差に基づく極性をフレーム毎に変えたと共に、フレーム期間を2つ以上のサブフレーム期間に時分割し、その内の少なくとも1つのサブフレームが最小輝度表示（最小輝度若しくは相対的な最小輝度又は第1の値よりも小さい値）又は最大輝度表示（最大輝度若しくは相対的な最大輝度又は第2の値よ

50

りも大きい値)となるように階調を輝度表示する液晶表示装置の駆動方法において、上記画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有して上記第1の値よりも小さい値までの相対的な最小輝度を表示するか、又は画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有して上記第2の値よりも大きい値までの相対的な最大輝度を表示するかの両方又はいずれか一方を行う。

【0028】

また、本発明の液晶表示装置の駆動方法は、画素電極に出力される出力電圧と対向電極に印加される電圧との電位差に基づき極性をフレーム毎に変えたと共に、画像のフレーム期間を2つ以上のサブフレーム期間に時分割し、その内の少なくとも1つのサブフレームが最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の少なくとも一つとなるように階調を輝度表示する液晶表示装置の駆動方法において、上記画素電極と対向電極との電位差が同じになる画素電極への第1出力電圧を複数有して上記最小輝度若しくは相対的な最小輝度の少なくとも一つを表示するか、又は画素電極と対向電極との電位差が同じになる画素電極への第2出力電圧を複数有して上記最大輝度若しくは相対的な最大輝度を表示するかの両方又はいずれか一方を行う。

10

【0029】

上記発明によれば、第1の値よりも小さい値までの相対的な最小輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する第1輝度複数出力部と、上記第2の値よりも大きい値までの相対的な最大輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有する第2輝度複数出力部との両方又はいずれか一方を有する第2の電圧発生部を備えている。

20

【0030】

したがって、サブフレームの相対的な最小輝度(相対的な黒)側又は相対的な最大輝度(相対的な白)側の出力電圧を複数の電圧の中から、他方のサブフレームの出力電圧に対応するような最小輝度側出力又は最大輝度側出力を選択することによって、極性のずれを補償することができる。

【0031】

また、本発明の液晶表示装置は、複数の画素をスイッチング素子により、複数のサブフレームに時分割して階調表示を行う液晶表示装置であって、先行する上記サブフレームの印加電圧に伴う、上記各スイッチング素子の容量に基づく電圧降下分を少なくとも部分的に補正するように、上記各画素に対して印加電圧を設定する印加電圧設定手段と、上記電圧を印加する電圧印加手段が設けられている。

30

【0032】

また、本発明の液晶表示装置の駆動方法は、複数の画素に階調表示を行う液晶表示装置の駆動方法であって、複数のサブフレームに画像を時分割し、画素に対して、先行する上記サブフレームの印加電圧に伴う補正電圧を設定し、上記設定電圧を印加する。

【0033】

また、本発明の液晶表示装置の駆動方法は、画像の各フレームを複数のサブフレームに時分割して複数の各画素に対して階調表示を行う液晶表示装置の駆動方法であって、先行する上記サブフレームの印加電圧に伴う補正電圧を上記各画素に対して設定し、かつ印加する。

40

【0034】

また、本発明の液晶表示装置は、画像の各フレームを複数のサブフレームに時分割して複数の各画素に対して階調表示を行う液晶表示装置であって、先行する上記サブフレームの印加電圧に伴う電圧降下分を補正するように上記各画素に対して印加電圧を設定する制御手段と、上記設定された印加電圧を各画素に対して印加する駆動回路とが設けられている。

【0035】

また、本発明の液晶表示装置は、画像の各フレームを複数のサブフレームに時分割して複数の各画素に対して階調表示を行う液晶表示装置であって、先行する上記サブフレーム

50

の印加電圧に伴う電圧降下分を補正するように上記各画素に対して印加電圧を設定する設定手段と、上記設定された印加電圧を各画素に対して印加する印加手段とが設けられている。

【0036】

また、本発明の液晶テレビは、上記課題を解決するために、上記記載の液晶表示装置と、上記液晶表示装置の映像信号源として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部とを備えている。

【0037】

上記の発明によれば、時分割駆動を採用する場合に、薄膜トランジスタのゲート - ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置を備えた液晶テレビを提供することができる。

10

【0038】

また、本発明の液晶モニタは、上記課題を解決するために、上記記載の液晶表示装置と、上記液晶表示装置の映像信号源として、上記液晶表示装置へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部とを備えている。

【0039】

上記の発明によれば、時分割駆動を採用する場合に、薄膜トランジスタのゲート - ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置を備えた液晶モニタを提供することができる。

20

【0040】

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

【発明を実施するための最良の形態】

【0041】

〔実施の形態１〕

本発明の一実施形態について図１ないし図５、及び図８ないし図１２に基づいて説明すれば、以下の通りである。

【0042】

30

本実施の形態の液晶表示装置１０の表示パネル１３は、図８に示すように、ＴＦＴ（Thin Film Transistor：薄膜トランジスタ）ガラス基板１と対向ガラス基板２との間に液晶層３が存在するサンドイッチ構造を有している。上記対向ガラス基板２には、一面に対向電極４が存在する一方、ＴＦＴガラス基板１には、図９（ａ）及び図９（ｂ）に示すように、画素５毎にＴＦＴ素子６が存在し、そのドレインが画素電極７に接続されている。

【0043】

ＴＦＴガラス基板１にはＴＦＴ素子６に対してデータ電圧を供給するデータ信号線としてのソースライン８、及びＴＦＴ素子６をＯＮする走査信号線としてのゲートライン９が縦横に存在し、これらソースライン８及びゲートライン９は、それぞれＴＦＴ素子６のソース又はゲートに接続される。そのゲートライン９の電圧が高い値になったときに、ＴＦＴ素子６がＯＮとなり、ソースライン８の電圧がドレイン側の画素電極７へ印加される。ゲート電圧が低いとき、ゲートはＯＦＦし、画素電極７の電荷が保たれる。

40

【0044】

ここで、図１０に示すように、画素電極７には、ＴＦＴ素子６のゲート - ドレイン間に容量があり、画素電極７はゲートライン９と容量Ｃｇｄで結合されている。そのため、ＴＦＴ素子６のゲートがＯＦＦするときに画素電圧では、容量Ｃｇｄにより

$$\Delta V = C_{gd} / (C_{lc} + C_{cs} + C_{gd}) \times V_{gh}$$

なる電圧の引込が生じる。ここで、Ｃｌｃは液晶の容量、ＣｃｓはＣｓの容量、ＣｇｄはＴＦＴ素子６のドレイン - ゲート容量、ＶｇｈはゲートＨｉｇｈとゲートＬｏｗとの電圧の差である。

50

【 0 0 4 5 】

したがって、ソースラインより印加された電圧は、図 1 1 に示すように、 ΔV だけ電圧が降下することになる。+ 極性及び - 極性の各画素電圧はそのソースラインにて印加された電圧よりも ΔV だけ低くなるため、ソースドライバ出力電圧を、予め、 ΔV だけ高い値に設定している。

【 0 0 4 6 】

上式の液晶容量 C_{lc} は、液晶の配向状態によって変化する値である。つまり、通常、ホールド表示駆動をした場合の表示階調によってその引込電圧の大きさは異なる。その場合、液晶に印加する電圧に対する液晶の誘電率と引込電圧とは、図 1 2 (a) 及び図 1 2 (b) に示すようになる。なお、この関係は、液晶の誘電特性に依存する。

10

【 0 0 4 7 】

TFT 素子 6 を用いた表示パネル 1 3 では、印加電圧に対して引き込み電圧が変わる。このため、通常、ホールドモードの液晶パネルの駆動では、書き込み電圧に引き込み電圧を補償する電圧を付加すると共に、その補償電圧を階調毎に一部又は完全に变化させる。すなわち、ソースドライバからパネル画素に対して、書き込み電圧として引込電圧を一部又は完全に補償する電圧を付加した電圧を印加している。

【 0 0 4 8 】

ところで、本実施の形態の液晶表示装置 1 0 では、応答性（動画表示品位）向上や視野角向上等の画質向上のため、1 フレームの間に黒を挿入して動画品位を向上する表示や、1 フレームの間に 2 つの輝度を表示させてその積分輝度により階調表示をさせ視野角を向上させる等の表示を行っている。これらの表示の場合、通常ホールドモード表示の駆動とは異なり、ある画素において、1 つの階調輝度出力時に 1 フレームの間に 2 つ以上の輝度を表示させる駆動となる。

20

【 0 0 4 9 】

詳細には、本実施の形態の液晶表示装置 1 0 では、例えば、ノーマリーブラックモードの駆動を行っており、かつ、フレームの分割が等分割の 2 分割である。さらに、液晶表示装置 1 0 では、黒輝度出力時に各サブフレームの出力輝度が同じ輝度となる時分割駆動（黒挿入駆動も含む）を行っている。

【 0 0 5 0 】

なお、本実施の形態では、ノーマリーブラックモードの駆動となっているが、例えば、ノーマリーホワイトモードの駆動でもよい。また、フレームの分割を 2 分割としているが、他の複数分割も可能である。ただし、現実的には、3 分割までが好ましい。また、分割は、必ずしも等分割でなくてもよい。

30

【 0 0 5 1 】

このような時分割駆動では、あるフレームをサブフレームに分割すると共に、サブフレーム毎にある輝度が出力され、各輝度の 1 フレーム全体の積分輝度が出力輝度となる。したがって、図 1 4 (a) に示すように、前記画素電極 7 には 1 フレーム期間内に、2 回、電圧がソースラインより印加される。

【 0 0 5 2 】

ここで、通常、ホールドモード表示時において、ある階調を表示パネル 1 3 に表示させる場合、ソースドライバ 1 1 への入力信号階調の大きさと引込電圧、書き込み電圧及び液晶印加電圧との関係は、それぞれ、図 1 5 (a) ~ 図 1 5 (c) に示すようになっている。なお、同図においては、説明を簡単にするために、階調に対する引込電圧 V_{pom} 、書き込み電圧（+ 極性： V_h 、- 極性： V_l ）、及び液晶印加電圧（ V_i ）の各特性は、入力階調に対してそれぞれ比例するとしている。したがって、実際の値とは異なる。

40

【 0 0 5 3 】

上記引込電圧 V_{pom} 、書き込み電圧（+ 極性： V_h 、- 極性： V_l ）、及び液晶印加電圧（ V_i ）の関係は、通常、ソースドライバ入力階調を k とすると、

$$+ \text{極性} : V_h(k) = V_{com} + V_{pom}(k) + V_i(k)$$

$$- \text{極性} : V_l(k) = V_{com} + V_{pom}(k) - V_i(k)$$

50

が成り立つようにソースドライバ基準電圧で予め設定されている。ここで、対向電圧 V_{com} は、対向電極 4 における電圧値であり、一定値である。

【0054】

このように設定すると、書き込み電圧 $V_h(k)$ と書き込み電圧 $V_l(k)$ との中央値が [対向電圧 V_{com} + 引込電圧 $V_{pom}(k)$] になる。すなわち、

$$(V_h(k) + V_l(k)) / 2 = V_{com} + V_{pom}(k)$$

となる。

【0055】

通常、ホールドモード表示では、表示入力信号階調値を k_i とすると、後述するソースドライバ 11 へ入力されるドライバ入力信号階調値は k_i である。その場合のソースドライバ 11 の出力電圧は、階調値 k_i に対して予め設定されていた値、すなわち、+ 極性の場合では $V_h(k_i)$ 、- 極性の場合では $V_l(k_i)$ が出力される。したがって、

$$+ \text{極性} : V_h(k_i) = V_{com} + V_{pom}(k_i) + V_i(k_i)$$

$$- \text{極性} : V_l(k_i) = V_{com} + V_{pom}(k_i) - V_i(k_i)$$

であるので、引込後の画素電圧 $V_{hd} \cdot V_{ld}$ は、それぞれ

$$+ \text{極性} : V_{hd}(k_i) = V_h(k_i) - V_{pom}(k_i) = V_{com} + V_i(k_i)$$

$$- \text{極性} : V_{ld}(k_i) = V_l(k_i) - V_{pom}(k_i) = V_{com} - V_i(k_i)$$

となり、液晶には対向電極 4 に対して、+ 極性では $V_i(k_i)$ 、- 極性では $-V_i(k_i)$ の電圧がそれぞれ印加されている。

【0056】

したがって、+ 極性、- 極性での画素電極電圧の対向電圧 V_{com} に対する電位差は、正と負との極性が異なり、絶対値が同じ値となる。つまり、液晶に印加される電圧の直流電圧成分 DC は 0 V となる。液晶に加わる直流電圧成分 DC が 0 であるということは、液晶に加わる電圧値の正極性と負極性との印加電圧の平均が 0 であるということである。

【0057】

本実施の形態の時分割駆動の場合、例えば、図 14 (a) 及び図 14 (b) に示すように、フレーム期間を均等に 2 分割する時分割駆動の場合は、中間調の表示入力信号階調値 k_i に対して、前サブフレームのドライバ入力信号階調値 p 、後サブフレームドライバ入力信号階調値 k へ変換し、ソースドライバ 11 へ階調データが入力される。したがって、表示入力信号階調値 k_i に対して時分割駆動時のドライバ出力電圧は、前サブフレームでは、

$$+ \text{極性} : V_h(p) = V_{com} + V_{pom}(p) + V_i(p)$$

$$- \text{極性} : V_l(p) = V_{com} + V_{pom}(p) - V_i(p)$$

後サブフレームでは、

$$+ \text{極性} : V_h(k) = V_{com} + V_{pom}(k) + V_i(k)$$

$$- \text{極性} : V_l(k) = V_{com} + V_{pom}(k) - V_i(k)$$

となる。このため、図 14 (a) 及び図 14 (c) に示すように、表示入力信号階調値 k_i が 0 の場合、 $p = k = 0$ となり、画素印加される電圧は、前サブフレームでは、

$$+ \text{極性} : V_h(0) = V_{com} + V_{pom}(0) + V_i(0)$$

$$- \text{極性} : V_l(0) = V_{com} + V_{pom}(0) - V_i(0)$$

後サブフレームも同様に、

$$+ \text{極性} : V_h(0) = V_{com} + V_{pom}(0) + V_i(0)$$

$$- \text{極性} : V_l(0) = V_{com} + V_{pom}(0) - V_i(0)$$

となり、図 14 (c) に示すような画素電極波形になる。

【0058】

次に、サブフレーム間でソースドライバ 11 への入力信号が異なる場合について考える。例えば、図 14 (b) に示すように、入力信号が中間調で後サブフレームの出力が黒となる場合、入力階調信号 k_i を前サブフレームのソースドライバ入力信号階調値 p とし、後サブフレームのソースドライバ入力信号階調値 0 としてソースドライバ 11 へ階調データが変換され、入力される。画素電極 7 に印加される電圧は、前サブフレームでは、

+ 極性 : $V_h(p) = V_{com} + V_{pom}(p) + V_i(p)$

- 極性 : $V_l(p) = V_{com} + V_{pom}(p) - V_i(p)$

後サブフレームでは、

+ 極性 : $V_h(0) = V_{com} + V_{pom}(0) + V_i(0)$

- 極性 : $V_l(0) = V_{com} + V_{pom}(0) - V_i(0)$

となる。

【0059】

引込後の画素電極 7 の電圧は、上記印加された電圧と引込電圧 ΔV とによって決まる。引込電圧 ΔV は、液晶の状態によって決まるため、時分割駆動により液晶状態が変化する場合、引込電圧 ΔV は、ホールドモード駆動時のようにソースドライバ入力信号階調によって決まる V_{pom} ではない。

【0060】

すなわち、引込電圧 ΔV は、前述した通り、

$$\Delta V = C_{gd} / (C_{lc} + C_{cs} + C_{gd}) \times V_{gh}$$

である。ここで、 C_{gd} は TFT 素子 6 のゲート - ドレイン間の容量、 C_{lc} は液晶の容量、 C_{cs} は Cs 容量の容量、 V_{gh} はゲート High からゲート Low への電圧の差 (ゲート OFF 時の電位差) である。

【0061】

ΔV はこれらの値で決まるが、これらの中で、液晶容量 C_{lc} は液晶の配向状態によって変わる値であり、それ以外の値は一定値である。したがって、引込電圧 ΔV は電圧を印加したときの液晶の配向状態によって決まる。

【0062】

前記図 14 (a) ~ 図 14 (c) に示す画素印加電圧の場合の液晶状態を考えると、液晶配向状態のイメージは、図 16 (a) 及び図 16 (b) に示すようになる。

【0063】

すなわち、図 16 (b) に示すように、表示入力信号階調値が黒 (0) のときは、液晶配向状態が変化せず、引込電圧 ΔV はサブフレームでのソースドライバ入力階調値 (これも 0) 時の引込電圧と同じになり、

$$\Delta V = V_{pom}(0)$$

である。

【0064】

一方、図 16 (a) に示すように、表示入力階調データが中間調の場合、ソースドライバ入力信号階調値が画素に印加されるとき液晶状態は、前サブフレーム時に液晶が応答した後の配向状態、つまり、電圧印加時のソースドライバ入力信号階調ではなく、その組み合わせの他方のサブフレーム時のソースドライバ入力信号階調値により画素に印加された電圧によって液晶状態が決まる。

【0065】

したがって、前サブフレーム入力時では、ソースドライバ入力信号階調値 p の時の引込電圧 ΔV は、

$$\Delta V = V_{pom}(0)$$

となる。

【0066】

後サブフレーム入力時には、ソースドライバ入力信号階調値が 0 であり、引込電圧 ΔV は、

$$\Delta V = V_{pom}(p)$$

となる。したがって、引込電圧の値がサブフレーム組み合わせの他方のサブフレーム時のソースドライバ入力信号階調値に依存する値となる。

【0067】

前述したように、表示入力階調値が k_i の時に前サブフレーム、ソースドライバ入力信号階調値 p 、後サブフレーム、ソースドライバ入力信号階調値 0 時の画素へ書込む印加電

10

20

30

40

50

圧は、

前サブフレームでは、

$$+ \text{極性} : V_h(p) = V_{com} + V_{pom}(p) + V_i(p)$$

$$- \text{極性} : V_l(p) = V_{com} + V_{pom}(p) - V_i(p)$$

後サブフレームでは、

$$+ \text{極性} : V_h(0) = V_{com} + V_{pom}(0) + V_i(0)$$

$$- \text{極性} : V_l(0) = V_{com} + V_{pom}(0) - V_i(0)$$

となる。

【0068】

引込後の画素電圧は、前サブフレームでは、+ 極性、- 極性それぞれ、

$$\begin{aligned} + \text{極性} : V_{hd}(p) &= V_h(p) - V_{pom}(0) \\ &= V_{com} + V_i(p) + (V_{pom}(p) - V_{pom}(0)) \end{aligned}$$

$$\begin{aligned} - \text{極性} : V_{ld}(p) &= V_l(p) - V_{pom}(0) \\ &= V_{com} - V_i(p) + (V_{pom}(p) - V_{pom}(0)) \end{aligned}$$

後サブフレームでは、+ 極性、- 極性それぞれ、

$$\begin{aligned} + \text{極性} : V_{hd}(p) &= V_h(0) - V_{pom}(p) \\ &= V_{com} + V_i(p) + (V_{pom}(0) - V_{pom}(p)) \end{aligned}$$

$$\begin{aligned} - \text{極性} : V_{ld}(p) &= V_l(0) - V_{pom}(p) \\ &= V_{com} - V_i(p) + (V_{pom}(0) - V_{pom}(p)) \end{aligned}$$

となる。

【0069】

したがって、前サブフレームでは、液晶に印加される電圧の絶対値が、

$$[V_{pom}(p) - V_{pom}(0)]$$

だけ、+ 極性の時に高い値となる一方、- 極性の時に低い値となる。また、後サブフレームでは、液晶に加わる電圧の絶対値が、

$$[V_{pom}(0) - V_{pom}(p)]$$

だけ+ 極性の時に高い値となる一方、- 極性の時に低い値となる。ここで、前サブフレーム及び後サブフレームの各+ 極性及び- 極性の全ての期間(2フレーム期間)で液晶印加電圧の直流電圧成分DCは0となっている。しかしながら、サブフレームでの+ 極性と- 極性とで液晶に印加される電圧の絶対値が異なり、サブフレームの極性毎に輝度差が出るため、フリッカとなる。

【0070】

また、液晶の応答が完全である場合は、上述したように2フレーム期間で液晶印加電圧の絶対値が+ 極性と- 極性とで同じ電圧になる。しかし、そのためには液晶が全ての階調間の遷移でサブフレーム以内に応答(0→100%)を完了することが必要であり、そうでない場合は、液晶印加電圧の絶対値は+ 極性と- 極性とで異なる。したがって、上述したように、焼き付きが発生する。

【0071】

このような問題を解決するために、本実施形態では、サブフレームの組み合わせに合わせて、+ 極性及び- 極性にてそれぞれデータ変換し、引込み電圧分を一部又は完全に補正した電圧がパネル画素に印加されるようにしている。

〔サブフレーム+ 極性、- 極性データ変換〕

具体的には、時分割駆動において表示するためのデータ入力信号階調値を k_i とし、前サブフレームへの入力信号階調を p 、後サブフレームへの入力階調信号を k とすると、後サブフレームの直流電圧成分DCが0となるようにするには、ソースドライバ電圧出力を、

$$+ \text{極性} : V_h(k) = V_{com} + V_{pom}(p) + V_i(k)$$

$$- \text{極性} : V_l(k) = V_{com} + V_{pom}(p) - V_i(k)$$

となるように設定する必要がある。したがって、ソースドライバ入力信号階調値だけでなく、組み合わせの他方のサブフレーム時のソースドライバ入力信号階調値にも関係する。

つまり、ソースドライバ入力信号階調値が k の時に出力電圧は p にも関係してしまうが、現行ソースドライバ出力設定では入力階調値 k に対して + 極性、- 極性それぞれに 1 つの出力しか設定することができない。すなわち、

ドライバ入力 ドライバ出力
 k 、極性 $\rightarrow V_h(k, + \text{極性}), V_l(k, - \text{極性})$

したがって、このソースドライバ入力信号階調値 k の値を変換し、ドライバ出力が所望の電圧となるように、ソースドライバ入力信号階調値を各 + 極性、- 極性で k_+ と k_- に変換した後、ソースドライバ 11 へ入力する。これにより、引込電圧分が補正された出力電圧となる。その場合の k_+ と k_- とは次式によって得られる。

$$\{V_h(k_+) + V_l(k_-)\} / 2 = V_{pom}(p) + V_{com}$$

$$\{V_h(k_+) - V_l(k_-)\} / 2 = V_i(k)$$

10

また、液晶の応答が遅い場合は、サブフレームで目標とする液晶の配向状態にならないため、算出した k_+ 、 k_- とならなくなる。そのような応答が遅い液晶（サブフレームで応答が完了しない液晶）の場合は、光学測定により k_+ 、 k_- の値を決める。

【0072】

前サブフレームのソースドライバ入力階調信号データも同様に変換する。

【0073】

時分割のデータ変換過程を簡単に示すと、図 2 に示すように、データ入力信号階調値 k_i がまず時分割の各サブフレーム階調値 $p \cdot k$ に変換され、さらに、+ 極性、- 極性へそれぞれ前サブフレームのソースドライバ入力信号階調値 p_+ 、 p_- 、後サブフレームのソ

20

【0074】

このデータ変換は、表示入力信号データ k_i に対して p_+ 、 k_+ 、 p_- 、 k_- に変換する 4 つの変換 LUT を持つことによって対応できる。

【0075】

本実施の形態では、図 1 (a) ~ (c) に示すように、ソースドライバ 11 へデータ DATA を入力する際に、印加電圧設定手段としての LCD コントローラ 14 のルックアップテーブル LUT を介してデータ DATA を入力している。ルックアップテーブル LUT への入力データは、60Hz の RGB データを 120Hz にしたデータであり、表示の極性信号を一緒に入力する。このルックアップテーブル LUT は、データ DATA を参照して所望の出力のデータに変換する回路である。このルックアップテーブル LUT には、データに対する出力階調の組み合わせが予め記憶されており、その値は、極性及びサブフレームによって異なる。ルックアップテーブル LUT の入出力はタイミングコントローラ 12 にて制御する。

30

【0076】

図 1 (b) は LCD コントローラ 14 の詳細及び動作の一例を示している。

【0077】

図 1 (b) に示すように、ルックアップテーブル LUT には、入力階調データに対して、極性及びサブフレーム別にデータが記憶されている。図 1 (b) に示す LCD コントローラ 14 にある階調データが入力された場合、そのデータを、フレームメモリを使って、倍速に変換し、その出力時での特性及びサブフレームによりルックアップテーブル LUT にて変換し、出力する。フレームメモリは、例えば、DRAM、SDRAM、FIFO 等である。

40

【0078】

図 1 (c) は図 1 (b) に示す LCD コントローラ 14 のフレームメモリの動作の一例を示している。

【0079】

例えば、128 階調が入力された場合、その信号データがフレームメモリに入力される。そのデータは、1 フレームの間に半フレーム期間において 2 回出力される。前サブフレームの出力時に、ルックアップテーブル LUT に 128 のデータが入力されるとする。1

50

28のデータに対して、ルックアップテーブルLUTには前後のサブフレーム、及び極性別に4つのデータが予め記憶されており、例示のように、前サブフレームでの+極性入力に対してルックアップテーブルLUTの出力は1となる。

【0080】

また、後サブフレームで+極性の場合には150の出力がパネル(ソースドライバ)へ倍周波数で入力される。前サブフレームで-極性の場合には6の出力がパネル(ソースドライバ)へ倍周波数で入力される。後サブフレームで-極性の場合には138の出力がパネル(ソースドライバ)へ倍周波数で入力される。ルックアップテーブルLUTに記載されているデータは、ソースドライバから出力される電圧に対して、引き込み電圧を見積もった値となっている。

10

【0081】

ソースドライバは、+極性及び-極性別に0から255の出力電圧が決められており、ルックアップテーブルLUTには、その255×2の電圧から最適な電圧を予めサブフレーム及び極性別に算出し、記憶しておく。

【0082】

また、例えば、128階調が入力されると、前サブフレームは黒電圧出力(+極性の場合1であり、-極性は6)であることが決められている。半フレーム後に後サブフレームの128階調は、前サブフレームが黒電圧出力(+極性は1、-極性は6)であるとして予め引き込みを考慮した値(+極性は150、-極性は138)をルックアップテーブルLUTに予め記憶しておけば、前サブフレームを記憶する必要はない。

20

【0083】

ここで、前サブフレーム又は後サブフレームが知られた値である限り(例えば、相対的に最小の黒電圧出力又は相対的に最大の白電圧出力)、LCDコントローラ14では、上述したように、他のサブフレーム(前後サブフレームのいずれでもよい)が決められる。一旦、前サブフレーム又は後サブフレームが知られると、その修正情報がルックアップテーブルLUTから得られる。

【0084】

しかしながら、別の方法として、外部メモリを第2の遅延メモリを用いることが可能である。第2の遅延メモリは外部メモリでもよい。この第2の遅延メモリは、他の前サブフレーム又は後サブフレームがルックアップテーブルと比較している間に、ルックアップテーブルLUTに対して前サブフレーム又は後サブフレームの値を受け取り、ルックアップテーブルLUTと比較する。

30

【0085】

そして、その第2の遅延メモリでは、前後サブフレームの値が格納され、一つ又は分割されたルックアップテーブルLUTと比較される。各サブフレームはメモリに最初に記憶されるので、ルックアップテーブルLUTと簡単に比較できる。

【0086】

ここで、上記ルックアップテーブルLUTでの変換例として、1つの単純な場合の変換例を表1に示す。なお、本実施の形態では、フレームを2分割にし、サブフレームの組み合わせは、片側のサブフレームが最小若しくは相対的に最小、又は最大若しくは相対的に最大の輝度となるような組み合わせのルックアップテーブルLUTの構成となっている。

40

【0087】

ここで、輝度は、最小又は最大であることが普通である。しかしながら、実際には、最小又は最大に近い輝度であっても、殆ど同じ効果を得ることができることが知られている。例えば、最小輝度は最大値の第1の値(例えば0.02%)以下の相対的な最小輝度まで、最大輝度は最大値の第2の値(例えば80%)以上の最大輝度までが同じ効果となる。このように、最小輝度又は最大輝度は相対的なものである。

【0088】

【表 1】

入力信号階調数	+極性前 サブフレーム	+極性後 サブフレーム	-極性前 サブフレーム	-極性前 サブフレーム
Ki	p+	k+	p-	k-
入力例				
0	0	0	4	4
64	1	63	3	65
128	2	128	2	128
196	3	193	1	191
255	4	255	0	251

10

【0089】

すなわち、表 1 に示すように、例えば、データ入力信号階調値 k_i が、中間調である 64 であるときには、+ 極性前サブフレーム階調値 ($p+$) = 1、+ 極性後サブフレーム階調値 ($k+$) = 63 とし、- 極性前サブフレーム階調値 ($p-$) = 3、- 極性後サブフレーム階調値 ($k-$) = 65 とする。一方、データ入力信号階調値 k_i が、中間調である 128 であるときには、+ 極性前サブフレーム階調値 ($p+$) = 2、+ 極性後サブフレーム階調値 ($k+$) = 128 とし、- 極性前サブフレーム階調値 ($p-$) = 2、- 極性後サブフレーム階調値 ($k-$) = 128 とする。このように、中間調の場合、データ入力信号階調値 k_i の値に応じて、+ 極性前サブフレーム階調値 ($p+$)、+ 極性後サブフレーム階調値 ($k+$)、- 極性前サブフレーム階調値 ($p-$)、- 極性後サブフレーム階調値 ($k-$) を変更している。

20

【0090】

また、データ入力信号階調値 k_i が、黒表示であるときには、+ 極性前サブフレーム階調値 ($p+$) = 0、+ 極性後サブフレーム階調値 ($k+$) = 0 とし、- 極性前サブフレーム階調値 ($p-$) = 4、- 極性後サブフレーム階調値 ($k-$) = 4 としている。

【0091】

このように、データ変換をしてソースドライバ 11 へデータ DATA を入力することにより、これらいくつかのサブフレーム組み合わせの各サブフレーム極性の直流電圧成分 DC のズレが改善され、サブフレームの黒書き込み時における + 極性、- 極性の液晶電圧が、同じになる。その場合の画素印加電圧波形を、図 3 (a) ~ 図 3 (c) に示す。

30

【0092】

上記の改善効果について、対策前と対策後とを比較して、図 4 (a) 及び図 4 (b) に基づいて説明する。

【0093】

例えば、図 4 (a) に示すように、94 階調出力の場合、対策前では、+ 極性、- 極性とも変換後のデータは前半サブフレームデータ：0 階調、後半サブフレームデータ：193 階調となるため、+ 書き込みと - 書き込みのサブフレームで出力される輝度が異なっている。これは、+ 極性及び - 極性の液晶印加電圧が異なるためであり、これにより焼き付きやフリッカとなり、問題となる。なお、上記において、94 階調出力の場合、前半サブフレームデータの 0 階調と後半サブフレームデータの 188 階調との相加平均となっていないのは、表示パネル 13 への出力の場合には γ 補正して輝度レベルで階調表示するためである。

40

【0094】

これに対して、対策後では、+ 極性と - 極性とで異なるデータとするため、+ 極性；前半サブフレームデータ：0 階調、後半サブフレームデータ：193 階調、- 極性；前半サブフレームデータ：4 階調、後半サブフレームデータ：195 階調となるデータ DATA に変換し、表示パネル 13 へ入力する。このパネル輝度出力は、図 4 (b) に示すように、+ 極性と - 極性で同じ出力輝度値となる。

50

【 0 0 9 5 】

本実施の形態の場合は、片側が黒（最小輝度若しくは相対的な最小輝度）又は白（最大輝度若しくは相対的な最大輝度）の場合であるため、その組み合わせは＋極性、－極性で1通りとなり、ルックアップテーブルLUTにより変換可能となる。全ての階調に対してこれら最適値を予め測定し、ルックアップテーブルLUTに記憶させる。なお、前半サブフレーム又は後半サブフレームのいずれを黒（最小輝度若しくは相対的な最小輝度）又は白（最大輝度若しくは相対的な最大輝度）にするかは問わない。

【 0 0 9 6 】

以上により、LCDコントローラ14において、サブフレームの組み合わせにより、サブフレームでの液晶印加電圧が正、負の各極性において電圧の絶対値が同じになるように変換することができる。

10

【 0 0 9 7 】

前記特許文献1にあるような複数ラインの黒挿入の場合、上記のような補正のためのデータ変換はできなくなる。つまり、複数の走査線を同時に選択するため、その時のソースドライバ入力階調値は複数ラインの画素で同じ値になってしまう。したがって、複数の走査線を同時に選択するような駆動方法の場合、複数同時選択する黒印加のサブフレーム時には電圧引込分の補正変換を行わず、もう一方のサブフレームのソースドライバ入力階調データのみ＋極性、－極性でデータ変換を行う。この場合、黒出力のサブフレーム時に起こる引込電圧分の補正分も含む電圧値となるデータ変換を行う。黒出力のサブフレーム電圧印加時に起こる電圧引込の補正分も含ませた他方のサブフレームのデータ変換を各＋極性、－極性で行うことにより、2フレーム期間で液晶に印加される電圧の平均が0となるようにする。そのような変換を行うことにより、2フレーム期間での液晶印加電圧の＋極性と－極性との絶対値が同じになるようなデータ変換をすることができる。

20

【 0 0 9 8 】

ここで、上記液晶表示装置10は、図1(a)に示すように、映像信号を供給する映像信号源15を有している。本実施の形態では、この映像信号源15は、例えば、図5(a)に示すように、テレビ放送信号からのテレビ映像信号となっている。すなわち、本実施の形態の液晶テレビ20は、上記液晶表示装置10を備えると共に、テレビ放送信号からのチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部21を備えている。

30

【 0 0 9 9 】

なお、上記映像信号源15は、必ずしもこれに限らず、例えば、図5(b)に示すように、映像信号源15は、モニタ映像信号を出力することが可能である。この場合、液晶モニタ30は、上記液晶表示装置10を備えると共に、映像のモニタ信号を映像信号として出力するモニタ信号処理部31を備えているとすることが可能である。

【 0 1 0 0 】

このように、本実施の形態の液晶表示装置10及びその駆動方法では、各画素に対して1フレーム内の各サブフレームにて階調データ信号に応じた電圧をソースライン8を通して印加するときには、TFT素子6のゲート－ドレイン間容量に基づく、電圧降下が発生する。

40

【 0 1 0 1 】

そこで、本実施の形態では、LCDコントローラ14にて、電圧降下分を部分的に又は十分に打消すような補正をソースドライバ11の入力階調値データを＋極性、－極性で変換することにより、ソースライン8への印加電圧を設定する。

【 0 1 0 2 】

この結果、時分割駆動を採用する場合に、TFT素子6のゲート－ドレイン間容量に基づく電圧降下の影響を回避し得るLCDコントローラ14及びその駆動方法を提供することができる。

【 0 1 0 3 】

また、本実施の形態の発明の液晶表示装置10及びその駆動方法では、LCDコントロ

50

ーラ 14 は、各画素に対して、正極性及び負極性の各電圧印加に対応する電圧降下分の補正を含むようにソースライン 8 への印加電圧を設定する。したがって、各画素に対して、1 フレーム毎に対向電極 4 の対向電圧を基準にして極性を交流反転駆動する場合に、各極性に応じて T F T 素子 6 のゲート - ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置 10 及びその駆動方法を提供することができる。

【0104】

また、本実施の形態の液晶表示装置 10 及びその駆動方法では、LCD コントローラ 14 は、ルックアップテーブル LUT によって、画像の入力階調値に対して各サブフレームでの電圧降下分を部分的に又は十分に補正する電圧を含む電圧値になるように変換されたソースドライバ入力階調値を出力することができる。したがって、T F T 素子 6 のゲート - ドレイン間容量に基づく電圧降下の影響をソースドライバに入力する階調信号データ値を極性別に変換することにより補正することができる。

10

【0105】

また、本実施の形態の液晶表示装置 10 及びその駆動方法では、1 フレームは、2 つのサブフレームに時分割されているので、少なくとも一方のサブフレームに対して最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の電圧を印加することができる。

【0106】

また、本実施の形態の液晶表示装置 10 及びその駆動方法では、2 つのサブフレームのうち一方のサブフレームの印加電圧は、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示を行うための印加電圧である。すなわち、液晶表示装置 10 における表示パネル 13 の表示階調特性の視野角特性は、最小輝度表示若しくは相対的な最小輝度表示（黒レベル表示）又は最大輝度表示若しくは相対的な最大輝度表示（白レベル表示）の場合には変化しない。したがって、1 フレームの間に 2 回以上の書き込みを行い、その内の少なくとも 1 回を最小輝度表示若しくは相対的な最小輝度表示（黒レベル表示）又は最大輝度表示若しくは相対的な最大輝度表示（白レベル表示）とすることによって、視野角特性を向上させることができる。

20

【0107】

また、本実施の形態の液晶表示装置 10 及びその駆動方法では、2 つのサブフレームのうち一方のサブフレームの印加電圧は、最小輝度表示若しくは相対的な最小輝度表示又はある一定輝度表示を行うための印加電圧である。すなわち、フレーム毎に最小輝度若しくは相対的な最小輝度表示又はある一定輝度が表示され C R T のようなインパルス駆動に近い表示となり動画表示性能を向上することができる。

30

【0108】

また、本実施の形態の液晶表示装置 10 及びその駆動方法では、LCD コントローラ 14 は、ゲートライン 9 を複数ライン単位で同時に走査し、2 つのサブフレームのうち一方のサブフレームに最小輝度表示若しくは相対的な最小輝度表示の電圧印加を行う。この場合、複数のゲートライン 9 を同時に選択するため、複数画素が同時に最小輝度表示若しくは相対的な最小輝度表示の電圧印加を行うことになりその印加電圧は同じ電圧値とならざるを得ない。複数のゲートライン 9 の選択時における最小輝度表示電圧若しくは相対的な最小輝度表示電圧のパネル画素電圧印加時における容量 C g d による電圧降下値は、他方のサブフレームの液晶状態によって決まるため、同時選択された同一ソースライン 8 上の画素電極にそれぞれ電圧降下分を部分的又は十分に補正した電圧を印加させることができない。したがって、複数のゲートライン 9 の選択時における最小輝度表示若しくは相対的な最小輝度表示のサブフレーム電圧印加時に、そのソースドライバ入力階調データを変換して電圧降下分を部分的又は十分に補正するデータに変換することはできない。

40

【0109】

本実施の形態では、このような場合には、上記最小輝度表示サブフレームとは異なる他方のサブフレームにおいて、上記最小輝度表示若しくは相対的な最小輝度表示のパネル画素電圧印加時における電圧降下分の部分的又は十分な補正分を含むパネル画素印加信号電

50

圧になる出力とすることにより、2フレーム期間に液晶に印加される電圧の平均が0となるようにする。すなわち、ゲートライン9同時選択時の最小輝度表示サブフレーム時若しくは相対的な最小輝度表示サブフレーム時にはデータ変換による補正を行わず、他方のサブフレーム時に部分的又は十分な補正分を含めた画素印加電圧となるようなデータ変換を行う。この場合の変換には複数同時ゲートライン9選択時の電圧降下分の部分的又は十分な補正も含めて、+極性、-極性で異なる値とし、2フレーム期間に液晶に印加する電圧の平均が0となるようにする。

【0110】

これにより、ゲートライン9を複数ライン単位で同時に走査し、前記2つのサブフレームのうち一方のサブフレームに最小輝度表示若しくは相対的な最小輝度表示の電圧印加を行う場合においても、TFT素子6のゲート-ドレイン間容量に基づく電圧降下の影響を回避することができる。

10

【0111】

また、本実施の形態の液晶テレビ20は、液晶表示装置10と、この液晶表示装置10の映像信号源15として、テレビ放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を表示信号として出力するチューナ部21とを備えている。

【0112】

したがって、時分割駆動を採用する場合に、TFT素子6のゲート-ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置10を備えた液晶テレビ20を提供することができる。

20

【0113】

また、本実施の形態の液晶モニタ30は、液晶表示装置10と、この液晶表示装置10の映像信号源15として、液晶表示装置10へ表示すべき映像を示すモニタ信号を処理して、処理後のモニタ信号を映像信号として出力するモニタ信号処理部31とを備えている。したがって、時分割駆動を採用する場合に、TFT素子6のゲート-ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置10を備えた液晶モニタ30を提供することができる。

【0114】

〔実施の形態2〕

本発明の他の実施の形態について図6ないし図7に基づいて説明すれば、以下の通りである。なお、本実施の形態において説明すること以外の構成は、前記実施の形態1と同じである。また、説明の便宜上、前記の実施の形態1の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

30

【0115】

時分割駆動を採用する場合に、薄膜トランジスタのゲート-ドレイン間容量に基づく電圧降下の影響を回避するという課題に対する解決手段として、前記実施の形態1では、ソースドライバ入力階調値を極性別に変換することにより対応したが、必ずしもこれに限らず、例えば、ソースドライバ入力信号に前後のサブフレームを入力させ、サブフレームに対応した出力設定ができるようにドライバを設計すれば、上記課題は解決される。つまり、入力信号階調 k_i に対して、+極性、-極性、さらに、fサブフレーム、rサブフレームとすれば、

40

$$V_p = V_p(k_i, +, f)$$

$$V_p = V_p(k_i, +, r)$$

$$V_m = V_m(k_i, -, f)$$

$$V_m = V_m(k_i, -, r)$$

の4つを出力させることができるソースドライバを設計し、出力設定をすればいい。

【0116】

ここで、従来の説明図である図17(a)及び図17(b)に示すように、ソースドライバの基準電圧発生回路は、一般的に、入力データと+-極性反転信号と前半・後半信号入力とを持ち、さらに、出力電圧が+-の極性に対応してそれぞれ2つの出力値を持つ。

50

【0117】

同図に示すように、基準電圧発生回路は、基準電源から例えば10個の基準電圧の入力があり、その間を決められた出力電圧になるような抵抗により分割し、階調出力に対する電圧が決めている。出力電圧は、各+、-極性でそれぞれ1出力である。データ毎に各出力が決めている。

【0118】

これに対し、本実施の形態のソースドライバ11における基準電圧発生回路16のラダー抵抗回路は、図6(a)及び図6(b)に示すように、フレームは、AサブフレームとBサブフレームとに分割されるとし、1種類の階調データ入力に対して、Aサブフレーム出力時とBサブフレーム出力時の設定ができるようになっている。これは、図示しない切 10
換えスイッチにて行う。同図に示すように、Aサブフレーム用とBサブフレーム用との分割数、基準電圧等は同じにしてあるが、その値は異なってもよい。また、この値に限定されるものではない。なお、同図6(a)及び図6(b)に示す基準電圧発生回路16のラダー抵抗回路は、本発明の第1の電圧発生手段としての機能を有している。

【0119】

上記ラダー抵抗回路では、同図に示すように、出力電圧の値が、各極性で2つあり、サブフレームにより出力が決められる。例えば、Aサブフレームでは、中間調の階調を表示するために抵抗 R_{nA} (n は0を除く自然数)が使用され、Bサブフレームでは、抵抗 R_{nB} (n は0を除く自然数)を挿入したことにより、Aサブフレームの抵抗ラダーよりも 20
電圧降下したレベルの電圧が出力できるようになっている。

【0120】

すなわち、本実施の形態では、フレームを時分割して階調表示をする駆動方法を採用し、片側のサブフレームが黒(最小輝度若しくは相対的な最小輝度)又は白(最大輝度若しくは相対的な最大輝度)の出力となる場合を想定している。

【0121】

以下、サブフレームに対して独立な出力電圧を設定できるドライバを有しているパネルを使用する場合における、その設定方法に関して説明する。

【0122】

まず、階調出力の組み合わせを決める必要がある。通常のホールドモード駆動の場合、液晶のV-T特性(電圧-透過率特性)から、 γ 補正のため、透過率がデータ値に対して 30
2乗となるような電圧設定となるようにソースドライバ11の出力電圧を決める。フレームを分割し、サブフレームの組み合わせにより出力を決める場合(特に、本発明のような片側のサブフレームが黒(最小輝度若しくは相対的な最小輝度)又は白(最大輝度若しくは相対的な最大輝度)となるような駆動をさせる場合)には、透過率に液晶の応答性が関わってくるため、最小透過率電圧とある電圧との関係、及び最大透過率電圧とある電圧との関係に対する透過率の特性から電圧値を決める必要がある。

【0123】

また、最小輝度若しくは相対的な最小輝度及び最大輝度若しくは相対的な最大輝度を出力するサブフレームでも、その組み合わせ階調により、出力電圧は異なった電圧を出力する必要がある。そのため、サブフレームにより出力電圧値が異なっている必要がある。 40

【0124】

入力データ階調と出力電圧設定との関係の一例を、例えば、図7に示す。同図において、電圧の最上側の点線は、+極性のAサブフレームの設定であり、上側太い線は+極性のBサブフレームの電圧設定、電圧の下側の太い線は-極性のBサブフレームの設定であり、下側点線は-極性のAサブフレームの電圧設定である。

【0125】

このような設定をすることにより、+極性と-極性とで液晶に印加される電圧の絶対値は同じになり、パネル出力の輝度差がなくなる。すなわち、ソースドライバ11に出力階調が1つの階調入力に対して、従来では+-の2つの出力であったのに対して、本実施の形態では、サブフレーム出力の組み合わせを加えた複数系統 $\times 2$ の出力としたソースドラ 50

イバ 1 1 により表示させる。

【 0 1 2 6 】

このように本実施の形態の液晶表示装置 1 0 及びその駆動方法では、画像の入力階調値に対し、ソースドライバの出力電圧において、前サブフレームと後サブフレーム、その正極性と負極性のそれぞれに対し、複数組出力電圧を切換えることによって、T F T 素子 6 のゲート - ドレイン間容量に基づく電圧降下の影響を回避する。このように、ハードウェアを用いることによっても、T F T 素子 6 のゲート - ドレイン間容量に基づく電圧降下の影響を回避することができる。

【 0 1 2 7 】

〔 実施の形態 3 〕

本発明の他の実施の形態について図 8 ないし図 7 に基づいて説明すれば、以下の通りである。なお、本実施の形態において説明すること以外の構成は、前記実施の形態 1 と同じである。また、説明の便宜上、前記の実施の形態 1 の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【 0 1 2 8 】

前記実施の形態 2 では、基準電圧発生回路 1 6 において、階調 0 から階調 2 5 5 までの全ての範囲に、前サブフレームの正極性及び負極性、並びに後サブフレームの正極性及び負極性のそれぞれに対応して複数組の出力電圧を用意していた。

【 0 1 2 9 】

これに対して、本実施の形態では、黒（最小輝度若しくは相対的な最小輝度）電圧出力又は白（最大輝度若しくは相対的な最大輝度）電圧出力が多数存在する基準電圧発生回路について説明する。図 1 8 は、8 ビットデジタルソースドライバの内部構成図である。

【 0 1 3 0 】

まず、一般的に、デジタル用のソースドライバ 1 1 は、図 1 8 に示すように、データラッチ回路 4 1、サンプリングメモリ回路 4 2、ホールドメモリ回路 4 3、D A コンバータ 4 4、出力回路 4 5 及び第 2 の電圧発生手段としての基準電圧発生回路 4 6 を備えている。

【 0 1 3 1 】

なお、本実施の形態では、説明のために、ソースドライバ 1 1 には、R G B の 3 系統についてそれぞれ 8 ビットのデータが入力されるとしている。また、ドット反転用のソースドライバ 1 1 であり、基準電圧としては + 極性及び - 極性についてそれぞれ 4 個の入力、合計 8 (= 4 × 2) 個の入力が行われるとしている。ただし、実際には、使用目的に合わせてソースドライバ 1 1 の機種毎にその入力数は異なっているが、基本は変わらない。すなわち、本発明においては、ソースドライバ 1 1 は、データの入力数 (8 ビット) と出力数 (R G B であるか否か) については限定されない。

【 0 1 3 2 】

上記データ (8 ビット × 3) は、1 ライン分、時分割されて順にソースドライバ 1 1 へ入力される。ソースドライバ 1 1 では、そのデータは、一旦、サンプリングクロックによりデータラッチ回路 4 1 にラッチされた後、前記 L C D コントローラ 1 4 からスタートパルス及びクロックによってシフトする図示しないシフトレジスタ回路の動作に合わせて、時分割によってサンプリングメモリ回路 4 2 に記憶される。その後、上記 L C D コントローラ 1 4 からの図示しない水平同期信号に基づいてホールドメモリ回路 4 3 に一括転送される。

【 0 1 3 3 】

そのデータを、基準電圧発生回路 4 6 にて発生される各階調レベルの基準電圧に基づいて、D A コンバータ 4 4 によりアナログ電圧値に変換する。変換において、反転信号により、出力電圧が + 極性 (V H) であるか又は - 極性 (V L) であるかが決まり、出力回路 4 5 により、入力された画素階調データの電圧が出力される。

【 0 1 3 4 】

上述のように、D A コンバータ 4 4 により変換される電圧値は、基準電圧発生回路 4 6

10

20

30

40

50

によって生成される。基準電圧発生回路 46 のラダー抵抗回路 46a では、図 19 に示すように、基準電圧入力にて入力された電圧を基準に、その間を抵抗分割される。そして、各階調に対応する電圧として、+ 極性と - 極性との合計 256×2 の電圧値の出力が生成される。

【0135】

入力階調データに対する出力電圧は、図 20 に示すようになる。

【0136】

通常の駆動方法では、反転信号はフレーム毎に反転し、画素電極は + 極性 (VH) と - 極性 (VL) とをフレーム毎に交互に表示パネル 13 に出力する。したがって、n 階調表示のとき液晶に印加される階調電圧 V_n は、

10

$$V_n = (V_{Hn} - V_{Ln}) / 2$$

となる。すなわち、この階調電圧 V_n は、画素電極と対向電極との電位差を表す。

【0137】

ここで、本実施の形態のソースドライバ 11 は、前記実施の形態 1 及び実施の形態 2 と同様に、画素に印加される電圧の極性がフレーム毎に変わり、さらにフレーム期間を 2 つ以上のサブフレーム期間に時分割し、その内の少なくとも 1 つのサブフレームが黒 (最小輝度) 表示又は白 (最大輝度) 表示となるように階調輝度表示する。

【0138】

そして、本実施の形態のソースドライバ 11 では、さらに、黒 (最小輝度若しくは相対的な最小輝度) 電圧出力又は白 (最大輝度若しくは相対的な最大輝度) 電圧出力が多数存在するものとなっている。したがって、画素の液晶に印加される電圧が同じになる出力が多数存在する。なお、本実施の形態では、ノーマリーブラックの場合について説明しているが、本発明では、必ずしもこれに限らず、ノーマリーホワイトの場合であってもよい。そのときには、白が最小輝度若しくは相対的な最小輝度になり、黒が最大輝度若しくは相対的な最大輝度になる。

20

【0139】

具体的には、図 21 に示すように、入力階調データにおける 0 階調と 255 階調とに対してそれぞれ 5 つの出力電圧を設けている。ただし、必要がなければ、0 階調側のみ又は 255 階調側のみだけでも構わない。

【0140】

30

ところで、一般的なソースドライバでは、前述した図 20 に示すように、出力電圧は、+ 極性 (VH) 側が単調増加し、- 極性 (VL) 側が単調減少するように設計されている。したがって、一般的なソースドライバの設計では、図 21 において入力階調データが 0 階調である部分に示すように、+ 極性 (VH) 側の出力電圧が - 極性 (VL) 側の出力電圧と同様の傾斜を有して単調減少するという出力電圧は得られない。

【0141】

この理由は、一般的な基準電圧発生回路 46 のラダー抵抗回路 46a は、+ 極性と - 極性との両方における各抵抗の値が + 極性側と - 極性側とで互いに対称になっているためである。

【0142】

40

すなわち、一般式で表すと、+ 極性と - 極性との両方における各抵抗の抵抗値を、+ 極性側において抵抗値 R_{Hn} (n は 1 以上の自然数)、- 極性側において抵抗値 R_{Ln} (n は 1 以上の自然数) とすると、

$$R_H(k) = R_L(k)$$

の関係性を有するものとなっているためである。ただし、 k は 1 ~ n の自然数である。

【0143】

したがって、上記ラダー抵抗回路 46a の構成では、図 21 に示すような入力階調データ 0 階調及び入力階調データ 255 階調における + 極性 (VH) 側が負の傾きを有する出力電圧は得られない。

【0144】

50

そこで、本実施の形態では、階調 0（黒＝最小輝度若しくは相対的な最小輝度）側のラダー抵抗回路 46b は、図 22 に示す構成と、特有の出力電圧の取り出し方法とを採用している。

【0145】

すなわち、同図に示すように、本実施の形態の基準電圧発生回路 46 の最小又は相対的に最小輝度複数出力手段及び第 3 のラダー抵抗回路としてのラダー抵抗回路 46b では、基準電圧の入力は、基準電圧入力 V_{H0} 及び基準電圧入力 V_{H5} と、基準電圧入力 V_{L0} 及び基準電圧入力 V_{L5} とにある。そして、その間の出力電圧が、抵抗値 R_{H1} ～抵抗値 R_{H5} 、及び抵抗値 R_{L1} ～抵抗値 R_{L5} によって決まる。この基準電圧入力 V_{H0} ・ V_{H5} 、及び基準電圧入力 V_{L0} ・ V_{L5} にて階調電圧 V_0 ・ V_1 ・ V_2 ・ V_3 ・ V_4 ・ V_5 を出力する。 10

【0146】

このような構成の場合、従来であれば、液晶パネルの画素に加わる印加電圧は、 $V_n = (V_{Hn} - V_{Ln}) / 2$ である。

【0147】

これに対して、本実施の形態では、この階調電圧 V_{H0} ・ V_{H1} ・ V_{H2} ・ V_{H3} ・ V_{H4} ・ V_{H5} 、及び階調電圧 V_{L0} ・ V_{L1} ・ V_{L2} ・ V_{L3} ・ V_{L4} ・ V_{L5} を階調 0 の出力電圧として出力する。

【0148】

この場合、本実施の形態では、出力電圧は、
 $V_{00} = (V_{H0} - V_{L5}) / 2$
 $V_{01} = (V_{H1} - V_{L4}) / 2$
 $V_{02} = (V_{H2} - V_{L3}) / 2$
 $V_{03} = (V_{H3} - V_{L2}) / 2$
 $V_{04} = (V_{H4} - V_{L1}) / 2$
 $V_{05} = (V_{H5} - V_{L0}) / 2$
 ただし、 $V_{00} = V_{01} = V_{02} = V_{03} = V_{04} = V_{05}$ とする。 20

【0149】

また、入力タップ電圧は、
 $V_{H5} - V_{H0} = V_{L0} - V_{L5}$
 の関係を持ち、タップ間の抵抗の抵抗値は、
 $R_{H1} = R_{L5}$ 、 $R_{H2} = R_{L4}$ 、 $R_{H3} = R_{L3}$ 、 $R_{H4} = R_{L2}$ 、 $R_{H5} = R_{L1}$
 の関係を有する。 30

【0150】

ここで、上記各抵抗の抵抗値を、一般式で表すと、+極性と-極性との両方における各最初の基準電圧入力タップから次の基準電圧入力タップまでに設けられた n （ n は 2 以上の自然数）個の各抵抗の抵抗値をそれぞれ、+極性側において順に抵抗値 $R_H(1)$ ～ $R_H(n)$ 、-極性側において順に抵抗値 $R_L(1)$ ～ $R_L(n)$ としたとき、 40
 $R_H(k) = R_L(n+1-k)$ （ k は 1～ n までの自然数）
 の関係を有するものとなっている。

【0151】

そして、ソースドライバ 11 にて黒（ V_{00} ）を出力する場合には、+極性側（ V_H 側）で V_{H0} を出力し、-極性側（ V_L 側）で V_{L5} を出力するように LCD コントローラ 14 でデータを制御するか又はソースドライバ 11 内にその変換機能を有しておく必要がある。いま、この関係を、

$$V_{00} \rightarrow V_{H0}, V_{L5}$$

として表すと、他の黒（ V_{01} ～ V_{05} ）の場合も同様に、

$$V_{01} \rightarrow V_{H1}, V_{L4}$$

$V_{02} \rightarrow V_{H2}, V_{L3}$
 $V_{03} \rightarrow V_{H3}, V_{L2}$
 $V_{04} \rightarrow V_{H4}, V_{L1}$
 $V_{05} \rightarrow V_{H5}, V_{L0}$

と表すことができる。

【0152】

そして、これらについても、それぞれ、LCDコントローラ14でデータを制御するか又はソースドライバ11にその変換機能を有しておく必要がある。

【0153】

上記の関係を一般式で示すと、+極性と-極性との両方における各最初の基準電圧入力タップから次の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の抵抗の各端子の出力電圧を、+極性側において順に $V_H(0) \sim V_H(n)$ 、-極性側において順に $V_L(0) \sim V_L(n)$ とし、かつ $V_H(n) - V_H(0) = V_L(0) - V_L(n)$ としたとき、+極性側において出力電圧 $V_H(k)$ を出力し、-極性側において出力電圧 $V_L(n+1-k)$ を出力するように駆動制御する。ここで、 k は0～ n までの自然数である。

【0154】

そして、この駆動を同電圧出力制御手段としてのLCDコントローラ14にて制御するか又はソースドライバ11にその変換機能を有しておく。

【0155】

次に、本実施の形態における、階調255 (白 = 最大輝度若しくは相対的な最大輝度)側の基準電圧発生回路46における最大又は相対的に最大輝度複数出力手段及び第4のラダー抵抗回路としてのラダー抵抗回路46cの構成を図23に示す。

【0156】

同図に示すように、基準電圧の入力は、基準電圧入力 V_{H250} 及び基準電圧入力 V_{H255} と、基準電圧入力 V_{L250} 及び基準電圧入力 V_{L255} とにある。その間の出力電圧は、抵抗値 $R_{H251} \sim$ 抵抗値 R_{H255} 、及び抵抗値 $R_{L251} \sim$ 抵抗値 R_{L255} によって決まる。これら基準電圧入力 $V_{H250} \cdot V_{H255}$ 、及び基準電圧 $V_{L250} \cdot V_{L255}$ にて階調電圧 $V_{250} \cdot V_{251} \cdot V_{252} \cdot V_{253} \cdot V_{254} \cdot V_{255}$ を出力する。

【0157】

このような構成の場合、従来であれば、液晶パネル7の画素に加わる印加電圧は、 $V_n = (V_{Hn} - V_{Ln}) / 2$ である。

【0158】

これに対して、本実施の形態では、この階調電圧 $V_{H250} \cdot V_{H251} \cdot V_{H252} \cdot V_{H253} \cdot V_{H254} \cdot V_{H255}$ 、及び階調電圧 $V_{L250} \cdot V_{L251} \cdot V_{L252} \cdot V_{L253} \cdot V_{L254} \cdot V_{L255}$ を最大輝度階調若しくは相対的な最大輝度階調の出力電圧として出力する。

【0159】

この場合、出力電圧は、

$$V_{255_0} = (V_{H250} - V_{L255}) / 2$$

$$V_{255_1} = (V_{H251} - V_{L254}) / 2$$

$$V_{255_2} = (V_{H252} - V_{L253}) / 2$$

$$V_{255_3} = (V_{H253} - V_{L252}) / 2$$

$$V_{255_4} = (V_{H254} - V_{L251}) / 2$$

$$V_{255_5} = (V_{H255} - V_{L250}) / 2$$

ただし、 $V_{255_0} = V_{255_1} = V_{255_2} = V_{255_3} = V_{255_4} = V_{255_5}$ とする。

10

20

30

40

50

【0160】

また、入力タップ電圧は、

$$V_{H255} - V_{H250} = V_{L250} - V_{L255}$$

の関係をもち、タップ間の抵抗の抵抗値は、

$$R_{H251} = R_{L255}, R_{H252} = R_{L254}, R_{H253} = R_{L253}, R_{H254} = R_{L252}, R_{H255} = R_{L251}$$

の関係を有する。

【0161】

ここで、上記各抵抗の抵抗値を、一般式で表すと、+極性と-極性との両方における各最終の基準電圧入力タップからその前の基準電圧入力タップまでに設けられた n (n は2 10
以上の自然数) 個の各抵抗の抵抗値をそれぞれ、+極性側において順に抵抗値 $R_H(\max) \sim R_H(\max - n + 1)$ ($\max$ は最終の抵抗の順位を示す自然数)、-極性側において順に抵抗値 $R_L(\max) \sim R_L(\max - n + 1)$ ($\max$ は最終の抵抗の順位を示す自然数) としたとき、

$$R_H(\max + 1 - k) = R_L(\max - n + k) \quad (k \text{ は } 1 \sim n \text{ までの自然数})$$

の関係を有するものとなっている。

【0162】

そして、このソースドライバ11にて白(V_{255})を出力する場合には、+極性側(V_H 側)で V_{H250} を出力し、-極性側(V_L 側)で V_{L255} を出力するようにLCD 20
コントローラ14でデータを制御するか又はソースドライバ11内にその変換機能を有しておく必要がある。いま、この関係を、

$$V_{255_0} \rightarrow V_{H250}, V_{L255}$$

として表すと、他の白($V_{255_1} \sim V_{255_5}$)の場合も同様に、

$$V_{255_1} \rightarrow V_{H251}, V_{L254}$$

$$V_{255_2} \rightarrow V_{H252}, V_{L253}$$

$$V_{255_3} \rightarrow V_{H253}, V_{L252}$$

$$V_{255_4} \rightarrow V_{H254}, V_{L251}$$

$$V_{255_5} \rightarrow V_{H255}, V_{L250}$$

そして、これらについても、それぞれ、LCDコントローラ14でデータを制御するか 30
又はソースドライバ11にその変換機能を有しておく必要がある。

【0163】

上記の関係を一般式で示すと、+極性と-極性との両方における各最終の基準電圧入力
タップからその前の基準電圧入力タップまでに設けられた n (n は2 以上の自然数) 個の
抵抗の各端子の出力電圧を、+極性側において順に $V_H(\max) \sim V_H(\max - n)$ 、
-極性側において順に $V_L(\max) \sim V_L(\max - n)$ とし、かつ $V_H(\max) - V_H(\max - n) = V_L(\max - n) - V_L(\max)$ としたとき、+極性側
において出力電圧 $V_H(\max - n + k)$ を出力し、-極性側において出力電圧 $V_L(\max)$ を出力するように駆動制御する。ここで、 $\max$ は最終の抵抗の順位を示す自然数、
 k は $0 \sim n$ までの自然数である。 40

【0164】

そして、この駆動を同電圧出力制御手段としてのLCDコントローラ14にて制御する
か又はソースドライバ11にその変換機能を有しておく。

【0165】

これらラダー抵抗回路46b・46cにより、黒(最小輝度若しくは相対的な最小輝度)
電圧出力又は白(最大輝度若しくは相対的な最大輝度)電圧出力を多数存在させること
ができる。

【0166】

このように、本実施の形態の液晶表示装置10及びその駆動方法では、最小輝度若しく
は相対的な最小輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極 50

への出力電圧を複数有するラダー抵抗回路46bと、最大輝度若しくは相対的な最大輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有するラダー抵抗回路46cとの両方又はいずれか一方を有する基準電圧発生回路46を備えている。

【0167】

したがって、サブフレームの最小輝度若しくは相対的な最小輝度（ノーマリーブラックにおいて黒）側又は最大輝度若しくは相対的な最大輝度（ノーマリーブラックにおいて白）側の出力電圧を複数の電圧の中から他方のサブフレームの出力電圧に対応するような最小輝度側出力若しくは相対的な最小輝度側出力又は最大輝度側出力若しくは相対的な最大輝度側出力を選択することによって、極性のずれを補償することができる。

10

【0168】

また、本実施の形態の液晶表示装置10では、画像のデジタル階調値を入力して各極性に応じた出力電圧を発生するラダー抵抗回路46bは、 $RH(k) = RL(n+1-k)$ の関係性を有している。この結果、ラダー抵抗回路においても、最小輝度若しくは相対的な最小輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有することが可能となる。換言すれば、画素の液晶に印加される電圧が同じになる出力を複数有することが可能となる。

【0169】

また、本実施の形態の液晶表示装置10では、LCDコントローラ14は、 $VH(n) - VH(0) = VL(0) - VL(n)$ （ n は2以上の自然数）としたとき、+極性側において出力電圧 $VH(k)$ （ k は0～ n までの自然数）を出力し、-極性側において出力電圧 $VL(n+1-k)$ を出力するように制御する。

20

【0170】

これにより、最小輝度若しくは相対的な最小輝度であり、かつ画素電極と対向電極との電位差が $(VH(k) - VL(n+1-k)) / 2$ となる $n+1$ 組の異なった電圧を出力することができる。

【0171】

また、本実施の形態の液晶表示装置10では、画像のデジタル階調値を入力して各極性に応じた出力電圧を発生するラダー抵抗回路46cは、 $RH(max+1-k) = RL(max-n+k)$ の関係性を有している。この結果、ラダー抵抗回路においても、最大輝度若しくは相対的な最大輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有することが可能となる。

30

【0172】

また、本実施の形態の液晶表示装置10では、LCDコントローラ14は、 $VH(max) - VH(max-n) = VL(max-n) - VL(max)$ としたとき、+極性側において出力電圧 $VH(max-n+k)$ を出力し、-極性側において出力電圧 $VL(max)$ を出力するように制御する。

【0173】

これにより、最大輝度であり、かつ画素電極と対向電極との電位差が $(VH(max-n+k) - VL(max-k)) / 2$ となる $n+1$ 組の異なった電圧を出力することができる。

40

【0174】

また、本実施の形態の液晶表示装置10は、実施の形態1で説明した液晶テレビ20及び液晶モニタ30にも適用が可能である。

【0175】

以上のように、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記印加電圧設定手段は、各画素に対して、1フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、上記正極性及び負極性の各電圧印加に対応する電圧降下分を補正するようなデータ信号線への印加電圧を設定する。

50

【0176】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、各画素に対して、1フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動すべくデータ信号線に正極性及び負極性となる電圧を印加すると共に、上記正極性及び負極性の各電圧印加に対応する電圧降下分を部分的又は十分に補正するようなデータ信号線への印加電圧を設定する。

【0177】

上記の発明によれば、印加電圧設定手段は、各画素に対して、正極性及び負極性の各電圧印加に対応する電圧降下分を部分的又は十分に補正するようなデータ信号線への印加電圧を設定する。したがって、各画素に対して、1フレーム毎に対向電極の対向電圧を基準にして極性を交流反転駆動する場合に、各極性に応じて薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響を回避し得る液晶表示装置及び液晶表示装置の駆動方法を提供することができる。

10

【0178】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記印加電圧設定手段は、画像の入力階調値に対して各サブフレームでの電圧降下分を部分的又は十分に補正するように正極性と負極性とで別の値に変換された変換階調値を出力するルックアップテーブルを備えている。

【0179】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、画像の入力階調値に対して、ルックアップテーブルを用いて、各サブフレームでの電圧降下分を部分的又は十分に補正するように正極性と負極性とで別の値に変換された変換階調値をデータ信号線駆動回路に入力する。

20

【0180】

上記の発明によれば、印加電圧設定手段は、ルックアップテーブルによって、画像の入力階調値に対して各サブフレームでの電圧降下分を補正するような正極性と負極性とで別の値に変換された変換階調値を出力することができる。したがって、薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響の回避を、例えば、ルックアップテーブル等の記憶手段を用いてその変換データ値を正極性及び負極性で別の値に変換するデータ変換により行うことができる。

30

【0181】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記印加電圧設定手段は、データ信号線駆動回路を備えると共に、上記データ信号線駆動回路は、一つのサブフレームの画像の階調値を入力して各極性に応じた印加電圧を発生する第1のラダー抵抗回路と、上記一つのサブフレームとは異なるサブフレームにおいて電圧降下分を部分的又は十分に補正した印加電圧を発生する第2のラダー抵抗回路とを備えた第1の電圧発生手段を備えている。

【0182】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、画像の入力階調値に対し、データ信号線駆動回路で各サブフレームと各極性とのそれぞれに対し設定された各出力電圧を切替える。

40

【0183】

上記の発明によれば、画像の入力階調値に対するソースドライバ出力電圧を前サブフレームの正極性、及び負極性、並びに後サブフレームの正極性、及び負極性でそれぞれ別の値に切替えることによって、薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響を回避する。このように、複数の出力をもつデータ信号線駆動回路を用いることによって、薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響を回避することができる。

【0184】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記1フレームは

50

、少なくとも2つのサブフレームに時分割されていることを特徴としている。

【0185】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、前記1フレームを、少なくとも2つのサブフレームに時分割する。

【0186】

上記の発明によれば、1フレームは、2つのサブフレームに時分割されているので、少なくとも一方のサブフレームに対して最小輝度表示又は最大輝度表示の電圧を印加することができる。

【0187】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記少なくとも2つのサブフレームのうちの少なくとも一方のサブフレームの印加電圧は、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示を行うための印加電圧である。

【0188】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、前記少なくとも2つのサブフレームのうちの少なくとも一方のサブフレームに、若しくは相対的な最小輝度表示最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示の電圧を印加する。

【0189】

上記の発明によれば、前記少なくとも2つのサブフレームのうちの少なくとも一方のサブフレームの印加電圧は、最小輝度表示若しくは相対的な最小輝度表示又は最大輝度表示若しくは相対的な最大輝度表示を行うための印加電圧である。すなわち、液晶表示装置における表示パネルの視野角が最も広い状態は、最小輝度表示若しくは相対的な最小輝度表示（黒レベル表示）又は最大輝度表示若しくは相対的な最大輝度表示（白レベル表示）の場合である。したがって、1フレームの間に2回以上の書き込みを行い、その内の少なくとも1回を最小輝度表示若しくは相対的な最小輝度表示（黒レベル表示）又は最大輝度表示若しくは相対的な最大輝度表示（白レベル表示）とすることによって、視野角特性を向上させることができる。

【0190】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記2つのサブフレームのうちの一方のサブフレームには、最小輝度表示若しくは相対的な最小輝度表示又はある一定の輝度表示を行うための電圧が印加される。

【0191】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、前記少なくとも2つのサブフレームのうちの一方のサブフレームには、最小輝度表示若しくは相対的な最小輝度表示又はある一定輝度表示を行うための電圧を印加する。

【0192】

上記の発明によれば、前記少なくとも2つのサブフレームのうちの一方のサブフレームには、最小輝度表示若しくは相対的な最小輝度表示又はある一定輝度表示を行うための電圧が印加される。すなわち、フレーム毎に入力信号輝度に対応する表示輝度と最小輝度若しくは相対的な最小輝度表示又はある一定輝度とが交互に表示されるCRTのようなインパルス駆動に近い表示となり動画表示性能を向上することができる。

【0193】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記一方のサブフレームの最小輝度表示若しくは相対的な最小輝度表示又はある一定の輝度表示の電圧印加を行うときに複数ライン（走査信号線又はデータ信号線）同時に電圧を印加する、例えば特開平2001-60078号公報に記載されている駆動方法による手段を備えると共に、他方のサブフレームにおける上記最小輝度表示若しくは相対的な最小輝度表示又はある一定の輝度表示とは異なる階調輝度表示を行うときには、該最小輝度表示時若しくは相対的な最小輝度表示時又はある一定の輝度表示時の電圧降下分の部分的又は十分な補正を含

10

20

30

40

50

む電圧を印加する。

【0194】

また、本発明の液晶表示装置の駆動方法は、上記記載の液晶表示装置の駆動方法において、前記一方のサブフレームの最小輝度表示若しくは相対的な最小輝度表示又はある一定の輝度表示の電圧印加を行うときに複数ライン（走査信号線又はデータ信号線）同時に電圧を印加すると共に、他方のサブフレームにおける上記最小輝度表示若しくは相対的な最小輝度又はある一定の輝度表示とは異なる階調輝度表示を行うときには、該最小輝度表示時若しくは相対的な最小輝度表示時又はある一定の輝度表示時の電圧降下分の部分的又は十分な補正を含む電圧を印加する。

【0195】

上記の発明によれば、印加電圧設定手段は、1フレームにおける複数ライン（走査信号線又はデータ信号線）単位で前記少なくとも2つのサブフレームのうち一方のサブフレームに最小輝度表示若しくは相対的な最小輝度表示の電圧印加を行う。この場合、複数画素が同時に最小輝度表示若しくは相対的な最小輝度表示の電圧印加を行うことになりその印加電圧は同じ電圧値とならざるを得ない。一方、その複数画素の他方のサブフレームにおいては異なる出力輝度である場合、上記最小輝度表示電圧印加時若しくは相対的な最小輝度表示電圧印加時における電圧降下値は、異なる。そのため、最小輝度表示電圧若しくは相対的な最小輝度表示電圧の印加電圧では電圧降下分を部分的又は十分に補正することができない。

【0196】

本発明では、このような場合には、他方のサブフレームにおける上記最小輝度表示若しくは相対的な最小輝度表示とは異なる階調輝度の印加電圧から、該最小輝度表示間の電圧降下分を部分的又は十分に補正する。すなわち、最小輝度表示若しくは相対的な最小輝度表示の印加電圧には引込電圧分の部分的又は十分な補正を含ませず、上記最小輝度表示若しくは相対的な最小輝度表示とは異なる他方のサブフレームの印加電圧値に最小輝度表示時若しくは相対的な最小輝度表示時の引込電圧分の補正電圧も含めることにより、部分的又は十分に補正する。

【0197】

これにより、走査信号線を複数ライン単位で同時に走査し、前記少なくとも2つのサブフレームのうち一方のサブフレームに最小輝度表示若しくは相対的な最小輝度表示の電圧印加を行う場合においても、薄膜トランジスタのゲート・ドレイン間容量に基づく電圧降下の影響を回避することができる。

【0198】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記第2の電圧発生手段の最小又は相対的に最小輝度複数出力手段は、画像のデジタル階調値を入力して各極性に応じた印加電圧を発生する第3のラダー抵抗回路を有すると共に、上記第3のラダー抵抗回路は、+極性と-極性との両方における各最初の基準電圧入力タップから次の基準電圧入力タップまでに設けられた n （ n は2以上の自然数）個の各抵抗の抵抗値をそれぞれ、+極性側において順に抵抗値 $R_H(1) \sim R_H(n)$ 、-極性側において順に抵抗値 $R_L(1) \sim R_L(n)$ としたとき、

$$R_H(k) = R_L(n + 1 - k) \quad (k \text{ は } 1 \sim n \text{ までの自然数})$$

の関係を有している。

【0199】

上記発明によれば、画像のデジタル階調値を入力して各極性に応じた印加電圧を発生する最小又は相対的に最小輝度複数出力手段の第3のラダー抵抗回路は、 $R_H(k) = R_L(n + 1 - k)$ の関係を有している。この結果、ラダー抵抗回路においても、最小輝度若しくは相対的な最小輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有することが可能となる。

【0200】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記最小輝度複数

10

20

30

40

50

出力手段は、最小輝度若しくは相対的な最小輝度を表示すべく、前記第3のラダー抵抗回路にて、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を取り出すための同電圧出力制御手段を有すると共に、上記同電圧出力制御手段は、+極性と-極性との両方における各最初の基準電圧入力タップから次の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の抵抗の各端子の出力電圧を、+極性側において順に $VH(0) \sim VH(n)$ 、-極性側において順に $VL(0) \sim VL(n)$ とし、かつ $VH(n) - VH(0) = VL(0) - VL(n)$ としたとき、+極性側において出力電圧 $VH(k)$ (k は $0 \sim n$ までの自然数)を出力し、-極性側において出力電圧 $VL(n+1-k)$ を出力するように制御する。

【0201】

10

上記発明によれば、同電圧出力制御手段は、 $VH(n) - VH(0) = VL(0) - VL(n)$ としたとき、+極性側において出力電圧 $VH(k)$ (k は $0 \sim n$ までの自然数)を出力し、-極性側において出力電圧 $VL(n+1-k)$ を出力するように制御する。

【0202】

これにより、最小輝度であり、かつ画素電極と対向電極との電位差が $(VH(k) - VL(n+1-k)) / 2$ となる $n+1$ 組の異なった電圧を出力することができる。

【0203】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記第2の電圧発生手段の最大又は相対的に最大輝度複数出力手段は、画像のデジタル階調値を入力して各極性に応じた出力電圧を発生する第4のラダー抵抗回路からなると共に、上記第4のラダー抵抗回路は、+極性と-極性との両方における各最終の基準電圧入力タップからその前の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の各抵抗の抵抗値をそれぞれ、+極性側において順に抵抗値 $RH(max) \sim RH(max-n+1)$ (max は最終の抵抗の順位を示す自然数)、-極性側において順に抵抗値 $RL(max) \sim RL(max-n+1)$ (max は最終の抵抗の順位を示す自然数)としたとき、

20

$RH(max+1-k) = RL(max-n+k)$ (k は $1 \sim n$ までの自然数)の関係の有している。

【0204】

上記発明によれば、画像のデジタル階調値を入力して各極性に応じた出力電圧を発生する最大又は相対的に最大輝度複数出力手段の第4のラダー抵抗回路は、 $RH(max+1-k) = RL(max-n+k)$ の関係の有している。この結果、ラダー抵抗回路においても、最大輝度を表示すべく、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を複数有することが可能となる。

30

【0205】

また、本発明の液晶表示装置は、上記記載の液晶表示装置において、前記最大又は相対的に最大輝度複数出力手段は、最大輝度若しくは相対的な最大輝度を表示すべく、前記第4のラダー抵抗回路にて、画素電極と対向電極との電位差が同じになる画素電極への出力電圧を取り出すための同電圧出力制御手段を有すると共に、上記同電圧出力制御手段は、+極性と-極性との両方における各最終の基準電圧入力タップからその前の基準電圧入力タップまでに設けられた n (n は2以上の自然数)個の抵抗の各端子電圧を、+極性側において順に $VH(max) \sim VH(max-n)$ 、-極性側において順に $VL(max) \sim VL(max-n)$ とし、かつ $VH(max) - VH(max-n) = VL(max-n) - VL(max)$ としたとき、+極性側において出力電圧 $VH(max-n+k)$ を出力し、-極性側において出力電圧 $VL(max)$ を出力するように制御する (max は最終の抵抗の順位を示す自然数、 k は $0 \sim n$ までの自然数)。

40

【0206】

上記発明によれば、同電圧出力制御手段は、 $VH(max) - VH(max-n) = VL(max-n) - VL(max)$ としたとき、+極性側において出力電圧 $VH(max-n+k)$ を出力し、-極性側において出力電圧 $VL(max)$ を出力するように制御する。

50

【 0 2 0 7 】

これにより、最大輝度であり、かつ画素電極と対向電極との電位差が $(V_H(\max - n + k) - V_L(\max - k)) / 2$ となる $n + 1$ 組の異なった電圧を出力することができる。

【 0 2 0 8 】

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と特許請求の範囲内で、いろいろと変更して実施することができるものである。

【産業上の利用可能性】

10

【 0 2 0 9 】

本発明の表示装置及びその駆動方法は、アクティブマトリクス型の液晶表示装置に用いることができる。また、そのアクティブマトリクス型の液晶表示装置を備えた液晶テレビ及び液晶モニタにも適用することができる。

【図面の簡単な説明】

【 0 2 1 0 】

【図 1 (a)】本発明における液晶表示装置の実施の一形態を示すブロック図である。

【図 1 (b)】上記液晶表示装置の LCD コントローラの構成を示すブロック図である。

【図 1 (c)】図 1 (b) のフレームメモリの動作を示す図である。

【図 2】上記液晶表示装置における入力映像信号データ階調値のデータ変換過程を示す説明図である。 20

【図 3】(a) は上記液晶表示装置において時分割駆動を行うときの画素へのゲート電圧の印加電圧波形を示す波形図であり、(b) は上記液晶表示装置において時分割駆動を行うときの画素への中間調表示の印加電圧波形を示す波形図であり、(c) は上記液晶表示装置において時分割駆動を行うときの画素への黒表示の印加電圧波形を示す波形図である。

【図 4】(a) は上記液晶表示装置における対策前の表示パネルの出力輝度を示す波形図であり、(b) は上記液晶表示装置における対策後の表示パネルの出力輝度を示す波形図である。

【図 5 (a)】上記液晶表示装置を備えた液晶テレビの構成を示すブロック図である。 30

【図 5 (b)】上記液晶表示装置を備えた液晶モニタの構成を示すブロック図である。

【図 6】(a) は本発明の他の実施の形態を示すものであり、ソースドライバにおける + 極性側の出力抵抗分割を示す説明図であり、(b) は上記ソースドライバにおける - 極性側の出力抵抗分割を示す説明図である。

【図 7】上記液晶表示装置における、入力階調と出力電圧との関係を示す説明図である。

【図 8】上記液晶表示装置における表示パネルの構成を示す断面図である。

【図 9】(a) は上記液晶表示装置における表示パネルの画素の構成を示す平面図であり、(b) は上記画素に設けられた TFT 素子の構成を示す模式図である。

【図 1 0】上記画素におけるゲート - ドレイン間の容量を示す平面図である。

【図 1 1】上記画素におけるゲート - ドレイン間の容量によって発生する引込電圧 (電圧 40 降下) を示す波形図である。

【図 1 2】(a) は液晶印加電圧と液晶誘電率との関係を示すグラフであり、(b) は液晶印加電圧と引込電圧との関係を示すグラフである。

【図 1 3】時分割表示において、ある一定の階調を出力するときの出力輝度を示す波形図である。

【図 1 4】(a) は上記液晶表示装置において時分割駆動を行うときの画素へのゲート電圧の印加電圧を示す波形図であり、(b) は上記液晶表示装置において時分割駆動を行うときの画素への中間調表示の印加電圧を示す波形図であり、(c) は上記液晶表示装置において時分割駆動を行うときの画素への黒表示の印加電圧を示す波形図である。

【図 1 5】(a) は引込電圧と階調との関係を示す模式図であり、(b) は書き込み電圧 50

と階調との関係を示す模式図であり、(c)は液晶印加電圧と階調との関係を示す模式図である。

【図 16】(a) は分割表示において表示入力階調データが中間調の場合の波形と液晶配向状態との関係を示す説明図であり、(b) は分割表示において表示入力階調データが黒の場合の波形と液晶配向状態との関係を示す説明図である。

【図 17】(a) はソースドライバにおける + 極性側のフレーム分割用出力ラダー抵抗を示す構成図であり、(b) はソースドライバにおける - 極性側のフレーム分割用出力ラダー抵抗を示す構成図である。

【図 18】本発明のさらに他の実施の形態を示すものであり、ソースドライバの構成を示すブロック図である。

【図 19】上記ソースドライバにおける基準電圧発生回路のラダー抵抗を示す構成図である。

【図 20】ノーマリーブラックの場合の入力階調データと出力電圧との関係を示すグラフである。

【図 2 1】上記ソースドライバにおいて、黒（最低輝度）電圧出力又は白（最大輝度）電圧出力を多数設けた場合の入力階調データと出力電圧のとの関係を示すグラフである。

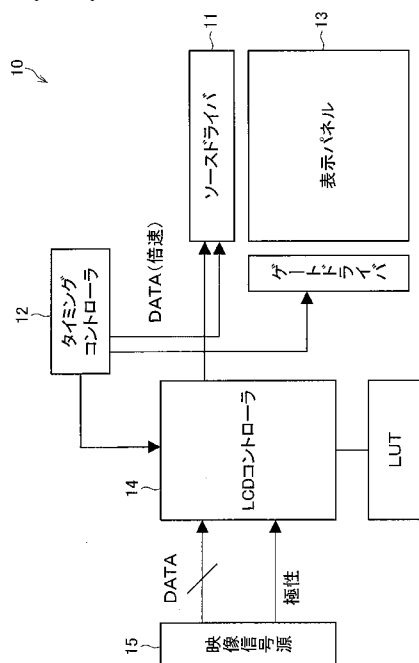
【図 2 2】上記ソースドライバの基準電圧発生回路における黒（最低輝度）側のラダー抵抗を示す構成図である。

【図 2 3】上記ソースドライバの基準電圧発生回路における白（最大輝度）側のラダー抵抗を示す構成図である。

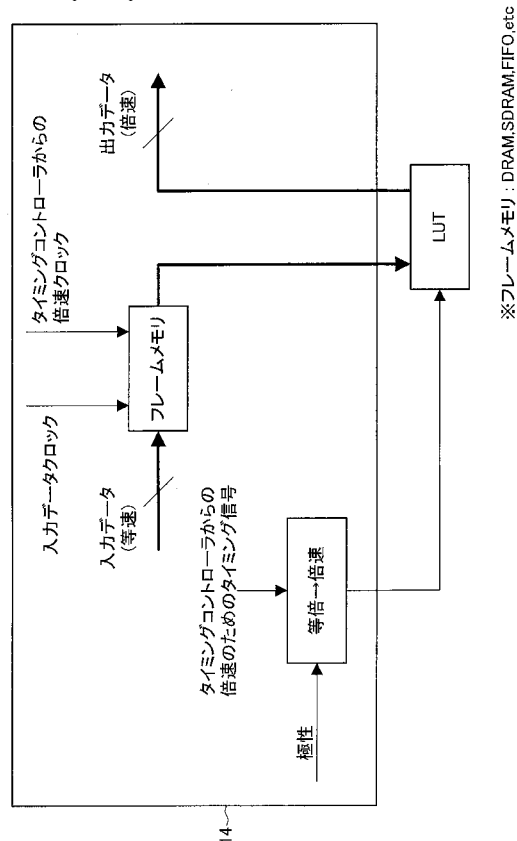
10

20

【 図 1 (a) 】

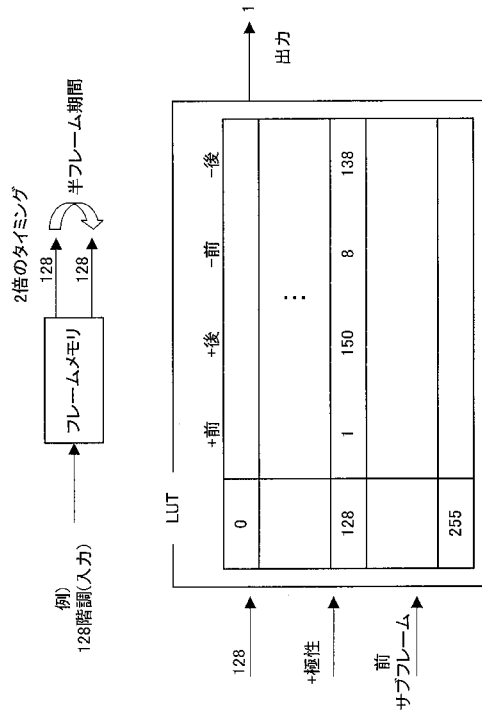


【 図 1 (b) 】

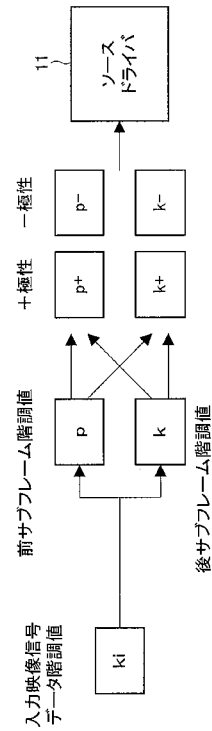


※フレッダームメモリー : DRAM,SDRAM,FIFO,etc

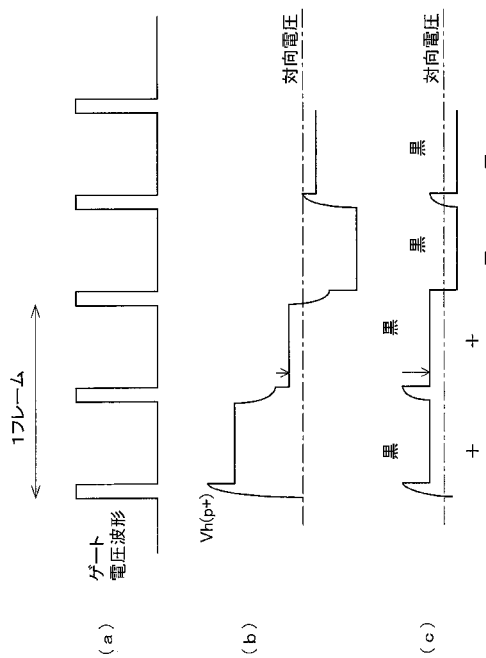
【図 1 (c)】



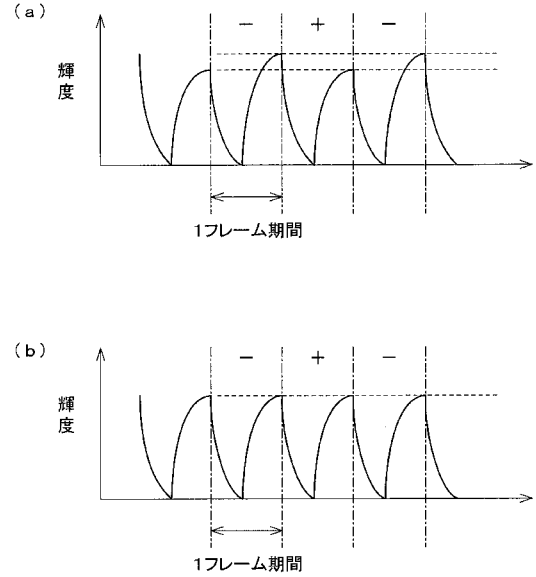
【図 2】



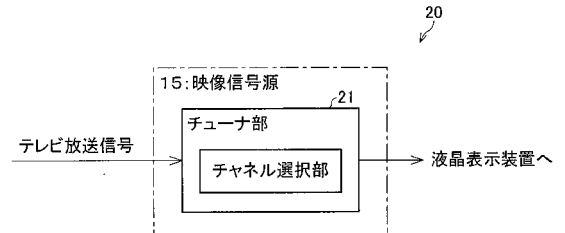
【図 3】



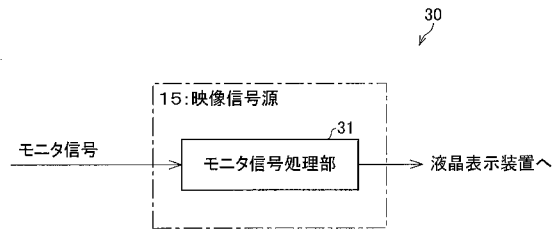
【図 4】



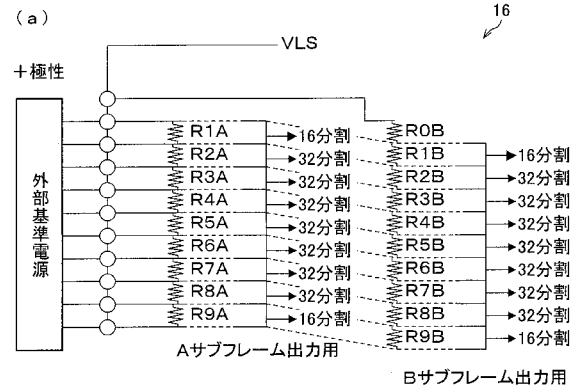
【図 5 (a)】



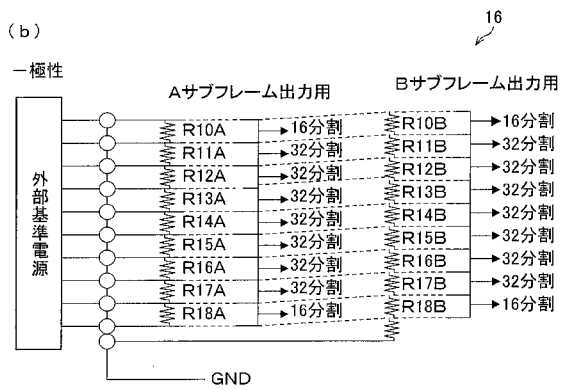
【図5(b)】



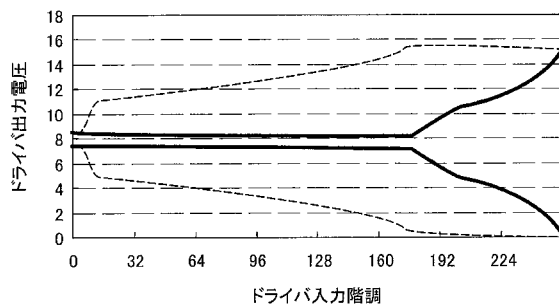
【図6】



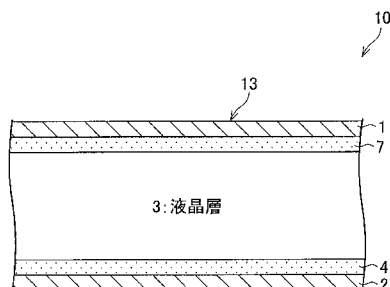
(b)



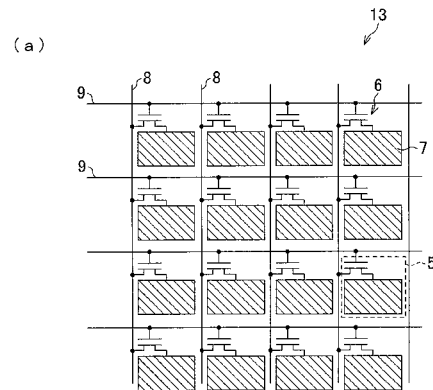
【図7】



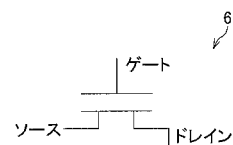
【図8】



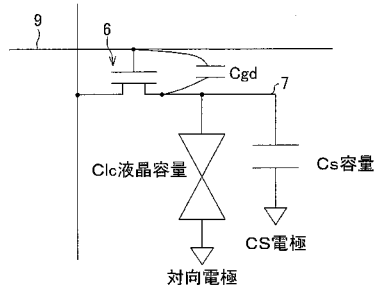
【図9】



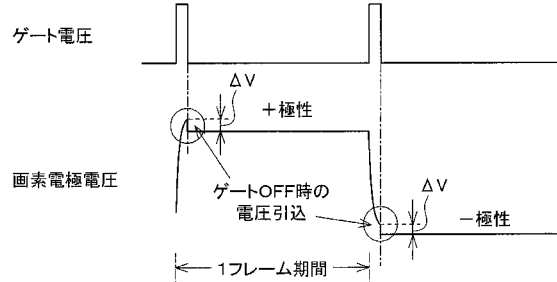
(b)



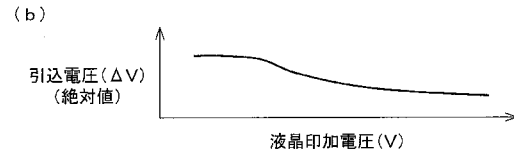
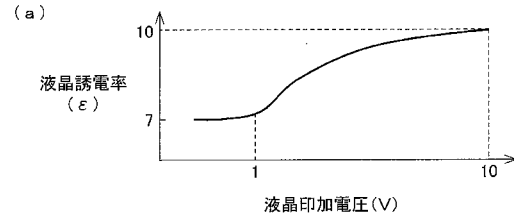
【図 10】



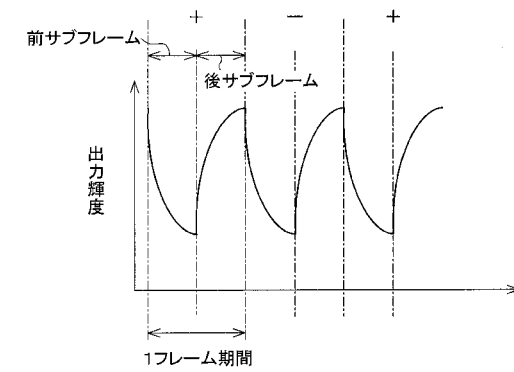
【図 11】



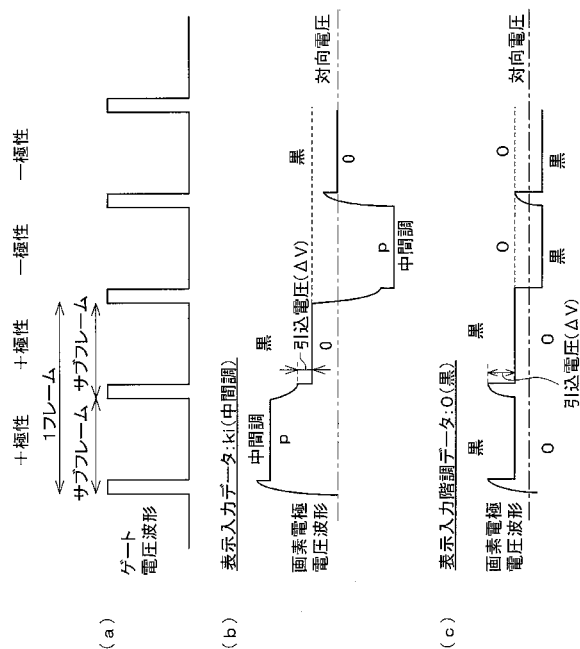
【図 12】



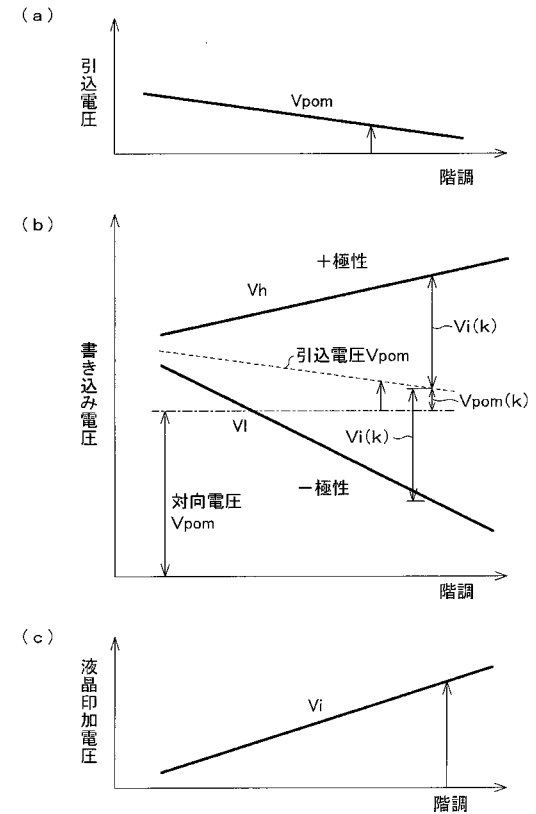
【図 13】



【図 14】



【図 15】

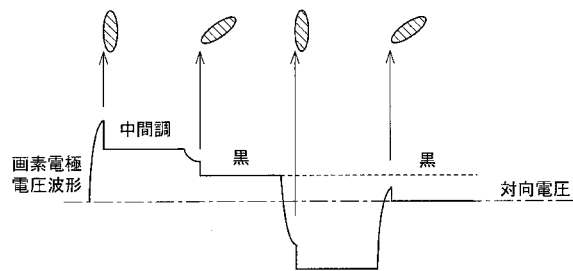


【図 16】

(a)

表示入力階調データ: 中間調

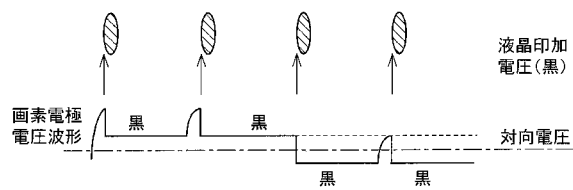
引込が起こる時の液晶の配向状態



(b)

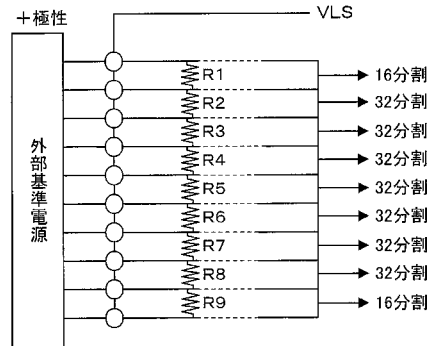
表示入力階調データ: 黒(0)

引込が起こる時の液晶の配向状態

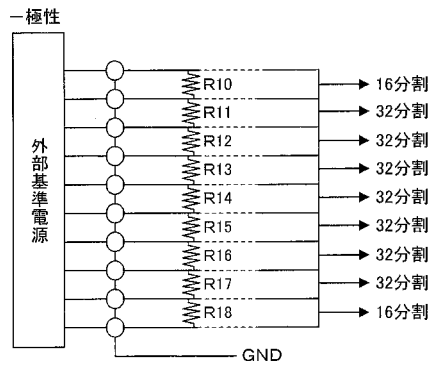


【図 17】

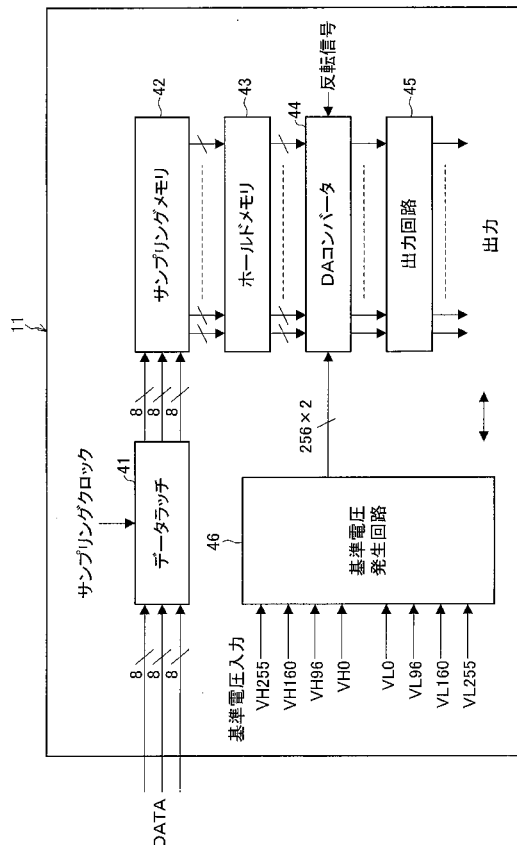
(a)



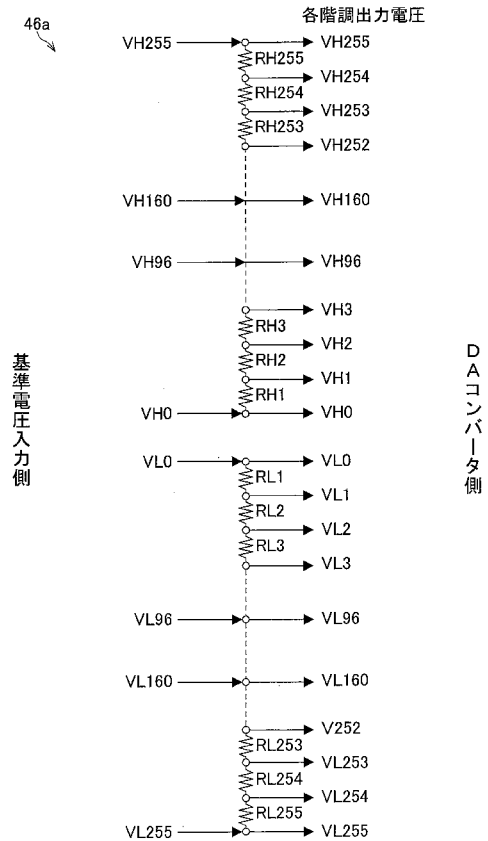
(b)



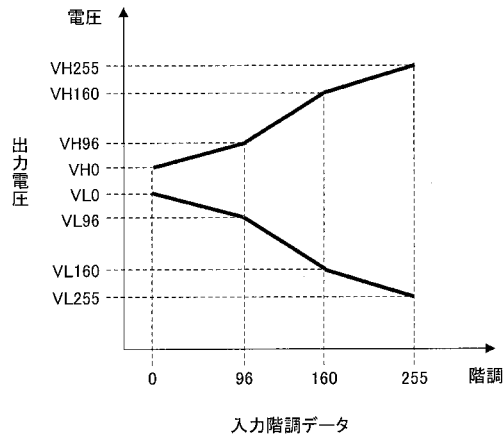
【図 18】



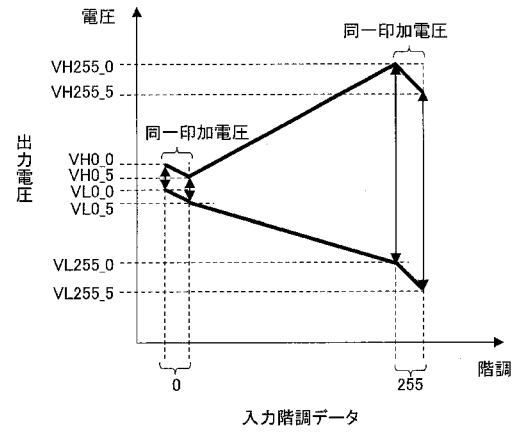
【図 19】



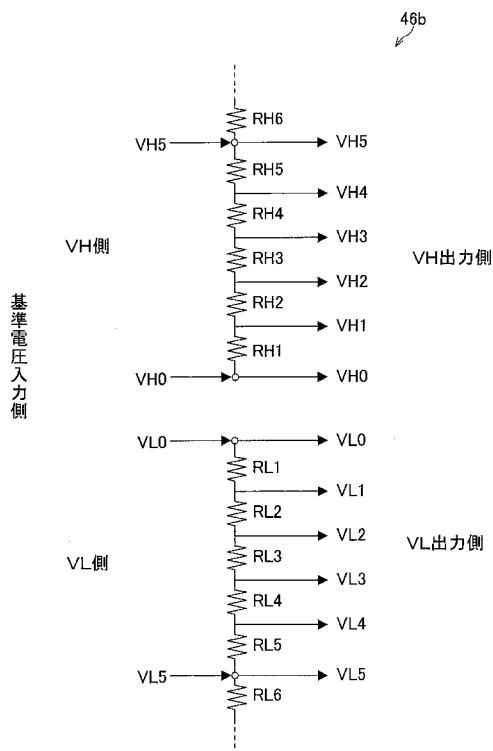
【図 20】



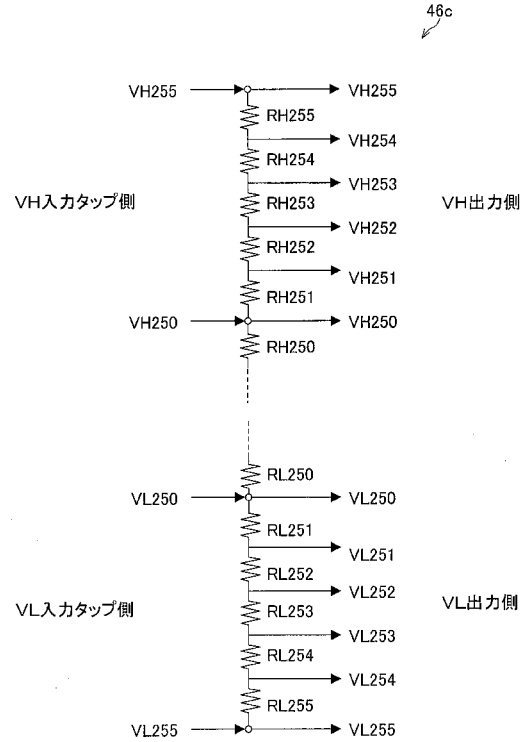
【図 21】



【図 22】



【図 23】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/009311

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. ⁷ G09G3/36, G02F1/133, G09G3/20 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. ⁷ G09G3/36, G02F1/133, G09G3/20 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2005 Registered utility model specifications of Japan 1996-2005 Published registered utility model applications of Japan 1994-2005 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-66920 A(MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD), 2003.03.05 Paragraph [0237]-[0280] Paragraph [0098]-[0120], figure 1 Paragraph [0302]	1-2, 6-8, 10-12, 15-16 , 18-20, 22-24, 35, 37, 39, 41, 45-46, 48-51, 5 4-55, 58-59, 62-64, 67 -68, 71-74, 77-79
Y	(Family:none)	3, 9, 17, 21, 43-44, 47, 52-53, 56-57, 60-61, 6 5-66, 69-70, 75-76
Y	JP 2-217894 A(FUJITSU LIMITED), 1990.08.30, line 13 column rightbottom page 3 - line 9 column lefttop page 4, figure 2(Family:none)	3, 9, 17, 21, 43-44, 47, 52-53, 56-57, 60-61, 6 5-66, 69-70, 75-76
☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 17.08.2005		Date of mailing of the international search report 06.9.2005
Name and mailing address of the ISA/JP Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Tadahiro Hamamoto Telephone No. +81-3-3581-1101 Ext. 3226

INTERNATIONALSEARCHREPORT

International application No.

PCT/JP2005/009311

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention in claim 1-26,35,37,39,41,43-79 relates to an applied voltage setting device to compensate for a capacitance induced voltage drop based upon a voltage value of a previous sub-frame.

The invention in claim 27-34,36,38,40,42 relates to a luminance plural-output device, adapted to output a plurality of output voltages, each including a similar potential difference between the pixel electrode and the counter electrode.

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest.
☒ No protest accompanied the payment of additional search fees.

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 5 0 M
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 1 2 F
G 0 9 G	3/20	6 2 2 Q
G 0 9 G	3/20	6 4 1 K
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 7 0 K
G 0 2 F	1/133	5 3 0
G 0 2 F	1/133	5 2 5
G 0 2 F	1/133	5 5 0
H 0 4 N	5/66	1 0 2 B

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

F ターム(参考) 5C006 AA01 AA16 AA17 AA22 AC11 AC23 AC24 AC26 AC28 AF03
 AF04 AF05 AF11 AF44 AF46 AF47 AF71 AF83 AF84 AF85
 BB16 BC03 BC12 BC16 BF02 BF04 BF05 BF07 BF11 BF14
 BF15 BF24 BF25 BF43 FA12 FA13 FA14 FA16 FA18 FA23
 FA26 FA29 FA34 FA37 FA55
 5C058 AA06 BA09
 5C080 AA10 BB05 CC03 DD02 DD05 DD06 DD08 DD29 EE19 EE26
 EE28 EE29 FF11 GG08 GG12 GG13 GG15 GG17 JJ02 JJ03
 JJ04 JJ05 JJ06 KK02 KK43

专利名称(译)	液晶显示装置及其驱动方法，液晶电视和配备有液晶显示装置的液晶监视器		
公开(公告)号	JP2007538268A	公开(公告)日	2007-12-27
申请号	JP2006522817	申请日	2005-05-17
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	宫田英利		
发明人	宫田 英利		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H04N5/66		
CPC分类号	G09G3/3614 G09G3/2025 G09G3/3648 G09G2310/061 G09G2320/0219 G09G2320/0247 G09G2320/0261 G09G2320/028		
FI分类号	G09G3/36 G09G3/20.641.E G09G3/20.624.A G09G3/20.611.J G09G3/20.621.B G09G3/20.623.C G09G3/20.641.P G09G3/20.650.M G09G3/20.641.C G09G3/20.631.V G09G3/20.612.F G09G3/20.622.Q G09G3/20.641.K G09G3/20.623.R G09G3/20.623.F G09G3/20.641.R G09G3/20.611.E G09G3/20.670.K G02F1/133.530 G02F1/133.525 G02F1/133.550 H04N5/66.102.B		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NB07 2H093/NB30 2H093/NC04 2H093/NC16 2H093/NC28 2H093/NC34 2H093/NC49 2H093/NC58 2H093/NC67 2H093/ND09 2H093/ND10 2H093/ND34 2H093/ND35 2H093/NE10 5C006/AA01 5C006/AA16 5C006/AA17 5C006/AA22 5C006/AC11 5C006/AC23 5C006/AC24 5C006/AC26 5C006/AC28 5C006/AF03 5C006/AF04 5C006/AF05 5C006/AF11 5C006/AF44 5C006/AF46 5C006/AF47 5C006/AF71 5C006/AF83 5C006/AF84 5C006/AF85 5C006/BB16 5C006/BC03 5C006/BC12 5C006/BC16 5C006/BF02 5C006/BF04 5C006/BF05 5C006/BF07 5C006/BF11 5C006/BF14 5C006/BF15 5C006/BF24 5C006/BF25 5C006/BF43 5C006/FA12 5C006/FA13 5C006/FA14 5C006/FA16 5C006/FA18 5C006/FA23 5C006/FA26 5C006/FA29 5C006/FA34 5C006/FA37 5C006/FA55 5C058/AA06 5C058/BA09 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD02 5C080/DD05 5C080/DD06 5C080/DD08 5C080/DD29 5C080/EE19 5C080/EE26 5C080/EE28 5C080/EE29 5C080/FF11 5C080/GG08 5C080/GG12 5C080/GG13 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK43		
优先权	2004149637 2004-05-19 JP 2004344595 2004-11-29 JP		
外部链接	Espacenet		

摘要(译)

基于薄膜晶体管的栅极和漏极之间的电容，当对应于灰度数据信号的电压通过每个像素的一帧内的每个子帧中的数据信号线施加到每个像素时产生，一种LCD控制器（14），用于设定施加到数据信号线的电压，以部分或充分地消除对应于数据信号线电压的电压降。因此，本发明的一个目的是提供一种液晶显示装置及其驱动方法，当采用时分驱动，液晶电视和液晶监视器时，能够避免基于薄膜晶体管的栅极 - 漏极电容的电压降的影响。提供。

