

【特許請求の範囲】

【請求項 1】

基板上にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極が薄膜トランジスタを介して前記両ラインに接続されて設けられ、前記画素電極との間で補助容量部を形成するための透明導電材料からなる補助容量ラインが前記画素電極と重ね合わされて設けられた薄膜トランジスタパネルにおいて、前記補助容量ラインは、前記データラインと平行に配置され、且つ、前記走査ラインの両側に配置された相隣接する前記画素電極の相対向する一辺部と重ね合わされた補助容量電極部を有し、前記補助容量電極部の上側または下側に相隣接する前記画素電極間を遮光するための遮光膜が設けられていることを特徴とする薄膜トランジスタパネル。

10

【請求項 2】

請求項 1 に記載の発明において、前記遮光膜の前記走査ラインに直交する方向の寸法は前記補助容量電極部の同方向の寸法よりも小さくなっていることを特徴とする薄膜トランジスタパネル。

【請求項 3】

請求項 2 に記載の発明において、前記基板上に形成する各パターンの合わせ精度が a であるとき、前記遮光膜の前記走査ラインに直交する方向の寸法は相隣接する前記画素電極の間隔に $2a$ を加えた寸法であることを特徴とする薄膜トランジスタパネル。

【請求項 4】

請求項 3 に記載の発明において、前記合わせ精度 a は $0.5 \sim 1.5 \mu\text{m}$ であることを特徴とする薄膜トランジスタパネル。

20

【請求項 5】

請求項 1 に記載の発明において、前記遮光膜は前記補助容量電極部の上面または下面に設けられていることを特徴とする薄膜トランジスタパネル。

【請求項 6】

請求項 5 に記載の発明において、前記遮光膜は導電材料からなり、前記補助容量電極部と電氣的に接続されていることを特徴とする薄膜トランジスタパネル。

【請求項 7】

請求項 6 に記載の発明において、前記遮光膜は前記データラインと同一の材料によって形成されていることを特徴とする薄膜トランジスタパネル。

30

【請求項 8】

薄膜トランジスタパネルと該薄膜トランジスタパネル上に対向配置された対向パネルとがシール材を介して貼り合わされ、シール材の内側における前記両パネル間に液晶が封入された液晶表示装置において、前記薄膜トランジスタパネルは、アクティブ基板上にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極が薄膜トランジスタを介して前記両ラインに接続されて設けられ、前記画素電極との間で補助容量部を形成するための透明導電材料からなる補助容量ラインが前記画素電極と重ね合わされて設けられたものであって、前記補助容量ラインは、前記データラインと平行に配置され、且つ、前記走査ラインの両側に配置された相隣接する前記画素電極の相対向する一辺部と重ね合わされた補助容量電極部を有し、前記補助容量電極部の上側または下側に相隣接する前記画素電極間を遮光するための遮光膜が設けられていることを特徴とする液晶表示装置。

40

【請求項 9】

請求項 8 に記載の発明において、前記対向パネルは対向基板下にブラックマスクおよび対向電極が設けられたものであって、前記ブラックマスクの一部は前記遮光膜の一部に対応する部分に設けられていることを特徴とする液晶表示装置。

【請求項 10】

請求項 9 に記載の発明において、前記両パネルの貼り合わせ精度が d であるとき、前記ブラックマスクの一部の前記走査ラインに直交する方向の寸法は前記遮光膜の同方向の寸法から $2d$ を引いた寸法であることを特徴とする液晶表示装置。

50

【請求項 11】

請求項 10 に記載の発明において、前記貼り合わせ精度 d は $3\ \mu\text{m}$ であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は薄膜トランジスタパネルおよび液晶表示装置に関する。

【背景技術】

【0002】

従来のアクティブマトリクス型の液晶表示装置には、アクティブ基板上に走査ラインおよびデータラインがマトリクス状に設けられ、その各交点近傍に画素電極がスイッチング素子としての薄膜トランジスタを介して走査ラインおよびデータラインに接続されて設けられ、且つ、アクティブ基板上に画素電極との間で補助容量部を形成するための補助容量ラインが画素電極と重ね合わされて設けられ、さらに、アクティブ基板上に対向配置された対向基板下にアクティブ基板上の相隣接する画素電極間からの光漏れを防止するためのブラックマスクが設けられたものがある（例えば、特許文献 1 参照）。

【0003】

【特許文献 1】特開 2004-246280 号公報

【0004】

ところで、上記のような液晶表示装置においては、例えば、図 8 および図 9 に示すようなものが考えられている。図 8 はこの考えられている従来の液晶表示装置の一部の断面図を示し、図 9 は同液晶表示装置の薄膜トランジスタパネルの一部の透過平面図を示す。この場合、図 8 の左側および右側は、図 9 の F-F 線および G-G 線にそれぞれ沿う部分の断面図に相当する。

【0005】

この液晶表示装置は、薄膜トランジスタパネル 51 と該薄膜トランジスタパネル 51 上に対向配置された対向パネル 71 とがほぼ方形枠状のシール材（図示せず）を介して貼り合わされ、シール材の内側における両パネル 51、71 間に液晶 81 が封入されたものからなっている。

【0006】

まず、図 9 を参照して、薄膜トランジスタパネル 51 の平面的な構造について説明する。薄膜トランジスタパネル 51 はアクティブ基板 52 を備えている。アクティブ基板 52 上には複数の走査ライン 53 および複数のデータライン 54 がマトリクス状に設けられている。この場合、複数の走査ライン 53 は行方向に延びて設けられ、複数のデータライン 54 は列方向に延びて設けられている。

【0007】

アクティブ基板 52 上において走査ライン 53 とデータライン 54 とで囲まれた領域内には画素電極 55 が設けられている。ここで、図 9 を明確にする目的で、画素電極 55 の縁部に斜めの短い実線のハッチングが記入されている。画素電極 55 はスイッチング素子としての薄膜トランジスタ 56 を介して走査ライン 53 およびデータライン 54 に接続されている。アクティブ基板 52 上には複数の補助容量ライン 57 がデータライン 54 と平行にすなわち列方向に延びて設けられている。

【0008】

画素電極 55 との間で補助容量部を形成するための補助容量ライン 57 は、基本的には、薄膜トランジスタ 56 の配置領域の右側における画素電極 55 と重合されて列方向に延びるように配置されているが、補助容量を大きくするため、走査ライン 53 の上側および下側に配置された上側の画素電極 55 の右下部および下側の画素電極 55 の右上部と重合する突出部 57a を有している。この場合、開口率を大きくするため、補助容量ライン 57 は ITO 等の透明導電材料によって形成され、補助容量ライン 57 と画素電極 55 との重合部は透過領域となっている。

10

20

30

40

50

【0009】

次に、図8および図9を参照して説明する。アクティブ基板52の上面の所定の箇所にはクロム等からなるゲート電極58および該ゲート電極58に接続された走査ライン53が設けられている。ゲート電極58等を含むアクティブ基板52の上面にはゲート絶縁膜59が設けられている。

【0010】

ゲート電極58上におけるゲート絶縁膜59の上面の所定の箇所には真性アモルファスシリコンからなる半導体薄膜60が設けられている。半導体薄膜60の上面ほぼ中央部にはチャネル保護膜61が設けられている。チャネル保護膜61の上面両側およびその両側における半導体薄膜60の上面にはn型アモルファスシリコンからなるオーミックコンタ

10

【0011】

一方のオーミックコンタクト層62の上面を含むゲート絶縁膜59の上面の所定の箇所にはクロム等からなるソース電極64が設けられている。他方のオーミックコンタクト層66の上面にはクロム等からなるドレイン電極65が設けられている。ゲート絶縁膜59の上面の所定の箇所にはクロム等からなるデータライン54がドレイン電極65に接続されて設けられている。

【0012】

ここで、ゲート電極58、ゲート絶縁膜59、半導体薄膜60、チャネル保護膜61、オーミックコンタクト層62、63、ソース電極64およびドレイン電極65により、薄

20

【0013】

ゲート絶縁膜59の上面の所定の箇所にはITO等の透明導電材料からなる補助容量ライン57が設けられている。薄膜トランジスタ56等を含むゲート絶縁膜59の上面にはオーバーコート膜66が設けられている。ソース電極64の所定の箇所に対応する部分におけるオーバーコート膜66にはコンタクトホール67が設けられている。オーバーコート膜66の上面の所定の箇所にはITO等の透明導電材料からなる画素電極55がコンタクトホール67を介してソース電極64に接続されて設けられている。

【0014】

一方、対向パネル71は対向基板72を備えている。対向基板72の下面には低反射ク

30

【0015】

ところで、この液晶表示装置では、図9のG-G線に沿う部分に相当する図8の右側の断面図を参照して説明すると、補助容量ライン57がITO等の透明導電材料によって形成されているため、クロム等の遮光材料からなる走査ライン53の幅方向両端面とその両側に配置された相隣接する画素電極55の相対向する端面との間からの光漏れをブラックマスク73により確実に防止する必要がある。

40

【0016】

一方、両パネル51、71の貼り合わせ精度cが3 μ m程度であると、画素電極55の所定の端面とブラックマスク73の所定の端面との間隔を3 μ mとすると、画素電極55とブラックマスク73との間に最大3 μ mの貼り合わせずれが生じて、走査ライン53の両側に配置された相隣接する画素電極55間からの光漏れをブラックマスク73により確実に防止することができる。

【発明の開示】

【発明が解決しようとする課題】

【0017】

しかしながら、上記従来の液晶表示装置では、ブラックマスク73の平面形状を単純に

50

格子状としているため、画素電極 5 5 の所定の端面とブラックマスク 7 3 の所定の端面との間隔が貼り合わせ精度 c よりも大きくなり、開口率が低下するという問題がある。なお、画素電極 5 5 の所定の端面とブラックマスク 7 3 の所定の端面との間隔を貼り合わせ精度 c と同一としても、貼り合わせ精度 c が 3 μ m 程度と比較的大きいので、開口率の向上に限界がある。

【0018】

そこで、この発明は、開口率を大きくすることができる薄膜トランジスタパネルおよび液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0019】

この発明は、上記目的を達成するため、基板上にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極が薄膜トランジスタを介して前記両ラインに接続されて設けられ、前記画素電極との間で補助容量部を形成するための透明導電材料からなる補助容量ラインが前記画素電極と重ね合わされて設けられた薄膜トランジスタパネルにおいて、前記補助容量ラインは、前記データラインと平行に配置され、且つ、前記走査ラインの両側に配置された相隣接する前記画素電極の相対向する一辺部と重ね合わされた補助容量電極部を有し、前記補助容量電極部の上側または下側に相隣接する前記画素電極間を遮光するための遮光膜が設けられていることを特徴とするものである。

【発明の効果】

【0020】

この発明によれば、相隣接する画素電極間を遮光するための遮光膜を薄膜トランジスタパネルに設けているので、対向パネルに設ける場合と比較して、遮光膜の幅を小さくしても、相隣接する画素電極間からの光漏れを確実に防止することができ、ひいては開口率を大きくすることができる。

【発明を実施するための最良の形態】

【0021】

(第1実施形態)

図1はこの発明の第1実施形態としての液晶表示装置の要部の断面図を示し、図2は同液晶表示装置の薄膜トランジスタパネルの一部の透過平面図を示す。この場合、図1の左側および右側は、図2のA-A線およびB-B線にそれぞれ沿う部分の断面図に相当する。この液晶表示装置は、薄膜トランジスタパネル1と該薄膜トランジスタパネル1上に対向配置された対向パネル21とがほぼ方形枠状のシール材(図示せず)を介して貼り合わせられ、シール材の内側における両パネル1、21間に液晶31が封入されたものからなっている。

【0022】

まず、図2を参照して、薄膜トランジスタパネル1の平面的な構造について説明する。薄膜トランジスタパネル1はアクティブ基板2を備えている。アクティブ基板2上には複数の走査ライン3および複数のデータライン4がマトリクス状に設けられている。この場合、複数の走査ライン3は行方向に延びて設けられ、複数のデータライン4は列方向に延びて設けられている。

【0023】

アクティブ基板2上において走査ライン3とデータライン4とで囲まれた領域内には画素電極5が設けられている。ここで、図2を明確にする目的で、画素電極5の縁部に斜めの短い実線のハッチングが記入されている。画素電極5はスイッチング素子としての薄膜トランジスタ6を介して走査ライン3およびデータライン4に接続されている。アクティブ基板2上には複数の補助容量ライン7がデータライン4と平行にすなわち列方向に延びて設けられている。

【0024】

画素電極5との間で補助容量部を形成するための補助容量ライン7は、基本的には、薄膜トランジスタ6の配置領域の右側における画素電極5と重合されて列方向に延びるよう

10

20

30

40

50

に配置されているが、補助容量を大きくするため、走査ライン 3 の上側および下側に配置された上側の画素電極 5 の右下部および下側の画素電極 5 の右上部と重合する突出部 7 a を有している。この場合、開口率を大きくするため、補助容量ライン 7 は I T O 等の透明導電材料によって形成され、補助容量ライン 7 と画素電極 5 との重合部は透過領域となっている。

【0025】

ここで、図 2 において、突出部 7 a およびその左側の補助容量ライン 7 は、走査ライン 3 の両側に配置された相隣接する画素電極 5 の相対向する一辺部と重ね合わされた補助容量電極部を形成しており、以下、説明の便宜上、この補助容量電極部を補助容量電極部 7 a という。そして、この補助容量電極部 7 a の上面の幅方向中央部には短冊形状の遮光膜 8 が設けられている（図 1 参照）。この場合、遮光膜 8 の幅は、走査ライン 3 の幅よりも大きく、且つ、補助容量電極部 7 a の幅よりも小さくなっている。なお、列方向に延びて形成された各補助容量ライン 7 は、表示領域外において、行方向に延出された配線に接続され、共通電位が給電される。

10

【0026】

次に、図 1 および図 2 を参照して説明する。アクティブ基板 2 の上面の所定の箇所にはクロム等からなるゲート電極 9 および該ゲート電極 9 に接続された走査ライン 3 が設けられている。ゲート電極 9 等を含むアクティブ基板 2 の上面にはゲート絶縁膜 10 が設けられている。

【0027】

ゲート電極 9 上におけるゲート絶縁膜 10 の上面の所定の箇所には真性アモルファスシリコンからなる半導体薄膜 11 が設けられている。半導体薄膜 11 の上面ほぼ中央部にはチャンネル保護膜 12 が設けられている。チャンネル保護膜 12 の上面両側およびその両側における半導体薄膜 11 の上面には n 型アモルファスシリコンからなるオーミックコンタクト層 13、14 が設けられている。

20

【0028】

一方のオーミックコンタクト層 15 の上面を含むゲート絶縁膜 10 の上面の所定の箇所にはクロム等からなるソース電極 15 が設けられている。他方のオーミックコンタクト層 16 の上面にはクロム等からなるドレイン電極 16 が設けられている。ゲート絶縁膜 10 の上面の所定の箇所にはクロム等からなるデータライン 4 がドレイン電極 16 に接続されて設けられている。

30

【0029】

ここで、ゲート電極 9、ゲート絶縁膜 10、半導体薄膜 11、チャンネル保護膜 12、オーミックコンタクト層 13、14、ソース電極 15 およびドレイン電極 16 により、薄膜トランジスタ 6 が構成されている。

【0030】

ゲート絶縁膜 10 の上面の所定の箇所には I T O 等の透明導電材料からなる補助容量電極部 7 a を含む補助容量ライン 7 が設けられている。補助容量電極部 7 a の上面の幅方向中央部には短冊形状の遮光膜 8 が設けられている。この場合、遮光膜 8 の幅は、走査ライン 3 の幅よりも大きく、且つ、補助容量電極部 7 a の幅よりも小さくなっている。遮光膜 8 は、同一の材料（例えばクロム）により、データライン 4、ソース電極 15 およびドレイン電極 16 の形成と同時に形成されている。

40

【0031】

薄膜トランジスタ 6 等を含むゲート絶縁膜 10 の上面にはオーバーコート膜 17 が設けられている。ソース電極 15 の所定の箇所に対応する部分におけるオーバーコート膜 17 にはコンタクトホール 18 が設けられている。オーバーコート膜 17 の上面の所定の箇所には I T O 等の透明導電材料からなる画素電極 5 がコンタクトホール 18 を介してソース電極 15 に接続されて設けられている。

【0032】

一方、対向パネル 21 は対向基板 22 を備えている。対向基板 22 の下面には低反射ク

50

ロム等の遮光材料からなるブラックマスク23、カラーフィルタ24およびITO等の透明導電材料からなる対向電極25が設けられている。この場合、ブラックマスク23は、図2において一点鎖線で示すように、行方向に相隣接して配置された画素電極5の相対向する一辺部およびその間を覆うように、列方向に延びて設けられ、且つ、薄膜トランジスタ6の少なくとも半導体薄膜11（図1参照）の部分を覆うように設けられている。

【0033】

すなわち、図2において、ブラックマスク23は、遮光膜8の補助容量電極部7aの左右端部間の中央部に対応する領域には設けられていない。したがって、補助容量電極部7aの左右端部はブラックマスク23によって覆われているが、補助容量電極部7aの左右端部間の中央部はブラックマスク23によって覆われていない。

10

【0034】

この結果、この液晶表示装置では、図2のB-B線に沿う部分に相当する図1の右側の断面図を参照して説明すると、補助容量ライン7がITO等の透明導電材料によって形成されているため、遮光膜8の幅方向両端面とその両側に配置された相隣接する画素電極5の相対向する端面との間からの光漏れを遮光膜8により確実に防止する必要がある。

【0035】

しかるに、アクティブ基板2上に形成する各パターンの合わせ精度が $0.5 \sim 1.5 \mu\text{m}$ であると、画素電極5の所定の端面と遮光膜8の所定の端面との間隔aを同じく $0.5 \sim 1.5 \mu\text{m}$ とすると、画素電極5と遮光膜8との間に最大 $0.5 \sim 1.5 \mu\text{m}$ の合わせずれが生じて、相隣接する画素電極5間からの光漏れを遮光膜8により確実に防止することができ

20

【0036】

したがって、遮光膜8の幅は、相隣接する画素電極5の間隔に $2a$ （ $1 \sim 3 \mu\text{m}$ ）を加えた寸法であり、図8に示すブラックマスク73の幅が相隣接する画素電極5の間隔に $2c$ （ $6 \mu\text{m}$ ）を加えた寸法である場合と比較しても、 $3 \sim 5 \mu\text{m}$ 小さくなり、その分だけ開口率を大きくすることができる。

【0037】

ところで、図1に示すように、遮光膜8の幅方向両端部は相隣接する画素電極5の相対向する一辺部と重合しているが、クロム等の導電材料からなる遮光膜8は補助容量電極部7aと電氣的に接続されているため、当該重合部も画素電極5との間で補助容量部を形成するのに寄与し、別に支障はない。

30

【0038】

（第2実施形態）

図3はこの発明の第2実施形態としての液晶表示装置の要部の断面図を示し、図4は同液晶表示装置の薄膜トランジスタパネルの一部の透過平面図を示す。この場合、図3の左側および右側は、図4のC-C線およびD-D線にそれぞれ沿う部分の断面図に相当する。また、図4を明確にする目的で、画素電極5の縁部に斜めの短い実線のハッチングが記入されている。

【0039】

この液晶表示装置において、図1および図2に示す液晶表示装置と異なる点は、対向パネル21の対向基板22の下面において遮光膜8の所定の一部分（図4において左右端部間の中央部）に対応する部分にブラックマスク23aを設けた点である。このブラックマスク23aは、外光が遮光膜8で反射するのを防止して、色純度やコントラストの低下を防止するためのものである。

40

【0040】

ところで、両パネル1、21の貼り合わせ精度が $3 \mu\text{m}$ 程度であると、ブラックマスク23aの幅方向両端面と遮光膜8の幅方向両端面との間隔bを $3 \mu\text{m}$ とすると、ブラックマスク23aと遮光膜8との間においてその幅方向に最大 $3 \mu\text{m}$ の貼り合わせずれが生じて、ブラックマスク23aの幅方向端面が遮光膜8の幅方向端面から食み出ないようにすることができる。この場合、ブラックマスク23aの幅は遮光膜8の幅から $2b$ を引い

50

た寸法となる。

【0041】

(第3実施形態)

図5はこの発明の第3実施形態としての液晶表示装置の薄膜トランジスタパネルの一部の透過平面図を示し、図6は図5のE-E線に沿う断面図を示す。この場合も、図5を明確にする目的で、画素電極5の縁部に斜めの短い実線のハッチングが記入されている。

【0042】

この液晶表示装置において、図1および図2に示す液晶表示装置と異なる点は、VA(垂直配向)マルチドメイン構造とするために、画素電極5の列方向中央部右側にスリット19を設け、且つ、スリット19の部分を遮光してコントラストを向上させるために、スリット19に対応する部分における補助容量ライン7およびその幅方向両側に突出された突出部7bの上面の幅方向中央部に遮光膜8aを設けた点である。

【0043】

第2実施形態の変形例として、画素電極5を4~8分割するように画素電極5に複数のスリットを形成することができる。スリットは補助容量ライン7と平行な方向や垂直な方向に形成する以外に、画素電極5の中心部分に対して放射状に形成してもよい。そして、それら何れの場合においても、スリット19に対応して、透明導電材料からなる補助容量ライン7(7b)上に形成する遮光膜8aの幅を、各パターンの合わせ精度分だけ各画素電極5に重なるようにすることが望ましい。

【0044】

(第4実施形態)

例えば、上記第1実施形態では、図1に示すように、遮光膜8を補助容量ライン7の補助容量電極部7aの幅方向中央部上に設けているが、これに限らず、例えば、図7に示すこの発明の第4実施形態のように、補助容量ライン7の補助容量電極部7aの幅方向中央部下におけるアクティブ基板2の上面に設けるようにしてもよい。この場合も、遮光膜8は、同一の材料(例えばクロム)により、データライン4、ソース電極15およびドレイン電極16の形成と同時に形成されている。

【図面の簡単な説明】

【0045】

【図1】この発明の第1実施形態としての液晶表示装置の要部の断面図。

【図2】図1に示す液晶表示装置の薄膜トランジスタパネルの一部の透過平面図。

【図3】この発明の第2実施形態としての液晶表示装置の要部の断面図。

【図4】図3に示す液晶表示装置の薄膜トランジスタパネルの一部の透過平面図。

【図5】この発明の第3実施形態としての液晶表示装置の薄膜トランジスタパネルの一部の透過平面図。

【図6】図5のE-E線に沿う断面図。

【図7】この発明の第4実施形態としての液晶表示装置の要部の断面図。

【図8】従来の液晶表示装置の一例の一部の断面図。

【図9】図8に示す液晶表示装置の薄膜トランジスタパネルの一部の透過平面図。

【符号の説明】

【0046】

- 1 薄膜トランジスタパネル
- 2 アクティブ基板
- 3 走査ライン
- 4 データライン
- 5 画素電極
- 6 薄膜トランジスタ
- 7 補助容量ライン
- 7a 補助容量電極部
- 8、8a 遮光膜

10

20

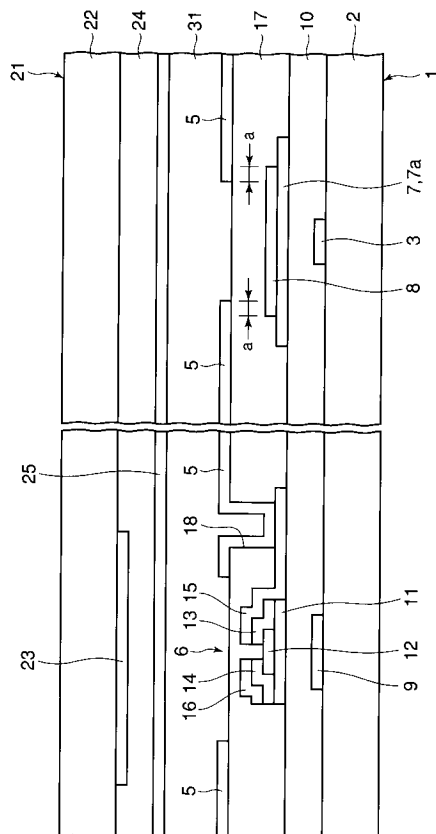
30

40

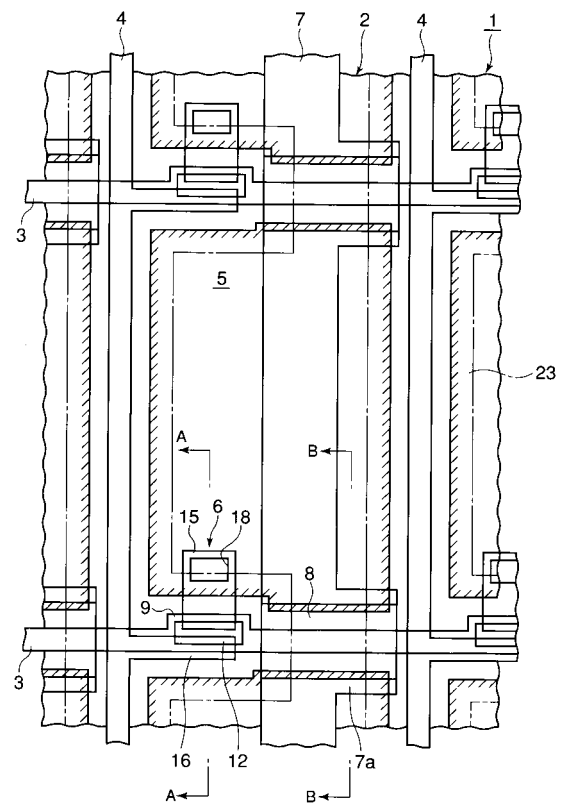
50

- | | |
|-----------|----------|
| 1 0 | ゲート絶縁膜 |
| 1 7 | オーバーコート膜 |
| 1 9 | スリット |
| 2 1 | 対向パネル |
| 2 2 | 対向基板 |
| 2 3、2 3 a | ブラックマクス |
| 2 4 | カラーフィルタ |
| 2 5 | 対向電極 |
| 3 1 | 液晶 |

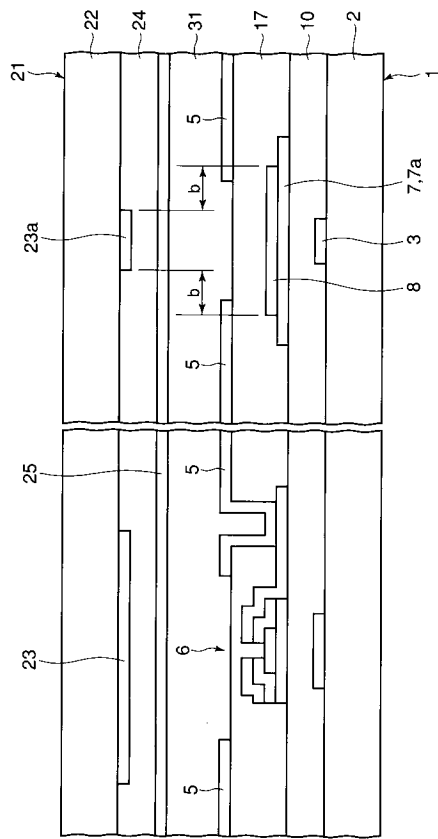
【図 1】



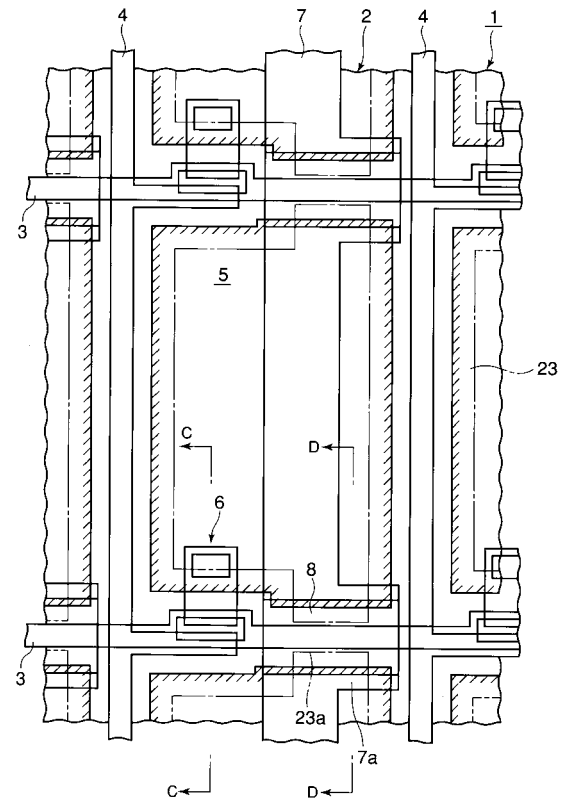
【図 2】



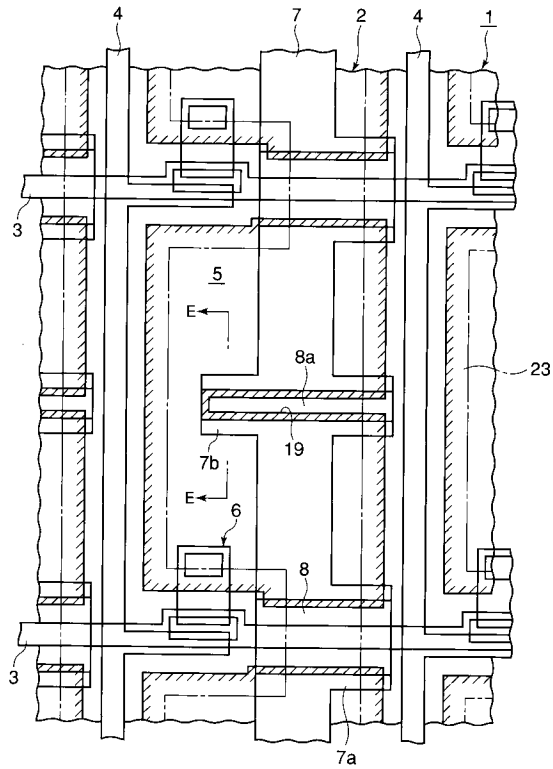
【図 3】



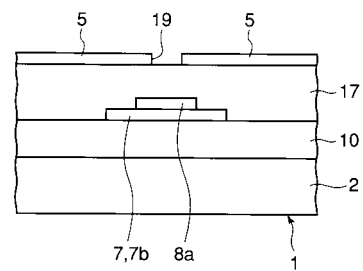
【図 4】



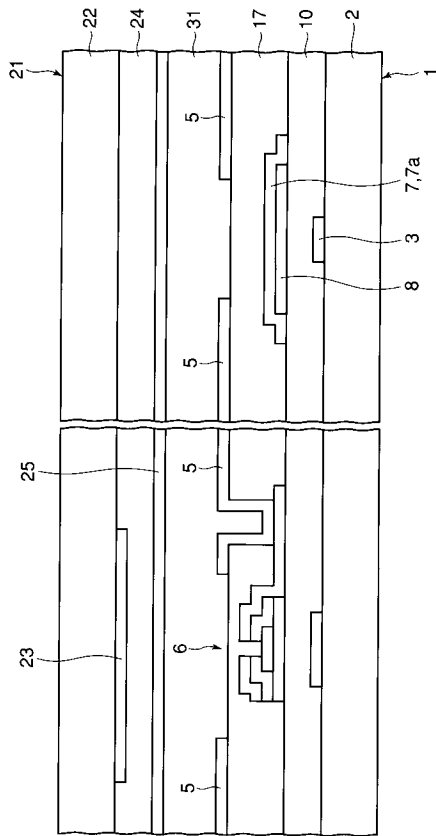
【図 5】



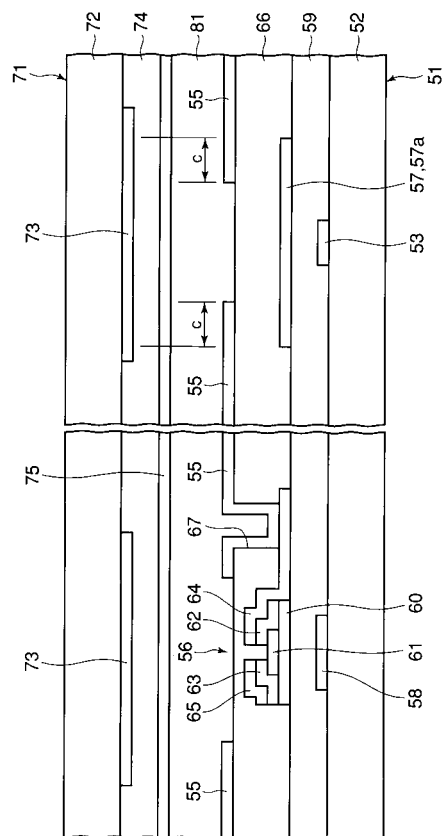
【図 6】



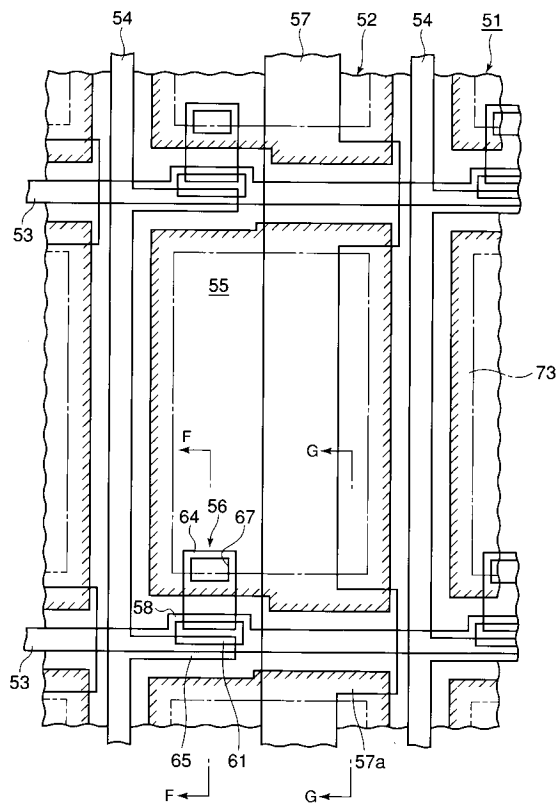
【図 7】



【図 8】



【図 9】



フロントページの続き

Fターム(参考) 2H092 GA29 JA26 JA46 JB52 JB54 JB69 KA05 KA18 KA21 KB04
KB11 NA07 PA09
5C094 AA02 BA03 BA43 DA13 DB01 ED15 FB14 FB19

专利名称(译)	薄膜晶体管面板和液晶显示器件		
公开(公告)号	JP2007334082A	公开(公告)日	2007-12-27
申请号	JP2006166998	申请日	2006-06-16
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	田中良孝 下牧伸一		
发明人	田中 良孝 下牧 伸一		
IPC分类号	G02F1/1368 G02F1/1335 G09F9/30		
FI分类号	G02F1/1368 G02F1/1335.500 G09F9/30.338		
F-TERM分类号	2H091/FA34Y 2H091/FA35Y 2H091/FB08 2H091/GA02 2H091/GA13 2H091/KA10 2H091/LA16 2H092/GA29 2H092/JA26 2H092/JA46 2H092/JB52 2H092/JB54 2H092/JB69 2H092/KA05 2H092/KA18 2H092/KA21 2H092/KB04 2H092/KB11 2H092/NA07 2H092/PA09 5C094/AA02 5C094/BA03 5C094/BA43 5C094/DA13 5C094/DB01 5C094/ED15 5C094/FB14 5C094/FB19 2H191/FA13Y 2H191/FA14Y 2H191/FB14 2H191/GA04 2H191/GA19 2H191/KA10 2H191/LA21 2H192/AA24 2H192/BA25 2H192/BC31 2H192/CB05 2H192/DA15 2H192/DA24 2H192/EA04 2H192/EA17 2H192/EA22 2H192/EA43 2H192/JA13 2H291/FA13Y 2H291/FA14Y 2H291/FB14 2H291/GA04 2H291/GA19 2H291/KA10 2H291/LA21		
其他公开文献	JP5076372B2		
外部链接	Espacenet		

摘要(译)

解决的问题：为了进一步提高液晶显示装置的开口率，在该液晶显示装置中，辅助电容线由诸如ITO的透明导电材料形成，以增大开口率。在保护膜17的上表面设有像素电极5。在有源基板2的上表面上在像素电极5之间设置扫描线3。辅助电容线7的辅助电容电极部分7a设置在扫描线3上的栅极绝缘膜10的上表面上，并且遮光膜8设置在其上表面上。遮光膜8用于防止光从像素电极5之间泄漏。在这种情况下，由于在有源基板2上设置有遮光膜8，所以与在对置基板22的下方设置的情况相比，即使减小了遮光膜8的宽度，也能够可靠地进行像素电极5之间的漏光。可以防止这种情况，并且可以进一步增加开口率。[选型图]图1

