

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-178979

(P2007-178979A)

(43) 公開日 平成19年7月12日(2007.7.12)

(51) Int.Cl.		F I		テーマコード (参考)
GO2F	1/1335	(2006.01)	GO2F 1/1335	2H088
GO2F	1/13	(2006.01)	GO2F 1/13 505	2H091
GO2F	1/137	(2006.01)	GO2F 1/137	

審査請求 有 請求項の数 30 O L (全 16 頁)

(21) 出願番号	特願2006-140733 (P2006-140733)	(71) 出願人	599127667
(22) 出願日	平成18年5月19日 (2006.5.19)		エルジー フィリップス エルシーディー
(31) 優先権主張番号	10-2005-0131564		カンパニー リミテッド
(32) 優先日	平成17年12月28日 (2005.12.28)		大韓民国 ソウル, ヨンドンポーク,
(33) 優先権主張国	韓国 (KR)		ヨイドードン 20
		(74) 代理人	100057874
			弁理士 曾我 道照
		(74) 代理人	100110423
			弁理士 曾我 道治
		(74) 代理人	100084010
			弁理士 古川 秀利
		(74) 代理人	100094695
			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順

最終頁に続く

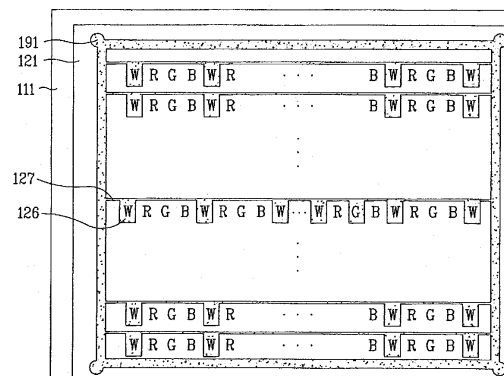
(54) 【発明の名称】 液晶表示素子及びその製造方法

(57) 【要約】

【課題】 F F S モードで広視野角に加えて狭視野角を実現するために R G B W - 4 サブピクセル構造においてホワイトサブピクセルを視野制御目的用にする液晶表示素子及びその製造方法を提供する。

【解決手段】 第 1 基板上に互いに直交して R、G、B、W のサブピクセルを定義するゲート配線及びデータ配線と、ゲート配線及びデータ配線との交差点に配置される薄膜トランジスタと、R、G、B、W サブピクセル内に備えられるプレート形の第 1 共通電極と、薄膜トランジスタに接続され、第 1 共通電極と絶縁されて複数個のスリットを持つ画素電極と、第 1 基板に対向合着され、第 1 基板との空間に液晶層が形成される第 2 基板と、前記第 2 基板上に W サブピクセルに対応するように形成されるプレート形の第 2 共通電極 126 とを備える。

【選択図】 図 5



【特許請求の範囲】

【請求項 1】

第 1 基板上に互いに直交して R、G、B、W のサブピクセルを定義するゲート配線及びデータ配線と、

前記ゲート配線及びデータ配線の交差点に配置される薄膜トランジスタと、

前記 R、G、B、W サブピクセル内に備えられるプレート形の第 1 共通電極と、

前記薄膜トランジスタに接続され、前記第 1 共通電極と絶縁されて複数のスリットを有する画素電極と、

前記第 1 基板に対向合着され、前記第 1 基板との空間に液晶層が備えられる第 2 基板と

10

、
前記第 2 基板上に W サブピクセルに対応するように形成されるプレート形の第 2 共通電極と

を備えることを特徴とする液晶表示素子。

【請求項 2】

前記第 2 基板上に、R、G、B サブピクセルに対応する R、G、B のカラーフィルタ層をさらに備えることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 3】

前記 R、G、B カラーフィルタ層と前記第 2 共通電極との間の前記 R、G、B カラーフィルタ層を含む全面に設けられたオーバーコート層をさらに備えることを特徴とする請求項 2 に記載の液晶表示素子。

20

【請求項 4】

前記 W サブピクセルは、広視野角モードまたは狭視野角モードに切り替え可能であることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 5】

前記広視野角モードの場合、前記 R、G、B、W サブピクセル内の前記画素電極と前記第 1 共通電極との間に形成されるフリンジフィールドによってホワイトまたはブラック状態が表示されることを特徴とする請求項 4 に記載の液晶表示素子。

【請求項 6】

前記第 2 共通電極には、電圧が印加されないか、または、前記第 1 共通電極と同じ電圧が印加されることを特徴とする請求項 5 に記載の液晶表示素子。

30

【請求項 7】

前記広視野角モードの場合、前記 R、G、B、W サブピクセル内の前記液晶層は、F F S モードで駆動されることを特徴とする請求項 4 に記載の液晶表示素子。

【請求項 8】

前記狭視野角モードの場合、前記 W サブピクセルの前記第 1 共通電極と前記第 2 共通電極との間に形成される垂直電界によって W サブピクセルの光が透過しないことを特徴とする請求項 4 に記載の液晶表示素子。

【請求項 9】

前記狭視野角モードの場合、前記 R、G、B サブピクセルの前記画素電極と前記第 1 共通電極との間に形成されるフリンジフィールドによってホワイトまたはブラック状態が表示されることを特徴とする請求項 8 に記載の液晶表示素子。

40

【請求項 10】

前記 W サブピクセルの前記画素電極には、前記第 1 共通電極と同じ電圧が印加されるか、または、しきい値電圧未満の電界が印加されることを特徴とする請求項 8 に記載の液晶表示素子。

【請求項 11】

前記 W サブピクセルの前記第 2 共通電極には、前記第 1 共通電極に対して電位差が発生するように一定の電圧が印加されることを特徴とする請求項 8 に記載の液晶表示素子。

【請求項 12】

前記 W サブピクセルの前記第 1 共通電極と前記第 2 共通電極の間には、1 ~ 4 V また

50

は - 4 ~ - 1 V の電位差が発生することによって垂直電界が形成されることを特徴とする請求項 1 1 に記載の液晶表示素子。

【請求項 1 3】

前記第 2 共通電極に印加される電圧は、直流電圧または交流電圧であることを特徴とする請求項 1 1 に記載の液晶表示素子。

【請求項 1 4】

前記狭視野角モードの場合、前記 R、G、B サブピクセル内の前記液晶層は、F F S モードで駆動され、前記 W サブピクセル内の前記液晶層は、垂直方向にチルトすることを特徴とする請求項 4 に記載の液晶表示素子。

【請求項 1 5】

前記第 1 基板及び前記第 2 基板の内側面には配向膜がさらに備えられ、その外側面には、上部 / 下部偏光板がそれぞれさらに付着されることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 1 6】

前記配向膜は、前記上部 / 下部偏光板のいずれか一つの偏光板の偏光軸と同じ方向に配向処理されることを特徴とする請求項 1 5 に記載の液晶表示素子。

【請求項 1 7】

前記 R、G、B、W のサブピクセルは、クワッドタイプまたはストライプタイプで配置されることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 1 8】

前記画素電極の少なくとも 1 つのスリットは、前記ゲート配線またはデータ配線のいずれか一つと同じ方向に配置されることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 1 9】

前記画素電極、前記第 1 共通電極及び前記第 2 共通電極は、透明な導電層であることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 2 0】

前記第 2 共通電極は、互いに一体化して連結され、銀ドットを介して前記第 1 基板から電圧が供給されることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 2 1】

第 1 基板上に第 1 共通電極を形成する段階と、
前記第 1 基板上にゲート配線及びデータ配線を交差させて R、G、B、W のサブピクセルを定義し、両配線の交差点に薄膜トランジスタを形成する段階と、
前記薄膜トランジスタを含む全面に保護膜を形成する段階と、
前記保護膜上に前記薄膜トランジスタに接続され、複数のスリットを有する画素電極を形成する段階と、
前記 W サブピクセルに限定して第 2 共通電極が形成された第 2 基板を、前記第 1 基板に対向合着させる段階と、
前記第 1 基板及び前記第 2 基板間に液晶層を形成する段階と
を備えることを特徴とする液晶表示素子の製造方法。

【請求項 2 2】

前記第 2 基板上に第 2 共通電極を形成する以前に、
前記第 2 基板上にブラックマトリクスを形成する段階と、
前記ブラックマトリクス上部の R、G、B、W の各サブピクセルに、R、G、B、W カラーフィルタ層を形成する段階と、
前記カラーフィルタ層を含む全面にオーバーコート層を形成する段階と
をさらに備えることを特徴とする請求項 2 1 に記載の液晶表示素子の製造方法。

【請求項 2 3】

前記 W カラーフィルタ層は、前記オーバーコート層を形成する段階と同時に形成することを特徴とする請求項 2 1 に記載の液晶表示素子の製造方法。

【請求項 2 4】

前記Wカラーフィルタ層と前記オーバーコート層は、同一物質からなることを特徴とする請求項23に記載の液晶表示素子の製造方法。

【請求項25】

前記第2共通電極は、透明な導電層から形成することを特徴とする請求項21に記載の液晶表示素子の製造方法。

【請求項26】

前記第2共通電極は、ITO (Indium Tin Oxide) またはIZO (Indium Zinc Oxide) から形成することを特徴とする請求項25に記載の液晶表示素子の製造方法。

【請求項27】

前記第2共通電極は、実質的にWサブピクセルの大きさと同一に形成することを特徴とする請求項21に記載の液晶表示素子の製造方法。

【請求項28】

前記第2共通電極を形成する段階において、

前記第2共通電極を互いに一体化して連結し、アクティブ領域の外周まで延在する第2共通配線をさらに形成することを特徴とする請求項21に記載の液晶表示素子の製造方法。

【請求項29】

前記第2共通配線をパネル隅に形成される銀ドットとコンタクトさせて、前記第1基板の駆動回路に電氣的に接続させる段階をさらに備えることを特徴とする請求項28に記載の液晶表示素子の製造方法。

【請求項30】

前記ゲート配線を形成する段階において、

前記第1共通電極にコンタクトする第1共通配線をさらに形成することを特徴とする請求項21に記載の液晶表示素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示素子 (LCD: Liquid Crystal Display Device) 及びその製造方法に係り、特に、FFS (Fringe Field Switching) モードで広視野角に加えて狭視野角を実現するためにRGBW-4サブピクセル構造においてホワイトサブピクセルを視野制御目的として用いる液晶表示素子及びその製造方法に関する。

【背景技術】

【0002】

近来、アクティブマトリクス液晶表示素子は、その性能の急速な発展に伴い、平板TV、携帯用コンピュータ、モニターなどに広範囲に使用されている。

【0003】

このアクティブマトリクス液晶表示素子の中でもツイステッドネマチック (TN: Twisted Nematic) 方式の液晶表示素子が主として用いられている。ツイステッドネマチック方式とは、両基板にそれぞれ電極を備え、液晶ダイレクタが90度ツイストするように配列した後、電極に電圧を加えて液晶ダイレクタを駆動する技術のことをいう。

【0004】

ツイステッドネマチック方式の液晶表示素子は、優れたコントラストと色再現性を提供するという点から脚光を浴びているが、視野角が狭いという慢性的な問題を抱えている。

【0005】

このようなTN方式における視野角問題を解決するために、対向電極と画素電極を透明伝導体で形成しながら対向電極と画素電極間の間隔を狭く形成し、これら対向電極と画素電極との間に形成されるフリンジフィールドによって液晶分子を動作させるFFSモード

10

20

30

40

50

が提案された。

【 0 0 0 6 】

以下、F F S モード液晶表示素子について具体的に説明する。

【 0 0 0 7 】

図 1 は、従来技術による F F S モード液晶表示素子を示す平面図であり、図 2 は、図 1 の I - I ' 線断面図である。

【 0 0 0 8 】

まず、F F S モード液晶表示素子の T F T アレイ基板 1 1 には、図 1 及び図 2 に示すように、不透明な金属から形成され、互いに直交してサブピクセルを定義するゲート配線 1 2 及びデータ配線 1 5 と、ゲート配線 1 2 と平行に配置される共通配線 2 5 と、ゲート配線 1 2 及びデータ配線 1 5 の交差地点で電圧のオン / オフをスイッチングする薄膜トランジスタと、透明な金属から形成され、絶縁膜によって絶縁され、かつ、画素領域内で互いにオーバーラップされる対向電極 2 4 及び画素電極 1 7 とが形成されている。ここで、対向電極 2 4 と共通配線 2 5 は互いにコンタクトする。

10

【 0 0 0 9 】

具体的に、対向電極 2 4 は、画素領域内でプレート形に形成され、画素電極 1 7 は、データ配線方向に複数個に分岐され、分岐された隣接した画素電極の間にはスリット 6 0 が存在する構造となっている。ここで、対向電極 2 4 には V c o m 信号が伝達され、画素電極 1 7 には薄膜トランジスタを通過したピクセル信号が伝達されることで、対向電極 2 4 と画素電極 1 7 との間にフリンジフィールドが発生する。

20

【 0 0 1 0 】

スリット 6 0 の幅は、略 2 ~ 6 μ m 範囲の値を有し、画素電極 1 7 と対向電極 2 4 との間に形成されるフリンジフィールドによって液晶が駆動される。すなわち、電圧非印加時にラビングによって初期配向されていた液晶が、フリンジフィールドによって回転し光を透過させるようになる。

【 0 0 1 1 】

一方、このような T F T アレイ基板 1 1 には、液晶層 3 1 を介在してカラーフィルタ層アレイ基板 2 1 が対向して合着されるが、このカラーフィルタ層アレイ基板 2 1 には、一定の順序に配列されて色を具現する赤色 (R)、緑色 (G)、青色 (B) のカラーフィルタ層 2 3 と、R、G、B セルの区画と光遮断の役割を担うブラックマトリクス 2 2 とが形成される。

30

【 0 0 1 2 】

カラーフィルタ層 2 3 は、各サブピクセルが一つの色素を持つように形成されるが、それぞれ独立して駆動され、これらの組み合わせにより 1 画素の色が表示される。

【 0 0 1 3 】

このような液晶表示素子のカラーフィルタ層 2 3 は、その配列方法によって、ストライプ配列、モザイク配列、デルタ配列、クワッド配列などに区分され、このような R、G、B の配列は、液晶表示パネルの大きさ、カラーフィルタの形状及び色配列によって様々に配列することができる。

【 発明の開示 】

40

【 発明が解決しようとする課題 】

【 0 0 1 4 】

しかしながら、上述した従来液晶表示素子には、次の問題点があった。

従来の F F S モード液晶表示素子については、広視野角を図る一方で、近くにいる人への個人情報流出を防ぐために狭視野角への変換も要求されているが、このような視野制御のためには、素子内に視野制御層を追加するか、上板全体に視野制御用電極を新たに追加形成する。しかしながら、かかる技術は、視野制御効果が微少であり、視野制御効果の上昇のために変形または追加された電極構造の範囲を拡大する場合に、開口率の面で極めて不利であり、かつ、狭視野角時に正面コントラスト比 (C R : C o n t r a s t R a t i o) までも大きく低下するという問題があった。

50

【 0 0 1 5 】

なお、上記技術はいずれも、新しい電極層の挿入及び信号印加によって駆動方法が複雑になるという最大の問題があった。

【 0 0 1 6 】

本発明は上記の問題点を解決するためのもので、その目的は、R G B W - 4 サブピクセルのうちホワイトサブピクセルについて、広視野角のときにはR G Bの隣接サブピクセルと同様にF F Sモードで駆動し、狭視野角のときにはのみ隣接サブピクセルと違い垂直電界を形成するようにすることによって、F F Sモードで広視野に加えて狭視野角を実現することができる液晶表示素子及びその製造方法を提供することにある。

【 課題を解決するための手段 】

10

【 0 0 1 7 】

上記目的を達成するために、本発明に係る液晶表示素子は、第1基板上に互いに直交してR、G、B、Wのサブピクセルを定義するゲート配線及びデータ配線と、前記ゲート配線及びデータ配線の交差点に配置される薄膜トランジスタと、前記R、G、B、Wサブピクセル内に備えられるプレート形の第1共通電極と、前記薄膜トランジスタに接続され、前記第1共通電極と絶縁されて複数のスリットを有する画素電極と、前記第1基板に対向合着され、前記第2基板との空間に液晶層が備えられる第2基板と、前記第2基板上にWサブピクセルに対応するように形成されるプレート形の第2共通電極とを備えることを特徴とする。

【 0 0 1 8 】

20

一方、本発明に係る液晶表示素子の製造方法は、第1基板上に第1共通電極を形成する段階と、前記第1基板上にゲート配線及びデータ配線を交差させてR、G、B、Wのサブピクセルを定義し、両配線の交差点に薄膜トランジスタを形成する段階と、前記薄膜トランジスタを含む全面に保護膜を形成する段階と、前記保護膜上に前記薄膜トランジスタに接続され、複数のスリットを有する画素電極を形成する段階と、前記Wサブピクセルに限定して第2共通電極が形成された第2基板を前記第1基板に対向合着させる段階と、前記第1基板及び前記第2基板間に液晶層を形成する段階とを備えることを特徴とする。

【 0 0 1 9 】

ここで、本願発明は、R G B W - 4 サブピクセルのうちホワイトサブピクセル（Wサブピクセル）を用いて広・狭視野角を制御することを特徴としており、Wサブピクセルにつ

30

【 0 0 2 0 】

すなわち、R、G、B、Wの4個のサブピクセルによって一つの画素を構成する液晶表示素子において、R、G、Bサブピクセルは、常にF F Sモードで駆動し、Wサブピクセルは、広視野角のときにF F Sモードで駆動することで、視野角を広め、狭視野角のとき

40

【 発明の効果 】

【 0 0 2 1 】

本発明による液晶表示素子及びその製造方法によれば、次の効果が得られる。

【 0 0 2 2 】

第1に、R G B W - 4 サブピクセルのうちホワイトサブピクセルに対して、広視野角のときには、R G Bの隣接サブピクセルと同様にF F Sモードで駆動させて視野角を広めるほか、ホワイト輝度も補償する一方、狭視野角のときには、隣接画素と違い垂直電界を形成するE C Bモードで駆動されるようにすることによって視野角を減少させ、個人情報

50

【 0 0 2 3 】

第 2 に、既存の視野角制御技術に比べて、Wサブピクセルの上板にのみ共通電極をさらに形成すればいいので、製造コストの削減及び工程の単純化が図られる。そして、上板にさらに形成された共通電極について、広視野角のときにはフローティングさせるか、下板の共通電極と同じ電圧が流れるようにし、また、狭視野角のときには下板の共通電極と一定の電位差を有するように駆動すればいいので、駆動面においても容易である。

【 発明を実施するための最良の形態 】

【 0 0 2 4 】

以下、添付の図面を参照しつつ、本発明に係る液晶表示素子及びその製造方法の好適な実施形態について詳細に説明する。

10

【 0 0 2 5 】

図 3 は、本発明による F F S モード液晶表示素子の平面図であり、図 4 は、図 3 の I I - I I ' 線断面図であり、図 5 は、本発明によるカラーフィルタ層アレイ基板のパターン配置図である。

【 0 0 2 6 】

また、図 6 A 及び図 6 B は、本発明による液晶表示素子の広視野角モードを説明するための断面図であり、図 7 A 及び図 7 B は、本発明による液晶表示素子の狭視野角モードを説明するための断面図であり、図 8 A 乃至図 8 D は、図 3 の I I I - I I I ' 線における工程断面図である。

【 0 0 2 7 】

20

まず、本発明による液晶表示素子は、図 3 及び図 4 に示すように、互いに対向して合着され、それによる空間に液晶層 1 3 1 が封入される T F T アレイ基板 1 1 1 及びカラーフィルタ層アレイ基板 1 2 1 から構成される。ここで、T F T アレイ基板 1 1 1 には、R、G、B、Wの各サブピクセルに、スイッチング機能を行う薄膜トランジスタ、フリンジフィールドを形成する第 1 共通電極 1 2 4 及び画素電極 1 1 7 が備えられており、カラーフィルタ層アレイ基板 1 2 1 には、Wサブピクセルにのみ視野角を制御するための第 2 共通電極 1 2 6 が形成されている。

【 0 0 2 8 】

すなわち、R、G、Bサブピクセルは、フリンジフィールドが形成されることから広視野角または狭視野角の制御にかかわらず F F S モードが具現され、Wサブピクセルは、広視野角と狭視野角を制御するための視野角制御用サブピクセルとして働く。広視野角モードでは、WサブピクセルをR、G、Bサブピクセルのように F F S モードに具現して視野角を向上させ、狭視野角モードでは、Wサブピクセルに垂直電界を形成しコントラスト比を落とすことによって視野角を減少させる。

30

【 0 0 2 9 】

このとき、R、G、B、Wサブピクセルの配置によって、R、G、B、Wのサブピクセルが四角形状に配列されて、2 × 2 構造のサブピクセルが一つの画素を構成するクワッドタイプと、R、G、B、Wのサブピクセルが順次に配列されて、4 個のサブピクセルが一つの画素を構成するストライプタイプとに区分される。

具体的には、T F T アレイ基板 1 1 1 には、ゲート絶縁膜 1 1 3 によって互いに絶縁され、互いに直交するゲート配線 1 1 2 及びデータ配線 1 1 5 によって R、G、B、Wのサブピクセルが定義され、このゲート配線とデータ配線との交差点には薄膜トランジスタ (T F T) が形成され、各サブピクセル内には V c o m 信号が印加され、該サブピクセル内部に一体として形成されたプレート形の第 1 共通電極 1 2 4 及び薄膜トランジスタのドレイン電極 1 1 5 b にコンタクトしてピクセル信号が印加され、第 1 共通電極 1 2 4 と絶縁されて複数個のスリット 1 6 0 を持つ画素電極 1 1 7 が形成される。これらスリット 1 6 0 を介して第 1 共通電極と画素電極との間にフリンジフィールドが形成され液晶層 1 3 1 を駆動させるようになる。

40

【 0 0 3 0 】

第 1 共通電極 1 2 4 及び画素電極 1 1 7 は、I T O (I n d i u m T i n O x i d

50

e) または I Z O (I n d i u m Z i n c O x i d e) のような透明導電物質を蒸着しパターニングして形成する。ここで、第 1 共通電極は、ゲート配線層の下部に形成されるか、または、データ配線層の上部に形成される。第 1 共通電極がデータ配線の上部に形成される場合、絶縁膜を介して画素電極と絶縁されるように形成する。

画素電極のスリット 1 6 0 は、その長軸がゲート配線またはデータ配線方向に配置されるように形成可能であり、左右視野角を狭めるためにはデータ配線方向に形成する。R、G、B、W サブピクセルの全体に対して同じ方向に画素電極のスリットが配置されるようにする。

【 0 0 3 1 】

そして、第 1 共通電極 1 2 4 は、第 1 共通配線 1 2 5 にコンタクトして V c o m 信号を受信し、この第 1 共通配線 1 2 5 は、ゲート配線と平行に形成されてアクティブ領域の外周から V c o m 信号を受信する。 10

【 0 0 3 2 】

画素電極 1 1 7 は、保護膜 1 1 6 を貫通して薄膜トランジスタのドレイン電極 1 1 5 b にコンタクトしてピクセル信号を受信する。

【 0 0 3 3 】

一方、薄膜トランジスタは、電圧のオン / オフを制御するスイッチング機能を担うもので、ゲート配線 1 1 2 から分岐したゲート電極 1 1 2 a と、ゲート配線 1 1 2 を含む全面に形成されたゲート絶縁膜 1 1 3 と、ゲート電極上部のゲート絶縁膜上に非晶質シリコン (a - S i) を蒸着して形成された半導体層 1 1 4 と、データ配線 1 1 5 から分岐して半導体層 1 1 4 上に形成されるソース / ドレイン電極 1 1 5 a , 1 1 5 b とで構成される。 20

【 0 0 3 4 】

このような薄膜トランジスタアレイ基板 1 1 1 は、液晶層 1 3 1 を介在してカラーフィルタ層アレイ基板 1 2 1 に対向して合着される。このカラーフィルタ層アレイ基板 1 2 1 には、R、G、B セル間の区画と光遮断の役割を担うブラックマトリクス 1 2 2 と、一定の順序に配列されて色を具現する赤色 (R)、緑色 (G)、青色 (B)、ホワイト (W) のカラーフィルタ層 1 2 3 と、W サブピクセルの視野角を制御するために W サブピクセルにのみ形成される第 2 共通電極 1 2 6 とが備えられる。この第 2 共通電極 1 2 6 は、透明な導電物質からなり、W サブピクセル内にプレート形に形成する。

【 0 0 3 5 】

ここで、第 2 共通電極 1 2 6 には、第 1 基板の第 1 共通電極とは異なる V c o m 信号が印加されなければならない、このため、図 5 に示すように、W サブピクセルにのみ形成された第 2 共通電極 1 2 6 を一体化して連結する第 2 共通配線 1 2 7 がさらに備えられ、この第 2 共通配線は、アクティブ領域の外周まで延在する。第 2 共通配線 1 2 7 は、画素の縁部に形成して、画像の表示される領域を遮光しないようにし、ゲート配線と平行に形成することができる。このような第 2 共通配線に V c o m 信号を印加するためには、これを第 1 基板の外部駆動回路に接続しなければならない、これら両者は、パネル隅に配置されて上、下板を電氣的に接続する銀ドット 1 9 1 を介して互いに接続する。 30

【 0 0 3 6 】

一方、カラーフィルタ層を構成する R、G、B、W の色は、それぞれ独立して駆動され、これらの組み合わせによって 1 画素の色が表示される。このとき、W サブピクセルには、カラーフィルタ層を形成することなく W 色を具現しても良く、R、G、B の顔料を混ぜないレジストを使って R、G、B のカラーフィルタ層工程と同時に形成しても良い。 40

【 0 0 3 7 】

W サブピクセルに対してカラーフィルタ層工程を行わない場合には、R、G、B サブピクセルの段差と W サブピクセルの段差が異なってくるが、該カラーフィルタ層を含む全面にオーバーコート層 1 2 8 を平坦に形成することによって、基板全面に対する表面段差不均一を解消することができる。このとき、第 2 共通電極 1 2 6 は、W サブピクセルのオーバーコート層 1 2 8 上に形成する。

【 0 0 3 8 】

このように本発明による液晶表示素子は、R、G、Bのサブピクセルを配置する以外に、顔料を含まないホワイトパターンWのサブピクセルをさらに構成し、R、G、B、Wピクセルを配置することで一つの画素を構成する。こうすると、R、G、Bサブピクセルには、顔料が含まれたカラーフィルタ層を形成することから透過率が落ちるのに対し、Wサブピクセルには、顔料が含まれないので全体画素の透過率が向上する。

【0039】

一方、TFTアレイ基板とカラーフィルタ層アレイ基板の内側面には、液晶分子を望む方向に初期配列させるために配向膜がさらに備えられ、これら両基板の外側面には自然光を偏らせるための偏光板がさらに備えられる。ここで、TFTアレイ基板の外側面に付着される下部偏光板の偏光軸とカラーフィルタ層アレイ基板の外側面に付着される上部偏光板の偏光軸は、互いに直交するように構成され、配向膜は、上、下部偏光板のいずれか一つの偏光板の偏光軸と水平に配向処理する。

10

【0040】

図面では、TFTアレイ基板の内側面に備えられる配向膜を上板偏光板の偏光軸と水平な方向に配向処理することによって、液晶分子が画素電極スリットの長さ方向に初期配列されるようにする。

【0041】

このように構成される本発明による液晶表示素子は、RGBサブピクセルについては、広視野角か狭視野角かにかかわらず、同一電圧（FFS駆動電圧）を印加して同じ透過特性を有するようにし、視野角制御用Wサブピクセルについては、広視野角か狭視野角かによって相異なる電圧を印加して視野角が制御されるようにすることを特徴とする。

20

【0042】

まず、液晶表示素子を広視野角モードで駆動する場合には、R、G、B、WサブピクセルをいずれもFFSモードで駆動するが、図6Aに示すように、第1共通電極124及び画素電極117にいかなる電圧も印加しなかった場合には、液晶分子131aが初期配列状態を維持するので、液晶分子の初期配列方向と垂直な下部偏光板の偏光軸を通して入射した光が液晶層131を通過できず、ブラック状態が具現される。

【0043】

そして、図6Bに示すように、第1共通電極124にVcom電圧を印加し、画素電極にピクセル電圧を印加した場合、第1共通電極と画素電極との間にフリンジフィールドが形成されるので、液晶分子131aがフリンジフィールドによって水平方向に動く。したがって、下部偏光板の偏光軸を通過した光が液晶層から上部偏光板の偏光軸を通過し、ホワイト状態が具現される。

30

【0044】

このときに、Wサブピクセルの第2共通電極126は、フリンジフィールド形成過程に関与しないように、電圧が印加されないフローティング状態にするか、または、第1共通電極と同じ電圧を印加して垂直に形成される電界がほとんど形成されないようにする。

【0045】

このように広視野角モードでは、WサブピクセルもR、G、Bサブピクセルと同様にFFSモードで動作するので、広視野角の実現ができ、同時にホワイト輝度補償効果も満足させることが可能になる。

40

【0046】

一方、液晶表示素子を狭視野角モードで駆動する場合には、R、G、Bサブピクセルは、FFSモードで駆動するのに対し、Wサブピクセルは、それ以上輝度補償ピクセルとして機能できず、単に視野角制御の機能のみを行うことになる。この場合、広視野角モードと違い、第2共通電極126が電界形成過程に関与する。

【0047】

まず、図7Aに示すように、R、G、Bサブピクセルの第1共通電極124及び画素電極117にいかなる電圧も印加せず、Wサブピクセルの第2共通電極126に、第1共通電極との間で垂直電界が形成されるように一定の電圧を印加した場合、R、G、Bサブピ

50

クセル中の液晶分子 131a は、初期配列状態を維持するので、液晶分子の初期配列方向と垂直な下部偏光板の偏光軸から入射した光が液晶層 131 を通過できず、ブラック状態を具現し、W サブピクセル内の液晶分子 131a は、第 1 共通電極 124 と第 2 共通電極 126 との間に形成される垂直電界によって垂直方向にチルトして光を透過させなくなる。しかし、正面からは、ホワイト状態であろうと、または、ブラック状態であろうとも光を観察できないが、W サブピクセルの左、右視野角方向では光漏れが発生することになる。すなわち、W サブピクセルにのみ垂直電界を形成することによってブラック状態での狭視野角を具現する。

【0048】

これにより、ブラック状態の左、右視野角方向から光が多く漏れるのを観察できるが、4 個のサブピクセルが 1 画素を構成するという点から、観測者がパネルを左、右視野角から観察するとブラック輝度が急激に上昇し、コントラスト比 (CR) が落ちるという結果が得られ、したがって、素子の視野角が減少することとなる。

10

【0049】

一方、R、G、B サブピクセルの第 1 共通電極 124 に Vcom 信号を印加し、画素電極 117 にピクセル信号を印加し、W サブピクセルの第 2 共通電極に、第 1 共通電極との間に垂直電界が形成されるように一定電圧を印加した場合、図 7B に示すように、R、G、B サブピクセルの第 1 共通電極と画素電極との間にフリンジフィールドが形成され、この電界によって液晶分子 131a は、横方向に動き、下部偏光板の偏光軸から入射した光が液晶層 131 を通過してホワイト状態を具現し、W サブピクセル中の液晶分子は、第 1 共通電極 124 と第 2 共通電極 126 との間に形成される垂直電界によって垂直方向にチルトし光を透過させなくなる。この場合にも、W サブピクセルの正面では光を観察できないが、左、右視野角方向では光漏れが発生するので視野角が減少することになる。すなわち、R、G、B サブピクセルに対して横電界を形成し、W サブピクセルに対して垂直電界を形成することによって、ホワイト状態での狭視野角を具現する。

20

【0050】

このとき、狭視野角を具現するための、W サブピクセルの画素電極 117 のピクセル電圧としては、第 1 共通電極に印加される Vcom 電圧と等しいか、しきい値電圧未満の電圧が印加され、第 1 共通電極 124 は、広視野角モードにおける電圧と同じ電圧が印加され、第 2 共通電極 126 は、第 1 共通電極に対して 1 ~ 4 V または - 4 ~ - 1 V の電位差が発生するように印加される。このとき、第 2 共通電極に印加される Vcom 電圧は、直

30

【0051】

このように本発明による液晶表示素子は、広視野角モードを具現しようとする場合には、R、G、B、W サブピクセル全体に対して FFS モードを適用し、狭視野角モードを具現しようとする場合には、R、G、B サブピクセルに対しては FFS モードを適用し、W サブピクセルに対しては、第 1 基板及び第 2 基板間に垂直電界を形成し、液晶分子をツイストさせるのではなくチルトさせることによって光が透過しないようにする。

【0052】

以下、本発明の液晶表示素子の製造方法について、より具体的に説明する。

40

まず、図 8A に示すように、絶縁基板の全面に ITO (Indium Tin Oxide) または IZO (Indium Zinc Oxide) のような透明導電物質を蒸着し、W サブピクセルに残るようにターニングしてプレート形の第 1 共通電極 124 を形成する。

【0053】

その後、第 1 共通電極 124 を含む全面に、低い比抵抗を有する銅 (Cu)、アルミニウム (Al)、アルミニウム合金 (AlNd)、モリブデン (Mo)、モリブデン - タングステン (MoW) などの金属を蒸着したのちパターンングすることで、ゲート配線 (図 3 の 112)、ゲート電極 112a 及び第 1 共通配線 (図 3 の 125) を形成する。

【0054】

50

このとき、第1共通配線125は、ゲート配線112と平行に形成し、第1共通電極124にコンタクトするように形成する。第1共通配線は、アクティブ領域の外周まで延在し、TFTアレ基板の外部駆動回路に接続される。

【0055】

そして、本実施の形態では、ゲート配線層形成の前に第1共通電極を形成したが、これに限定されるものではなく、ゲート配線層形成の以後、または、データ配線層形成の以後に形成しても良い。

【0056】

続いて、ゲート電極112aを含む全面に、シリコン酸化物(SiO_x)またはシリコン窒化物(SiN_x)などの無機絶縁物質を、通常、プラズマ強化型化学蒸気蒸着(PECVD: Plasma Enhanced Chemical Vapor Deposition)方法で蒸着してゲート絶縁膜113を形成し、このゲート絶縁膜を含む全面に、非晶質シリコンを蒸着しフォトリソエッチング工程でパターニングすることで、ゲート電極112a上部に半導体層114を形成する。

10

【0057】

続いて、図8Bに示すように、半導体層114を含む全面に、銅(Cu)、アルミニウム(Al)、アルミニウム合金(AlNd)、モリブデン(Mo)、モリブデン-タングステン(MoW)などの低抵抗金属を蒸着したのちパターニングすることで、データ配線115及びソース/ドレイン電極115a, 115bを形成する。

【0058】

20

このとき、データ配線115は、ゲート配線112と交差するように形成してR、G、B、Wのサブピクセルを定義し、ソース/ドレイン電極115a, 115bは、半導体層114の両端にオーバーラップするように形成して薄膜トランジスタを完成する。

【0059】

その後、データ配線115を含む全面に、シリコン窒化物、シリコン酸化物などの無機材料を蒸着するか、または、BCB(Benzocyclobutene)、アクリル樹脂などの有機材料を塗布して保護膜116を形成し、薄膜トランジスタのドレイン電極が露出されるように保護膜を選択的に除去してコンタクトホール200を形成する。

【0060】

続いて、図8Cに示すように、保護膜116を含む全面にITOまたはIZOのような透明導電物質を蒸着したのちパターニングすることで、スリット160を有する画素電極117を形成する。このとき、各サブピクセルに形成された画素電極117は、互いに一体化して連結されてコンタクトホール(図8Bの200)を介してドレイン電極115bにコンタクトする。

30

【0061】

続いて、図8Dに示すように、カラーフィルタ層アレ基板121には、ブラックマトリクス122、カラーフィルタ層123、オーバーコート層128及び第2共通電極126が形成される。ここで、カラーフィルタ層アレ基板上にCrなどの反射率の高い物質を蒸着し、光漏れが発生する領域、例えば、サブ画素周縁と薄膜トランジスタが配置される箇所に残るようにパターニングしてブラックマトリクスを形成する。

40

【0062】

その後、ブラックマトリクス122を含む全面に、顔料を含有したカラーレジストを塗布しパターニングしてカラーフィルタ層を形成する。このとき、赤色(R)、緑色(G)、青色(B)を表すカラーレジストを使用するが、通常、赤色カラーレジストを塗布及びパターニングしてRサブピクセルにRカラーフィルタ層を形成し、緑色カラーレジストを塗布及びパターニングしてGサブピクセルにGカラーフィルタ層を形成した後、最後に青色カラーレジストを塗布及びパターニングしてBサブピクセルにBカラーフィルタ層を形成する。

【0063】

続いて、R、G、Bカラーフィルタ層123を含む全面に、アクリル樹脂などの有機絶

50

縁物質を平坦に塗布してオーバーコート層 128 を形成する。このオーバーコート層は、顔料を含有しなく、よって、W-サブピクセルではホワイト色を具現する。カラーフィルタ層を形成するついでに、ホワイト色カラーレジストを塗布及びパターンニングしてWサブピクセルにWカラーフィルタ層を別に形成しても良いが、上記のようにWサブピクセルに形成されるオーバーコート層をWカラーフィルタ層にしてもよい。

【0064】

その後、オーバーコート層 128 を含む全面に、ITO、IZOのような透明導電物質を蒸着しパターンニングすることで、Wサブピクセルにのみ第2共通電極 126 を形成する。第2共通電極は、視野角制御のためのもので、Wサブピクセルの大きさで形成する。

【0065】

この時、第2共通電極を一体化して連結する第2共通配線（図5の127）を同時に形成するが、第2共通配線は、アクティブ領域外周まで延在し、後続工程でパネル隅に形成される銀ドット（図5の191）を介してTFTアレイ基板の外部駆動回路に電氣的に接続される。

【0066】

最後に、薄膜トランジスタアレイ基板の周縁にシール材を形成し、アクティブ領域にスペーサを均一に散布した後、カラーフィルタ層アレイ基板 121 を対向して合着させ、これら両板間に液晶層 131 を形成することで、本発明による液晶表示素子を完成する。

【図面の簡単な説明】

【0067】

【図1】従来技術によるFFSモード液晶表示素子を示す平面図である。

【図2】図1のI-I'線断面図である。

【図3】本発明によるFFSモード液晶表示素子を示す平面図である。

【図4】図3のII-II'線断面図である。

【図5】本発明によるカラーフィルタ層アレイ基板のパターン配置図である。

【図6A】本発明による液晶表示素子の広視野角モードを説明するための断面図である。

【図6B】本発明による液晶表示素子の広視野角モードを説明するための断面図である。

【図7A】本発明による液晶表示素子の狭視野角モードを説明するための断面図である。

【図7B】本発明による液晶表示素子の狭視野角モードを説明するための断面図である。

【図8A】図3のIII-III'切断線における工程断面図である。

【図8B】図3のIII-III'切断線における工程断面図である。

【図8C】図3のIII-III'切断線における工程断面図である。

【図8D】図3のIII-III'切断線における工程断面図である。

【符号の説明】

【0068】

111 TFTアレイ基板、112 ゲート配線、112a ゲート電極、113 ゲート絶縁膜、114 半導体層、115 データ配線、115a ソース電極、115b ドレイン電極、116 保護膜、117 画素電極、121 カラーフィルタ層アレイ基板、122 ブラックマトリクス、123 カラーフィルタ層、124 第1共通電極、125 第1共通配線、126 第2共通電極、127 第2共通配線、128 オーバーコート層、131 液晶層、131a 液晶分子、160 スリット。

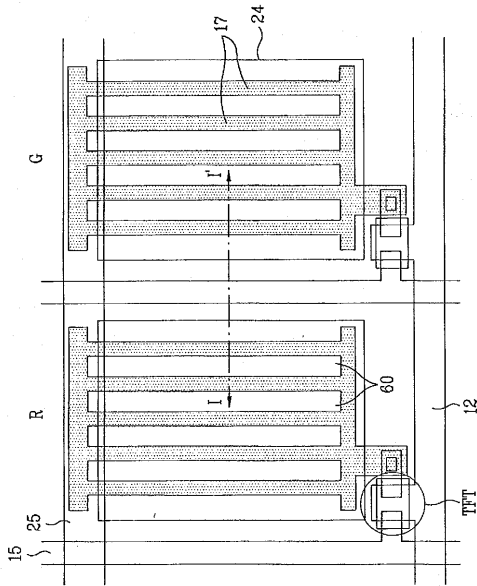
10

20

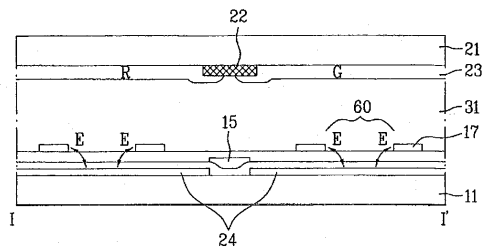
30

40

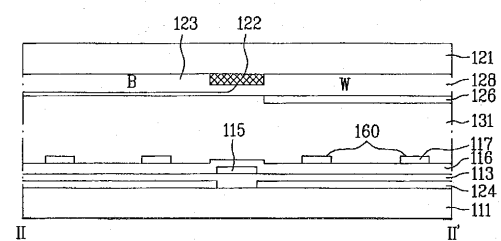
【図 1】



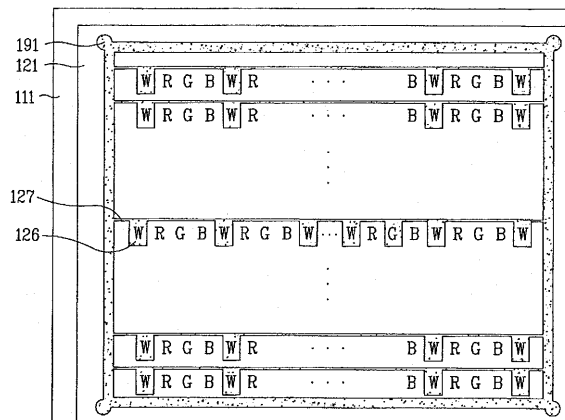
【図 2】



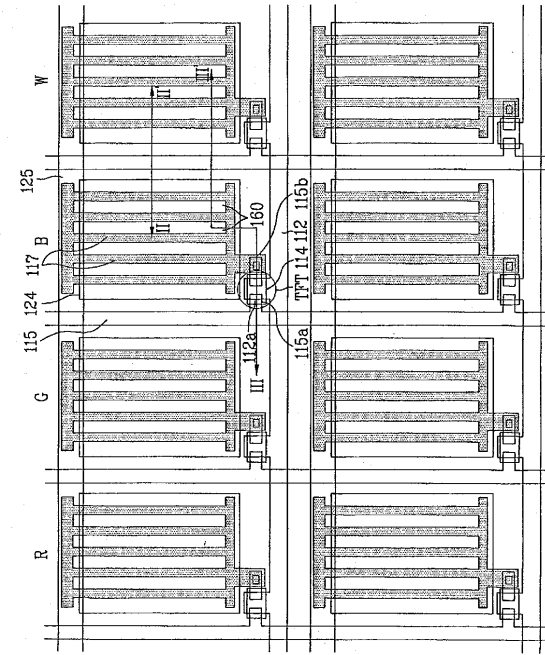
【図 4】



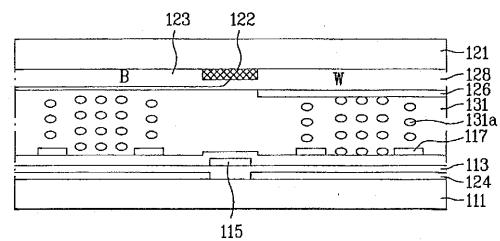
【図 5】



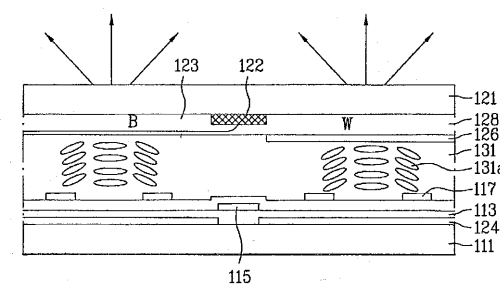
【図 3】



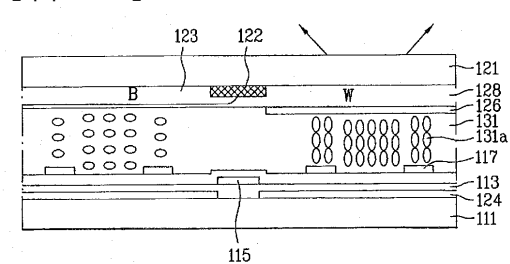
【図 6 A】



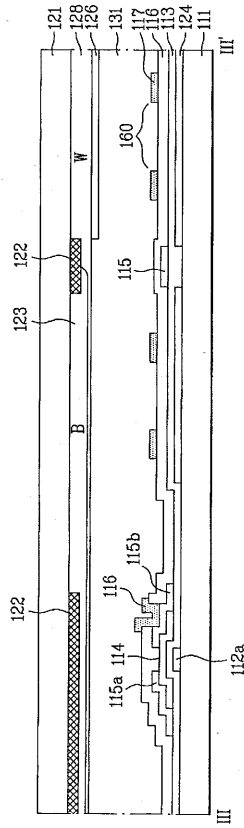
【図 6 B】



【図 7 A】



【図 8 D】



フロントページの続き

(72)発明者 陳 賢碩

大韓民国京畿道安養市東安區飛散洞 1 1 0 9 - 4、セトビヨル・アパートメント 6 0 8 - 9 1 1

(72)発明者 張 亨錫

大韓民国京畿道城南市盆唐區野塔洞ジャンミミョルヒョンデ・アパートメント 8 0 3 - 2 0 1

Fターム(参考) 2H088 EA02 EA22 EA23 EA64 HA02 HA12 MA01 MA20

2H091 GA02 HA05 LA19 LA30

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2007178979A	公开(公告)日	2007-07-12
申请号	JP2006140733	申请日	2006-05-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	陳賢碩 張亨錫		
发明人	陳 賢碩 張 亨錫		
IPC分类号	G02F1/1335 G02F1/13 G02F1/137		
CPC分类号	G02F1/1362 G02F1/1323 G02F1/133514 G02F1/134363 G02F2001/134381 G02F2201/52 G09G3/3607 G09G3/3648 G09G2300/0452 G09G2320/028		
FI分类号	G02F1/1335 G02F1/13.505 G02F1/137 G02F1/1343		
F-TERM分类号	2H088/EA02 2H088/EA22 2H088/EA23 2H088/EA64 2H088/HA02 2H088/HA12 2H088/MA01 2H088/MA20 2H091/GA02 2H091/HA05 2H091/LA19 2H091/LA30 2H092/GA14 2H092/GA37 2H092/HA14 2H092/JA26 2H092/JA46 2H092/JB13 2H092/JB52 2H092/KA05 2H092/KA07 2H092/KA12 2H092/KA19 2H092/KB05 2H092/KB14 2H092/KB22 2H092/KB24 2H092/KB26 2H092/MA08 2H092/NA01 2H092/PA08 2H092/QA09 2H191/FA09 2H191/GA04 2H191/HA04 2H191/HA15 2H191/LA25 2H191/LA40 2H191/NA73 2H191/NA77 2H291/FA09 2H291/GA04 2H291/HA04 2H291/HA15 2H291/LA25 2H291/LA40 2H291/NA73 2H291/NA77		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020050131564 2005-12-28 KR		
其他公开文献	JP4543006B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置及其制造方法，该液晶显示装置在RGBW-4子像素结构中制造用于观察控制目的的白色子像素，以实现除FFS模式中的宽视角之外的窄视角。栅极布线和数据布线，其在第一基板上彼此正交地限定R，G，B和W子像素；薄膜晶体管，设置在栅极布线和数据布线之间的交叉点处；，设置在G，B，W子像素中的板状第一公共电极，连接到薄膜晶体管并具有与第一公共电极绝缘的多个狭缝的像素电极，第二基板，其上相对于第一基板在空间中形成液晶层，以及形成在第二基板上的板状第二公共电极126，以对应于W子像素。点域5

