



## 【特許請求の範囲】

## 【請求項 1】

上部基板上に形成された共通電極と、

前記上部基板と対向する下部基板上に形成されたゲート駆動部と、

前記ゲート駆動部と対向する前記共通電極の上部に形成された絶縁パターンと、

前記上部基板と前記下部基板とを合着させるための導電性のシーリング材と、を備えることを特徴とする液晶表示装置。

## 【請求項 2】

前記絶縁パターンは、前記上部基板と前記下部基板との間のセルギャップの厚さより薄く形成されることを特徴とする請求項 1 に記載の液晶表示装置。

10

## 【請求項 3】

前記ゲート駆動部は、

電源信号及びゲート制御信号を供給するために、前記下部基板上に形成された信号ライン群と、

前記信号ライン群のうち少なくともいずれか一つと接続された複数の薄膜トランジスタと、を備えることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 4】

前記信号ライン群を覆うゲート絶縁膜と、

前記ゲート絶縁膜及び前記薄膜トランジスタを覆う保護膜と、

前記ゲート絶縁膜及び前記保護膜を貫通して、前記信号ライン群を露出させる第 1 接触ホールと、

20

前記保護膜を貫通して、前記薄膜トランジスタを露出させる第 2 接触ホールと、

前記保護膜の上部に形成されて、前記第 1 接触ホール及び前記第 2 接触ホールを通じて前記信号ライン群及び前記薄膜トランジスタを接続させる接続パターンと、を更に備えることを特徴とする請求項 3 に記載の液晶表示装置。

## 【請求項 5】

前記絶縁パターンは、前記接続パターンと重なることを特徴とする請求項 4 に記載の液晶表示装置。

## 【請求項 6】

前記信号ライン群を覆うゲート絶縁膜と、

30

前記ゲート絶縁膜上に形成された追加接続パターンと、

前記ゲート絶縁膜及び前記薄膜トランジスタを覆う保護膜と、

前記ゲート絶縁膜及び前記保護膜を貫通して、前記信号ライン群を露出させる第 1 接触ホールと、

前記保護膜を貫通して、前記薄膜トランジスタを露出させる第 2 接触ホールと、

前記保護膜を貫通して、前記追加接続パターンを露出させる第 3 及び第 4 接触ホールと

、前記保護膜の上部に形成されると共に、前記第 1 接触ホール及び第 3 接触ホールを通じて前記信号ライン群と前記追加接続パターンとを接続させる第 1 接続パターンと、

前記保護膜の上部に形成されると共に、前記第 2 接触ホール及び第 4 接触ホールを通じて前記薄膜トランジスタと前記追加接続パターンとを接続させる第 2 接続パターンと、を更に備えることを特徴とする請求項 3 に記載の液晶表示装置。

40

## 【請求項 7】

前記絶縁パターンは、前記第 1 及び第 2 接続パターンと重なることを特徴とする請求項 6 に記載の液晶表示装置。

## 【請求項 8】

下部基板上に複数のゲートライン、前記ゲートラインに電源信号及びゲート制御信号を供給するゲート駆動部を備える薄膜トランジスタアレイ基板を設けるステップと、

上部基板上に共通電圧を供給される共通電極、前記共通電極上に形成された絶縁パターンを含むカラーフィルタアレイ基板を設けるステップと、

50

前記薄膜トランジスタアレイ基板及び前記カラーフィルタアレイ基板を導電性のシーリング材で合着させるステップと、を含むことを特徴とする液晶表示装置の製造方法。

【請求項 9】

前記絶縁パターンは、前記薄膜トランジスタアレイ基板と前記カラーフィルタアレイ基板との間のセルギャップを維持するためのスペーサと同時に形成されることを特徴とする請求項 8 に記載の液晶表示装置の製造方法。

【請求項 10】

前記絶縁パターンは、前記セルギャップの厚さより薄く形成されることを特徴とする請求項 9 に記載の液晶表示装置の製造方法。

【請求項 11】

上部基板上に形成された共通電極と、  
前記上部基板と対向する下部基板上に形成されたゲート駆動部と、  
前記ゲート駆動部の接続パターンの上部に形成された絶縁パターンと、  
前記上部基板と前記下部基板とを合着させるための導電性のシーリング材と、を備えることを特徴とする液晶表示装置。

【請求項 12】

前記絶縁パターンは、前記上部基板と前記下部基板との間のセルギャップの厚さより薄く形成されることを特徴とする請求項 11 に記載の液晶表示装置。

【請求項 13】

前記ゲート駆動部は、  
電源信号及びゲート制御信号を供給するために、前記下部基板上に形成された信号ライン群と、  
前記信号ライン群のうち少なくともいずれか一つと接続された複数の薄膜トランジスタと、を備えることを特徴とする請求項 11 に記載の液晶表示装置。

【請求項 14】

下部基板上に複数のゲートライン、前記ゲートラインに電源信号及びゲート制御信号を供給するゲート駆動部の接続パターンの上部に絶縁パターンが形成された薄膜トランジスタアレイ基板を設けるステップと、

上部基板上に共通電圧を供給される共通電極及びカラーフィルタアレイ基板を設けるステップと、

前記薄膜トランジスタアレイ基板及び前記カラーフィルタアレイ基板を導電性のシーリング材で合着させるステップと、を含むことを特徴とする液晶表示装置の製造方法。

【請求項 15】

前記絶縁パターンは、前記薄膜トランジスタアレイ基板と前記カラーフィルタアレイ基板との間のセルギャップを維持するためのスペーサと同時に形成されることを特徴とする請求項 14 に記載の液晶表示装置の製造方法。

【請求項 16】

前記絶縁パターンは、前記セルギャップの厚さより薄く形成されることを特徴とする請求項 14 に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及びその製造方法に係り、特に駆動回路が実装された液晶表示装置の工程時間を短縮すると共に、上部基板の共通電極と下部基板の駆動回路部との間の短絡を防止するための液晶表示装置及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、電界を利用して液晶の光透過率を調節することによって画像を表示する。このような液晶表示装置は、図 1 及び図 2 に示したように、液晶 50 を挟んで互に対向する薄膜トランジスタアレイ基板 70 及びカラーフィルタアレイ基板 80 を備える。

10

20

30

40

50

## 【 0 0 0 3 】

薄膜トランジスタアレイ基板 70 は、下部基板 1 上に互いに交差して形成されたゲートライン 2 及びデータライン 4、それらゲートライン 2 及びデータライン 4 の交差部に形成された薄膜トランジスタ 30、薄膜トランジスタ 30 と接続された画素電極 22、及びそれら上に液晶配向のために塗布された下部配向膜（図示せず）を備える。

## 【 0 0 0 4 】

カラーフィルタアレイ基板 80 は、上部基板 11 上に形成されて光漏れの防止のためのブラックマトリックス 18、カラー具現のためのカラーフィルタ 12、画素電極 22 と垂直電界をなす共通電極 14、及びそれら上に液晶配向のために塗布された上部配向膜（図示せず）を備える。

10

## 【 0 0 0 5 】

一方、カラーフィルタアレイ基板 80 の共通電極 14 に共通電圧を印加するために、図 2 に示したように、シーリング材 16 の外側に形成された銀ドット 10 を備える。この銀ドット 10 は、ペーストの状態に薄膜トランジスタアレイ基板 70 とカラーフィルタアレイ基板 80 との間に点状に塗布された後、二つの基板 70、80 は、シーリング材を利用して合着される。合着時に下部及び上部基板 1、11 に加えられる圧力により、銀ドット 10 が隣接領域に拡張される。このとき、隣接領域に拡張された銀ドット 10 がスクライピング工程により損傷されないためには、スクライピングラインの内側に相対的に多くの銀ドット領域が必要である。銀ドット 10 を形成するために、液晶パネルを形成した後、あらゆるパネル領域に銀ドット工程を行えねばならないので、工程が複雑であると共に、

20

## 【 0 0 0 6 】

また、薄膜トランジスタアレイ基板 70 に備えられたゲートライン 2 及びデータライン 4 に信号を供給するために、液晶表示装置は、ゲート駆動部及びデータ駆動部をさらに備えねばならない。

## 【 0 0 0 7 】

ゲート駆動部及びデータ駆動部は、複数個の集積回路（IC）に分離されてチップ形態に製作される。集積化された駆動 IC それぞれは、TCP（Tape Carrier Package）上にオープンされた IC 領域に実装されるか、または COF（Chip On Film）方式で TCP ベースフィルム上に実装され、TAB（Tape Automated Bonding）方式で液晶パネルと電気的に接続される。このように、従来の液晶表示装置の製造方法は、駆動 IC を別途に製作して TCP を通じて液晶パネルに接着する過程を含むことによって、製造工程が複雑であり、液晶表示装置の製造コストの増加の要因となる。

30

## 【 発明の開示 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 8 】

本発明の目的は、工程を単純化できる液晶表示装置及びその製造方法を提供することである。

## 【 課題を解決するための手段 】

40

## 【 0 0 0 9 】

上記目的を達成するために、本発明による液晶表示装置は、上部基板上に形成された共通電極と、前記上部基板と対向する下部基板上に形成されたゲート駆動部と、前記ゲート駆動部と対面する前記共通電極の上部に形成された絶縁パターンと、前記上部基板と前記下部基板とを合着させるための導電性のシーリング材と、を備えることを特徴とする。

## 【 0 0 1 0 】

前記絶縁パターンは、前記上部基板と前記下部基板との間のセルギャップの厚さより薄く形成されることを特徴とする。

## 【 0 0 1 1 】

前記ゲート駆動部は、電源信号及びゲート制御信号を供給するために、前記下部基板上

50

に形成された信号ライン群と、前記信号ライン群のうち少なくともいずれか一つと接続された複数の薄膜トランジスタと、を備える。

【0012】

前記信号ライン群を覆うゲート絶縁膜と、前記ゲート絶縁膜及び前記薄膜トランジスタを覆う保護膜と、前記ゲート絶縁膜及び前記保護膜を貫通して、前記信号ライン群を露出させる第1接触ホールと、前記保護膜を貫通して、前記薄膜トランジスタを露出させる第2接触ホールと、前記保護膜の上部に形成されて、前記第1接触ホール及び前記第2接触ホールを通じて前記信号ライン群及び前記薄膜トランジスタを接続させる接続パターンと、をさらに備えることを特徴とする。

【0013】

前記絶縁パターンは、前記接続パターンと重なることを特徴とする。

【0014】

前記信号ライン群を覆うゲート絶縁膜と、前記ゲート絶縁膜上に形成された追加接続パターンと、前記ゲート絶縁膜及び前記薄膜トランジスタを覆う保護膜と、前記ゲート絶縁膜及び前記保護膜を貫通して、前記信号ライン群を露出させる第1接触ホールと、前記保護膜を貫通して、前記薄膜トランジスタを露出させる第2接触ホールと、前記保護膜を貫通して、前記追加接続パターンを露出させる第3及び第4接触ホールと、前記保護膜の上部に形成されると共に、前記第1接触ホール及び第3接触ホールを通じて前記信号ライン群と前記追加接続パターンとを接続させる第1接続パターンと、前記保護膜の上部に形成されると共に、前記第2接触ホール及び第4接触ホールを通じて前記薄膜トランジスタと前記追加接続パターンとを接続させる第2接続パターンと、をさらに備えることを特徴とする。

【0015】

前記絶縁パターンは、前記第1及び第2接続パターンと重なることを特徴とする。

【0016】

また、本発明による液晶表示装置の製造方法は、下部基板上に複数のゲートライン、前記ゲートラインに電源信号及びゲート制御信号を供給するゲート駆動部を備える薄膜トランジスタアレイ基板を設けるステップと、上部基板上に共通電圧を供給される共通電極、前記共通電極上に形成された絶縁パターンを含むカラーフィルタアレイ基板を設けるステップと、前記薄膜トランジスタアレイ基板及び前記カラーフィルタアレイ基板を導電性のシーリング材で合着させるステップと、を含む。

【0017】

前記絶縁パターンは、前記薄膜トランジスタアレイ基板と前記カラーフィルタアレイ基板との間のセルギャップを維持するためのスペーサと同時に形成されることを特徴とする。

【0018】

前記絶縁パターンは、前記セルギャップの厚さより薄く形成されることを特徴とする。

【0019】

また、本発明による液晶表示装置は、上部基板上に形成された共通電極と、前記上部基板と対向する下部基板上に形成されたゲート駆動部と、前記ゲート駆動部の接続パターンの上部に形成された絶縁パターンと、前記上部基板と前記下部基板とを合着させるための導電性のシーリング材と、を備えることを特徴とする。

【0020】

また、本発明による液晶表示装置の製造方法は、下部基板上に複数のゲートライン、前記ゲートラインに電源信号及びゲート制御信号を供給するゲート駆動部の接続パターンの上部に絶縁パターンが形成された薄膜トランジスタアレイ基板を設けるステップと、上部基板上に共通電圧を供給される共通電極及びカラーフィルタアレイ基板を設けるステップと、前記薄膜トランジスタアレイ基板及び前記カラーフィルタアレイ基板を導電性のシーリング材で合着させるステップと、を含むことを特徴とする。

【発明の効果】

10

20

30

40

50

## 【 0 0 2 1 】

本発明による液晶表示装置は、導電体を含む導電性のシーリング材を通じて共通電極と共通ラインとを接続させることによって、銀ドット工程を行う必要なく共通電圧を印加できるので、工程を単純化できる。

## 【 0 0 2 2 】

また、本発明による液晶表示装置は、前述したような導電性のシーリング材を利用すると共に、ゲート駆動部をパネル上に実装することによって、ゲート駆動部の集積回路を別途に製作してＴＣＰを通じてパネル部に接着する過程が必要でないので、液晶表示装置の工程が単純化され、価格が低くなるという長所がある。

## 【 0 0 2 3 】

そして、本発明による液晶表示装置は、前述したような導電性のシーリング材を利用し、ゲート駆動部をパネル上に実装すると共に、ゲート駆動部と対向するカラーフィルタアレイ基板に絶縁パターンを備えることによって、液晶表示装置の駆動部とカラーフィルタアレイ基板との間の短絡現象を防止できる。このような短絡現象を防止することによって、液晶表示装置の製造工程を安定化させることができる。

## 【 発明を実施するための最良の形態 】

## 【 0 0 2 4 】

以下、本発明の望ましい実施形態を、図 3 ないし図 1 3 C を参照して詳細に説明する。

## 【 0 0 2 5 】

液晶表示装置は、電界を利用して誘電異方性を有する液晶の光透過率を調節することによって画像を表示する。このために、液晶表示装置は、液晶セルがマトリックス状に配列された液晶表示パネル、及び液晶表示パネルを駆動するための駆動部を備える。

## 【 0 0 2 6 】

液晶表示パネルは、液晶セルが画素信号によって光透過率を調節することによって画像を表示する。

## 【 0 0 2 7 】

駆動部は、液晶表示パネルのゲートラインを駆動するためのゲート駆動部、データラインを駆動するためのデータ駆動部、ゲート駆動部及びデータ駆動部の駆動タイミングを制御するためのタイミング制御部、及び上記液晶表示パネルと上記駆動部の駆動に必要な電源信号を供給する電源部を備える。

## 【 0 0 2 8 】

図 3 は、本発明の第 1 実施形態における液晶表示パネルを示す平面図である。

## 【 0 0 2 9 】

図 3 に示した液晶表示パネルは、薄膜トランジスタアレイが形成された薄膜トランジスタ基板 1 7 0、カラーフィルタアレイが形成されたカラーフィルタ基板 1 8 0、及び薄膜トランジスタ基板 1 7 0 とカラーフィルタ基板 1 8 0 とを合着するための導電性のシーリング材 1 8 6 を備える。

## 【 0 0 3 0 】

薄膜トランジスタアレイ基板 1 7 0 は、図示してはいないが、互いに交差して形成されたゲートライン及びデータライン、それらの交差部に形成された薄膜トランジスタ、薄膜トランジスタと接続された画素電極、及びそれら上に液晶配向のために塗布された下部配向膜を備える薄膜トランジスタアレイが下部基板上に形成される。

## 【 0 0 3 1 】

カラーフィルタアレイ基板 1 8 0 は、図 5 に示したように、光漏れの防止のためのブラックマトリックス、カラー具現のためのカラーフィルタ、画素電極と垂直電界をなす共通電極 1 8 2、及びそれら上に液晶配向のために塗布された上部配向膜を備えるカラーフィルタアレイが上部基板 1 1 1 上に形成される。

## 【 0 0 3 2 】

共通電極 1 8 2 に共通電圧を印加するために、導電性のシーリング材 1 8 6 を通じて共通電極 1 8 2 と接続される連結部 1 9 0 が下部基板 1 0 1 上に形成される。連結部 1 9 0

10

20

30

40

50

は、図 4 及び図 5 に示したように、導電性のシーリング材 186 に沿って導電性のシーリング材 186 と重なる領域に形成される第 1 供給パターン 192、その第 1 供給パターン 192 及び少なくとも一層の絶縁膜 150 を貫通する供給コンタクトホール 194 を通じて接続される第 2 供給パターン 196、及び第 2 供給パターン 196 と共通電極 182 とを連結するための導電体 184 を備える。本発明の第 1 実施形態において、導電性のシーリング材 186 は、導電体 184 を含むことによって導電性を有する。

【0033】

第 1 供給パターン 192 は、ゲートラインと接続されたゲートリンク 102 と同じ金属で同じ平面上に形成されるので、ゲートリンク 102 と所定間隔ほど離隔されて形成される。図 3 に示したように、第 1 供給パターン 192 は、電源供給部（図示せず）と接続された供給パッド 188 から伸張されて形成される。

【0034】

第 2 供給パターン 196 は、画素電極（図示せず）と同じ物質で同じ平面上に形成される。第 2 供給パターン 196 は、ライン形状に形成される第 1 供給パターン 192 に沿ってライン形状に形成されるか、または第 1 供給パターン 192 と部分的に重なるようにドット形状に形成される。

【0035】

供給コンタクトホール 194 は、ゲート絶縁膜及び保護膜を備える絶縁膜 150 を貫通して、第 1 供給パターン 192 を露出させる。

【0036】

導電体 184 は、導電性のガラスファイバ及び導電性のボールのうち少なくともいずれかが利用される。ここで、導電性のボールは、導電性を有すると共に、高さを維持できるように、ボールスペーサの外側に銀（Ag）、金（Au）などの導電性物質が覆われて形成される。この導電性のボールは、異方性の導電フィルム（ACF）に含まれた導電性のボールと異なり、所定の圧力下でも高さを維持できる。

【0037】

導電体 184 は、導電性のシーリング材 186 と混合されて基板上に塗布される。

【0038】

このように、本発明の第 1 実施形態は、導電体 184 を含む導電性のシーリング材 186 を備えることによって、別途の銀ドット工程なしにカラーフィルタアレイ基板 180 の共通電極に共通電圧を印加できる。この場合、別途の銀ドット工程が不要であるので、工程が単純化される。

【0039】

図 6 は、本発明の第 2 実施形態における液晶表示装置を示す図面である。図 6 に示すように、本発明の第 2 実施形態における液晶表示装置は、ゲート駆動部 227 がパネル上に実装され、薄膜トランジスタアレイ基板 270 とカラーフィルタアレイ基板 280 との合着のために、上記第 1 実施形態と同様に導電性のシーリング材 186 を利用する。また、導電性のシーリング材 186 には、第 1 実施形態と同様に導電体 184 を含むことによって導電性を有する。導電性のシーリング材 186 に含まれた導電体 184 を通じて共通電圧が供給される経路は、上記第 1 実施形態と同一であるので、これについての説明は省略する。

【0040】

本発明の第 2 実施形態において、ゲート駆動部をパネル上に直接実装する理由は、液晶表示装置の価格競争力の確保及びモジュール工程の単純化のためである。このように、ゲート駆動部をゲートライン及びデータラインの形成と共にパネル上に直接実装すれば、ゲート駆動部の集積回路を別途に製作して T C P を通じてパネル部に接着する過程が不要であるので、液晶表示装置の工程が単純化され、製造費用を低くできるという長所がある。

【0041】

本発明の第 2 実施形態における液晶表示装置は、薄膜トランジスタアレイが形成された薄膜トランジスタアレイ基板 270、カラーフィルタアレイが形成されたカラーフィルタ

10

20

30

40

50

アレイ基板 280、及び薄膜トランジスタアレイ基板 270 とカラーフィルタアレイ基板 280 とを合着するための導電性のシーリング材 186 を備える。また、導電性のシーリング材 186 には、上述した第 1 実施形態と同様に導電体 184 が混合されている。

【0042】

薄膜トランジスタアレイ基板 270 は、互いに交差して形成されたゲートライン 202 及びデータライン 204、それらの交差部に形成された薄膜トランジスタ 206、薄膜トランジスタ 206 と接続された画素電極 222、及びそれら上に液晶配向のために塗布された下部配向膜を備える薄膜トランジスタアレイが下部基板上に備えられることによって形成される。そして、前述した第 1 実施形態のように、共通電極（図示せず）に共通電圧を印加するために、導電性のシーリング材 186 に含まれた導電体 184 を通じて共通電極（図示せず）と接続される連結部（図示せず）が下部基板上に形成される。また、下部基板上には、タイミング制御部からのゲート制御信号と電源部からの電源信号とを供給される LOG (Line On Glass) 型のライン群 290 が形成される。LOG 型のライン群 290 は、下部基板上に微細パターンで形成された信号ライン群であって、ゲート駆動部 227 と接続される。

10

【0043】

導電性のシーリング材 186 は、図 6 に示したように、薄膜トランジスタ 206 が配列されたアクティブアレイ領域 200 を除いた液晶パネルの外郭部を取り囲みつつ塗布されると共に、パネル上に実装されたゲート駆動部 227 と重なって塗布される。

【0044】

20

図 7 を参照して図 6 に示したゲート駆動部 227 を詳細に説明する。ゲート駆動部 227 は、1 水平周期ごとにスタートパルスを順次シフトさせてスキャンパルスを発生させるシフトレジスタ、シフトレジスタの出力信号を液晶セルの駆動に適したスイング幅に変換するためのレベルシフタ、及びレベルシフタとゲートライン G1 ないし Gn との間に接続される出力バッファをそれぞれ備える複数のゲートドライブ集積回路から構成される。ゲート駆動部 227 は、スキャンパルスをゲートライン G1 ないし Gn に順次供給して、データが供給される液晶表示パネルの水平ラインを選択する。

【0045】

図 7 は、ゲート駆動部 227 のシフトレジスタの回路構成の一例であり、シフトレジスタは、従属的に接続された n 個のステージ S<sub>1</sub> ないし S<sub>n</sub> 及びダミーステージ S<sub>dummy</sub> を備える。ステージ S<sub>1</sub> ないし S<sub>n</sub> とゲートライン G1 ないし Gn との間には、図示していないレベルシフタ及び出力バッファが設置される。

30

【0046】

上記シフトレジスタにおいて、第 1 ステージ S<sub>1</sub> には、スタート信号としてスタートパルス V<sub>st</sub> が入力され、第 2 ないし第 n ステージ S<sub>2</sub> ないし S<sub>n</sub> には、スタート信号として以前の端出力信号 V<sub>g1</sub> ないし V<sub>gn-1</sub> が入力される。そして、第 1 ないし第 n-1 ステージ S<sub>1</sub> ないし S<sub>n-1</sub> には、リセット信号として次の端出力信号 V<sub>g2</sub> ないし V<sub>gn</sub> が入力され、第 n ステージには、ダミーステージの出力信号 V<sub>dummy</sub> がリセット信号として入力される。

【0047】

40

また、各ステージ S<sub>1</sub> ないし S<sub>n</sub> は、同じ回路構成を有し、LOG 型ライン群 290 を通じて印加される 4 個のクロック信号 C1 ないし C4 のうちいずれか一つのクロック信号にตอบสนองして、スタートパルス V<sub>st</sub> または以前の端出力信号 V<sub>g1</sub> ないし V<sub>gn-1</sub> をシフトさせることによって、1 水平期間のパルス幅を有するスキャンパルスを発生させる。

【0048】

尚、各ステージ S<sub>1</sub> ないし S<sub>n</sub> の回路構成及びクロック信号の個数は、多様に設計される。

【0049】

また、各ステージ S<sub>1</sub> ないし S<sub>n</sub> は、複数の薄膜トランジスタを備えることによっ

50



て、スタートパルスまたは以前の端ステージの出力信号及びクロック信号に応答して、各ゲートラインにスキャンパルスを順次供給する。

【0050】

各ステージ  $S\_1$  ないし  $S\_n$  に備えられる薄膜トランジスタの個数及び形態は、設計方法によって多様に形成される。

【0051】

また、各ステージ  $S\_1$  ないし  $S\_n$  内に形成された薄膜トランジスタは、ゲート電極、ソース電極及びドレイン電極を備える。

【0052】

各ステージ  $S\_1$  ないし  $S\_n$  に形成された薄膜トランジスタのゲート電極、ソース電極及びドレイン電極のうちいずれか一つは、クロック信号を供給する LOG 型ライン群 290 と接続されて、各ステージ  $S\_1$  ないし  $S\_n$  にクロック信号を供給する。 10

【0053】

図 8 は、図 6 に示した液晶表示装置の一部領域であって、その一部領域は、図 7 に示したシフトレジスタにおいて、第  $i$  ステージ  $S\_i$  (ただし、 $i$  は、 $n$  より小さいか、または同じ正の整数) 及び第  $i$  ステージ  $S\_i$  に接続された LOG 型ライン群 290 を示したものである。

【0054】

図 9 は、図 8 に示した II-II' 線に沿って切断した断面図である。

【0055】

図 8 及び図 9 に示すように、本発明の第 2 実施形態による薄膜トランジスタアレイ基板 270 は、下部基板 241 上に第  $i$  ステージ  $S\_i$  及び LOG 型ライン群 290 を備える。 20

【0056】

LOG 型ライン群 290 は、ゲートロー電圧  $V_{GL}$ 、ゲートハイ電圧  $V_{GH}$ 、共通電圧  $V_{COM}$ 、グラウンド電圧  $GND$ 、ベース駆動電圧  $V_{CC}$  のような電源信号、及びゲートスタートパルス  $GSP$ 、ゲートシフトクロック信号  $GSC$ 、ゲートイネーブル信号  $GOE$  のようなゲート制御信号それぞれを供給する信号ラインで構成される。

【0057】

第  $i$  ステージ  $S\_i$  は、LOG 型ライン群 290 のうちいずれか一つと接続されて、上記電源信号  $V_{GL}$ 、 $V_{GH}$ 、 $V_{COM}$ 、 $GND$ 、 $V_{CC}$  及びゲート制御信号  $GSP$ 、 $GSC$ 、 $GOE$  をゲートラインに供給する複数の薄膜トランジスタ 200 で構成される。このように、第  $i$  ステージ  $S\_i$  を構成する複数の薄膜トランジスタ 200 は、第  $i$  ステージ  $S\_i$  の回路構成によって多様な方法で形成される。したがって、第  $i$  ステージ  $S\_i$  の回路構成によって、LOG 型ライン群 290 のうちいずれか一つは、第  $i$  ステージ  $S\_i$  に備えられた薄膜トランジスタ 200 のゲート電極、ソース電極及びドレイン電極のうちいずれか一つと接続される。 30

【0058】

LOG 型ライン群 290 と薄膜トランジスタ 200 との接続は、第 1 接続パターン 225a 及び第 2 接続パターン 225b を通じてなされる。 40

【0059】

尚、図 9 は、薄膜トランジスタ 200 のゲート電極 251 と LOG 型ライン群 290 との接続の一例を示す図面である。

【0060】

ゲート電極 251 と LOG 型ライン群 290 との接続関係を詳細に説明すれば、LOG 型ライン群 290 は、下部基板 241 上にゲート金属で形成され、ゲート電極 251 は、下部基板 241 上に LOG 型ライン群 290 と離隔されて形成されると共に、ゲート金属で形成される。

【0061】

LOG 型ライン群 290 及びゲート電極 251 は、ゲート絶縁膜 243 により絶縁され 50

、ゲート絶縁膜 243 の上部には、追加接続パターン 227 が形成される。追加接続パターン 227 及びゲート絶縁膜 243 の上部には、追加接続パターン 227 などを外部から保護するための保護膜 247 が形成される。また、薄膜トランジスタアレイ基板 270 には、ゲート絶縁膜 243 及び保護膜 247 のうち少なくともいずれか一つを貫通する第 1 接触ホールないし第 4 接触ホール 261, 262, 263, 264 が形成される。追加接続パターン 227 の下部には、活性層 232 及びオーミック接触層 234 を備える半導体パターン 230 が重なる。

【0062】

そして、第 1 接触ホール 261 及び第 3 接触ホール 263 は、第 1 接続パターン 225 a により覆われ、第 2 接触ホール 262 及び第 4 接触ホール 264 は、第 2 接続パターン 225 b により覆われる。

10

【0063】

また、第 1 接触ホール 261 は、LOG 型ライン群 290 を露出させ、第 3 接触ホール 263 及び第 4 接触ホール 264 は、追加接続パターン 227 を露出させ、第 2 接触ホール 262 は、ゲート電極 251 を露出させる。これにより、LOG 型ライン群 290 は、第 1 接触ホール 261、第 3 接触ホール 263 及び第 1 接続パターン 225 a を通じて追加接続パターン 227 と接続され、ゲート電極 251 は、第 2 接触ホール 262、第 4 接触ホール 264 及び第 2 接続パターン 225 b を通じて追加接続パターン 227 と接続される。これにより、LOG 型ライン群 290 を通じて供給される信号は、第 1 接続パターン 225 a、追加接続パターン 227、第 2 接続パターン 225 b を経由して、第 i ステ

20

【0064】

追加接続パターン 227、第 3 及び第 4 接触ホール 263, 264 がなくても、LOG 型ライン群 290 及びゲート電極 251 は、第 1 接触ホール 261 及び第 2 接触ホール 264 を覆う一つのラインの接続パターンを通じて接続される。しかし、第 1 及び第 2 接続パターン 225 a, 225 b が ITO のような抵抗の高い透明導電性の金属で形成され、抵抗は、金属の長さに比例する。したがって、第 1 及び第 2 接続パターン 225 a, 225 b でそれぞれ形成する場合は、一つのラインで接続パターンを形成する場合に比べて、接続パターンを形成する金属が短くなるにつれて、接続パターンの抵抗が減少するので、さらに安定的に信号を伝達できる。

30

【0065】

前述した第 2 実施形態による薄膜トランジスタアレイ基板 270 に合着されるカラーフィルタアレイ基板 280 は、上部基板 211 上に光漏れの防止のためのブラックマトリックス 284、及び共通電圧を印加されるための共通電極 282 を備える。

【0066】

そして、カラーフィルタアレイ基板 280 及び薄膜トランジスタアレイ基板 270 は、導電性のシーリング材 186 を通じて合着される。導電性のシーリング材 186 は、導電体 184 を含み、導電体 184 を通じてカラーフィルタアレイ基板 280 の共通電極 282 と薄膜トランジスタアレイ基板 270 の接続パターン 225 a, 225 b との間に短絡を発生させる。

40

【0067】

しかし、接続パターン 225 a, 225 b を通じて共通電圧が供給される場合に発生する短絡は、カラーフィルタアレイ基板 280 の共通電極 282 に共通電圧を供給する役割を担うので、液晶表示装置の駆動に問題を起こさない。

【0068】

本発明の第 3 実施形態における液晶表示装置は、上記第 2 実施形態と同様に駆動部がパネル上に実装されたものであり、カラーフィルタアレイ基板 380 と薄膜トランジスタアレイ基板 370 との合着のために、上記第 1 及び第 2 実施形態と同様に導電性のシーリング材 186 を利用する。導電性のシーリング材 186 を通じて共通電圧が供給される経路は、上記第 1 実施形態と同一であるので、これについての説明は省略する。

50

## 【 0 0 6 9 】

図 1 0 は、本発明の第 3 実施形態における液晶表示装置を示す図面であり、図 1 1 は、図 1 0 に示した III - III ' 線に沿って切断した断面図である。

## 【 0 0 7 0 】

図 1 0 及び図 1 1 に示した液晶表示装置の一部領域は、シフトレジスタにおいて、第  $i$  ステージ  $S\_i$  (ただし、 $i$  は、 $n$  より小さいか、または同じ正の整数を表わす。) 及び第  $i$  ステージ  $S\_i$  に接続された LOG 型ライン群 3 9 0 を示したものである。

## 【 0 0 7 1 】

図 1 0 及び図 1 1 に示すように、本発明の第 3 実施形態における薄膜トランジスタアレイ基板 3 7 0 は、下部基板 3 4 1 上に第  $i$  ステージ  $S\_i$  及び LOG 型ライン群 3 9 0 を備える。

## 【 0 0 7 2 】

LOG 型ライン群 3 9 0 は、ゲートロー電圧  $V_{GL}$ 、ゲートハイ電圧  $V_{GH}$ 、共通電圧  $V_{COM}$ 、グラウンド電圧  $GND$ 、ベース駆動電圧  $V_{CC}$  のような電源信号、及びゲートスタートパルス  $GSP$ 、ゲートシフトクロック信号  $GSC$ 、ゲートイネーブル信号  $GOE$  のようなゲート制御信号それぞれを供給する信号ラインで構成される。

## 【 0 0 7 3 】

第  $i$  ステージ  $S\_i$  は、LOG 型ライン群 3 9 0 のうちいずれか一つと接続されて、上記電源信号  $V_{GL}$ 、 $V_{GH}$ 、 $V_{COM}$ 、 $GND$ 、 $V_{CC}$  及びゲート制御信号  $GSP$ 、 $GSC$ 、 $GOE$  をゲートラインに供給する複数の薄膜トランジスタ 3 0 0 で構成される。このように、第  $i$  ステージ  $S\_i$  を構成する複数の薄膜トランジスタ 3 0 0 は、第  $i$  ステージ  $S\_i$  の回路構成によって多様な方法で形成される。したがって、第  $i$  ステージ  $S\_i$  の回路構成によって、LOG 型ライン群 3 9 0 のうちいずれか一つは、第  $i$  ステージ  $S\_i$  に備えられた薄膜トランジスタ 3 0 0 のゲート電極、ソース電極及びドレイン電極のうちいずれか一つと接続される。

## 【 0 0 7 4 】

LOG 型ライン群 3 9 0 と薄膜トランジスタ 3 0 0 との接続は、第 1 接続パターン 3 2 5 a 及び第 2 接続パターン 3 2 5 b を通じてなされる。

## 【 0 0 7 5 】

尚、図 1 1 は、薄膜トランジスタ 3 0 0 のゲート電極 3 5 1 と LOG 型ライン群 3 9 0 との接続の一例を示した図面である。

## 【 0 0 7 6 】

ゲート電極 3 5 1 と LOG 型ライン群 3 9 0 との接続関係を詳細に説明する。LOG 型ライン群 3 9 0 は、下部基板 3 4 1 上にゲート金属で形成され、ゲート電極 3 5 1 は、下部基板 3 4 1 上に LOG 型ライン群 3 9 0 と離隔されて形成されると共に、ゲート金属で形成される。

## 【 0 0 7 7 】

LOG 型ライン群 3 9 0 及びゲート電極 3 5 1 は、ゲート絶縁膜 3 4 3 により絶縁され、ゲート絶縁膜 3 4 3 の上部には、追加接続パターン 3 2 7 が形成される。追加接続パターン 3 2 7 及びゲート絶縁膜 3 4 3 の上部には、追加接続パターン 3 2 7 などを外部から保護するための保護膜 3 4 7 が形成される。また、薄膜トランジスタアレイ基板 3 7 0 には、ゲート絶縁膜 3 4 3 及び保護膜 3 4 7 のうち少なくともいずれか一つを貫通する第 1 接触ホールないし第 4 接触ホール 3 6 1、3 6 2、3 6 3、3 6 4 が形成される。追加接続パターン 3 2 7 の下部には、活性層 3 3 2 及びオーミック接触層 3 3 4 を備える半導体パターン 3 3 0 が重なる。

## 【 0 0 7 8 】

そして、第 1 接触ホール 3 6 1 及び第 3 接触ホール 3 6 3 は、第 1 接続パターン 3 2 5 a により覆われ、第 2 接触ホール 3 6 2 及び第 4 接触ホール 3 6 4 は、第 2 接続パターン 3 2 5 b により覆われる。

## 【 0 0 7 9 】

10

20

30

40

50

また、第1接触ホール361は、LOG型ライン群390を露出させ、第3接触ホール363及び第4接触ホール364は、追加接続パターン327を露出させ、第2接触ホール362は、ゲート電極351を露出させる。これにより、LOG型ライン群390は、第1接触ホール361、第3接触ホール363及び第1接続パターン325aを通じて追加接続パターン327と接続され、ゲート電極351は、第2接触ホール362、第4接触ホール364及び第2接続パターン325bを通じて追加接続パターン327と接続される。これにより、LOG型ライン群390を通じて供給される信号は、第1接続パターン325a 追加接続パターン327 第2接続パターン325bを経由して、第iステージS<sub>i</sub>のゲート電極351に伝達される。

#### 【0080】

10

追加接続パターン327、第3及び第4接触ホール363、364がなくても、LOG型ライン群390及びゲート電極351は、第1接触ホール361及び第2接触ホール364を覆う一つのラインの接続パターンを通じて接続される。しかし、第1及び第2接続パターン325a、325bがITOのような抵抗の高い透明導電性の金属で形成され、抵抗は、金属の長さに比例する。したがって、第1及び第2接続パターン325a、325bでそれぞれ形成する場合は、一つのラインで接続パターンを形成する場合に比べて、接続パターンを形成する金属が短くなるにつれて、接続パターンの抵抗が減少するので、さらに安定的に信号を伝達できる。

#### 【0081】

前述した第3実施形態における薄膜トランジスタアレイ基板370に合着されるカラーフィルタアレイ基板380は、上部基板311上に光漏れの防止のためのブラックマトリックス384、及び共通電圧を印加されるための共通電極382を備える。また、カラーフィルタアレイ基板380は、薄膜トランジスタアレイ基板270の第1及び第2接続パターン325a、325bと対応する領域に絶縁パターン350をさらに備える。この絶縁パターン350は、カラーフィルタアレイ基板380の共通電極382と薄膜トランジスタアレイ基板370の接続パターン325a、325bとの間に短絡が発生する現象を防止する。

20

#### 【0082】

短絡現象を防止する絶縁パターン350について詳細に説明する。カラーフィルタアレイ基板380及び薄膜トランジスタアレイ基板370が導電性のシーリング材186を通じて合着されるとき、共通電極382と接続パターン325a、325bとの間には、絶縁物質からなる絶縁パターン350が配置されているので、共通電極382と接続パターン325a、325bとの間が電氣的に絶縁される。このように、共通電極382と接続パターン325a、325bとの間が絶縁されることによって、液晶表示装置の製造工程が安定化される。

30

#### 【0083】

また、絶縁パターン350の厚さtは、図12に示したように、カラーフィルタアレイ基板380と薄膜トランジスタアレイ基板370との間でセルギャップを維持するために形成されるスペーサの厚さ以下に形成される。すなわち、絶縁パターン350の厚さtは、セルギャップの厚さより薄く形成される。このように、絶縁パターン350の厚さtがセルギャップの厚さより薄く形成されても、共通電極282と導電性のスペーサ184との間は、絶縁パターン350により絶縁される。したがって、絶縁パターン350の厚さtは、セルギャップの厚さ以下に形成されてもよい。

40

#### 【0084】

そして、絶縁パターン350は、カラーフィルタアレイ基板380だけでなく、薄膜トランジスタアレイ基板370の接続パターン325a、325bの上部に形成される。

#### 【0085】

図13Aないし図13Cは、図11及び図12に示した本発明の第3実施形態によるカラーフィルタアレイ基板380の製造方法を説明するための図面である。

#### 【0086】

50

図 1 3 A に示すように、上部基板 3 1 1 上に光漏れの防止のためのブラックマトリックス 3 8 4 を形成する。

【 0 0 8 7 】

ブラックマトリックス 3 8 4 は、不透明な金属物質または不透明な樹脂が蒸着された後、マスクを利用したフォトリソグラフィ工程及びエッチング工程を利用してパターンニングされることによって形成される。

【 0 0 8 8 】

図 1 3 B に示すように、ブラックマトリックスが形成された上部基板 3 1 1 上に液晶の動きを制御するための共通電極 3 8 2 が形成される。

【 0 0 8 9 】

共通電極 3 8 2 は、ITO のような透明導電物質が蒸着されることによって形成される。

【 0 0 9 0 】

また、図示していないが、アクティブアレイ領域には、ブラックマトリックスが形成された上部基板 3 1 1 上に赤色、緑色、青色のカラーフィルタアレイが形成された後、共通電極 3 8 2 が形成される。

【 0 0 9 1 】

図 1 3 C に示すように、共通電極 3 8 2 が形成された上部基板 3 1 1 上に、カラーフィルタアレイ基板 3 8 0 と薄膜トランジスタアレイ基板 3 7 0 の短絡を防止するための絶縁パターン 3 5 0 が形成される。

【 0 0 9 2 】

絶縁パターン 3 5 0 は、ポリアクリレートなどを含む有機絶縁物質が全面塗布された後、マスクを利用したフォトリソグラフィ工程及びエッチング工程により形成される。また、絶縁パターン 3 5 0 は、液晶表示装置のセルギャップを維持するためにアクティブアレイ領域に形成されるスペーサと共に形成される。

【 0 0 9 3 】

セルギャップの維持のために形成されるスペーサより絶縁パターン 3 5 0 の厚さを薄く形成するためには、回折露光マスクまたはハフトーンマスクを適用する。

【 0 0 9 4 】

回折露光マスクまたはハフトーンマスクを適用して、スペーサより低い絶縁パターンを形成する方法は、次の通りである。回折露光マスクまたはハフトーンマスクを適用して、第 1 高さ及び第 1 高さより低い第 2 高さのフォトレジストパターンを形成できる。第 1 高さのフォトレジストパターンに対応する領域では、スペーサが形成され、第 2 高さのフォトレジストパターンに対応する領域では、絶縁パターンが形成される。スペーサ及び絶縁パターンが形成される過程を詳細に説明する。まず、第 1 及び第 2 高さのフォトレジストパターンを利用してポリアクリレートをエッチングする。次いで、第 1 及び第 2 高さのフォトレジストパターンをアッシングして、第 2 高さのフォトレジストパターンを除去する。第 2 高さのフォトレジストパターンが除去されることによって、第 2 高さのフォトレジストパターンの下部にあるポリアクリレートが露出され、この露出されたポリアクリレートを一部エッチングして絶縁パターンを形成する。そして、アッシング工程により低くなった第 1 高さのフォトレジストパターンは、絶縁パターンの形成後、ストリップ工程により除去されることによって、スペーサ及びスペーサより低い絶縁パターンがいずれも完成される。

【 0 0 9 5 】

図 1 3 A ないし図 1 3 C に示したような方法によりカラーフィルタアレイ基板 3 8 0 を設け、本発明の第 3 実施形態における薄膜トランジスタアレイ基板 3 7 0 を設けた後、導電性のシーリング材 1 8 6 を塗布して、カラーフィルタアレイ基板 3 8 0 及び薄膜トランジスタアレイ基板 3 7 0 を合着する。

【産業上の利用可能性】

【 0 0 9 6 】

10

20

30

40

50

本発明は、液晶表示装置関連の技術分野に適用可能である。

【図面の簡単な説明】

【0097】

【図1】従来の液晶表示装置を示す平面図である。

【図2】図1に示した共通電極に共通電圧を供給するための銀ドットを示す平面図である。

【図3】本発明の第1実施形態における液晶表示装置を示す平面図である。

【図4】図3のA領域を拡大した平面図である。

【図5】図4のI-I'線に沿って切断した断面図である。

【図6】本発明の第2実施形態における液晶表示装置を示す図面である。

10

【図7】図6に示した液晶表示装置のゲート駆動部を詳細に説明するための図面である。

【図8】図7に示したステージとLOG型ライン群との接続関係を説明するための図面である。

【図9】図8に示したII-II'線に沿って切断した断面図である。

【図10】本発明の第3実施形態における液晶表示装置を示す図面である。

【図11】図10に示したIII-III'線に沿って切断した断面図である。

【図12】図10に示したIII-III'線に沿って切断した他の断面図である。

【図13A】本発明の第3実施形態における液晶表示装置のカラーフィルタアレイ基板を製造する過程を説明するための図面である。

【図13B】本発明の第3実施形態における液晶表示装置のカラーフィルタアレイ基板を製造する過程を説明するための図面である。

20

【図13C】本発明の第3実施形態における液晶表示装置のカラーフィルタアレイ基板を製造する過程を説明するための図面である。

【符号の説明】

【0098】

80, 180, 280, 380 : カラーフィルタアレイ基板

70, 170, 270, 370 : 薄膜トランジスタアレイ基板

186 : 導電性のシーリング材

182, 282, 382 : 共通電極

227 : ゲート駆動部

30

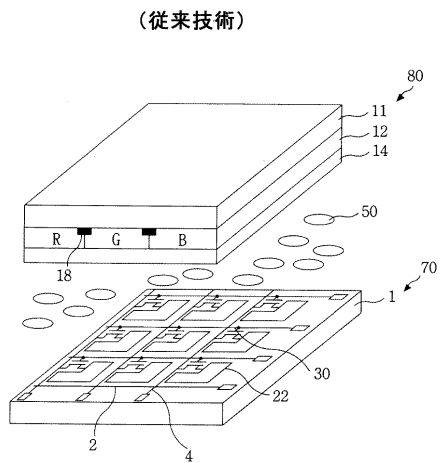
200, 300 : 駆動部の薄膜トランジスタ

350 : 絶縁パターン

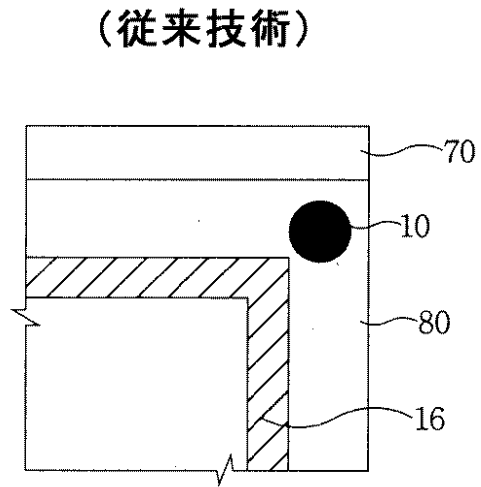
184 : 導電体

225a, 225b, 325a, 325b, 227, 327 : 接続パターン

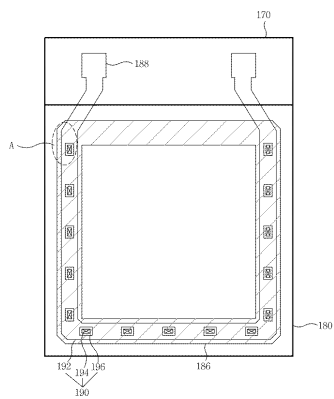
【図 1】



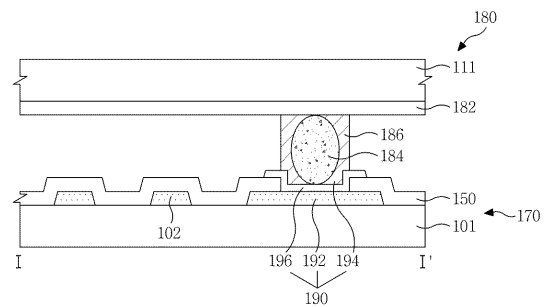
【図 2】



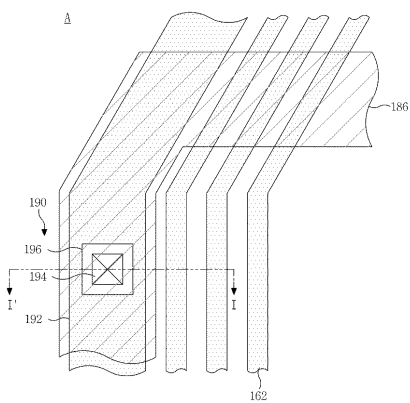
【図 3】



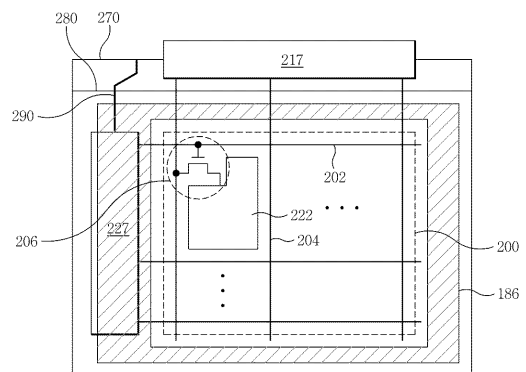
【図 5】



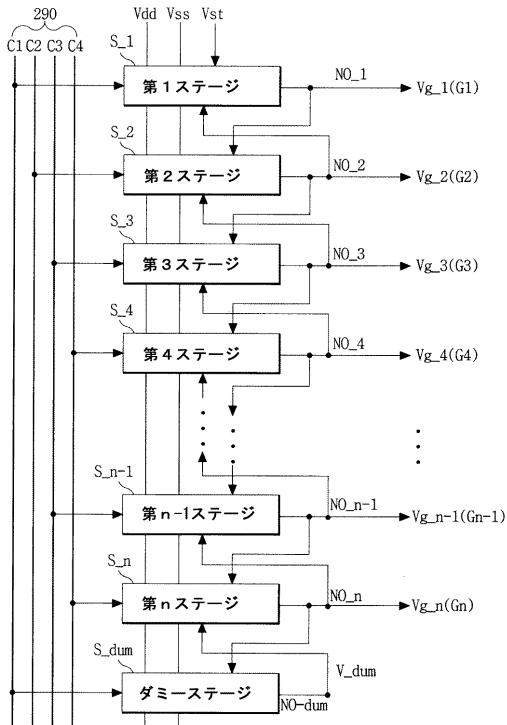
【図 4】



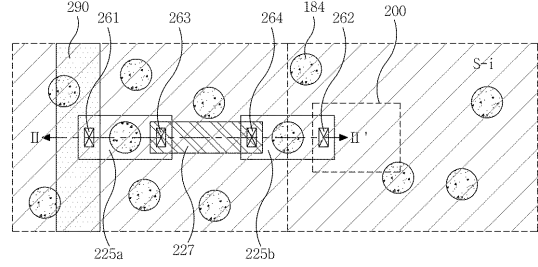
【図 6】



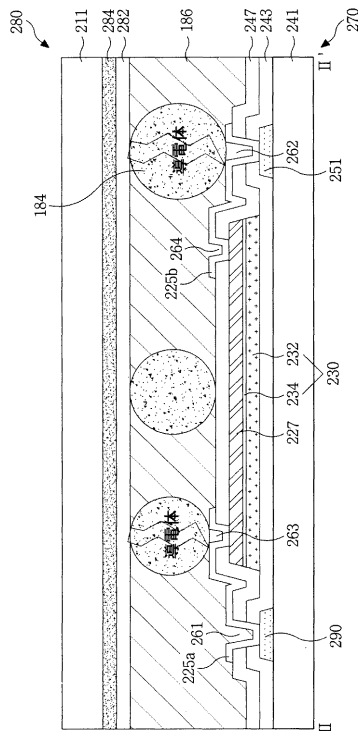
【図 7】



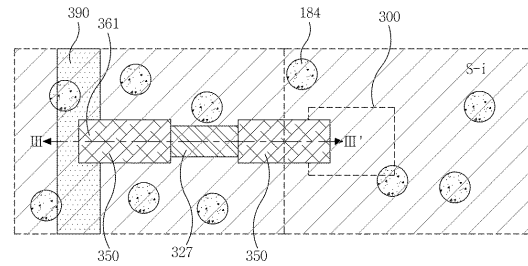
【図 8】



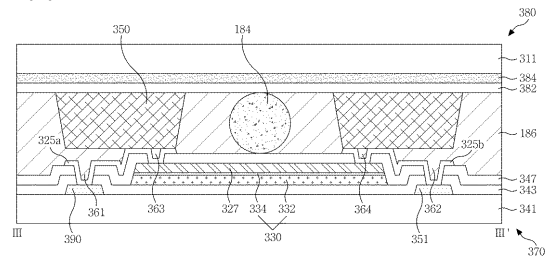
【図 9】



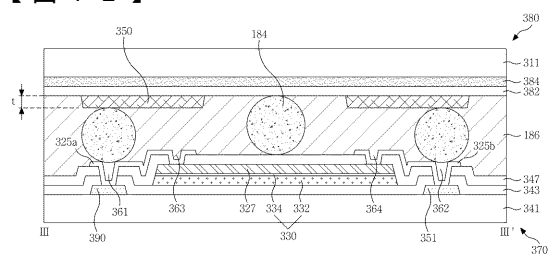
【図 10】



【図 11】

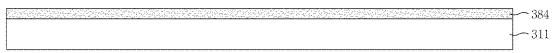


【図 12】





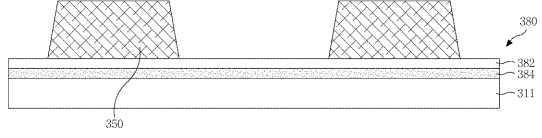
【図 1 3 A】



【図 1 3 B】



【図 1 3 C】



---

フロントページの続き

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 李 建 熙

大韓民国 慶尚北道 龜尾市 高牙邑 449 ウォン - ホ 大宇 アパート 105 - 202号

(72)発明者 朴 星 一

大韓民国 大邱広域市 北区 東川洞 ファソン セントラル パーク アパート 205 - 805号

Fターム(参考) 2H089 HA08 HA15 LA09 NA14 PA17 QA01 QA12 QA16 TA03 TA05

TA07 TA09 TA12

2H092 GA39 GA59 JA24 JB56 NA16 NA27 PA03 PA04 PA08

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">JP2007171902A</a>	公开(公告)日	2007-07-05
申请号	JP2006160581	申请日	2006-06-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	李建熙 朴星一		
发明人	李 建 熙 朴 星 一		
IPC分类号	G02F1/1368 G02F1/1333 G02F1/1339		
CPC分类号	G02F1/1339 G02F1/13454 G09G3/3677		
FI分类号	G02F1/1368 G02F1/1333 G02F1/1339.505 G02F1/1339.500		
F-TERM分类号	2H089/HA08 2H089/HA15 2H089/LA09 2H089/NA14 2H089/PA17 2H089/QA01 2H089/QA12 2H089/QA16 2H089/TA03 2H089/TA05 2H089/TA07 2H089/TA09 2H089/TA12 2H092/GA39 2H092/GA59 2H092/JA24 2H092/JB56 2H092/NA16 2H092/NA27 2H092/PA03 2H092/PA04 2H092/PA08 2H089/MA06Y 2H189/AA08 2H189/BA11 2H189/DA06 2H189/DA34 2H189/EA02 2H189/EA02X 2H189/FA16 2H189/FA44 2H189/GA03 2H189/GA43 2H189/HA12 2H189/HA16 2H189/LA03 2H189/LA06 2H189/LA08 2H189/LA09 2H189/LA10 2H189/LA14 2H189/LA15 2H192/AA24 2H192/EA22 2H192/EA43 2H192/EA62 2H192/FA14 2H192/FA22 2H192/FA24 2H192/FA52 2H192/FA73 2H192/FB03 2H192/GD23 2H192/HA44		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020050126256 2005-12-20 KR		
其他公开文献	JP4477603B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：特别地，为了缩短安装有驱动电路的液晶显示装置的处理时间，并且防止滤色器阵列基板的公共电极和薄膜的驱动电路部分之间的短路晶体管阵列基板的液晶显示装置及其制造方法。解决方案：液晶显示装置包括形成在上基板311上的公共电极382，形成在面对上基板311的下基板341上的栅极驱动器，形成在公共电极382上面向栅极驱动器的绝缘图案350，用于将上基板311和下基板341接合在一起的导电密封剂186。 Z

