

【特許請求の範囲】

【請求項 1】

半透過型液晶表示装置の画質向上方法であって、
前記半透過型液晶表示装置が、第 1 面と、第 1 面と対向する第 2 面と、前記第 1 面と前記第 2 面との間に設置された液晶層とを有し、
前記半透過型液晶表示装置の少なくとも 1 つの画素が、複数のカラーサブピクセルを含む複数の画素を含み、
各カラーサブピクセルは、透過電極と反射電極とを含み、
前記透過電極は、前記第 2 面に隣接して設置され、
前記第 2 面から前記サブピクセルに入った光の一部が、前記透過電極及び前記液晶層を経由し前記第 1 面を透過し伝送され、
前記反射電極は、前記第 2 面に前記透過電極と間隔を空けて隣接して設置され、
前記第 1 面から前記液晶層を経由してサブピクセルに入った光の一部が、前記反射電極によって前記液晶層を経由し前記第 1 面に反射し返され、
前記反射電極は、前記液晶層の光学的挙動を制御するために第 1 電圧モード及び第 2 電圧モードで駆動され、
当該方法は、

少なくとも 1 つの追加の反射電極を前記透過電極に電氣的に接続し、前記追加の反射電極は、前記第 2 面に前記反射電極と間隔を空けて隣接して設置され、前記第 1 面から前記液晶層を経由してサブピクセルに入った光の一部を、前記追加の反射電極によって前記液晶層を経由して前記第 1 面に反射し返すステップと、

前記第 1 電圧モードで前記反射電極を駆動するステップと、

前記第 2 電圧モードで前記透過電極と前記追加の反射電極を駆動するステップと、を含む半透過型液晶表示装置の画質向上方法。

【請求項 2】

前記液晶層は、前記透過電極を有する第 1 層部と、前記反射電極及び前記追加の反射電極を有する第 2 層部とを含み、

かつ、前記第 1 層部は、第 1 厚み部を有し、前記第 2 層部は、前記第 1 厚み部と基本的に同じ厚さの第 2 厚み部を有する請求項 1 に記載の半透過型液晶表示装置の画質向上方法。

【請求項 3】

前記液晶層は、前記透過電極を有する第 1 層部と、前記反射電極及び前記追加の反射電極を有する第 2 層部とを含み、

かつ、前記第 1 層部は、第 1 厚み部を有し、前記第 2 層部は、前記第 1 厚み部より薄い厚さの第 2 厚み部を有する請求項 1 に記載の半透過型液晶表示装置の画質向上方法。

【請求項 4】

前記液晶層は、前記透過電極を有する第 1 層部と、前記反射電極及び前記追加の反射電極を有する第 2 層部を含み、かつ、前記第 1 層部は、第 1 厚み部を有し、前記第 2 層部は、前記第 1 厚み部に基本的に半分の厚さの第 2 厚み部を有する請求項 1 に記載の半透過型液晶表示装置の画質向上方法。

【請求項 5】

前記第 1 面にカラーフィルターを設置し、前記透過電極を透過した光をフィルタリングし、前記追加の反射電極によって反射された光の少なくとも一部をフィルタリングするステップをさらに含む請求項 1 に記載の半透過型液晶表示装置の画質向上方法。

【請求項 6】

前記第 1 面にカラーフィルターを設置し、前記透過電極を透過した光をフィルタリングし、前記反射電極によって反射された光の少なくとも一部をフィルタリングするステップをさらに含む請求項 1 に記載の半透過型液晶表示装置の画質向上方法。

【請求項 7】

画素アレイを有する液晶表示装置であって、
共通電極を有する第 1 基板と、

複数のゲートラインと、複数のデータラインと、複数の共通ラインとを有し、前記データラインと前記ゲートラインは、異なる方向に配置される第2基板とを有し、前記第1と前記第2基板の間に設置され、各前記画素は、データライン、第1ゲートラインと、第2ゲートラインに接続される液晶層を含み、各前記画素は、第1サブピクセル域及び第2サブピクセル域を含み、前記第1サブピクセル域は、透過電極と少なくとも1つの第1反射電極を有し、第1スイッチング素子によって前記データラインに電氣的に接続され、前記第2サブピクセル域は、第2反射電極を有し、第2スイッチング素子によって前記データラインに電氣的に接続され、前記第2反射電極は、第3スイッチング素子によって電荷リフレッシュコンデンサに接続され、前記液晶層が第1状態で駆動されるとき、前記第1と前記第2スイッチング素子はオンにされ、かつ、前記第3スイッチング素子はオフにされ、前記透過電極と前記共通電極間の第1電位を前記第2反射電極と前記共通電極間の第2電位と基本的に同値にさせ、前記第2反射電極と前記リフレッシュコンデンサは電荷を有し、前記液晶層が第2状態で駆動されるとき、前記第1と前記第2スイッチング素子はオフにされ、かつ、前記第3スイッチング素子はオンにされ、前記第2反射電極と前記リフレッシュコンデンサの前記電荷が再分配され、前記第1電位を前記第2電位と異ならせ、かつ、液晶層を前記第1状態及び前記第2状態で駆動するようにした、液晶表示装置。

10

【請求項8】

前記第1スイッチング素子は、前記第1ゲートラインに電氣的に接続された制御端子を有し、前記第2スイッチング素子は、前記第1ゲートラインに電氣的に接続された制御端子を有し、前記第3スイッチング素子は、前記第2ゲートラインに電氣的に接続された制御端子を有し、それぞれのスイッチング素子をオンまたはオフにさせる請求項7に記載の画素アレイを有する液晶表示装置。

20

【請求項9】

前記第3スイッチング素子は、前記リフレッシュコンデンサの少なくとも1つのコンデンサ端子に電氣的に接続され、かつ、前記コンデンサ端子は、第4スイッチング素子によってその中の1つの共通ラインに接続され、前記第4スイッチング素子は、前記第3スイッチング素子がオンにされる前にオンにされ、前記第4スイッチング素子は、前記第3スイッチング素子がオンにされるときにオフにされる請求項7に記載の画素アレイを有する液晶表示装置。

30

【請求項10】

前記第1、前記第2、前記第4スイッチング素子のそれぞれは、前記第1ゲートラインに電氣的に接続された制御端子を有する請求項9に記載の画素アレイを有する液晶表示装置。

【請求項11】

前記共通電極はその中の1つの共通ラインと電氣的に接続する請求項7に記載の画素アレイを有する液晶表示装置。

【請求項12】

前記画素は、前記透過電極を透過した光をフィルタリングし、前記第1反射電極によって反射された光をフィルタリングするカラーフィルターを含む請求項7に記載の画素アレイを有する液晶表示装置。

40

【請求項13】

前記画素は、前記透過電極を透過した光をフィルタリングし、前記第2反射電極によって反射された光をフィルタリングするカラーフィルターを含む請求項7に記載の画素アレイを有する液晶表示装置。

【請求項14】

前記第1、第2、第3、第4スイッチング素子は、それぞれ制御端子を有し、かつ、各スイッチング素子は薄膜トランジスタを含み、かつ、前記制御端子は、対応する薄膜トランジスタのゲートである請求項9に記載の画素アレイを有する液晶表示装置。

【請求項15】

50

液晶層が第 1 状態と第 2 状態で駆動される、画素アレイを有する液晶表示装置であって、前記液晶表示装置は、
共通電極を有する第 1 基板と、
ゲートライン n とゲートライン $n + 1$ を含む複数のゲートライン、データライン m を含む複数のデータライン、複数の共通ラインと、
前記データラインと前記ゲートラインが異なる方向で配置される第 2 基板と、を有し、
前記第 1 と前記第 2 基板の間に設置され、各前記画素は、前記データライン m 、前記ゲートライン n 、前記ゲートライン $n + 1$ に接続される液晶層と、を含み、各前記画素は、透過電極と少なくとも 1 つの第 1 反射電極を有し、第 1 スイッチング素子によって前記データライン m に電氣的に接続される第 1 サブピクセル域、および
第 2 反射電極を有し、第 2 スイッチング素子によって前記データライン m に電氣的に接続される第 2 サブピクセル域を含み、
前記第 2 サブピクセル域は、第 1 端子と第 2 端子を有する電荷リフレッシュコンデンサを有し、前記第 2 端子は、その中の 1 つの共通ラインに電氣的に接続され、
前記第 2 反射電極は、第 3 スイッチング素子によって前記電荷リフレッシュコンデンサの前記第 1 端子に接続され、
前記第 1 と前記第 2 スイッチング素子は、それぞれ、前記ゲートライン n に電氣的に接続された制御端子を有し、
前記第 3 スイッチング素子は、前記ゲートライン $n + 1$ に電氣的に接続された制御端子を有し、
前記液晶層が前記第 1 状態で駆動されるとき、前記第 1 と前記第 2 スイッチング素子はオンにされ、かつ、前記第 3 スイッチング素子はオフにされ、前記透過電極と前記共通電極間の第 1 電位を前記第 2 反射電極と前記共通電極間の第 2 電位と基本的に同値にさせ、
前記第 2 反射電極と前記リフレッシュコンデンサは電荷を有し、前記液晶層が前記第 2 状態で駆動されるとき、前記第 1 と前記第 2 スイッチング素子はオフにされ、かつ、前記第 3 スイッチング素子はオンにされ、前記第 2 反射電極と前記リフレッシュコンデンサの前記電荷が再分配され、前記第 1 電位を前記第 2 電位と異ならせる画素アレイを有する液晶表示装置 (m 、 n は自然数)。

10

20

30

40

50

【請求項 16】

前記画素は、前記第 4 スイッチング素子をさらに含み、かつ、前記リフレッシュコンデンサの前記第 1 端子は、前記第 4 スイッチング素子によって 1 つの共通ラインに接続され、前記第 4 スイッチング素子は、前記ゲートライン n に接続された制御端子を有し、前記第 4 スイッチング素子は、前記第 3 スイッチング素子がオンにされる前にオンにされ、前記第 4 スイッチング素子は、前記第 3 スイッチング素子がオンにされるとき、オフにされる請求項 15 に記載の画素アレイを有する液晶表示装置。

【請求項 17】

前記共通電極は、透明材料により構成され、かつ、その中の 1 つの共通ラインに電氣的に接続する請求項 16 に記載の画素アレイを有する液晶表示装置。

【請求項 18】

前記画素は、前記透過電極を透過した光をフィルタリングし、前記第 1 反射電極によって反射された光をフィルタリングするカラーフィルターを含む請求項 15 に記載の画素アレイを有する液晶表示装置。

【請求項 19】

前記画素は、前記透過電極を透過した光をフィルタリングし、前記第 2 反射電極によって反射された光をフィルタリングするカラーフィルターを含む請求項 15 に記載の画素アレイを有する液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置 (以下「LCD」という。) に関し、特に、半透過型液晶表示

装置（以下「半透過型ＬＣＤ」という。）に関する。

【背景技術】

【０００２】

ＬＣＤは、軽量薄型と低消費電力等の優れた特性を有し、例えば、携帯型パソコン、デジタルカメラ、プロジェクター等の電子製品に広く用いられている。

ところで、一般に、ＬＣＤパネルは、透過型、反射型、半透過型の３種類に分けられる。透過型ＬＣＤパネルは、その光源にバックライト源を用いており、反射型ＬＣＤパネルは、その光源に環境光を用いており、そして、半透過型ＬＣＤパネルは、その光源にバックライト源と環境光の両方を用いている。

【０００３】

図１は、従来カラーＬＣＤパネル１であって、２次元の画素アレイ１０を有する。各画素は、通常、赤色、緑色、青色の３色の主色を有する複数のサブピクセルを含む。図２は、従来半透過型ＬＣＤディスプレイパネルの画素構造を表す平面図である。図２に示すように、画素は、３つのサブピクセル１２Ｒ、１２Ｇ、１２Ｂに分けることができ、かつ、各サブピクセルは、透過域ＴＡと反射域ＲＡに分けることができる。図３ａに示すように、透過域ＴＡでは、バックライト源Ｌからの光が下基板３０を透過して画素域に入り、液晶層ＬＣ、カラーフィルターＲと、上基板２０を透過する。反射域ＲＡでは、光が反射層５２によって反射される前に、上基板２０、カラーフィルターＲと、液晶層ＬＣを透過するようにして、反射域ＲＡに向かう。その他の実施例では、図３ｂに示すように、一部の反射域ＲＡが無色フィルターＮＣＦによって覆うようにされている。

【０００４】

さらに、従来技術では、各画素は、液晶層の光学的挙動を制御する多くの層を有する。これらの層は、素子層５０と、１つまたは２つの電極層と、を含む。素子層５０は、通常、下基板３０の上に設置され、かつ、ゲートライン３１、３２、データライン２１～２４（図２）、トランジスタ、保護層（不図示）を含む。

【０００５】

シングルギャップ（一定間隔のギャップ）を備えた半透過型ＬＣＤの主な欠点の１つは、透過域の透過率（Ｖ－Ｔ曲線）と反射域の反射率（Ｖ－Ｒ曲線）が同じ電圧の範囲内でそれらのピーク値に達することができないことにある。図３ｃに示すように、Ｖ－Ｒ曲線のピーク値は、２．８Ｖに位置し、一方、Ｖ－Ｔ曲線の平坦域は、３．７～５Ｖの間にあり、透過率が比較的高い値に達したとき、反射率が反転する現象が生じてしまう（本願に添付された図面の曲線グラフは、横軸がボルト、縦軸が％を単位とする。以下同様。）

【特許文献１】米国特許公報第６，４６６，２８０号

【特許文献２】米国特許公報第６，６２８，３６９号

【特許文献３】米国特許公報第６，６１１，３０５号

【特許文献４】米国特許公報第６，６０８，６６０号

【特許文献５】米国特許公報第６，６０６，１３９号

【特許文献６】米国特許公報第６，５８０，４８０号

【特許文献７】米国特許公報第６，５７７，３６１号

【特許文献８】米国特許公報第６，５７４，０４４号

【特許文献９】米国特許公報第６，５６７，１４１号

【特許文献１０】米国特許公報第６，５６７，０６０号

【特許文献１１】米国特許公報第６，５０８，５６０号

【特許文献１２】米国特許公報第６，１９９，９８９号

【特許文献１３】米国特許公報第６，１２４，９０５号

【特許文献１４】米国特許公報第６，００８，８７１号

【特許文献１５】米国特許公報第５，８４１，４９４号

【特許文献１６】米国特許公報第４，７１４，９８３号

【発明の開示】

【発明が解決しようとする課題】

10

20

30

40

50

【 0 0 0 6 】

そこで、本発明は、上記問題を解決する、以下の半透過型LCDの画質向上方法と、そのための画素構造を提供する。

【課題を解決するための手段】

【 0 0 0 7 】

すなわち、本発明は、半透過型液晶表示装置の画質向上方法であって、前記半透過型液晶表示装置が、第1面と、第1面と対向する第2面と、前記第1面と前記第2面との間に設置された液晶層とを有し、前記液晶表示装置の少なくとも1つの画素が、複数のカラーサブピクセルを含む複数の画素を含み、各カラーサブピクセルは、透過電極と反射電極とを含み、前記透過電極は、前記第2面に隣接して設置され、前記第2面から前記サブピクセルに入った光の一部が、前記透過電極及び前記液晶層を経由し前記第1面を透過し伝送され、前記反射電極は、前記第2面に前記透過電極と間隔を空けて隣接して設置され、前記第1面から前記液晶層を経由してサブピクセルに入った光の一部が、前記反射電極によって前記液晶層を経由し前記第1面に反射し返され、前記反射電極は、前記液晶層の光学的挙動を制御するために第1電圧モード及び第2電圧モードで駆動され、当該方法は、少なくとも1つの追加の反射電極を前記透過電極に電氣的に接続し、前記追加の反射電極は、前記第2面に前記反射電極と間隔を空けて隣接して設置され、前記第1面から前記液晶層を経由してサブピクセルに入った光の一部を、前記追加の反射電極によって前記液晶層を経由して前記第1面に反射し返すステップと、前記第1電圧モードで前記反射電極を駆動するステップと、前記第2電圧モードで前記透過電極と前記追加の反射電極を駆動するステップと、を含む半透過型液晶表示装置の画質向上方法を提供する。

【 0 0 0 8 】

さらに本発明は、前記液晶層は、前記透過電極を有する第1層部と、前記反射電極及び前記追加の反射電極を有する第2層部とを含み、かつ、前記第1層部は、第1厚み部を有し、前記第2層部は、前記第1厚み部と基本的に同じ厚さの第2厚み部を有する、前記半透過型液晶表示装置の画質向上方法を提供する。

【 0 0 0 9 】

さらに本発明は、前記液晶層は、前記透過電極を有する第1層部と、前記反射電極と前記追加の反射電極を有する第2層部とを含み、かつ、前記第1層部は、第1厚み部を有し、前記第2層部は、前記第1厚み部より薄い厚さの第2厚み部を有する、前記半透過型液晶表示装置の画質向上方法を提供する。

【 0 0 1 0 】

さらに本発明は、前記液晶層は、前記透過電極を有する第1層部と、前記反射電極及び前記追加の反射電極を有する第2層部を含み、かつ、前記第1層部は、第1厚み部を有し、前記第2層部は、前記第1厚み部に基本的に半分の厚さの第2厚み部を有する、前記半透過型液晶表示装置の画質向上方法を提供する。

【 0 0 1 1 】

さらに本発明は、前記第1面にカラーフィルターを設置し、前記透過電極を透過した光をフィルタリングし、前記追加の反射電極によって反射された光の少なくとも一部をフィルタリングするステップをさらに含む、前記半透過型液晶表示装置の画質向上方法を提供する。

【 0 0 1 2 】

さらに本発明は、前記第1面にカラーフィルターを設置し、前記透過電極を透過した光をフィルタリングし、前記反射電極によって反射された光の少なくとも一部をフィルタリングするステップをさらに含む、前記半透過型液晶表示装置の画質向上方法を提供する。

【 0 0 1 3 】

別の本発明は、画素アレイを有する液晶表示装置であって、共通電極を有する第1基板と、複数のゲートラインと、複数のデータラインと、複数の共通ラインとを有し、前記データラインと前記ゲートラインは、異なる方向に配置される第2基板と、および、前記第1と前記第2基板の間に設置され、各前記画素は、データライン、第1ゲートラインと、第

10

20

30

40

50

2 ゲートラインに接続される液晶層を含み、各前記画素は、第 1 サブピクセル域及び第 2 サブピクセル域を含み、前記第 1 サブピクセル域は、透過電極と少なくとも 1 つの第 1 反射電極を有し、第 1 スイッチング素子によって前記データラインに電氣的に接続され、前記第 2 サブピクセル域は、第 2 反射電極を有し、第 2 スイッチング素子によって前記データラインに電氣的に接続され、前記第 2 反射電極は、第 3 スイッチング素子によって電荷リフレッシュコンデンサに接続され、前記液晶層が第 1 状態で駆動されるとき、前記第 1 と前記第 2 スイッチング素子はオンにされ、かつ、前記第 3 スイッチング素子はオフにされ、前記透過電極と前記共通電極間の第 1 電位を前記第 2 反射電極と前記共通電極間の第 2 電位と基本的に同値にさせ、前記第 2 反射電極と前記リフレッシュコンデンサは電荷を有し、前記液晶層が第 2 状態で駆動されるとき、前記第 1 と前記第 2 スイッチング素子はオフにされ、かつ、前記第 3 スイッチング素子はオンにされ、前記第 2 反射電極と前記リフレッシュコンデンサの前記電荷が再分配され、前記第 1 電位を前記第 2 電位と異ならせ、かつ、液晶層を前記第 1 状態及び前記第 2 状態で駆動するようにした、液晶表示装置を提供する。 10

【0014】

さらに、本発明は、前記第 1 スイッチング素子は、前記第 1 ゲートラインに電氣的に接続された制御端子を有し、前記第 2 スイッチング素子は、前記第 1 ゲートラインに電氣的に接続された制御端子を有し、前記第 3 スイッチング素子は、前記第 2 ゲートラインに電氣的に接続された制御端子を有し、それぞれのスイッチング素子をオンまたはオフにさせる、前記画素アレイを有する液晶表示装置を提供する。 20

【0015】

さらに、本発明は、前記第 3 スイッチング素子は、前記リフレッシュコンデンサの少なくとも 1 つのコンデンサ端子に電氣的に接続され、かつ、前記コンデンサ端子は、第 4 スイッチング素子によってその中の 1 つの共通ラインに接続され、前記第 4 スイッチング素子は、前記第 3 スイッチング素子がオンにされる前にオンにされ、前記第 4 スイッチング素子は、前記第 3 スイッチング素子がオンにされるときにオフにされる、前記画素アレイを有する液晶表示装置を提供する。

【0016】

さらに、本発明は、前記第 1、前記第 2、前記第 4 スイッチング素子のそれぞれは、前記第 1 ゲートラインに電氣的に接続された制御端子を有する、前記画素アレイを有する液晶表示装置を提供する。 30

【0017】

さらに本発明は、前記共通電極はその中の 1 つの共通ラインと電氣的に接続する前記画素アレイを有する液晶表示装置を提供する。

【0018】

さらに、本発明は、前記画素は、前記透過電極を透過した光をフィルタリングし、前記第 1 反射電極によって反射された光をフィルタリングするカラーフィルターを含む、前記画素アレイを有する液晶表示装置を提供する。

【0019】

さらに、本発明は、前記画素は、前記透過電極を透過した光をフィルタリングし、前記第 2 反射電極によって反射された光をフィルタリングするカラーフィルターを含む、前記の画素アレイを有する液晶表示装置を提供する。 40

【0020】

さらに本発明は、前記第 1、第 2、第 3、第 4 スイッチング素子は、それぞれ制御端子を有し、かつ、各スイッチング素子は薄膜トランジスタを含み、かつ、前記制御端子は、対応する薄膜トランジスタのゲートである請求項 9 に記載の画素アレイを有する液晶表示装置を提供する。

【0021】

別の本発明は、液晶層が第 1 状態と第 2 状態で駆動される、画素アレイを有する液晶表示装置であって、前記液晶表示装置は、共通電極を有する第 1 基板と、ゲートライン n とゲ 50

ートライン $n + 1$ を含む複数のゲートライン、データライン m を含む複数のデータライン、複数の共通ラインと、前記データラインと前記ゲートラインが異なる方向で配置される第 2 基板と、を有し、前記第 1 と前記第 2 基板の間に設置され、各前記画素は、前記データライン m 、前記ゲートライン n 、前記ゲートライン $n + 1$ に接続される液晶層と、を含み、各前記画素は、透過電極と少なくとも 1 つの第 1 反射電極を有し、第 1 スwitchング素子によって前記データライン m に電氣的に接続される第 1 サブピクセル域、および第 2 反射電極を有し、第 2 スwitchング素子によって前記データライン m に電氣的に接続される第 2 サブピクセル域を含み、前記第 2 サブピクセル域は、第 1 端子と第 2 端子を有する電荷リフレッシュコンデンサを有し、前記第 2 端子は、その中の 1 つの共通ラインに電氣的に接続され、前記第 2 反射電極は、第 3 スwitchング素子によって前記電荷リフレッシュコンデンサの前記第 1 端子に接続され、前記第 1 と前記第 2 スwitchング素子は、それぞれ、前記ゲートライン n に電氣的に接続された制御端子を有し、前記第 3 スwitchング素子は、前記ゲートライン $n + 1$ に電氣的に接続された制御端子を有し、前記液晶層が前記第 1 状態で駆動されるとき、前記第 1 と前記第 2 スwitchング素子はオンにされ、かつ、前記第 3 スwitchング素子はオフにされ、前記透過電極と前記共通電極間の第 1 電位を前記第 2 反射電極と前記共通電極間の第 2 電位と基本的に同値にさせ、前記第 2 反射電極と前記リフレッシュコンデンサは電荷を有し、前記液晶層が前記第 2 状態で駆動されるとき、前記第 1 と前記第 2 スwitchング素子はオフにされ、かつ、前記第 3 スwitchング素子はオンにされ、前記第 2 反射電極と前記リフレッシュコンデンサの前記電荷が再分配され、前記第 1 電位を前記第 2 電位と異ならせる画素アレイを有する液晶表示装置 (m 、 n は自然数) を提供する。

【0022】

さらに本発明は、前記画素は、前記第 4 スwitchング素子をさらに含み、かつ、前記リフレッシュコンデンサの前記第 1 端子は、前記第 4 スwitchング素子によって 1 つの共通ラインに接続され、前記第 4 スwitchング素子は、前記ゲートライン n に接続された制御端子を有し、前記第 4 スwitchング素子は、前記第 3 スwitchング素子がオンにされる前にオンにされ、前記第 4 スwitchング素子は、前記第 3 スwitchング素子がオンにされるとき、オフにされる前記画素アレイを有する液晶表示装置を提供する。

【0023】

さらに本発明は、前記共通電極は、透明材料により構成され、かつ、その中の 1 つの共通ラインに電氣的に接続する、前記画素アレイを有する液晶表示装置を提供する。

【0024】

さらに本発明は、前記画素は、前記透過電極を透過した光をフィルタリングし、前記第 1 反射電極によって反射された光をフィルタリングするカラーフィルターを含む前記画素アレイを有する液晶表示装置を提供する。

【0025】

さらに本発明は、前記画素は、前記透過電極を透過した光をフィルタリングし、前記第 2 反射電極によって反射された光をフィルタリングするカラーフィルターを含む、前記画素アレイを有する液晶表示装置を提供する。

【0026】

半透過型 LCD の各サブピクセル域は、透過域と反射域とを含む。サブピクセル域では、データライン、第 1 ゲートライン、第 2 ゲートライン、共通ラインは、液晶層の駆動電圧を制御する。透過域は、第 1 電荷蓄積容量を有する透過電極を有し、反射域は、第 2 電荷蓄積容量を有する反射電極を有する。第 1 及び第 2 ゲートラインは、第 1 及び第 2 制御状態にそれぞれ設定することができる。第 1 と第 2 との電荷蓄積容量比は、調整用蓄積コンデンサによって調整され、ゲートラインの制御状態に基づいて制御を行うことができる。調整用蓄積コンデンサを調整し制御することによって、反射電極の電位が減少し、反射率曲線を高い電圧側にシフトする。上述の電荷リフレッシュ (コンデンサにチャージされた電荷を放電する操作) の方式により、上記シングルギャップの LCD の透過率と反射率は、同じ電圧を供給することで、最適値に到達することができる。しかし、反射率曲線のシ

10

20

30

40

50

フトが、低い明度域の透過率と反射率との間で大きな差異を招き、かつ、この差異は、表示画像の、カラー及びコントラストに大きく影響を与える。

【 0 0 2 7 】

低明度域のディスプレイの画質を向上するために、上記のようにシフトしていない反射率曲線の一部を維持しつつ、透過電極を他の反射電極へ接続するようにする。

【 発明の効果 】

【 0 0 2 8 】

本発明は、シングルギャップ（ギャップに段が存在しない状態）からダブルギャップ（2段のギャップ部が存在する状態）への設計変更することもでき、電荷リフレッシュをした反射率と、電荷リフレッシュをしない反射率とを組み合わせることで、透過率のガンマ曲線と、電荷リフレッシュをした反射率のガンマ曲線との間の差異を減少することができる。よって、低明度側の領域の画像の色及び輝度の品質を大幅に向上することができる。

10

【 発明を実施するための最良の形態 】

【 0 0 2 9 】

本発明についての目的、特徴、長所が一層明確に理解されるよう、以下に実施例を通じて本発明の実施形態を例示し、図示しながら、詳細に以下本発明を説明する。

【 実施例 】

【 0 0 3 0 】

図4は、本発明の実施例を表すサブピクセル域100である。このサブピクセル域100は、透過域TAと反射域RAとを有する。反射域RAは、反射層又は反射電極180を有する。サブピクセル域100の透過域TAは、透明電極190を有し、第2反射域RSの第2反射層192に電氣的に接続される。図5aに示すように、サブピクセル域100は、カラーフィルター152を有し、透過域TAと第2反射域の液晶層を透過する光束をフィルタリングする。反射域RAは、無色フィルター150を有する。無色フィルター150は、透明の光学材料、または無色カラーのフィルター、極めて淡色のフィルターでもよい。

20

【 0 0 3 1 】

また、図5bに示すように、カラーフィルター152は、透明域のみを覆うこともできる。第2反射域は、カラーフィルターを有さないか、または無色フィルター153のみを有する。反射域は、カラーフィルター151を有する。カラーフィルター151及び152は、基本的に同じ色及び同じ透過率を有することができる。一方、カラーフィルター151及び152は、基本的に同じ色を有するが、異なる透過率を有することが可能である。即ち、1つのカラーフィルターの色は、もう一方のものより淡色（薄い色）とすることができる。サブピクセル域100は、データライン202、第1ゲートライン212、第2ゲートライン214、共通ライン210を有する。図4に示すように、透過域TAは、第1蓄積コンデンサ232（C1）に接合され、反射域RAは、第2蓄積コンデンサ234（C2）と、電荷リフレッシュコンデンサ又は調整用蓄積コンデンサ236（C3）に接合される。コンデンサ232は、ビア188によって透明電極190と第2反射層192に電氣的に接続される。コンデンサ232はまた、第1半導体スイッチング素子240（TF T - 1）によってデータライン202と第1ゲートライン212に電氣的に接続される。第2蓄積コンデンサ234は、ビア184によって反射層180に電氣的に接続される。第2蓄積コンデンサ234はまた、第2半導体スイッチング素子249（TF T - 2）によってデータライン202と第1ゲートライン212に電氣的に接続される。第2蓄積コンデンサ234は、第3半導体スイッチング素子250（TF T - 3）によって調整用蓄積コンデンサ236にさらに電氣的に接続される。調整用蓄積コンデンサ236は、第4半導体スイッチング素子260（TF T - 4）によって共通ライン210に電氣的に接続される。第1半導体スイッチング素子240は、第1スイッチ端子241、第2スイッチ端子243、制御端子242を有する。第1スイッチ端子241は、データライン202に電氣的に接続され、制御端子242は、第1ゲートライン212に電氣的に接続される。第3半導体スイッチング素子250は、第1スイッチ端子251、第2スイッチ

30

40

50

端子 2 5 3、制御端子 2 5 2 を有する。制御端子 2 5 2 は、第 2 ゲートライン 2 1 4 に電氣的に接続される。第 4 半導体スイッチング素子 2 6 0 は、第 1 スイッチ端子 2 6 1、第 2 スイッチ端子 2 6 3、制御端子 2 6 2 を有する。第 2 スイッチ端子 2 6 3 は、導電域 2 8 4 によって共通ライン 2 1 0 に電氣的に接続され、制御端子 2 6 2 は、第 1 ゲートライン 2 1 2 に電氣的に接続される。

【 0 0 3 2 】

図 6 a 及び図 6 b は、カラーフィルターの配置とサブピクセル域 1 0 0 の電子部品を表している。図 6 a 及び図 6 b に示すように、サブピクセル域 1 0 0 は、一对の偏光板 1 1 0 及び 1 1 2、一对の 2 分の 1 波長板 1 2 0 及び 1 2 2 と、一对の 4 分の 1 波長板 1 3 0 及び 1 3 2 と、を有する。上部品層は、透明基板 1 4 0 の上面に設置される。下部品層は、透明基板 1 4 2 の下側に設置される。透明基板 1 4 2 の上側に設置されたのは、素子層 1 6 0 である。素子層 1 6 0 は、蓄積コンデンサ 2 3 2、2 3 4、2 3 6 と、スイッチング素子 2 4 0、2 5 0、2 6 0 を含む。反射層 1 8 0 及び 1 9 2 と、透明電極 1 9 0 とは、保護層 1 6 5 によって素子層 1 6 0 と電氣的に隔離（絶縁）されるが、ビア 1 8 4 とビア 1 8 8 によって素子層 1 6 0 に電氣的に接続される。

10

【 0 0 3 3 】

図 6 a に示すように、第 2 反射域 R S の第 2 反射層 1 9 2 と透過域 T A の透明電極 1 9 0 に接合されたカラーフィルター 1 5 2 によって液晶層 1 0 5 を透過する光束がフィルタリングされる。図 5 a に示すように、反射域 R A の反射層 1 8 0 に接合されたフィルター 1 5 0 は、無色フィルターである。フィルター 1 5 0 と 1 5 2 は、透明基板 1 4 0 と共通透明電極 1 7 0 との間に設置される。

20

【 0 0 3 4 】

図 6 b に示すように、無色フィルター 1 5 3 は、第 2 反射域 R S の第 2 反射層 1 9 2 に接合される。フィルター 1 5 2 は、透過域 T A の透明電極 1 9 0 に接合される。フィルター 1 5 1 は、反射域 R A の反射層 1 8 0 に接合される。透明電極 1 7 0 及び 1 9 0 は、通常、インジウムスズ酸化物（ITO）より構成される。

【 0 0 3 5 】

図 7 は、サブピクセル域 1 0 0 の電子部品の等価回路図を表している。図 7 に示すように、透明電極 1 9 0 と第 2 反射層 1 9 2 は、コンデンサ C T を共有し、ビア 1 8 8 によって第 1 蓄積コンデンサ 2 3 1（C 1）に並列接続される。これらのコンデンサは、第 1 スイッチング素子 2 4 0 のスイッチ端子 2 4 3 及び 2 4 1 によってデータライン 2 1 4 に接続される。反射層 1 8 0 は、コンデンサ C R を有し、第 2 蓄積コンデンサ 2 3 4（C 2）に並列接続される。これらのコンデンサも同じように、第 2 スイッチング素子 2 4 9 のスイッチ端子 2 4 4 及び 2 4 1 によってデータライン 2 1 4 に接続される。コンデンサ 2 3 4 もまた、第 3 スイッチング素子 2 5 0 のスイッチ端子 2 5 3 及び 2 5 1 によって調整コンデンサ 2 3 6 に並列接続される。調整コンデンサ 2 3 6 もまた、第 4 スイッチング素子 2 6 0 のスイッチ端子 2 6 1 及び 2 6 3 によって共通ライン 2 1 0 に接続される。

30

【 0 0 3 6 】

図 8 a に示すように、コンデンサ C T 及び C 1 の充電と放電は、ゲートライン 1 の第 1 スイッチング素子 2 4 0 の制御端子 2 4 2（図 7）によって制御される。図 8 b に示すように、コンデンサ C R、C 2、C 3 の充電と放電は、ゲートライン 2 の第 3 スイッチング素子 2 5 0 の制御端子 2 5 2（図 7）と、ゲートライン 1 の第 2 スイッチング素子 2 4 9 の制御端子 2 4 2 と第 4 スイッチング素子 2 6 0 の制御端子 2 6 2 によって制御される。

40

【 0 0 3 7 】

第 1 制御状態では、ゲートライン 1 は、高レベル（ハイレベル）にあり、ゲートライン 2 は、低レベル（ローレベル）にある。ゲートライン 1 が高レベルのとき、スイッチング素子 2 4 0 及び 2 6 0 はオンにされ、ゲートライン 2 が低レベルのとき、スイッチング素子 2 5 0 はオフにされる。図 9 a に示すように、この制御状態では、コンデンサ C T 及び C 1 は、データライン 2 0 2 に接続される。よって、透明電極 1 9 0 及び第 2 反射層 1 9 2 は、同じデータライン 2 0 2 の電位（ V_{data} ）を有する。調整コンデンサ C 3 は放電

50

されるが、その電位は共通ライン 210 の電位と等しい。

【0038】

第2制御状態では、ゲートライン1は、低レベルにあり、ゲートライン2は、高レベルにある。ゲートライン1が低レベルのとき、スイッチング素子240及び260はオフにされ、ゲートライン2が高レベルのとき、スイッチング素子250はオンにされる。図10aに示すように、この制御状態では、コンデンサCT及びC1は、データライン202に接続される。コンデンサCT及びC1は、その電位を一時、維持する。よって、透明電極190と第2反射層192は、その初めの電位 V_{data} を基本的に維持する。図10bに示すように、コンデンサCR及びC2は、調整コンデンサC3に並列接続される。反射層180に接合された全ての容量値は、 $(CR + C2)$ から $(CR + C2 + C3)$ に増加する。よって、反射層180の電位は減少する。そして、反射率曲線は、高い電圧側に向けてシフトされる。図11aは、シフトした反射率曲線を表している。図11aに示すように、反射率曲線 (R_{00}) のピーク値は、約2.8Vであり、シフトした反射率曲線 (R_m) のピーク値は、約4Vである。この例では、 $C3 / (CR + C2 + C3) = 2 / 5$ である。電荷リフレッシュに伴って、シングルギャップを備えたLCDの透過率のピーク値と反射率のピーク値とは、同じ供給電圧の所に位置付けでき、透過率に相応する反射率の反転の発生を防ぐことができる。

10

【0039】

しかし、透過率が約2.2Vで急速に増加し始めたとき、反射率は、2.8Vまで低い値を維持する。図11bに示すように、この低明度域では、透過率と反射率との差異はまた、透過率のガンマ曲線と反射率のガンマ曲線との間の差異を招くことになる。図11bは、透過率と、反射率と、ガンマ電圧との関数関係を表している。透過率と反射率の差異を減少するために、複数の閾値を用いて演算を統計的に行う方法の一つである、マルチ閾値調和処理 (multi-threshold harmonization) を用いる。

20

【0040】

ここで、マルチ閾値調和処理とは、1つの画素内の2以上の反射域から反射された2以上の反射光の領域 (反射域) のガンマ曲線を用いて、1つの反射光のガンマ曲線に一体化し、透過光の領域 (透過域) のガンマ曲線とマッチさせる処理をいう。

【0041】

本発明に基づくと、低明度域の透過率と反射率との差異は、電荷リフレッシュをしたときの反射率と、電荷リフレッシュをしないときの反射率と、を組み合わせることによって減少することができる。例えば、80%の電荷リフレッシュをしたときの反射率と、20%の電荷リフレッシュをしないときの反射率と、を組み合わせることでマルチ閾値調和処理を施すことができる。

30

【0042】

図4に示すように、第2反射域RSの反射電極192は、透明電極190に電氣的に接続される。反射電極192は、反射電極180と電氣的に隔離される (絶縁される)。よって、反射電極192の反射率曲線は、高い電圧側に向けてシフトしない。図11cに示すように、反射電極192の反射率曲線 ($R_{00} * 20\%$) のピーク値と、電荷リフレッシュをしないときの反射率曲線 (R_{00}) のピーク値とは、同じ供給電圧に位置される。反射電極180の反射率曲線 ($R_m * 80\%$) のピーク値は、約4Vの所に位置される。図11dは、2つの反射率曲線の組み合わせられた反射率曲線 (R_{MTH}) を表している。図11eに示すように、マルチ閾値調和処理を施したときの透過率ガンマ曲線 ($Gamma_T$) と、組み合わせられたガンマ曲線 ($Gamma_{MTH}$) と、の間のマッチングは、マルチ閾値調和処理を施さないときのマッチング (図11b) より優れている。よって、低明度側のカラーと輝度の品質を大幅に向上する。

40

【0043】

透過率と反射率とのマッチングは、電荷リフレッシュをしたときの反射率に相対する電荷リフレッシュをしないときの反射率 (反射層192と反射層180間の面積比) を変える

50

ことによって、さらに、より多くの電荷リフレッシュ・ステージ（段階）（１つ以上の反射電極が異なる電荷リフレッシュされるコンデンサに接続される）を加えることによってさらに調整可能である。

【００４４】

別の実施例では、調整コンデンサ２３６は、ビア１８５によって、直接、反射層１８０に並列接続され、第２蓄積コンデンサ２３４は、第３スイッチング素子２５０によって反射層１８０と接続される。図１３は、等価回路図を表している。コンデンサＣＴ及びＣ１の充電と放電は、図８ａと同様である。図１４は、コンデンサＣＲ、Ｃ２、Ｃ３の充電と放電を説明するための図である。

【００４５】

第１制御状態では、ゲートライン１は高レベルにあり、ゲートライン２は低レベルにある。図９ａ及び図１５ａに示すように、この制御状態では、コンデンサＣＴ、Ｃ１、Ｃ２は、データライン２０２に接続され、同じデータライン２０２の電位（ V_{data} ）を有する。コンデンサＣ３とＣＲは放電されるが、その電位は、共通ライン２１０の電位（１５ｂ）と等しい。

10

【００４６】

第２制御状態では、ゲートライン１は、低レベルにあり、ゲートライン２は、高レベルにある。図１０ａに示すように、コンデンサＣＴ及びＣ１は、データライン２０２に接続されず、かつ、その電位は、一時、同じ値を維持する。コンデンサＣＲ及びＣ２は、図１６に示すように、調整コンデンサＣ３と並列接続される。反射層１８０に接合された全ての容量値は、（ＣＲ＋Ｃ２）から（ＣＲ＋Ｃ２＋Ｃ３）に増加され、反射層１８０の電位が減少する。

20

【００４７】

図１７ａ及び図１７ｂに示すように、本発明は、シングルギャップ（ギャップ距離が一定）からダブルギャップ（ギャップ距離の一定箇所が２つ）の設計に変更することができる。すなわち、図１７ａ及び図１７ｂに示すように、反射域ＲＳの反射層１９２の配置と上基板のカラーフィルターの配置は、図６ａと図６ｂと同じであるが、反射域１８０と上基板１７０との間のギャップ距離（間隙）が狭くされている。反射層１８０と素子層との間の電気的な接続は、図４及び図１２と同様とすることができ、調整コンデンサＣ３によって反射層１８０の電位を調整する。

30

【００４８】

ここでまとめると、電荷リフレッシュにより、調整コンデンサＣ３を用いて反射率曲線を、高い電圧側にシフトする。すなわち、調整コンデンサが電荷リフレッシュコンデンサに相当する。ここでも、電荷リフレッシュは、反射率曲線の反転の問題を防ぐのに用いられる。シングルギャップを備えたＬＣＤの画質をさらに向上するために、電荷リフレッシュをした反射率と電荷リフレッシュをしない反射率とを組み合わせる方式を用いる。図４及び図１２の実施例では、１つの電荷リフレッシュのステージのみが用いられる。しかし、１つまたは１つ以上の追加の電荷リフレッシュのステージでもよい。電荷リフレッシュをした反射率と電荷リフレッシュをしない反射率とを組み合わせることで、透過率のガンマ曲線と電荷リフレッシュの反射率のガンマ曲線との間の差異を減少することができる。よって、本発明によれば、半透過型ＬＣＤの少なくとも１つの反射電極は、透過電極に電氣的に接続され、かつ、少なくとも１つの反射電極は、リフレッシュ電圧コンデンサに電氣的に接続される。

40

【００４９】

本発明は、半透過型ＬＣＤの画質の向上の方法を提供する。半透過型ＬＣＤは、第１状態及び第２状態で駆動され、液晶層の光学的挙動を制御することができる。その中で少なくとも１つの追加される反射電極（「追加の反射電極」）は、透過電極に電氣的に接続され、この追加の反射電極は、半透過型ＬＣＤの下側に反射電極と間隔を空けて設置され、半透過型ＬＣＤの上側から液晶層を経由してサブピクセル域に入った光の一部を追加の反射電極によって液晶層を経由して上側に反射し返す。その中で、第１電荷容量は、透過電極

50

と追加の反射電極に提供され、第2電荷容量は、反射電極に提供される。第2電荷容量は、第1電荷容量に比して相対的な容量値を有し、かつ、第1及び第2蓄積容量の少なくとも1つを制御し、第1状態で液晶層が駆動されるときの前記相対的な容量値を、第2状態で液晶層が駆動されるときの前記相対的な容量値と異ならせる。

【0050】

実際、半透過型LCDは、第1電圧モードと第2電圧モードとで駆動され、液晶層の光学的挙動を制御することができる。その中で少なくとも1つの追加の反射電極は、透過電極に電氣的に接続され、この追加の反射電極は、半透過型LCDの下側に反射電極と間隔を空けて設置され、半透過型LCDの上側から液晶層を経由してサブピクセル域に入った光の一部を追加の反射電極によって液晶層を経由して上側に反射し返す。その中で、反射電極は、第1電圧モードで駆動され、かつ、透明電極と前記少なくとも1つの追加の反射電極は、第2電圧モードで駆動される。

10

【0051】

以上、本発明の好適な実施例を例示したが、これは本発明を限定するものではなく、本発明の精神及び範囲を逸脱しない限りにおいては、当業者であれば行い得る少々の変更や修飾を付加することは可能である。従って、本発明が保護を請求する範囲は、特許請求の範囲を基準とする。

【図面の簡単な説明】

【0052】

【図1】一般的なLCDディスプレイを表す概略図である。

20

【図2】従来の半透過型カラーLCDディスプレイの画素構造を表す平面図である。

【図3a】図2の画素域の反射と透過の光束を表す断面図である。

【図3b】従来の半透過型LCDディスプレイの反射と透過の光束を表す断面図である。

【図3c】従来のシングルギャップを備えた半透過型LCDディスプレイの透過率(T)、反射率(R)、印加電圧(V)を表す曲線図である。

【図4】本発明の実施例に基づいたLCDディスプレイのサブピクセル域を表す平面図である。

【図5a】本発明の実施例に基づいたサブピクセル域のカラーフィルターの配置を表す平面図である。

【図5b】本発明のもう1つの実施例に基づいたサブピクセル域のカラーフィルターの配置を表す平面図である。

30

【図6a】図5aのカラーフィルターの配置を表す断面図である。

【図6b】図5bのカラーフィルターの配置を表す断面図である。

【図7】図4のサブピクセル域を表す等価回路図である。

【図8a】図4のサブピクセル域の透過域を表す等価回路図である。

【図8b】図4のサブピクセル域の反射域を表す等価回路図である。

【図9a】ゲートラインが第1制御状態にあるときの図8aの画素域の透過域を表す等価回路図である。

【図9b】ゲートラインが第1制御状態にあるときの図8bの画素域の透過域を表す等価回路図である。

40

【図9c】ゲートラインが第1制御状態にあるときの図8bの調整用蓄積コンデンサを表す等価回路図である。

【図10a】ゲートラインが第2制御状態にあるときの図8aの画素域の透過域を表す等価回路図である。

【図10b】ゲートラインが第2制御状態にあるときの図8bの画素域の透過域を表す等価回路図である。

【図11a】反射域の電荷蓄積容量を調整した後のシフトを表すR-V曲線図である。

【図11b】透過率と反射率とガンマ電圧を表す曲線図である。

【図11c】本発明の実施例に基づいたマルチ閾値調和処理を施した透過率と反射率と、印加電圧を表す曲線図である。

50

【図 1 1 d】上記マルチ閾値調和処理を施した後の透過率、反射率、印加電圧を表す曲線図である。

【図 1 1 e】マルチ閾値調和処理を施した後の透過率、反射率、ガンマ電圧を表す曲線図である。

【図 1 2】本発明の異なる実施例に基づいた L C D ディスプレイのサブピクセル域を表す平面図である。

【図 1 3】図 1 2 のサブピクセル域を表す等価回路図である。

【図 1 4】図 1 2 のサブピクセル域の反射域を表す等価回路図である。

【図 1 5 a】ゲートラインが第 1 制御状態にあるときの図 1 4 の反射域を表す等価回路図である。

10

【図 1 5 b】ゲートラインが第 1 制御状態にあるときの図 1 4 の調整用蓄積コンデンサを表す等価回路図である。

【図 1 6】ゲートラインが第 2 制御状態にあるときの図 1 4 の反射域を表す等価回路図である。

【図 1 7 a】本発明の実施例に基づいたダブルギャップを備えた半透過型 L C D ディスプレイのサブピクセルのカラーフィルターの配置を表す断面図である。

【図 1 7 b】本発明のもう 1 つの実施例に基づいたダブルギャップを備えた半透過型 L C D ディスプレイのサブピクセルのカラーフィルターの配置を表す断面図である。

【符号の説明】

【 0 0 5 3 】

20

1 L C D パネル

1 0 画素アレイ

1 2 R、1 2 G、1 2 B サブピクセル

2 0 上基板

2 1、2 2、2 3、2 4 データライン

3 0 下基板

3 1、3 2 ゲートライン

5 0 素子層

5 2 反射層

N C F 無色カラーフィルター

30

L バックライト

L C 液晶層

R カラーフィルター

R A 反射域

T A 透過域

1 0 0 サブピクセル域

1 0 5 液晶層

1 1 0、1 1 2 偏光板

1 2 0、1 2 2 2 分の 1 波長板

1 3 0、1 3 2 4 分の 1 波長板

40

1 4 0、1 4 2 透明基板

1 5 0、1 5 3 無色カラーフィルター

1 5 1、1 5 2 カラーフィルター

1 6 0 素子層

1 6 5 保護層

1 7 0 共通透明電極

1 8 0 反射層

1 8 4、1 8 5、1 8 8 ピア

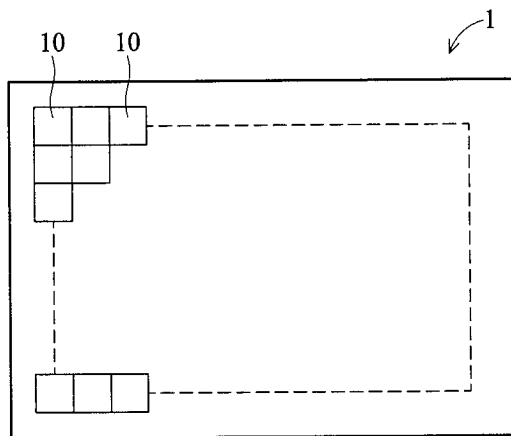
1 9 0 透明電極

1 9 2 第 2 反射層（電極）

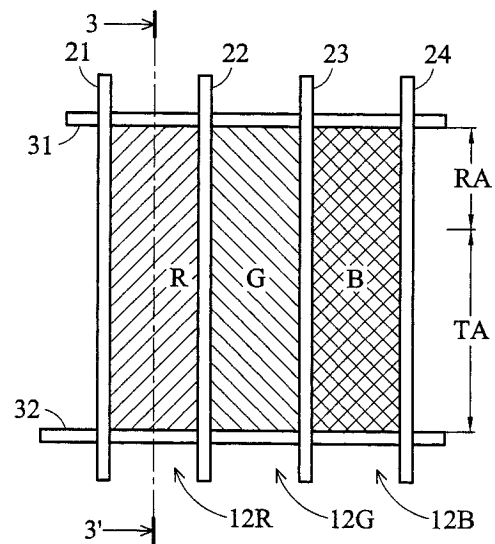
50

2 0 2	データライン
2 1 0	共通ライン
2 1 2	第 1 ゲートライン
2 1 4	第 2 ゲートライン
2 3 2	第 1 蓄積コンデンサ
2 3 4	第 1 蓄積コンデンサ
2 3 6	調整コンデンサ
2 4 0	第 1 半導体スイッチング素子
2 4 1、2 5 1、2 6 1	第 1 スイッチ端子
2 4 2、2 5 2、2 6 2	制御端子
2 4 3、2 4 4、2 5 3、2 6 3	第 2 スイッチ端子
2 4 9	第 2 半導体スイッチング素子
2 5 0	第 3 半導体スイッチング素子
2 6 0	第 4 半導体スイッチング素子
2 8 4	導電域
C T、C R	コンデンサ
R A	反射域
R S	第 2 反射域
T A	透過域

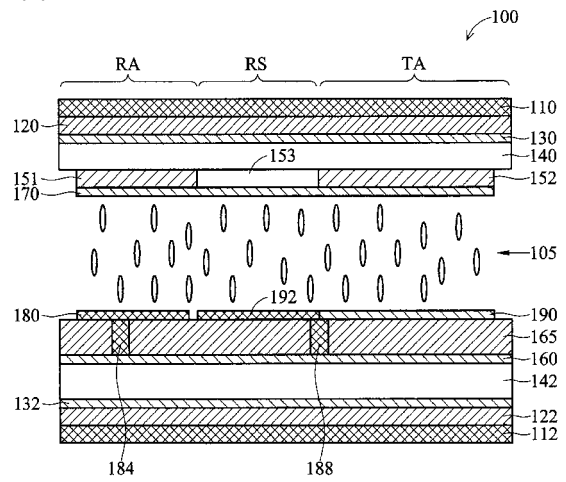
【 図 1 】



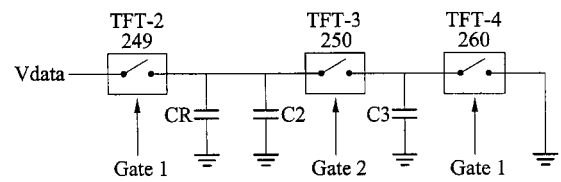
【 図 2 】



【 図 6 b 】



【 図 8 b 】



Vdata

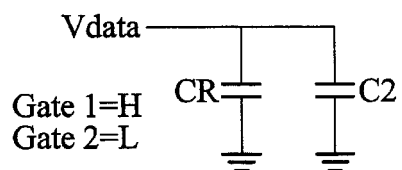
CT

C1

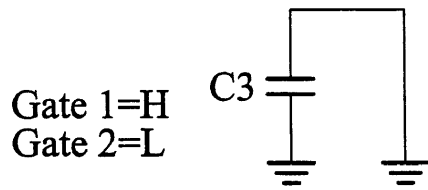
Gate 1=H

Gate 2=L

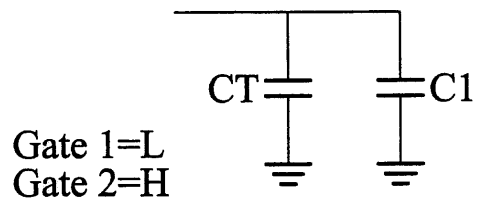
【 図 9 b 】



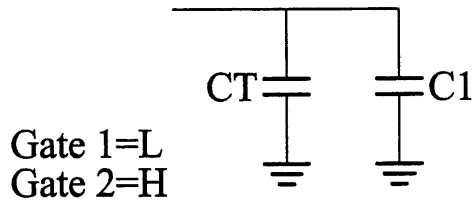
【図 9 c】



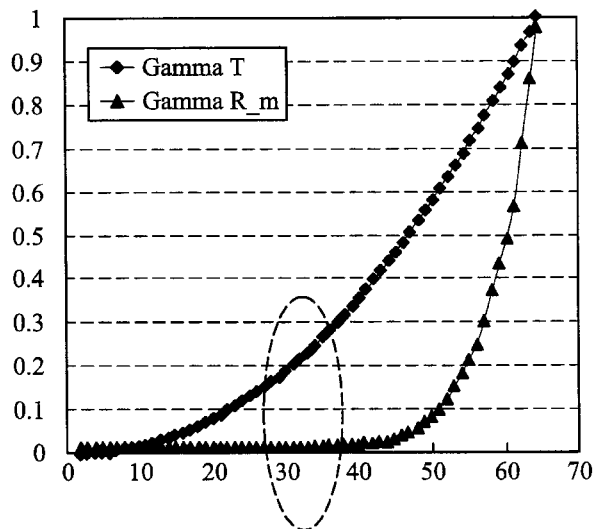
【図 10 a】



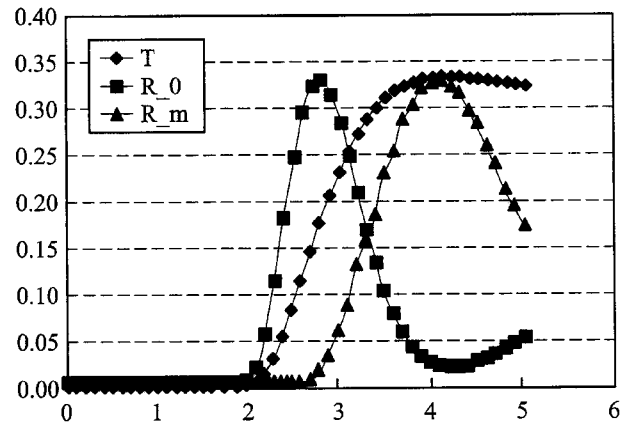
【図 10 b】



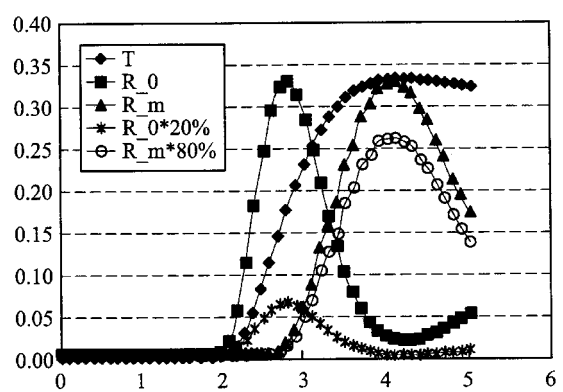
【図 11 b】



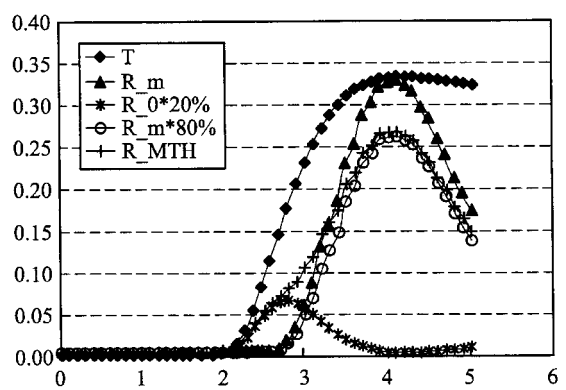
【図 11 a】



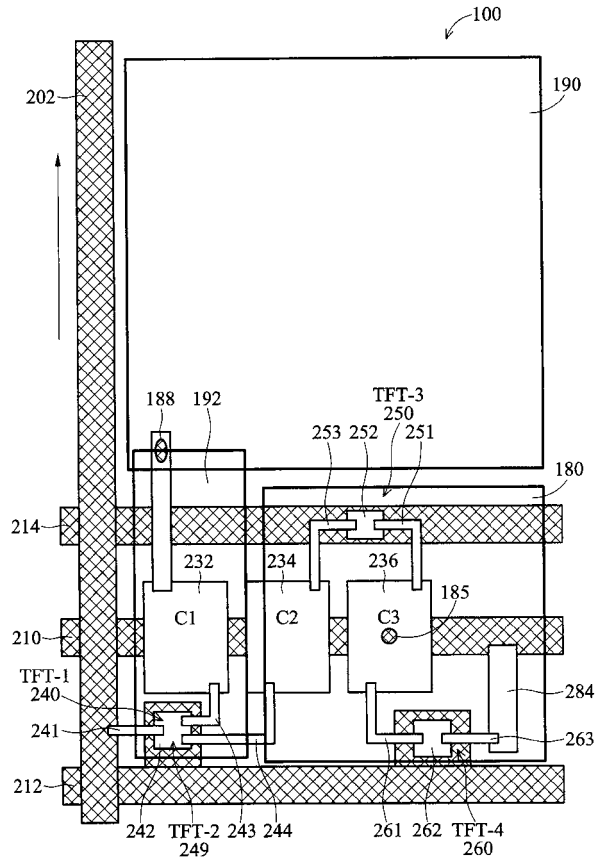
【図 11 c】



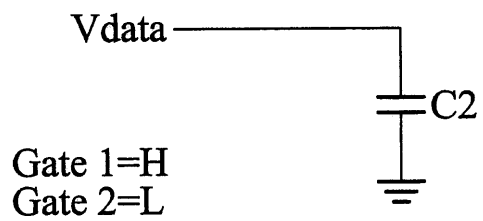
【図 11 d】



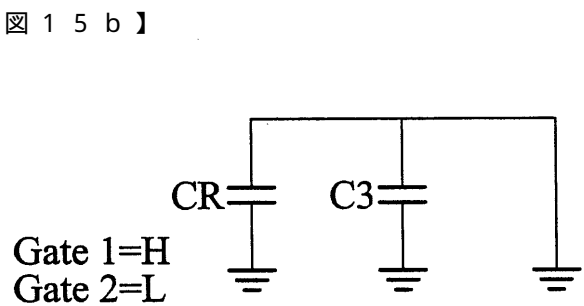
【 図 1 2 】



【 図 1 5 a 】

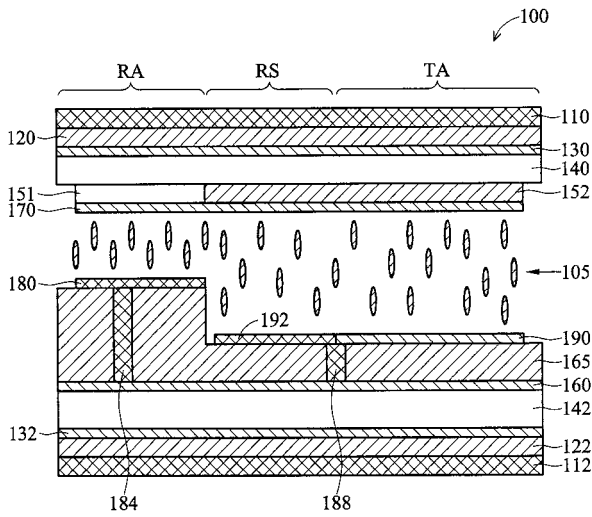


【 図 1 4 】

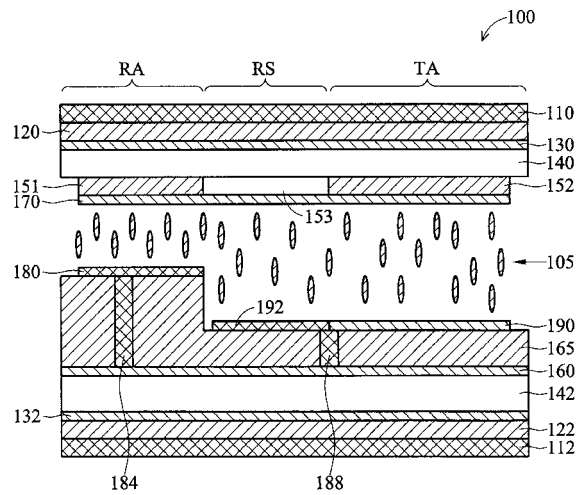


Gate 1=L
Gate 2=H

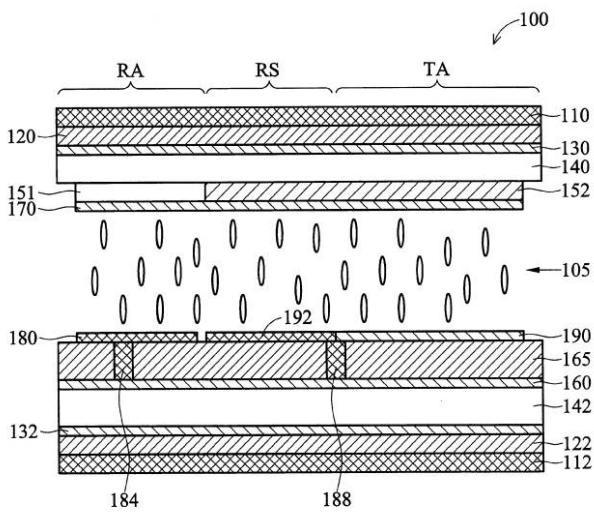
【図 17 a】



【図 17 b】



【図 6 a】



专利名称(译)	半透过型液晶表示装置の画质向上方法、及び半透过型液晶表示装置		
公开(公告)号	JP2007086785A	公开(公告)日	2007-04-05
申请号	JP2006253483	申请日	2006-09-19
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	林敬桓 張志明		
发明人	林 敬桓 張 志明		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/133555 G02F1/133514 G02F1/13624 G02F2001/134345		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/GA17 2H092/HA04 2H092/HA05 2H092/JA24 2H092/JB61 2H092/JB69 2H092/KA18 2H092/KB04 2H092/KB13 2H092/PA08 2H092/PA12 2H192/AA24 2H192/BC24 2H192/BC63 2H192/BC64 2H192/BC72 2H192/BC74 2H192/CB12 2H192/DA12 2H192/DA43 2H192/DA65 2H192/EA43 2H192/EA53 2H192/EA54		
优先权	11/230393 2005-09-20 US		
其他公开文献	JP4374007B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种用于改善透反射液晶显示装置的图像质量的方法和像素结构。本发明提供一种用于改善透反射液晶显示装置的图像质量的方法及其像素结构。每个子像素区域包括透射区域和反射区域。在子像素区域中，数据线，第一栅极线，第二栅极线和公共线控制液晶层的驱动电压。透射区域具有具有第一电荷存储容量的透射电极，并且反射区域具有具有第二电荷存储容量的反射电极。第一和第二栅极线可以分别处于第一和第二控制状态。可以通过调节存储电容器来调节第一电荷存储容量比和第二电荷存储容量比，并且可以基于栅极线的控制状态来对其进行控制。[选择图]图4

