

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2007-11272
(P2007-11272A)
(43) 公開日 平成19年1月18日(2007.1.18)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1339 (2006.01)	GO2F 1/1339 500	2H048
GO2F 1/1333 (2006.01)	GO2F 1/1333	2H088
GO2F 1/1335 (2006.01)	GO2F 1/1335 505	2H089
GO2F 1/13 (2006.01)	GO2F 1/13 101	2H091
GO2B 5/20 (2006.01)	GO2B 5/20 101	
審査請求 有 請求項の数 15 O L (全 16 頁)		

(21) 出願番号	特願2005-379418 (P2005-379418)	(71) 出願人	599127667 エルジー フィリップス エルシーディー カンパニー リミテッド 大韓民国 ソウル, ヨンドンポーク, ヨイドードン 20
(22) 出願日	平成17年12月28日 (2005.12.28)	(74) 代理人	100057874 弁理士 曾我 道照
(31) 優先権主張番号	10-2005-0058005	(74) 代理人	100110423 弁理士 曾我 道治
(32) 優先日	平成17年6月30日 (2005.6.30)	(74) 代理人	100084010 弁理士 古川 秀利
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100094695 弁理士 鈴木 憲七
		(74) 代理人	100111648 弁理士 梶並 順
		最終頁に続く	

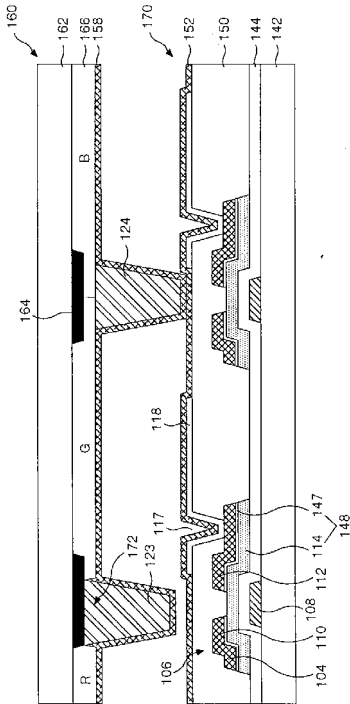
(54) 【発明の名称】 液晶表示パネル及びその製造方法

(57) 【要約】

【課題】本発明は、有機保護膜を有する液晶表示パネルでもデュアルスペーサの構造を採用することによって、セルギャップの維持の信頼性を向上させ、液晶の膨張による不良問題を防止できる液晶表示パネル及びその製造方法を提供することにある。

【解決手段】本発明の液晶表示パネルは、第1カラムスペーサ及び第2カラムスペーサ123、124のうちいずれか一つが第1ホール172内に部分的に挿入されたカラーフィルタレイ基板160と、カラーフィルタレイ基板160と対向し、第1カラムスペーサ及び第2カラムスペーサ123、124のうちいずれか一つと接触されると共に有機保護膜150により保護される薄膜トランジスタレイ基板170とを備えることを特徴とする。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

第 1 カラムスペーサ及び第 2 カラムスペーサのうちいずれかが第 1 ホール内に部分的に挿入されたカラーフィルタアレイ基板と、

前記カラーフィルタアレイ基板と対向し、前記第 1 カラムスペーサ及び前記第 2 カラムスペーサのうちいずれかが一つと接触すると共に有機保護膜により保護される薄膜トランジスタアレイ基板と

を備えることを特徴とする液晶表示パネル。

【請求項 2】

前記カラーフィルタアレイ基板は、

上部基板上にセル領域を区画するためのブラックマトリックスと、

前記ブラックマトリックスにより区画されたセル領域に形成されるカラーフィルタとを備え、

前記第 1 ホールは、前記カラーフィルタを貫通して前記ブラックマトリックスを露出させる

ことを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 3】

前記第 1 ホールは、前記カラーフィルタのうち赤色を表示するカラーフィルタを貫通して前記ブラックマトリックスを露出させることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 4】

前記第 1 ホール内に挿入されるカラムスペーサと前記第 1 ホールを通じて露出されるブラックマトリックスとの間には、共通電極及び平坦化層のうち少なくともいずれかが一つが位置することを特徴とする請求項 3 に記載の液晶表示パネル。

【請求項 5】

前記第 1 ホール内に部分的に挿入されたカラムスペーサは、外圧が作用する場合に、前記薄膜トランジスタアレイ基板と接触することを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 6】

前記薄膜トランジスタアレイ基板は、

下部基板上でゲート絶縁膜を挟んで互いに交差して形成されるゲートライン及びデータラインと、

前記ゲートライン及び前記データラインの交差領域に形成される薄膜トランジスタと、

前記有機保護膜を貫通するコンタクトホールを通じて前記薄膜トランジスタと接続される画素電極と、

前記画素電極及び前記有機保護膜上に形成された下部配向膜と

を備えることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 7】

前記薄膜トランジスタアレイ基板は、前記画素電極を横切って位置するストレージオンコモン方式のストレージキャパシタをさらに備え、

前記有機保護膜は、前記ストレージキャパシタを露出させる第 2 ホールをさらに備え、

前記第 1 ホール内に挿入されたカラムスペーサを除いた他のカラムスペーサは、前記第 2 ホールと対応する領域に位置する

ことを特徴とする請求項 6 に記載の液晶表示パネル。

【請求項 8】

前記第 2 ホールと対応する領域に位置するカラムスペーサは、外圧が作用する場合に、前記第 2 ホールの底部と接触することを特徴とする請求項 7 に記載の液晶表示パネル。

【請求項 9】

第 1 カラムスペーサ及び第 2 カラムスペーサのうちいずれかが第 1 ホール内に部分的に挿入されたカラーフィルタアレイ基板を形成する工程と、

10

20

30

40

50

前記カラーフィルタアレイ基板と合着され、前記第 1 カラムスペーサ及び前記第 2 カラムスペーサのうちいずれか一つと接触すると共に有機保護膜により保護される薄膜トランジスタアレイ基板を形成する工程と

を含むことを特徴とする液晶表示パネルの製造方法。

【請求項 10】

前記カラーフィルタアレイ基板を形成する工程は、
上部基板上にセル領域を区画するためのブラックマトリックスを形成する工程と、
前記ブラックマトリックスにより区画されたセル領域にカラーフィルタを形成する工程と

を含み、

10

前記第 1 ホールは、前記カラーフィルタと同時に形成される
ことを特徴とする請求項 9 に記載の液晶表示パネルの製造方法。

【請求項 11】

前記第 1 ホール内に挿入されるカラムスペーサと前記第 1 ホールを通じて露出されるブラックマトリックスの間には、共通電極及び平坦化層のうち少なくともいずれか一つを形成する工程を含むことを特徴とする請求項 10 に記載の液晶表示パネルの製造方法。

【請求項 12】

前記第 1 ホール内に部分的に挿入されたカラムスペーサは、外圧が作用する場合に、前記薄膜トランジスタアレイ基板と接触することを特徴とする請求項 9 に記載の液晶表示パネルの製造方法。

20

【請求項 13】

前記薄膜トランジスタアレイ基板を形成する工程は、
下部基板上にゲート電極、ゲートラインを備えるゲートパターンを形成する工程と、
前記ゲートパターンを覆うようにゲート絶縁膜を形成する工程と、
前記ゲート絶縁膜上に前記ゲートラインと交差するデータライン、前記ゲートライン及び前記データラインの交差領域に位置する薄膜トランジスタを形成する工程と、
前記有機保護膜を貫通するコンタクトホールを通じて前記薄膜トランジスタと接続される画素電極を形成する工程と、

前記画素電極及び前記有機保護膜上に下部配向膜を形成する工程と

を含むことを特徴とする請求項 9 に記載の液晶表示パネルの製造方法。

30

【請求項 14】

前記薄膜トランジスタアレイ基板を形成する工程は、
前記画素電極を横切って位置するストレージオンコモン方式のストレージキャパシタを形成する工程と、

前記有機保護膜を貫通して前記ストレージキャパシタを露出させる第 2 ホールを形成する工程と

をさらに含み、

前記第 1 ホール内に挿入されたカラムスペーサを除いた他のカラムスペーサは、前記第 2 ホールと対応する領域に位置する

ことを特徴とする請求項 13 に記載の液晶表示パネルの製造方法。

40

【請求項 15】

前記第 2 ホールと対応する領域に位置するカラムスペーサは、外圧が作用する場合に、前記第 2 ホールの底部と接触することを特徴とする請求項 14 に記載の液晶表示パネルの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機保護膜を有する液晶表示パネルにおいて、デュアルスペーサの構造を採用することによって、セルギャップの維持の信頼性を向上させる液晶表示パネル及びその製造方法に関する。

50

【背景技術】

【0002】

通常の液晶表示装置は、電界を利用して液晶の光透過率を調節することによって画像を表示する。このために、液晶表示装置は、液晶セルがマトリクス形状に配列された液晶表示パネル、及び液晶表示パネルを駆動するための駆動回路を備える。

【0003】

液晶表示パネルは、互いに対向する薄膜トランジスタ（以下、“TFT”という）アレイ基板及びカラーフィルタアレイ基板、それら二基板の間に一定なセルギャップを維持するために位置するスペーサ、及びそのセルギャップに充填された液晶を備える。

【0004】

このような液晶表示パネルは、ここ数年、技術の発展を通じて特定の問題を解決するために多様な形態の構造が提案された。特に、液晶表示パネルにおいて、TFTアレイ基板とカラーフィルタアレイ基板とのセルギャップは、スペーサにより維持されるが、液晶表示パネルが高温の環境に露出されることによる液晶の膨張によってセルギャップの維持の信頼性が低下するという問題がある。このような問題を解決するために、最近には、デュアルスペーサの構造を採用した液晶表示パネルが提案された。

【0005】

図1は、従来のデュアルスペーサの構造を採用する液晶表示パネルの平面図（便宜上、TFTアレイ基板及びカラムスペーサを中心に示す）であり、図2Aは、図1に示したTFTアレイ基板をI-I'線に沿って切り取った断面図であり、図2Bは、図1のII-II'線に沿って切り取った断面図である。

【0006】

図1、図2A及び図2Bに示すように、液晶表示パネルは、上部基板62上に順次、ブラックマトリクス64、カラーフィルタ66、メインカラムスペーサ24、補助カラムスペーサ23、上部配向膜58などが形成されたカラーフィルタアレイ基板60と、下部基板42上に形成されたTFT6、画素電極18及び下部配向膜52などで構成されるTFTアレイ基板70と、カラーフィルタアレイ基板60とTFTアレイ基板70との間の内部空間に注入される液晶（図示せず）とを備える。

【0007】

カラーフィルタアレイ基板60において、ブラックマトリクス64は、下板のTFT領域とゲートライン領域及びデータライン領域とに対応して上部基板62上に形成され、カラーフィルタ66が形成されるセル領域を設ける。ブラックマトリクス64は、光漏れを防止すると共に外光を吸収してコントラストを高める役割を担う。一方、垂直方向の電界を利用するTN（Twisted Nematic）モードの場合には、共通電極がカラーフィルタ66上に形成され、水平方向の電界を利用するIPS（In Plane Switch）モードの場合には、共通電極がTFTアレイ基板70に形成される。

【0008】

TFTアレイ基板70は、下部基板42上にゲート絶縁膜44を挟んで交差して形成されたゲートライン2及びデータライン4、その交差部ごとに形成されたTFT6、及びその交差構造で設けられたセル領域に形成された画素電極18を備える。そして、TFTアレイ基板70は、画素電極18と前段のゲートライン2との重畳部に形成されたストレージキャパシタ20（図1では、便宜上、次の画素領域においてのストレージキャパシタを示す）を備える。

【0009】

TFT6は、ゲートライン2に接続されたゲート電極8、データライン4に接続されたソース電極10、画素電極16に接続されたドレイン電極12、及びゲート電極8と重なり、ソース電極10とドレイン電極12との間にチャンネルを形成する活性層14を備える。活性層14は、ストレージ上部電極22、データライン4、ソース電極10及びドレイン電極12と重なって形成され、ソース電極10とドレイン電極12との間のチャンネル部をさらに備える。活性層14上には、ストレージ電極22、データライン4、ソース

10

20

30

40

50

電極 10 及びドレイン電極 12 とオミック接触のためのオミック接触層 48 がさらに形成される。

【0010】

このような TFT6 は、ゲートライン 2 に供給されるゲート信号に応答して、データライン 4 に供給される画素電圧信号が画素電極 18 に充電されて維持させる。

【0011】

画素電極 18 は、保護膜 50 を貫通するコンタクトホール 17 を通じて TFT6 のドレイン電極 12 と接続される。画素電極 18 は、充電された画素電圧により共通電極との電位差を発生させる。この電位差により、TFT アレイ基板とカラーフィルタアレイ基板との間に位置する液晶が誘電異方性により回転し、光源（図示せず）から画素電極 18 を経

10

【0012】

ストレージキャパシタ 20 は、前段ゲートライン 2 と、前記前段ゲートライン 2、ゲート絶縁膜 44 及び保護膜 50 を挟んで重なる画素電極 18 とから構成される。このようなストレージキャパシタ 20 は、画素電極 18 に充電された画素電圧が、次の画素電圧が充電されるまで維持されるように働く。

【0013】

メインカラムスペーサ 24 は、ストレージキャパシタ 20 と重なる領域での下部配向膜 52 と接触され、補助カラムスペーサ 23 は、ゲートライン 2 に重なる領域に位置する。また、メインカラムスペーサ 24 及び補助カラムスペーサ 23 は、カラーフィルタアレイ

20

【0014】

メインカラムスペーサ 24 は、補助カラムスペーサ 23 より高い位置に設けられ、1 次的にセルギャップを維持する役割を担う。このために、メインカラムスペーサ 24 の下部に位置するストレージキャパシタ 20 は、ソース/ドレインパターン及び半導体パターンからなる段差形成部 54 を備える。

【0015】

補助カラムスペーサ 23 は、平常時には、TFT アレイ基板 70 と離隔されるように位置して液晶の膨脹時に発生する不良を防止する役割を担い、外圧が加えられる場合には、TFT アレイ基板 70 と接触することによってメインカラムスペーサ 24 のセルギャップ

30

【発明の開示】

【発明が解決しようとする課題】

【0016】

しかしながら、従来技術には以下のような課題がある。デュアルスペーサの構造を有する液晶表示パネルは、TFT アレイ基板 70 の保護膜 150 がフोटオアクリルなどの有機物で形成される場合においては、デュアルスペーサが自身の機能を担えない。これを、図 3 を参照してさらに詳細に説明すれば、次の通りである。

【0017】

図 3 に示した液晶表示パネルは、TFT アレイ基板 70 の保護膜 150 が有機物で形成されている。すなわち、有機物質で保護膜 150 を形成する場合には、TFT アレイ基板 70 内で段差が発生しないことによって、メインカラムスペーサ 24 と補助カラムスペーサ 23 との高さ差が発生しない。また、従来のカラーフィルタアレイ基板 60 は、上部基板 62 上に形成されたブラックマトリックス 64、カラーフィルタ 66 及び共通電極などは、段差を形成する構造を備えていない。

40

【0018】

その結果、有機保護膜 150 を採用した液晶表示パネルでは、デュアルスペーサの構造の長所である液晶マージンを確保して、液晶の膨脹による不良防止及びセルギャップの信頼性確保という長所を有さないという問題が発生する。

【0019】

50

本発明の目的は、有機保護膜を有する液晶表示パネルにおいて、デュアルスペーサの構造を採用することによって、セルギャップの維持の信頼性を向上させ、液晶の膨脹による不良問題を防止できる液晶表示パネル及びその製造方法を提供するところにある。

【課題を解決するための手段】

【0020】

前記の目的を達成するために、本発明による液晶表示パネルは、第1カラムスペーサ及び第2カラムスペーサのうちいずれかが第1ホール内に部分的に挿入されたカラーフィルタアレイ基板と、前記カラーフィルタアレイ基板と対向し、前記第1カラムスペーサ及び前記第2カラムスペーサのうちいずれかが一つと接触すると共に有機保護膜により保護されるTFTアレイ基板と、を備えることを特徴とする。

10

【0021】

前記カラーフィルタアレイ基板は、上部基板上にセル領域を区画するためのブラックマトリックスと、前記ブラックマトリックスにより区画されたセル領域に形成されるカラーフィルタと、を備え、前記第1ホールは、前記カラーフィルタを貫通して前記ブラックマトリックスを露出させることを特徴とする。

【0022】

前記第1ホールは、前記カラーフィルタのうち赤色を表示するカラーフィルタを貫通して前記ブラックマトリックスを露出させることを特徴とする。

【0023】

前記第1ホール内に挿入されるカラムスペーサと前記第1ホールを通じて露出されるブラックマトリックスとの間には、共通電極及び平坦化層のうち少なくともいずれかが一つが位置することを特徴とする。

20

【0024】

前記第1ホール内に部分的に挿入されたカラムスペーサは、外圧が作用する場合、前記TFTアレイ基板と接触することを特徴とする。

【0025】

前記TFTアレイ基板は、下部基板上でゲート絶縁膜を挟んで互いに交差して形成されるゲートライン及びデータラインと、前記ゲートライン及び前記データラインの交差領域に形成されるTFTと、前記有機保護膜を貫通するコンタクトホールを通じて前記TFTと接続される画素電極と、前記画素電極及び前記有機保護膜上に形成された下部配向膜と、を備えることを特徴とする。

30

【0026】

前記TFTアレイ基板は、前記画素電極を横切って位置するストレージオンコモン方式のストレージキャパシタをさらに備え、前記有機保護膜は、前記ストレージキャパシタを露出させる第2ホールをさらに備え、前記第1ホール内に挿入されたカラムスペーサを除いた他のカラムスペーサは、前記第2ホールと対応する領域に位置することを特徴とする。

【0027】

前記第2ホールと対応する領域に位置するカラムスペーサは、外圧が作用する場合、前記第2ホールの底部と接触することを特徴とする。

40

【0028】

本発明による液晶表示パネルの製造方法は、第1カラムスペーサ及び第2カラムスペーサのうちいずれかが第1ホール内に部分的に挿入されたカラーフィルタアレイ基板を形成する工程と、前記カラーフィルタアレイ基板と合着され、前記第1カラムスペーサ及び前記第2カラムスペーサのうちいずれかが一つと接触すると共に有機保護膜により保護されるTFTアレイ基板を形成する工程と、を含むことを特徴とする。

【0029】

前記カラーフィルタアレイ基板を形成する工程は、上部基板上にセル領域を区画するためのブラックマトリックス、及び前記ブラックマトリックスにより区画されたセル領域にカラーフィルタを形成する工程を含み、前記第1ホールは、前記カラーフィルタと同時に

50

形成されることを特徴とする。

【0030】

前記第1ホール内に挿入されるカラムスペーサと前記第1ホールを通じて露出されるブラックマトリックスとの間には、共通電極及び平坦化層のうち少なくともいずれか一つを形成する工程を含むことを特徴とする。

【0031】

前記第1ホール内に部分的に挿入されたカラムスペーサは、外圧が作用する場合、前記TFTアレ基板と接触することを特徴とする。

【0032】

前記TFTアレ基板を形成する工程は、下部基板上にゲート電極、ゲートラインを備えるゲートパターンを形成する工程と、前記ゲートパターンを覆うようにゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記ゲートラインと交差するデータライン、前記ゲートライン及び前記データラインの交差領域に位置するTFTを形成する工程と、前記有機保護膜を貫通するコンタクトホールを通じて前記TFTと接続される画素電極を形成する工程と、前記画素電極及び前記有機保護膜上に下部配向膜を形成する工程と、を含むことを特徴とする。 10

【0033】

前記TFTアレ基板を形成する工程は、前記画素電極を横切って位置するストレージオンコモン方式のストレージキャパシタを形成する工程と、前記有機保護膜を貫通して前記ストレージキャパシタを露出させる第2ホールを形成する工程と、をさらに含み、前記第1ホール内に挿入されたカラムスペーサを除いた他のカラムスペーサは、前記第2ホールと対応する領域に位置することを特徴とする。 20

【0034】

前記第2ホールと対応する領域に位置するカラムスペーサは、外圧が作用する場合、前記第2ホールの底部と接触することを特徴とする。

【発明の効果】

【0035】

本発明による液晶表示パネル及びその製造方法は、有機保護膜が形成された液晶表示パネルにおいてデュアルスペーサの構造を採用するために、カラーフィルタアレ基板内にホールを形成し、前記ホール内にスペーサを一部挿入させる。これにより、ホール内に挿入されたスペーサとそうでないスペーサとの段差が発生することによって、セルギャップの維持の信頼性が向上し、液晶の膨脹による不良問題を防止できる。 30

【0036】

さらに、ストレージオンコモン方式の液晶表示パネルでは、有機保護膜を貫通するホールをさらに形成することによって、デュアルスペーサをいずれも所定のホール内に挿入させることによって、TFTアレ基板と補助カラムスペーサとの間に最適な離隔距離を設計することができる。その結果、セルギャップの維持の信頼性がさらに向上する。

【発明を実施するための最良の形態】

【0037】

以下、添付された図面を参照して、本発明による有機電界発光表示素子について詳細に説明する。 40

【0038】

以下、本発明の望ましい実施の形態を、図4～図9Bを参照して詳細に説明する。

【0039】

図4は、本発明の実施の形態1による液晶表示パネルを示す断面図である。

【0040】

図4に示した液晶表示パネルは、メインカラムスペーサ124及び補助カラムスペーサ123を挟んで互いに対向して位置するカラーフィルタアレ基板160及びTFTアレ基板170を備える。

【0041】

TFTアレ基板170は、下部基板142上にゲート絶縁パターン144を挟んで交差して形成されたゲートライン102及びデータライン(図示せず)と、その交差部ごとに形成されたTFT106と、その交差構造で設けられたセル領域に形成された画素電極118とを備える。

【0042】

TFT106は、ゲートライン102に接続されたゲート電極108、データライン104に接続されたソース電極110、画素電極118に接続されたドレイン電極112、及びゲート電極108と重なり、ソース電極110とドレイン電極112との間にチャンネルを形成する活性層114を備える。活性層114は、データライン104、ソース電極110及びドレイン電極112と重なるように形成され、ソース電極110とドレイン電極112との間のチャンネル部をさらに備える。活性層114上には、データライン104、ソース電極110及びドレイン電極112とオミック接触のためのオミック接触層147がさらに形成される。ここで、活性層114及びオミック接触層147を半導体パターン148ともいう。

10

【0043】

このようなTFT106は、ゲートライン102に供給されるゲート信号に応答して、データライン104に供給される画素電圧信号を画素電極118に充電して維持させる。

【0044】

画素電極118は、保護膜150を貫通する第1コンタクトホール117を通じてTFT106のドレイン電極112と接続される。画素電極118は、充電された画素電圧により共通電極との電位差を発生させる。この電位差により、TFTアレ基板とカラーフィルタアレ基板との間に位置する液晶が誘電異方性により回転し、光源(図示せず)から画素電極118を経由して入射される光を上部基板側に透過させる。

20

【0045】

カラーフィルタアレ基板160は、上部基板162上に形成されるカラーフィルタ166のセル領域を区画するブラックマトリックス164、ブラックマトリックス164により区画されるセル領域に形成されるカラーフィルタ166、カラーフィルタ166及びブラックマトリックス164上に形成されるメインカラムスペーサ124、ブラックマトリックス164上に形成される補助カラムスペーサ123、及び上部基板162の前面に形成される上部配向膜158を備える。

30

【0046】

ブラックマトリックス164は、下板のTFT106領域とゲートライン及びデータライン領域(図示せず)とに対応して上部基板162上に形成され、カラーフィルタ166が形成されるセル領域を設ける。ブラックマトリックス164は、光漏れを防止すると共に外光を吸収してコントラストを高める役割を担う。カラーフィルタ166は、ブラックマトリックス164により分離されたセル領域に形成される。一方、垂直方向の電界を利用するTNモードの場合には、共通電極がカラーフィルタ上に形成され、水平方向の電界を利用するIPSモードの場合には、共通電極がTFTアレ基板に形成される。すなわち、TNモードでは、カラーフィルタとカラムスペーサとの間に共通電極がさらに形成される。

40

【0047】

メインカラムスペーサ124は、TFTアレ基板170と接触することによって1次的にセルギャップを維持する役割を担う。補助カラムスペーサ123は、平常時には、TFTアレ基板170と所定距離だけ離隔されるように位置して液晶の膨脹時に発生する不良を防止する役割を担い、外圧が加えられる場合には、TFTアレ基板170と接触することによってメインカラムスペーサ124のセルギャップの維持機能を補助する。

【0048】

このために、本発明では、カラーフィルタアレ基板160上に所定の第1ホール172が設けられ、前記第1ホール172上に補助カラムスペーサ123が一部挿入されている。これをさらに具体的に説明すれば、次の通りである。

50

【 0 0 4 9 】

本発明では、カラーフィルタ 1 6 6、例えば、赤色 (R) のカラーフィルタ 1 6 6 を形成する場合、補助カラムスペーサ 1 2 3 が挿入される第 1 ホール 1 7 2 が形成される。すなわち、図 5 に示すように、赤色 (R) のカラーフィルタが形成される領域を遮断させる遮断部 1 8 0 b と、補助カラムスペーサ 1 2 3 及び赤色 (R) のカラーフィルタが形成される領域を除いた領域を透過させる透過部 1 8 0 a とを有するマスク 1 8 0 を利用したフォトリソグラフィ工程が実施される。これにより、赤色 (R) のカラーフィルタが形成されると共に、赤色 (R) のカラーフィルタと隣接した領域でブラックマトリックス 1 6 4 を露出させるホール 1 7 2 が形成される。次いで、緑色及び青色のカラーフィルタの形成のためのフォトリソグラフィ工程がそれぞれ実施されることによって、図 5 の下段に示したようにホール 1 7 2 を有するカラーフィルタ 1 6 6 が形成される。

【 0 0 5 0 】

次いで、T N モードの場合には、共通電極が形成された後に、また、I P S モードの場合には、平坦化層が形成された後に、前記第 1 ホール 1 7 2 内に挿入される補助カラムスペーサ 1 2 3 が形成されると共に、カラーフィルタ 1 6 6 上に位置することによって、補助カラムスペーサ 1 2 3 より高い位置に設けられるメインカラムスペーサ 1 2 4 が形成される。

【 0 0 5 1 】

その結果、T F T アレイ基板 1 7 0 に有機保護膜 1 5 0 を採用した場合にも、メインカラムスペーサ 1 2 4 は、カラーフィルタアレイ基板 1 6 0 内で所定の段差を形成して T F T アレイ基板 1 7 0 と接触され、補助カラムスペーサ 1 2 3 は、T F T アレイ基板 1 7 0 と所定間隔だけ離隔されるように位置できる。これにより、有機保護膜 1 5 0 を有する液晶表示パネルにもデュアルスペーサの構造を採用できることとなり、セルギャップの維持の信頼性を向上させ、液晶の膨脹による不良問題を防止できる。

【 0 0 5 2 】

以下、本発明における液晶表示パネルの製造方法を段階的に説明する。

【 0 0 5 3 】

まず、スパッタリングなどの蒸着方法により上部基板 1 6 2 上に不透明物質が形成された後、マスクを利用したフォトリソグラフィ工程及びエッチング工程によりパターンニングされることによって、図 6 A に示したようにブラックマトリックス 1 6 4 が形成される。ここで、ブラックマトリックス 1 6 4 の物質としてクロム (C r)、不透明樹脂などが利用され得る。

【 0 0 5 4 】

ブラックマトリックス 1 6 4 が形成された上部基板 1 6 2 上に赤色樹脂が蒸着された後、図 5 に示したように透過部 1 8 0 a 及び遮断部 1 8 0 b を有するマスク 1 8 0 が整列される。次いで、フォトリソグラフィ工程が実施されることによって、赤色 (R) のカラーフィルタが形成されると共に、赤色 (R) のカラーフィルタと隣接した領域でブラックマトリックス 1 6 4 を露出させる第 1 ホール 1 7 2 が形成される。

【 0 0 5 5 】

赤色 (R) のカラーフィルタ及び第 1 ホール 1 7 2 が形成された上部基板 1 6 2 上に緑色樹脂が蒸着された後、マスクを利用したフォトリソグラフィ工程及びエッチング工程により緑色樹脂がパターンニングされることによって、緑色 (G) のカラーフィルタが形成される。

【 0 0 5 6 】

緑色 (G) のカラーフィルタが形成された上部基板 1 6 2 上に青色樹脂が蒸着された後、マスクを利用したフォトリソグラフィ工程及びエッチング工程により青色樹脂がパターンニングされることによって、青色 (B) のカラーフィルタが形成されることによって、図 6 B に示したように赤色、緑色、青色のカラーフィルタ 1 6 6 及び第 1 ホール 1 7 2 が形成される。

【 0 0 5 7 】

10

20

30

40

50

赤色、緑色、青色のカラーフィルタ 166 が形成された上部基板 162 上に、TN モードの場合には、共通電極が形成され、IPS モードの場合には、平坦化層が形成される。図 6C には、一例として、共通電極 163 が形成された場合を示している。

【0058】

次いで、スペーサ物質が形成された後、フォトリソグラフィ工程及びエッチング工程が実施されることによって、図 6D に示したように、メインカラムスペーサ 124 が形成されると共に、カラーフィルタ 106 を貫通する第 1 ホール 172 内に部分的に挿入される補助カラムスペーサ 123 が形成される。

【0059】

次いで、ポリイミドなどの配向物質が塗布された後、ラビング工程が実施されることによって、図 6E に示したように上部配向膜 158 が形成される。 10

【0060】

次いで、別途の工程により TFT アレイ基板 170 が形成される。

【0061】

TFT アレイ基板 170 の形成工程を、図 7 に示したフローチャートを参照して概略的に説明すれば、次の通りである。

【0062】

まず、下部基板 142 上に、マスクを利用したフォトリソグラフィ工程及びエッチング工程によりゲート電極 108、ゲートラインなどのゲートパターンが形成される（ステップ S701）。 20

【0063】

ゲートパターンが形成された後、ゲート絶縁膜 144 が形成される。

【0064】

ゲート絶縁膜 144 が形成された下部基板 142 上に、マスクを利用したフォトリソグラフィ工程及びエッチング工程により、活性層 114 及びオミック接触層 147 を備える半導体パターン 148、半導体パターン 148 上に形成されるデータライン、ソース電極 110 及びドレイン電極 112 などのソース/ドレインパターン、TFT 106 などが形成される（ステップ S702）。

【0065】

TFT 106 などが形成され、有機物質が全面蒸着された後、フォトリソグラフィ工程及びエッチング工程により、TFT 106 のドレイン電極 112 を露出させるコンタクトホール 117 を有する有機保護膜 150 が形成される（ステップ S703）。 30

【0066】

コンタクトホール 117 を通じてドレイン電極 112 と接触される画素電極 118 が形成される（ステップ S704）。

【0067】

次いで、画素電極 118 などを覆うように下部配向膜 152 が形成される（ステップ S705）。

【0068】

このように形成された TFT アレイ基板 170 と、補助カラムスペーサ 123 及びメインカラムスペーサ 124 が形成されたカラーフィルタアレイ基板 160 とが合着される。ここで、メインカラムスペーサ 124 は、TFT アレイ基板 170 と接触するが、補助カラムスペーサ 123 は接触しない。補助カラムスペーサ 123 は、外圧などが作用する場合に、TFT アレイ基板 170 と接触し、セルギャップの維持機能を補助する役割を担う。 40

【0069】

ここで、補助カラムスペーサ 123 及びメインカラムスペーサ 124 は、TFT アレイ基板 170 の TFT 106 と重なる。

【0070】

図 8 は、本発明の実施の形態 2 によるストレージオンコモン方式の液晶表示パネルの平 50

面図であり、図 9 A は、図 8 の I I I - I I I ' 線に沿って切り取った断面図であり、図 9 B は、図 8 の I V - I V ' 線に沿って切り取った断面図である。

【 0 0 7 1 】

図 8、図 9 A 及び図 9 B に示したストレージオンコモン方式の液晶表示パネルは、メインカラムスペーサ 1 2 4 及び補助カラムスペーサ 1 2 3 を挟んでカラーフィルタアレ基板 1 6 0 及び T F T アレイ基板 1 7 0 を備える。

【 0 0 7 2 】

カラーフィルタアレ基板 1 6 0 は、本発明の実施の形態 1 と類似した構造を有し、T F T アレイ基板 1 7 0 は、画像表示のための画素領域の中心を横切って形成されるストレージキャパシタ 1 2 0 を備える。

10

【 0 0 7 3 】

ストレージキャパシタ 1 2 0 は、下部基板 1 4 2 上に順次積層されたストレージライン 1 5 5、ゲート絶縁膜 1 4 4、そして半導体パターン及びソース/ドレインパターンからなるストレージ上部電極 1 5 4 で構成される。ストレージ上部電極 1 5 4 は、有機保護膜 1 5 0 を貫通する第 2 ホール 1 7 4 により外部に露出されて下部配向膜 1 5 2 と接触する。

【 0 0 7 4 】

このような本発明の実施の形態 2 による液晶表示パネルは、セルギャップの維持の信頼性及び液晶の膨脹による不良問題をさらに効果的に改善するために、補助カラムスペーサ 1 2 3 と T F T アレイ基板 1 7 0 との間隔 d_3 を狭く形成する。

20

【 0 0 7 5 】

このために、メインカラムスペーサ 1 2 4 は、本発明の実施の形態 1 で提案された方法により、カラーフィルタアレ基板 1 6 0 上に設けられた第 1 ホール 1 7 2 内に部分的に挿入して位置し、補助カラムスペーサ 1 2 3 は、T F T アレイ基板 1 7 0 のストレージキャパシタ 1 2 0 に設けられた第 2 ホール 1 7 4 と対応して位置する。

【 0 0 7 6 】

メインカラムスペーサ 1 2 4 は、約 $2.0 \sim 2.3 \mu\text{m}$ 程度の深さ d_1 を有する第 1 ホール 1 7 2 内に挿入されるように位置する。これと異なり、補助カラムスペーサ 1 2 3 は、カラーフィルタ 1 6 6 より高い約 $2.5 \sim 2.8 \mu\text{m}$ 程度の深さ d_2 を有するストレージキャパシタ 1 2 0 の第 2 ホール 1 7 4 と重なるように位置する。その結果、メインカラムスペーサ 1 2 4 は、T F T アレイ基板 1 7 0 と接触し、補助カラムスペーサ 1 2 3 は、ストレージキャパシタ 1 2 0 の第 2 ホール 1 7 4 内の底部とは接触しない。

30

【 0 0 7 7 】

このような本発明におけるメインカラムスペーサ 1 2 4 及び補助カラムスペーサ 1 2 3 の形成位置が異なることによって、補助カラムスペーサ 1 2 3 と T F T アレイ基板 1 7 0 との間隔 d_3 が約 $0.3 \sim 0.5 \mu\text{m}$ 程度になる。 $0.3 \sim 0.5 \mu\text{m}$ 程度の間隔 d_3 は、メインカラムスペーサ 1 2 4 と補助カラムスペーサ 1 2 3 の機能を担うための最適の条件となる。結果として、 $d_1 \sim d_3$ は、以下の関係を有することとなる。

$$d_2 - d_1 \quad d_3 \quad (d_2 > d_1)$$

【 0 0 7 8 】

このように、本発明の実施の形態 2 による液晶表示パネルは、メインカラムスペーサ 1 2 4 が、カラーフィルタアレ基板 1 6 0 で部分的に挿入され、補助カラムスペーサ 1 2 3 が、T F T アレイ基板 1 7 0 上に部分的に挿入される。ここで、挿入される深さの差は、メインカラムスペーサ 1 2 4 と補助カラムスペーサ 1 2 3 の機能を担うための最適の条件であって、セルギャップの維持機能が向上すると共に、液晶の膨脹による不良問題をさらに効果的に防止できる。

40

【 0 0 7 9 】

本発明の実施の形態 2 による液晶表示パネルの製造方法は、本発明の実施の形態 1 と同じ方式によりカラーフィルタアレ基板 1 6 0 を形成する。

【 0 0 8 0 】

50

また、別途の工程により、ストレージオンコモン方式のＴＦＴアレ基板１７０を形成する。

【００８１】

ここで、ＴＦＴアレ基板１７０は、ストレージキャパシタ１２０のストレージ上部電極１５４を露出させる第２ホール１７４を有する有機保護膜１５０を備える。このようなＴＦＴアレ基板１７０とカラーフィルタアレ基板１６０とを合着することによって、本発明の実施の形態２による液晶表示パネルが形成される。

【図面の簡単な説明】

【００８２】

【図１】従来のデュアルスペーサの構造を採用した液晶表示パネルの平面図である。

10

【図２Ａ】図１のⅠ－Ⅰ'線に沿って切り取った断面図である。

【図２Ｂ】図１のⅡ－Ⅱ'線に沿って切り取った断面図である。

【図３】従来の有機保護膜を有する液晶表示パネルを示す図面である。

【図４】本発明の実施の形態１による液晶表示パネルを示す図面である。

【図５】図４での赤色のカラーフィルタの形成時に利用されるマスクを示す図面である。

【図６Ａ】本発明の液晶表示パネルのうち、カラーフィルタアレ基板の製造方法を説明するための図である。

【図６Ｂ】本発明の液晶表示パネルのうち、カラーフィルタアレ基板の製造方法を説明するための図である。

【図６Ｃ】本発明の液晶表示パネルのうち、カラーフィルタアレ基板の製造方法を説明するための図である。

20

【図６Ｄ】本発明の液晶表示パネルのうち、カラーフィルタアレ基板の製造方法を説明するための図である。

【図６Ｅ】本発明の液晶表示パネルのうち、カラーフィルタアレ基板の製造方法を説明するための図である。

【図７】本発明の液晶表示パネルのうち、ＴＦＴアレ基板の製造方法を概略的に示すフローチャートである。

【図８】本発明の実施の形態２による液晶表示パネルの平面図である。

【図９Ａ】図８のⅢ－Ⅲ'線に沿って切り取った断面図である。

【図９Ｂ】図８のⅣ－Ⅳ'線に沿って切り取った断面図である。

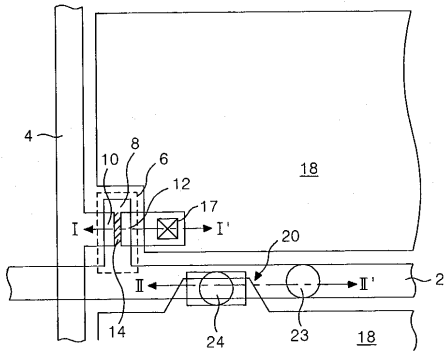
30

【符号の説明】

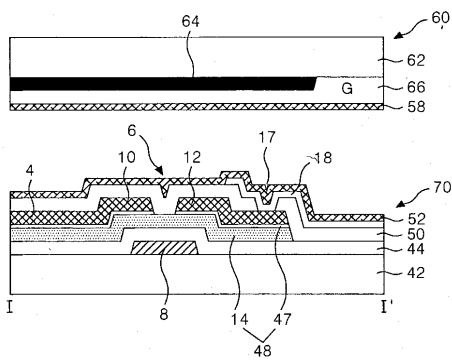
【００８３】

１０２ ゲートライン、１０４ データライン、１０６ ＴＦＴ、１１０ ソース電極、１１２ ドレイン電極、１１４ 活性層、１１７ コンタクトホール、１１８ 画素電極、１２０ ストレージキャパシタ、１２３ 補助カラムスペーサ、１２４ メインカラムスペーサ、１４４ ゲート絶縁膜、１５０ 保護膜、１６３ 共通電極、１６４ ブラックマトリックス、１６６ カラーフィルタ、１６０ カラーフィルタアレ基板、１７０ ＴＦＴアレ基板、１７２ 第１ホール、１７４ 第２ホール。

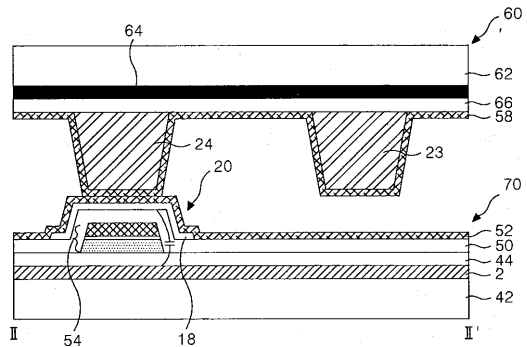
【図 1】



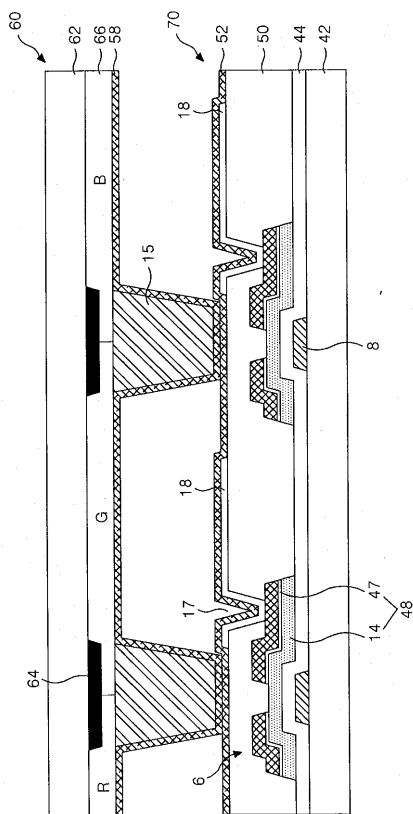
【図 2 A】



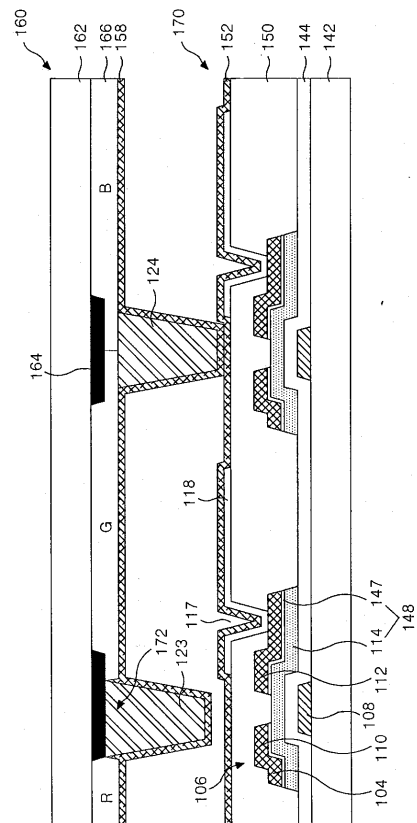
【図 2 B】



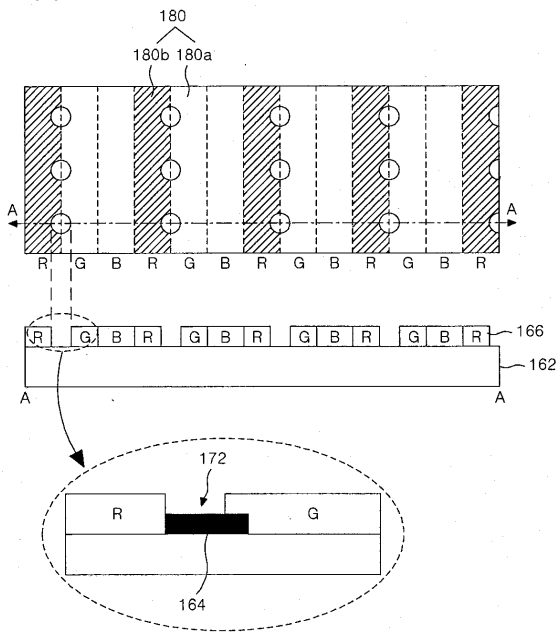
【図 3】



【図 4】



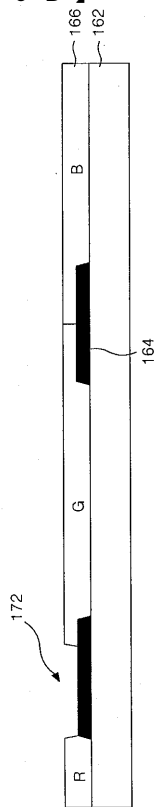
【図 5】



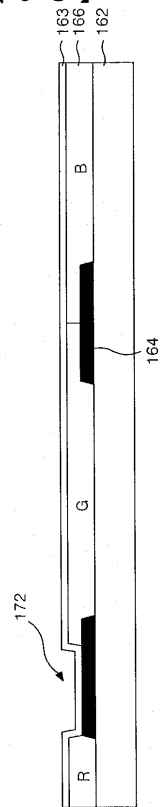
【図 6 A】



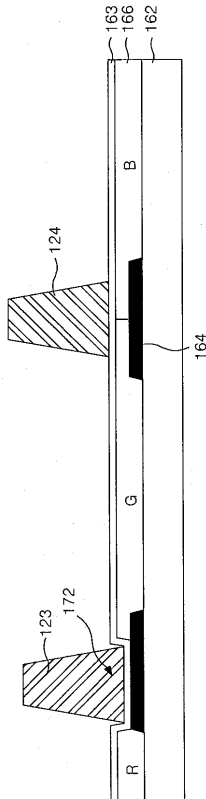
【図 6 B】



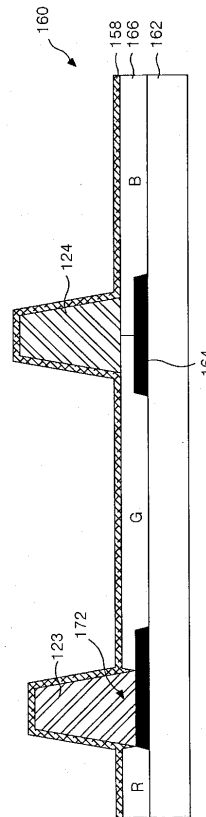
【図 6 C】



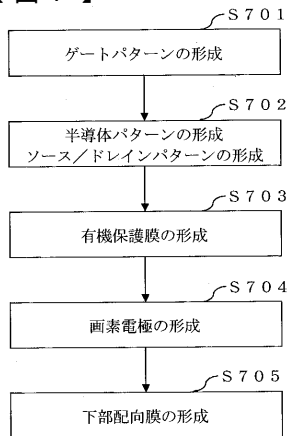
【 図 6 D 】



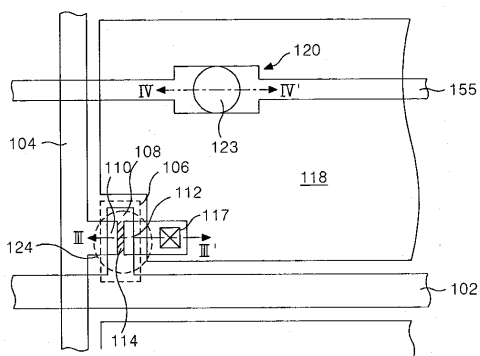
【 図 6 E 】



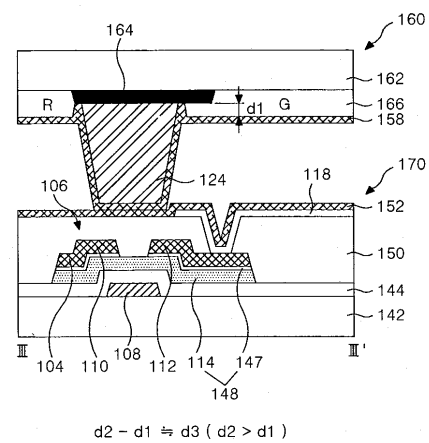
【圖 7】



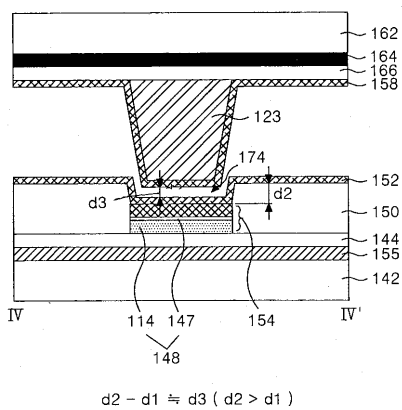
【 図 8 】



【 図 9 A 】



【 図 9 B 】



フロントページの続き

(72)発明者 ピョンホン・キム

大韓民国、キョンサンブク - ド、クミ - シ、グピョン - ドン 4 5 5、ブヨン・アパートメント・シクスス 6 0 1 - 6 0 2

(72)発明者 ヨンフン・イ

大韓民国、ソウル、ノウォン - グ、サンゲエ・3 - ドン、デリム・アパートメント 1 0 1 - 1 1 0 1

(72)発明者 ジェウク・キム

大韓民国、クワンジュ、ソ - グ、チピョン - ドン 1 1 6 8 - 9、ジョンホン・アパートメント 1 0 5 - 1 0 2

F ターム(参考) 2H048 BA02 BA11 BA45 BB01 BB02 BB08 BB37 BB42

2H088 FA02 FA20 MA17 MA20

2H089 HA15 LA09 LA16 MA04X NA14 PA01 QA02 QA14 QA16 TA09

TA12 TA13

2H091 FA02Y FA35Y FB02 FC01 FC10 FD04 FD05 GA08 GA13 LA02

LA30

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	JP2007011272A	公开(公告)日	2007-01-18
申请号	JP2005379418	申请日	2005-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	ピョンホンキム ヨンフンイ ジェウクキム		
发明人	ピョンホン・キム ヨンフン・イ ジェウク・キム		
IPC分类号	G02F1/1339 G02F1/1333 G02F1/1335 G02F1/13 G02B5/20		
CPC分类号	G02F1/13394 G02F1/133512 G02F1/136227 G02F2201/50		
FI分类号	G02F1/1339.500 G02F1/1333 G02F1/1335.505 G02F1/13.101 G02B5/20.101		
F-TERM分类号	2H048/BA02 2H048/BA11 2H048/BA45 2H048/BB01 2H048/BB02 2H048/BB08 2H048/BB37 2H048/BB42 2H088/FA02 2H088/FA20 2H088/MA17 2H088/MA20 2H089/HA15 2H089/LA09 2H089/LA16 2H089/MA04X 2H089/NA14 2H089/PA01 2H089/QA02 2H089/QA14 2H089/QA16 2H089/TA09 2H089/TA12 2H089/TA13 2H091/FA02Y 2H091/FA35Y 2H091/FB02 2H091/FC01 2H091/FC10 2H091/FD04 2H091/FD05 2H091/GA08 2H091/GA13 2H091/LA02 2H091/LA30 2H148/BB02 2H148/BD11 2H148/BD15 2H148/BG02 2H148/BH28 2H189/DA07 2H189/DA32 2H189/DA39 2H189/DA43 2H189/HA14 2H189/JA05 2H189/LA10 2H189/LA14 2H189/LA15 2H191/FA02Y 2H191/FA14Y 2H191/FB02 2H191/FC01 2H191/FC10 2H191/FD04 2H191/FD05 2H191/GA11 2H191/GA19 2H191/LA02 2H191/LA40 2H291/FA02Y 2H291/FA14Y 2H291/FB02 2H291/FC01 2H291/FC10 2H291/FD04 2H291/FD05 2H291/GA11 2H291/GA19 2H291/LA02 2H291/LA40		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020050058005 2005-06-30 KR		
其他公开文献	JP4804918B2		
外部链接	Espacenet		

摘要(译)

本发明的目的是即使在具有有机保护膜的液晶显示板中也通过采用双间隔物的结构来提高保持单元间隙的可靠性，并且防止由于液晶的膨胀引起的缺陷问题。它是在提供制造方法。 根据本发明的液晶显示板包括滤色器阵列基板和滤色器阵列基板，其中第一柱状衬垫和第二柱状衬垫中的任何一个部分地插入第一孔中。提供面对滤色器阵列基板160并与第一柱状衬垫料和第二柱状衬垫料123和124中的任何一个接触并由有机保护膜150保护的薄膜晶体管阵列基板170。。 [选图]图4

