

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-343733

(P2006-343733A)

(43) 公開日 平成18年12月21日(2006.12.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G02F 1/1343 (2006.01)	G02F 1/1343	2H093
G02F 1/1368 (2006.01)	G02F 1/1368	5C006
G02F 1/133 (2006.01)	G02F 1/133 550	5C080
G09G 3/20 (2006.01)	G09G 3/20 621M	
審査請求 有 請求項の数 14 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2006-133330 (P2006-133330)
 (22) 出願日 平成18年5月12日 (2006.5.12)
 (31) 優先権主張番号 11/146568
 (32) 優先日 平成17年6月7日 (2005.6.7)
 (33) 優先権主張国 米国 (US)

(71) 出願人 501358079
 友達光電股▲ふん▼有限公司
 台湾新竹市科学工業園區力行二路1号
 (74) 代理人 100124327
 弁理士 吉村 勝博
 (72) 発明者 林 敬桓
 台湾台南縣新營市民族路106巷64号
 (72) 発明者 蔡 晴宇
 台湾新竹市光復路一段354巷16弄21号
 Fターム(参考) 2H092 GA13 GA17 JA24 JB07 JB22
 JB31 JB61 NA01 PA08 PA11
 PA12

最終頁に続く

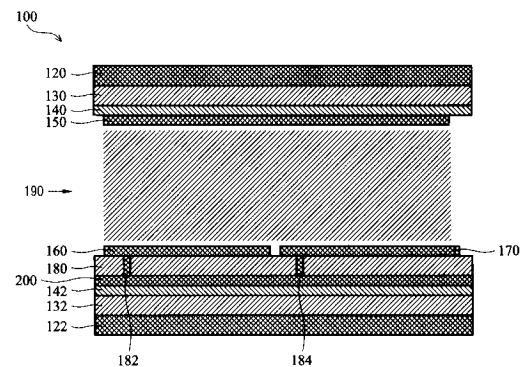
(54) 【発明の名称】 半透過型液晶ディスプレイ及びその半透過型液晶ディスプレイパネルの表示画像品質の改善方法

(57) 【要約】

【課題】半透過型液晶ディスプレイの表示品質を改善する方法と画素構造とを提供する。

【解決手段】上記課題を解決するため、半透過型液晶ディスプレイパネルの画素アレイが、その第1画素電極と第2画素電極とに接続する1以上の蓄積コンデンサ、スイッチング素子を介した1以上のリフレッシュコンデンサを備え、第1ゲートライン及び第2ゲートラインの電位差を利用してスイッチング素子を駆動させ、第1画素電極と第2画素電極とに接続した1以上の蓄積コンデンサを充電し、その後当該第2画素電極に接続した蓄積コンデンサとリフレッシュコンデンサとの間での蓄積電気量(電荷)の再分布をさせることで前記第1画素電極と第2画素電極の透過効率及び反射効率を制御することを特徴とした半透過型液晶ディスプレイパネル等を採用する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数のサブピクセルを含み且つ透過領域及び反射領域を備える複数の画素アレイから構成された半透過型液晶ディスプレイパネルにおいて、

前記半透過型液晶ディスプレイパネルは、コモン電極を有する第 1 基板、ゲートライン、データライン、コモンラインのそれぞれを複数有し且つ前記データラインと前記ゲートラインとが異なる方向に配置された第 2 基板、複数ある画素アレイから選択された少なくとも一つの画素アレイ（第 1 画素アレイ）が第 1 データライン、第 1 ゲートライン、第 2 ゲートラインのそれぞれと接合した液晶層を当該第 1 基板と第 2 基板との間に配置したものであり、

10

画素アレイが、その第 1 画素電極と第 2 画素電極とに接続する 1 以上の蓄積コンデンサ、スイッチング素子を介した 1 以上のリフレッシュコンデンサを備え、第 1 ゲートライン及び第 2 ゲートラインの電位差を利用してスイッチング素子を駆動させ、第 1 画素電極と第 2 画素電極とに接続した 1 以上の蓄積コンデンサを充電し、その後当該第 2 画素電極に接続した蓄積コンデンサとリフレッシュコンデンサとの間での蓄積電気量（電荷）の再分布をさせることで前記第 1 画素電極と第 2 画素電極の透過効率及び反射効率を制御することを特徴とした半透過型液晶ディスプレイパネル。

【請求項 2】

前記画素アレイは、第 1 サブピクセルセグメントと第 2 サブピクセルセグメントとからなり、当該第 1 サブピクセルセグメントは第 1 スwitchング素子を介して前記第 1 データラインに電氣的に接続するための第 1 画素電極を備え、第 2 サブピクセルセグメントは第 2 スwitchング素子を介して前記第 1 データラインに電氣的に接続するための第 2 画素電極を備え、且つ、当該第 2 画素電極が第 3 スwitchング素子を介してリフレッシュコンデンサ（charge refresh capacitor）と接続したものであり、

20

第 1 ゲートライン及び第 2 ゲートラインの電位差を利用して、前記第 1 スwitchング素子と第 2 スwitchング素子とを閉回路（“ON”状態）とし、前記第 3 スwitchング素子を開回路（“OFF”）とし、前記第 1 画素電極と前記コモン電極との間の電位（第 1 電位）と前記第 2 画素電極と前記コモン電極との間の電位（第 2 電位）とをほぼ同じとして電位とし、且つ、前記第 2 画素電極と前記リフレッシュコンデンサとの電氣的接続の無い状態を第 1 状態とし、

30

第 1 ゲートライン及び第 2 ゲートラインの電位差を利用して、前記第 1 スwitchング素子と第 2 スwitchング素子とは開回路（“OFF”）とし、且つ、前記第 3 スwitchング素子は閉回路（“ON”）とし、前記第 2 画素電極と前記リフレッシュコンデンサとの間に電氣的接続状態を形成し前記第 2 画素電極に蓄積した電荷の再分布を行わせ、前記第 1 電位と前記第 2 電位とが異なる電位となるようにした状態を第 2 状態とし、この第 1 状態と第 2 状態とで画素アレイの透過効率及び反射効率の制御を行うことを特徴とした請求項 1 に記載の半透過型液晶ディスプレイパネル。

【請求項 3】

前記第 1 スwitchング素子及び第 2 スwitchング素子は前記第 1 ゲートラインに電氣的に接続するための制御端子をそれぞれ備え、前記第 3 スwitchング素子は、前記第 2 ゲートラインに電氣的に接続するための制御端子を備え、

40

第 1 ゲートライン及び第 2 ゲートラインの電位差を利用して対応するスswitchング素子を開回路又は閉回路となるように制御する請求項 2 に記載の半透過型液晶ディスプレイパネル。

【請求項 4】

前記リフレッシュコンデンサの一つの端子は、前記第 3 スwitchング素子に電氣的に接続され、且つ、当該リフレッシュコンデンサのもう一つの端子は第 4 スwitchング素子を介して前記コモンラインの 1 つに接続され、

当該第 4 スwitchング素子は、前記第 3 スwitchング素子が閉回路（“ON”）となる前に閉回路（“ON”）となり、且つ、前記第 3 スwitchング素子の閉回路（“ON”）

50

となった後に開回路（“OFF”）となるように制御する請求項2又は請求項3に記載の半透過型液晶ディスプレイパネル。

【請求項5】

前記第1スイッチング素子、第2スイッチング素子、第4スイッチング素子の各スイッチング素子は、前記第1ゲートラインに電氣的に接続された制御端子を備えるものである請求項4に記載の半透過型液晶ディスプレイパネル。

【請求項6】

前記共通電極は、前記共通ラインの1つに電氣的に接続されている請求項1～請求項5のいずれかに記載の半透過型液晶ディスプレイパネル。

【請求項7】

前記第1サブピクセルセグメントは透過領域を含み、且つ、前記第1画素電極が透過型電極であり、

前記第2サブピクセルセグメントは反射領域を含み、且つ、前記第2画素電極が反射型電極である請求項1～請求項6のいずれかに記載の半透過型液晶ディスプレイパネル。

【請求項8】

前記第1サブピクセルセグメントは反射領域を含み、且つ、前記第1画素電極が反射型電極であり、

前記第2サブピクセルセグメントは透過領域を含み、且つ、前記第2画素電極が透過型電極である請求項1～請求項6のいずれかに記載の半透過型液晶ディスプレイパネル。

【請求項9】

前記第1スイッチング素子～第4スイッチング素子の各スイッチング素子は、薄膜トランジスタ構造を備え、その制御端子は当該薄膜トランジスタ構造のゲートである請求項4～請求項8のいずれかに記載の半透過型液晶ディスプレイパネル。

【請求項10】

前記共通電極は、透明導電材料で構成され、前記共通ラインの少なくとも1つに電氣的に接続したものである請求項1～請求項9のいずれかに記載の半透過型液晶ディスプレイパネル。

【請求項11】

前記第1画素電極及び第2画素電極のいずれかを透過型電極として用いる場合は、透明導電材料で構成するものである請求項1～請求項10のいずれかに記載の半透過型液晶ディスプレイパネル。

【請求項12】

請求項1～請求項10のいずれかに記載の半透過型液晶ディスプレイパネルを用いた半透過型液晶ディスプレイ装置。

【請求項13】

第1基板、第2基板、前記第1基板と第2基板との間に液晶層を備える層構成で複数の画素を構成し、当該画素は複数個のカラーサブピクセルを含み、更にこのサブピクセルは透過領域と反射領域とを含み、

前記第2基板側にある透過領域は、前記第2基板に隣接して設けた透過型電極を含み、前記第2基板側から前記サブピクセルに入射した光が当該透過型電極及び液晶層を透過して前記第1基板から画像として観察者に認識され、

前記第2基板側にある反射領域は、前記第2基板側に隣接して設けた反射型電極を含み、前記第1基板側から入射した外光が液晶層を経て反射型電極によって跳ね返され、再び前記液晶層を経て前記第1基板側が画像として観察者に認識されるものである半透過型液晶ディスプレイパネルの表示画像品質の改善方法であって、

前記画素の透過領域の第1蓄積キャパシタを充電するステップ、

第1蓄積キャパシタの充電と同時に、前記画素の反射領域の第2蓄積キャパシタを同様に充電するステップ、

当該第1蓄積キャパシタと第2蓄積キャパシタとが同様の充電状態にある第1状態と、少なくとも一つの蓄積キャパシタを制御して、第1蓄積キャパシタと第2蓄積キャパシタ

10

20

30

40

50

との充電状態が異なる状態とした第2状態とを用いて表示画像品質の改善を行うことを特徴とした半透過型液晶ディスプレイパネルの表示画像品質の改善方法。

【請求項14】

前記第1状態から第2状態にする際に、第2蓄積キャパシタとリフレッシュコンデンサとを電氣的に接続して、第2蓄積キャパシタとリフレッシュコンデンサと電氣的接続状態を形成し、前記蓄積キャパシタに充電した電荷の再分布を行わせ、前記第1蓄積キャパシタと第2蓄積キャパシタとの電位が異なるようにした請求項13に記載の半透過型液晶ディスプレイパネルの表示画像品質の改善方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本件発明は、液晶ディスプレイパネル(LCDs)に関する。特に、半透過型液晶ディスプレイパネルに関するものである。

【背景技術】

【0002】

液晶ディスプレイ(LCD)は、スタイリッシュな薄型の外観、低消費電力等の利点を有し、例えば、携帯型パソコン、デジタルカメラ、及びプロジェクタなど、広範の各種の電子製品のモニタに用いられている。一般に、LCDパネルは、透過型、反射型、及び半透過型の3種に分類される。透過型LCDパネルは、バックライトモジュールを光源として用いており、反射型LCDパネルは、外光を光源として用いている。そして、特許文献1に開示の如き半透過型LCDパネルは、外光の反射とバックライトとの双方を光源として利用するタイプの表示パネルである。

20

【0003】

一枚のカラーLCDパネル1は、図21に示すように、二次元に配列した複数の画素アレイ10を有している。そして、各画素アレイは、それぞれ複数のサブピクセルを含んでおり、通常は、赤(R)、緑(G)、青(B)の三原色の要素が含まれている。そして、カラーフィルターを組み合わせることで、これらのRGBの各色成分を認識できるようにする。そして、図22には、従来の半透過型LCDパネルの画素構造の平面図を表している。更に、図23と図24とには、図22の3-3'の断面として示した画素の層構造を示している。図22に示すように、1つの画素は、12R、12G、12Bの3つのサブピクセルに分けられて考えることが出来る。そして、図22に示すように、各サブピクセルは、1つの透過領域(TA)と1つの反射領域(RA)との2つの領域に分けて考えられる。ここで、図23を見ると、透過領域TAでは、バックライトモジュール300からの光が、下部基板30を通過し、続いて液晶層190(図面中は単なる空隙のようにして表示)、カラーフィルターR、上部基板20を順次通過し、上記画素域で視認されるようになる。これに対し、反射領域RAでは、反射層52に反射されるのは外光であり、外光は上部基板20から入射し、カラーフィルターR、液晶層190を通過し、反射領域52へ順次進み、特許文献2及び特許文献3に開示の反射部材等により反射された外光は上部基板20に向かって放射される。また、他の方法としては、図24に示すように、一部の反射領域RAの一部の領域は、外光の反射効率を上げるため、カラーフィルターR

30

40

【0004】

そして、当業者間で、周知のように、各画素には多くの異なる材料の層が含まれており、液晶層190の光学挙動を制御するように構成されている。これらの複数の材料の層は、素子層50と、一以上の電極層を含むことができる。通常、この素子層50は、下部基板30の上に設置され、且つ、ゲートライン31、32、データライン21~24(図22)、図示を省略したトランジスタ及び保護層(PL)等を含む。

【0005】

半透過型液晶ディスプレイパネルの場合には、透過領域ではバックライトからの入射光

50

が液晶層を通過し、反射領域では外光である入射光が液晶層を往復して通過する。従って、これらの双方の光は、液晶層において光路差が存在することになる。このため、液晶層の膜厚に層とする反射領域の反射ギャップ値及び透過領域の透過ギャップ値とを、液晶のツイスト角に応じて最適に設定することで、リタデーションの相違による反射領域及び透過領域から出射する表示面への出射光の強度を最適化することが求められる。

【0006】

【特許文献1】特開2003-156756号公報

【特許文献2】特開2003-050389号公報

【特許文献3】特開平10-16112号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、従来の半透過型液晶ディスプレイは、透過型として使用する場合と反射型として使用する場合とで、これらのV-T曲線及びV-R曲線の操作電圧を同一とすると、透過型使用と反射型使用との間では、出射光の強度が安定化せず、階調反転の問題が生じ、しかも、同一の操作電圧を使用する限り、同じ発光効率及び輝度を達成するのが困難で色度がバラツクという問題があった。

【0008】

従って、半透過型液晶ディスプレイを低消費電力とし、且つ、透過型使用と反射型使用との切り替えを行った場合の画像品質の階調反転を改善する方法と画素構造とが望まれてきた。

【課題を解決するための手段】

【0009】

そこで、半透過型液晶ディスプレイパネルの画素アレイの構造内に、リフレッシュコンデンサを設けることで、上記課題を達成しうる事に想到したのである。なお、画素アレイは、複数のサブピクセルセグメントを含み、各サブピクセルセグメントは、透過領域と反射領域とを含んだ構造を基本構造としている。そして、このサブピクセルセグメントは、データライン、第1ゲートライン、第2ゲートライン、コモンラインの各ラインは、液晶層を駆動させるための操作電圧を制御するために用いられる。

【0010】

本件発明に係る半透過型液晶ディスプレイパネル： この本件発明に係る半透過型液晶ディスプレイパネルは、複数のサブピクセルを含み且つ透過領域及び反射領域を備える複数の画素アレイから構成された半透過型液晶ディスプレイパネルであって、構成要素としての画素アレイの構成及び制御方法に特徴を有している。これを最も、上位概念的に言い表せば、前記半透過型液晶ディスプレイパネルは、コモン電極を有する第1基板、ゲートライン、データライン、コモンラインのそれぞれを複数有し且つ前記データラインと前記ゲートラインとが異なる方向に配置された第2基板、複数ある画素アレイから選択された少なくとも一つの画素アレイ（第1画素アレイ）が第1データライン（一般化して言えばm番目のデータラインであり、以下「データラインm」と称する。）、第1ゲートライン（一般化して言えばn番目のゲートラインであり、以下「ゲートラインn」と称する）、第2ゲートライン（一般化して言えば、(n+1)番目のゲートラインであり、以下「ゲートライン(n+1)」と称する）のそれぞれと接合した液晶層を当該第1基板と第2基板との間に配置したものであり、画素アレイが、その第1画素電極と第2画素電極とに接続する1以上の蓄積コンデンサ、スイッチング素子を介した1以上のリフレッシュコンデンサを備え、第1ゲートライン及び第2ゲートラインの電位差を利用してスイッチング素子を駆動させ、第1画素電極と第2画素電極とに接続した1以上の蓄積コンデンサを充電し、その後当該第2画素電極に接続した蓄積コンデンサとリフレッシュコンデンサとの間での蓄積電気量（電荷）の再分布をさせることで前記第1画素電極と第2画素電極の透過効率及び反射効率を制御することを特徴としたものである。

【0011】

そして、本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記画素アレイは、第1サブピクセルセグメントと第2サブピクセルセグメントとからなり、当該第1サブピクセルセグメントは第1スイッチング素子を介して前記第1データライン（データラインm）に電氣的に接続するための第1画素電極を備え、第2サブピクセルセグメントは第2スイッチング素子を介して前記第1データライン（データラインm）に電氣的に接続するための第2画素電極を備え、且つ、当該第2画素電極が第3スイッチング素子を介してリフレッシュコンデンサ（charge refresh capacitor）と接続したものであり、第1ゲートライン（ゲートラインn）及び第2ゲートライン（ゲートライン（n+1））の電位差を利用して、前記第1スイッチング素子と第2スイッチング素子とを閉回路（“ON”状態）とし、前記第3スイッチング素子を開回路（“OFF”）とし、前記第1画素電極と前記共通電極との間の電位（第1電位）と前記第2画素電極と前記共通電極との間の電位（第2電位）とをほぼ同じとして電位とし、且つ、前記第2画素電極と前記リフレッシュコンデンサとの電氣的接続の無い状態を第1状態とし、第1ゲートライン（ゲートラインn）及び第2ゲートライン（ゲートライン（n+1））の電位差を利用して、前記第1スイッチング素子と第2スイッチング素子とは開回路（“OFF”）とし、且つ、前記第3スイッチング素子は閉回路（“ON”）とし、前記第2画素電極と前記リフレッシュコンデンサとの間に電氣的接続状態を形成し前記第2画素電極に蓄積した電荷の再分布を行わせ、前記第1電位と前記第2電位とが異なる電位となるようにした状態を第2状態とし、この第1状態と第2状態とで画素アレイの透過効率及び反射効率の制御を行うことを特徴としたものであることが好ましい。

10

20

【0012】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記第1スイッチング素子及び第2スイッチング素子は前記第1ゲートライン（ゲートラインn）に電氣的に接続するための制御端子をそれぞれ備え、前記第3スイッチング素子は、前記第2ゲートライン（ゲートライン（n+1））に電氣的に接続するための制御端子を備え、第1ゲートライン（ゲートラインn）及び第2ゲートライン（ゲートライン（n+1））の電位差を利用して対応するスイッチング素子を開回路又は閉回路となるように制御することが好ましい。

【0013】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記リフレッシュコンデンサの一つの端子は、前記第3スイッチング素子に電氣的に接続され、且つ、当該リフレッシュコンデンサのもう一つの端子は第4スイッチング素子を介して前記共通ラインの1つに接続され、当該第4スイッチング素子は、前記第3スイッチング素子が閉回路（“ON”）となる前に閉回路（“ON”）となり、且つ、前記第3スイッチング素子の閉回路（“ON”）となった後に開回路（“OFF”）となるように制御することが好ましい。

30

【0014】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記第1スイッチング素子、第2スイッチング素子、第4スイッチング素子の各スイッチング素子は、前記第1ゲートライン（ゲートラインn）に電氣的に接続された制御端子を備えるものであることが好ましい。

40

【0015】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記共通電極は、前記共通ラインの1つに電氣的に接続されていることが好ましい。

【0016】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記第1サブピクセルセグメントは透過領域を含み、且つ、前記第1画素電極が透過型電極であり、前記第2サブピクセルセグメントは反射領域を含み、且つ、前記第2画素電極が反射型電極であることが好ましい。

【0017】

50

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記第1サブピクセルセグメントは反射領域を含み、且つ、前記第1画素電極が反射型電極であり、前記第2サブピクセルセグメントは透過領域を含み、且つ、前記第2画素電極が透過型電極であることが好ましい。

【0018】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記第1スイッチング素子～第4スイッチング素子の各スイッチング素子は、薄膜トランジスタ構造を備え、その制御端子は当該薄膜トランジスタ構造のゲートであることが好ましい。

【0019】

本件発明に係る半透過型液晶ディスプレイパネルにおいて、前記共通電極は、透明導電材料で構成され、前記共通ラインの少なくとも1つに電氣的に接続したものであることが好ましい。

【0020】

前記第1画素電極及び第2画素電極のいずれかを透過型電極として用いる場合は、透明導電材料で構成するものであることが好ましい。

【0021】

本件発明に係る半透過型液晶ディスプレイ装置： 本件発明に係る半透過型液晶ディスプレイパネルは、上述に記載のいずれかの半透過型液晶ディスプレイパネルを用いた半透過型液晶ディスプレイ装置である。

【0022】

本件発明に係る半透過型液晶ディスプレイパネルの表示画像品質の改善方法： 本件発明に係る半透過型液晶ディスプレイパネルの表示画像品質の改善方法は、第1基板、第2基板、前記第1基板と第2基板との間に液晶層を備える層構成で複数の画素を構成し、当該画素は複数のカラーサブピクセルを含み、更にこのサブピクセルは透過領域と反射領域とを含み、前記第2基板側にある透過領域は、前記第2基板に隣接して設けた透過型電極を含み、前記第2基板側から前記サブピクセルに入射した光が当該透過型電極及び液晶層を透過して前記第1基板から画像として観察者に認識され、前記第2基板側にある反射領域は、前記第2基板側に隣接して設けた反射型電極を含み、前記第1基板側から入射した外光が液晶層を経て反射型電極によって跳ね返され、再び前記液晶層を経て前記第1基板側から画像として観察者に認識されるものである半透過型液晶ディスプレイパネルの表示画像品質の改善方法であって、前記画素の透過領域の第1蓄積キャパシタを充電するステップ、第1蓄積キャパシタの充電と同時に、前記画素の反射領域の第2蓄積キャパシタを同様に充電するステップ、当該第1蓄積キャパシタと第2蓄積キャパシタとが同様の充電状態にある第1状態と、少なくとも一つの蓄積キャパシタを制御して、第1蓄積キャパシタと第2蓄積キャパシタとの充電状態が異なる状態とした第2状態とを用いて表示画像品質の改善を行うことを特徴としたものである。

【0023】

本件発明に係る半透過型液晶ディスプレイパネルの表示画像品質の改善方法において、前記第1状態から第2状態にする際に、第2蓄積キャパシタとリフレッシュコンデンサとを電氣的に接続して、第2蓄積キャパシタとリフレッシュコンデンサと電氣的接続状態を形成し、前記蓄積キャパシタに充電した電荷の再分布を行わせ、前記第1蓄積キャパシタと第2蓄積キャパシタとの電位が異なるように制御する事が好ましい。

【発明の効果】

【0024】

本件発明に係る半透過型液晶ディスプレイパネルの画素アレイは、その構造内にリフレッシュコンデンサを設けることで、蓄積キャパシタの電気容量を変化させ、透過型電極を制御する電圧と、反射型電極を制御する電圧とを調整することで、透過型電極の透過率応答と反射型電極の反射率応答との最適なマッチング状態を得ることが出来る。その結果、本件発明に係る半透過型液晶ディスプレイパネルは、透過型使用と反射型使用との間での出射光の強度が安定化でき、見る角度によって画像品質の異なる画像反転も起こりにくく

、透過型として使用する場合、反射型として使用する場合、透過型と反射型とを併用して使用する場合、それぞれのモードでの色度の変動の少ない良好な画像を表示することが可能となる。

【発明を実施するための最良の形態】

【0025】

本件発明についての目的、特徴、長所が一層明確に理解されるよう、図1～図20に種々の実施形態を例示し、図面を参照しつつ詳細に説明する。

【0026】

図1には、本件発明に係る液晶ディスプレイ装置のLCDパネルの複数の画素にあるサブピクセルセグメント(sub-pixel segment)の模式断面図を示している。この図1に示すように、サブピクセルセグメント100は、上部構造層、下部構造層、上部構造層と下部構造層との間に設けられた液晶層190を備える。そして、上部構造層は、偏光板120、1/2波長板130、1/4波長板140、及び上部電極150を含む。ここで言う1/2波長板とは一定の波長の光に対して位相差を180度に調節したものであり、1/4波長板とは一定の波長の光に対して位相差が90度になるように移相子の材料と厚みを調節したものを言う。そして、上部電極150は、ITO(インジウム-スズ酸化物)などの透明導電膜の形成材料により構成されるものである。下部構造層は、透過型電極160及び反射型電極170を含む。この透過型電極160は、ITOなどの透明材料より構成される。そして、反射型電極170は、反射板としての役割をするものであり、少なくとも一種以上の高反射性の金属成分、例えば、アルミニウム、銀、クロム、モリブデン、チタン等で構成される。下部構造層は、その他、保護層180、素子層200、1/4波長板142、1/2波長板132と、偏光板122を含んでいる。このときの透過型電極160は、コネクタ182によって素子層200に電氣的接続され、反射型電極170は、コネクタ184によって素子層200に電氣的に接続して用いられる。

【0027】

図2は、サブピクセルセグメント100の平面図を表している。この図2に示すように、透過型電極160は、コネクタ182とコネクタ282とによって、第1蓄積コンデンサ(C1)によって動作可能なように接続される。そして、反射型電極170は、コネクタ184によって第2蓄積コンデンサ234(C2)によって動作可能なように接続される。更に、このサブピクセルセグメント100は、C3と表示したリフレッシュコンデンサ(refresh capacitor)236と、4つのスイッチング素子240(TFT-1)、245(TFT-2)、250(TFT-3)、260(TFT-4)を有し、コモンライン210によって、蓄積コンデンサの充電と放電とを制御する。

【0028】

また、第1スイッチング素子240は、2つのスイッチ端子241、スイッチ端子243と制御端子242を有する。スイッチ端子241は、データライン202に接続され、スイッチ端子243は、第1蓄積コンデンサ(C1)232に接続され、且つ、制御端子242は、第1ゲートライン212(ゲートライン1、G1)に接続される。

【0029】

第2スイッチング素子245は、2つのスイッチ端子246、スイッチ端子248、制御端子247を有する。スイッチ端子246は、データライン202に接続され、スイッチ端子248は第2蓄積コンデンサ(C2)234に接続され、且つ、制御端子247は、第1ゲートライン212(ゲートライン1、G1)に接続される。

【0030】

第3スイッチング素子250は、2つのスイッチ端子251、253、制御端子252を有する。スイッチ端子253は第2蓄積コンデンサ(C2)234に接続され、スイッチ端子251はリフレッシュコンデンサ(C3)236に接続され、且つ、制御端子252は、第2ゲートライン214(ゲートライン2、G2)に接続される。

【0031】

10

20

30

40

50

第 4 スイッチング素子 2 6 0 は、二つのスイッチ端子 2 6 1、スイッチ端子 2 6 3、制御端子 2 6 2 を有する。第 1 スwitch 端子 2 6 1 はリフレッシュコンデンサ (C 3) 2 3 6 に接続され、第 2 スwitch 端子 2 6 3 はコネクタ 2 8 4 によって、コモンライン 2 1 0 に接続される。そして、制御端子 2 6 2 が、第 1 ゲートライン 2 1 2 (ゲートライン 1、G 1) に接続される。

【0032】

図 3 には、図 2 に示したサブピクセルセグメント 1 0 0 の電子部品の等価回路を図 3 に示している。ここで、図 2 の透過領域 T A に配される透過型電極 1 6 0 は、第 1 蓄積コンデンサ (C 1) 2 3 2 に並列に接続した等価容量コンデンサ C T として表すことができる。そして、当該等価容量コンデンサ C T は、第 1 スイッチング素子 2 4 0 を介して、データ

10

【0033】

一方、図 2 の反射領域 R A に配される反射型電極 1 7 0 は、第 2 蓄積コンデンサ (C 2) 2 3 4 に並列に接続した等価容量コンデンサ C R として表すことができる。そして、当該第 2 蓄積コンデンサ (C 2) 及び等価容量コンデンサ C R は、第 2 スイッチング素子 2 4 5 を介して、データライン 2 0 2 にそれぞれ接続するように表せる。また、このときの第 2 蓄積コンデンサ (C 2) 2 3 4 は、第 3 スイッチング素子 2 5 0 を介して、リフレッシュ

20

【0034】

そして、リフレッシュコンデンサ (C 3) 2 3 6 は、第 4 スイッチング素子 2 6 0 を介して、コモンライン 2 1 0 に接続するように表現できる。ここで、このとき第 2 スイッチング素子 2 4 5、第 3 スイッチング素子 2 5 0、第 4 スイッチング素子 2 6 0 のそれぞれは、一方で第 1 ゲートライン 2 1 2、2 1 4 とともに接続しており、第 1 ゲートラインからの信号によって制御される。

【0035】

図 4 には、図 3 の透過型電極 1 6 0 の等価容量コンデンサ C T と第 1 蓄積コンデンサ (C 1) 2 3 2 の充放電が、第 1 ゲートライン 2 1 2 (ゲートライン 1、G 1) からの信号によって制御された第 1 スイッチング素子 2 4 0 で行われることを拡大等価回路として模式的に示している。図 5 には、図 3 の反射型電極 1 7 0 の等価容量コンデンサ C R、第 2 蓄積コンデンサ (C 2) 2 3 4 とリフレッシュコンデンサ (C 3) 2 3 6 の充電と放電は、第 2 ゲートライン 2 1 4 (ゲートライン 2、G 2) からの信号によって制御される第 3 スイッチング素子 2 5 0 と、第 1 ゲートライン 2 1 2 (ゲートライン 1、G 1) からの信号によって制御される第 2 スイッチング素子 2 4 5 及び第 4 スイッチング素子 2 6 0 の駆動によって行われることを拡大等価回路として模式的に示している。

30

【0036】

ここで、ゲートライン 1 (G 1) が高電位に設定され、ゲートライン 2 (G 2) が低電位に設定した状態を第 1 制御状態とする。この第 1 制御状態のようにゲートライン 1 (G 1) が高電位の時には、第 1 スイッチング素子 2 4 0、第 2 スイッチング素子 2 4 5、第 4 スイッチング素子 2 6 0 のそれぞれは、閉回路 (“ON” の状態) となる。そして、当該第 1 制御状態のようにゲートライン 2 (G 2) が低電位の時には、第 3 スイッチング素子 2 5 0 は開回路 (“OFF” の状態) となる。

40

【0037】

このような第 1 制御状態の場合、第 1 スイッチング素子 2 4 0 が “ON” の状態になっている。そのため、図 6 に示すように、透過型電極の等価容量コンデンサ C T と第 1 蓄積コンデンサ (C 1) とは、データライン 2 0 2 と電気的に接続した状態となる。この結果、透過型電極 1 6 0 の電位は、データライン 2 0 2 の電位 (V data) と同じとなる。

【0038】

そして、この第 1 制御状態の場合には、第 2 スイッチング素子 2 4 5 と第 4 スイッチ

50

グ素子 260 とが “ON” の状態となり、第 3 スイッチング素子 250 が “OFF” の状態となっている。従って、反射型電極の等価容量コンデンサ CR と第 2 蓄積コンデンサ (C2) とは電氣的にデータライン 202 と接続している。従って、反射型電極 170 は、データライン 202 の電位 V_{data} と同じ電位となる。一方、リフレッシュコンデンサ (C3) は、データライン 202 とは電氣的に接続していない状態になり、第 4 スイッチング素子 260 が “ON” の状態であるため、図 8 に拡大等価回路として示すように、コモンライン 210 と接続し、放電されコモンライン 210 の電圧と平衡状態になる。

【0039】

次に、ゲートライン 1 (G1) が低電位に設定され、ゲートライン 2 (G2) が高電位に設定した状態を第 2 制御状態とする。この第 1 制御状態のようにゲートライン 1 (G1) が高電位の時には、第 1 スイッチング素子 240、第 2 スイッチング素子 245、第 4 スイッチング素子 260 のそれぞれは、開回路 (“OFF” の状態) となる。そして、当該第 1 制御状態のようにゲートライン 2 (G2) が低電位の時には、第 3 スイッチング素子 250 は閉回路 (“ON” の状態) となる。

10

【0040】

この第 2 制御状態の場合は、図 9 に示すように、等価容量コンデンサ CT と第 1 蓄積コンデンサ (C1) とは、データライン 202 と電氣的に未接続の開回路 (“OFF” の状態) となる。このとき等価容量コンデンサ CT と第 1 蓄積コンデンサ (C1) とは、第 1 制御状態のときに蓄積した電気容量があるため、一定の時間は第 1 制御状態の場合と同じ電圧を維持する。従って、透過型電極 160 の電位は、実質的に変動せず第 1 制御状態の場合の電位 V_{data} を維持することができる。

20

【0041】

更に、第 2 制御状態の場合は第 3 スイッチング素子 250 が “ON” の状態であり、図 10 に示すように、等価容量コンデンサ CR と第 2 蓄積コンデンサ (C2) と第 3 蓄積コンデンサ C3 とが、並行に接続された等価回路として示せる。そして、第 3 蓄積コンデンサ C3 は、第 1 制御状態において放電しコモンライン 210 の電圧と平衡状態となったものである。従って、このときの反射型電極 170 に供給可能な全電気容量値は、(等価容量コンデンサ CR の電気容量 + 第 2 蓄積コンデンサ C2 の電気容量) から (等価容量コンデンサ CR の電気容量 + 第 2 蓄積コンデンサ C2 の電気容量 + 第 3 蓄積コンデンサ C3 の電気容量) に変化することになる。この結果、反射型電極 170 の電位は下がることになる。従って、反射領域の液晶層に負荷される電圧差が、透過領域の液晶層に負荷される電圧差より小さくなる。

30

【0042】

以上のように、リフレッシュコンデンサとスイッチング素子とを組み合わせることで、反射領域と透過領域との液晶層に負荷する電圧を別個の制御して、液晶層の光学挙動の制御を行うことが可能となる。本件発明に係る半透過型液晶ディスプレイ装置の実施形態としては、サブピクセルセグメントを用いた液晶ディスプレイの画像表示品質の改善を行うため、各種の異なるリフレッシュコンデンサを応答測定 (response measurement) に用いたものである。以下の説明において、等価容量コンデンサ CR の電気容量を意味する場合も単に「CR」、第 2 蓄積コンデンサ C2 の電気容量を意味する場合も単に「C2」、第 3 蓄積コンデンサ C3 の電気容量を意味する場合も単に「C3」と称する

40

【0043】

ここでは、 $C3 / (CR + C2)$ の値を $1/3$ 、 $2/5$ 、 $2/1$ となるように制御した場合を述べる。一般的に、画像の表示品質を示すためには、二つの液晶層の偏光状態が透過性及び反射性の応答測定のために用いられる。第 1 の応答測定は、電位が電極に供給されていない時の液晶ディスプレイの液晶分子の状態であって、液晶分子が電極に実質的に垂直な方向で配列されているものを用いる。図 11 には、液晶ディスプレイのサブピクセルセグメントの断面から見た配置図として、液晶ディスプレイの液晶分子が電極に実質的に垂直な方向に配列した様子を表している。この状態で、以下の透過率及び反射率の評価

50

を行った。

【0044】

図12には、液晶層の透過率（ T 、法線入射と直視型；normal incidence and direct view）と反射率（ R 、法線入射と出射；normal incidence and exit）とその操作電圧 V_{data} （図中は単に「 V 」と表示）との関係の概略図を表している。図12には、反射型電極の容量値を調整していない時の $R - V$ 曲線を曲線Aとして示し、反射型電極の容量値を $C_3 / (C_R + C_2) = 1/2$ （0.5）に調整したときの $R - V$ 曲線を曲線Bとして示し、反射型電極の容量値を $C_3 / (C_R + C_2) = 1/3$ （0.33）に調整したときの $R - V$ 曲線を曲線Cとして示し、反射型電極の容量値を $C_3 / (C_R + C_2) = 2/5$ （0.4）に調整したときの $R - V$ 曲線を曲線Dとして示し、反射型電極の最適透過率応答を見る場合の $T - V$ 曲線として曲線Tを示している。

10

【0045】

これらの関係を見るに、曲線Aの反射率応答の最適操作電圧（曲線Aのピークトップに相当する V 、図12の場合2.6V付近）は、透過率応答を良好にするための最適操作電圧（曲線Tの定常化したピークとなる位置の V 、図12の場合3.6V付近）よりかなり低くなる。一方、反射型電極の容量値を $C_3 / (C_R + C_2) = 2/5$ （0.4）に調整したときの曲線Cを見ると、この曲線Cのピークトップに相当する V （図12の場合3.8V）は4.0V付近にある。この結果、曲線Tの定常化したピークとなる4V付近（図12の場合3.6V）と、ほぼ一致することになる。そして、反射型電極の容量値を $C_3 / (C_R + C_2) = 1/2$ （0.5）に調整したときの曲線Bを見ると、この曲線Bのピークトップに相当する V （図12の場合4.1V）は4.0V付近にある。この結果、曲線Tの定常化したピークとなる4V付近（図12の場合3.6V）と、ほぼ一致することになる。更に、反射型電極の容量値を $C_3 / (C_R + C_2) = 1/3$ （0.33）に調整したときの曲線Dを見ると、この曲線Dのピークトップに相当する V （図12の場合3.6V）は4.0V付近にある。この結果、曲線Tの定常化したピークとなる4V付近（図12の場合3.6V）と、ほぼ一致することになる。このようにすることで、同一の電圧 V_{data} を用いても、反射領域の反射効率と液晶層の透過効率とを同時に最大にすることが可能で、反射領域を用いて画像表示を行う場合の画像品質を向上させうるのである。

20

【0046】

また、本件発明に係る半透過型液晶ディスプレイ装置においては、図13に示すように、第1蓄積コンデンサ232が反射型電極170に接続され、且つ、第2蓄積コンデンサ234が透過型電極160に接続している場合である。そして、第2蓄積コンデンサ234は、第3スイッチング素子250によってリフレッシュコンデンサ236と接続している。このような回路配置を等価回路図として示すと、図14に示すようになる。このときの制御状態が、ゲートライン1（ G_1 ）が高電位でゲートライン2（ G_2 ）が低電位から、ゲートライン1（ G_1 ）が低電位でゲートライン2（ G_2 ）が高電位に変えられたときを考えると、透過型電極160の電位は、 $(C_T + C_2) / (C_T + C_2 + C_3)$ 倍だけ減少する。

30

【0047】

この実施形態では、図15に示したように、液晶層の偏光状態が、液晶ディスプレイのサブピクセルセグメントの断面から見た配置図として、液晶ディスプレイの液晶分子が電極に実質的に平行となるような方向に配列したときの透過率と反射率とを測定するようにした。そして、ここでは、 $(C_T + C_2) / (C_T + C_2 + C_3)$ の値が $2/5$ と $3/5$ となるように制御した場合を述べる。

40

【0048】

図16は、液晶層の透過率（ T 、法線入射と直視型）と反射率（ R 、法線入射と出射）とその操作電圧 V_{data} （図中は単に「 V 」と表示）との関係の概略図を表している。図16には、透過型電極の容量値を調整していない時の $T - V$ 曲線を曲線X、 $R - V$ 曲線を曲線Rとして示し、透過型電極の容量値を $(C_T + C_2) / (C_T + C_2 + C_3) = 2$

50

／ 5 に調整したときの T - V 曲線を曲線 Y として示し、透過型電極の容量値を $(C_T + C_2) / (C_T + C_2 + C_3) = 3 / 5$ に調整したときの T - V 曲線を曲線 Z として示し、透過型電極の容量値を $C_3 / (C_R + C_2) = 2 / 5$ (0 . 4) に調整したときの R - V 曲線を曲線 D として示している。この図 1 6 から分かるように、透過型電極の容量値を何ら調整していない場合は、曲線 X から判断できる透過率応答の最適電圧は 2 V 以下であり、曲線 R から判断できる反射率応答の最適電圧は 2 V を超えたあたり (通常、2 V ~ 5 V の間にある) であり、この両者の曲線は全く一致せず、最適な電圧範囲が異なることが分かる。従って、同一の V d a t a で透過率と反射率とを最適化条件にしようとしても不可能である。これに対し、透過型電極の容量値を $(C_T + C_2) / (C_T + C_2 + C_3) = 3 / 5$ に調整したときの曲線 Z は、反射率応答の最適電圧のある 2 V ~ 5 V の間に曲線 R のピーク値があり、その曲線 R と曲線 Z とがうまく合致している。また、 $(C_T + C_2) / (C_T + C_2 + C_3) = 2 / 5$ に調整したときの曲線 Y は、反射率応答の最適電圧のある 2 V ~ 5 V の間に曲線 R の定常化したピーク値があるが、曲線 R と曲線 Y とがうまく合致しないため、透過と反射とのバランスがうまく取れないことになる。

10

【 0 0 4 9 】

本件発明に係る他の実施形態としては、図 1 7 に示すように、第 1 蓄積コンデンサ (C 1) 2 3 2 が反射型電極 1 7 0 と接続し、リフレッシュコンデンサ (C 3) 2 3 6 が透過型電極 1 6 0 と接続したものである。そして、第 2 蓄積コンデンサ (C 2) 2 3 4 は、第 3 スイッチング素子 2 5 0 によって透過型電極 1 6 0 とリフレッシュコンデンサ 2 3 6 とに接続した状態にある。係る場合の等価回路を図 1 8 に示している。この等価回路から理解できるように、ゲートライン 1 (G 1) 2 1 2 が高電位でゲートライン 2 (G 2) 2 1 4 が低電位に設定されているときにリフレッシュコンデンサ (C 3) 2 3 6 が放電され、透過型電極 1 6 0 とコモンライン 2 1 0 との電位差をゼロにする。そして、同時に第 2 蓄積コンデンサ (C 2) 2 3 4 は V d a t a によって充電される。これに対し、ゲートライン 1 (G 1) 2 1 2 が低電位でゲートライン 2 (G 2) 2 1 4 が高電位に変化したとき、第 2 蓄積コンデンサ (C 2) 2 3 4 に蓄積した電気量相当の電荷が、リフレッシュコンデンサ 2 3 6 によって共有され減少する。

20

【 0 0 5 0 】

更に、本件発明に係る他の実施形態としては、図 1 9 に示すように、第 1 蓄積コンデンサ 2 3 2 が透過型電極 1 6 0 と接続し、リフレッシュコンデンサ 2 3 6 が反射型電極 1 7 0 と接続した状態にある。このとき第 2 蓄積コンデンサ (C 2) 2 3 4 は、第 3 スイッチング素子 2 5 0 によって反射型電極 1 7 0 とリフレッシュコンデンサ (C 3) 2 3 6 に接続している。係る場合の等価回路を図 2 0 に示している。この等価回路から理解できるように、ゲートライン 1 (G 1) が高電位でゲートライン 2 (G 2) が低電位に設定されているとき、リフレッシュコンデンサ 2 3 6 は放電し、透過型電極 1 7 0 とコモンライン 2 1 0 との電位差をゼロとする。そして、同時に、第 2 蓄積コンデンサ (C 2) 2 3 4 は V d a t a によって充電される。これに対し、ゲートライン 1 (G 1) が低電位でゲートライン 2 (G 2) が高電位に変化したとき第 2 蓄積コンデンサ (C 2) 2 3 4 に蓄積した電気量相当の電荷が、リフレッシュコンデンサ 2 3 6 によって共有され減少する。

30

【 0 0 5 1 】

以上の制御方法を要約して言えば、透過型電極 1 6 0 又は反射型電極 1 7 0 に関連する電気容量値を調整することによって、透過率応答と反射率応答との間の適合性を改善することができる。そして、その電気容量値の調整は、以下の方法によって達成することができる。(i) 1 つ、または 1 つ以上の蓄積コンデンサを透過型電極と反射型電極とにそれぞれ接続する。(i i) スイッチング素子によって、1 つ以上のリフレッシュコンデンサを透過型電極と反射型電極とに接続する。(i i i) 蓄積コンデンサとリフレッシュコンデンサとを、少なくとも二つのゲートラインによって制御された複数のスイッチング素子に接続する。以上のような手法により、複数あるゲートラインを、個別に異なる状態で制御することによって、液晶層の光学応答を局所的に調整し、透過率応答と反射率応答との効果的な組み合わせを可能として、画像品質の向上が図れるのである。

40

50

【 0 0 5 2 】

本件明細書では、2つの実施形態を主に取り上げ説明している。図2に示す実施形態では、反射領域の液晶層に供給される有効電位は、反射電極に関連する電気容量値を調節することによって変化させるものである。これに対し、図11に示す実施形態では、透過領域の液晶層に供給される有効電位が、透過電極に関連する電気容量値を調節することによって変化させる点異なる。しかし、これらは必ずしも、液晶ディスプレイパネルの画像表示に関して別個に適用すべきものではなく、同じサブピクセルセグメントの透過電極の制御に関する電気容量値と、反射電極の制御に関する電気容量値の双方を同時に制御することも可能であることを明記しておく。

【 0 0 5 3 】

以上、本件発明の好適な実施形態を例示したが、これは本件発明を限定するものではなく、本件発明の技術的思想及び範囲を逸脱しない限りにおいては、技術常識を加味して当業者であれば行い得る要素変更及び要素付加を行うことは可能である。

【産業上の利用可能性】

【 0 0 5 4 】

本件発明に係る半透過型液晶ディスプレイパネルの画素アレイは、その構造内にリフレッシュコンデンサを設けることで、蓄積キャパシタの電気容量を変化させ、透過型電極を制御する電圧と、反射型電極を制御する電圧とを調整するものであり、特段に複雑な画素アレイ構造が必要となるものではない。従って、特段の半透過型液晶ディスプレイパネルとしてのコストの上昇は招かない。従って、安価で高品質の半透過型液晶ディスプレイパネルの供給が可能である。従って、この半透過型液晶ディスプレイパネルを用いれば、外光を受け反射光を利用する場合と透過光を主に利用した場合との画像品質の変動を最小限に抑制することが可能であり、携帯電話、その他モバイル電子機器に多用される半透過型液晶ディスプレイ装置として広範囲の使用が可能となる。

【図面の簡単な説明】

【 0 0 5 5 】

【図1】本件発明に係る液晶ディスプレイのサブピクセルセグメントの模式断面図である。

【図2】本件発明に係るサブピクセルセグメントの平面模式図である。

【図3】図2に示すサブピクセルセグメントの等価回路である。

【図4】図2に示すサブピクセルセグメントの透過領域の等価回路である。

【図5】図2に示すサブピクセルセグメントの反射領域の等価回路である。

【図6】ゲートラインが第1制御状態に設定された時のサブピクセルセグメントの透過領域の等価回路である。

【図7】ゲートラインが第1制御状態に設定された時のサブピクセルセグメントの反射領域の等価回路である。

【図8】ゲートラインが第1制御状態に設定された時の制御コンデンサ（第3蓄積コンデンサ）の等価回路を表している。

【図9】ゲートラインが第2制御状態に設定された時のサブピクセルセグメントの透過領域の等価回路である。

【図10】ゲートラインが第2制御状態に設定された時のサブピクセルセグメントの反射領域の等価回路である。

【図11】液晶層が電場を受けて制御された時のサブピクセルセグメントの液晶分子が第1方向に沿って配列された状態を示す概略模式図である。

【図12】操作電圧の関数に対する透過率応答と反射率応答を表している図表である。

【図13】本件発明のもう1つの実施例に基づいたサブピクセルセグメントの平面図を表している。

【図14】図11aに示すサブピクセルセグメントの等価回路の回路図を表している。

【図15】液晶層が電場を受けて制御された時のサブピクセルセグメントの液晶分子が第2方向に沿って配列される概略図を表している。

10

20

30

40

50

【図 16】操作電圧の関数に対する透過率応答と反射率応答を表している図表である。

【図 17】本件発明のもう 1 つの実施例に基づいたサブピクセルセグメントの平面図を表している。

【図 18】図 17 に示すサブピクセルセグメントの等価回路の回路図を表している。

【図 19】本件発明のもう 1 つの実施例に基づいたサブピクセルセグメントの平面図を表している。

【図 20】図 19 に示すサブピクセルセグメントの等価回路の回路図を表している。

【図 21】典型的な液晶ディスプレイの概略図を表している。

【図 22】従来の半透過型カラー液晶ディスプレイの画素構造の平面図を表している。

【図 23】図 22 に示す画素内での光線の反射と透過の断面図を表している。

10

【図 24】もう一つの従来の半透過型液晶ディスプレイ内での光線の反射と透過の断面図を表している。

【符号の説明】

【0056】

T A 透過領域

R A 反射領域

R カラーフィルター

N C F 無色フィルター

1 カラー LCD パネル

10 二次元画素アレイ

20

20 上部基板

21 ~ 24 データライン

30 下部基板

31、32 ゲートライン

50 素子層

52 反射層

100 サブピクセルセグメント

120、122 偏光板

130、132 1/2 波長板

140、142 1/4 波長板

30

150 上部電極

160 透過型電極

170 反射型電極

180 保護層 (P L)

182、184 コネクタ

190 液晶層

200 素子層

202 データライン

210 コモンライン

212 第 1 ゲートライン (G 1)

40

214 第 2 ゲートライン (G 2)

232 第 1 蓄積コンデンサ (C 1)

234 第 2 蓄積コンデンサ (C 2)

236 リフレッシュコンデンサ (C 3)

240 (T F T - 1)、245 (T F T - 2)、250 (T F T - 3)、260 (T F T - 4) スイッチング素子

241、243、242 第 1 スイッチング素子 240 の 2 つのスイッチ端子と制御端子

246、248、247 第 2 スイッチング素子 245 の 2 つのスイッチ端子と制御端子

251、253、252 第 3 スイッチング素子 250 の 2 つのスイッチ端子と制御端子

261、263、262 第 4 スイッチング素子 260 の 2 つのスイッチ端子と制御端子

50

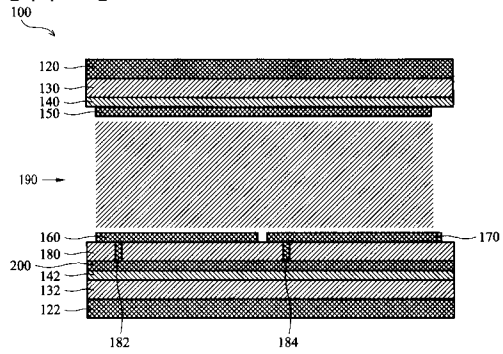
2 8 4 コネクタ

C T 透過型電極 1 6 0 の容量値

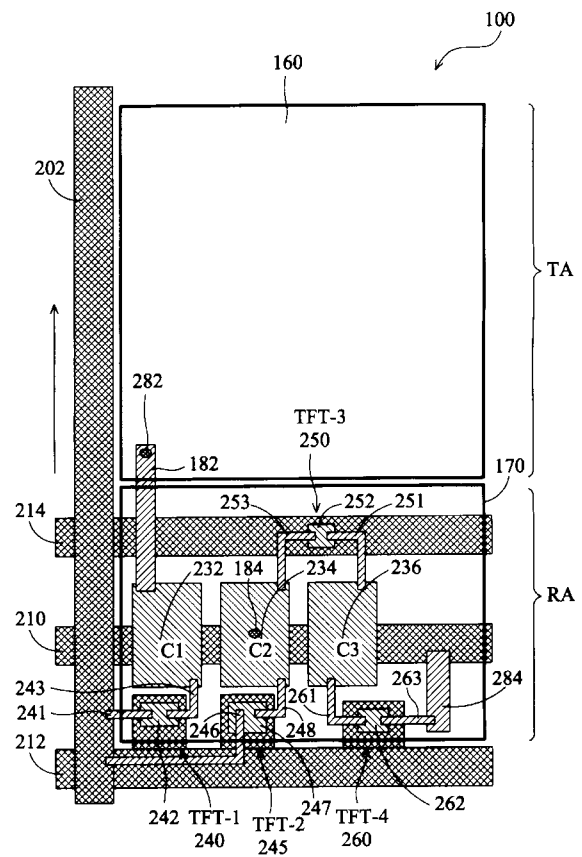
C R 反射型電極 1 7 0 の容量値

V d a t a データライン 2 0 2 の電位

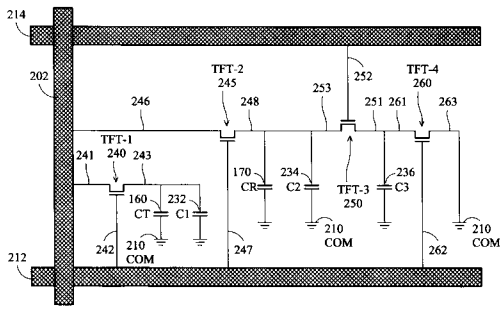
【図 1】



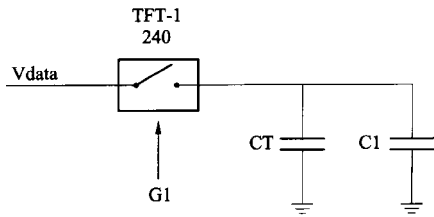
【図 2】



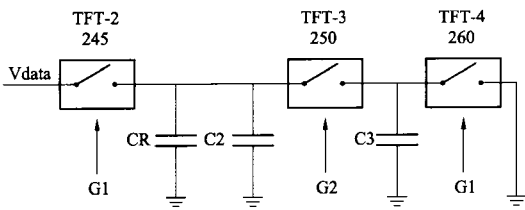
【図 3】



【図 4】

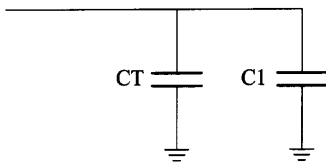


【図 5】



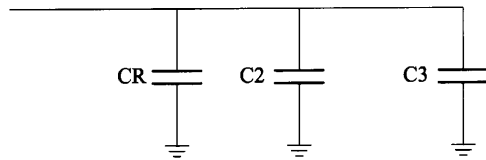
【図 9】

G1=L
G2=H



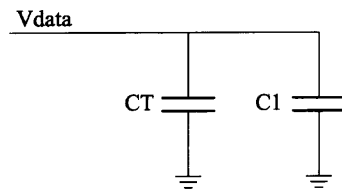
【図 10】

G1=L
G2=H



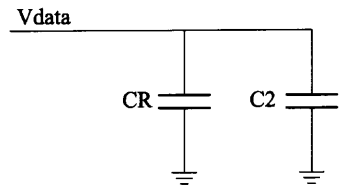
【図 6】

G1=H
G2=L



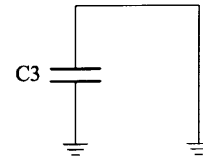
【図 7】

G1=H
G2=L

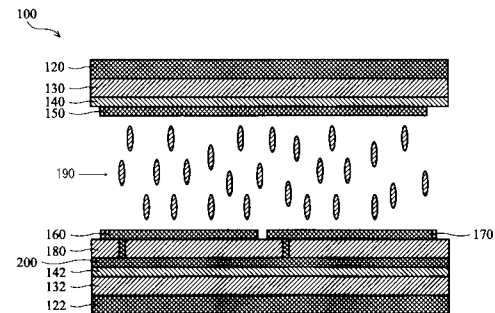


【図 8】

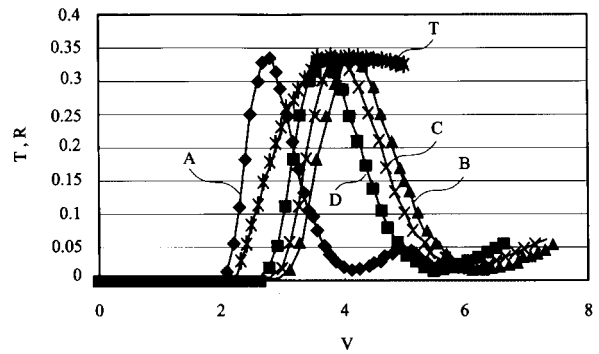
G1=H
G2=L



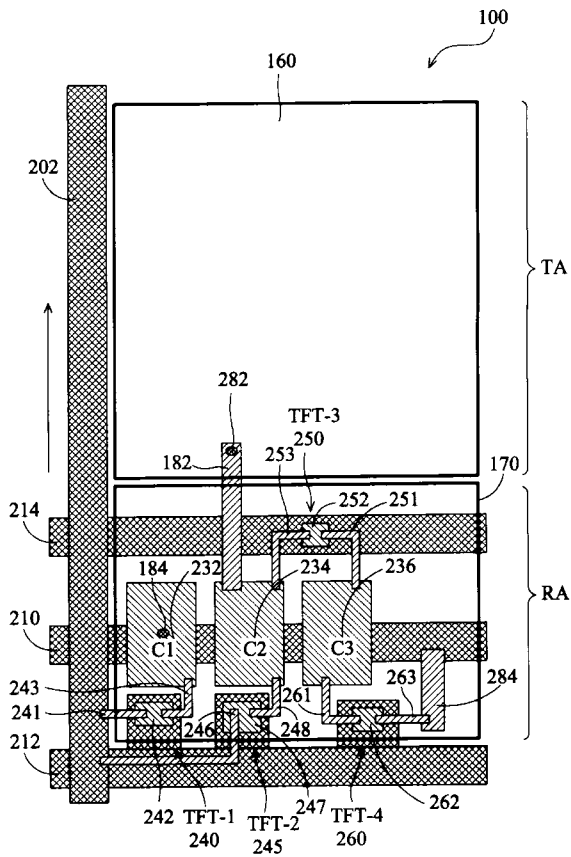
【図 11】



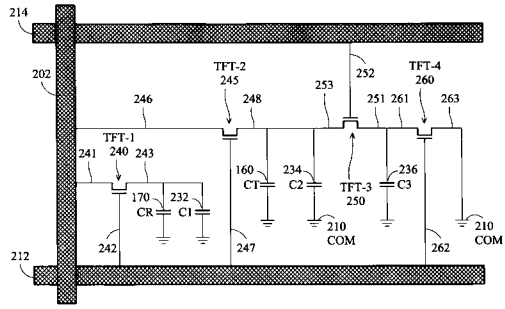
【図 12】



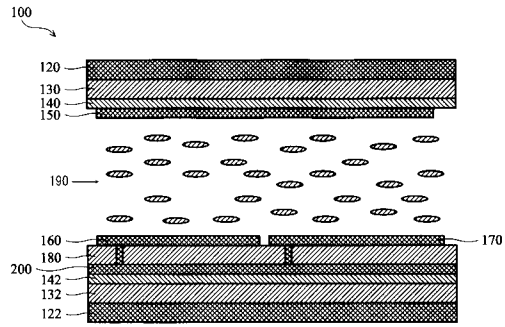
【図 13】



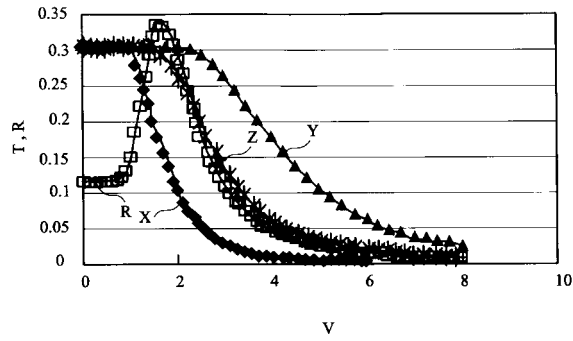
【図 14】



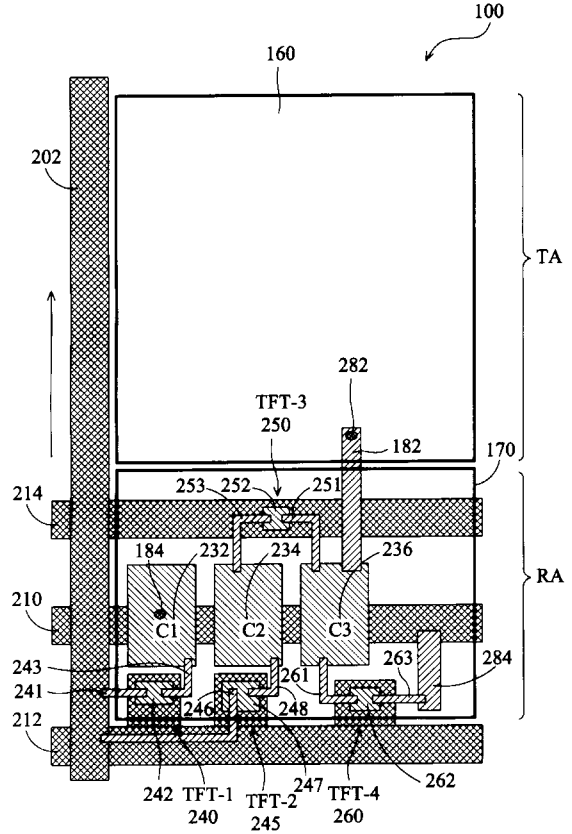
【図 15】



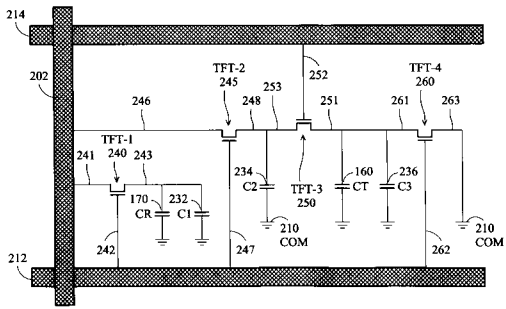
【図 16】



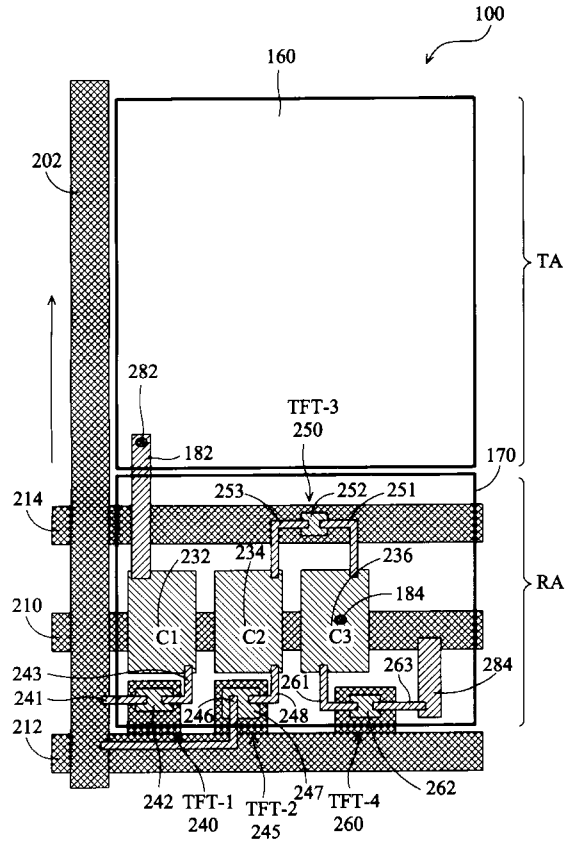
【図 17】



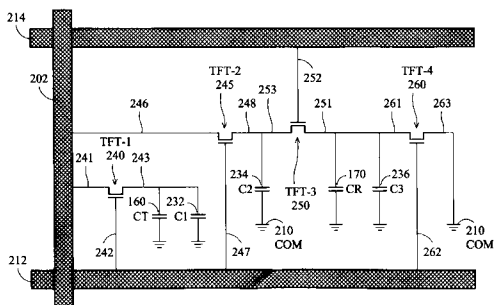
【図 18】



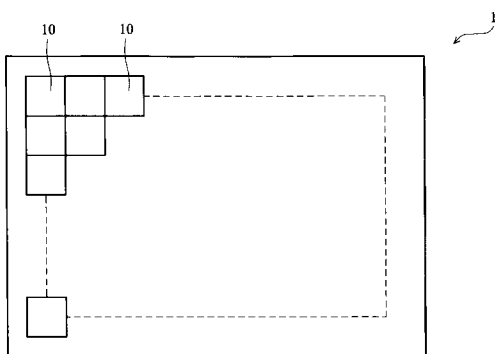
【図 19】



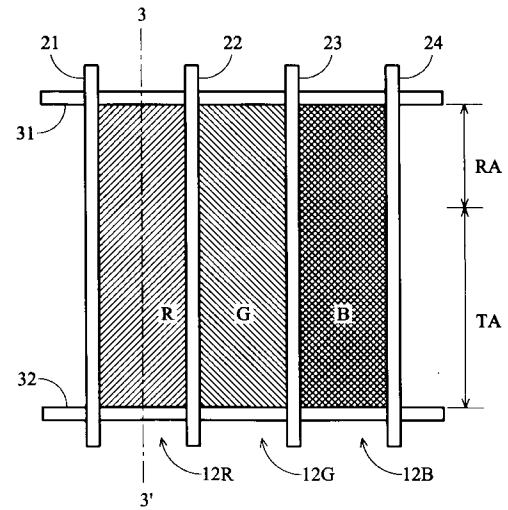
【図 20】



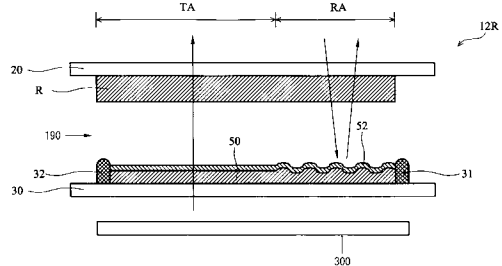
【図 21】



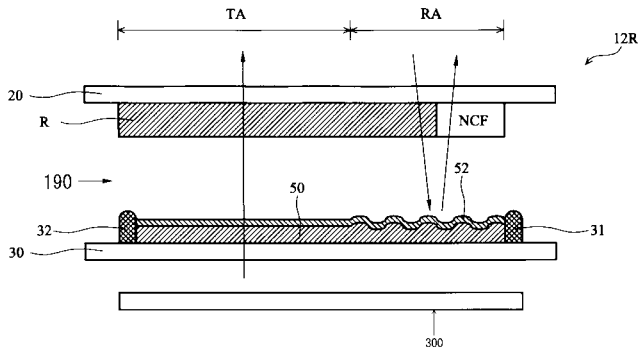
【図 22】



【図 23】



【 図 2 4 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 8 0 H

F ターム(参考)	2H093	NA16	NA31	NC02	NC03	NC09	NC11	NC18	NC34	NC35	NC36
		ND07	ND18								
	5C006	AA11	AC11	AC24	AF42	AF51	AF69	BA19	BB16	BC02	BC06
		FA47									
	5C080	AA10	BB05	DD26	EE29	EE30	FF11	JJ02	JJ03	JJ05	JJ06

专利名称(译)	透反液晶显示器和用于改善透反液晶显示面板的显示图像质量的方法		
公开(公告)号	JP2006343733A	公开(公告)日	2006-12-21
申请号	JP2006133330	申请日	2006-05-12
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	林敬桓 蔡晴宇		
发明人	林 敬桓 蔡 晴宇		
IPC分类号	G09G3/36 G02F1/1343 G02F1/1368 G02F1/133 G09G3/20		
CPC分类号	G09G3/3659 G09G2300/0443 G09G2300/0456 G09G2300/0809 G09G2300/0842 G09G2320/02		
FI分类号	G09G3/36 G02F1/1343 G02F1/1368 G02F1/133.550 G09G3/20.621.M G09G3/20.680.G G09G3/20.624.B G09G3/20.611.A G09G3/20.680.H		
F-TERM分类号	2H092/GA13 2H092/GA17 2H092/JA24 2H092/JB07 2H092/JB22 2H092/JB31 2H092/JB61 2H092/NA01 2H092/PA08 2H092/PA11 2H092/PA12 2H093/NA16 2H093/NA31 2H093/NC02 2H093/NC03 2H093/NC09 2H093/NC11 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC36 2H093/ND07 2H093/ND18 5C006/AA11 5C006/AC11 5C006/AC24 5C006/AF42 5C006/AF51 5C006/AF69 5C006/BA19 5C006/BB16 5C006/BC02 5C006/BC06 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 2H192/AA24 2H192/BC23 2H192/BC26 2H192/BC31 2H192/BC63 2H192/BC72 2H192/CC14 2H192/DA12 2H192/DA43 2H192/DA65 2H192/GD61 2H193/ZA04 2H193/ZA08 2H193/ZA19 2H193/ZA46 2H193/ZE23 2H193/ZF02 2H193/ZF03 2H193/ZF59		
代理人(译)	吉村克洋		
优先权	11/146568 2005-06-07 US		
其他公开文献	JP4597906B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种改善透反液晶显示器和像素结构的显示质量的方法。解决方案：透反液晶显示器等使得半透半反液晶显示器的像素阵列具有一个或多个存储容量，通过开关元件连接到第一像素电极和第二像素电极以及一个或多个刷新容量;通过利用第一栅极线和第二栅极线之间的电位差来驱动开关元件，以对连接到第一像素电极和第二像素电极的一个或多个存储容量充电;此后，所存储的电量（电荷）在连接到第二像素电极的存储电容器和刷新电容器之间重新分配，从而控制第一像素和第二像素电极的传输效率和反射效率。 Ž

