

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-343612

(P2006-343612A)

(43) 公開日 平成18年12月21日(2006.12.21)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 11 O L (全 12 頁)

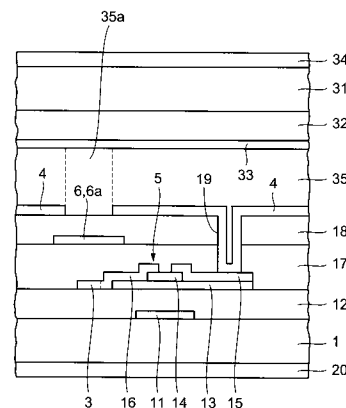
(21) 出願番号	特願2005-170349 (P2005-170349)	(71) 出願人	000001443 カシオ計算機株式会社 東京都渋谷区本町1丁目6番2号
(22) 出願日	平成17年6月10日 (2005.6.10)	(74) 代理人	100090619 弁理士 長南 満輝男
		(72) 発明者	石井 裕満 東京都八王子市石川町2951番地の5 カシオ計算機株式会 社八王子技術センター内
		Fターム(参考)	2H092 GA11 GA24 GA30 GA61 JA24 JB62 JB64 NA01 NA25 PA06 QA07

(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】 液晶表示装置において、開口率を大きくする。
 【解決手段】 層間絶縁膜17の上面には透明導電材料からなる格子状の補助容量電極6がデータライン3および走査ラインを覆うように設けられている。補助容量電極6は、その上にオーバーコート膜18を介して設けられた画素電極4の全周辺部と重ね合わされている。そして、対向基板31の内面側に設けられた共通電極33および補助容量電極6への印加電圧の制御により、画素電極4間に対応する部分における液晶35aが常時黒表示状態となるようにすることにより、ブラックマスクを用いることなく、画素電極4間からの光漏れを防止し、透明導電材料からなる補助容量電極6と画素電極4との重合部が開口率に寄与するので、開口率を大きくできる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

薄膜トランジスタ基板と対向基板との間に液晶が封入され、前記薄膜トランジスタ基板の内面側にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極が前記走査ラインおよび前記データラインに薄膜トランジスタを介して接続されて設けられ、前記画素電極と前記走査ラインおよび前記データラインとの間に補助容量電極がそれぞれ絶縁膜を介して設けられ、且つ、前記補助容量電極が前記画素電極の周辺部と重ね合わされ、前記対向基板の内面側に共通電極が設けられた液晶表示装置において、前記補助容量電極は光を透過する構造となっており、前記補助容量電極および前記共通電極への印加電圧の制御により、前記画素電極間に対応する部分における前記液晶が常時黒表示状態となるようにしたことを特徴とする液晶表示装置。 10

【請求項 2】

請求項 1 に記載の発明において、ノーマルブラックモードまたはノーマルホワイトモードであることを特徴とする液晶表示装置。

【請求項 3】

請求項 2 に記載の発明において、前記液晶はねじれ角 90° の TN 液晶であることを特徴とする液晶表示装置。

【請求項 4】

請求項 1 に記載の発明において、前記補助容量電極は格子状であって前記走査ラインおよび前記データラインを覆うように設けられていることを特徴とする液晶表示装置。 20

【請求項 5】

請求項 1 に記載の発明において、前記薄膜トランジスタは光を透過する構造となっており、前記画素電極は前記薄膜トランジスタを覆うように設けられていることを特徴とする液晶表示装置。

【請求項 6】

請求項 5 に記載の発明において、前記薄膜トランジスタは、金属酸化物からなる半導体薄膜、不純物を含んだ金属酸化物からなるドレイン電極、ソース電極およびゲート電極を有することを特徴とする液晶表示装置。

【請求項 7】

請求項 6 に記載の発明において、前記ドレイン電極および前記ソース電極は、前記半導体薄膜上に設けられていることを特徴とする液晶表示装置。 30

【請求項 8】

請求項 5 に記載の発明において、前記薄膜トランジスタは、金属酸化物からなる半導体薄膜、不純物を含んだ金属酸化物からなるゲート電極、透明導電材料からなるドレイン電極およびソース電極を有することを特徴とする液晶表示装置。

【請求項 9】

請求項 8 に記載の発明において、前記ドレイン電極および前記ソース電極は、前記半導体薄膜下に設けられていることを特徴とする液晶表示装置。

【請求項 10】

請求項 6 または 8 に記載の発明において、前記薄膜トランジスタのゲート電極は p 型不純物を含んだ金属酸化物によって形成されていることを特徴とする液晶表示装置。 40

【請求項 11】

請求項 6 または 8 に記載の発明において、前記ゲート電極に接続された前記走査ラインは前記ゲート電極と同一の材料によって形成され、前記ドレイン電極に接続された前記データラインは前記ドレイン電極と同一の材料によって形成されていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置には、薄膜トランジスタ基板と対向基板との間に液晶が封入され、薄膜トランジスタ基板の内面側にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極がスイッチング素子としての薄膜トランジスタを介して走査ラインおよびデータラインに接続されて設けられ、対向基板の内面側に共通電極が設けられたものがある（例えば、特許文献1参照）。この場合、画素電極は、不純物を含む半導体材料からなり、薄膜トランジスタの半導体薄膜と同一の層上に該半導体薄膜に接続されて形成されている。

【0003】

10

【特許文献1】特開2003-50405号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、上記従来の液晶表示装置では、駆動時に画素電極電圧が走査信号およびデータ信号による影響を受けにくいようにするために、つまり、画素電極と走査ラインおよびデータラインとの間に生じる寄生容量を小さくするために、画素電極と走査ラインおよびデータラインとの間にある程度の隙間を設けているが、この隙間に対応する部分における液晶は画素電極電圧によって制御されないため、この隙間の部分が視認されると、表示品質が低下してしまう。そこで、一般的に、この隙間の部分を対向基板の内面側に設けられたブラックマスクによって確実に覆うようにしている。この場合、薄膜トランジスタ基板と対向基板とを貼り合わせる際の位置ずれをも考慮する必要がある。これらの結果、画素電極間を覆うブラックマスクの寸法が画素電極間の寸法よりもある程度大きくなり、開口率が小さくなってしまいう問題があった。

20

【0005】

そこで、この発明は、開口率を大きくすることができる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

この発明は、上記目的を達成するため、薄膜トランジスタ基板と対向基板との間に液晶が封入され、前記薄膜トランジスタ基板の内面側にマトリクス状に設けられた走査ラインとデータラインとで囲まれた領域内に画素電極が前記走査ラインおよび前記データラインに薄膜トランジスタを介して接続されて設けられ、前記画素電極と前記走査ラインおよび前記データラインとの間に補助容量電極がそれぞれ絶縁膜を介して設けられ、且つ、前記補助容量電極が前記画素電極の周辺部と重ね合わされ、前記対向基板の内面側に共通電極が設けられた液晶表示装置において、前記補助容量電極は光を透過する構造となっており、前記補助容量電極および前記共通電極への印加電圧の制御により、前記画素電極間に対応する部分における前記液晶が常時黒表示状態となるようにしたことを特徴とするものである。

30

【発明の効果】

40

【0007】

この発明によれば、補助容量電極を光が透過する構造とし、補助容量電極および共通電極への印加電圧の制御により、画素電極間に対応する部分における液晶が常時黒表示状態となるようにしているので、ブラックマスクを用いることなく、画素電極間からの光漏れを確実に防止することができ、且つ、光が透過する構造の補助容量電極と画素電極との重合部が開口率に寄与することとなり、したがって開口率を大きくすることができる。

【発明を実施するための最良の形態】

【0008】

(第1実施形態)

図1はこの発明の第1実施形態としての液晶表示装置における薄膜トランジスタ基板側

50

の要部の透過平面図を示し、図2は図1のII-II線に沿う部分に相当する断面図を示す。この液晶表示装置は、ガラス基板などからなる薄膜トランジスタ基板1および対向基板31を備えている。

【0009】

まず、図1を参照して、薄膜トランジスタ基板1側について説明する。薄膜トランジスタ基板1の上面側(対向基板31と対向する内面側)には走査ライン2およびデータライン3がマトリクス状に設けられ、両ライン2、3で囲まれた領域内には画素電極4が薄膜トランジスタ5を介して走査ライン2およびデータライン3に接続されて設けられ、さらに格子状の補助容量電極6が走査ライン2およびデータライン3と平行して設けられている。ここで、図1を明確にする目的で、画素電極4の縁部に斜めの短い実線のハッチングが記入されている。

10

【0010】

この場合、走査ライン2とデータライン3とで囲まれた方形状の領域内に同じく方形状の画素電極4が走査ライン2およびデータライン3に可及的に近づけられた状態で配置されている。画素電極4の四辺の各周縁部は、その周囲に配置された格子状の補助容量電極6と重ね合わされている。薄膜トランジスタ5は、図1において、画素電極4の左下角部の下側に配置され、そのほぼ全部は画素電極4によって覆われている。

【0011】

格子状の補助容量電極6は、データライン3と重ね合わされた部分を含む第1の補助容量電極部6aと、走査ライン2と重ね合わされた部分を含む第2の補助容量電極部6bとからなっている。この場合、後で説明するが、補助容量電極6は走査ライン2と別の層上に設けられ、且つ、そのうちの特に第1の補助容量電極部6aは、厚さ方向において、すなわち、図1における紙面垂直方向において、データライン3と画素電極4との間にそれぞれ絶縁膜を介して設けられている。

20

【0012】

そして、第1の補助容量電極部6aの幅はデータライン3の幅よりもある程度大きくなっている。これにより、第1の補助容量電極部6aは、データライン3と直交する方向の位置ずれがあっても、データライン3が画素電極4と直接対向しないように、データライン3を確実に覆うようになっている。また、第1の補助容量電極部6aはデータライン3の配置領域のほぼ全域に亘って配置されている。これにより、第1の補助容量電極部6aは、画素電極4に対し、データライン3と平行な方向の位置ずれがあっても、画素電極4の左右辺部と確実に重なり、当該方向の位置合わせずれによる補助容量の変動を確実に防止するようになっている。

30

【0013】

第2の補助容量電極部6bの幅は走査ライン2の幅よりもある程度大きくなっている。これにより、第2の補助容量電極部6bは、走査ライン2と直交する方向の位置ずれがあっても、走査ライン2を確実に覆うようになっている。また、第2の補助容量電極部6bは走査ライン2の配置領域のほぼ全域に亘って配置されている。これにより、第2の補助容量電極部6bは、画素電極4に対し、走査ライン2と平行な方向の位置ずれがあっても、画素電極4の上下辺部と確実に重なり、当該方向の位置合わせずれによる補助容量の変動を確実に防止するようになっている。

40

【0014】

次に、この液晶表示装置の具体的な構造について、図2を参照して説明する。薄膜トランジスタ基板1の上面の所定の箇所にはゲート電極11および該ゲート電極11に接続された走査ライン2(図1参照)が設けられている。この場合、ゲート電極11および走査ライン2は、n型またはp型の不純物を含んだ透明な金属酸化物によって形成されている。透明な金属酸化物としては、例えば、酸化亜鉛、酸化マグネシウム亜鉛、酸化カドミウム亜鉛などが挙げられる。n型不純物としては、例えば、リン、ひ素、アンチモンなどが挙げられ、p型不純物としては、例えば、ボロン、アルミニウム、ガリウム、インジウムなどが挙げられる。

50

【0015】

ゲート電極 11 および走査ライン 2 の形成方法としては、上述の n 型または p 型の不純物を含んだ金属酸化膜をターゲットとしたスパッタ法により成膜して、フォトリソグラフィ技術を用いてパターニングする方法が推奨される。また、n 型金属酸化膜はデプレッション型となり、リーク電流が大きくなるため、限定する意味ではないが、n 型金属酸化膜よりも p 型金属酸化膜が推奨される。

【0016】

ゲート電極 11 および走査ライン 2 を含む薄膜トランジスタ基板 1 の上面には窒化シリコンからなるゲート絶縁膜 12 が設けられている。ゲート電極 11 上におけるゲート絶縁膜 12 の上面には、バンドギャップが 2.5 V 以上の透明で真性な上記金属酸化物からなる半導体薄膜 13 が設けられている。バンドギャップが 2.5 V 以上とワイドな半導体薄膜 13 では、可視光を吸収しないため、光リークがなく、遮光の必要がない。

10

【0017】

半導体薄膜 13 の上面ほぼ中央部には窒化シリコンからなるチャネル保護膜 14 が設けられている。チャネル保護膜 14 の上面両側、その両側における半導体薄膜 13 の上面およびゲート絶縁膜 12 の上面の所定の箇所には、透明な n 型金属酸化物からなるソース電極 15、ドレイン電極 16 および該ドレイン電極 16 に接続されたデータライン 3 が設けられている。金属酸化物および n 型不純物の材料は、ゲート電極 11 および走査ライン 2 の場合と同じである。ソース電極 15、ドレイン電極 16 およびデータライン 3 は、ゲート電極 11 および走査ライン 2 と同様に、n 型金属酸化膜をターゲットとしたスパッタ法により成膜して、フォトリソグラフィ技術を用いてパターニングする方法により形成される。

20

【0018】

ここで、ゲート電極 11、ゲート絶縁膜 12、半導体薄膜 13、チャネル保護膜 14、ソース電極 15 およびドレイン電極 16 により、ボトムゲート構造の薄膜トランジスタ 5 が構成されている。この場合、ゲート電極 11 は透明な p 型金属酸化物または n 型金属酸化物により形成され、ソース電極 15 およびドレイン電極 16 は透明な n 型金属酸化物により形成されているので、薄膜トランジスタ 5 は光を透過する構造となっている。

【0019】

薄膜トランジスタ 5 およびデータライン 3 を含むゲート絶縁膜 12 の上面には窒化シリコンからなる層間絶縁膜 17 が設けられている。層間絶縁膜 17 の上面の所定の箇所には透明な n 型金属酸化物からなる補助容量電極 6 が設けられている。金属酸化物および n 型不純物の材料は、ゲート電極 11 および走査ライン 2 の場合と同じである。補助容量電極 6 は、ゲート電極 11 および走査ライン 2 と同様に、n 型金属酸化膜をターゲットとしたスパッタ法により成膜して、フォトリソグラフィ技術を用いてパターニングする方法により形成される。

30

【0020】

補助容量電極 6 を含む層間絶縁膜 17 の上面には窒化シリコンからなるオーバーコート膜（絶縁膜）18 が設けられている。ソース電極 15 の所定の箇所に対応する部分におけるオーバーコート膜 18 および層間絶縁膜 17 にはコンタクトホール 19 が設けられている。オーバーコート膜 18 の上面の所定の箇所には n 型または p 型の不純物を含んだ透明な金属酸化物、あるいは ITO などの透明導電材料からなる画素電極 4 がコンタクトホール 19 を介してソース電極 15 に接続されて設けられている。この場合、画素電極 4 は薄膜トランジスタ 5 のほぼ全部を覆うように設けられている。薄膜トランジスタ基板 1 の下面には偏光板 20 が設けられている。

40

【0021】

一方、対向基板 31 の下面（薄膜トランジスタ基板 1 と対向する側の内面）には赤色、緑色、青色の樹脂からなるカラーフィルタ 32 が設けられている。カラーフィルタ 32 の下面には ITO などの透明導電材料からなる対向電極 33 が設けられている。対向基板 31 の上面には偏光板 34 が設けられている。そして、薄膜トランジスタ基板 1 と対向基板

50

31とはシール材(図示せず)を介して互いに貼り合わされ、シール材の内側における両基板1、31間には液晶35が封入されている。

【0022】

次に、この液晶表示装置が無電界時に黒表示となるノーマルブラックモードであり、液晶35が例えばねじれ角90°のTN液晶であり、両偏光板20、34がその透過軸が平行となるように配置されている場合の表示動作について説明する。

【0023】

まず、画素電極4と共通電極33との間に電圧が印加されていない場合には、液晶35分子の配列が90°ねじれており、薄膜トランジスタ基板1の下面側に配置されたバックライト(図示せず)からの光が偏光板20、薄膜トランジスタ基板1、画素電極4などを透過し、液晶35中を90°曲げられながら透過し、共通電極33、カラーフィルタ32および共通基板31を透過し、偏光板34によって遮断され、黒表示となる。

10

【0024】

一方、画素電極4と共通電極33との間に白表示となる液晶駆動電圧が印加された場合には、液晶35分子の配列が画素電極4および共通電極33に対して垂直方向となり、バックライトからの光が偏光板20、薄膜トランジスタ基板1、画素電極4などを透過し、液晶35中をそのまま透過し、共通電極33、カラーフィルタ32、共通基板31および偏光板34を透過し、白表示となる。

【0025】

次に、この液晶表示装置が無電界時に白表示となるノーマルホワイトモードであり、液晶35が例えばねじれ角90°のTN液晶であり、両偏光板20、34がその透過軸が直交するように配置されている場合の表示動作について説明する。

20

【0026】

まず、画素電極4と共通電極33との間に電圧が印加されていない場合には、液晶35分子の配列が90°ねじれており、バックライト(図示せず)からの光が偏光板20、薄膜トランジスタ基板1、画素電極4などを透過し、液晶35中を90°曲げられながら透過し、共通電極33、カラーフィルタ32、共通基板31および偏光板34を透過し、白表示となる。

【0027】

一方、画素電極4と共通電極33との間に黒表示となる電圧が印加された場合には、液晶35分子の配列が画素電極4および共通電極33に対して垂直方向となり、バックライトからの光が偏光板20、薄膜トランジスタ基板1、画素電極4などを透過し、液晶35中をそのまま透過し、共通電極33、カラーフィルタ32および共通基板31を透過し、偏光板34によって遮断され、黒表示となる。

30

【0028】

ところで、この液晶表示装置では、画素電極4間に対応する部分における液晶35aが常時黒表示状態となるようになっている。ここで、画素電極4間とは、図1において、画素電極4以外の領域であり、データライン3の幅方向両側に配置された画素電極4間、走査ライン2の幅方向両側に配置された画素電極4間および両ライン2、3の交点の周囲に配置された画素電極4間のことである。

40

【0029】

さて、この液晶表示装置がノーマルブラックモードである場合には、補助容量電極6への印加電圧が共通電極33への印加電圧と同電位となるように制御する(共通電極33にデータ信号電圧を印加する場合には、補助容量電極6にそれと同位相、同波形の電圧を印加する)。

【0030】

すると、画素電極4間に対応する部分における補助容量電極6と共通電極33との間に電圧が常時印加されていない状態となり、液晶35a分子の配列が90°ねじれており、バックライトからの光が偏光板20、薄膜トランジスタ基板1、走査ライン2、データライン3、補助容量電極6などを透過し、液晶35a中を90°曲げられながら透過し、共

50

通電極 3 3、カラーフィルタ 3 2 および共通基板 3 1 を透過し、偏光板 3 4 によって遮断され、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。

【 0 0 3 1 】

このように、ノーマルブラックモードの液晶表示装置では、非表示状態において、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。また、表示状態においては、画素電極 4 と共通電極 3 3 間に液晶駆動電圧が印加されるため、バックライトからの光が、液晶印加電圧に対応して画素電極 4 と共通電極 3 3 間を透過し、さらに、共通電極 3 3、カラーフィルタ 3 2、共通基板 3 1 および偏光板 3 4 を透過して所定の階調表示を行うが、この場合、補助容量電極 6 と画素電極 4 とは共に透明であり、光は両者の重合部を透過するので補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することになる。

10

【 0 0 3 2 】

しかも、表示状態においても、画素電極 4 と共通電極 3 3 間は同電位であるため、画素電極 4 間に対応する部分は遮光状態であるので、補助容量電極 6 と画素電極 4 とが透明であっても、光漏れが生じることはない。すなわち、表示状態において、補助容量電極 4 の幅に関係なく、画素電極 4 間のみを遮光状態とすることができる。

【 0 0 3 3 】

次に、この液晶表示装置がノーマルホワイトモードである場合には、補助容量電極 6 と共通電極 3 3 との間に黒表示となる電圧以上の電圧が印加されるように制御する（共通電極 3 3 にデータ信号電圧を印加する場合には、補助容量電極 6 にそれと逆位相の電圧を印加する、あるいは、振幅で最小になったときでも黒表示となる電圧以上の電圧が印加されるようにデータ信号基準電位を設定する）。

20

【 0 0 3 4 】

すると、画素電極 4 間に対応する部分における補助容量電極 6 と共通電極 3 3 との間に黒表示となる電圧以上の電圧が常時印加されている状態となり、液晶 3 5 a 分子の配列が補助容量電極 6 および共通電極 3 3 に対して垂直方向となり、バックライトからの光が偏光板 2 0、薄膜トランジスタ基板 1、走査ライン 2、データライン 3、補助容量電極 6 などを透過し、液晶 3 5 a 中をそのまま透過し、共通電極 3 3、カラーフィルタ 3 2 および共通基板 3 1 を透過し、偏光板 3 4 によって遮断され、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。

30

【 0 0 3 5 】

このように、ノーマルホワイトモードの液晶表示装置では、非表示状態において、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となる。また、表示状態においては、画素電極 4 と共通電極 3 3 間に液晶駆動電圧が印加されるため、バックライトからの光が、液晶印加電圧に対応して画素電極 4 と共通電極 3 3 間を透過し、さらに、共通電極 3 3、カラーフィルタ 3 2、共通基板 3 1 および偏光板 3 4 を透過して所定の階調表示を行うが、この場合、補助容量電極 6 と画素電極 4 とは共に透明であり、光は、両者の重合部を透過するので、補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することになる。

【 0 0 3 6 】

しかも、表示状態においても、画素電極 4 と共通電極 3 3 間には黒表示となる電圧以上の電圧が印加されており、画素電極 4 間に対応する部分は遮光状態であるので、補助容量電極 6 と画素電極 4 とが透明であっても、光漏れが生じることはない。すなわち、表示状態において、補助容量電極 4 の幅に関係なく、画素電極 4 間のみを遮光状態とすることができる。

40

【 0 0 3 7 】

以上のように、この液晶表示装置では、ノーマルブラックモードであってもノーマルホワイトモードであっても、画素電極 4 間に対応する部分における液晶 3 5 a が常時黒表示状態となるので、ブラックマスクを用いることなく、画素電極 4 間からの光漏れを確実に防止することができ、且つ、光が透過する構造の補助容量電極 6 と画素電極 4 との重合部

50

が開口率に寄与することとなり、したがって開口率を大きくすることができる。

【0038】

また、この液晶表示装置では、薄膜トランジスタ5が光を透過する構造となっており、この薄膜トランジスタ5のほぼ全部を画素電極4で覆っているため、薄膜トランジスタ5と画素電極4との重合部が開口率に寄与することとなり、したがって開口率をさらに大きくすることができる。この場合、薄膜トランジスタ5の透明で真性な上記金属酸化物からなる半導体薄膜13に光が入射されるが、そのまま透過するので、別に支障はない。

【0039】

さらに、この液晶表示装置では、画素電極4と走査ライン2およびデータライン3との間に走査ライン2およびデータライン3の幅よりも広い幅を有する第1、第2の補助容量電極部6a、6bを設けているため、この第1、第2の補助容量電極部6a、6bにより、画素電極4と走査ライン2およびデータライン3との間に結合容量が発生するのを防止することができ、したがって垂直クロストークが発生しないようにすることができ、表示特性を向上することができる。

10

【0040】

(第2実施形態)

図3はこの発明の第2実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図を示し、図4は図3のIV-IV線に沿う部分に相当する断面図を示す。この場合も、図3を明確にする目的で、画素電極4の縁部に斜めの短い実線のハッチングが記入されている。

20

【0041】

この液晶表示装置において、図1および図2に示す液晶表示装置と大きく異なる点は、薄膜トランジスタ5をトップゲート構造とした点である。そこで、この液晶表示装置において、図1および図2に示す液晶表示装置と同一の名称のものについては、同一の参照符号を付して説明する。

【0042】

この液晶表示装置では、薄膜トランジスタ基板1の上面の各所定の箇所に、ITOなどの透明導電材料からなるソース電極15、ドレイン電極16および該ドレイン電極16に接続されたデータライン3が設けられている。ソース電極15の上面の所定の箇所、ドレイン電極16の上面の所定の箇所およびその間の薄膜トランジスタ基板1の上面には透明で真性な上記金属酸化物からなる半導体薄膜13が設けられている。半導体薄膜13の上面全体には窒化シリコンからなる保護膜21が設けられている。

30

【0043】

半導体薄膜13および保護膜21の形成方法としては、まず、ソース電極15、ドレイン電極16およびデータライン3を含む薄膜トランジスタ基板1の上面に、プラズマCVD法により、真性金属酸化物からなる半導体薄膜形成用膜および窒化シリコンからなる保護膜形成用膜を連続して成膜する。次に、保護膜形成用膜の上面にレジストパターンを形成し、このレジストパターンをマスクとして保護膜形成用膜をエッチングし、保護膜21を形成する。

【0044】

次に、レジストパターンをレジスト剥離液を用いて剥離する。この場合、保護膜21下以外の領域における半導体薄膜形成用膜の表面がレジスト剥離液に曝されるが、この曝された部分はデバイスエリア以外であるため、別に支障はない。すなわち、保護膜21下の半導体薄膜形成用膜は保護膜21によって保護されている。次に、保護膜21をマスクとして、半導体薄膜形成用膜をエッチングすると、保護膜21下に半導体薄膜13が形成される。

40

【0045】

保護膜21、データライン3およびソース電極15を含む薄膜トランジスタ基板1の上面には窒化シリコンからなるゲート絶縁膜12が設けられている。ゲート絶縁膜12の上面の所定の箇所には、透明なp型金属酸化物またはn型金属酸化物からなるゲート電11

50

および該ゲート電極 11 に接続された走査ライン 2 が設けられている。

【0046】

ここで、ゲート電極 11、ゲート絶縁膜 12、半導体薄膜 13、保護膜 21、ソース電極 15 およびドレイン電極 16 により、トップゲート構造の薄膜トランジスタ 5 が構成されている。この場合、ゲート電極 11 は透明な p 型金属酸化物または n 型金属酸化物により形成され、ソース電極 15 およびドレイン電極 16 は ITO などの透明導電材料により形成されているので、薄膜トランジスタ 5 は光を透過する構造となっている。

【0047】

ゲート電極 11 および走査ライン 2 を含むゲート絶縁膜 12 の上面には窒化シリコンからなる層間絶縁膜 17 が設けられている。層間絶縁膜 17 の上面の所定の箇所には透明な n 型金属酸化物からなる補助容量電極 6 が設けられている。補助容量電極 6 を含む層間絶縁膜 17 の上面には窒化シリコンからなるオーバーコート膜 18 が設けられている。

10

【0048】

ソース電極 15 の所定の箇所に対応する部分におけるオーバーコート膜 18、層間絶縁膜およびゲート絶縁膜 12 にはコンタクトホール 19 が設けられている。オーバーコート膜 18 の上面の所定の箇所には ITO などの透明導電材料からなる画素電極 4 がコンタクトホール 19 を介してソース電極 15 に接続されて設けられている。この場合、画素電極 4 は薄膜トランジスタ 5 のほぼ全部を覆うように設けられている。

【0049】

そして、この液晶表示装置では、上記第 1 実施形態の場合と同様に、ノーマルブラックモードであってもノーマルホワイトモードであっても、画素電極 4 間に対応する部分における液晶 35a が常時黒表示状態となるので、ブラックマスクを用いることなく、画素電極 4 間からの光漏れを確実に防止することができ、且つ、光が透過する構造の補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率を大きくすることができる。

20

【0050】

また、この液晶表示装置では、上記第 1 実施形態の場合と同様に、薄膜トランジスタ 5 が光を透過する構造となっており、この薄膜トランジスタ 5 のほぼ全部を画素電極 4 で覆っているため、薄膜トランジスタ 5 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率をさらに大きくすることができる。

30

【0051】

(第 3 実施形態)

図 5 はこの発明の第 3 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図を示し、図 6 は図 3 の VI-VI 線に沿う部分に相当する断面図を示す。この場合も、図 5 を明確にする目的で、画素電極 4 の縁部に斜めの短い実線のハッチングが記入されている。

【0052】

この液晶表示装置において、図 1 および図 2 に示す液晶表示装置と異なる点は、画素電極 4 の図 5 における左下角部つまり薄膜トランジスタ 5 のゲート電極 11 に対応する部分が該ゲート電極 11 よりもやや大きめに切り欠かれ、これに伴い、補助容量電極 6 を薄膜トランジスタ 5 のゲート電極 11 と重ね合わされた部分を含む第 3 の補助容量電極部 6c を有する構造とした点である。したがって、この場合も、画素電極 4 の全周辺部は、その周囲に配置されたほぼ格子状の補助容量電極 6 と重ね合わされている。

40

【0053】

そして、この液晶表示装置では、補助容量電極 6 および薄膜トランジスタ 11 が光を透過する構造であっても、上記第 1 実施形態の場合と同様に、画素電極 4 間に対応する部分における液晶 35a が常時黒表示状態となるようにすることにより、ブラックマスクを用いることなく、画素電極 4 間からの光漏れを確実に防止し、且つ、透明導電材料からなる補助容量電極 6 と画素電極 4 との重合部が開口率に寄与することとなり、したがって開口率を大きくすることができる。

50

【 0 0 5 4 】

なお、上記各実施形態では、補助容量電極 6 の全周辺部が画素電極 4 に重ね合わされた構造としているが、走査ライン 2 を遮光性導電膜で形成した場合には、走査ライン 2 と重ね合わされる領域には補助容量電極を設けない構造としてもよい。但し、この場合には、走査ライン 2 の幅方向端部が絶縁膜を介して画素電極 4 の周辺部に重ね合わされるようにすることが望ましい。

【 図面の簡単な説明 】

【 0 0 5 5 】

【 図 1 】この発明の第 1 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図。

10

【 図 2 】図 1 の II - II 線に沿う部分に相当する断面図。

【 図 3 】この発明の第 2 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図。

【 図 4 】図 3 の IV - IV 線に沿う部分に相当する断面図。

【 図 5 】この発明の第 3 実施形態としての液晶表示装置における薄膜トランジスタ基板側の要部の透過平面図。

【 図 6 】図 5 の VI - VI 線に沿う部分に相当する断面図。

【 符号の説明 】

【 0 0 5 6 】

1 薄膜トランジスタ基板

20

2 走査ライン

3 データライン

4 画素電極

5 薄膜トランジスタ

6 補助容量電極

1 1 ゲート電極

1 2 ゲート絶縁膜

1 3 半導体薄膜

1 4 チャネル保護膜

1 5 ソース電極

30

1 6 ドレイン電極

1 7 層間絶縁膜

1 8 オーバークート膜

1 9 コンタクトホール

2 0 偏光板

2 1 保護膜

3 1 対向基板

3 2 カラーフィルタ

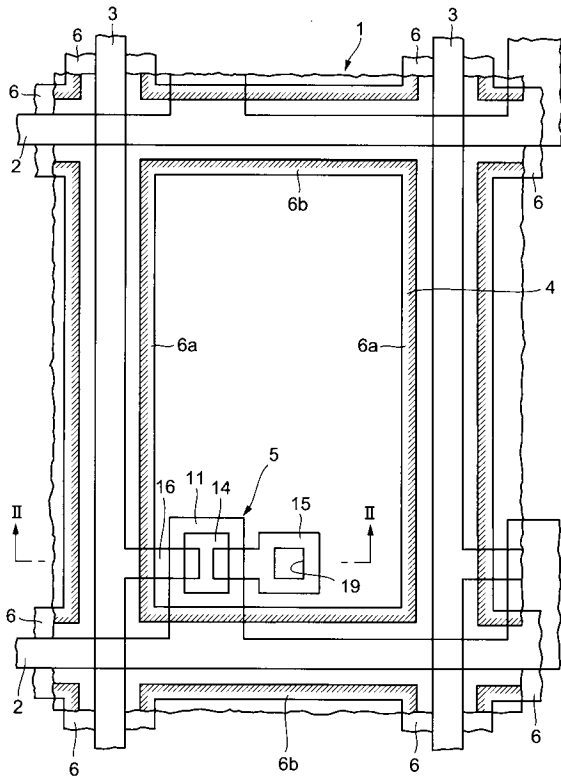
3 3 対向電極

3 4 偏光板

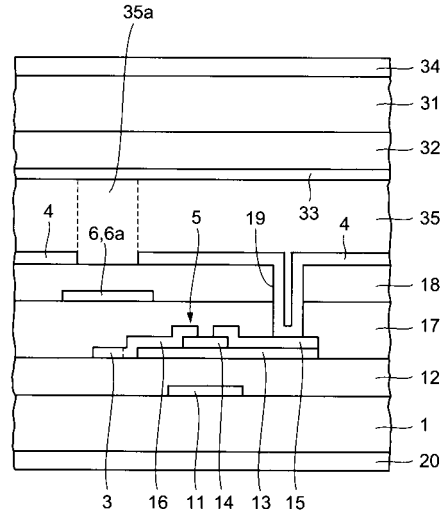
40

3 5 液晶

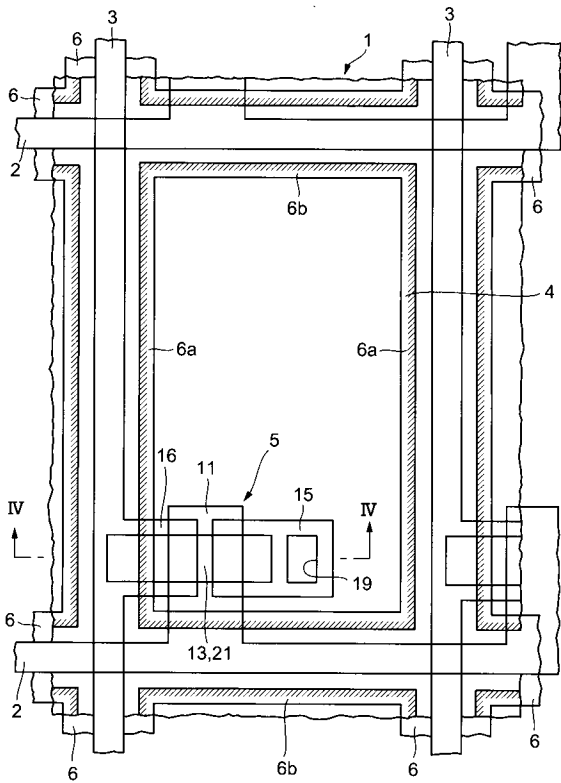
【 図 1 】



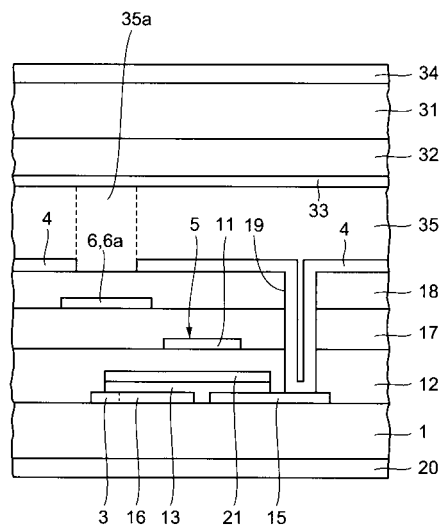
【 図 2 】



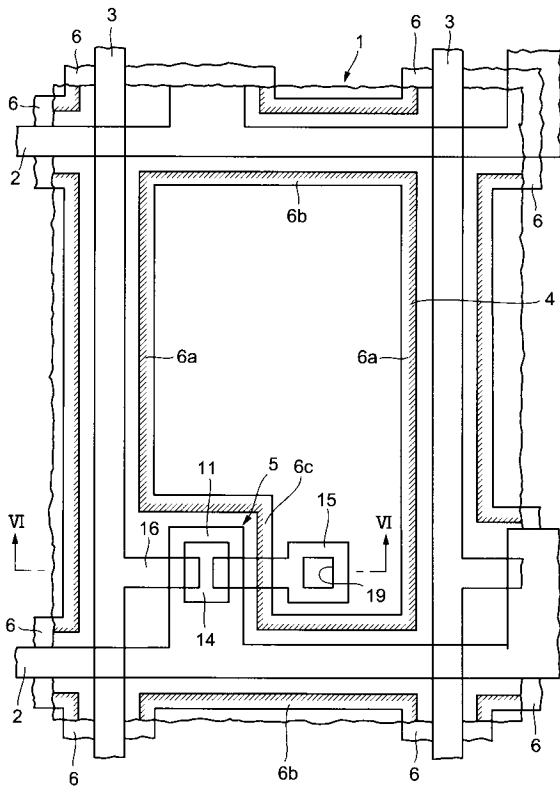
【 図 3 】



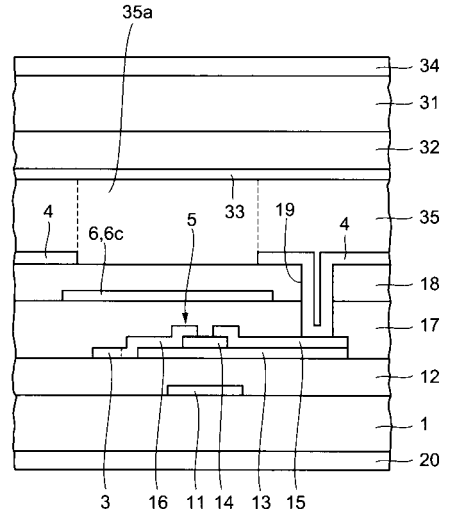
【 図 4 】



【 図 5 】



【 図 6 】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2006343612A	公开(公告)日	2006-12-21
申请号	JP2005170349	申请日	2005-06-10
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	石井裕满		
发明人	石井 裕满		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/136209 G02F1/136213 G02F2001/13629 G02F2201/40 G02F2203/01		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA11 2H092/GA24 2H092/GA30 2H092/GA61 2H092/JA24 2H092/JB62 2H092/JB64 2H092/NA01 2H092/NA25 2H092/PA06 2H092/QA07 2H192/AA24 2H192/BC31 2H192/CB03 2H192/CB05 2H192/CC01 2H192/CC41 2H192/DA15 2H192/DA24 2H192/EA43 2H192/JA06		
其他公开文献	JP4687259B2		
外部链接	Espacenet		

摘要(译)

液晶显示装置的开口率大。 解决方案：由透明导电材料制成的网格状辅助电容电极6设置在层间绝缘膜17的上表面，以覆盖数据线3和扫描线。辅助电容电极6经由覆盖膜18与设置在其上的像素电极4的整个周边部分重叠。然后，通过控制施加到设置在对向基板31的内表面侧上的公共电极33和辅助电容电极6的电压，与像素电极4之间相对应的部分中的液晶35a始终处于黑色显示状态。因此，在不使用黑色掩模的情况下，防止了从像素电极4之间的光泄漏，并且由透明导电材料制成的辅助电容电极6和像素电极4之间的重叠部分有助于开口率，从而增加了开口率。我可以 [选择图]图2

