

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-293297

(P2006-293297A)

(43) 公開日 平成18年10月26日(2006.10.26)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/133 (2006.01)	G02F 1/133 525	2H092
G02F 1/1343 (2006.01)	G02F 1/133 550	2H093
G02F 1/1368 (2006.01)	G02F 1/1343	
	G02F 1/1368	

審査請求 未請求 請求項の数 23 O L (全 18 頁)

(21) 出願番号	特願2005-355521 (P2005-355521)	(71) 出願人	503447036
(22) 出願日	平成17年12月9日 (2005.12.9)		サムスン エレクトロニクス カンパニー
(31) 優先権主張番号	10-2005-0028625		リミテッド
(32) 優先日	平成17年4月6日 (2005.4.6)		大韓民国キョンギード, スウォン-シ, ヨ
(33) 優先権主張国	韓国 (KR)		ントン-ク, マエタン-ド 416
		(74) 代理人	110000408
			特許業務法人高橋・林アンドパートナーズ
		(72) 発明者	シン・キョン-ジュ
			大韓民国京畿道龍仁市器興邑南羅里289
			-12 サンジョンソンビマウル102/
			504
		(72) 発明者	朴 哲 佑
			大韓民国京畿道水原市靈通区梅灘2洞 韓
			国1次アパート102棟 601号
			最終頁に続く

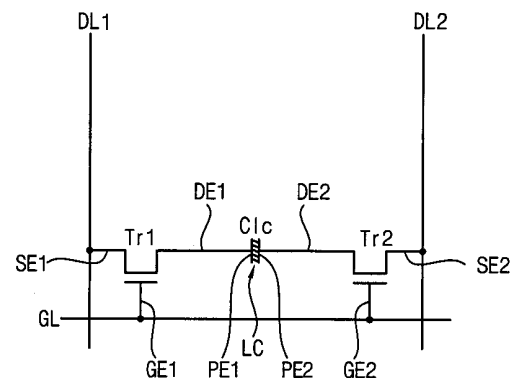
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】フリッカ現象及び残像を排除して表示特性を向上させる。

【解決手段】液晶表示装置において、第1スイッチング素子Tr1は第1データ信号の入力を受け、第2スイッチング素子Tr2は第1データ信号と反転された極性を有する第2データ信号の入力を受ける。第1ピクセル電極PE1は、第1スイッチング素子に接続されて第1データ信号の入力を受け、第2ピクセル電極PE2は、第2スイッチング素子に接続されて第2データ信号の入力を受ける。第1ピクセル電極は、第2ピクセル電極と電気的に絶縁された状態に向かい合う。従って、第1ピクセル電極と第2ピクセル電極に印加された第1及び第2データ信号によって液晶層LCが制御され、これにより、フリッカ現象及び残像を除去することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 データ信号の入力を受ける第 1 スイッチング素子と、
前記第 1 データ信号と反転された極性を有する第 2 データ信号の入力を受ける第 2 スイッチング素子と、
前記第 1 スイッチング素子に接続され、前記第 1 データ信号の入力を受ける第 1 ピクセル電極と、
前記第 2 スイッチング素子に接続され、前記第 2 データ信号の入力を受け、前記第 1 ピクセル電極と電氣的に絶縁された第 2 ピクセル電極と、
前記第 1 ピクセル電極と前記第 2 ピクセル電極に印加された前記第 1 及び第 2 データ信号に
10 応答して配列される液晶分子で構成された液晶層と、
を含むことを特徴とする液晶表示装置。

【請求項 2】

前記第 1 スイッチング素子の第 1 ソース電極に接続された第 1 データラインと、
前記第 2 スイッチング素子の第 2 ソース電極に接続された第 2 データラインと、
を更に含むことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記第 1 及び第 2 スイッチング素子の第 1 及び第 2 ゲート電極に共通的に接続され、ゲート信号を提供するゲートラインを更に含むことを特徴とする請求項 2 記載の液晶表示装置
20 。

【請求項 4】

前記第 1 スイッチング素子の第 1 ゲート電極に接続され、第 1 ゲート信号を提供する第 1 ゲートラインと、
前記第 2 スイッチング素子の第 2 ゲート電極に接続され、第 2 ゲート信号を提供する第 2 ゲートラインと、
を更に含むことを特徴とする請求項 2 記載の液晶表示装置。

【請求項 5】

前記第 1 ピクセル電極と電氣的に絶縁された状態で向かい合う第 1 補助電極と、
前記第 2 ピクセル電極と電氣的に絶縁された状態で向かい合う第 2 補助電極と、
を更に含むことを特徴とする請求項 1 記載の液晶表示装置。
30

【請求項 6】

第 1 基板、及び前記第 1 基板上に具備されたアレイ層で構成されたアレイ基板と、
前記第 1 基板と向かい合う第 2 基板、及び前記第 2 基板上に形成されたカラーフィルタ層で構成されたカラーフィルタ基板と、
前記アレイ基板と前記カラーフィルタ基板との間に介在され、多数の液晶分子で構成された液晶層と、
を含み、
前記アレイ層は、

第 1 データ信号の入力を受ける第 1 スイッチング素子と、
前記第 1 データ信号と反転された極性を有する第 2 データ信号の入力を受ける第 2 スイッチング素子と、
前記第 1 スイッチング素子に接続され、前記第 1 データ信号の入力を受ける第 1 ピクセル電極と、
前記第 2 スイッチング素子に接続され、前記第 2 データ信号の入力を受け、前記第 1 ピクセル電極と電氣的に絶縁された状態で向かい合う第 2 ピクセル電極と、
で構成され、
前記多数の液晶分子は、前記第 1 ピクセル電極と前記第 2 ピクセル電極に印加された前記第 1 及び第 2 データ信号に応答して配列される
40 ことを特徴とする液晶表示装置。

【請求項 7】

前記第 1 スイッチング素子の第 1 ゲート電極、前記第 2 ピクセル電極、及び前記第 2 スイッチング素子の第 2 ゲート電極は、第 1 金属物質で形成され、前記第 1 基板上に具備されることを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】

前記アレイ層は、前記第 1 及び第 2 ゲート電極に共通的に接続され、ゲート信号を提供するゲートラインを更に含むことを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】

前記アレイ層は、前記第 1 及び第 2 ゲート電極、第 2 ピクセル電極をカバーする第 1 絶縁膜を更に含むことを特徴とする請求項 7 記載の液晶表示装置。

【請求項 10】

前記第 1 スイッチング素子の第 1 ソース電極、第 1 ドレイン電極、第 1 ピクセル電極、前記第 2 スイッチング素子の第 2 ソース電極、及び第 2 ドレイン電極は、第 2 金属物質で形成され、前記第 1 絶縁膜上に具備されることを特徴とする請求項 9 記載の液晶表示装置。

【請求項 11】

前記アレイ層は、

前記第 1 ソース電極に接続され、前記第 1 データ信号を提供する第 1 データラインと、

前記第 2 ソース電極に接続され、前記第 2 データ信号を提供する第 2 データラインと、
を更に含むことを特徴とする請求項 10 記載の液晶表示装置。

【請求項 12】

前記アレイ層は、前記第 1 及び第 2 ソース電極、第 1 及び第 2 ドレイン電極、第 2 ピクセル電極をカバーする第 2 絶縁膜を更に含むことを特徴とする請求項 10 記載の液晶表示装置。

【請求項 13】

前記カラーフィルタ基板は、前記第 1 及び第 2 スイッチング素子に対応して前記第 2 基板上に形成されたブラックマトリックスを更に含むことを特徴とする請求項 6 記載の液晶表示装置。

【請求項 14】

第 1 基板、及び前記第 1 基板上に具備された第 1 アレイ層で構成された第 1 アレイ基板と、

前記第 1 基板と向かい合う第 2 基板、及び前記第 2 基板上に形成された第 2 アレイ層で構成された第 2 アレイ基板と、

前記第 1 アレイ基板と前記第 2 アレイ基板との間に介在され、多数の液晶分子で構成された液晶層と、

を含み、

前記第 1 アレイ層は、

第 1 データ信号の入力を受ける第 1 スイッチング素子と、

前記第 1 スイッチング素子に接続され、前記第 1 データ信号の入力を受ける第 1 ピクセル電極と、

を含み、

前記第 2 アレイ層は、

前記第 1 データ信号と反転された極性を有する第 2 データ信号の入力を受ける第 2 スイッチング素子と、

前記第 2 スイッチング素子に接続され、前記第 2 データ信号の入力を受け、前記第 1 ピクセル電極と電氣的に絶縁された状態で向かい合う第 2 ピクセル電極と、

を含み、

前記多数の液晶分子は、前記第 1 ピクセル電極と前記第 2 ピクセル電極に印加された前記第 1 及び第 2 データ信号に応答して配列される

ことを特徴とする液晶表示装置。

【請求項 15】

前記第 1 アレイ層は、前記第 1 スイッチング素子の第 1 ゲート電極に接続され、第 1 ゲ

10

20

30

40

50

ート信号を提供する第1ゲートラインを更に含み、

前記第2アレイ層は、前記第2スイッチング素子の第2ゲート電極に接続され、第2ゲート信号を提供する第2ゲートラインを更に含むことを特徴とする請求項14記載の液晶表示装置

【請求項16】

前記第1アレイ層は、前記第1スイッチング素子の第1ソース電極に接続され、前記第1データ信号を提供する第1データラインを更に含み、

前記第2アレイ層は、前記第2スイッチング素子の第2ソース電極に接続され、前記第2データ信号を提供する第2データラインを更に含むことを特徴とする請求項15記載の液晶表示装置。

10

【請求項17】

前記第1ピクセル電極は、透明性導電物質で形成され、前記第1スイッチング素子の第1ドレイン電極に接続され、

前記第2ピクセル電極は、透明性導電物質で形成され、前記第2スイッチング素子の第2ドレイン電極に接続されることを特徴とする請求項14記載の液晶表示装置。

【請求項18】

前記第1又は第2アレイ層は、レッド、グリーン、及びブルー色画素からなるカラーフィルタ層を更に含むことを特徴とする請求項14記載の液晶表示装置。

【請求項19】

前記第1アレイ層は、前記第1基板と前記第1スイッチング素子との間に介在された第1ブラックマトリックスを更に含み、

前記第2アレイ層は、前記第2基板と前記第2スイッチング素子との間に介在される第2ブラックマトリックスを更に含むことを特徴とする請求項14記載の液晶表示装置。

20

【請求項20】

前記第1アレイ基板の下部に具備され光を発生するバックライトアセンブリを更に含むことを特徴とする請求項14記載の液晶表示装置。

【請求項21】

前記バックライトアセンブリは、

レッド光を発生する第1光源と、

グリーン光を発生する第2光源と、

ブルー光を発生する第3光源と、

を含むことを特徴とする請求項20記載の液晶表示装置。

30

【請求項22】

前記第1～第3光源は、1水平期間の間に順次にターンオンされることを特徴とする請求項21記載の液晶表示装置。

【請求項23】

前記第1及び第2アレイ層は、同じマスクによってパターンニングされ、前記第1及び第2アレイ基板にそれぞれ形成されたことを特徴とする請求項14記載の液晶表示装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、より詳細には、表示特性を向上させることができる液晶表示装置に関する。

【背景技術】

【0002】

一般に、液晶表示装置は、画面を構成する液晶表示パネル、液晶表示パネルを駆動するための駆動回路部、液晶表示パネルに光を提供するための光供給部で構成される。この際、液晶表示パネルは、上部基板、下部基板、上部基板と下部基板との間に形成される液晶

50

層で構成される。

【0003】

下部基板には、多数の単位画素がマトリックス形態に形成される。各単位画素は、ゲート信号が提供されるゲートライン、データ信号が提供されるデータライン、及びゲートラインとデータラインに接続された薄膜トランジスタで構成される。又、各単位画素は、薄膜トランジスタに電氣的に接続されたピクセル電極を更に具備する。薄膜トランジスタがゲート信号に応答してターンオンされると、データ信号は画素電極に印加される。

【0004】

一方、上部基板には、ピクセル電極と向かい合う共通電極が具備され、共通電極には共通電圧が提供される。従って、ピクセル電極に印加されたデータ信号と共通電圧との電位差（以下、ピクセル電圧）が、液晶層に印加される。 10

【0005】

しかし、継続して一方の極性のピクセル電圧が液晶層に印加されると、液晶物質が劣化されるので、共通電圧に対してデータ信号の極性を周期的に反転させる。従って、液晶層には正極性及び負極性を有するピクセル電圧が交番に印加される。

【発明の開示】

【発明が解決しようとする課題】

【0006】

一般に、最適共通電圧は、正極性と負極性ピクセル電圧の間の中心値として定義されるが、最適共通電圧と実際に共通電極に印加される実際共通電圧との間に偏差が発生する。 20
これによって、正極性ピクセル電圧と負極性ピクセル電圧のレベルが異なることになり、その結果、画面にフリッカ現象が発生する。又、このような偏差が持続されると、残留DC成分が発生して、その結果、液晶疲労による残像が発生する。

【0007】

従って、本発明の目的は、残像とフリッカ現象を除去するための液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

本発明の一特徴による液晶表示装置は、第1スイッチング素子、第2スイッチング素子、第1ピクセル電極、第2ピクセル電極、及び液晶層を含む。 30

【0009】

前記第1スイッチング素子は、第1データ信号の入力を受け、前記第2スイッチング素子は、前記第1データ信号と反転された極性を有する第2データ信号の入力を受ける。

【0010】

前記第1ピクセル電極は、前記第1スイッチング素子に接続され、前記第1データ信号の入力を受け、前記第2ピクセル電極は、前記第2スイッチング素子に接続され、前記第2データ信号の入力を受け、前記第1ピクセル電極と電氣的に絶縁された状態で向かい合う。前記液晶層は、前記第1ピクセル電極と前記第2ピクセル電極に印加された前記第1及び第2データ信号に応答して配列される多数の液晶分子で構成される。 40

【0011】

本発明の他の特徴による液晶表示装置は、アレイ基板、カラーフィルタ基板、及び液晶層を含む。前記アレイ基板は、第1基板、及び前記第1基板上に具備されたアレイ層で構成され、前記カラーフィルタ基板は、前記第1基板と向かい合う第2基板、及び前記第2基板上に形成されたカラーフィルタ層で構成される。前記液晶層は、前記アレイ基板と前記カラーフィルタ基板との間に介在され、多数の液晶分子を含む。

【0012】

前記アレイ層は、第1スイッチング素子、第2スイッチング素子、第1ピクセル電極、及び第2ピクセル電極を含む。前記第1スイッチング素子は、第1データ信号の入力を受け、前記第2スイッチング素子は、前記第1データ信号と反転された極性を有する第2デ 50

ータ信号の入力を受ける。

【0013】

前記第1ピクセル電極は、前記第1スイッチング素子に接続され、前記第1データ信号の入力を受け、前記第2ピクセル電極は、前記第2スイッチング素子に接続され、前記第2データ信号の入力を受け、前記第1ピクセル電極と電氣的に絶縁された状態で向かい合う。ここで、前記多数の液晶分子は、前記第1ピクセル電極と前記第2ピクセル電極に印加された前記第1及び第2データ信号に応答して配列される。

【0014】

本発明の更に他の特徴による液晶表示装置は、第1アレイ基板、第2アレイ基板、及び液晶層を含む。前記第1アレイ基板は、第1基板、及び前記第1基板上に具備された第1
10 アレイ層で構成され、前記第2アレイ基板は、前記第1基板と向かい合う第2基板、及び前記第2基板上に形成された第2アレイ層で構成される。前記液晶層は、前記第1アレイ基板と前記第2アレイ基板との間に介在され、多数の液晶分子を含む。

【0015】

ここで、前記第1アレイ層は、第1データ信号の入力を受ける第1スイッチング素子、及び前記第1スイッチング素子に接続され、前記第1データ信号の入力を受ける第1ピクセル電極で構成される。前記第2アレイ層は、前記第1データ信号と反転された極性を有する第2データ信号の入力を受ける第2スイッチング素子、及び前記第2スイッチング素子に接続され、前記第2データ信号の入力を受け、前記第1ピクセル電極と電氣的に絶縁された状態で向かい合う第2ピクセル電極で構成される。
20

【0016】

従って、前記多数の液晶分子は、前記第1ピクセル電極と前記第2ピクセル電極に印加された前記第1及び第2データ信号に応答して配列される。

【発明の効果】

【0017】

このような液晶表示装置によると、互いに向かい合う第1及び第2ピクセル電極には、互いに反転された極性を有する第1及び第2データ信号が印加され、前記第1及び第2データ信号の極性は周期的に反転される。従って、液晶表示装置に残像が発生することを防止することができ、フリッカ現象を除去することができる。

【発明を実施するための最良の形態】

【0018】

以下、添付図面を参照して、本発明の好ましい実施例をより詳細に説明する。

【0019】

図1は、本発明の一実施例による液晶表示装置の単位画素に対する等価回路図である。図2は、第1及び第2データ信号の極性を示す図であり、図3は、図1に示された第1及び第2データ信号の波形図である。

【0020】

図1を参照すると、本発明の一実施例による液晶表示装置の単位画素は、第1データラインDL1、第2データラインDL2、ゲートラインGL、第1薄膜トランジスタTr1、第2薄膜トランジスタTr2、及び液晶キャパシタClcを含む。ここで、液晶キャパシタClcは、第1ピクセル電極PE1、第2ピクセル電極PE2、及び液晶層LCで構成される。
40

【0021】

第1薄膜トランジスタTr1の第1ゲート電極GE1はゲートラインGLに接続され、第1ソース電極SE1は第1データラインDL1に接続され、第1ドレイン電極DE1は第1ピクセル電極PE1に接続される。一方、第2薄膜トランジスタTr2の第2ゲート電極GE2はゲートラインGLに接続され、第2ソース電極SE2は第2データラインDL2に接続され、第2ドレイン電極DE2は第2ピクセル電極PE2に接続される。

【0022】

第1データラインDL1には第1データ信号が提供され、第2データラインDL2には
50

第1データ信号と反転された極性を有する第2データ信号が提供される。第1データ信号は、第1薄膜トランジスタ $T r 1$ を経由して第1ピクセル電極 $P E 1$ に印加され、第2データ信号は、第2薄膜トランジスタ $T r 2$ を経由して第2ピクセル電極 $P E 2$ に印加される。

【0023】

図2及び図3に示すように、第1フレームの間、第1ピクセル電極 $P E 1$ には正極性（+）の第1データ信号 $D 1$ が提供され、第2ピクセル電極 $P E 2$ には負極性（-）の第2データ信号が提供される。従って、第1フレームの間、第1データ信号 $D 1$ と第2データ信号 $D 2$ の電圧差（以下、ピクセル電圧） $V r m s$ は正極性を有し、正極性のピクセル電圧 $V r m s$ が液晶キャパシタ $C l c$ に印加される。一方、第2フレームの間、第1ピクセル電極 $P E 1$ には負極性（-）の第1データ信号 $D 1$ が提供され、第2ピクセル電極 $P E 2$ には正極性（+）の第2データ信号 $D 2$ が提供される。従って、第2フレームの間、ピクセル電圧 $V r m s$ は負極性を有し、負極性のピクセル電圧 $V r m s$ が液晶キャパシタ $C l c$ に印加される。

10

【0024】

このように、第1及び第2データ信号 $D 1$ 、 $D 2$ は互いに異なる極性を有し、第1及び第2データ信号 $D 1$ 、 $D 2$ の極性は、1フレーム単位で転換される。従って、残留 $D C$ 成分によって液晶表示装置に残像が発生することを防止することができる。又、第1及び第2データ信号 $D 1$ 、 $D 2$ によってピクセル電圧 $V r m s$ が生成される。従って、ピクセル電圧 $V r m s$ を生成するための基準電圧が必要ではなく、その結果、基準電圧が歪曲される場合に発生するフリッカ現象を除去することができる。

20

【0025】

一方、本発明の他の一実施例として、第1及び第2ピクセル電極 $P E 1$ 、 $P E 2$ にそれぞれ提供される第1及び第2データ信号 $D 1$ 、 $D 2$ の極性は、1ライン単位で反転させることができる。

【0026】

図4は、本発明の他の実施例による液晶表示装置の単位画素に対する等価回路図である。

【0027】

図4を参照すると、本発明の他の実施例による液晶表示装置の単位画素は、第1データライン $D L 1$ 、第2データライン $D L 2$ 、ゲートライン $G L$ 、第1薄膜トランジスタ $T r 1$ 、第2薄膜トランジスタ $T r 2$ 、液晶キャパシタ $C l c$ 、第1補助キャパシタ $C s t 1$ 、及び第2補助キャパシタ $C s t 2$ を含む。

30

【0028】

液晶キャパシタ $C l c$ は、第1ピクセル電極 $P E 1$ 、第2ピクセル電極 $P E 2$ 、及び液晶層 $L C$ で構成される。第1補助キャパシタ $C s t 1$ は、第1ピクセル電極 $P E 1$ 、第1補助電極 $T E 1$ 、及び絶縁層 $I L$ で構成され、第2補助キャパシタ $C s t 2$ は、第2ピクセル電極 $P E 2$ 、第2補助電極 $T E 2$ 、及び絶縁層 $I L$ で構成される。

【0029】

第1データライン $D L 1$ とゲートライン $G L$ には、第1薄膜トランジスタ $T r 1$ の第1ソース電極 $S E 1$ 及び第1ゲート電極 $G E 1$ がそれぞれ接続され、第1薄膜トランジスタ $T r 1$ の第1ドレイン電極 $D E 1$ には第1ピクセル電極 $P E 1$ が電氣的に接続される。第2データライン $D L 2$ とゲートライン $G L$ には、第2薄膜トランジスタ $T r 2$ の第2ソース電極 $S E 2$ と第2ゲート電極 $G E 2$ がそれぞれ接続され、第2薄膜トランジスタ $T r 2$ の第2ドレイン電極 $D E 2$ には第2ピクセル電極 $P E 2$ が電氣的に接続される。

40

【0030】

第1補助電極 $T E 1$ と第2補助電極 $T E 2$ には、共通電圧 $V c o m$ が提供される。従って、共通電圧 $V c o m$ と第1データ信号との電圧差（以下、第1補助電圧）が第1補助キャパシタ $C s t 1$ に印加され、共通電圧 $V c o m$ と第2データ信号との電圧差（以下、第2補助電圧）が第2補助キャパシタ $C s t 2$ に印加される。このように、第1及び第2補

50

助キャパシタC s t 1、C s t 2が液晶キャパシタC l cに並列接続されることによって、キックバック電圧が減少され、充電率が増加される。従って、液晶表示装置の画質を改善することができる。

【0031】

図5は、本発明の更に他の実施例による液晶表示装置の単位画素に対する等価回路図である。

【0032】

図5を参照すると、本発明の更に他の実施例による液晶表示装置の単位画素は、第1データラインD L 1、第2データラインD L 2、第1ゲートラインG L 1、第2ゲートラインG L 2、第1薄膜トランジスタT r 1、第2薄膜トランジスタT r 2、及び液晶キャパシタC l cを含む。 10

【0033】

第1薄膜トランジスタT r 1の第1ソース電極S E 1は第1データラインD L 1に接続され、第1ゲート電極G E 1は第1ゲートラインG L 1に接続され、第1ドレイン電極D E 1は液晶キャパシタC l cの第1ピクセル電極P E 1に接続される。第2薄膜トランジスタT r 2の第2ソース電極S E 2は第2データラインD L 2に接続され、第2ゲート電極G E 2は第2ゲートラインG L 2に接続され、第2ドレイン電極D E 2は液晶キャパシタC l cの第2ピクセル電極P E 2に接続される。

【0034】

第1及び第2データラインD L 1、D L 2には第1及び第2データ信号がそれぞれ提供され、第1及び第2ゲートラインG L 1、G L 2には第1及び第2ゲート信号がそれぞれ提供される。ここで、第1及び第2データ信号は、互いに反転された極性を有する。第1及び第2ゲート信号は、互いに同じ電圧レベルを有し、同じ時期に第1及び第2ゲートラインG L 1、G L 2にそれぞれ提供される。 20

【0035】

第1及び第2ゲートラインG L 1、G L 2に第1及び第2ゲート信号がそれぞれ提供されると、第1薄膜トランジスタT r 1は、第1ゲート信号に応答して、第1データ信号を第1ピクセル電極P E 1に提供する。又、第2薄膜トランジスタT r 2は、第2ゲート信号に応答して、第2データ信号を第2ピクセル電極P E 2に提供する。従って、第1及び第2ピクセル電極P E 1、P E 2の間には、第1データ信号と第2データ信号の電圧差に対応する電界が形成される。 30

【0036】

図1に図示された本発明の一実施例による単位画素において、第1及び第2薄膜トランジスタは、一つのゲートラインに接続される。しかし、図5のように、本発明の他の実施例による単位画素では、第1及び第2薄膜トランジスタT r 1、T r 2は、互いに異なる第1及び第2ゲートラインG L 1、G L 2にそれぞれ接続されることができる。

【0037】

図6は、本発明の更に他の実施例による液晶表示装置の単位画素を示す断面図であり、図7は、図6に図示されたアレイ基板の平面図である。但し、図6及び図7には、水平電界方式で動作する液晶表示装置が図示される。 40

【0038】

図6及び図7を参照すると、液晶表示装置400は、アレイ基板100、アレイ基板100と向かい合うカラーフィルタ基板200、及びアレイ基板100とカラーフィルタ基板200との間に介在された第1液晶層300を含む。

【0039】

アレイ基板100は、第1基板110及び第1基板110上に具備されたアレイ層120で構成される。アレイ層120は、第1薄膜トランジスタT r 1、第2薄膜トランジスタT r 2、第1ピクセル電極P E 1、及び第2ピクセル電極P E 2を含む。

【0040】

図7に示すように、アレイ層120は、第1データラインD L 1、第2データラインD 50

L 2、及びゲートラインG Lを更に含む。第1及び第2データラインD L 1、D L 2は第1方向D R 1に延長され、ゲートラインG Lは第1方向D R 1と直交する第2方向D R 2に延長される。第1及び第2データラインD L 1、D L 2には、互いに反転された極性を有する第1及び第2データ信号がそれぞれ提供される。

【0041】

ゲートラインG Lは、第1金属物質で形成され、第1基板110上に具備される。第1及び第2薄膜トランジスタT r 1、T r 2の第1及び第2ゲート電極G E 1、G E 2は、ゲートラインG Lから分岐される。第2ピクセル電極P E 2は、第1金属物質で形成され、第2方向D R 2に延長された第1電極ラインE L 1、第1電極ラインE L 1から分岐された第2及び第3電極ラインE L 2、E L 3を含む。第2及び第3電極ラインE L 2、E L 3は、第1方向D R 1に平行に延長され、互いに所定の間隔だけ離隔される。 10

【0042】

アレイ層120は、ゲートラインG L、第1及び第2ゲート電極G E 1、G E 2、第2ピクセル電極P E 2をカバーする第1絶縁膜121を更に含む。第1絶縁膜121は、シリコン酸化膜(S i O x)又はシリコン窒化膜(S i N x)からなる。

【0043】

第1及び第2データラインD L 1、D L 2は、第2金属物質からなり、第1絶縁膜121上に具備される。第1及び第2薄膜トランジスタT r 1、T r 2の第1及び第2ソース電極S E 1、S E 2は、第1及び第2データラインD L 1、D L 2からそれぞれ分岐される。第1及び第2薄膜トランジスタT r 1、T r 2の第1及び第2ドレイン電極D E 1、D E 2は、第1及び第2ソース電極S E 1、S E 2とそれぞれ所定の間隔だけ離隔される。第1ピクセル電極P E 1は、第2金属物質からなり、第1ドレイン電極D E 1と電氣的に接続される。従って、第1ピクセル電極P E 1には、第1データラインD L 1に提供された第1データ信号が印加される。 20

【0044】

本発明において、第1ピクセル電極P E 1は、所定部分で折曲された後、第1方向D R 1に延長される。従って、第1ピクセル電極P E 1は、第2及び第3電極ラインE L 2、E L 3の間に具備される。

【0045】

一方、第2ピクセル電極P E 2のうち、第3電極ラインE L 3は、第2ドレイン電極D E 2と電氣的に接続される。具体的には、第1絶縁膜121には、第2ドレイン電極D E 2を露出させるための第1コンタクトホール123が形成され、第3電極ラインE L 3は、第1コンタクトホール123を通じて第2ドレイン電極D E 2と電氣的に接続される。従って、第2ピクセル電極P E 2には、第2データラインD L 2に提供された第2データ信号が印加される。 30

【0046】

本発明の他の一実施例として、第1及び第2ピクセル電極P E 1、P E 2は、インジウムティンオキサイド(I n d i u m T i n O x i d e)又はインジウムジンクオキサイド(I n d i u m Z i n c O x i d e)のような透明性導電物質で形成されることができる。 40

【0047】

アレイ層120は、第1及び第2ソース電極S E 1、S E 2、第1及び第2ドレイン電極D E 1、D E 2、第1ピクセル電極P E 1をカバーする第2絶縁膜122を更に含む。第2絶縁膜122は、シリコン窒化膜(S i O x)又はシリコン酸化膜(S i N x)からなる。

【0048】

一方、カラーフィルタ基板200は、第2基板210、カラーフィルタ層220、ブラックマトリックス230、及びオーバーコーティング層240を含む。カラーフィルタ層220は、レッド、グリーン、及びブルー色画素(R、G、B)からなり、第2基板210上に具備される。レッド、グリーン、及びブルー色画素(R、G、B)は、互いに所定 50

の間隔だけ離隔される。ブラックマトリックス 230 は、遮光性物質からなり、隣接する色画素の間に介在される。オーバーコーティング層 240 は、カラーフィルタ層 220 とブラックマトリックス 230 上に具備され、カラーフィルタ層 220 とブラックマトリックス 230 との間で発生する段差を除去する。

【0049】

第 1 液晶層 300 は、多数のネマチック液晶分子を含む。第 1 及び第 2 ピクセル電極 P E 1、P E 2 に第 1 及び第 2 データ信号がそれぞれ提供されると、多数のネマチック液晶分子は、第 1 ピクセル電極 P E 1 と第 2 ピクセル電極 P E 2 との間で発生する水平方向の電場によって回転する。従って、多数のネマチック液晶分子は、水平方向の電場によって多数のネマチック液晶分子の長軸が第 1 基板 110 の平面に対して平行になるように配列される。このように、液晶表示装置 400 は、多数のネマチック液晶分子の配列によって光透過率を制御することによって、画像を表示する。

10

【0050】

図 6 及び図 7 では、水平電界方式で動作する液晶表示装置 400 のみを図示したが、周辺電界方式で動作する液晶表示装置でも、第 1 及び第 2 ピクセル電極 P E 1、P E 2 に互いに異なる極性を有する第 1 及び第 2 データ信号をそれぞれ印加して駆動することができる。

【0051】

第 1 及び第 2 ピクセル電極 P E 1、P E 2 に提供される第 1 及び第 2 データ信号の極性を 1 フレーム又は 1 ライン単位で反転させることによって、液晶表示装置 400 の画面に残像が発生することを防止し、又はフリッカ現象が発生することを防止して、表示品質を改善することができる。

20

【0052】

図 8 は、本発明の更に他の実施例による液晶表示装置の単位画素に対する断面図である。但し、図 8 には、ツイストネマチック (TN) モードで動作する液晶表示装置が図示される。

【0053】

図 8 を参照すると、液晶表示装置 800 は、第 1 アレイ基板 500、第 1 アレイ基板 500 と向かい合う第 2 アレイ基板 600、及び第 1 アレイ基板 500 と第 2 アレイ基板 600 との間に介在された第 2 液晶層 700 を含む。

30

【0054】

第 1 アレイ基板 500 は、第 1 基板 510、及び第 1 基板 510 上に具備された第 1 アレイ層 520 で構成される。第 1 アレイ層 520 は、第 1 薄膜トランジスタ T r 1、第 1 データライン (図示せず)、第 1 ゲートライン (図示せず)、及び第 1 ピクセル電極 P E 1 で構成された第 1 単位画素を含む。

【0055】

第 1 基板 510 上には、第 1 ゲートラインと第 1 ゲートラインから分岐された第 1 薄膜トランジスタ T r 1 の第 1 ゲート電極 G E 1 が具備される。

【0056】

第 1 アレイ層 520 は、第 1 ゲートラインと第 1 ゲート電極 G E 1 をカバーするように、第 1 基板 510 の全面に形成される第 1 絶縁膜 521 を更に含む。

40

【0057】

第 1 絶縁膜 521 上には、第 1 データライン、第 1 データラインから分岐された第 1 薄膜トランジスタ T r 1 の第 1 ソース電極 S E 1、及び第 1 ソース電極 S E 1 から離隔された第 1 ドレイン電極 D E 1 が具備される。

【0058】

第 1 アレイ層 520 は、第 1 データライン、第 1 ソース電極 S E 1、及び第 1 ドレイン電極 D E 1 をカバーする第 2 絶縁膜 522 を更に含む。第 2 絶縁膜 522 上には、レッド、グリーン、及びブルー色画素からなるカラーフィルタ層 523 が更に具備される。第 2 絶縁膜 522 とカラーフィルタ層 523 には、第 1 ドレイン電極 D E 1 の一部分を露出さ

50

せる第2コンタクトホール524が形成される。

【0059】

カラーフィルタ層523上には、透明性導電物質からなる第1ピクセル電極PE1が形成される。第1ピクセル電極PE1は、第2コンタクトホール524を通じて第1ドレイン電極DE1と接続される。

【0060】

一方、第2アレイ基板600は、第2基板610、及び第2基板610上（図8の表示形態では、「下方」、以下同様）に具備された第2アレイ層620で構成される。第2アレイ層620は、第2薄膜トランジスタTr2、第2データライン（図示せず）、第2ゲートライン（図示せず）、及び第2ピクセル電極PE2で構成された第2単位画素を含む。 10

【0061】

第2基板610上には、第2ゲートラインと第2ゲートラインから分岐された第2薄膜トランジスタTr2の第2ゲート電極GE2が具備される。

【0062】

第2アレイ層620は、第2ゲートラインと第2ゲート電極GE2をカバーするように、第2基板610の全面に形成される第3絶縁膜621を更に含む。

【0063】

第3絶縁膜621上には、第2データライン、第2データラインから分岐された第2薄膜トランジスタTr2の第2ソース電極SE2、及び第2ソース電極SE2から離隔された第2ドレイン電極DE2が具備される。 20

【0064】

第2アレイ層620は、第2データライン、第2ソース電極SE2、及び第2ドレイン電極DE2をカバーする第4絶縁膜622を更に含む。第4絶縁膜622上には、第1有機絶縁膜623が更に具備される。第2絶縁膜622と第1有機絶縁膜623には、第2ドレイン電極DE2の一部分を露出させる第3コンタクトホール624が形成される。

【0065】

第1有機絶縁膜624上には、透明性導電物質からなる第2ピクセル電極PE2が形成される。第2ピクセル電極PE2は、第3コンタクトホール624を通じて第2ドレイン電極DE2と接続される。 30

【0066】

図8に示すように、第1アレイ層520は、第1薄膜トランジスタTr1と第1基板510との間に介在された第1ブラックマトリックス525を更に含む。又、第2アレイ層620は、第2薄膜トランジスタTr2と第2基板610との間に介在された第2ブラックマトリックス625を更に含む。第1及び第2ブラックマトリックス525、625は、遮光性物質で形成される。従って、第1ブラックマトリックス525は、第1基板510の後面から提供される光が第2薄膜トランジスタTr2に提供されないように遮断する役割を果たし、第2ブラックマトリックス625は、第2基板610の上面から入射される光が第1薄膜トランジスタTr1に提供されないように遮断する役割を果たす。

【0067】

一方、第1アレイ基板500と第2アレイ基板600が対向して結合されると、第1及び第2ピクセル電極PE1、PE2は互いに向かい合うことになる。第1及び第2ピクセル電極PE1、PE2の間には第2液晶層700が介在され、第2液晶層700はツイストネマチック液晶分子を含む。 40

【0068】

第1ゲートラインに第1ゲート信号が印加されると、第1薄膜トランジスタTr1は、第1データラインに印加された第1データ信号を第1ピクセル電極PE1に出力する。これと同時に、第2ゲートラインに第2ゲート信号が印加されると、第2薄膜トランジスタTr2は、第2データラインに印加された第2データ信号を第2ピクセル電極PE2に出力する。ここで、第2データ信号は、第1データ信号と反転された極性を有する。従って 50

、第1及び第2ピクセル電極PE1、PE2の間に形成された電場によってTN液晶分子のツイスト角が変化される。このように、液晶表示装置800は、TN液晶分子のツイスト角によって光透過率が制御され、これによって、画像を表示する。

【0069】

第1及び第2ピクセル電極PE1、PE2に提供される第1及び第2データ信号の極性を1フレーム又は1ライン単位で反転させることによって、液晶表示装置800の画面に残像が発生することを防止し、又はフリッカ現象が発生することを防止して、表示品質を改善することができる。

【0070】

図8では、TNモードで動作する液晶表示装置800のみを図示したが、VA (Vertical Alignment) 又はPVA (Patterned VA) モードで動作する液晶表示装置であっても、第1及び第2ピクセル電極PE1、PE2に互いに異なる極性を有する第1及び第2データ信号をそれぞれ印加して駆動することができる。

【0071】

図9は、本発明の更に他の実施例による液晶表示装置の断面図である。但し、図9に図示された構成要素のうち、図8に図示された構成要素と同じ構成要素には、同じ参照符号を付与して、その重複説明は省略する。

【0072】

図9を参照すると、液晶表示装置1000は、光を利用して画像を表示する液晶表示パネル850、及び液晶表示パネル850の下部に具備され光を発生するバックライトアセンブリ900を含む。液晶表示パネル850には、多数の単位画素がマトリックス形態に具備される。

【0073】

図8に図示された第1アレイ基板500とは異なり、図9の第1アレイ基板550には、カラーフィルタ層523が省略される。即ち、カラーフィルタ層523の代わりに、第1アレイ基板550の第1ピクセル電極PE1と第3絶縁膜522との間には、有機絶縁膜531が介在される。

【0074】

一方、バックライトアセンブリ900は、レッド、グリーン、及びブルー点状光源910、920、930を含む。レッド、グリーン、及びブルー点状光源910、920、930は、一つの単位画素が形成された領域内に具備される。レッド、グリーン、及びブルー点状光源910、920、930は、単位画素が駆動される1H時間（1水平期間）の間、レッド光Lr、グリーン光Lg、及びブルー光Lbを順次に発生して、単位画素に提供する。従って、液晶表示パネル850には、レッド、グリーン、及びブルー色画素で構成されたカラーフィルタ層を具備させる必要がない。

【0075】

これによって、液晶表示パネル850内にカラーフィルタ層を形成するための工程が省略され、液晶表示パネル850の製造工程が単純になる。

【0076】

図10は、図9に図示された第1アレイ基板の平面図であり、図11は、図9に図示された第2アレイ基板の平面図である。図12は、図10及び図11に図示された第1及び第2アレイ基板が結合された状態を示す平面図である。

【0077】

図10を参照すると、第1アレイ基板550は、第1表示領域DA1、第1表示領域DA1に隣接した第1及び第2周辺領域PA1、PA2で構成される。第1表示領域DA1には、第1データラインDL1、第1ゲートラインGL1、及び第1ピクセル電極PE1で構成された第1単位画素UP1が具備される。図示していないが、第1単位画素UP1は、第1薄膜トランジスタを更に含む。

【0078】

第1周辺領域PA1には、第1データ側テープキャリアパッケージ(TCP)551が

付着され、第1データ側TCP551上には第1データラインDL1に第1データ信号を提供する第1データ駆動チップ552が実装される。第2周辺領域PA2には、第1ゲート側TCP553が付着され、第1ゲート側TCP553上には、第1ゲートラインGL1に第1ゲート信号を提供する第1ゲート駆動チップ554が実装される。

【0079】

図11を参照すると、第2アレイ基板600は、第2表示領域DA2、第2表示領域DA2に隣接した第3及び第4周辺領域PA3、PA4で構成される。第2表示領域DA2には、第2データラインDL2、第2ゲートラインGL2、及び第2ピクセル電極PE2で構成された第2単位画素UP2が具備される。図示していないが、第2単位画素UP2は、第2薄膜トランジスタを更に含む。

10

【0080】

第3周辺領域PA3には、第2データ側TCP630が付着され、第2データ側TCP630上には、第2データラインDL2に第2データ信号を提供する第2データ駆動チップ631が実装される。第4周辺領域PA4には、第2ゲート側TCP640が付着され、第2ゲート側TCP640上には、第2ゲートラインGL2に第2ゲート信号を提供する第2ゲート駆動チップ641が実装される。

【0081】

図10及び図11に示すように、第1及び第2アレイ基板550、600には、互いに同じ構造を有する第1及び第2単位画素UP1、UP2がそれぞれ具備される。従って、第1アレイ基板550に第1単位画素UP1を形成するために利用されるマスクは、第2アレイ基板600に第2単位画素UP2を形成するのにそのまま利用される。このように、第1及び第2アレイ基板550、600が同じマスクによって製造されることによって、液晶表示装置1000の製造原価を低減することができ、製造工程を単純化させることができる。

20

【0082】

図12を参照すると、第2アレイ基板600が完成された後、第2アレイ基板600を180°回転した後に上／下反転させ、第1アレイ基板550と結合させる。第1及び第2アレイ基板550、600が結合されると、第1及び第2アレイ基板550、600の第1及び第2表示領域DA1、DA2は正確に一致する。従って、第1表示領域DA1に形成された第1単位画素UP1は、第2表示領域DA2に形成された第2単位画素UP2と正確に一致する。

30

【0083】

一方、第1及び第2周辺領域PA1、PA2では、第1アレイ基板550は、第2アレイ基板600と向かい合わない。従って、第1及び第2周辺領域PA1、PA2には、第1データ側及び第1ゲート側TCP551、553が付着される空間がそれぞれ確保される。

【0084】

又、第3及び第4周辺領域PA3、PA4では、第2アレイ基板600は、第1アレイ基板550と向かい合わない。従って、第3及び第4周辺領域PA3、PA4には、第2データ側及び第2ゲート側TCP630、640が付着される空間がそれぞれ確保される。

40

【産業上の利用可能性】

【0085】

このような液晶表示装置によると、互いに向かい合う第1及び第2ピクセル電極には、互いに反転された極性を有する第1及び第2データ信号が印加され、第1及び第2データ信号の極性は周期的に反転される。

【0086】

従って、第1及び第2データ信号によってピクセル電圧が形成されるので、基準電圧が不必要であり、それによって基準電圧の歪曲によって発生するフリッカ現象を除去することができる。

50

【0087】

又、第1及び第2データ信号は周期的に反転されるので、残留DC成分が除去され、その結果、液晶疲労によって画面に残像が発生することを防止することができる。

【0088】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離れることなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0089】

【図1】本発明の一実施例による液晶表示装置の単位画素に対する等価回路図である。 10

【図2】第1及び第2データ信号の極性を示す図である。

【図3】図1に図示された第1及び第2データ信号の波形図である。

【図4】本発明の他の実施例による液晶表示装置の単位画素に対する等価回路図である。

【図5】本発明の更に他の実施例による液晶表示装置の単位画素に対する等価回路図である。

【図6】本発明の更に他の実施例による液晶表示装置の単位画素を示す断面図である。

【図7】図6に図示されたアレイ基板の平面図である。

【図8】本発明の更に他の実施例による液晶表示装置の単位画素に対する断面図である。

【図9】本発明の更に他の実施例による液晶表示装置の単位画素に対する断面図である。

【図10】図9に図示された第1アレイ基板の平面図である。 20

【図11】図9に図示された第2アレイ基板の平面図である。

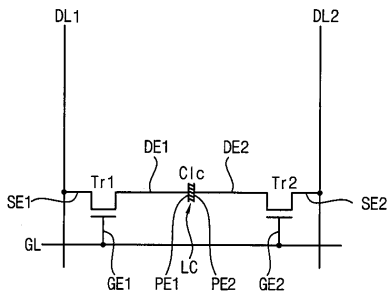
【図12】図10及び図11に図示された第1及び第2アレイ基板が結合された状態を示す平面図である。

【符号の説明】

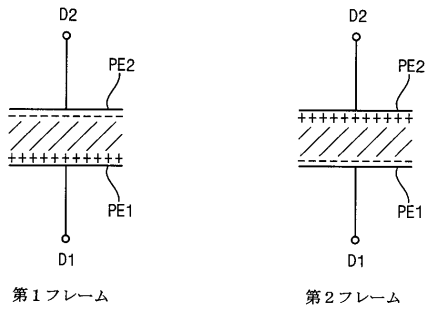
【0090】

100	アレイ基板	
110	第1基板	
120	アレイ層	
121	第1絶縁膜	
122	第2絶縁膜	30
200	カラーフィルタ基板	
210	第2基板	
220	カラーフィルタ層	
230	ブラックマトリックス	
240	オーバーコーティング層	
300	液晶層	
400、800、1000	液晶表示装置	
500	第1アレイ基板	
550	第1アレイ基板	
600	第2アレイ基板	40
700	液晶層	

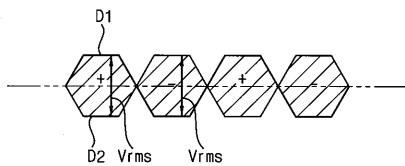
【図 1】



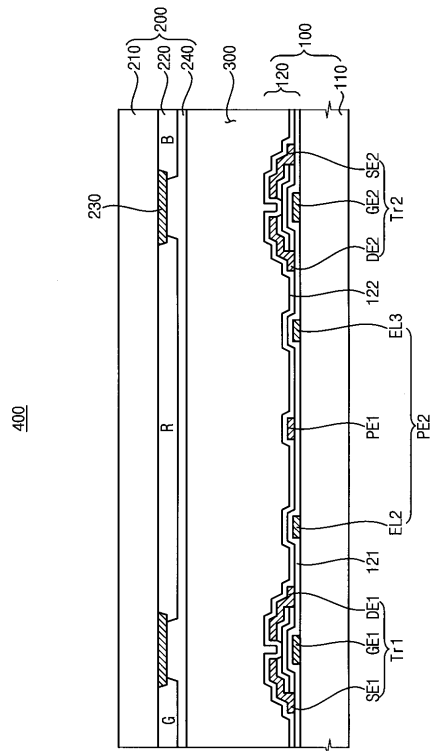
【図 2】



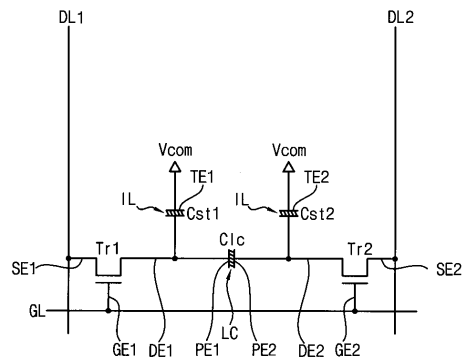
【図 3】



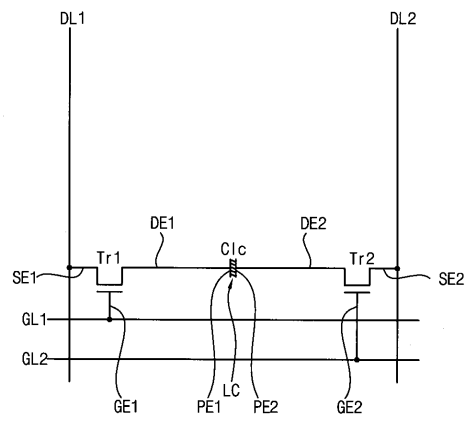
【図 6】



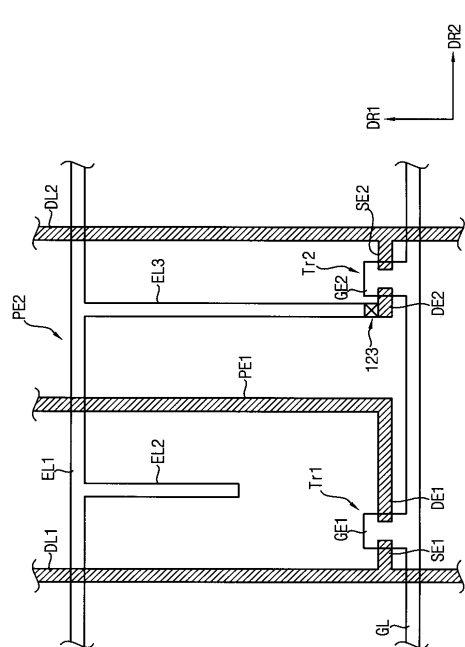
【図 4】



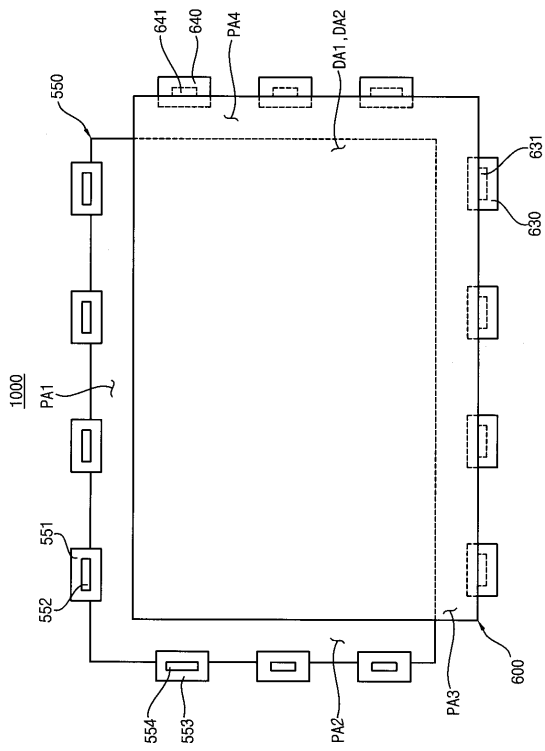
【図 5】



【図 7】



【図 12】



フロントページの続き

(72)発明者 蔡 鍾 哲

大韓民国ソウル特別市麻浦区鹽里洞 エルギーザイアパート１０６棟 １９０２号

Fターム(参考) 2H092 GA13 GA24 HA02 JA24 JA37 JA41 JB11 JB21 JB44 NA01

PA06 QA06

2H093 NA16 NA32 NA33 NA34 NC34 ND10 ND12

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006293297A	公开(公告)日	2006-10-26
申请号	JP2005355521	申请日	2005-12-09
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	シンキョンジュ 朴哲佑 蔡鍾哲		
发明人	シン・キョン-ジュ 朴 哲 佑 蔡 鍾 哲		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1368		
CPC分类号	G02F1/13624 G02F1/134363 G02F2001/134372 G02F2001/136245		
FI分类号	G02F1/133.525 G02F1/133.550 G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/GA24 2H092/HA02 2H092/JA24 2H092/JA37 2H092/JA41 2H092/JB11 2H092/JB21 2H092/JB44 2H092/NA01 2H092/PA06 2H092/QA06 2H093/NA16 2H093/NA32 2H093/NA33 2H093/NA34 2H093/NC34 2H093/ND10 2H093/ND12 2H192/AA24 2H192/AA25 2H192/BB01 2H192/BB91 2H192/BC31 2H192/CB05 2H192/DA65 2H192/EA02 2H192/EA22 2H192/EA42 2H192/EA43 2H192/FB62 2H192/GD47 2H192/GD61 2H192/JA06 2H192/JA32 2H193/ZA04 2H193/ZA07 2H193/ZA19 2H193/ZC02 2H193/ZC07 2H193/ZC13 2H193/ZC15 2H193/ZC20 2H193/ZF24 2H193/ZF37 2H193/ZF42 2H193/ZG34 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16		
优先权	1020050028625 2005-04-06 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过防止闪烁现象和余像来改善显示特性。解决方案：在液晶显示装置中，第一开关元件Tr1接收第一数据信号，第二开关元件Tr2接收极性与第一数据信号极性相反的第二数据信号。第一像素电极PE1电连接到第一开关元件以接收第一数据信号，第二像素电极PE2电连接到第二开关元件以接收第二数据信号。第一像素电极面对第二像素电极并且与第二像素电极电绝缘。响应于分别施加到第一和第二像素电极的第一和第二数据信号，控制液晶层。因此，液晶显示装置可以防止闪烁现象和余像。 Z

