

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-334171

(P2004-334171A)

(43) 公開日 平成16年11月25日(2004.11.25)

(51) Int.Cl.⁷

G02F 1/133
G02F 1/1368
G09F 9/30
G09F 9/35
G09G 3/20

F I

G02F 1/133 550
G02F 1/133 570
G02F 1/1368
G09F 9/30 338
G09F 9/35

テーマコード (参考)

2H092
2H093
5C006
5C080
5C094

審査請求 未請求 請求項の数 24 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2004-22770 (P2004-22770)
(22) 出願日 平成16年1月30日 (2004.1.30)
(31) 優先権主張番号 10/427,627
(32) 優先日 平成15年4月30日 (2003.4.30)
(33) 優先権主張国 米国 (US)

(71) 出願人 504039650
ハンスター ディスプレイ コーポレイシ
ョン
HANNSTAR DISPLAY CO
RPORATION
台湾 105 タイペイ スンシャン チ
ウ ミンシェン イー ロード セクショ
ン 3 ナンバー 115 フィフス フ
ロア

(74) 代理人 100073184
弁理士 柳田 征史
(74) 代理人 100090468
弁理士 佐久間 剛

最終頁に続く

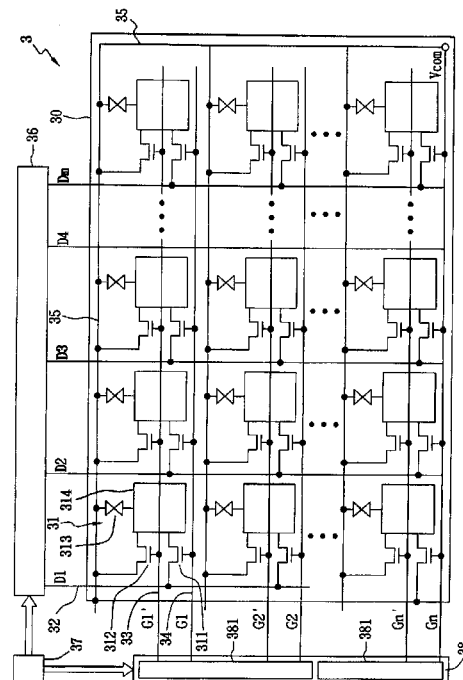
(54) 【発明の名称】 液晶表示パネルおよび液晶表示装置並びに駆動方法

(57) 【要約】 (修正有)

【課題】 液晶表示装置において、データの充電時間を増やす。

【解決手段】 透明な基板の上に複数の画素をマトリクス状に配置する。各画素は、第1の切換素子311と第2の切換素子312を有する。第1の切換素子311は3つの端子を有する薄膜トランジスタであり、3つの端子のうちのゲート端子は走査線に接続し、他の2つの端子は画素電極314とデータ線32にそれぞれ接続する。第2の切換素子312も3つの端子を有する薄膜トランジスタであり、3つの端子のうちのゲート端子は黒色選択線33に接続し、他の2つの端子は画素電極314と共通電極35にそれぞれ接続する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

複数本の走査線と、
複数本の黒色選択線と、
複数本のデータ線と、
共通電極と、
前記複数本のデータ線と前記複数本の走査線とが交差して構成された複数個の画素とからなる液晶表示パネルであって、
前記画素が、
画素電極と、

10

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記走査線に接続し、他の2つの端子が前記画素電極と1本の前記データ線とにそれぞれ電氣的に接続する第1の切換素子と、

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記黒色選択線に接続し、他の2つの端子が前記画素電極と前記共通電極にそれぞれ電氣的に接続する第2の切換素子とを有してなるものであることを特徴とする液晶表示パネル。

【請求項 2】

前記第1の切換素子が薄膜トランジスタであることを特徴とする請求項1記載の液晶表示パネル。

【請求項 3】

20

前記第2の切換素子が薄膜トランジスタであることを特徴とする請求項1記載の液晶表示パネル。

【請求項 4】

前記第1の切換素子が開にされるとき、前記データ線が色調電圧を前記画素電極に書き込むことを特徴とする請求項1記載の液晶表示パネル。

【請求項 5】

前記第2の切換素子が開にされるとき、前記画素電極と前記共通電極とが電氣的に接続されることを特徴とする請求項1に記載の液晶表示パネル。

【請求項 6】

前記画素が、液晶キャパシタをさらに有し、該液晶キャパシタの2つの電極がそれぞれ前記共通電極と前記画素電極とに接続されていることを特徴とする請求項1記載の液晶表示パネル。

30

【請求項 7】

液晶表示パネルと、
該液晶表示パネルを駆動して画像を表示させるための駆動回路とを有してなる液晶表示装置であって、

前記液晶表示パネルが、
複数本の走査線と、
複数本の黒色選択線と、
複数本のデータ線と、
共通電極と、

40

前記複数本のデータ線と前記複数本の走査線とが交差して構成された複数個の画素とからなるものであり、

前記画素が、
画素電極と、
3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記走査線に接続し、他の2つの端子が前記画素電極と1本の前記データ線とにそれぞれ電氣的に接続している第1の切換素子と、

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記黒色選択線に接続し、他の2つの端子が前記画素電極と前記共通電極とにそれぞれ電氣的に接続している第2

50

の切換素子とを有してなるものであることを特徴とする液晶表示装置。

【請求項 8】

前記駆動回路が、
走査線駆動回路と、
データ線駆動回路と、
液晶表示装置コントローラとを含むことを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】

前記走査線駆動回路が、前記走査線と前記黒色選択線を駆動するためのものであることを特徴とする請求項 8 記載の液晶表示装置。

【請求項 10】

前記走査線駆動回路が、複数のゲート駆動素子を有し、該複数のゲート駆動素子によって前記走査線と前記黒色選択線を前後に駆動するものであることを特徴とする請求項 9 記載の液晶表示装置。

【請求項 11】

前記第 1 の切換素子が薄膜トランジスタであることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 12】

前記第 2 の切換素子が薄膜トランジスタであることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 13】

前記第 2 の切換素子が開にされると、前記画素電極と前記共通電極とが電気に接続されることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 14】

前記液晶表示装置コントローラが、複数の初期垂直信号を発生させ、前記走査線駆動回路に、複数のゲートパルスと前記黒色選択パルスを順に前記複数の走査線に出力させると共に、複数の黒色選択パルスを前記複数の黒色選択線に出力させるものであることを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 15】

同一画面周期中に、前記ゲートパルスと前記黒色選択パルスがそれぞれ前記同一画素に作用する間隔が前記画面周期の約半分であることを特徴とする請求項 14 記載の液晶表示装置。

【請求項 16】

複数の走査線、複数の黒色選択線、および複数のデータ線を有する液晶表示装置であって、該液晶表示装置上の各画素がそれぞれ第 1 の薄膜トランジスタと第 2 の薄膜トランジスタとを有し、前記第 1 の薄膜トランジスタが前記走査線と画素電極に接続し、前記第 2 の薄膜トランジスタが前記黒色選択線、共通電極、および前記画素電極に接続している液晶表示装置を駆動する駆動方法において、

前記走査線上のパルス信号によって前記画素の第 1 の薄膜トランジスタを開にし、色調電圧を前記画素電極に書き込ませ、

同一画面周期中に、前記黒色選択線上のパルス信号によって前記第 2 の薄膜トランジスタを開にし、前記共通電極と前記画素電極とを電氣的に接続させることを特徴とする駆動方法。

【請求項 17】

前記走査線上のパルス信号と前記黒色選択線上のパルス信号の間隔が前記画面周期の約半分であることを特徴とする請求項 16 記載の駆動方法。

【請求項 18】

前記第 1 の薄膜トランジスタが前記データ線に電氣的接続していることを特徴とする請求項 16 記載の駆動方法。

【請求項 19】

前記色調電圧が前記データ線を介して前記画素電極に書き込まれることを特徴とする請

10

20

30

40

50

求項 18 記載の駆動方法。

【請求項 20】

前記液晶表示装置に含まれる駆動回路によって該液晶表示装置を駆動することを特徴とする請求項 16 記載の駆動方法。

【請求項 21】

前記駆動回路が、
走査線駆動回路と、
データ線駆動回路と、
液晶表示装置コントローラとを含むことを特徴とする請求項 20 記載の駆動方法。

【請求項 22】

前記走査線駆動回路が、前記走査線と前記黒色選択線を駆動するためのものであることを特徴とする請求項 21 記載の駆動方法。

【請求項 23】

前記走査線駆動回路が、複数のゲート駆動素子を有し、該複数個のゲート駆動素子によって前記走査線と前記黒色選択線とを前後に駆動するものであることを特徴とする請求項 22 記載の駆動方法。

【請求項 24】

前記液晶表示装置コントローラが、複数個の初期垂直信号を発生させ、前記走査線駆動回路に、複数個のゲートパルス順に前記複数本の走査線に出力させると共に、複数本の黒色選択線パルス前記複数本の黒色選択線に出力させるものであることを特徴とする請求項 21 記載の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示パネルおよび液晶表示装置（LCD）並びに駆動方法に関するものである。

【背景技術】

【0002】

液晶表示パネルの製造技術は、高コントラストと広角の画面効果を生じさせる面において、絶えず進歩を続けている。しかし、速い速度の連続動作を表示するとき、画像がぼやけるまたは動作が重なるなどの不良画質がしばしば発生する。現在、液晶表示パネルの画像品質を改良するための各種関連駆動技術が提案されている。その中で、日本電気株式会社により提案されたブラックデータインサート（black data insertion）駆動方法は、液晶表示パネルが動態画面を表示するときの視覚効果を比較的に良く改善している。この技術は、垂直走査周期中に黒いデータ電圧（data voltage）を各画素の液晶キャパシタ内に順に書き込むものであり、アナログ陰極線管のインパルス式（impulse-type）の視覚効果を模擬することにより、移動する物体の画像のどの瞬間も非常に明確であると鑑賞者に感じさせることができる。

【0003】

図 1 は、特許文献 1 に記載された液晶表示パネル 10 の駆動信号の波形を示す図である。図示のように、液晶表示パネル 10 において、走査信号 V G 1 ~ V G n はそれぞれ対応する走査線 G 1 ~ G n 12 上に作用し、データ信号 V D は画像を発生させるデータをデータ線 D 1 ~ D 13 に出力する。前述の走査信号 V G 1 ~ V G n はすべて、同一垂直走査周期中に 2 種類の主要波形 111 と 112 を含み、波形 111 は走査信号 V G 1 上において、薄膜トランジスタ（TFT）141 を開にするように作用することによって、データ 181 の電圧の画素電極（pixel electrode）151 への書き込みを可能にする。この波形 111 はゲートパルス（gate pulse）と呼ばれる。この時、共通電極（common electrode）16 は、その電圧 V c o m が対応する画素電極 151 の電圧より低いため、正の極性になる。走査信号 V G 1 ~ V G n、データ信号 V D

10

20

30

40

50

と共通電極の電圧 V_{com} は駆動回路によって発生され、この駆動回路は多種類の駆動素子および論理素子などから構成される。また、波形 111 が薄膜トランジスタ 141 を閉にすると、もう一種の波形 112 が走査信号 V_{Gj} 上に現れ、走査線 G_j と接続されている薄膜トランジスタ 142 を開にすることによって、ブラックデータ 182 が画素電極 152 に書き込まれ、この画素電極 152 に対応する画素の表示色は前の画面の色から黒色に変わる。

【0004】

1 本目の走査線 G_1 が走査信号 V_{G1} の波形 111 を受信すると、続いて 2 本目の走査線 G_2 も波形 111 の走査信号 V_{G2} を受信し、同時にデータ 183 の電圧が 2 本目の走査線 G_2 の第 1 の画素電極に書き込まれる。共通電極 16 の電圧 V_{com} がこの画素の画素電極 151 の電圧より高いため、画素電極 151 の極性は負の極性である。データ信号 V_D はデータ 183 の後に、ブラックデータ 184 がすぐに続き、このブラックデータ 184 は走査信号 V_{Gj+1} の波形 112 の後に走査線 G_{j+1} の第 1 の画素電極に書き込まれる。普通、ブラックデータの挿入と画像データの更新が半分の画面間隔を空けて同時に進められ、ブラックデータを液晶キャパシタに書き込む充電時間が足りないため、対応する画素の表示色を完全に黒色に変えるために、同じ垂直走査周期中において走査信号は複数個の波形 112 を有する。

10

【特許文献 1】米国特許出願公開第 2 の 003 / 0001983 号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0005】

しかし、図 2 に示す図 1 のデータ信号と走査信号のゲート端子波形図から分かるように、大サイズまたは高解像度の液晶表示パネルは走査信号を転送するとき、実際には RC 遅延 (RC delay) の問題があるため、方形の波形 111 は走査線 12 を転送されるときに波形 111' に変形してしまう。また、ゲート遅延 (gate delay) の問題があるために、充電時間が短くなると共に、薄膜トランジスタを閉にする動作時間を長くする必要がある。例えば、高画質デジタルテレビ (HDTV) に使用される液晶表示パネル WUXGA (1,920 × 1,200 画素) の場合において、前後に隣接する走査線が波形 111 を送り出す時間差 H は 13.3 μsec 以下でなければならない。時間差 H は、 $H = t_1 + t_2 + t_3 + t_4$ であり、 t_2 と t_4 はそれぞれ波形 111' と 112' がゲート遅延閉じに余分に必要とする時間である。 t_2 と t_4 の存在により、データ 181 とブラックデータ 182 の正常な充電時間 t_1 と t_3 が短縮される。

30

【表 1】

	t_1	t_2	t_3	t_4
例 1	5 μsec	2.5 μsec	3.3 μsec	2.5 μsec
例 2	4 μsec	3 μsec	3.3 μsec	3 μsec

40

【0006】

上記表に示す例のように、例 1 の場合には、 t_2 と t_4 はそれぞれ 2.5 μsec であるため、対応する t_1 と t_3 はそれぞれ 5 μsec と 3.3 μsec になる。また、例 2 の場合には、 t_2 と t_4 がそれぞれ 3 μsec であるため、 t_1 と t_3 はそれぞれ 4 μsec と 3.3 μsec に短縮される。 t_1 は波形 111 が薄膜トランジスタ 141 を開にするための動作時間である。開薄膜トランジスタ 141 が開のときにのみ、データ線 13 の電圧の画素電極 151 への書込みが可能であるため、この技術は画素の液晶キャパシタの充電時間がかかなり限られたものであることがわかる。特にデータ 181 の充電時間は短くなるため、画像の表示品質に影響を低下させるか、液晶表示パネルのサイズと解像度向

50

上のボトルネックとなる。

【 0 0 0 7 】

本発明は、上記事情に鑑みなされたものであり、データの充電時間を増やし、高解像度の液晶表示パネルおよび液晶表示装置並びに駆動方法を提供することを目的とするものである。

【課題を解決するための手段】

【 0 0 0 8 】

本発明の液晶表示パネルは、
複数本の走査線と、
複数本の黒色選択線と、
複数本のデータ線と、
共通電極と、

前記複数本のデータ線と前記複数本の走査線とが交差して構成された複数個の画素とからなる液晶表示パネルであって、

前記画素が、
画素電極と、

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記走査線に接続し、他の2つの端子が前記画素電極と1本の前記データ線とにそれぞれ電氣的に接続する第1の切換素子と、

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記黒色選択線に接続し、他の2つの端子が前記画素電極と前記共通電極にそれぞれ電氣的に接続する第2の切換素子とを有してなるものであることを特徴とするものである。

【 0 0 0 9 】

前記第1の切換素子として、薄膜トランジスタを用いることができる。

【 0 0 1 0 】

前記第2の切換素子として、薄膜トランジスタを用いることができる。

【 0 0 1 1 】

本発明の液晶表示パネルは、前記第1の切換素子が開にされるとき、前記データ線が色調電圧を前記画素電極に書き込むものであるとすることができる。

【 0 0 1 2 】

本発明の液晶表示パネルは、前記第2の切換素子が開にされるとき、前記画素電極と前記共通電極とが電氣的に接続されるものであるとすることができる。

【 0 0 1 3 】

本発明の液晶表示パネルは、前記画素が液晶キャパシタをさらに有し、該液晶キャパシタの2つの電極がそれぞれ前記共通電極と前記画素電極とに接続されているものであるとすることができる。

【 0 0 1 4 】

本発明の液晶表示装置は、
液晶表示パネルと、

該液晶表示パネルを駆動して画像を表示させるための駆動回路とを有してなる液晶表示装置であって、

前記液晶表示パネルが、
複数本の走査線と、
複数本の黒色選択線と、
複数本のデータ線と、
共通電極と、

前記複数本のデータ線と前記複数本の走査線とが交差して構成された複数個の画素とからなるものであり、

前記画素が、
画素電極と、

10

20

30

40

50

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記走査線に接続し、他の2つの端子が前記画素電極と1本の前記データ線とにそれぞれ電氣的に接続している第1の切換素子と、

3つの端子を有し、該3つの端子のうちのゲート端子が1本の前記黒色選択線に接続し、他の2つの端子が前記画素電極と前記共通電極とにそれぞれ電氣的に接続している第2の切換素子とを有してなるものであることを特徴とするものである。

【0015】

前記駆動回路は、走査線駆動回路と、データ線駆動回路と、液晶表示装置コントローラとを有してなるものであるとすることができる。

【0016】

前記走査線駆動回路は、前記走査線と前記黒色選択線を駆動するためのものであるとすることができる。

【0017】

前記走査線駆動回路は、複数個のゲート駆動素子を有し、該複数のゲート駆動素子によって前記走査線と前記黒色選択線を前後に駆動するものであるとすることができる。

【0018】

前記第1の切換素子として、薄膜トランジスタを用いることができる。

【0019】

前記第2の切換素子として、薄膜トランジスタを用いることができる。

【0020】

前記第2の切換素子は、開にされると、前記画素電極と前記共通電極が電氣的に接続されるものであるとすることができる。

【0021】

前記液晶表示装置コントローラは、複数個の初期垂直信号を発生させ、前記走査線駆動回路に、複数個のゲートパルスと前記黒色選択パルスはそれぞれ前記同一画素に作用する間隔が前記画面周期の約半分であることが好ましい。

【0022】

同一画面周期中に、前記ゲートパルスと前記黒色選択パルスはそれぞれ前記同一画素に作用する間隔が前記画面周期の約半分であることが好ましい。

【0023】

本発明の駆動方法は、

複数本の走査線、複数本の黒色選択線、および複数本のデータ線を有する液晶表示装置であって、該液晶表示装置上の各画素がそれぞれ第1の薄膜トランジスタと第2の薄膜トランジスタとを有し、前記第1の薄膜トランジスタが前記走査線と画素電極に接続し、前記第2の薄膜トランジスタが前記黒色選択線、共通電極、および前記画素電極に接続している液晶表示装置を駆動する駆動方法において、

前記走査線上のパルス信号によって前記画素の第1の薄膜トランジスタを開にし、色調電圧を前記画素電極に書き込ませ、

同一画面周期中に、前記黒色選択線上のパルス信号によって前記第2の薄膜トランジスタを開にし、前記共通電極と前記画素電極とを電氣的に接続させることを特徴とするものである。

【0024】

前記走査線上のパルス信号と前記黒色選択線上のパルス信号の間隔は前記画面周期の約半分であることが好ましい。

【0025】

前記第1の薄膜トランジスタは、前記データ線に電氣的接続しているものとすることができる。

【0026】

前記色調電圧は、前記データ線を介して前記画素電極に書き込まれるようにすることができる。

10

20

30

40

50

【 0 0 2 7 】

本発明の駆動方法は、前記液晶表示装置に含まれる駆動回路によって該液晶表示装置を駆動することが好ましい。

【 0 0 2 8 】

前記駆動回路は、走査線駆動回路と、データ線駆動回路と、液晶表示装置コントローラとからなるものであるとすることができる。

【 0 0 2 9 】

前記走査線駆動回路は、前記走査線と前記黒色選択線を駆動するためのものであるとすることができる。

【 0 0 3 0 】

前記走査線駆動回路は、複数のゲート駆動素子を有し、該複数個のゲート駆動素子によって前記走査線と前記黒色選択線とを前後に駆動するものであることが好ましい。

【 0 0 3 1 】

前記液晶表示装置コントローラは、複数個の初期垂直信号を発生させ、前記走査線駆動回路に、複数個のゲートパルス順に前記複数本の走査線に出力させると共に、複数本の黒色選択線パルスを前記複数本の黒色選択線に出力させるものであるとすることができる。

【 発明の効果 】

【 0 0 3 2 】

本発明の液晶表示パネルおよび液晶表示装置によれば、各画素は、例えば薄膜トランジスタである第1の切換素子を有し、この第1の切換素子は3つの端子を有し、該3つの端子のうちのゲート端子は走査線に接続し、他の2つの端子は画素電極とデータ線に夫々接続する。さらに、各画素は、第2の切換素子を有し、この第2の切換素子も3つの端子を有し、該3つの端子のうちのゲート端子は黒色選択線に接続し、他の2つの端子は画素電極とデータ線に夫々接続する。このように各画素に対して切換素子を増やした構成にすることによって、データの充電時間を増やすことができると共に、液晶キャパシタ内に黒色電圧を書き込むこともできる高解像度の液晶表示装置を提供することができる。

【 0 0 3 3 】

また、本発明によれば、特殊規格のデータ駆動素子を必要とせずに、標準規格のデータ駆動素子で液晶表示装置を駆動することができる。

【 0 0 3 4 】

また、本発明の液晶表示パネルおよび液晶表示装置並びに駆動方法によれば、駆動回路により出力される初期垂直信号が、各前記走査線と各前記黒色選択線に走査を開始させる。1つの垂直走査周期中において、走査線上に作用する第1のゲートパルスが前記画素の第1の切換素子を開にすると、前記黒色選択線に作用する第2のゲートパルスが前記画素の画素電極と共通電極とを接続させることによって短絡を形成させる。こうすることによって、ブラックデータの挿入にすばやく反応できる。

【 発明を実施するための最良の形態 】

【 0 0 3 5 】

図3は本発明の最良の実施形態の液晶表示装置3の構成を示す回路図である。複数個の走査線G1～Gn34が例えばガラスなどの透明基板上において図中横に延びる方向に形成されていると共に、液晶表示パネル30上の各画素列を横切り、走査線G1～Gn34の夫々と対になる黒色選択線G1'～Gn'33が走査線34と平行に形成されている。

【 0 0 3 6 】

画素31内には第1の切換素子、ここでは第1の薄膜トランジスタ311が設けられており、そのゲート端子は走査線G133に接続し、他の2つの端子は画素電極314とデータ線D132にそれぞれ接続する。画素31内にはさらに第2の切換素子、ここでは第2の薄膜トランジスタ312が設けられており、そのゲート端子は黒色選択線G1'33に接続し、他の2つの端子は画素電極314と共通電極35にそれぞれ接続する。また、液晶キャパシタ313の2つの電極はそれぞれ画素電極314と共通電極35に接続

10

20

30

40

50

し、液晶キャパシタ 313 内の電界を変えることにより、その中に充満している液晶分子の方向を制御することができる。

【0037】

走査線駆動回路 38 内のゲート駆動素子 381 は駆動信号を発生させて各々の走査線 $G_1 - G_n$ 34 上に作用し、高電位のゲートパルスを持続作用することによってそれぞれの第 1 の薄膜トランジスタ 311 を開にして走査動作を実行させる。また、第 1 の薄膜トランジスタが開にされると、データ線 32 は色調電圧を画素電極 314 上に出力することによって色調電圧を画素電極 314 に書き込む。同じ垂直走査周期において、色調電圧が画素電極 314 への書き込みが終わると、ゲート駆動素子 381 により駆動された黒色選択線 $G_1' - G_n'$ 33 は、高電位の黒色選択パルスを持続作用することによって各々の第 2 の薄膜トランジスタ 312 を開にして画素電極 314 と共通電極 35 とを電気的に接続させる。データ線駆動回路 36 はデータ線 $D_1 - D_m$ 32 を駆動して画像データを転送させる。データ線駆動回路 36 と走査線駆動回路 38 とは液晶表示装置コントローラ 37 により制御される。

【0038】

図 4 は本実施形態において、データ線 $D_1 - D_m$ 32、走査線 $G_1 \sim G_n$ 34 と黒色選択線 $G_1' - G_n'$ 33 上に作用するパルス信号の波形図である。 V_{G1} 、 V_{G2} はそれぞれ走査線 G_1 、 G_2 34 上に作用するゲートパルスを有する走査信号を示し、 $V_{G1'}$ 、 $V_{G2'}$ はそれぞれ黒色選択線 $G_1' - G_2'$ 33 上に作用する黒色選択パルス信号を示し、 V_D はデータ線 D_1 32 上に作用するパルス信号を示す。走査信号 V_{G1} のゲートパルス 42 は時間間隔 t_1 の間に走査線 G_1 32 上に作用し、それに並行して画像データ 411 の電圧が第 1 の薄膜トランジスタ 311 を介して画素 31 内に書き込まれる。

【0039】

前述したように、走査線 34 を伝送されるゲートパルス 42 は転送によってゲートパルス 43 のように変形（特に走査線 34 の末端において変形が最も著しい）することによって RC 遅延という問題がある。また、変形したゲートパルス 43 が漏話をもたらすという問題もある。本実施形態において、これらの問題を解決するために、時間間隔 t_1 の後に、時間間隔 t_2 を設ける。時間間隔 t_2 の後に、画像データ 412 は画像データ 411 に続いてデータ信号 V_D 上に現れる。時間間隔 T_1 の間に、画像データ 411 の電圧は完全に液晶キャパシタ 313 を充電させることができ、その後黒色選択パルス 42' は同一画素 31 内の第 2 の薄膜トランジスタ 312 を開にする。この時間間隔 T_1 は、半分の画面周期（frame period）であり、1つの画面周期は1つの垂直走査周期と同じである。第 2 の薄膜トランジスタ 312 が開になると、画素電極 314 と共通電極 35 とが電気的に接続されるため、画素電極 314 と共通電極 35 とは同様の電位 V_{com} 44 を有することになる。すなわち、画素 31 により表示される色は元の画像データ 411 により表される色調から黒に変わる。

【0040】

背景技術に言及したように、WUXGA 型式の液晶表示装置（60Hz）の時間間隔 H （ $t_1 + t_2 + t_3 + t_4$ ）はほぼ $13.3 \mu\text{sec}$ である。本実施形態の液晶表示装置においては、必要とする時間間隔 H は（ $t_1 + t_2$ ）のみであり、 t_3 と t_4 を必要としない。すなわち、本実施形態の液晶表示装置は、背景技術に必要とされる時間間隔 t_3 と t_4 を必要としないため、時間間隔 t_2 を $3 \mu\text{sec}$ にしても画像データ 411 の充電時間 t_1 を背景技術の例 1 の t_1 より $5 \mu\text{sec}$ も長い $10 \mu\text{sec}$ に延長することができる。また、本実施形態において、画素 31 の表示が純黒に変わるために十分な時間を与えるように、黒色充電時間 t_3 を t_1 と同じにすることが望まし。本実施形態の液晶表示装置において、第 2 の薄膜トランジスタ 312 が開になると、画素電極 314 と共通電極 35 が接続されて短絡を形成するため、純黒に変わるまでの時間を背景技術のそれより短縮することができる。

【0041】

10

20

30

40

50

図5は、画素電極314に作用するパルス信号の波形図である。図示のように、画素電極314の充電時間は、その電位 V_P が画像データ411と同じ電位511になるために十分であると共に、時間間隔 T_1 が終了するまで電位511に維持される。時間間隔 T_1 の後に黒色選択パルス42'が作用し始めると、電位 V_P は直ちに共通電極35と同様の電位512に変わる。

【0042】

本実施形態の液晶表示装置3は、信号駆動回路38上において、解良したゲート駆動素子381を用いて各走査線34と各黒色選択線33を駆動する。図6は本実施形態におけるゲート駆動素子381が出力する各々の信号のタイムシーケンス図である。本実施形態の液晶表示装置3において、初期垂直信号 STV 、ゲートタイムパルス信号 CPV と出力起動信号 OE はすべて液晶表示装置コントローラ37から出力される。初期垂直信号 STV_1 と STV_2 は各ゲート駆動素子381を駆動して走査信号 $VG_1 - VG_n$ を出力させることによって各走査線34の走査を開始させる。また、初期垂直信号 STV_3 と STV_4 はゲート駆動素子381を駆動して黒色選択パルス $VG_1' - VG_n'$ を黒色選択線33に出力させる。出力起動信号 OE はその他の走査線34または黒色選択線33が選択されるか否かを制御するのに用いる。

10

【0043】

図7は本発明のゲート駆動素子381の構成を示すブロック図である。ゲート駆動素子381は、レベルシフト(level shift)回路71、シフトレジスタ(shift register)ユニット72、レベルシフトユニット(level shifter unit)73、出力バッファ(output buffer)74により構成される。信号 CPV 、 STV_1 または STV_2 、 OE 、 L/R 、と STV_3 または STV_4 は液晶表示装置コントローラ37からレベルシフト回路71に入力される。送り方向切換信号 L/R が“L”であるときには、 STV_1 、2と STV_3 、4は OE 信号と CPV タイムパルス信号に従ってデータを同期変換する一方、送り方向切換信号 L/R が“H”であるときには、 STV_1 、2と STV_3 、4の方向は逆になる。

20

【0044】

レベルシフト回路(第1のレベルシフタともいう)71は外部信号の電位、たとえば OE の電位をゲート駆動素子381の内部作動用に供給する電位に変換する。シフトレジスタユニット72は複数個のシフトレジスタが配置されており、レベルシフト回路71による電位転換に応じた計算、および走査線34に作用する走査信号を順に変換するための計算を行うものである。レベルシフトユニット73は複数個のレベルシフタが配置されており、各レベルシフタはシフトレジスタ72から送られてきた駆動信号の電位を V_{com} または V_{SS} に変換する。出力バッファ74は走査線に順に作用する信号を出力する。例えば、最初に、第1のバッファは高電位の信号 $V_{com}(V_H)$ を提供すると、残りのバッファは低電位の信号(V_L)を提供する。その後、出力バッファ74が電位を変換し、第2のバッファに高電位の信号 V_{com} を提供させると、他のバッファ(元の第1のバッファを含む)は、低電位の信号 V_L を提供する。 VDD と V_{SS} は外部電源からレベルシフトユニット73に供給されるものであり、 V_{SS} と V_{EE} も外部電源からレベルシフトユニット73または出力バッファ74に供給されるものである。 V_{EE} は走査信号のゲートパルスの画素電極314上に作用する電位を補償するためのものである。論理入力と論理出力、たとえば STV_1 、2および STV_3 、4は、 VDD から V_{SS} までの振幅と同じであり、走査信号、たとえば $VG_1 - VG_n$ と $VG_1' - VG_n'$ は、 V_{com} から V_L までの振幅(あるいは特に3階駆動素子に適すように、 V_{com} から V_{EE} までの振幅)と同じである。

30

40

【0045】

以上、本発明の望ましい実施形態について説明したが、本発明は、上記実施形態に限られることがなく、本発明の主旨から逸脱しない限り様々な代替および変更を行うことが可能である。したがって、本発明の保護範囲は、実施例で開示したものに限るべきではなく、本発明から逸脱しない様々な代替および変更、並びに頭記の特許請求の範囲でカバーさ

50

れたものを包含するものとする。

【図面の簡単な説明】

【0046】

【図1】米国特許出願公開2003/0001983号公報の液晶表示パネル10の駆動信号の波形を示す図

【図2】図1のデータ信号および走査信号の波形図

【図3】本発明の最良の実施形態の液晶表示装置3の回路を示す図

【図4】図3に示す液晶表示装置におけるデータ線、走査線、黒色選択線に作用するパルス信号を示す図

【図5】図3に示す液晶表示装置3の画素電極に作用するパルス信号を示す図

10

【図6】図3に示す実施形態の液晶表示装置3におけるゲート駆動素子が出力する各信号のタイムシーケンス図

【図7】図3に示す実施形態の液晶表示装置3におけるゲート駆動素子の構成を示すブロック図

【符号の説明】

【0047】

10 液晶表示パネル

111、112、111'、112' 波形

12 走査線G1～Gn

13 データ線D1～Dm

20

141、142 薄膜トランジスタ

151、152 画素電極

16 共通電極

181、183 データ

182、184 ブラックデータ

3 液晶表示装置

30 液晶表示パネル

31 画素

311 第1の薄膜トランジスタ

312 第2の薄膜トランジスタ

30

313 液晶キャパシタ

314 画素電極

32 信号線

33 黒色選択線

34 走査線

35 共通電極

36 データ線駆動回路

37 液晶表示装置コントローラ

38 走査線駆動回路

381 ゲート駆動素子

40

411、412 画像データ

42 ゲートパルス

42' 黒色選択パルス

43 変形したゲートパルス

44 共通電位

511、512 電位（画素電極）

71 レベルシフト回路

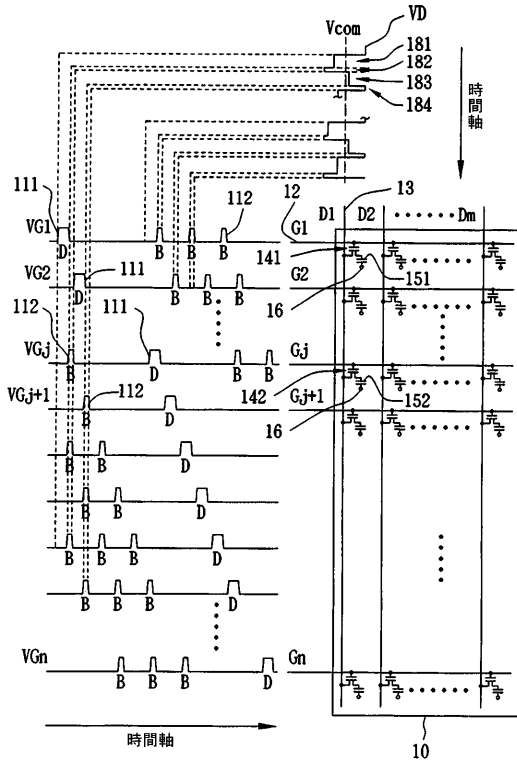
72 シフトレジスタユニット

73 レベルシフトユニット

74 出力バッファ

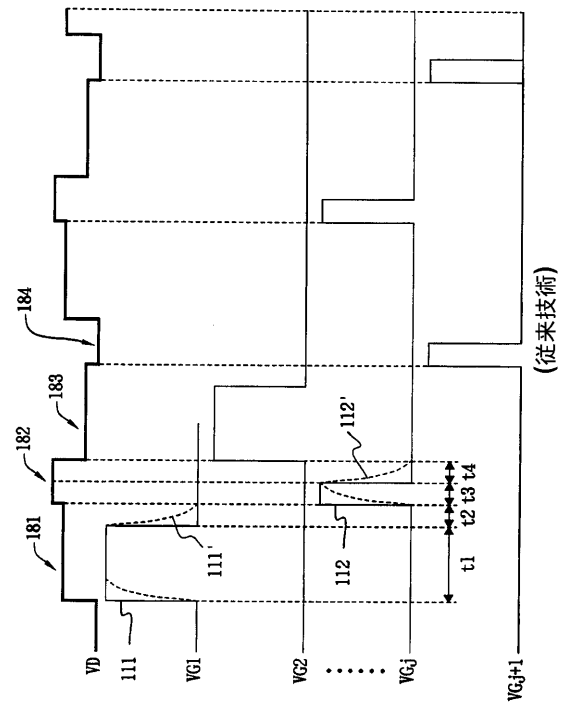
50

【図 1】



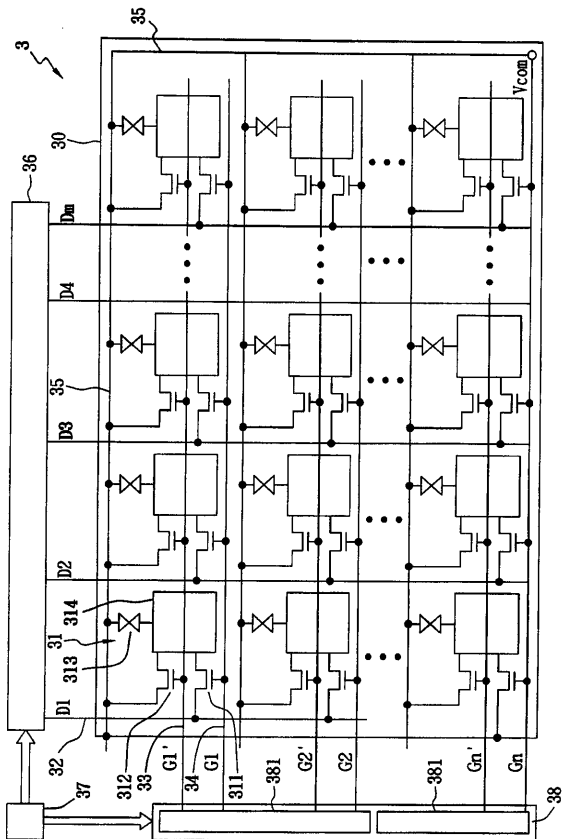
(従来技術)

【図 2】

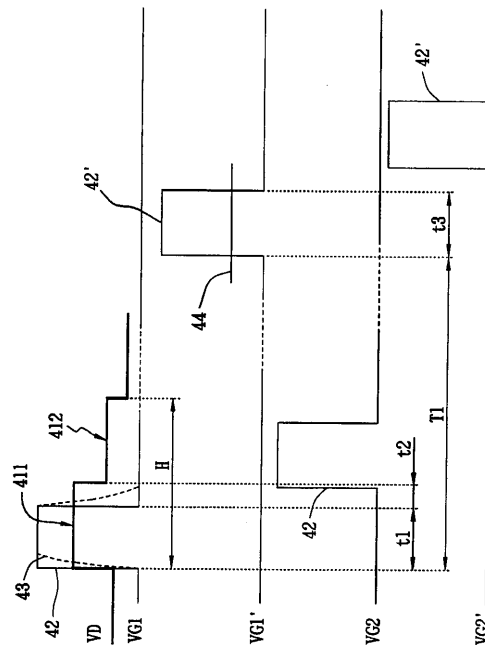


(従来技術)

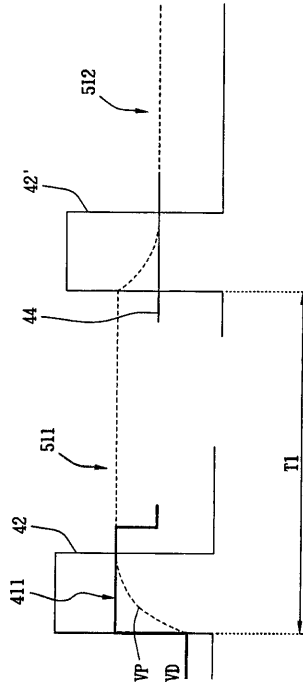
【図 3】



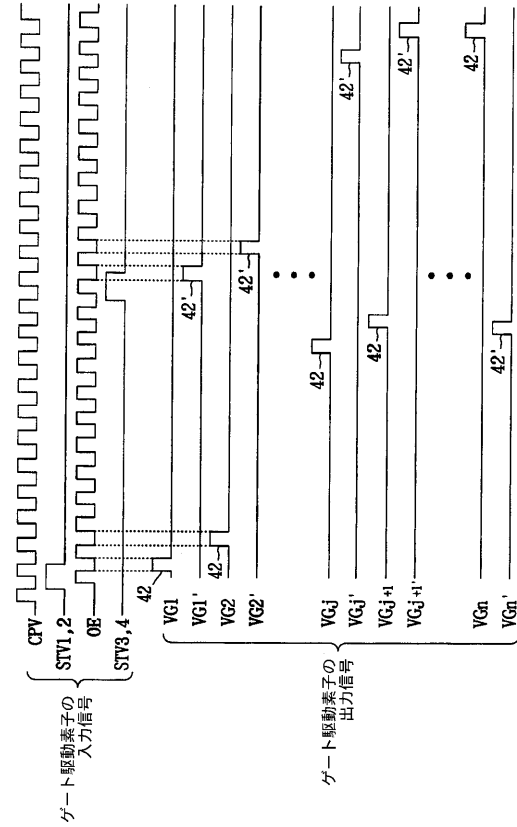
【図 4】



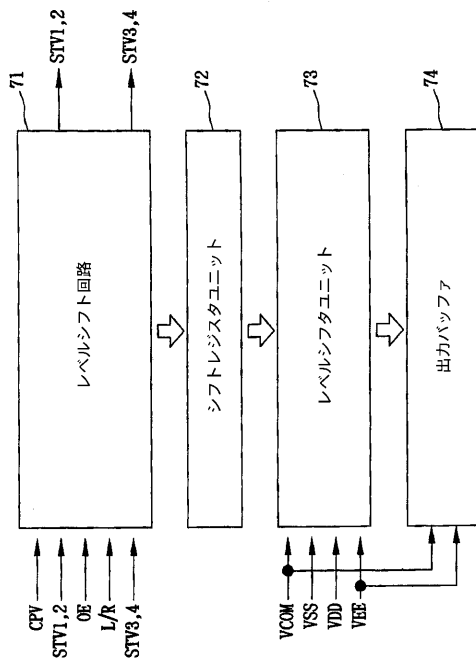
【図 5】



【図 6】



【図 7】



フロントページの続き

(51)Int.Cl.⁷

G 0 9 G 3/36

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 2 R
G 0 9 G	3/20	6 2 2 A
G 0 9 G	3/20	6 2 3 A
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 4 C
G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/36	

(72)発明者 セオ シン

台湾国 3 2 6 タオユアン シェン ヤンメイ カオ シ ロード ナンバー 5 8 0

F ターム(参考) 2H092 JA24 JB22 JB42 NA05 PA06

2H093	NA18	NA43	NA47	NA53	NC10	NC12	NC18	NC34	NC40	NC49
	NC65	ND32	ND58							

5C006	AA16	AC11	AC24	AF42	AF51	AF59	BB16	BC06	BC12	FA29
	FA54									

5C080	AA10	BB05	DD02	DD08	EE29	FF11	JJ02	JJ03	JJ04
-------	------	------	------	------	------	------	------	------	------

5C094	AA02	AA05	AA53	BA03	BA43	CA19	EA04	EA07
-------	------	------	------	------	------	------	------	------

专利名称(译)	液晶显示面板和液晶显示装置及驱动方法		
公开(公告)号	JP2004334171A	公开(公告)日	2004-11-25
申请号	JP2004022770	申请日	2004-01-30
[标]申请(专利权)人(译)	汉星显示器公司 瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股份有限公司		
[标]发明人	セオシン		
发明人	セオ シン		
IPC分类号	G02F1/1368 G02F1/133 G09F9/30 G09F9/35 G09G3/20 G09G3/36		
CPC分类号	G09G3/3659 G09G3/2011 G09G2300/043 G09G2300/0814 G09G2310/0289 G09G2310/061 G09G2320/0261		
FI分类号	G02F1/133.550 G02F1/133.570 G02F1/1368 G09F9/30.338 G09F9/35 G09G3/20.612.R G09G3/20.622.A G09G3/20.623.A G09G3/20.624.B G09G3/20.624.C G09G3/20.641.R G09G3/36		
F-TERM分类号	2H092/JA24 2H092/JB22 2H092/JB42 2H092/NA05 2H092/PA06 2H093/NA18 2H093/NA43 2H093/NA47 2H093/NA53 2H093/NC10 2H093/NC12 2H093/NC18 2H093/NC34 2H093/NC40 2H093/NC49 2H093/NC65 2H093/ND32 2H093/ND58 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AF42 5C006/AF51 5C006/AF59 5C006/BB16 5C006/BC06 5C006/BC12 5C006/FA29 5C006/FA54 5C080/AA10 5C080/BB05 5C080/DD02 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA02 5C094/AA05 5C094/AA53 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/EA07 2H192/AA24 2H192/CB12 2H192/GD61 2H193/ZA04 2H193/ZA19 2H193/ZB46 2H193/ZC36 2H193/ZD23 2H193/ZE02 2H193/ZF22 2H193/ZF36 2H193/ZF59 2H193/ZH40 2H193/ZH46		
代理人(译)	佐久间刚		
优先权	10/427627 2003-04-30 US		
外部链接	Espacenet		

摘要(译)

要解决的问题：增加液晶显示设备中的数据充电时间。多个像素以矩阵形式布置在透明基板上。每个像素具有第一开关元件311和第二开关元件312。第一开关元件311是具有三个端子的薄膜晶体管，在三个端子中，栅极端子连接至扫描线，另外两个端子分别连接至像素电极314和数据线32。第二开关元件312也是具有三个端子的薄膜晶体管，该三个端子的栅极端子连接至黑色选择线33，并且其他两个端子分别连接至像素电极314和公共电极35。。[选择图]图3

