

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-310039

(P2004-310039A)

(43) 公開日 平成16年11月4日(2004.11.4)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1368	GO2F 1/1368	2H091
GO2F 1/1335	GO2F 1/1335 500	2H092
GO2F 1/1343	GO2F 1/1335 505	5F110
GO2F 1/1345	GO2F 1/1343	
HO1L 29/786	GO2F 1/1345	
審査請求 有 請求項の数 56 O L (全 31 頁) 最終頁に続く		

(21) 出願番号	特願2003-397453 (P2003-397453)	(71) 出願人	599127667 エルジー フィリップス エルシーディー カンパニー リミテッド
(22) 出願日	平成15年11月27日 (2003.11.27)		
(31) 優先権主張番号	2002-078009		大韓民国 ソウル, ヨンドンポーク, ヨイドードン 20
(32) 優先日	平成14年12月9日 (2002.12.9)	(74) 代理人	100057874 弁理士 曾我 道照
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100110423 弁理士 曾我 道治
		(74) 代理人	100084010 弁理士 古川 秀利
		(74) 代理人	100094695 弁理士 鈴木 憲七
		(74) 代理人	100111648 弁理士 梶並 順
最終頁に続く			

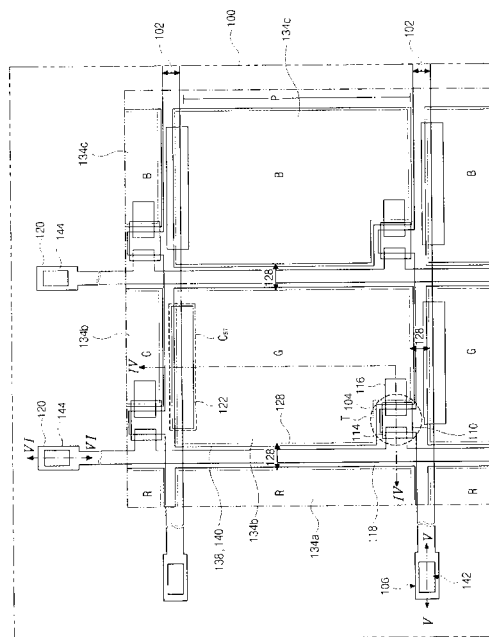
(54) 【発明の名称】 液晶表示装置用アレイ基板とその製造方法

(57) 【要約】

【課題】 カラーフィルターをパターニングする薬液によってゲートパッド及びデータパッドがダメージを受けないようにする。

【解決手段】 薄膜トランジスタアレイの上部にカラーフィルターを構成する構造により、薄膜トランジスタとゲート配線及びデータ配線の上部に不透明な有機樹脂でブラックマトリクスを形成し、画素にはカラーフィルターを中心として上部と下部に各々第1透明画素電極及び第2透明画素電極を形成する。この時、前記ゲート配線及びデータ配線の一端に形成するゲートパッドまたはデータパッドが前記カラーフィルターをパターニングする薬液によって露出しないように、薄膜トランジスタアレイ及びカラーフィルター工程をすべて完了した後、最後の工程で前記ゲートパッド及びデータパッドを露出する。そして、ゲートパッド電極の上部に別途のカラーフィルターパターニングを形成して前記カラーフィルターをパターニングする薬液によってゲートパッド及びデータパッドが露出されるのを防ぐ。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

基板上に位置して一端にゲートパッドを含むゲート配線と；
 前記ゲートパッド及びゲート配線の上部に位置して前記ゲートパッドを露出する第 1 絶縁膜と；
 前記第 1 絶縁膜上に位置して垂直に前記ゲート配線を交差して画素領域を定義し、一端にデータパッドを含むデータ配線と；
 前記ゲート配線とデータ配線の交差点に位置して、ゲート電極と半導体層とソース電極とドレイン電極を含む薄膜トランジスタと；
 前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部に位置するブラックマトリックスと；
 前記ブラックマトリックスが形成された基板全面に位置して前記ゲートパッドとデータパッドと画素領域を露出する第 2 絶縁膜と；
 前記露出されたドレイン電極と接触しながら画素領域ごと独立的にパターニングされた第 1 画素電極と；
 前記画素領域ごと第 1 画素電極の上部に位置するカラーフィルターと；
 前記カラーフィルターの上部に位置して同時に第 1 画素電極と接触しながら前記画素領域ごと独立的にパターニングされた第 2 画素電極と
 を含む液晶表示装置用アレイ基板。

10

【請求項 2】

前記薄膜トランジスタとブラックマトリックスとの間に無機絶縁膜をさらに構成することを特徴とする請求項 1 に記載の液晶表示装置用アレイ基板。

20

【請求項 3】

前記無機絶縁膜は窒化シリコンと酸化シリコンのうちの一つで構成することを特徴とする請求項 2 に記載の液晶表示装置用アレイ基板。

【請求項 4】

前記無機絶縁膜はゲートパッドとデータパッドを露出することを特徴とする請求項 3 に記載の液晶表示装置用アレイ基板。

【請求項 5】

前記半導体層は、ゲート電極の上部に純粋非晶質シリコンであるアクティブ層と、不純物を含む非晶質シリコンで前記ソース電極及びドレイン電極と接触するオーミックコンタクト層とで構成されることを特徴とする請求項 1 に記載の液晶表示装置用アレイ基板。

30

【請求項 6】

前記第 1 画素電極と第 2 画素電極は、インジウム - スズ - オキサイド (ITO) 及びインジウム - ジンク - オキサイド (IZO) のうちの一つで構成されることを特徴とする請求項 1 に記載の液晶表示装置用アレイ基板。

【請求項 7】

前記カラーフィルターは、赤色、緑色、青色のカラーフィルターが各画素領域に対応して構成されることを特徴とする請求項 1 に記載の液晶表示装置用アレイ基板。

40

【請求項 8】

前記ゲート配線の上部にアイランド状のストレージ金属層をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置用アレイ基板。

【請求項 9】

前記第 2 絶縁膜は前記ストレージ金属層を露出することを特徴とする請求項 8 に記載の液晶表示装置用アレイ基板。

【請求項 10】

前記第 1 画素電極は前記第 2 絶縁膜によって露出されたストレージ金属層と接触することを特徴とする請求項 9 に記載の液晶表示装置用アレイ基板。

50

【請求項 1 1】

前記ストレージ金属層と前記ゲート配線の一部は、これらに介在された第 1 絶縁膜と共にストレージキャパシターを構成する

ことを特徴とする請求項 8 に記載の液晶表示装置用アレイ基板。

【請求項 1 2】

前記第 1 画素電極は前記基板に直接接触する

ことを特徴とする請求項 1 に記載の液晶表示装置用アレイ基板。

【請求項 1 3】

基板上の一端にゲートパッドを含むゲート配線とゲート配線から延長されたゲート電極を形成する段階と；

前記ゲート配線とゲートパッドとゲート電極が形成された基板全面に第 1 絶縁膜を形成する段階と；

前記ゲート電極の上部の第 1 絶縁膜上に純粋非晶質シリコンであるアクティブ層と、不純物非晶質シリコンであるオーミックコンタクト層を形成する段階と；

前記ゲート配線に垂直に交差してゲート電極と共に画素領域を定義するデータ配線と、データ配線の一端に位置するデータパッドと、データ配線からオーミックコンタクト層の上部へ延長されるソース電極と、前記ソース電極と分離されオーミックコンタクト層の上部にドレイン電極を形成して薄膜トランジスタを構成する段階と；

前記薄膜トランジスタを包むように、前記基板全面に第 2 絶縁膜を形成する段階と；

前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部にブラックマトリックスを形成する段階と；

前記ブラックマトリックスが形成された基板全面に第 3 絶縁膜を形成する段階と；

前記第 3 絶縁膜と、第 2 絶縁膜とその下部の第 1 絶縁膜をパターンニングして、前記ドレイン電極の一侧と画素領域を露出する段階と；

前記パターンニングされた第 3 絶縁膜が形成した基板全面に露出されたドレイン電極と接触する第 1 透明電極層を形成する段階と；

前記第 1 透明電極層の上部に画素領域に対応するカラーフィルターを形成する段階と；

前記カラーフィルターが形成された基板全面に前記第 1 透明電極層と接触する第 2 透明電極層を形成する段階と；

前記第 1 透明電極層及び第 2 透明電極層を同時にパターンニングして、前記ドレイン電極と接触しながら画素領域ごと独立的にパターンニングされた第 1 画素電極及び第 2 画素電極を形成する段階と；

前記第 1 画素電極及び第 2 画素電極の形成後、第 3 絶縁膜と、前記第 2 絶縁膜と第 1 絶縁膜をエッチングし、前記ゲートパッドとデータパッドを露出してゲートパッドコンタクトホールとデータパッドコンタクトホールを形成する段階と

を含む液晶表示装置用アレイ基板の製造方法。

【請求項 1 4】

前記薄膜トランジスタは、ゲート電極、アクティブ層、オーミックコンタクト層、ソース電極、ドレイン電極を含むように形成される

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 1 5】

前記第 1 画素電極及び第 2 画素電極は、二重層で構成されたサンドイッチ形画素電極を構成する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 1 6】

前記カラーフィルターは、前記第 1 画素電極と第 2 画素電極の間に介在するように形成される

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 1 7】

前記ゲートパッドコンタクトホールは前記ゲートパッドを露出し、前記データパッドコ

10

20

30

40

50

ンタクトホールは前記データパッドを露出する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 1 8】

前記第 2 絶縁膜は、前記薄膜トランジスタとブラックマトリックスの間に介在されて形成する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 1 9】

前記第 1 絶縁膜と第 2 絶縁膜と第 3 絶縁膜は、窒化シリコン及び酸化シリコンのうちの一つで形成する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

10

【請求項 2 0】

前記第 1 透明電極層と第 2 透明電極層は、インジウム - スズ - オキサイド (ITO) とインジウム - ジンク - オキサイド (IZO) を含んだ透明導電性金属グループのうちから選択された一つで形成する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 2 1】

前記カラーフィルターは、前記画素領域に赤色、緑色、青色のカラーフィルターが各々対応するように形成する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 2 2】

前記データ配線を形成する段階は、前記ゲート配線の上部の第 1 絶縁膜上にアイランド状のストレージ金属層を形成する段階を含む

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

20

【請求項 2 3】

前記第 2 絶縁膜及び第 3 絶縁膜は、前記ストレージ金属層の一部を露出する

ことを特徴とする請求項 2 2 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 2 4】

前記第 1 画素電極は、前記露出されたストレージ金属層と接触する

ことを特徴とする請求項 2 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 2 5】

前記ストレージ金属層とゲート配線の一部は、これらの間に介在された第 1 絶縁膜と共にストレージキャパシタを構成する

ことを特徴とする請求項 2 2 に記載の液晶表示装置用アレイ基板の製造方法。

30

【請求項 2 6】

前記第 1 画素電極は、前記基板に直接接触するように形成する

ことを特徴とする請求項 1 3 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 2 7】

基板上に位置して一端にゲートパッドを含むゲート配線と；

前記ゲートパッド及びゲート配線の上部に位置して前記ゲートパッドを露出する第 1 絶縁膜と；

40

前記第 1 絶縁膜上に位置して垂直に前記ゲート配線を交差して画素領域を定義し、一端にデータパッドを含むデータ配線と；

前記ゲート配線とデータ配線の交差点に位置して、ゲート電極と半導体層とソース電極とドレイン電極を含む薄膜トランジスタと；

前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部に位置するブラックマトリックスと；

前記ブラックマトリックスが形成された基板全面に位置して前記ゲートパッドとデータパッドと画素領域を露出する第 2 絶縁膜と；

前記露出されたドレイン電極と接触しながら画素領域ごと独立的にパターンニングされた第 1 画素電極と；

50

前記画素領域ごと第1画素電極の上部に位置するカラーフィルターと；
前記カラーフィルターの上部に位置して同時に第1画素電極と接触しながら前記画素領域ごと独立的にパターンニングされた第2画素電極と；
前記ゲートパッドと接触する第1ゲートパッド端子及び第2ゲートパッド端子と；
前記データパッドと接触する第1データパッド端子及び第2データパッド端子と；
前記第1ゲートパッド端子及び第2ゲートパッド端子の間に介在された第1カラーフィルターパターンニングと；
前記第1データパッド端子及び第2データパッド端子の間に介在された第2カラーフィルターパターンニングと
を含む液晶表示装置用アレイ基板。

10

【請求項28】

薄膜トランジスタとブラックマトリックスの間に無機絶縁膜をさらに構成することを特徴とする請求項28に記載の液晶表示装置用アレイ基板。

【請求項29】

前記無機絶縁膜は、窒化シリコンと酸化シリコンのうちの一つで構成することを特徴とする請求項28に記載の液晶表示装置用アレイ基板。

【請求項30】

前記無機絶縁膜は、ゲートパッドとデータパッドを露出することを特徴とする請求項29に記載の液晶表示装置用アレイ基板。

【請求項31】

前記半導体層は、ゲート電極の上部に純粋非晶質シリコンであるアクティブ層と、不純物を含む非晶質シリコンで前記ソース電極及びドレイン電極と接触するオーミックコンタクト層とで構成される
ことを特徴とする請求項27に記載の液晶表示装置用アレイ基板。

20

【請求項32】

前記第1画素電極と第2画素電極と、第1ゲートパッド端子及び第2ゲートパッド端子と、第1データパッド端子及び第2データパッド端子はインジウム - スズ - オキサイド (ITO) 及びインジウム - ジンク - オキサイド (IZO) のうちの一つで構成される
ことを特徴とする請求項27に記載の液晶表示装置用アレイ基板。

【請求項33】

前記カラーフィルターは、赤色、緑色、青色のカラーフィルターが各画素領域に対応して構成され、前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングは赤色、緑色、青色のカラーフィルターのうちの一つのような物質で構成される
ことを特徴とする請求項27に記載の液晶表示装置用アレイ基板。

30

【請求項34】

前記ゲート配線の一部は、アイランド状のストレージ金属層をさらに含む
ことを特徴とする請求項27に記載の液晶表示装置用アレイ基板。

【請求項35】

前記第2絶縁膜は、前記ストレージ金属層の一端を露出することを特徴とする請求項34に記載の液晶表示装置用アレイ基板。

40

【請求項36】

前記第1画素電極は、前記第2絶縁膜によって露出されたストレージ金属層と接触することを特徴とする請求項35に記載の液晶表示装置用アレイ基板。

【請求項37】

前記ストレージ金属層とゲート配線の一部は、これらに介在された第1絶縁膜と共にストレージキャパシタを構成する
ことを特徴とする請求項34に記載の液晶表示装置用アレイ基板。

【請求項38】

前記第1画素電極は、前記基板に直接接触することを特徴とする請求項27に記載の液晶表示装置用アレイ基板。

50

【請求項 39】

基板上の一端にゲートパッドを含むゲート配線とゲート配線から延長されたゲート電極を形成する段階と；

前記ゲート配線とゲートパッドとゲート電極が形成された基板全面に第1絶縁膜を形成する段階と；

前記ゲート電極の上部の第1絶縁膜上に純粋非晶質シリコンであるアクティブ層と、不純物非晶質シリコンであるオーミックコンタクト層を形成する段階と；

前記ゲート配線に垂直に交差してゲート電極と共に画素領域を定義するデータ配線と、データ配線の一端に位置するデータパッドと、データ配線からオーミックコンタクト層の上部へ延長されるソース電極と、前記ソース電極と分離されオーミックコンタクト層の上部にドレイン電極を形成して薄膜トランジスタを構成する段階と；

10

前記薄膜トランジスタが形成された基板全面に第2絶縁膜を形成する段階と；

前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部にブラックマトリクスを形成する段階と；

前記ブラックマトリクスが形成された基板全面に第3絶縁膜を形成する段階と；

前記第3絶縁膜と、第2絶縁膜とその下部の第1絶縁膜をパターニングし、前記ドレイン電極の一侧と画素領域を露出して、ゲートパッド及びデータパッドを各々露出するゲートパッドコンタクトホールとデータパッドコンタクトホールを形成する段階と；

前記パターニングされた第3絶縁膜が形成した基板全面に、露出されたドレイン電極と接触して、ゲートパッドコンタクトホールと通じてゲートパッドと接触し、データパッドコンタクトホールと通じてデータパッドと接触する第1透明電極層を形成する段階と；

20

前記第1透明電極層の上部に画素領域に対応するカラーフィルターとゲートパッドに対応する第1カラーフィルターパターニングと、データパッドと対応する第2カラーフィルターパターニングを形成する段階と；

前記カラーフィルターと第1カラーフィルターパターニング及び第2カラーフィルターパターニングが形成された基板全面に前記第1透明電極層と接触する第2透明電極層を形成する段階と；

前記第1透明電極層及び第2透明電極層を同時にパターニングして前記ドレイン電極と接触しながら画素領域ごと独立的にパターニングされた第1画素電極及び第2画素電極とゲートパッドの上部に第1ゲートパッド端子及び第2ゲートパッド端子とデータパッドの上部に第1データパッド端子及び第2データパッド端子を形成する段階と

30

を含む液晶表示装置用アレイ基板の製造方法。

【請求項 40】

前記薄膜トランジスタは、ゲート電極、アクティブ層、オーミックコンタクト層、ソース電極、ドレイン電極を含むように形成される

ことを特徴とする請求項 39 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 41】

前記第1画素電極及び第2画素電極は、二重層で構成されたサンドイッチ形画素電極を構成する

ことを特徴とする請求項 39 に記載の液晶表示装置用アレイ基板の製造方法。

40

【請求項 42】

前記カラーフィルターは、前記第1画素電極と第2画素電極の間に介在するように形成される

ことを特徴とする請求項 39 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 43】

前記第1カラーフィルターパターニングは、前記第1ゲートパッド端子及び第2ゲートパッド端子の間に介在されて、前記第2カラーフィルターパターニングは、前記第1ゲートパッド端子及び第2ゲートパッド端子の間に介在されて形成する

ことを特徴とする請求項 39 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 44】

50

前記第1絶縁膜及び第2絶縁膜及び第3絶縁膜をパターンニングする段階は、前記ゲートパッドを露出する多数のゲートパッドコンタクトホールと前記データパッドを露出する多数のデータパッドコンタクトホールを形成する段階を含む

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項45】

前記第1カラーフィルターパターンニングは、前記多数のゲートパッドコンタクトホール各々に対応して形成される

ことを特徴とする請求項44に記載の液晶表示装置用アレイ基板の製造方法。

【請求項46】

前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングを形成する段階は、多数のスリットが含まれたマスクを利用する

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項47】

前記多数のスリットを通過した光は分散され、前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングの高さが低くなる

ことを特徴とする請求項46に記載の液晶表示装置用アレイ基板の製造方法。

【請求項48】

前記第2絶縁膜は、前記薄膜トランジスタとブラックマトリックスの間に介在されて形成する

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項49】

前記第1絶縁膜と第2絶縁膜と第3絶縁膜は、窒化シリコン及び酸化シリコンのうちの一つで形成する

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項50】

前記第1透明電極層及び第2透明電極層は、インジウム - スズ - オキサイド (ITO) とインジウム - ジンク - オキサイド (IZO) を含んだ透明導電性金属グループのうちから選択された一つで形成する

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項51】

前記カラーフィルターは、前記画素領域に赤色、緑色、青色のカラーフィルターが各々画素領域に対応して構成され、前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングは、赤色、緑色、青色のカラーフィルターのうちの一つのような物質で構成される

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項52】

前記データ配線を形成する段階は、前記ゲート配線の上部の第1絶縁膜上にアイランド状のストレージ金属層を形成する段階を含む

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【請求項53】

前記第2絶縁膜及び第3絶縁膜は、前記ストレージ金属層の一部を露出する

ことを特徴とする請求項52に記載の液晶表示装置用アレイ基板の製造方法。

【請求項54】

前記第1画素電極は、前記露出されたストレージ金属層に接触する

ことを特徴とする請求項53に記載の液晶表示装置用アレイ基板の製造方法。

【請求項55】

前記ストレージ金属層とゲート配線の一部は、これらの間に介在された第1絶縁膜と共にストレージキャパシターを構成する

ことを特徴とする請求項52に記載の液晶表示装置用アレイ基板の製造方法。

【請求項56】

10

20

30

40

50

前記第1画素電極は、前記基板に直接接触するように形成する

ことを特徴とする請求項39に記載の液晶表示装置用アレイ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に係り、薄膜トランジスタアレイ部の上部にカラーフィルターを構成するCOT (color filter on TFT) 構造の液晶表示装置とその製造方法に関する。

【背景技術】

【0002】

一般的に、液晶表示装置は、液晶分子の光学的異方性と複屈折特性を利用して画像を表現するものであって、電界が印加されると液晶の配列が変わり、変わった液晶の配列方向によって光が透過する特性も変わる。

【0003】

液晶表示装置は、電界生成電極が各々形成されている二枚の基板を電極が形成されている面が向かい合うように配置し、両基板間に液晶物質を注入した後に、両電極間に電圧を印加して生成される電界により液晶分子を動くようにして、これにより変わる光の透過率により画像を表現する装置である。

【0004】

図1は、液晶表示装置を概略的に示した図面である。図示したように、カラー液晶表示装置11は、上部基板5と、下部基板22と、基板間に充填された液晶とで構成されている。上部基板5は、サブカラーフィルター8と各サブカラーフィルター8の間に設けられたブラックマトリクス6を含んでおり、カラーフィルター8とブラックマトリクス6の上部に蒸着された共通電極18をさらに含む。下部基板22には画素領域Pが定義され、画素領域Pには画素電極17とスイッチング素子Tが構成されて、画素領域Pの周辺にアレイ配線が形成されている。

【0005】

前記下部基板22はアレイ基板とも称するが、スイッチング素子である薄膜トランジスタTがマトリクス状に配置されており、このような多数の薄膜トランジスタTに交差してゲート配線13とデータ配線15が形成される。

【0006】

ここで、前記画素領域Pは前記ゲート配線13とデータ配線15が交差して定義される領域で、前記画素領域P上には前述したように透明な画素電極17が形成される。前記画素電極17は、インジウム-スズ-オキサイド (ITO) のように光の透過率が比較的優れた透明導電性金属を用いる。

【0007】

前記画素電極17と並列に接続したストレージキャパシタースCがゲート配線13の上部に構成され、このストレージキャパシタースCの第1電極としてゲート配線13の一部を用い、また、第2電極としてソース電極及びドレイン電極と同一層同一物質で形成されたアイランド状のストレージ金属層30を用いる。

【0008】

この時、前記アイランド状のストレージ金属層30は画素電極17と接触して画素電極17の信号を受けるように構成される。

【0009】

ところで、前述したようなカラーフィルター基板としての上部基板5とアレイ基板としての下部基板22を合着して液晶パネルを製作する場合に、上部基板5と下部基板22の合着誤差による光漏れ不良などが発生する確率が非常に高い。

【0010】

以下、図2を参照して説明する。図2は、図1のII-IIに沿って切断した断面図である。前述したように、アレイ基板である第1基板22と、前記第1基板22と離隔されたカラーフィルター基板である第2基板5と、前記第1基板22と第2基板5との間に位置す

10

20

30

40

50

る液晶層 14 を含む。

【0011】

アレイ基板 22 の上部には、ゲート電極 32、アクティブ層 34、ソース電極 36、ドレイン電極 38 を含む薄膜トランジスタ T が構成され、前記薄膜トランジスタ T の上部にはこれを保護する保護膜 40 が構成されている。さらに、画素領域 P には前記薄膜トランジスタ T のドレイン電極 38 と接触する透明画素電極 17 が構成されて、画素電極 17 と並列に連結したストレージキャパシタ C がゲート配線 13 の上部に構成されている。前記上部基板 5 には前記ゲート配線 13 とデータ配線 15 と薄膜トランジスタ T に対応してブラックマトリクス 6 が構成されて、下部基板 22 の画素領域 P に対応してカラーフィルター 8a, 8b, 8c が構成される。

10

【0012】

この時、一般的なアレイ基板は、垂直クロストーク (cross talk) を防止するために、データ配線 15 と画素電極 17 を一定間隔 A 離隔して構成し、ゲート配線 13 と画素電極も一定間隔 B 離隔して構成する。

【0013】

データ配線 15 及びゲート配線 13 と画素電極 17 間の離隔した空間 AB は光漏れ現象が発生する領域であるために、上部カラーフィルター基板 5 に構成したブラックマトリクス 6 がこの部分を遮る役割をする。

【0014】

また、前記薄膜トランジスタ T の上部に構成されたブラックマトリクス 6 は外部から照射される光が保護膜 40 を通ってアクティブ層 34 に影響を与えないようにするために光を遮断する役割をする。

20

【発明の開示】

【発明が解決しようとする課題】

【0015】

ところが、前記上部基板 5 と下部基板 22 を合着する工程において合着誤差 (misalign) が発生する場合があるので、これを勘案して前記ブラックマトリクス 6 を設計する時に一定の値のマージンをおいて設計するため、そのマージン分だけ開口率が低下する。

【0016】

また、マージンを越えた合着誤差が発生する場合、光漏れ領域 A、B がブラックマトリクス 6 によりすべてを遮られない光漏れ不良が発生する場合がたびたびある。このような場合には、前記光漏れが外部に現れるので、画質を低下させる問題がある。

30

【0017】

本発明は前述したような問題を解決するために提案されたものであって、本発明を要約すれば、カラーフィルターを下部基板に構成してカラーフィルター間領域つまり、薄膜トランジスタとゲート配線及びデータ配線の上部にブラックマトリクスを構成する。

【0018】

前記画素領域には第 1 画素電極とカラーフィルターと第 2 画素電極の順に構成するが、前記第 1 画素電極はドレイン電極と直接接触するように構成して、前記第 2 画素電極は前記第 1 画素電極と接触するように構成する。

40

【0019】

ここで、前記ゲート配線とデータ配線の一端に各々構成されるゲートパッドとデータパッドが前記カラーフィルターをパターンニングする薬液に露出されないように、薄膜トランジスタアレイ部とカラーフィルターを形成する工程を完了した後、最後の工程で前記ゲートパッド及びデータパッドを露出する第 1 方法を提案する。

【0020】

そして、前記ゲートパッドとデータパッドの上部に別途のカラーフィルターパターンニングを形成して、前記カラーフィルターをパターンニングする薬液に前記ゲートパッドとデータパッドが露出されることを防止する第 2 方法を提案する。

【0021】

50

前述したような構成は、前記カラーフィルターとブラックマトリックスを下部基板に直接構成するため、ブラックマトリックスを設計する時に考えられた合着マージンをおく必要がないので、開口率が改善する長所があって、前記ゲートパッドが断線される不良を防げるため、信号不良を防ぐ長所もある。

【課題を解決するための手段】

【0022】

前記目的を達成するための本発明による液晶表示装置用アレイ基板は、基板上に位置して一端にゲートパッドを含むゲート配線と；前記ゲートパッド及びゲート配線の上部に位置して前記ゲートパッドを露出する第1絶縁膜と；前記第1絶縁膜上に位置して垂直に前記ゲート配線を交差して画素領域を定義し、一端にデータパッドを含むデータ配線と；前記ゲート配線とデータ配線の交差点に位置して、ゲート電極と半導体層とソース電極とドレイン電極を含む薄膜トランジスタと；前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部に位置するブラックマトリックスと；前記ブラックマトリックスが形成された基板全面に位置して前記ゲートパッドとデータパッドと画素領域を露出する第2絶縁膜と；前記露出されたドレイン電極と接触しながら画素領域ごと独立的にパターンニングされた第1画素電極と；前記画素領域ごと第1画素電極の上部に位置するカラーフィルターと；前記カラーフィルターの上に位置して同時に第1画素電極と接触しながら前記画素領域ごと独立的にパターンニングされた第2画素電極を含むことを特徴とする。

10

【0023】

本発明による液晶表示装置用アレイ基板では、前記薄膜トランジスタとブラックマトリックスの間に無機絶縁膜をさらに構成し、前記無機絶縁膜は窒化シリコンと酸化シリコンのうちの一つで構成される。また、前記無機絶縁膜はゲートパッドとデータパッドを露出する。前記半導体層はゲート電極の上部に純粋非晶質シリコンであるアクティブ層と、不純物を含む非晶質シリコンで前記ソース電極及びドレイン電極と接触するオーミックコンタクト層で構成される。前記第1画素電極と第2画素電極はインジウム - スズ - オキサイド (ITO) 及びインジウム - ジンク - オキサイド (IZO) のうちの一つで構成される。前記カラーフィルターは赤色、緑色、青色のカラーフィルターが各画素領域に対応して構成される。前記液晶表示装置用アレイ基板は、ゲート配線の上部にアイランド状のストレージ金属層をさらに含み、この時、前記第2絶縁膜は前記ストレージ金属層を露出するように構成して、前記第1画素電極は前記第2絶縁膜によって露出されたストレージ金属層と接触するように構成して、前記ストレージ金属層と前記ゲート配線の一部はこれらの間に介在された第1絶縁膜と共にストレージキャパシターを構成する。また、前記液晶表示装置用アレイ基板で前記第1画素電極は前記基板に直接接触するように構成する。

20

30

【0024】

本発明の他の特徴による液晶表示装置用アレイ基板の製造方法は、基板上の一端にゲートパッドを含むゲート配線とゲート配線から延長されたゲート電極を形成する段階と；前記ゲート配線とゲートパッドとゲート電極が形成された基板全面に第1絶縁膜を形成する段階と；前記ゲート電極の上部の第1絶縁膜上に純粋非晶質シリコンであるアクティブ層と、不純物非晶質シリコンであるオーミックコンタクト層を形成する段階と；前記ゲート配線に垂直に交差してゲート電極と共に画素領域を定義するデータ配線と、データ配線の一端に位置するデータパッドと、データ配線からオーミックコンタクト層の上部へ延長されるソース電極と、前記ソース電極と分離されオーミックコンタクト層の上部にドレイン電極を形成して薄膜トランジスタを構成する段階と；前記薄膜トランジスタを包むように、前記基板全面に第2絶縁膜を形成する段階と；前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部にブラックマトリックスを形成する段階と；前記ブラックマトリックスが形成された基板全面に第3絶縁膜を形成する段階と；前記第3絶縁膜と、第2絶縁膜とその下部の第1絶縁膜をパターンニングして、前記ドレイン電極の一侧と画素領域を露出する段階と；前記パターンニングされた第3絶縁膜が形成した基板全面に露出されたドレイン電極と接触する第1透明電極層を形成する段階と；前

40

50

記第1透明電極層の上部に画素領域に対応するカラーフィルターを形成する段階と；前記カラーフィルターが形成された基板全面に前記第1透明電極層と接触する第2透明電極層を形成する段階と；前記第1透明電極層及び第2透明電極層を同時にパターンニングして、前記ドレイン電極と接触しながら画素領域ごと独立的にパターンニングされた第1画素電極及び第2画素電極を形成する段階と；前記第1画素電極及び第2画素電極の形成後、第3絶縁膜と、前記第2絶縁膜と第1絶縁膜をエッチングし、前記ゲートパッドとデータパッドを露出してゲートパッドコンタクトホールとデータパッドコンタクトホールを形成する段階を含むことを特徴とする。

【0025】

本発明による液晶表示装置用アレイ基板の製造方法では、前記薄膜トランジスタはゲート電極、アクティブ層、オーミックコンタクト層、ソース電極、ドレイン電極を含むように形成され、前記第1画素電極及び第2画素電極は二重層で構成されたサンドイッチ形画素電極を構成する。前記カラーフィルターは前記第1画素電極と第2画素電極の間に介在するように形成され、前記ゲートパッドコンタクトホールは前記ゲートパッドを露出し、前記データパッドコンタクトホールは前記データパッドを露出するように構成する。前記第2絶縁膜は前記薄膜トランジスタとブラックマトリックスの間に介在され形成して、前記第1絶縁膜と第2絶縁膜と第3絶縁膜は窒化シリコン及び酸化シリコンのうちの一つで構成する。前記第1透明電極層と第2透明電極層はインジウム-スズ-オキサイド(ITO)とインジウム-ジnk-オキサイド(IZO)を含んだ透明導電性金属グループのうちから選択された一つで形成する。前記カラーフィルターは前記画素領域に赤色、緑色、青色のカラーフィルターが各々対応するように形成する。前記データ配線を形成する段階は、前記ゲート配線の上部の第1絶縁膜上にアイランド状のストレージ金属層を形成する段階を含み、この時、前記第2絶縁膜及び第3絶縁膜は前記ストレージ金属層の一部を露出して前記第1画素電極は前記露出されたストレージ金属層と接触する。前記ストレージ金属層とゲート配線の一部はこれらの中に介在された第1絶縁膜と共にストレージキャパシタを構成する。また、本発明による液晶表示装置用アレイ基板の製造方法では、前記第1画素電極は前記基板に直接接触するように形成する。

【0026】

本発明の他の特徴による液晶表示装置用アレイ基板は、基板上に位置して、一端にゲートパッドを含むゲート配線と；前記ゲートパッド及びゲート配線の上部に位置して、前記ゲートパッドを露出する第1絶縁膜と；前記第1絶縁膜上に位置して、垂直に前記ゲート配線を交差して画素領域を定義し、一端にデータパッドを含むデータ配線と；前記ゲート配線とデータ配線の交差点に位置してゲート電極と半導体層とソース電極とドレイン電極を含む薄膜トランジスタと；前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部に位置するブラックマトリックスと；前記ブラックマトリックスが形成された基板全面に位置して前記ゲートパッドとデータパッドと画素領域を露出する第2絶縁膜と；前記露出されたドレイン電極と接触しながら画素領域ごと独立的にパターンニングされた第1画素電極と；前記画素領域ごと第1画素電極の上部に位置するカラーフィルターと；前記カラーフィルターの上に位置して同時に、第1画素電極と接触しながら前記画素領域ごと独立的にパターンニングされた第2画素電極と；前記ゲートパッドと接触する第1ゲートパッド端子及び第2ゲートパッド端子と；前記データパッドと接触する第1ゲートパッド端子及び第2ゲートパッド端子と；前記第1ゲートパッド端子及び第2ゲートパッド端子の間に介在された第1カラーフィルターパターンニングと；前記第1ゲートパッド端子及び第2ゲートパッド端子の間に介在された第2カラーフィルターパターンニングを含むことを特徴とする。

【0027】

本発明のまた他の液晶表示装置用アレイ基板では、前記薄膜トランジスタとブラックマトリックスの間に無機絶縁膜がさらに構成し、前記無機絶縁膜は窒化シリコンと酸化シリコンのうちの一つで構成される。前記無機絶縁膜はゲートパッドとデータパッドを露出して、前記半導体層はゲート電極の上部に純粋非晶質シリコンであるアクティブ層と不純物

10

20

30

40

50

を含む非晶質シリコンで前記ソース電極及びドレイン電極と接触するオーミックコンタクト層で構成される。前記第1画素電極及び第2画素電極と、第1ゲートパッド端子及び第2ゲートパッド端子と、第1データパッド端子及び第2ゲートパッド端子はインジウム-スズ-オキサイド (ITO) 及びインジウム-ジnk-オキサイド (IZO) のうちのひとつで構成される。前記カラーフィルターは赤色、緑色、青色のカラーフィルターが各画素領域に対応して構成され、前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングは赤色、緑色、青色のカラーフィルターのうちのひとつのような物質で構成される。

【0028】

本発明のまた他の液晶表示装置用アレイ基板は、前記ゲート配線の上部にアイランド状のストレージ金属層をさらに含む。前記第2絶縁膜は前記ストレージ金属層の一端を露出して、前記第1画素電極は前記第2絶縁膜によって露出されたストレージ金属層と接触して、前記ストレージ金属層とゲート配線の一部はこれらの間に介在された第1絶縁膜と共にストレージキャパシターを構成する。

10

【0029】

本発明の他の特徴による液晶表示装置用アレイ基板の製造方法は、基板上の一端にゲートパッドを含むゲート配線とゲート配線から延長されたゲート電極を形成する段階と；前記ゲート配線とゲートパッドとゲート電極が形成された基板全面に第1絶縁膜を形成する段階と；前記ゲート電極の上部の第1絶縁膜上に純粋非晶質シリコンであるアクティブ層と、不純物非晶質シリコンであるオーミックコンタクト層を形成する段階と；前記ゲート配線に垂直に交差してゲート電極と共に画素領域を定義するデータ配線と、データ配線の一端にデータパッドと、データ配線からオーミックコンタクト層の上部へ延長されるソース電極と、前記ソース電極と分離されオーミックコンタクト層の上部にドレイン電極を形成して薄膜トランジスタを構成する段階と；前記薄膜トランジスタが形成された基板全面に第2絶縁膜を形成する段階と；前記ドレイン電極の一部を除いた薄膜トランジスタの上部と、ゲート配線とデータ配線の上部にブラックマトリクスを形成する段階と；前記ブラックマトリクスが形成された基板全面に第3絶縁膜を形成する段階と；前記第3絶縁膜と、第2絶縁膜とその下部の第1絶縁膜をパターンニングし、前記ドレイン電極の一侧と画素領域を露出して、ゲートパッド及びデータパッドを各々露出するゲートパッドコンタクトホールとデータパッドコンタクトホールを形成する段階と；前記パターンニングされた第3絶縁膜が形成した基板全面に、露出されたドレイン電極と接触してゲートパッドコンタクトホールと通じてゲートパッドと接触し、データパッドコンタクトホールと通じてデータパッドと接触する第1透明電極層を形成する段階と；前記第1透明電極層の上部に画素領域に対応するカラーフィルターとゲートパッドに対応する第1カラーフィルターパターンニングと、データパッドと対応する第2カラーフィルターパターンニングを形成する段階と；前記カラーフィルターと第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングが形成された基板全面に前記第1透明電極層と接触する第2透明電極層を形成する段階と；前記第1透明電極層及び第2透明電極層を同時にパターンニングして前記ドレイン電極と接触しながら画素領域ごと独立的にパターンニングされた第1画素電極及び第2画素電極とゲートパッドの上部に第1ゲートパッド端子及び第2ゲートパッド端子とデータパッドの上部に第1データパッド端子及び第2データパッド端子を形成する段階を含むことを特徴とする。

20

30

40

【0030】

本発明のまた他の液晶表示装置用アレイ基板の製造方法では、前記薄膜トランジスタはゲート電極、アクティブ層、オーミックコンタクト層、ソース電極、ドレイン電極を含み、前記第1画素電極及び第2画素電極は二重層で構成されたサンドイッチ形画素電極を構成する。前記カラーフィルターは前記第1画素電極と第2画素電極の間に介在するように形成され、前記第1カラーフィルターパターンニングは前記第1ゲートパッド端子及び第2ゲートパッド端子の間に介在され、前記第2カラーフィルターパターンニングは前記第1データパッド端子及び第2データパッド端子の間に介在されるように形成する。前記第1絶

50

縁膜及び第2絶縁膜及び第3絶縁膜をパターンニングする段階は、前記ゲートパッドを露出する多数のゲートパッドコンタクトホールと前記データパッドを露出する多数のデータパッドコンタクトホールを形成する段階を含み、前記第1カラーフィルターパターンニングは、前記多数のゲートパッドコンタクトホール各々に対応して形成される。

【0031】

前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングを形成する段階は、多数のスリットが含まれたマスクを利用し、前記多数のスリットを通過した光は分散され、前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングの高さが低くなることを特徴とする。前記第2絶縁膜は前記薄膜トランジスタとブラックマトリックスの間に介在されて形成し、前記第1絶縁膜と第2絶縁膜と第3絶縁膜は窒化シリコン及び酸化シリコンのうちの一つで形成する。前記第1透明電極層及び第2透明電極層はインジウム-スズ-オキサイド(I TO)とインジウム-ジnk-オキサイド(I Z O)を含んだ透明導電性金属グループのうちから選択された一つで形成する。前記カラーフィルターは前記画素領域に赤色、緑色、青色のカラーフィルターが各々画素領域に対応して構成され、前記第1カラーフィルターパターンニング及び第2カラーフィルターパターンニングは赤色、緑色、青色のカラーフィルターのうちの一つのような物質で構成される。前記データ配線を形成する段階は、前記ゲート配線の上部の第1絶縁膜上にアイランド状のストレージ金属層を形成する段階を含み、この時、前記第2絶縁膜及び第3絶縁膜は前記ストレージ金属層の一部を露出し、前記第1画素電極は前記露出されたストレージ金属層に接触して、前記ストレージ金属層とゲート配線の一部はこれらの間に介在された第1絶縁膜と共にストレージキャパシターを構成する。さらに、本発明のまた他の特徴による液晶表示装置用アレイ基板の製造方法では、前記第1画素電極は前記基板に直接接触するように形成する。

10

20

【発明の効果】

【0032】

本発明によるCOT構造の液晶表示装置用アレイ基板は、ブラックマトリックスを設計する時、合着誤差による工程マージンをおく必要がないので、開口率が改善する効果がある。また、前記ゲートパッドまたは、データパッドが前記カラーフィルターをパターンニングする薬液によって腐食される不良を防げる効果もある。

【発明を実施するための最良の形態】

30

【0033】

以下、添付した図面を参照しながら、本発明による望ましい実施の形態を説明する。

- 第1の実施の形態 -

図3は、本発明による液晶表示装置用アレイ基板の構成を概略的に示した図面である。図示したように、基板100上に一方向へ延長され、一端にゲートパッド106を含むゲート配線102を相互平行に構成して、前記ゲート配線102と垂直に交差して多数の画素領域Pを定義し、一端にゲートパッド120を含むデータ配線118を形成する。前記ゲート配線102とデータ配線118の交差点にはゲート電極104、アクティブ層110、ソース電極114、ドレイン電極116を含む薄膜トランジスタTを構成する。

【0034】

40

前記ゲート配線102及びデータ配線118が交差して定義される領域Pには、ドレイン電極116と接触し、二重層で構成された透明画素電極138、140と、二重層の透明画素電極138、140の間に介在されたカラーフィルター134a、134b、134cを構成する。

【0035】

前記二重層の透明画素電極138、140は、前記ゲート配線102の上部に構成されたストレージキャパシターCstと並列に連結される。前記ストレージキャパシターCstは、前記ゲート配線102の一部上部に位置して前記透明画素電極138、140と接触するアイランド状のストレージ金属層122を第1電極として、その下部のゲート配線102を第2電極とする。COT構造は、図示したように、前記薄膜トランジスタTアレイ部

50

の上部にブラックマトリックス 128 と赤色、緑色、青色のカラーフィルター 134a、134b、134c を構成する。

【0036】

ブラックマトリックス 128 は、光漏れ領域を遮る役割をして、ゲート配線 102 及びデータ配線 118 と薄膜トランジスタ T に対応して構成する。前記ブラックマトリックス 128 は、不透明な有機物質を塗布して形成され、光を遮る役割と共に薄膜トランジスタ T を保護する保護膜の役割もする。

【0037】

前述した構成において、前記ゲートパッド 106 とデータパッド 120 は、ゲートコンタクトホール 142 及びデータコンタクトホール 144 を通じて露出された形状で工程が完了する。すなわち、前述した構成において、二重層の透明画素電極 138、140 とカラーフィルター 134a、134b、134c を形成する工程を完了した後、最後の工程で前記ゲートパッド 106 とデータパッド 120 を露出する工程を進めて、前記カラーフィルター 134a、134b、134c をパターニングする薬液によってアルミニウム系列で製作された前記ゲートパッド 106 とデータパッド 120 がダメージを受けないようにする。

10

【0038】

以下、図 4A ないし図 4H と、図 5A ないし図 5H と、図 6A ないし図 6H を参照しながら、本発明の実施の形態による液晶表示装置用アレイ基板の製造方法を説明する。図 4A ないし図 4H と、図 5A ないし図 5H と、図 6A ないし図 6H は、図 3 の IV - IV、V - V、VI - VI 線に沿って切断して、本発明の第 1 実施の形態による工程順序で図示した工程断面図である。ここで、図 3 の切断線 IV - IV は薄膜トランジスタと画素の切断線で、V - V はゲートパッド部の切断線で、VI - VI はデータパッド部の切断線である。

20

【0039】

図 4A と図 5A と図 6A に図示したように、基板 100 上に導電性金属を蒸着してパターニングし、一端にゲートパッド 106 を含むゲート配線 102 と、ゲート配線 102 から延長されたゲート電極 104 を形成する。

【0040】

ここで、前記ゲート配線 102 を形成する物質は信号遅延を防ぐために抵抗の低いアルミニウム系列の金属を使用する。この時、前記アルミニウム系列の金属は化学的に耐食性が弱いため、特に、以後工程で形成されるカラーフィルターをパターニングする薬液にダメージを与えられたり、ゲートパッド 106 と接触する透明端子を別途に構成する場合、前記薬液によって、前記透明端子とゲートパッド 106 の間にガルバニック現象が起こって、前記ゲートパッド 106 が腐食する不良が起きる。

30

【0041】

前記ゲート配線 102 とゲート電極 104 とゲートパッド 106 が形成された基板 100 全面に窒化シリコン (SiN_x) と酸化シリコン (SiO_2) を含む無機絶縁物質グループのうちから選択された一つを蒸着して、第 1 絶縁層であるゲート絶縁膜 108 を形成する。前記ゲート絶縁膜 108 は純粋非晶質シリコン (a-Si:H) と不純物が含まれた非晶質シリコン (n+a-Si:H) を蒸着してパターニングし、ゲート電極 104 の上部のゲート絶縁膜 108 上にアクティブ層 110 とオーミックコンタクト層 112 を形成する。

40

【0042】

次に、図 4B と図 5B と図 6B に図示したように、前記アクティブ層 110 とオーミックコンタクト層 112 が形成された基板 100 全面にクロム (Cr)、モリブデン (Mo)、タングステン (W)、銅 (Cu) を含む導電性金属グループのうちから選択された一つを蒸着してパターニングし、前記オーミックコンタクト層 112 と各々接触するソース電極 114 とドレイン電極 116 と、前記ソース電極 112 と連結され一端にデータパッド 120 を含むデータ配線 118 と、前記ゲート配線 102 の上部にアイランド状のストレージ金属層 122 を形成する。

50

【0043】

このような金属層のパターニング後、ソース電極114とドレイン電極116の間に現れたオーミックコンタクト層112をパターニングして、下部のアクティブ層110にチャンネル領域を形成する。この時、前記ソース電極114とドレイン電極116はマスクとしての機能をする。前記ソース電極114及びドレイン電極116とデータパッド120を含むデータ配線118が形成された基板100全面に窒化シリコン(SiN_x)と酸化シリコン(SiO_2)を含む無機絶縁物質グループのうちから選択された一つを蒸着して、第2絶縁膜124を形成する。

【0044】

ここで、第2絶縁膜124の機能は、以後に形成される有機膜(図示せず)と前記アクティブ層110の間に発生できる接触不良を防ぐ機能をする。第2絶縁膜124は、以後工程で形成される有機膜(ブラックマトリックス)とアクティブ層110の間に接触不良が発生しないならばあえて形成する必要はない。前述したような工程を通じて、薄膜トランジスタアレイ部を形成する工程が完了する。

【0045】

次に、図4Cと図5Cと図6Cに図示したように、前記第2絶縁膜124の上部に誘電率の低い不透明な有機物質を塗布してブラック有機層126を形成してパターニングし、前記ソース電極114及びドレイン電極116の一部上部と、前記アイランド状のストレージ金属層122の一部上部と、表示領域を通るデータ配線118とゲート配線102の上部にブラックマトリックス128を形成する。前記ブラックマトリックス128は、薄膜トランジスタTを保護する役割もする。

【0046】

次に、図4Dと図5Dと図6Dに図示したように、前記ブラックマトリックス128が形成された基板100全面に絶縁物質を蒸着して、第3絶縁膜130を形成する。前記第3絶縁膜130は、窒化シリコン(SiN_x)と酸化シリコン(SiO_2)を含む無機絶縁物質グループのうちから選択された一つを蒸着して形成する。

【0047】

図4Eと図5Eと図6Eに図示したように、前記第3絶縁膜130と第2絶縁膜と第1絶縁膜(ゲート絶縁膜)108をエッチングして、前記ドレイン電極116の一部を露出し、画素領域Pを露出して、前記アイランド状のストレージ金属層122の一部を露出する。この時、前記ゲートパッド106とデータパッド120は露出しない。

【0048】

図4Fと図5Fと図6Fに図示したように、前記パターニングされた第3絶縁膜130が形成された基板100全面に、前述したようなインジウム-スズ-オキサイド(ITO)とインジウム-ジंक-オキサイド(IZO)を含む透明な導電性金属を蒸着して、第1透明電極層132を形成する。続いて、前記第1透明電極層132が形成された基板100全面にカラー樹脂を塗布して、多数の画素領域Pに赤色、緑色、青色のカラーフィルター134a、134b、134cを各々構成する。

【0049】

図4Gと図5Gと図6Gに図示したように、前記多数のカラーフィルターパターニング134a、134b、図3の134cが形成された基板100全面に、前述した透明電極を蒸着し、第2透明電極層136を形成して、前記第2透明電極層136と、その下部の第1透明電極層132を同時にパターニングし、前記画素領域Pに対応して二重層の画素電極138、140を形成する。

【0050】

前記第1画素電極138は、露出されたドレイン電極116の一端とアイランド状のストレージ金属層122と直接接触するようになり、前記第2画素電極140は前記カラーフィルターを間において前記第1画素電極138と接触する。従って、第2画素電極140は、前記第1画素電極138を通じてドレイン電極116から信号を入力する。

【0051】

また、前記ゲート配線 102 の上部には、前記画素電極 138、140 と接触するアイランド状のストレージ金属層 122 を第 1 電極として、その下部のゲート配線 102 を第 1 電極とするストレージキャパシタ Cst が形成される。前述した構成において、前記カラーフィルター 134a、134b、図 3 の 134c と画素電極 138、140 を形成する工程が完了する。

【0052】

次の工程は、前記ゲートパッドとデータパッドを露出する工程であって、図 4H と図 5H と図 6H に図示したように、前記第 3 絶縁膜 130 と第 2 絶縁膜 124 と第 1 絶縁膜 108 をエッチングして、前記ゲートパッド 106 を露出するゲートパッドコンタクトホール 142 を形成し、前記第 3 絶縁膜 130 と第 2 絶縁膜 124 をエッチングして、前記データパッド 120 を露出するデータパッドコンタクトホール 144 を形成する。

10

【0053】

前述したような工程により、本発明の第 1 の実施の形態による COT 構造の液晶表示装置用基板が製作されて、前記ゲートパッド及びデータパッドを露出する工程は工程の最後に行なわれるため、前記カラーフィルターをパターニングする薬液が前記ゲートパッド 106 及びデータパッド 120 にダメージを受けないようになる。

【0054】

以下、第 2 の実施の形態は、本発明の第 1 の実施の形態の変形例であって、前記ゲートパッドを、前記カラーフィルターをパターニングする薬液から保護する他の方法を提案する。

20

【0055】

- - 第 2 の実施の形態 - -

本発明の第 2 の実施の形態は、前述した薄膜トランジスタアレイ部の工程で、前記ゲートパッド及びデータパッドの上部に別途のカラーフィルターパターニングを形成して、前記カラーフィルターをパターニングする薬液が前記ゲートパッド及びデータパッドへ浸透するのを防ぐためである。

【0056】

図 7 は、本発明の COT 構造の液晶表示装置用アレイ基板の構成を概略的に示した平面図である。図示したように、基板 200 上に一方向へ延長され、一端にゲートパッド 206 を含むゲート配線 202 を相互平行に構成して、前記ゲート配線 202 と垂直に交差し

30

【0057】

前記ゲート配線 202 とデータ配線 218 が交差し定義される領域 P には、ドレイン電極 216 と接触しながら透明電極 248、250 とカラーフィルター 238a、238b、238c を構成する。前記透明画素電極 248、250 は、二重層であって、このうちの第 1 画素電極 248 は、ドレイン電極 216 と接触しながらカラーフィルター 238a、238b、238c の下部に構成し、第 2 画素電極 250 は、カラーフィルター 238a、238b、238c の上部に構成する。前記第 2 画素電極 250 は、前記第 1 画素電極 248 を通じてドレイン電極 216 と間接的に接触する形状である。

40

【0058】

第 1 透明画素電極 248 及び第 2 透明画素電極 250 は、ゲート配線 202 の上部に構成されたストレージキャパシタ Cst と並列に連結される。ストレージキャパシタ Cst は、前記ゲート配線 202 の一部上部に構成されて、前記第 1 透明画素電極 248 及び第 2 透明画素電極 250 と接触するアイランド状のストレージ金属層 222 を第 1 電極として、その下部のゲート配線 202 を第 2 電極とする。前記ゲートパッド 206 とデータパッド 220 の上部に二重層のゲートパッド端子 252、254 と、二重層のデータパッド端子 256、258 が各々構成される。各二重層の端子の間には、カラーフィルターパタ

50

ーニング 240、242 が介在される。

【0059】

このような構成は、前記カラーフィルター 238 をパターンニングする薬液がゲートパッド 206 またはデータパッド 220 へ浸透するのを防げるため、前記薬液により、前記透明電極と各パッドの間にガルバニック現象が起こるのも防げて、ゲートパッド 206 及びデータパッド 220 が腐食するのを防げる。

【0060】

以下、図 8 A ないし図 8 G と、図 9 A ないし図 9 G と、図 10 A ないし図 10 G を参照しながら、本発明の第 2 の実施の形態による COT 構造の薄膜トランジスタアレイ部とカラーフィルター部の製造工程を説明する。図 8 A ないし図 8 G と、図 9 A ないし図 9 G と、図 10 A ないし図 10 G は、図 7 の VIII - VIII、IX - IX、X - X 線に沿って切断して、本発明の第 2 の実施の形態による工程順序で図示した工程断面図である。

【0061】

図 8 A と図 9 A と図 10 A に図示したように、基板 200 上に導電性金属を蒸着してパターンニングし、一端にゲートパッド 206 を含むゲート配線 202 と、ゲート配線 202 から延長されたゲート電極 204 を形成する。ここで、前記ゲート配線 202 を形成する物質は信号遅延を防ぐために抵抗の低いアルミニウム系列の金属を使用する。この時、前記アルミニウム系列の金属は化学的に耐食性が弱いため、特に、以後工程で形成されるカラーフィルターをパターンニングする薬液にダメージを与えられ易い欠点がある。

【0062】

前記ゲート配線 204 とゲート電極 202 とゲートパッド 206 が形成された基板 200 全面に窒化シリコン (SiN_x) と酸化シリコン (SiO_2) を含む無機絶縁物質グループのうちから選択された一つを蒸着して、第 1 絶縁層であるゲート絶縁膜 208 を形成する。前記ゲート絶縁膜 208 は純粋非晶質シリコン ($a\text{-Si:H}$) と不純物が含まれた非晶質シリコン ($n+a\text{-Si:H}$) を蒸着してパターンニングし、ゲート電極 204 の上部のゲート絶縁膜 208 上にアクティブ層 210 とオーミックコンタクト層 212 を形成する。

【0063】

次に、図 8 B と図 9 B と図 10 B に図示したように、前記アクティブ層 210 とオーミックコンタクト層 212 が形成された基板 200 全面にクロム (Cr)、モリブデン (Mo)、タングステン (W)、銅 (Cu)、チタン (Ti)、タンタル (Ta) を含む導電性金属グループのうちから選択された一つを蒸着してパターンニングし、前記オーミックコンタクト層 212 と各々接触するソース電極 214 とドレイン電極 216 と、前記ソース電極 212 と連結され一端にデータパッド 220 を含むデータ配線 218 と、前記ゲート配線 202 の上部にアイランド状のストレージ金属層 222 を形成する。

【0064】

続いて、ソース電極 214 及びドレイン電極 216 の間に現れたオーミックコンタクト層 212 をエッチングして、前記アクティブ層 210 を現すようにチャンネル領域を形成する。このようなオーミックコンタクト層 212 のエッチング時、前記ソース電極 214 及びドレイン電極 216 はマスクとしての役割をする。

【0065】

続いて、前記ソース電極 214 及びドレイン電極 216 とデータパッド 220 を含むデータ配線 218 が形成された基板 200 全面に窒化シリコン (SiN_x) と酸化シリコン (SiO_2) を含む無機絶縁物質グループのうちから選択された一つを蒸着して、第 2 絶縁膜 224 を形成する。

【0066】

ここで、第 2 絶縁膜 224 の機能は、以後に形成される有機膜 (図示せず) と前記アクティブ層 210 の間に発生できる接触不良を防ぐための機能をする。第 2 絶縁膜 224 は、以後工程で形成される有機膜 (ブラックマトリックス) とアクティブ層 110 の間に接触不良が発生しないならばあえて形成する必要はない。前述したような工程を通じて、薄

10

20

30

40

50

膜トランジスタアレイ部を形成する工程が完了する。

【0067】

次に、図8Cと図9Cと図10Cに図示したように、前記第2絶縁膜224の上部に誘電率の低い不透明な有機物質を塗布し、ブラック有機層226を形成してパターンニングし、前記ドレイン電極216の一部を除いた薄膜トランジスタTの上部と、前記アイランド状のストレージ金属層222の一部上部と、データ配線218とゲート配線202の上部にブラックマトリクス228を形成する。

【0068】

次に、図8Dと図9Dと図10Dに図示したように、前記ブラックマトリクス228が形成された基板200全面に絶縁物質を蒸着して、第3絶縁膜230を形成する。前記第3絶縁膜230は、窒化シリコン(SiN_x)と酸化シリコン(SiO_2)を含む無機絶縁物質グループのうちから選択された一つを蒸着して形成する。

10

【0069】

図8Eと図9Eと図10Eに図示したように、前記第3絶縁膜230と第2絶縁膜224とゲート絶縁膜208をエッチングして、前記ドレイン電極216の一侧と画素領域Pと、アイランド状のストレージ金属層122の一侧を露出する。

【0070】

同時に、図9Eと図10Eに図示したように、前記ゲートパッド206とデータパッド220を露出するゲートパッドコンタクトホール232とデータパッドコンタクトホール234を形成する。

20

【0071】

次に、図8Fと図9Fと図10Fに図示したように、前記パターンニングした第3絶縁膜230が形成された基板200全面に前述したような、インジウム-スズ-オキサイド(ITO)とインジウム-ジnk-オキサイド(IZO)を含む透明な導電性金属を蒸着して、第1透明電極層236を形成する。

【0072】

続いて、前記第1透明電極層236が形成された基板200全面にカラー樹脂を塗布して、多数の画素領域Pに赤色、緑色、青色のカラーフィルター238a、238b、図7の238cを各々形成する。

【0073】

同時に、前記赤色、緑色、青色のカラーフィルターのうち、最初にパターンニングされるカラー樹脂(例えば、赤色のカラー樹脂)を利用して、前記ゲートパッドコンタクトホール(図8Eの232)と前記データパッドコンタクトホール(図9Eの234)に対応して別途のカラーフィルターパターンニング240、242を形成する。

30

【0074】

図8Gと図9Gと図10Gに図示したように、前記多数のカラーフィルター238a、238b、238cが形成された基板200全面に、前述した透明電極を蒸着して、第2透明電極層246を形成し、前記第2透明電極層246と、その下部の第1透明電極層236を同時にパターンニングし、前記画素領域Pに対応してカラーフィルターを介在した第1透明画素電極及び第2透明画素電極で構成された二重層の画素電極248、250を形成する。

40

【0075】

同時に、前記ゲートパッド206に対応して別途のカラーフィルターパターンニング240を間に介在した第1ゲートパッド端子252及び第2ゲートパッド端子254と、前記データパッドに対応して別途のカラーフィルターパターンニング242を間に介在した第1データパッド端子256及び第2データパッド端子258を形成する。

【0076】

前述したような工程により、本発明による第2の実施の形態が製作されて、前述した工程で、前記ゲートパッドとデータパッドのコンタクトホールに対応して形成された別途のカラーフィルターパターンニングは、前述したように、前記カラーフィルターをパターンニ

50

グする薬液が前記ゲートパッドまたはデータパッドへ浸透するのを防ぐのみならず、外部回路（駆動回路が付着されたTCP）を付着する工程中、緩衝作用果たすので下部のゲートパッドとデータパッドを保護する。

【0077】

前述した構成により、前記ゲートパッド及びデータパッドに別途で構成されるカラーフィルターパターンニングの高さをすこし低くしたいのならば、この部分に対応するマスクを完全遮断部に置かないで光を全部じゃなく一部だけを透過し、その一部が露光されるようにする。

【0078】

このようにすると、図11Aと図11Bに図示したように、高さが低いカラーフィルターパターンニングは、前記ゲートパッドとデータパッドの上部に形成する。すなわち、図11Aと図11Bに図示したように、マスク300は、カラーフィルターパターンニング240、242に対応する位置に多数のスリット320を含む。従って、カラーフィルター238とカラーフィルターパターンニング240、242を形成するマスク工程において、マスク300を通過する光は分散されてカラー樹脂を弱く露光させる。弱く露光された部分は、現像工程で一部だけが現像され、最終的には、図11Aと図11Bに図示したように、高さが低いカラーフィルターパターンニング240、242が形成する。

【0079】

図12Aと図12Bは、本発明のまた他の実施の形態によるパッド部の変形例を図示した平面図と断面図である。図12Aと図12Bでは、ゲートパッド部を例えとして説明する。

【0080】

図示したように、ゲートパッド206に多数のコンタクトホールを形成して、前記コンタクトホールごとカラーフィルターパターンニング240を形成する。すなわち、ゲートパッド206の上部に多数のコンタクトホールを形成し、この多数のコンタクトホールに対応して多数のカラーフィルターパターンニング240を形成する。

【0081】

前記多数のカラーフィルターパターンニング240の下部には、前記ゲートパッド206と直接接触する第1ゲートパッド端子252が形成されて、前記カラーフィルターパターンニング240の上部には、前記第1ゲートパッド端子252と接触する第2ゲートパッド端子254が形成される。すなわち、前記第1ゲートパッド端子252と第2ゲートパッド端子254は、前記多数のカラーフィルターパターンニング240を包むような形状である。

【0082】

前述したような形状は、カラーフィルターとゲートパッド端子の接触面積を広げられるので、パッド部に付着される付着手段の接触特徴が改善する。ここで、前記コンタクトホールの構成と、これによるカラーフィルターパターンニングの構成は、多様に変形できる。

【図面の簡単な説明】

【0083】

【図1】一般的な液晶表示装置の構成を概略的に示した図面である。

40

【図2】図1のII-II線に沿って切断して示した断面図である。

【図3】本発明の第1の実施の形態によるCOT構造の液晶表示装置用アレイ基板の一部を概略的に示した図面である。

【図4A】図3のIV-IV線に沿って切断して、本発明の第1の実施の形態による工程順序により示した図面である。

【図4B】図4Aに続く製造工程を示す断面図である。

【図4C】図4Bに続く製造工程を示す断面図である。

【図4D】図4Cに続く製造工程を示す断面図である。

【図4E】図4Dに続く製造工程を示す断面図である。

【図4F】図4Eに続く製造工程を示す断面図である。

50

- 【図 4 G】図 4 F に続く製造工程を示す断面図である。
- 【図 4 H】図 4 G に続く製造工程を示す断面図である。
- 【図 5 A】図 3 の V - V 線に沿って切断して、本発明の第 1 の実施の形態による工程順序により示した図面である。
- 【図 5 B】図 5 A に続く製造工程を示す断面図である。
- 【図 5 C】図 5 B に続く製造工程を示す断面図である。
- 【図 5 D】図 5 C に続く製造工程を示す断面図である。
- 【図 5 E】図 5 D に続く製造工程を示す断面図である。
- 【図 5 F】図 5 E に続く製造工程を示す断面図である。
- 【図 5 G】図 5 F に続く製造工程を示す断面図である。 10
- 【図 5 H】図 5 G に続く製造工程を示す断面図である。
- 【図 6 A】図 3 の VI - VI 線に沿って切断して、本発明の第 1 の実施の形態による工程順序により示した図面である。
- 【図 6 B】図 6 A に続く製造工程を示す断面図である。
- 【図 6 C】図 6 B に続く製造工程を示す断面図である。
- 【図 6 D】図 6 C に続く製造工程を示す断面図である。
- 【図 6 E】図 6 D に続く製造工程を示す断面図である。
- 【図 6 F】図 6 E に続く製造工程を示す断面図である。
- 【図 6 G】図 6 F に続く製造工程を示す断面図である。
- 【図 6 H】図 6 G に続く製造工程を示す断面図である。 20
- 【図 7】本発明の第 2 の実施の形態による C O T 構造の液晶表示装置用アレイ基板の一部を概略的に示した図面である。
- 【図 8 A】図 7 の VIII - VIII 線に沿って切断して、本発明の第 2 の実施の形態による工程順序により示した図面である。
- 【図 8 B】図 8 A に続く製造工程を示す断面図である。
- 【図 8 C】図 8 B に続く製造工程を示す断面図である。
- 【図 8 D】図 8 A に続く製造工程を示す断面図である。
- 【図 8 E】図 8 D に続く製造工程を示す断面図である。
- 【図 8 F】図 8 E に続く製造工程を示す断面図である。
- 【図 8 G】図 8 F に続く製造工程を示す断面図である。 30
- 【図 9 A】図 7 の IX - IX 線に沿って切断して、本発明の第 2 の実施の形態による工程順序により示した図面である。
- 【図 9 B】図 9 A に続く製造工程を示す断面図である。
- 【図 9 C】図 9 B に続く製造工程を示す断面図である。
- 【図 9 D】図 9 C に続く製造工程を示す断面図である。
- 【図 9 E】図 9 D に続く製造工程を示す断面図である。
- 【図 9 F】図 9 E に続く製造工程を示す断面図である。
- 【図 9 G】図 9 F に続く製造工程を示す断面図である。
- 【図 10 A】図 7 の X - X 線に沿って切断して、本発明の第 2 の実施の形態による工程順序により示した図面である。 40
- 【図 10 B】図 10 A に続く製造工程を示す断面図である。
- 【図 10 C】図 10 B に続く製造工程を示す断面図である。
- 【図 10 D】図 10 C に続く製造工程を示す断面図である。
- 【図 10 E】図 10 D に続く製造工程を示す断面図である。
- 【図 10 F】図 10 E に続く製造工程を示す断面図である。
- 【図 10 G】図 10 F に続く製造工程を示す断面図である。
- 【図 11 A】ゲートパッド部とデータパッド部の変形例を示した断面図である。
- 【図 11 B】ゲートパッド部とデータパッド部の変形例を示した断面図である。
- 【図 12 A】本発明のまた他の実施の形態によるパッド部の変形例を示した平面図と断面図である。 50

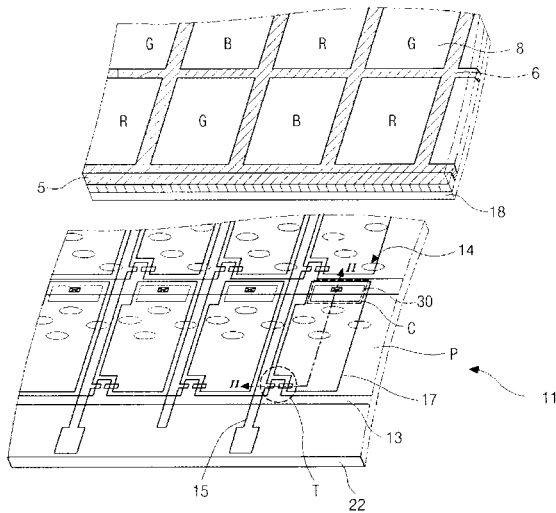
【図12B】本発明のまた他の実施の形態によるパッド部の変形例を示した平面図と断面図である。

【符号の説明】

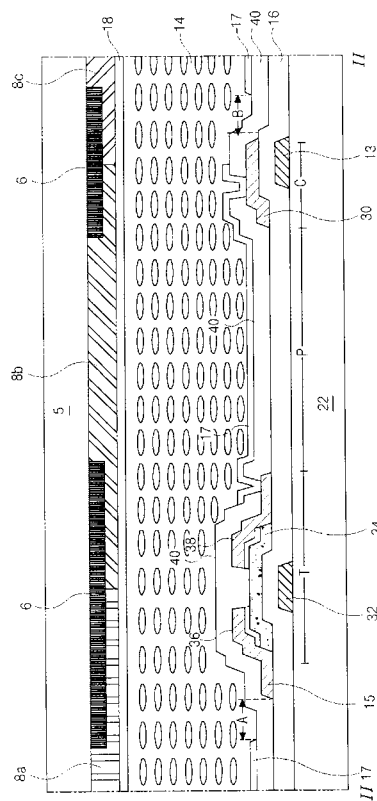
【0084】

100：基板、102：ゲート配線、104：ゲート電極、106：ゲートパッド、114：ソース電極、116：ドレイン電極、118：データ配線、120：データパッド、122：アイランド状のストレージ金属層、128：ブラックマトリクス、134A、134B、134C：カラーフィルター、138、140：画素電極、142：ゲートパッドコンタクトホール、144：データパッドコンタクトホール。

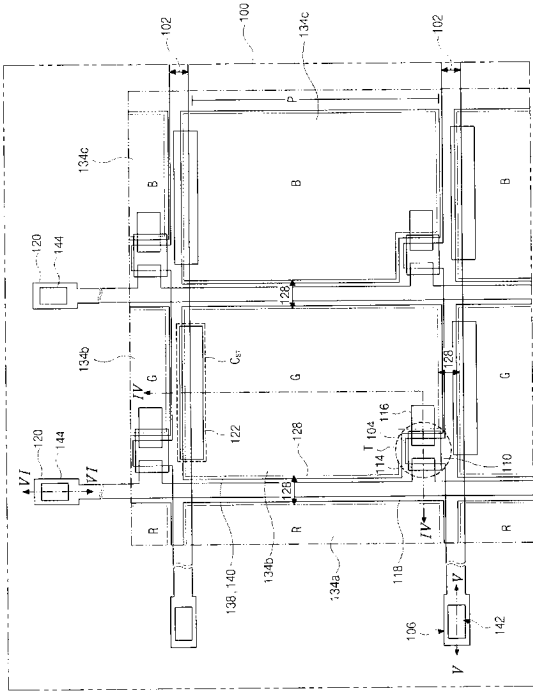
【図1】



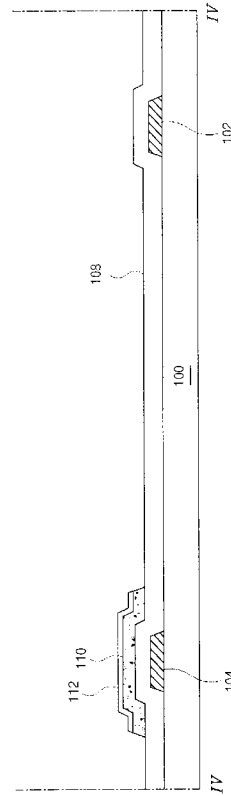
【図2】



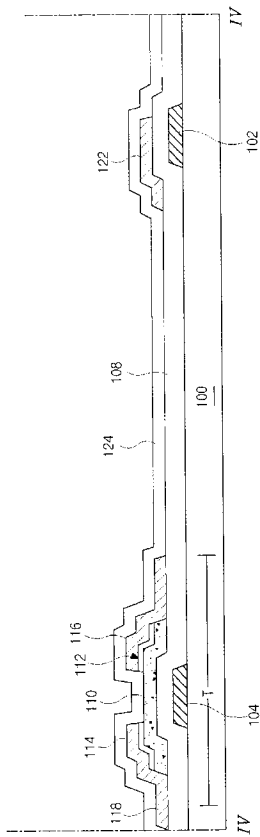
【図 3】



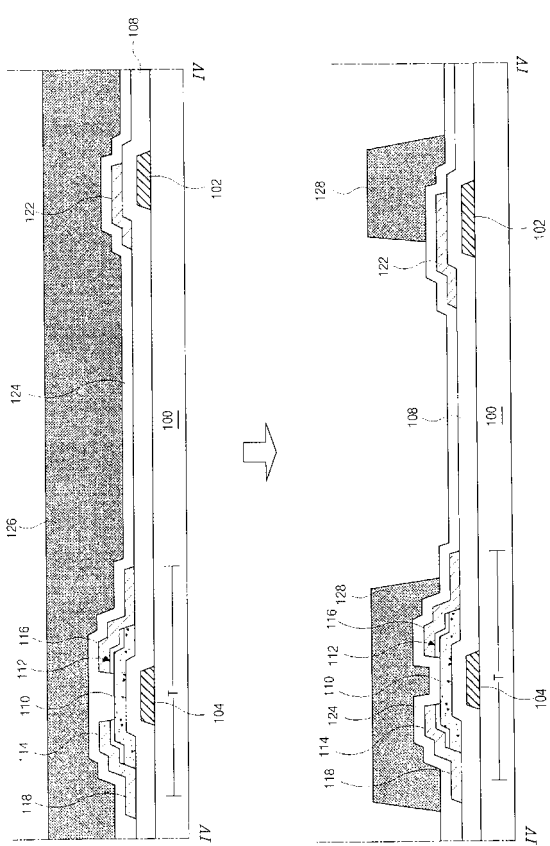
【図 4 A】



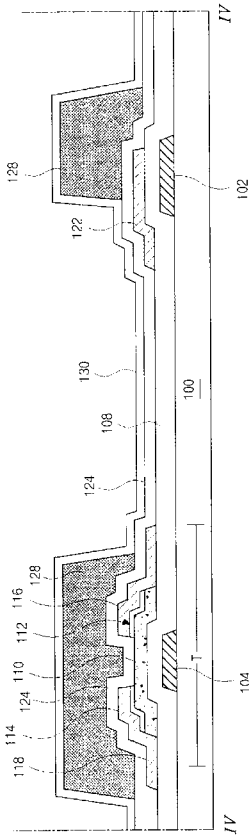
【図 4 B】



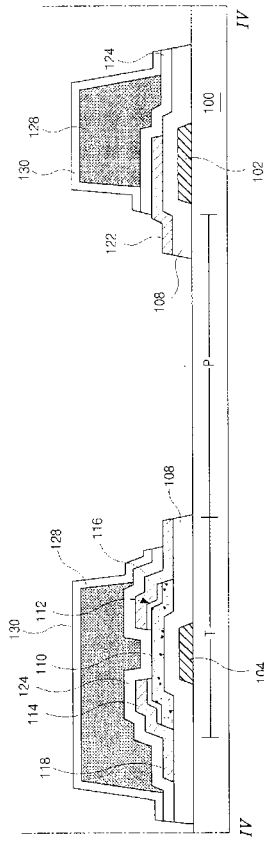
【図 4 C】



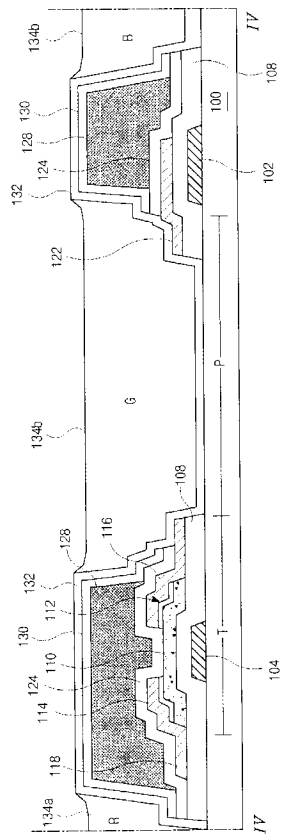
【図 4 D】



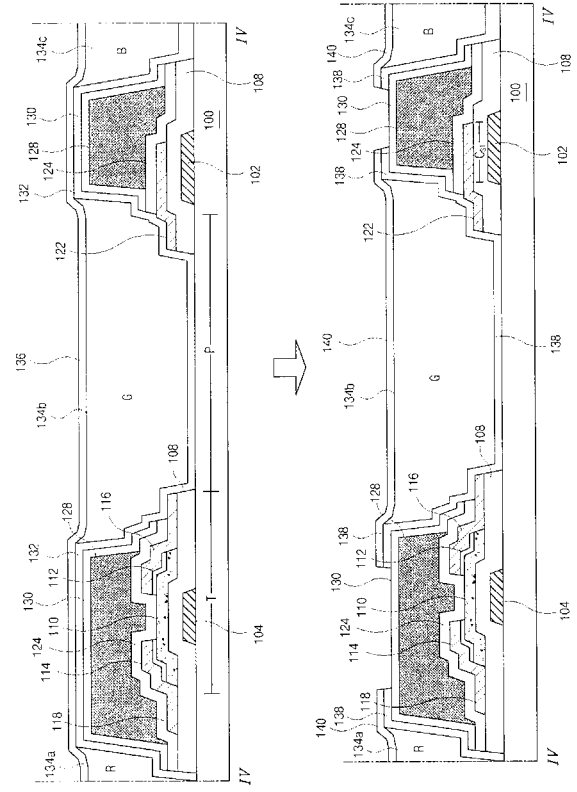
【図 4 E】



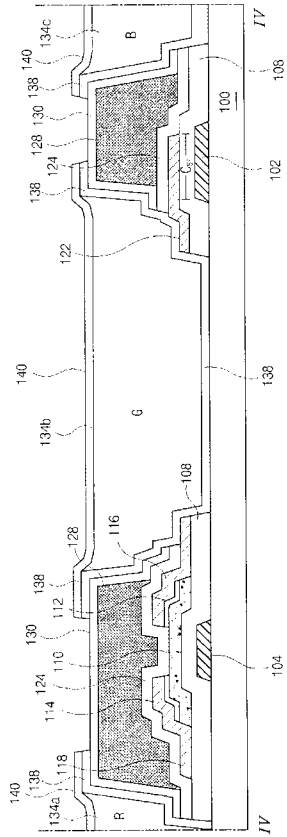
【図 4 F】



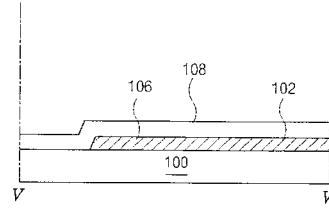
【図 4 G】



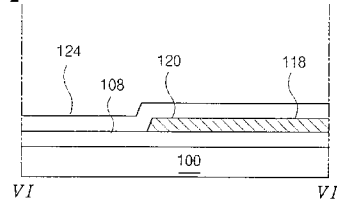
【 図 4 H 】



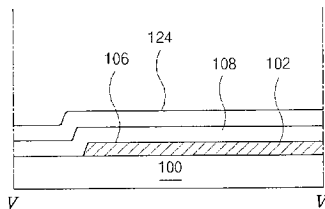
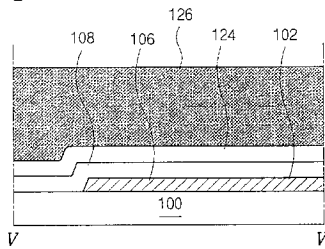
【 図 5 A 】



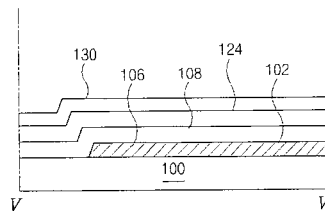
【 図 5 B 】



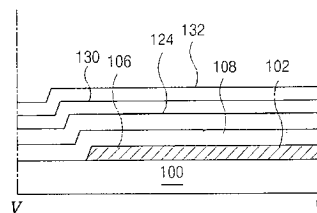
【 図 5 C 】



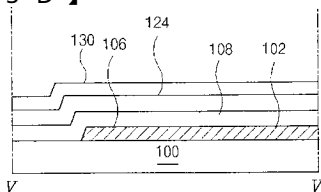
【 図 5 E 】



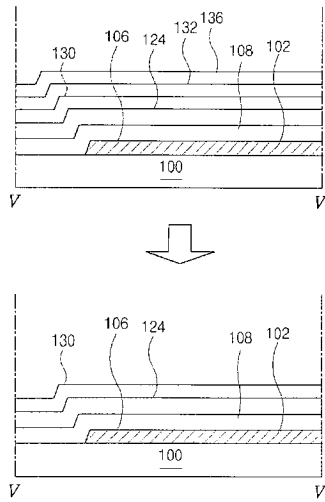
【 図 5 F 】



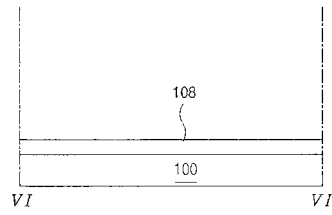
【 図 5 D 】



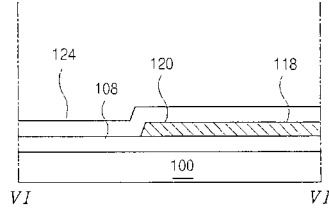
【 図 5 G 】



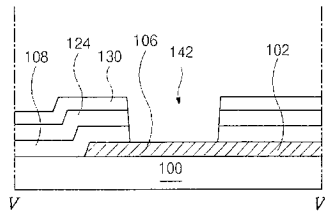
【 図 6 A 】



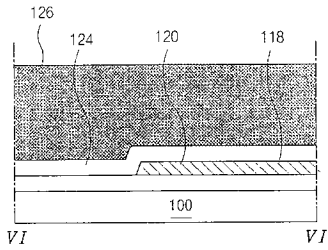
【 図 6 B 】



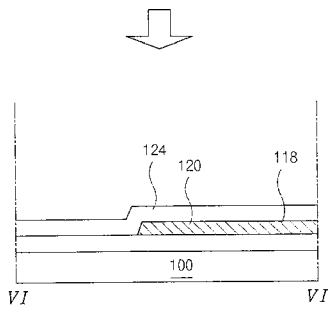
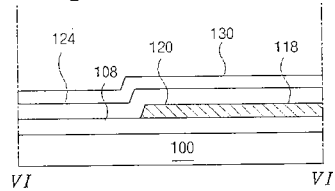
【 図 5 H 】



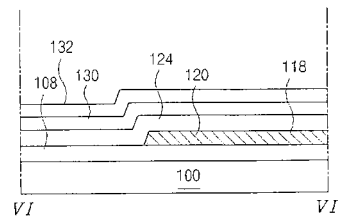
【 図 6 C 】



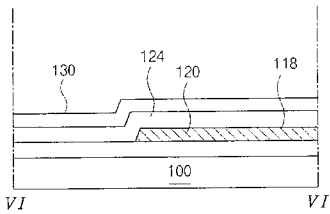
【 図 6 E 】



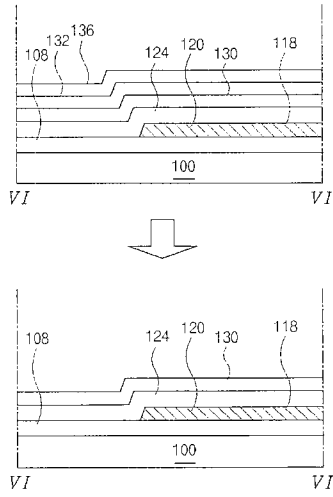
【 図 6 F 】



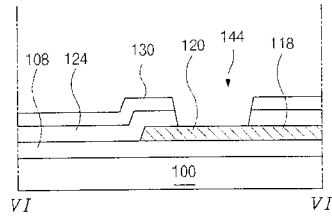
【 図 6 D 】



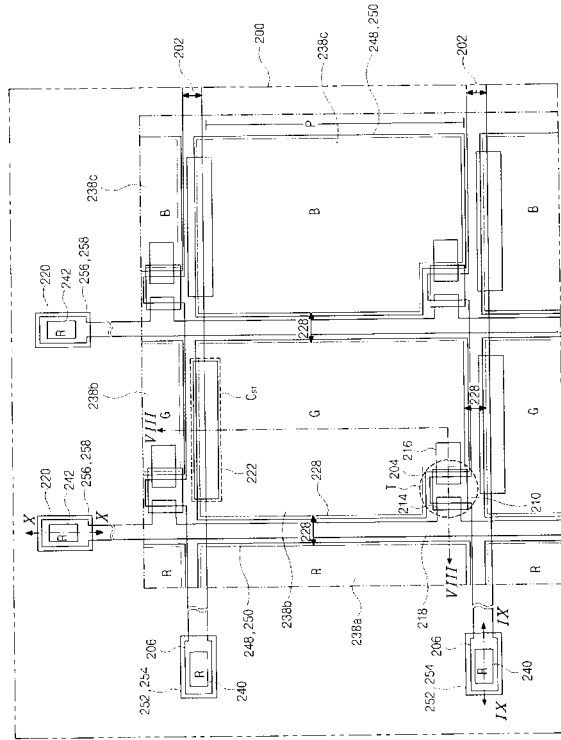
【 図 6 G 】



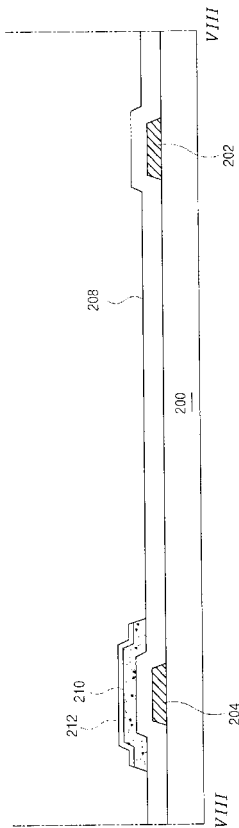
【 図 6 H 】



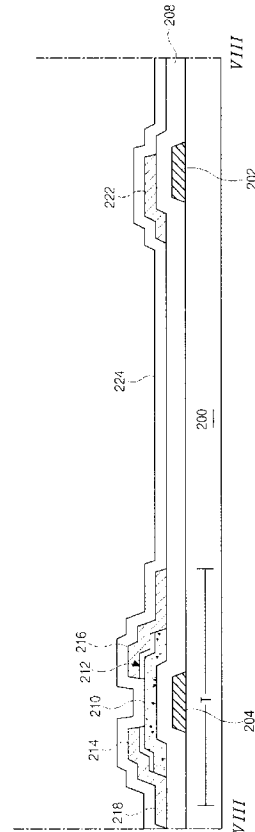
【 図 7 】



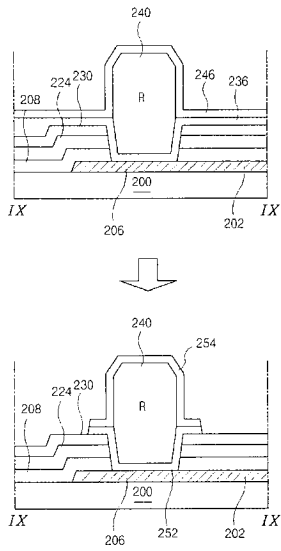
【 図 8 A 】



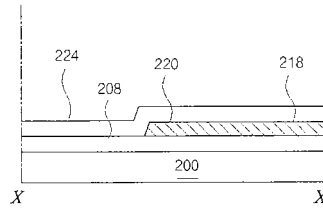
【 図 8 B 】



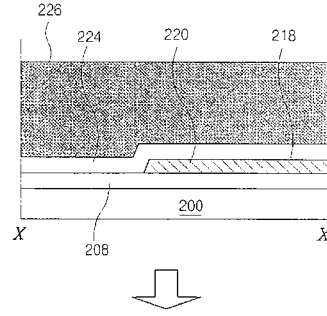
【図 9 G】



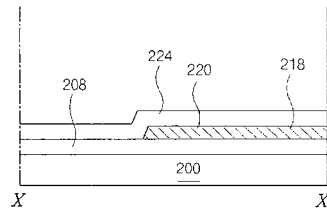
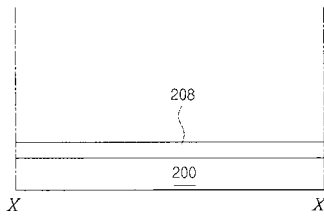
【図 10 B】



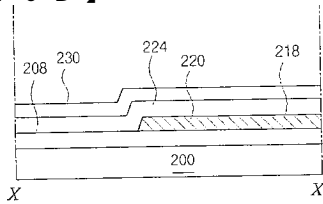
【図 10 C】



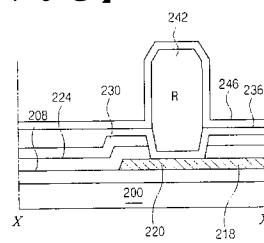
【図 10 A】



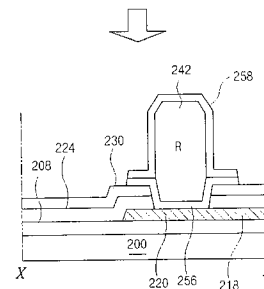
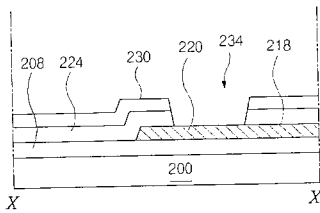
【図 10 D】



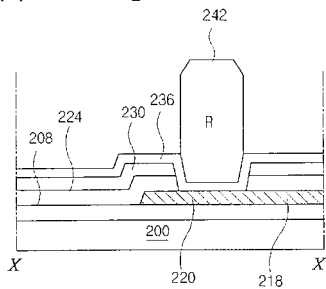
【図 10 G】



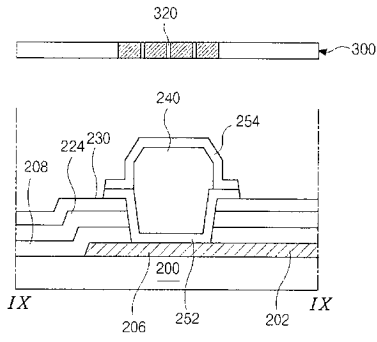
【図 10 E】



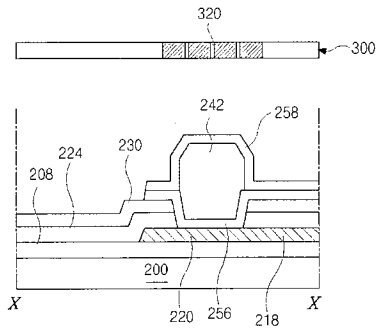
【図 10 F】



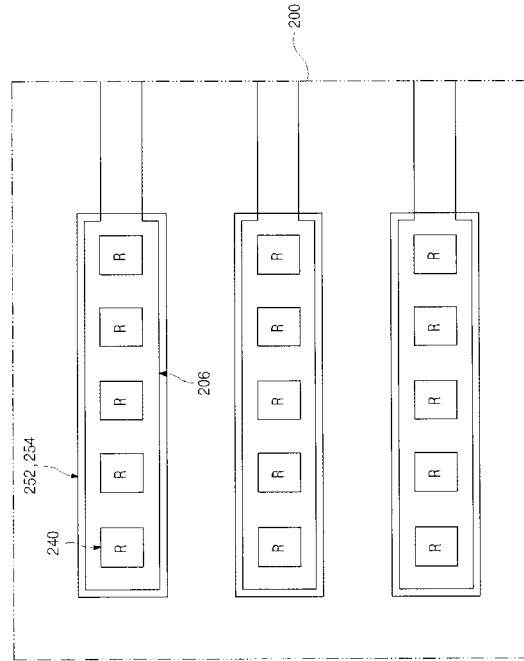
【図 1 1 A】



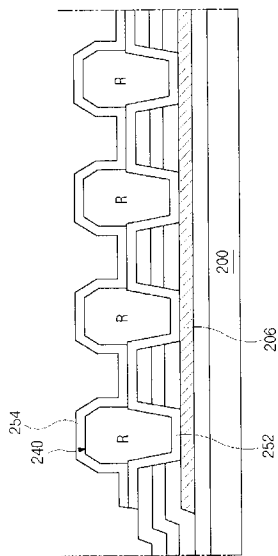
【図 1 1 B】



【図 1 2 A】



【図 1 2 B】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)

H 0 1 L	29/78	6 1 9 A
H 0 1 L	29/78	6 1 2 C
H 0 1 L	29/78	6 1 9 B

(72)発明者 ウン・クオン・キム
大韓民国、435-040 キョンギ-ド、クンポ-シ、サンボン-ドン 1145、セジョン・
アパートメント 640-1204

(72)発明者 ヨン・ギョン・チャン
大韓民国、437-070 キョンギ-ド、ウィウアン-シ、オジョン-ドン、エルジー・チンダ
ル・アパートメント、103-ドン、807-ホ

(72)発明者 ソン・リュル・パク
大韓民国、406-120 インチョン、ヨンス-グ、チョンハク-ドン 469-3、25/2

Fターム(参考) 2H091 FA04Y FA35Y FC01 FC10 FD04 FD05 GA02 GA13 LA12 LA15
LA30
2H092 GA17 GA24 GA28 GA33 GA34 GA41 GA43 HA04 HA28 JA24
JA34 JA37 JA41 JA45 JB52 JB56 JB64 KA05 KA12 KB24
KB25 KB26 MA04 MA12 MA17 MA37 NA25 NA29 PA08 PA09
5F110 AA21 AA30 BB01 CC07 EE03 EE37 EE43 FF02 FF03 FF27
GG02 GG15 GG35 GG42 HK02 HK04 HK09 HK16 HK32 HM18
HM19 NN03 NN23 NN24 NN27 NN33 NN45 QQ11

【要約の続き】

专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	JP2004310039A	公开(公告)日	2004-11-04
申请号	JP2003397453	申请日	2003-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	ウンクオンキム ヨンギョンチャン ソンリュルパク		
发明人	ウン-クオン-キム ヨン-ギョン-チャン ソン-リュル-パク		
IPC分类号	G02F1/1335 G02F1/1343 G02F1/1345 G02F1/136 G02F1/1362 G02F1/1368 H01L29/786		
CPC分类号	G02F1/13458 G02F1/134336 G02F1/136209 G02F2001/136222		
FI分类号	G02F1/1368 G02F1/1335.500 G02F1/1335.505 G02F1/1343 G02F1/1345 H01L29/78.619.A H01L29/78.612.C H01L29/78.619.B		
F-TERM分类号	2H091/FA04Y 2H091/FA35Y 2H091/FC01 2H091/FC10 2H091/FD04 2H091/FD05 2H091/GA02 2H091/GA13 2H091/LA12 2H091/LA15 2H091/LA30 2H092/GA17 2H092/GA24 2H092/GA28 2H092/GA33 2H092/GA34 2H092/GA41 2H092/GA43 2H092/HA04 2H092/HA28 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA45 2H092/JB52 2H092/JB56 2H092/JB64 2H092/KA05 2H092/KA12 2H092/KB24 2H092/KB25 2H092/KB26 2H092/MA04 2H092/MA12 2H092/MA17 2H092/MA37 2H092/NA25 2H092/NA29 2H092/PA08 2H092/PA09 5F110/AA21 5F110/AA30 5F110/BB01 5F110/CC07 5F110/EE03 5F110/EE37 5F110/EE43 5F110/FF02 5F110/FF03 5F110/FF27 5F110/GG02 5F110/GG15 5F110/GG35 5F110/GG42 5F110/HK02 5F110/HK04 5F110/HK09 5F110/HK16 5F110/HK32 5F110/HM18 5F110/HM19 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN33 5F110/NN45 5F110/QQ11 2H191/FA06Y 2H191/FA14Y 2H191/FC01 2H191/FC10 2H191/FD04 2H191/FD05 2H191/GA04 2H191/GA19 2H191/LA13 2H191/LA19 2H191/LA40 2H192/AA24 2H192/BA42 2H192/CB05 2H192/CB35 2H192/CC32 2H192/CC72 2H192/DA02 2H192/DA42 2H192/EA02 2H192/EA42 2H192/EA74 2H192/FA64 2H192/HA44 2H291/FA06Y 2H291/FA14Y 2H291/FC01 2H291/FC10 2H291/FD04 2H291/FD05 2H291/GA04 2H291/GA19 2H291/LA13 2H291/LA19 2H291/LA40		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020020078009 2002-12-09 KR		
其他公开文献	JP4227000B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止栅极焊盘和数据焊盘被用于图案化滤色器的化学品损坏。解决方案：在薄膜晶体管阵列的上部形成滤色器的结构中，在薄膜晶体管阵列的上部形成黑矩阵，使用不透明有机树脂形成栅极布线和数据布线第一和第二透明像素电极分别形成在滤色器的上部 and 下部，作为像素部分的中心。此时，在完成薄膜晶体管阵列和滤色器的所有步骤之后，在栅极布线和数据布线的相应一端形成的栅极焊盘和数据焊盘被暴露，使得栅极焊盘或数据垫未暴露于用于图案化滤色器的化学品。在栅极焊盘电极的上部形成单独的滤色器图案，以防止栅极焊盘和数据焊盘暴露于用于图案化滤色器的化学物质。Z

