

【特許請求の範囲】

【請求項 1】

一定間隔離隔されて向かい合う第 1 及び第 2 基板と；
 前記第 1 基板の内側面に形成されていて交差して画素領域を定義するゲート配線とデータ配線と；
 前記ゲート配線及びデータ配線に連結している薄膜トランジスターと；
 前記薄膜トランジスターを覆っている保護膜と；
 前記保護膜上部に形成されて前記薄膜トランジスターと対応する遮光膜と；
 前記保護膜上部に形成されて前記薄膜トランジスターと連結している画素電極と；
 前記第 1 基板外側の面に形成されている位相差板と；
 前記位相差板上部の偏光板と；
 前記第 2 基板内側面に形成されている光吸収層と；
 前記光吸収層上部に形成されているコレステリック液晶カラーフィルターと；
 前記コレステリック液晶カラーフィルター上部に形成されている共通電極と；そして
 前記共通電極と前記画素電極間に挿入されている液晶層を含んで、
 前記データ配線は、前記画素電極と重なり、重畳幅は前記データ配線幅の約 50% 以上であることを特徴とする反射型液晶表示装置。

10

【請求項 2】

前記遮光膜は、金属物質からなることを特徴とする請求項 1 に記載の反射型液晶表示装置。

20

【請求項 3】

前記遮光膜は、クロムからなることを特徴とする請求項 2 に記載の反射型液晶表示装置。

【請求項 4】

前記遮光膜は、前記保護膜と前記画素電極間に配置することを特徴とする請求項 1 に記載の反射型液晶表示装置。

【請求項 5】

前記遮光膜は、前記画素電極上部に配置することを特徴とする請求項 1 に記載の反射型液晶表示装置。

【請求項 6】

前記隣接した画素電極間の距離は、約 4 μm であることを特徴とする請求項 1 に記載の反射型液晶表示装置。

30

【請求項 7】

前記保護膜は、ベンゾシクロブテンとアクリル樹脂の中のいずれか一つで構成されることを特徴とする請求項 1 に記載の反射型液晶表示装置。

【請求項 8】

一定間隔離隔されて向かい合う第 1 及び第 2 基板と；
 前記第 1 基板の内側面に形成されていて交差して画素領域を定義するゲート配線とデータ配線と；
 前記ゲート配線及びデータ配線に連結している薄膜トランジスターと；
 前記薄膜トランジスターを覆っている保護膜と；
 前記保護膜上部に形成されて前記薄膜トランジスターと対応する遮光膜と；
 前記保護膜上部に形成されて前記データ配線の各辺と重なる第 1 及び第 2 ブラックマトリックスと；
 前記保護膜上部に形成されて前記薄膜トランジスターと連結しており、前記第 1 及び第 2 ブラックマトリックスと重なる画素電極と；
 前記第 1 基板外側の面に形成されている位相差板と；
 前記位相差板上部の偏光板と；
 前記第 2 基板内側面に形成されている光吸収層と；
 前記光吸収層上部に形成されているコレステリック液晶カラーフィルターと；

40

50

前記コレステリック液晶カラーフィルター上部に形成されている共通電極と；そして前記共通電極と前記画素電極間に挿入されている液晶層を含むことを特徴とする反射型液晶表示装置。

【請求項 9】

前記画素電極は、前記隣接したデータ配線と重なることを特徴とする請求項 8 に記載の反射型液晶表示装置。

【請求項 10】

前記第 1 及び第 2 ブラックマトリックスは、前記遮光膜と同一な物質からなることを特徴とする請求項 8 に記載の反射型液晶表示装置。

【請求項 11】

前記遮光膜は、金属物質からなることを特徴とする請求項 8 に記載の反射型液晶表示装置。

10

【請求項 12】

前記遮光膜は、クロムからなることを特徴とする請求項 8 に記載の反射型液晶表示装置。

【請求項 13】

前記遮光膜は、前記保護膜と前記画素電極間に配置することを特徴とする請求項 8 に記載の反射型液晶表示装置。

【請求項 14】

前記遮光膜は、前記画素電極上部に配置することを特徴とする請求項 8 に記載の反射型液晶表示装置。

20

【請求項 15】

前記データ配線は、約 8 μm の幅を有することを特徴とする請求項 8 に記載の反射型液晶表示装置。

【請求項 16】

一定間隔離隔されて向かい合う第 1 及び第 2 基板と；
前記第 1 基板内側面に形成されている第 1 及び第 2 ブラックマトリックスと；
前記第 1 基板の内側面に形成されているゲート配線と；
前記ゲート配線と交差して前記第 1 及び第 2 ブラックマトリックスと重なるデータ配線と；

30

前記ゲート配線及びデータ配線と連結している薄膜トランジスターと；
前記薄膜トランジスターを覆っている保護膜と；
前記保護膜上部に形成されて前記薄膜トランジスターと対応する遮光膜と；
前記保護膜上部に形成されて前記薄膜トランジスターと連結しており、前記第 1 及び第 2 ブラックマトリックスと重なる画素電極と；
前記第 1 基板外側の面に形成されている位相差板と；
前記位相差板上部の偏光板と；
前記第 2 基板内側面に形成されている光吸収層と；
前記光吸収層上部に形成されているコレステリック液晶カラーフィルターと；
前記コレステリック液晶カラーフィルター上部に形成されている共通電極と；そして
前記共通電極と前記画素電極間に挿入されている液晶層を含むことを特徴とする反射型液晶表示装置。

40

【請求項 17】

前記画素電極は、前記隣接したデータ配線と重なることを特徴とする請求項 16 に記載の反射型液晶表示装置。

【請求項 18】

前記第 1 及び第 2 ブラックマトリックスは、前記ゲート配線と同一な物質で構成されることを特徴とする請求項 16 に記載の反射型液晶表示装置。

【請求項 19】

前記第 1 及び第 2 ブラックマトリックスと前記ゲート配線間にオーバーコート層をさら

50

に含むことを特徴とする請求項 16 に記載の反射型液晶表示装置。

【請求項 20】

前記遮光膜は、金属物質からなることを特徴とする請求項 16 に記載の反射型液晶表示装置。

【請求項 21】

前記遮光膜は、前記保護膜と前記画素電極間に配置することを特徴とする請求項 16 に記載の反射型液晶表示装置。

【請求項 22】

前記遮光膜は、前記画素電極上部に配置することを特徴とする請求項 16 に記載の反射型液晶表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特にコレステリック液晶カラーフィルター (Cholesteric Liquid Crystal Color-filter) を含む反射型液晶表示装置に関する。

【背景技術】

【0002】

最近、液晶表示装置は、消費電力が低く、携帯性が良好な技術集約的であり付加価値が高い次世代先端ディスプレイ (display) 素子として脚光を浴びている。このような液晶表示装置中でも、各画素 (pixel) 別に電圧のオン/オフを調節できるスイッチング素子が備わったアクティブマトリクス型液晶表示装置 (以下、単に液晶表示装置と略称する) が解像度及び動画具現能力が優れ最も注目を浴びている。

20

【0003】

前記液晶表示装置は、非発光素子であるために、別途の光源であるバックライトを通して供給される光を利用して画面を具現する透過型液晶表示装置が主流をなしている。しかし、前記バックライトから生成された光は液晶表示装置の各セルを通過しながら実際には画面上に 7% 程度しか透過されない。したがって、高輝度の液晶表示装置を提供するためにはバックライトをさらに明るくしなければならないので、電力消費量が大きく十分な電源供給のためにバッテリー (battery) を備えることが考えられるが、この場合、

30

【0004】

このような透過型液晶表示装置の光効率問題を改善するために、別途のバックライトを省略して外部光を反射光源として利用する反射型液晶表示装置が提示されている。このような反射型液晶表示装置中において、既存の透過型液晶表示装置のように顔料または染料からなる吸収型カラーフィルター及び別途の反射層を通して外部光を反射光として利用するタイプまたは光を選択的に反射及び透過させる特性を有するコレステリック液晶 (CLC: cholesteric liquid crystal) をカラーフィルター及び反射層兼用として利用するタイプを挙げることができる。後者方式の場合、コレステリック液晶自体で光を選択的に反射及び透過させることによって色純度特性が優れ、別途の反射層を省略できるために画質特性及び工程効率上注目を浴びている。

40

【0005】

コレステリック液晶の特性に対してさらに詳細に説明すれば次の通りである。コレステリック液晶の液晶分子の回転は、一種の螺旋構造として見られる。このような螺旋構造において現れる 2 種類構造の特徴は螺旋の回転方向と螺旋の反復周期であるピッチ (pitch) である。ピッチは液晶層が再び同一な配列に回ってくる時までの距離として理解することができるが、このピッチがコレステリック液晶の色相を決定する変数である。

【0006】

すなわち、反射される中心波長は、前記に記述したピッチとコレステリック液晶の平均屈折率の関数 ($\lambda = n(\text{avg}) \cdot \text{pitch}$) である ($n(\text{avg})$; 平均屈折率)。

50

例えば、平均屈折率が1.5であるコレステリック液晶のピッチが430nmである場合に、中心反射波長は大体650nmになり赤色を帯びるようになる。その他に緑色と青色に対しては適合したコレステリック液晶のピッチを与えることによって具現できる。

【0007】

以下、添附した図面を参照しながら従来のコレステリック液晶カラーフィルターを含む反射型液晶表示装置に対して説明する。図1は、従来のコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図である。図1に示したように、横方向のゲート配線22と縦方向のデータ配線32が交差し、ゲート配線22とデータ配線32の交差点には、ゲート電極24とソース電極34、そしてドレーン電極36で構成された薄膜トランジスタが形成されている。薄膜トランジスタはゲート配線22及びデータ配線32と連結している。薄膜トランジスタはアクティブ層28をさらに含み、ソース電極34とドレーン電極36間のアクティブ層28は薄膜トランジスタのチャンネルになる。一方、キャパシター電極37がゲート配線22と重なっているが、キャパシター電極38はデータ配線32と同一な物質で形成されることができ

10

【0008】

次に、画素領域には画素電極42が形成されているが、画素電極42はドレーンコンタクトホール40aを通してドレーン電極36と連結し、キャパシターコンタクトホール40bを通してキャパシター電極37と連結する。キャパシター電極37はゲート配線22と共にストレージキャパシターを形成する。また、画素電極42はデータ配線32とも重なる。

20

【0009】

次に、画素領域の縁で光漏れが発生することを防止するためにブラックマトリクス38が形成されている。ブラックマトリクス38はゲート配線22の一部とデータ配線32及び薄膜トランジスタのチャンネルを覆う。図示しなかったが、各画素領域には、赤、緑、青の波長帯に該当する光を反射させるコレステリック液晶カラーフィルターが順次的に形成されている。

【0010】

図2A及び図2Bは、図1において各々IIA-IIA線及びIIB-IIB線に沿って切った断面図である。図示したように、第1基板10と第2基板50が一定間隔離隔されて向かい合っている。第1基板10は透明な基板で構成されることが望ましい。第1基板10の内側面にはゲート電極24が形成されていて、ゲート絶縁膜26がゲート電極24を覆っている。ゲート絶縁膜26上部にはゲート電極24と対応するアクティブ層28が形成されていて、その上にソース及びドレーン電極34、36が形成されている。先に言及したように、ソース及びドレーン電極34、36間に現われたアクティブ層28が薄膜トランジスタのチャンネルになる。また、ゲート絶縁膜26の上部にはソース及びドレーン電極34、36と同一な物質で構成されたデータ配線32が形成されている。

30

【0011】

データ配線32とソース及びドレーン電極34、36の上部にはブラックマトリクス38が形成されて、データ配線32及び薄膜トランジスタのチャンネルを覆っている。ブラックマトリクス38はブラック樹脂(black resin)で形成され、画素領域の縁、すなわちデータ配線32近くにおける光漏れを防止して薄膜トランジスタのチャンネルに光が入っていくことを遮る。

40

【0012】

次に、低誘電率を有する有機膜で構成される保護膜40が形成されているが、保護膜40はドレーン電極36をあらわすドレーンコンタクトホール40aを有する。続いて、保護膜40の上部には透明導電物質で構成される画素電極42が形成されているが、画素電極42はドレーンコンタクトホール40aを通してドレーン電極36と連結する。ここで、開口率を高めるために画素電極42はデータ配線32と重なる。

【0013】

一方、第2基板50の内側面には光吸収層52が形成されていて、その上にコレステリ

50

ック液晶カラーフィルター54a、54bが形成されている。コレステリック液晶カラーフィルター54a、54bは画素領域別に赤、緑、青に該当する波長帯の光を反射させる。コレステリック液晶カラーフィルター54a、54bの上部には共通電極56が形成されているが、共通電極56は透明導電物質で構成される。

【0014】

次に、共通電極56と画素電極42間には液晶層60が形成されている。第1基板10の外側の面には位相差板72と偏光板74が順に配置されている。位相差板72は $\lambda/4$ の位相差を有するQWP(quarter wave plate)で構成され、偏光板74は光透過軸と一致する光だけを透過させる線偏光版で構成される。

【発明の開示】

10

【発明が解決しようとする課題】

【0015】

このような反射型液晶表示装置においては、薄膜トランジスタから光漏れ電流が生じることを防止してデータ配線近くで光が漏れることを遮るためにブラックマトリクスを形成する。しかし、従来のブラックマトリクスは抵抗が低く誘電率が高い樹脂で構成されるので、薄膜トランジスタから漏れ電流が生じることがある。

【0016】

本発明は前記した問題点を解決するために案出されたものであって、本発明の目的は薄膜トランジスタの漏れ電流を防止できる反射型液晶表示装置を提供することにある。本発明の他の目的は、光漏れを防止できる反射型液晶表示装置を提供することにある。

20

【課題を解決するための手段】

【0017】

前記した目的を達成するための本発明による反射型液晶表示装置は、一定間隔離隔されて向かい合う第1及び第2基板と、前記第1基板の内側面に形成されていて交差して画素領域を定義するゲート配線とデータ配線、前記ゲート配線及びデータ配線に連結している薄膜トランジスタ、前記薄膜トランジスタを覆っている保護膜、前記保護膜上部に形成されて前記薄膜トランジスタと対応する遮光膜、前記保護膜上部に形成されて前記薄膜トランジスタと連結している画素電極、前記第1基板外側の面に形成されている位相差板、前記位相差板上部の偏光板、前記第2基板内側面に形成されている光吸収層、前記光吸収層上部に形成されているコレステリック液晶カラーフィルター、前記コレステリック液晶カラーフィルター上部に形成されている共通電極、そして前記共通電極と前記画素電極間に挿入されている液晶層を含んで、前記データ配線は前記画素電極と重なり、重畳幅は前記データ配線幅の約50%以上になる。

30

【0018】

前記遮光膜は、金属物質からなることができ、クロムで形成されることができる。また、前記遮光膜は保護膜と前記画素電極間に配置できて、または前記画素電極上部に配置することができる。

【0019】

前記隣接した画素電極間の距離は、約4 μ mであり、前記保護膜はベンゾシクロブテンとアクリル樹脂の中のいずれか一つで構成されることができる。

40

【0020】

本発明による他の反射型液晶表示装置は、一定間隔離隔されて向かい合う第1及び第2基板と、前記第1基板の内側面に形成されていて交差して画素領域を定義するゲート配線とデータ配線、前記ゲート配線及びデータ配線に連結している薄膜トランジスタ、前記薄膜トランジスタを覆っている保護膜、前記保護膜上部に形成されて前記薄膜トランジスタと対応する遮光膜、前記保護膜上部に形成されて前記データ配線の各辺と重なる第1及び第2ブラックマトリクス、前記保護膜上部に形成されて前記薄膜トランジスタと連結しており、前記第1及び第2ブラックマトリクスと重なる画素電極、前記第1基板外側の面に形成されている位相差板、前記位相差板上部の偏光板、前記第2基板内側面に形成されている光吸収層、前記光吸収層上部に形成されているコレステリック液晶カラ

50

ーフィルター、前記コレステリック液晶カラーフィルター上部に形成されている共通電極、そして前記共通電極と前記画素電極間に挿入されている液晶層を含む。

【0021】

前記画素電極は、前記隣接したデータ配線と重なることができる。

【0022】

前記第1及び第2ブラックマトリックスは、前記遮光膜と同一物質で形成されることができる。遮光膜は金属物質で形成されることができ、クロムで形成されることができる。

【0023】

前記遮光膜は、前記保護膜と前記画素電極間に配置でき、前記画素電極上部に配置することができる。

10

【0024】

前記データ配線は、約8 μ mの幅を有することができる。

【0025】

本発明による他の反射型液晶表示装置は、一定間隔離隔されて向かい合う第1及び第2基板と、前記第1基板内側面に形成されている第1及び第2ブラックマトリックス、前記第1基板の内側面に形成されているゲート配線、前記ゲート配線と交差して前記第1及び第2ブラックマトリックスと重なるデータ配線、前記ゲート配線及びデータ配線と連結している薄膜トランジスタ、前記薄膜トランジスタを覆っている保護膜、前記保護膜上部に形成されて前記薄膜トランジスタと対応する遮光膜、前記保護膜上部に形成されて前記薄膜トランジスタと連結しており、前記第1及び第2ブラックマトリックスと重なる画素電極、前記第1基板外側の面に形成されている位相差板、前記位相差板上部の偏光板、前記第2基板内側面に形成されている光吸収層、前記光吸収層上部に形成されているコレステリック液晶カラーフィルター、前記コレステリック液晶カラーフィルター上部に形成されている共通電極、そして前記共通電極と前記画素電極間に挿入されている液晶層を含む。

20

【0026】

前記画素電極は、前記隣接したデータ配線と重なることができる。

【0027】

前記第1及び第2ブラックマトリックスは、前記ゲート配線と同一な物質で構成されることができ、前記第1及び第2ブラックマトリックスと前記ゲート配線間にオーバーコート層をさらに含むことができる。

30

【0028】

前記遮光膜は、金属物質からなり、前記保護膜と前記画素電極間に配置でき、または前記画素電極上部に配置することができる。

【0029】

このように、本発明では反射型コレステリック液晶カラーフィルターを利用する時、金属物質でチャンネル遮光膜を形成して、データ配線の幅を広げたりデータ配線と重なるブラックマトリックスを形成することによって、データ配線近くにおける光漏れを防止でき、薄膜トランジスタから漏れ電流が生じることを防止できる。

40

【発明の効果】

【0030】

本発明によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置では、データ配線近くにおける光漏れを防止でき、薄膜トランジスタから漏れ電流が生じることを防止できる。

【発明を実施するための最良の形態】

【0031】

以下、本発明による望ましい実施の形態を図面を参照しながら詳細に説明する。図3は、本発明の第1の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図である。図3に示したように、横方向のゲート配線122と縦方向のデータ配線132が形成されており、ゲート配線122とデータ配線132は交差して画

50

素領域を定義する。ゲート配線 1 2 2 とデータ配線 1 3 2 の交差点にはゲート配線 1 2 1 から延びたゲート電極 1 2 4 とデータ配線 1 3 2 から延びたソース電極 1 3 4、そしてソース電極 1 3 4 向かい側のドレーン電極 1 3 6 が形成されている。

【0032】

ソース電極 1 3 4 とドレーン電極 1 3 6 はゲート電極 1 2 4 を中心に向かい合っており、ゲート電極 1 2 4 とソース及びドレーン電極 1 3 4、1 3 6 は薄膜トランジスターを構成する。薄膜トランジスターはアクティブ層 1 2 8 をさらに含み、ソース電極 1 3 4 とドレーン電極 1 3 6 間のアクティブ層 1 2 8 は薄膜トランジスターのチャンネルになる。

【0033】

また、ゲート配線 1 2 2 とデータ配線 1 3 2 の交差点にはチャンネル遮光膜 1 4 4 が形成されていて、薄膜トランジスターのチャンネルを覆っている。一方、キャパシター電極 1 3 8 がゲート配線 1 2 2 と重なっているが、キャパシター電極 1 3 8 はデータ配線 1 3 2 と同一な物質で構成される。

【0034】

次に、画素領域には画素電極 1 4 2 が形成されているが、画素電極 1 4 2 はドレーン電極 1 3 6 と重なり、画素電極 1 4 2 とドレーン電極 1 3 6 が重なる部分にはドレーンコンタクトホール 1 4 0 a が形成されている。画素電極 1 4 2 はドレーンコンタクトホール 1 4 0 a を通してドレーン電極 1 3 6 と連結して、キャパシターコンタクトホール 1 4 0 b を通してキャパシター電極 1 3 8 と連結しており、キャパシター電極 1 3 8 はゲート配線 1 2 2 と一緒にストレージキャパシターを形成する。

【0035】

また、画素電極 1 4 2 はデータ配線 1 3 2 とも重なる。したがって、画素電極 1 4 2 の面積が広がってデータ配線 1 3 2 がブラックマトリックスの役割をするので、液晶表示装置の開口率が高まる。図示しなかったが、各画素領域には赤、緑、青の波長帯に該当する光を反射させるコレステリック液晶カラーフィルターが順次的に形成されている。

【0036】

図 4 A 及び図 4 B は、図 3 において各々 I V A - I V A 線及び I V B - I V B 線に沿って切った断面図である。図示したように、第 1 基板 1 1 0 と第 2 基板 1 5 0 が一定間隔離隔されて向かい合っているが、第 1 基板 1 1 0 は透明な基板で構成されることが望ましく、第 2 基板 1 5 0 は透明な基板で構成されることもでき、不透明な基板で構成されることもある。第 1 基板 1 1 0 の内側面にはゲート電極 1 2 4 が形成されていて、ゲート絶縁膜 1 2 6 がゲート電極 1 2 4 を覆っている。図示しなかったが、第 1 基板 1 1 0 の内側面にはゲート電極 1 2 4 と連結したゲート配線 (図 3 の 1 2 2) も形成されている。

【0037】

ゲート絶縁膜 1 2 6 上部にはゲート電極 1 2 4 と対応するアクティブ層 1 2 8 が形成されていて、その上にソース及びドレーン電極 1 3 4、1 3 6 が形成されている。先に言及したように、ソース及びドレーン電極 1 3 4、1 3 6 間の現われたアクティブ層 1 2 8 は薄膜トランジスターのチャンネルになる。また、ゲート絶縁膜 1 2 6 の上部にはソース及びドレーン電極 1 3 4、1 3 6 と同一な物質で構成されたデータ配線 1 3 2 及びキャパシター電極 (図 3 の 1 3 8) が形成されているが、先に言及したようにデータ配線 1 3 2 はソース電極 1 3 4 と連結しており、ゲート配線と交差して画素領域を定義する。

【0038】

ここで、データ配線 1 3 2 は 8 μ m 以上の幅を有する。一方、図示しなかったが、アクティブ層 1 2 8 とソース及びドレーン電極 1 3 4、1 3 6 間には接触抵抗を低くするためのオーミックコンタクト層が形成されることが望ましい。

【0039】

データ配線 1 3 2 とソース及びドレーン電極 1 3 4、1 3 6 の上部には低誘電率を有する有機膜からなる保護膜 1 4 0 が形成されているが、保護膜 1 4 0 はドレーン電極 1 3 6 をあらかずドレーンコンタクトホール 1 4 0 a とキャパシター電極 (図 3 の 1 3 8) をあらかずキャパシターコンタクトホール (図 3 の 1 4 0 b) を有する。

【0040】

次に、保護膜140上部にはチャンネル遮光膜144が形成されて、薄膜トランジスタのチャンネルを覆っている。チャンネル遮光膜144は金属物質で形成されることが良く、チャンネル遮光膜144は光がチャンネルに入っていくことを遮断することによって、漏れ電流が生じることを防止する。チャンネル遮光膜144はクロム(Cr)系金属物質で形成できる。

【0041】

続いて、チャンネル遮光膜144の上部には透明導電物質で構成された画素電極142が形成されているが、画素電極142はドレインコンタクトホール140aを通してドレイン電極136と連結して、キャパシターコンタクトホールを通してキャパシター電極と連結する。また、画素電極142はデータ配線132と重なる。図示したように、画素電極142はチャンネル遮光膜144と連結することができる。

10

【0042】

一方、第2基板150の内側面には光吸収層152が形成されていて、その上にコレステリック液晶カラーフィルター154a、154bが形成されている。コレステリック液晶カラーフィルター154a、154bは画素領域別に赤、緑、青に該当する波長帯の光を反射させる。コレステリック液晶カラーフィルター154a、154bの上部には共通電極156が形成されているが、共通電極156は透明導電物質で構成される。

【0043】

次に、共通電極156と画素電極142間には液晶層160が形成されている。第1基板110の外側の面には位相差板172と偏光板174が順に配置されている。位相差板172は $\lambda/4$ の位相差を有するQWP(quarter wave plate)で構成されて、偏光板174は光透過軸と一致する光だけを透過させる線偏光板で構成される。

20

【0044】

本発明の第1の実施の形態では、薄膜トランジスタのチャンネルに対応するチャンネル遮光膜144を形成して、データ配線132の幅を従来より広げてデータ配線132と画素電極142の重畳幅をさらに広くなるようにする。すなわち、データ配線132は画素電極142と約50%以上重なる幅を有する。例えば、データ配線132の幅を8 μm 以上とする場合、現在の装置で形成できるパターンは最小幅は約4 μm であるので、隣接する画素電極142間の間隔は最小約4 μm になるが、データ配線132の幅が8 μm 以上であるのでデータ配線132と画素電極142の重畳幅は2 μm より大きくなる。したがって、ブラックマトリクスを省略でき、データ配線132近くにおける光漏れを防ぐことができ、金属物質で構成されたチャンネル遮光膜144により漏れ電流を防止できる。

30

【0045】

本発明の第1の実施の形態では、チャンネル遮光膜144が保護膜140と画素電極142間に形成されているが、チャンネル遮光膜144は画素電極142の上に形成されることもできる。

【0046】

図5は、本発明の第2の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図である。図示したように、横方向のゲート配線222と縦方向のデータ配線232が交差し、画素領域を定義し、ゲート配線222とデータ配線232の交差点にはゲート電極224とソース電極234、そしてドレイン電極236で構成された薄膜トランジスタが形成されている。薄膜トランジスタはゲート配線222及びデータ配線232と連結しており、アクティブ層228をさらに含む。ソース電極234とドレイン電極236間のアクティブ層228は薄膜トランジスタのチャンネルになる。

40

【0047】

次に、ゲート配線222と重なるキャパシター電極238が形成されている。また、ゲート配線222とデータ配線232の交差点にはチャンネル遮光膜244が形成されて

50

薄膜トランジスタのチャンネルを覆っており、データ配線 232 の両側にはデータ配線 232 と各々重なる第 1 及び第 2 ブラックマトリックス 246 a、246 b が形成されている。

【0048】

続いて、画素領域にはドレインコンタクトホール 240 a を通してドレイン電極 236 と連結する画素電極 242 が形成されている。画素電極 242 はキャパシターコンタクトホール 240 b を通してキャパシター電極 238 と連結し、キャパシター電極 238 はゲート配線 222 と一緒にストレージキャパシターを形成する。画素電極 242 はデータ配線 232 とも重なって開口率が高まる。

【0049】

図 6 A 及び図 6 B は、図 5 において各々 V I A - V I A 線及び V I B - V I B 線に沿って切った断面図である。図示したように、第 1 基板 210 と第 2 基板 250 が一定間隔離隔されて向かい合っているが、第 1 基板 210 は透明な基板で構成されることが望ましく、第 2 基板 250 は透明な基板で構成されることもでき、不透明な基板で構成されることもある。第 1 基板 210 の内側面にはゲート電極 224 が形成されていて、ゲート絶縁膜 226 がゲート電極 224 を覆っている。図示しなかったが、第 1 基板 210 の内側面にはゲート電極 224 と連結したゲート配線も形成されている。

【0050】

ゲート絶縁膜 226 上部にはゲート電極 224 と対応するアクティブ層 228 が形成されていて、その上にソース及びドレイン電極 234、236 が形成されている。先に言及したように、ソース及びドレイン電極 234、236 間に現われたアクティブ層 228 は薄膜トランジスタのチャンネルになる。

【0051】

また、ゲート絶縁膜 226 の下部にはソース及びドレイン電極 234、236 と同一な物質で構成されたデータ配線 232 及びキャパシター電極（図示せず）が形成されているが、データ配線 232 はソース電極 234 と連結していてゲート配線と交差して画素領域を定義する。図示しなかったが、アクティブ層 228 とソース及びドレイン電極 234、236 間には接触抵抗を低くするためのオーミックコンタクト層が形成されることが望ましい。

【0052】

データ配線 232 とソース及びドレイン電極 234、236 の上部には低誘電率を有する有機膜からなる保護膜 240 が形成されているが、保護膜 240 はドレイン電極 236 をあらかずドレインコンタクトホール 240 a を有する。また、保護膜 240 はキャパシター電極をあらかずキャパシターコンタクトホール（図示せず）も有する。

【0053】

次に、保護膜 240 上部にはチャンネル遮光膜 244 と第 1 及び第 2 ブラックマトリックス 246 a、246 b が形成されている。チャンネル遮光膜 244 は薄膜トランジスタのチャンネルを覆っており、第 1 及び第 2 ブラックマトリックス 246 a、246 b は縦方向に延びてデータ配線 232 と各々重なっている。チャンネル遮光膜 244 と第 1 及び第 2 ブラックマトリックス 246 a、246 b は金属物質で形成されることが良い。

【0054】

続いて、チャンネル遮光膜 244 の上部には透明導電物質で構成された画素電極 242 が形成されているが、画素電極 242 はドレインコンタクトホール 240 a を通してドレイン電極 236 と連結し、第 1 及び第 2 ブラックマトリックス 246 a、246 b、そしてデータ配線 232 と重なる。

【0055】

一方、第 2 基板 250 の内側面には光吸収層 252 が形成されていて、その上にコレステリック液晶カラーフィルター 254 a、254 b が形成されている。コレステリック液晶カラーフィルター 254 a、254 b は画素領域別に赤、緑、青に該当する波長帯の光を反射させる。コレステリック液晶カラーフィルター 254 a、254 b の上部には共通

10

20

30

40

50

電極 256 が形成されているが、共通電極 256 は透明な導電物質で構成される。

【0056】

次に、共通電極 256 と画素電極 242 間には液晶層 260 が形成されていて、第 1 基板 210 の外側の面には位相差板 272 と偏光板 274 が順に配置されている。位相差板 272 は $\lambda/4$ の位相差を有する QWP で構成されて、偏光板 274 は光透過軸と一致する光だけを透過させる線偏光版で構成される。

【0057】

このように、本発明の第 2 の実施の形態では、薄膜トランジスタのチャンネルに対応するチャンネル遮光膜 244 を形成し、データ配線 232 と重なる第 1 及び第 2 ブラックマトリックス 246 a、246 b を形成して、漏れ電流の発生を防止してデータ配線 232 近くにおける光漏れを防止できる。ここで、データ配線 232 は従来と同様の幅を有することができる、約 8 μm の幅を有することができる。

【0058】

チャンネル遮光膜 244 は、保護膜 240 と画素電極 242 間に形成されているが、画素電極 242 の下部に形成されることもできる。

一方、第 1 及び第 2 ブラックマトリックスは、データ配線より先に形成されることもできる。

【0059】

このような本発明の第 3 の実施の形態による反射型液晶表示装置に対して図 7 と図 8 A 及び図 8 B を参照しながら説明する。図 7 は、本発明の第 3 実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図であって、図 8 A 及び図 8 B は、図 7 において各々 V I I I A - V I I I A 線及び V I I I B - V I I I B 線に沿って切った断面図である。

【0060】

図 7 に示したように、本発明の第 3 の実施の形態による反射型液晶表示装置は、前の第 2 の実施の形態と同一な構造の平面図を有する。図 8 A 及び図 8 B に示したように、第 1 基板 310 と第 2 基板 350 が一定間隔離隔されて向かい合っているが、第 1 基板 310 は透明な基板で構成されることが望ましく、第 2 基板 350 は透明な基板で構成されることもでき、不透明な基板で構成されることもある。

【0061】

第 1 基板 310 の内側面には第 1 及び第 2 ブラックマトリックス 316 a、316 b が形成されていて、オーバーコート層 318 がこれらを覆っている。第 1 及び第 2 ブラックマトリックス 316 a、316 b は金属のような物質で形成されることができる。続いて、オーバーコート層 318 上部にはゲート電極 324 が形成されていて、その上にゲート絶縁膜 326 が形成されている。図示しなかったが、オーバーコート層 318 上にはゲート電極 324 と連結したゲート配線も形成されている。

【0062】

ゲート絶縁膜 326 上部にはゲート電極 324 と対応するアクティブ層 328 が形成されていて、その上にソース及びドレイン電極 334、336 が形成されている。先に言及したように、ソース及びドレイン電極 334、336 間に現われたアクティブ層 328 は薄膜トランジスタのチャンネルになる。

【0063】

また、ゲート絶縁膜 326 の上部にはソース及びドレイン電極 334、336 と同一な物質で構成されたデータ配線 332 が形成されているが、データ配線 332 はソース電極 334 と連結しており、ゲート配線と交差して画素領域を定義する。

【0064】

また、データ配線 332 は第 1 及び第 2 ブラックマトリックス 316 a、316 b と重なる。図示しなかったが、アクティブ層 328 とソース及びドレイン電極 334、336 間には接触抵抗を低くするためのオーミックコンタクト層が形成されることが望ましい。

【0065】

10

20

30

40

50

データ配線 332 とソース及びドレーン電極 334、336 の上部には低誘電率を有する有機膜からなる保護膜 340 が形成されているが、保護膜 340 はドレーン電極 336 をあらかずドレーンコンタクトホール 340a を有する。

【0066】

次に、保護膜 340 上部にはチャンネル遮光膜 344 が形成されて薄膜トランジスタのチャンネルを覆っている。チャンネル遮光膜 344 は金属物質で形成されることが良い。続いて、チャンネル遮光膜 344 の上部には透明導電物質で構成された画素電極 342 が形成されているが、画素電極 342 はドレーンコンタクトホール 340a を通してドレーン電極 336 と連結し、第 1 及び第 2 ブラックマトリックス 316a、316b そしてデータ配線 332 と重なる。

10

【0067】

一方、第 2 基板 350 の内側面には光吸収層 352 が形成されていて、その上にコレステリック液晶カラーフィルター 354a、354b が形成されている。コレステリック液晶カラーフィルター 354a、354b の上部には透明導電物質で構成された共通電極 356 が形成されている。

【0068】

次に、共通電極 356 と画素電極 342 間には液晶層 360 が形成されていて、第 1 基板 310 の外側の面には位相差板 372 と偏光板 374 が順に配置されている。

【0069】

このように、本発明の第 3 の実施の形態では、薄膜トランジスタ上部に薄膜トランジスタのチャンネルに対応するチャンネル遮光膜 344 を形成し、ゲート電極 324 下部にデータ配線 332 と重なる第 1 及び第 2 ブラックマトリックス 316a、316b を形成して、漏れ電流の発生を防止してデータ配線 332 近くにおける光漏れを防止できる。ここで、データ配線 332 の幅は約 8 μm で形成されることができる。

20

【0070】

チャンネル遮光膜 344 は、保護膜 340 と画素電極 342 間に形成されているが、画素電極 342 の下部に形成されることもできる。

一方、第 1 及び第 2 ブラックマトリックス上部のオーバーコート層を省略することもできるので、このような本発明の第 4 の実施の形態による反射型液晶表示装置に対して図 9 と図 10A 及び図 10B に図示した。

30

【0071】

図 9 は、本発明の第 4 の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図であって、図 10A 及び図 10B は、図 9 において各々 XA-XA 線及び XB-XB 線に沿って切った断面図である。

【0072】

図 9 に示したように、オーバーコート層を除いて第 4 実施の形態は先に第 3 実施の形態と同一な構造を有するので、同一な部分に対しては同種の番号を附与してこれに対する説明は省略する。

【0073】

次に、図 10A 及び図 10B に示したように、第 1 基板 410 と第 2 基板 450 が一定間隔離隔されて向かい合っているが、第 1 基板 410 は透明な基板で構成されることが望ましく、第 2 基板 450 は透明な基板で構成されることもでき、不透明な基板で構成されることもある。第 1 基板 410 の内側面に第 1 及び第 2 ブラックマトリックス 416a、416b が形成されている。

40

【0074】

また、第 1 基板 410 の内側面にはゲート電極 424 及びゲート配線（図示せず）が形成されていて、その上にゲート絶縁膜 426 が形成されている。第 1 及び第 2 ブラックマトリックス 416a、416b はゲート電極 424 と同一な物質で形成されることができる。

【0075】

50

ゲート絶縁膜 4 2 6 上部にはゲート電極 4 2 4 と対応するアクティブ層 4 2 8 が形成されていて、その上にソース及びドレイン電極 4 3 4、4 3 6 が形成されている。先に言及したように、ソース及びドレイン電極 4 3 4、4 3 6 間の現われたアクティブ層 4 2 8 は薄膜トランジスタのチャンネルになる。

【0076】

また、ゲート絶縁膜 4 2 6 の上部にはソース及びドレイン電極 4 3 4、4 3 6 と同一な物質で構成されたデータ配線 4 3 2 が形成されているが、データ配線 4 3 2 はソース電極 4 3 4 と連結しており、ゲート配線と交差して画素領域を定義する。また、データ配線 4 3 2 は第 1 及び第 2 ブラックマトリックス 4 1 6 a、4 1 6 b と重なる。図示しなかったが、アクティブ層 4 2 8 とソース及びドレイン電極 4 3 4、4 3 6 間には接触抵抗を低くするためのオーミックコンタクト層が形成されることが望ましい。

10

【0077】

データ配線 4 3 2 とソース及びドレイン電極 4 3 4、4 3 6 の上部には低誘電率を有する有機膜からなる保護膜 4 4 0 が形成されているが、保護膜 4 4 0 はドレイン電極 4 3 6 をあらかずドレインコンタクトホール 4 4 0 a を有する。

【0078】

次に、保護膜 4 4 0 上部にはチャンネル遮光膜 4 4 4 が形成されて薄膜トランジスタのチャンネルを覆っている。チャンネル遮光膜 4 4 4 は金属物質で形成されることが良い。

【0079】

続いて、チャンネル遮光膜 4 4 4 の上部には透明導電物質で構成された画素電極 4 4 2 が形成されているが、画素電極 4 4 2 はドレインコンタクトホール 4 4 0 a を通してドレイン電極 4 3 6 と連結し、第 1 及び第 2 ブラックマトリックス 4 1 6 a、4 1 6 b そしてデータ配線 4 3 2 と重なる。

20

【0080】

一方、第 2 基板 4 5 0 の内側面には光吸収層 4 5 2 が形成されていて、その上にコレステリック液晶カラーフィルター 4 5 4 a、4 5 4 b が形成されている。コレステリック液晶カラーフィルター 4 5 4 a、4 5 4 b の上部には透明導電物質で構成された共通電極 4 5 6 が形成されている。

【0081】

次に、共通電極 4 5 6 と画素電極 4 4 2 間には液晶層 4 6 0 が形成されていて、第 1 基板 4 1 0 の外側の面には位相差板 4 7 2 と偏光板 4 7 4 が順に配置されている。

30

【0082】

このように、本発明の第 4 の実施の形態では、薄膜トランジスタ上部に薄膜トランジスタのチャンネルに対応するチャンネル遮光膜 4 4 4 を形成し、データ配線 4 3 2 と重なる第 1 及び第 2 ブラックマトリックス 4 1 6 a、4 1 6 b を形成して、漏れ電流の発生を防止してデータ配線 4 3 2 近くにおける光漏れを防止できる。ここで、データ配線 4 3 2 の幅は約 8 μm で形成されることができる。

【0083】

チャンネル遮光膜 4 4 4 は、保護膜 4 4 0 と画素電極 4 4 2 間に形成されているが、画素電極 4 4 2 の下部に形成されることもできる。

40

【0084】

本発明は前記した実施の形態に限定されなく、本発明の精神を外れない限り多様な変化と変形が可能である。

【図面の簡単な説明】

【0085】

【図 1】従来のコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図。

【図 2 A】図 1 において I I A - I I A 線に沿って切った断面図。

【図 2 B】図 1 において I I B - I I B 線に沿って切った断面図。

50

【図3】本発明の第1の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図。

【図4A】図3においてI V A - I V A線に沿って切った断面図。

【図4B】図3においてI V B - I V B線に沿って切った断面図。

【図5】本発明の第2の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図。

【図6A】図5においてV I A - V I A線に沿って切った断面図。

【図6B】図5においてV I B - V I B線に沿って切った断面図。

【図7】本発明の第3の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図。

【図8A】図7においてV I I I A - V I I I A線に沿って切った断面図。

【図8B】図7においてV I I I B - V I I I B線に沿って切った断面図。

【図9】本発明の第4の実施の形態によるコレステリック液晶カラーフィルターを含む反射型液晶表示装置の平面図。

【図10A】図9においてX A - X A線に沿って切った断面図。

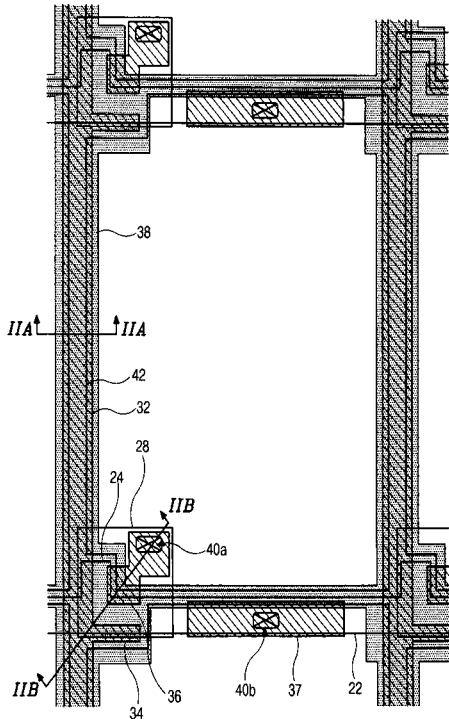
【図10B】図9においてX B - X B線に沿って切った断面図。

【符号の説明】

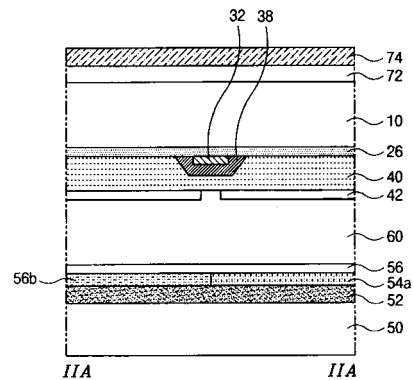
【0086】

110：第1基板、150：第2基板、124：ゲート絶縁膜、126：ゲート絶縁膜、128：アクティブ層、134：ソース電極、136：ドレイン電極、140：保護膜、140a：ドレインコンタクトホール、142：画素電極、144：チャンネル遮光膜、152：光吸収層、154a、154b：コレステリック液晶カラーフィルター、156：共通電極、160：液晶層、172：位相差板、174：偏光板。

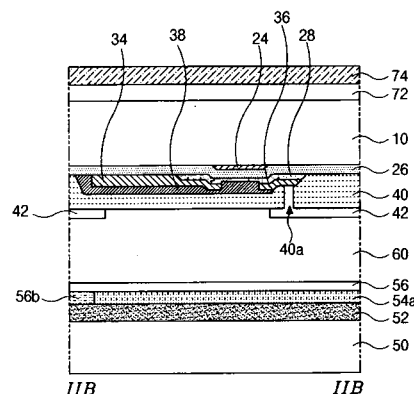
【図1】



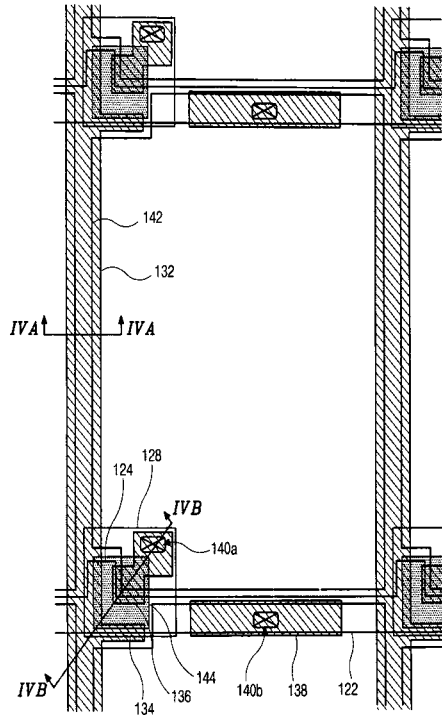
【図2A】



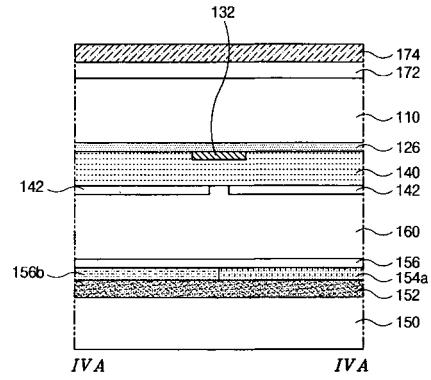
【図2B】



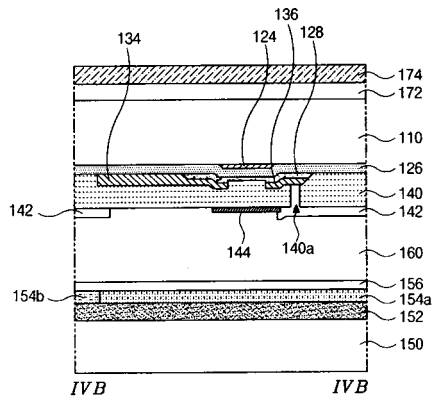
【 図 3 】



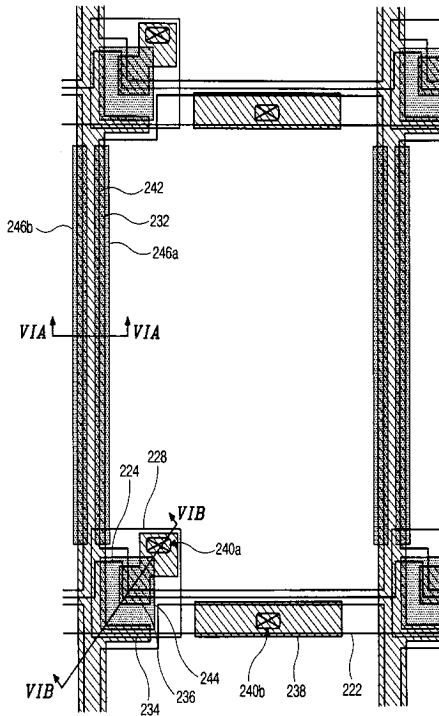
【 図 4 A 】



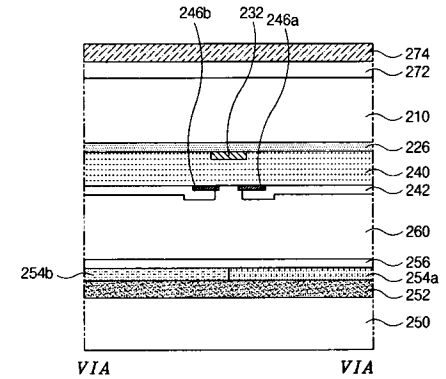
【 図 4 B 】



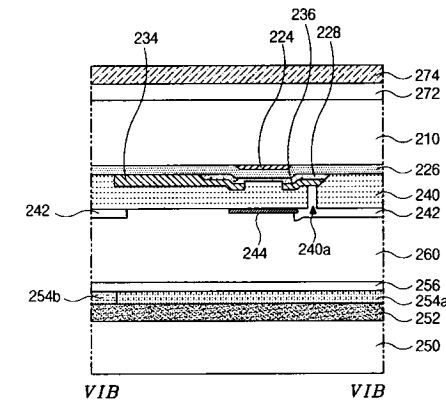
【 図 5 】



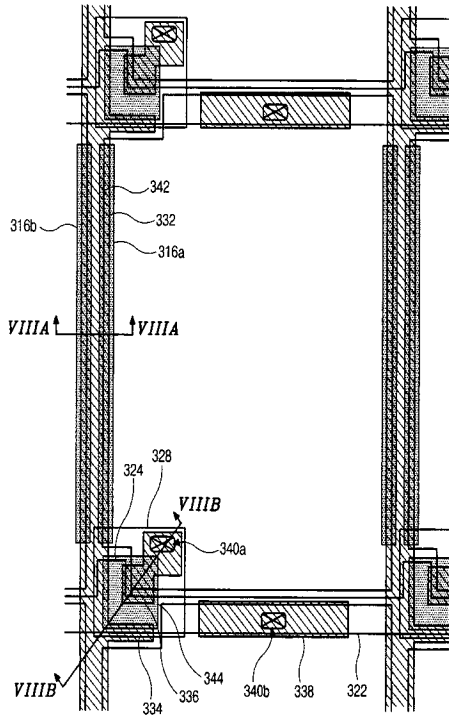
【 図 6 A 】



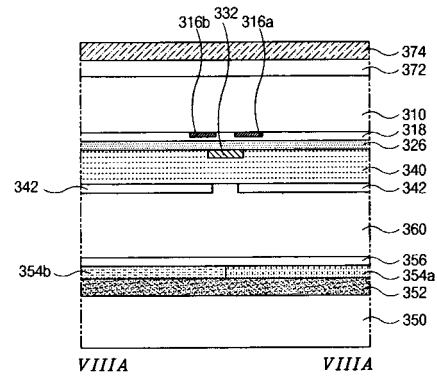
【 図 6 B 】



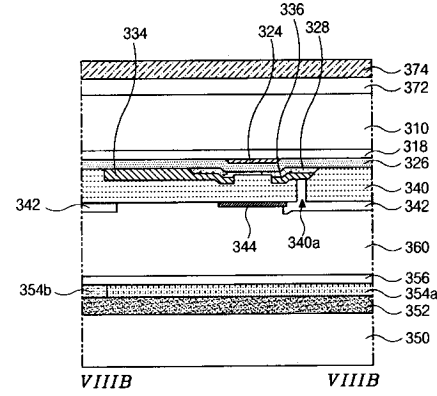
【 図 7 】



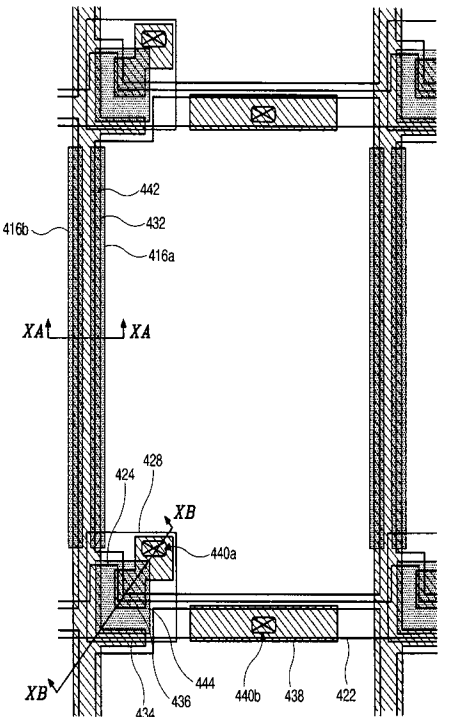
【 図 8 A 】



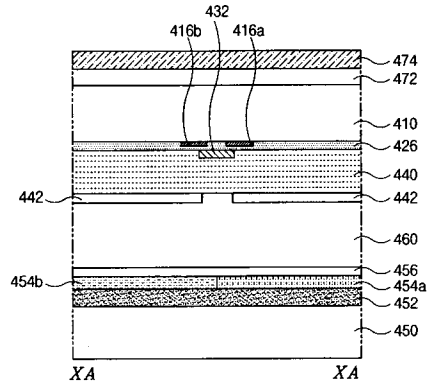
【 図 8 B 】



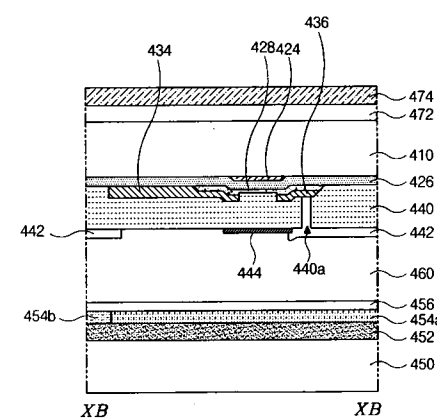
【 図 9 】



【 図 10 A 】



【 図 10 B 】



フロントページの続き

(72)発明者 ジョン・ウォン・ムン

大韓民国、431-824 キョンギ-ド、アニョン-シ、ドンガン-グ、ピサン3-ドン、ラッキー-ヴィラ 1049-1、401-ホ

(72)発明者 ムン・チョル・キム

大韓民国、431-080 キョンギ-ド、アニョン-シ、ドンガン-グ、ホギ-ドン、ソンシム・アーパートメント 953-3、906-ホ

Fターム(参考) 2H091 FA02Y FA11X FA14Y FA34Y FB02 FB08 FD04 FD06 GA13 GA16
LA03 LA30
2H092 JA26 JA46 JB35 JB52 JB58 KB22 KB26 NA21 PA08 PA09
PA10 PA12

专利名称(译)	反射型液晶表示装置		
公开(公告)号	JP2004212945A	公开(公告)日	2004-07-29
申请号	JP2003360831	申请日	2003-10-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	ジョンウォンムン ムンチョルキム		
发明人	ジョン・ウォン・ムン ムン・チョル・キム		
IPC分类号	G02F1/1335 G02F1/13363 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136209 G02F1/133553 G02F2001/133521 G02F2001/133543		
FI分类号	G02F1/1368 G02F1/1335.500 G02F1/1335.525 G02F1/13363		
F-TERM分类号	2H091/FA02Y 2H091/FA11X 2H091/FA14Y 2H091/FA34Y 2H091/FB02 2H091/FB08 2H091/FD04 2H091/FD06 2H091/GA13 2H091/GA16 2H091/LA03 2H091/LA30 2H092/JA26 2H092/JA46 2H092/JB35 2H092/JB52 2H092/JB58 2H092/KB22 2H092/KB26 2H092/NA21 2H092/PA08 2H092/PA09 2H092/PA10 2H092/PA12 2H191/FA02Y 2H191/FA03Y 2H191/FA13Y 2H191/FA14Y 2H191/FA15Y 2H191/FA22X 2H191/FA30X 2H191/FA94Y 2H191/FB02 2H191/FB05 2H191/FB14 2H191/FD07 2H191/FD22 2H191/FD25 2H191/GA04 2H191/GA05 2H191/GA19 2H191/GA22 2H191/HA18 2H191/LA15 2H191/LA19 2H191/LA22 2H191/LA40 2H191/NA45 2H191/PA44 2H191/PA62 2H192/AA24 2H192/BC31 2H192/BC77 2H192/CB05 2H192/CC66 2H192/DA02 2H192/DA42 2H192/EA04 2H192/EA13 2H192/EA17 2H192/EA43 2H192/EA66 2H291/FA02Y 2H291/FA03Y 2H291/FA13Y 2H291/FA14Y 2H291/FA15Y 2H291/FA22X 2H291/FA30X 2H291/FA94Y 2H291/FB02 2H291/FB05 2H291/FB14 2H291/FD07 2H291/FD22 2H291/FD25 2H291/GA04 2H291/GA05 2H291/GA19 2H291/GA22 2H291/HA18 2H291/LA15 2H291/LA19 2H291/LA22 2H291/LA40 2H291/NA45 2H291/PA44 2H291/PA62		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020020085360 2002-12-27 KR		
其他公开文献	JP3770610B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够防止薄膜晶体管的漏电流的反射型液晶显示装置。解决方案：包括胆甾型液晶滤色器的传统反射型液晶显示装置具有黑矩阵，该黑矩阵形成为通过防止薄膜晶体管产生漏电流来阻挡数据线附近的光泄漏。然而，黑色矩阵由具有低电阻和高介电常数的树脂形成，因此产生来自薄膜晶体管的漏电流。包括作为本发明实施例的胆甾型液晶滤色器的反射型液晶显示装置具有由金属物质形成的沟道遮光膜，以加宽数据线的宽度，并且还具有与数据重叠形成的黑矩阵用于防止数据线附近的光泄漏的导线，从而防止薄膜晶体管产生漏电流。 Ž

