

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-102282

(P2004-102282A)

(43) 公開日 平成16年4月2日(2004.4.2)

(51) Int.Cl.⁷

G02F 1/1368

G02F 1/1343

G09F 9/30

F I

G02F 1/1368

G02F 1/1343

G09F 9/30 338

テーマコード (参考)

2H092

5C094

審査請求 未請求 請求項の数 14 O L (全 18 頁)

(21) 出願番号 特願2003-313401 (P2003-313401)
 (22) 出願日 平成15年9月5日 (2003.9.5)
 (31) 優先権主張番号 2002-053803
 (32) 優先日 平成14年9月6日 (2002.9.6)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 大韓民国京畿道水原市靈通区梅灘洞 4 1 6
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子
 (72) 発明者 宋 長 根
 大韓民国ソウル市瑞草区瑞草 4 洞三益アパ
 ート 5 棟 2 0 1 号

最終頁に続く

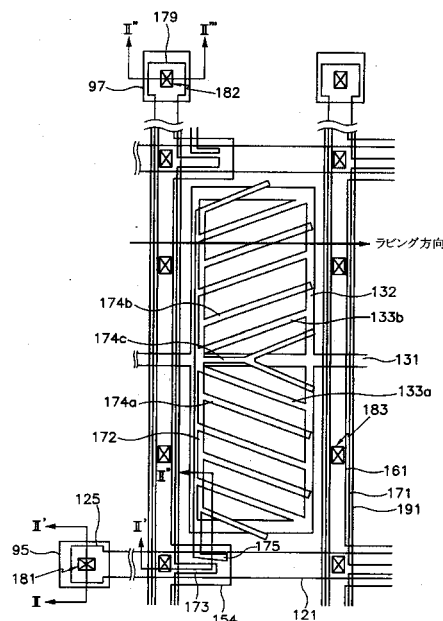
(54) 【発明の名称】 液晶表示装置及びその薄膜トランジスタ表示板

(57) 【要約】

【課題】 本発明が目的とする技術的課題は、SIPSモードを越える優れた特性を示す液晶表示装置用薄膜トランジスタ表示板を提供することにある。

【解決手段】 絶縁基板上に形成されているゲート線、ゲート線と絶縁されて交差しているデータ線、ゲート線とデータ線が交差して構成される画素領域内に形成されている複数の共通電極を含む共通電極配線、画素領域内に形成されて共通電極と平行な複数の枝部を含む画素電極、ゲート線、データ線及び画素電極に3端子がそれぞれ連結されている薄膜トランジスタを含み、共通電極とゲート線がなす角度の内で小さい角度が7度から23度の間にあり、共通電極と画素電極枝部は交互に配置されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

絶縁基板、
前記絶縁基板上に形成されているゲート線と、
前記ゲート線と絶縁されて交差しているデータ線と、
前記ゲート線と前記データ線が交差して構成される画素領域内に形成されている複数の共通電極を含む共通電極配線と、
前記画素領域内に形成されて前記共通電極と平行な複数の枝部を含む画素電極と、
前記ゲート線、前記データ線及び前記画素電極に 3 端子がそれぞれ連結されている薄膜トランジスタとを含み、
前記共通電極と前記ゲート線がなす角度の内で小さい角度が 7 度から 23 度の間にあり、
前記共通電極と前記画素電極枝部は交互に配置されている、薄膜トランジスタ表示板。

10

【請求項 2】

前記共通電極はそれが向かう方向によって第 1 共通電極と第 2 共通電極に区分され、前記第 1 共通電極と第 2 共通電極がなす角度は 15 度から 45 度の間にある請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 3】

前記画素電極枝部は、前記第 1 共通電極と並ぶ第 1 枝部と前記第 2 共通電極と並ぶ第 2 枝部に区分される請求項 2 に記載の薄膜トランジスタ表示板。

【請求項 4】

前記共通電極配線は、前記ゲート線と平行な共通電極線、前記複数の共通電極と前記共通電極線を連結しているフレームを含む請求項 1 に記載の薄膜トランジスタ表示板。

20

【請求項 5】

前記画素電極は、前記複数の枝部を連結し、前記データ線と並んで形成されている幹部を含む請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 6】

絶縁基板と、
前記絶縁基板上に形成されて横方向に延びているゲート線、及び前記ゲート線に連結されているゲート電極を含むゲート配線と、
前記絶縁基板上に形成されて横方向に延びている共通電極線、及び前記共通電極線に連結されている複数の共通電極を含む共通電極配線と、
前記ゲート配線と前記共通電極配線上に形成されているゲート絶縁膜と、
前記ゲート絶縁膜上に形成されて前記ゲート電極と重なるチャンネル部を含む非晶質シリコン層と、
前記非晶質シリコン層上に形成されて前記ゲート電極を中心にソース部とドレイン部に分離されている抵抗性接触層と、
前記抵抗性接触層上に形成されて縦方向に延びているデータ線、前記データ線に連結されて前記ソース部上に位置するソース電極、及び前記ドレイン部上に位置するドレイン電極を含むデータ配線と、
前記ドレイン電極に連結されて前記共通電極と平行な複数の枝部を含む画素電極と、
前記データ配線と前記画素電極上に形成されている保護膜とを含み、
前記共通電極と前記ゲート線がなす角度の内で小さい角度が 7 度から 23 度の間にあり、
前記共通電極と前記画素電極枝部は交互に配置されている薄膜トランジスタ表示板。

30

40

【請求項 7】

前記共通電極はそれが向かう方向によって第 1 共通電極と第 2 共通電極に区分され、前記第 1 共通電極と第 2 共通電極がなす角度は 15 度から 45 度の間にある請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 8】

前記画素電極枝部は、前記第 1 共通電極と平行な第 1 枝部と前記第 2 共通電極と平行な第 2 枝部に区分される請求項 7 に記載の薄膜トランジスタ表示板。

50

【請求項 9】

前記保護膜上に前記データ線に沿って形成されており、前記保護膜に形成されている接触孔を通じて前記データ線と連結されている補助データ線をさらに含む請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 10】

前記保護膜上に形成されており、前記保護膜と前記ゲート絶縁膜に形成されている接触孔を通じて前記ゲート線の端部と連結されているゲート接触補助部材、及び前記保護膜に形成されている接触孔を通じて前記データ線の端部と連結されているデータ接触補助部材をさらに含む請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 11】

前記共通電極配線は前記ゲート線と平行な共通電極線、前記複数の共通電極と前記共通電極線を連結しているフレームを含む請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 12】

前記画素電極は前記複数の画素電極枝部を連結し、前記データ線と平行に形成されている幹部を更に含む請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 13】

前記データ配線と前記画素電極は非晶質シリコン層、抵抗性接触層及び金属層の 3 重層から構成される請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 14】

第 1 絶縁基板と、
前記第 1 絶縁基板上に形成されているゲート線と、
前記ゲート線と絶縁されて交差しているデータ線と、
前記ゲート線と前記データ線が交差して構成される画素領域内に形成されている複数の共通電極を含む共通電極配線と、
前記画素領域内に形成されて、前記共通電極と平行な複数の枝部を含む画素電極と、
前記ゲート線、前記データ線及び前記画素電極に 3 端子がそれぞれ連結されている薄膜トランジスタと、
前記第 1 絶縁基板と対向している第 2 絶縁基板と、
前記第 1 絶縁基板と前記第 2 絶縁基板の間に挟持されている液晶物質とを含み、
前記共通電極と前記ゲート線がなす角度の内で小さい角度が 7 度から 23 度の間にあり、
前記共通電極と前記画素電極枝部は交互に配置されており、前記液晶物質に含まれている液晶分子はその長軸がゲート線と平行な方向に配向されている液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置用薄膜トランジスタ表示板及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、上部表示板と下部表示板間に液晶物質を注入し液晶に電界を印加して液晶の配向を変更させることによって、これを通過する光の偏光状態に変化を誘導し、偏光状態によって偏光板を通過する光の量が変わることによって画像を表示する装置である。

【0003】

液晶に電界を印加するためには、二つの電極が必要であるが、このうち一つは各画素ごとに別個形成する画素電極であり、もう一つは全ての画素に共通に形成され、基準となる電位が印加される共通電極である。

【0004】

液晶表示装置には、画素電極と共通電極が各々別の基板に形成されて、基板に対し垂直方向の電界を形成する垂直電界型と、二つの電極が全て同じ基板上に形成されて、基板に対し平行方向の電界を形成する平行電界型液晶表示装置がある。このうち後者を IPS (

10

20

30

40

50

In Plane Switching) モード液晶表示装置ともいい、IPSモードは広視野角を実現するに有効であることが知られている。

【0005】

しかし、IPSモードは左右の色シフトが激しく、特定方向で階調反転が発生する問題点がある。これを解決するために図10a及び図10bに示したようなSIPS(Super In Plane Switching)モードが開発された。SIPS構造は、既存IPSモードの左右の色シフトや特定方向での階調反転問題を解決した優れた構造ではあるが、これも問題点を抱えている。つまり、図10aのような構造では、データ線が屈折しているためデータ線の抵抗及び寄生容量が増加する等の問題がある。また、図10bのような構造では、共通電極が占める面積が広くて開口率が減少する等の問題がある。

10

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明が解決しようとする技術的課題は、SIPSモードを越える優れた特性を示す液晶表示装置用薄膜トランジスタ表示板を提供することにある。

【課題を解決するための手段】

【0007】

このような課題を解決するために本発明では、手指状又は梯子状或いは簾状と呼べる電極形状を用い、共通電極と画素電極の線状部が大略交互に配置され、ゲート線に対して7度から23度の間の角度をなすように形成する。

20

【0008】

具体的には、絶縁基板、前記絶縁基板上に形成されているゲート線、前記ゲート線と絶縁され交差しているデータ線、前記ゲート線と前記データ線が交差して構成する画素領域内に形成されている複数の共通電極を含む共通電極配線、前記画素領域内に形成されており前記共通電極と平行な複数の枝部を含む画素電極、前記ゲート線、前記データ線及び前記画素電極に3端子がそれぞれ連結されている薄膜トランジスタを含み、前記共通電極と前記ゲート線がなす各角度の内小さい角度が7度から23度の間にあり、前記共通電極と前記画素電極の枝部は交互に配置されている薄膜トランジスタ表示板を提供する。

【0009】

この際、前記共通電極は、それが向かう方向によって第1共通電極と第2共通電極に区分されて、前記第1共通電極と第2共通電極がなす角度は15度から45度の間にあり、前記画素電極の枝部は前記第1共通電極と並ぶ(平行な)第1枝部と、前記第2共通電極と並ぶ(平行な)第2枝部に区分されるのが好ましい。なお、前記共通電極配線は前記ゲート線と平行な共通電極線、前記複数の共通電極と前記共通電極線を連結しているフレームを含み、前記画素電極は前記複数の枝部を連結して前記データ線と並んで形成されている幹部を含む。

30

【0010】

また、絶縁基板、前記絶縁基板上に形成されて横方向に延びているゲート線、前記ゲート線に連結されているゲート電極を含むゲート配線、前記絶縁基板上に形成されて横方向に延びている共通電極線と前記共通電極線に連結されている複数の共通電極を含む共通電極配線、前記ゲート配線と前記共通電極配線上に形成されているゲート絶縁膜、前記ゲート絶縁膜上に形成されて前記ゲート電極と重なるチャンネル部を含む非晶質シリコン層、前記非晶質シリコン層上に形成されており、前記ゲート電極を中心にソース部とドレイン部に分離されている抵抗性接触層、前記抵抗性接触層上に形成されて縦方向に延びているデータ線、前記データ線に連結されて前記ソース部上に位置するソース電極、前記ドレイン部上に位置するドレイン電極を含むデータ配線、前記ドレイン電極に連結されて前記共通電極と平行な複数の枝部を含む画素電極、前記データ配線と前記画素電極上に形成されている保護膜を含んでおり、前記共通電極と前記ゲート線がなす各角度の内小さい角度が7度から23度の間にあり、前記共通電極と前記画素電極の枝部は交互に配置されている薄膜トランジスタ表示板を提供する。

40

50

【0011】

前記共通電極は、それが向かう方向によって第1共通電極と第2共通電極に区分され、前記第1共通電極と第2共通電極がなす角度は15度から45度の間にあるのが好ましく、前記画素電極の枝部は、前記第1共通電極と平行な第1枝部と前記第2共通電極と平行な第2枝部に区分されるのが好ましい。前記保護膜上に前記データ線に沿って形成されており、前記保護膜に形成されている接触孔を通じて前記データ線と連結されている補助データ線、前記保護膜と前記ゲート絶縁膜に形成されている接触孔を通じて前記ゲート線の端部と連結されているゲート接触補助部材及び前記保護膜に形成されている接触孔を通じて前記データ線の端部と連結されているデータ接触補助部材をさらに含む。さらに、前記共通電極配線は、前記ゲート線と平行な共通電極線、前記複数の共通電極と前記共通電極線を連結しているフレームを含み、前記画素電極は前記複数の枝部を連結し、前記データ線と並んで形成されている幹部を含むことができ、前記データ配線と前記画素電極は非晶質シリコン層、抵抗性接触層及び金属層の3重層から構成される。

【0012】

第1絶縁基板、前記第1絶縁基板上に形成されているゲート線、前記ゲート線と絶縁され交差しているデータ線、前記ゲート線と前記データ線が交差して構成される画素領域内に形成されている複数の共通電極を含む共通電極配線、前記画素領域内に形成されて前記共通電極と平行な複数の枝部を含む画素電極、前記ゲート線、前記データ線及び前記画素電極に3端子がそれぞれ連結されている薄膜トランジスタ、前記第1絶縁基板と対向している第2絶縁基板、前記第1絶縁基板と前記第2絶縁基板の間に挟持されている液晶物質を含み、前記共通電極と前記ゲート線がなす各角度の内で小さい角度が7度から23度の間にあり、前記共通電極と前記画素電極の枝部は交互に配置されており、前記液晶物質に含まれている液晶分子はその長軸がゲート線と平行な方向に配向されている液晶表示装置を提供する。

【発明の効果】

【0013】

本発明による薄膜トランジスタ表示板は、既存のIPS構造やSIPS構造の薄膜トランジスタ表示板に比べて、側面クロストーク、データ線信号遅延、輝度、開口率等において向上した特性を示す薄膜トランジスタ表示板を得ることができる。

【発明を実施するための最良の形態】

【0014】

添付した図面を参照して本発明の実施例に対して本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な形態で実現することができ、ここで説明する実施例に限定されない。

【0015】

図面は、層及び領域を明確に表現するために厚さを拡大して示している。明細書全体を通じて類似した部分については同一な図面符号を付けている。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時は、中間に他の部分がないことを意味する。

【0016】

次に、図面を参照して本発明の実施例による液晶表示装置用薄膜トランジスタ表示板の構造について説明する。

図1は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図2は図1のII-II'線、II'-II''線及びII''-II'''線による断面図である。

【0017】

絶縁基板110上に横方向にゲート線121が延びており、ゲート線121にはゲート電極123が連結されている。この際、ゲート線121の一方の端部分125は外部回路と連結のために幅が拡張されている。

【0018】

10

20

30

40

50

また、絶縁基板 110 上には、ゲート線 121 平行に横方向に共通電極線 131 が形成されており、共通電極線 131 には共通電極フレーム 132 が連結されており、共通電極フレーム 132 には斜方向に延びている共通電極 133a, 133b が連結されている。共通電極 133a, 133b は右上方向共通電極 133a と右下方向共通電極 133b から構成される。右上方向共通電極 133a は、図中右上方向に延在し、右下方向共通電極 133b は、図中右下方向に延在している。右上方向共通電極 133a と右下方向共通電極 133b は互いに $30^\circ \pm 15^\circ$ の角度をなしている。

【0019】

ゲート配線 121, 123, 125 と共通電極配線 131, 132, 133a, 133b 上にはゲート絶縁膜 140 が形成されている。ゲート絶縁膜 140 上には水素で終端処理した真性半導体の非晶質シリコン層 151, 154 が形成されている。非晶質シリコン層 151 は、ゲート電極 123 上に位置する薄膜トランジスタのチャンネル対応部 154 (本来はチャンネル自身であるが、説明の都合により、チャンネル周辺を含むこともある) から縦方向に長く伸びており、上下のチャンネル対応部 154 を連結しながらデータ線 171 に沿って形成されている。非晶質シリコン層 151, 154 の上には抵抗性接触層 161, 163, 165 が形成されている。抵抗性接触層 161, 163, 165 はチャンネル対応部 154 上で両側に分離されてソース部接触層 163 とドレイン部接触層 165 を構成する点を除けば非晶質シリコン層 151, 154 と大体同じ平面的模様を有する。この際、抵抗性接触層 161, 163, 165 は N 型不純物で高濃度にドーピングされた非晶質シリコンを用いて構成される。

【0020】

抵抗性接触層 161, 163, 165 上にはデータ線 171 が縦方向に延びており、データ線 171 には分枝としてソース電極 173 が形成されている。ソース電極 173 はソース部接触層 163 上に形成されている。ドレイン部接触層 165 上にはドレイン電極 175 が形成されており、ドレイン電極 175 は画素電極幹部 172 と連結されている。データ線 171 の一方の端部分 179 は外部回路と連結するために幅が拡張されている。

【0021】

ゲート電極 123、チャンネル対応部 154、ソース部及びドレイン部接触層 163, 165、ソース電極 173 及びドレイン電極 175 などからなる薄膜トランジスタは、ゲート線 121 を通じて伝達される走査信号によってデータ線 171 に沿って伝達される画像信号を画素電極 172, 174a, 174b, 174c に伝達または遮断するスイッチング素子である。スイッチング素子は多結晶シリコンを利用して形成することもできる。

【0022】

画素電極 172, 174a, 174b, 174c は、データ線 171 と平行で、ドレイン電極 175 と連結されている縦方向の幹部 172 と、幹部 172 に連結されており斜方向または横方向に延びている枝部 174a, 174b, 174c とからなる。枝部 174a, 174b, 174c は右上方向枝部 174b、右下方向枝部 174a 及び右側に延びて端部で分かれる中央枝部 174c から構成される。右下方向枝部 174a は図中右下方向に延在し、右上方向仮支部 174b は図中右上方向に延在し、中央枝部 174c は、図中右側に延在し枝分かれしている。右下方向枝部 174a と右上方向仮支部 174b は、互いに $30^\circ \pm 15^\circ$ の間の角度をなす。中央枝部 174c の分かれた部分も $30^\circ \pm 15^\circ$ の間の角度で分かれている。

【0023】

この際、画素電極の右下方向枝部 174a は右下方向共通電極 133a と平行に並び、右上方向枝部 174b は右上方向共通電極 133b と平行に並んでいる。中央枝部 174c の分かれた二つの部分も、各々右下方向共通電極 133a または右上方向共通電極 133b と平行に並んでいる。

【0024】

従って、共通電極 133a, 133b はゲート線 121 に対して約 $15^\circ \pm 8^\circ$ の角度をなす。つまり、約 7° から 23° の間の角度をなす。共通電極 133a, 133b のゲ

10

20

30

40

50

ート線 1 2 1 に対する角度は鈍角でも表示できるが、ここでは鋭角を基準に表現する。

【 0 0 2 5 】

画素電極 1 7 2 , 1 7 4 a , 1 7 4 b , 1 7 4 c 及びデータ配線 1 7 1 , 1 7 3 , 1 7 5 , 1 7 9 上には保護膜 1 8 0 が形成されている。保護膜 1 8 0 はソース電極 1 7 3 とドレイン電極 1 7 5 の間に露出されている非晶質シリコン層のチャンネル対応部 1 5 4 を保護する役割をする。保護膜 1 8 0 にはゲート線の幅が拡張された端部 1 2 5 、データ線の幅が拡張された端部 1 7 9 及びデータ線 1 7 1 をそれぞれ露出する接触孔 1 8 1 , 1 8 2 , 1 8 3 が形成されている。

【 0 0 2 6 】

保護膜 1 8 0 上には、ITO、IZOまたはクロム (Cr) などの導電物質からなる補助データ線 1 9 1 、ゲート接触補助部材 9 5 及びデータ接触補助部材 9 7 が形成されている。補助データ線 1 9 1 は接触孔 1 8 3 を通じてデータ線 1 7 1 と連結され、データ線 1 7 1 が断線したときも画像信号の伝達が行われるようにしており、ゲート接触補助部材 9 5 とデータ接触補助部材 9 7 はそれぞれ接触孔 1 8 1 , 1 8 2 を通じてゲート線の端部 1 2 5 とデータ線の端部 1 7 9 に連結されている。 10

【 0 0 2 7 】

この際、補助データ線 1 9 1 は形成しないこともある。

補助データ線 1 9 1 と接触補助部材 9 5 , 9 7 上には配向膜 1 1 が形成されている。

【 0 0 2 8 】

このような構造の薄膜トランジスタ表示板は、色フィルターとブラックマトリックスなどが形成されている上部表示板 (図示せず) と結合し、これら薄膜トランジスタ表示板と上部表示板間には液晶物質が注入密封される。液晶物質は液晶の長軸が表示板と平行になるように配向される。配向は補助データ線 1 9 1 と接触補助部材 9 5 , 9 7 上に形成される配向膜 1 1 及び上部表示板の薄膜トランジスタ表示板と対向する面に形成されている配向膜 (図示せず) をラビングして行われる。ラビング方向は図 1 に横向き矢印で示すように横方向 (ゲート線と平行な方向) である。 20

【 0 0 2 9 】

次は、このような構造の液晶表示装置の駆動原理について検討する。

図 1 に示すように、画素電極枝部 1 7 4 a , 1 7 4 b , 1 7 4 c と共通電極 1 3 3 a , 1 3 3 b の間に電界が形成されれば、横方向に配向されていた液晶分子群は電気力線と平行な方向に再配列される。この際、電気力線は画素電極枝部 1 7 4 a , 1 7 4 b , 1 7 4 c と共通電極 1 3 3 a , 1 3 3 b に対して垂直をなす。 30

【 0 0 3 0 】

このような構造の薄膜トランジスタ表示板の特徴を既存の SIP S 構造と比較すると次表のような特性がある。

【 0 0 3 1 】

【表 1】

		SIPS モード		実施例 1 の構造
		図 1 0 a	図 1 0 b	
1	電極間の角度	約 1 5 0 度	約 1 5 0 度	約 3 0 度
2	ラビング方向	データ線 方向	データ線 方向	ゲート線方向 (画素側面クロストーク防止 に有利)
3	画素の模様	ジグザグ形	長方形	長方形 (データ線信号遅延低 減に有利)
4	ディスクリネーショ ンのライン数	3 個または 5 個	3 個または 5 個	1 個 (輝度向上に有利)
5	共通電極による開口 率の減少	なし	有り	なし (開口率の向上に有利)
6	電極間隔設定の容易 性	不利	不利	有利

10

20

上記表に示された本願発明の利点について詳細に説明する。

まず、ラビングがゲート線方向に行われれば、液晶がゲート線方向に配向される。つまり、電界が印加されない状態で液晶分子の長軸がデータ線 1 7 1 と画素電極幹部 1 7 2 に対して垂直をなすように配列されている。従って、データ線 1 7 1 と画素電極幹部 1 7 2 の間に形成される電界によって液晶分子が再配列されて光漏れが発生する現象である側面クロストーク現象は発生しない。液晶分子の最初の配向が既にデータ線 1 7 1 と画素電極幹部 1 7 2 の間で形成される電界と平行な方向なので、そのような電界によって液晶分子の配列が変わることはないためである。

30

【 0 0 3 2 】

画素の模様が長方形であるためデータ線は直線として形成される。従って、図 1 0 a のようにデータ線が屈折した場合に比べて抵抗と寄生静電容量が減少して信号遅延の低減に有利である。

【 0 0 3 3 】

ディスクリネーションラインは液晶の配列が変わる境界部において液晶の配列が乱れる際に発生するが、本願発明の場合、液晶の配列が画素電極の中央枝部 1 7 4 c の上部でのみ変化するのでディスクリネーションラインは一つだけ発生する。しかし、図 1 0 a や図 1 0 b の構造では、画素電極が折れる 3 ケ所でディスクリネーションラインが発生する。

【 0 0 3 4 】

また、図 1 0 b の構造では、画素模様を長方形に作るために画素の左右側に広い共通電極を配置するので開口率が著しく減少する。ところが本願発明では、画素模様を長方形にするために共通電極を広く形成する必要がないので、共通電極による開口率の減少が少ない。

40

【 0 0 3 5 】

図 1 0 a や図 1 0 b の構造では、画素の狭い幅を分割して電極間隔を設定するために電極の数を調整するのが容易ではない。これに対し、本願発明では、画素の広い幅を分割して電極間隔を設定するために電極の数を調整するのが容易である。つまり、図 1 0 a や図 1 0 b では左右方向に分割しているが、本願では上下方向に分割している。

【 0 0 3 6 】

50

このような構造の薄膜トランジスタ表示板は、5回の写真エッチング工程によって製造するが、その過程は次のとおりである。

【0037】

まず、基板110上にゲート金属層を蒸着し写真エッチングして、ゲート配線121, 123, 125と共通電極配線131, 132, 133a, 133bを形成する(第1マスク)。この際、ゲート金属層は物理化学的特性に優れたCrやMo合金などから構成される下部層と、抵抗の小さいAlやAgの合金などから構成される上部層の二重層によって形成することができる。

【0038】

下部層をMo合金によって形成し、上部層をAg合金によって形成した場合には、二つの層は共にAg合金エッチング剤であるリン酸、硝酸、酢酸及び超純水を混合した物質によってエッチングされる。従って、一度のエッチング工程により二重層からなるゲート配線を形成することができる。また、リン酸、硝酸、酢酸及び超純水の混合物によるエッチング比はMo合金に比べてAg合金が大きいいため、ゲート配線121, 123, 125に必要な30°程のテーパ(傾斜)角を得ることができる。

【0039】

次に、窒化ケイ素からなるゲート絶縁膜140、非晶質シリコン層、ドーピングされた非晶質シリコン層の3層膜を連続して積層し、非晶質シリコン層とドーピングされた非晶質シリコン層を共に写真エッチングして、ゲート絶縁膜140上に非晶質シリコン層151, 154と抵抗性接触層161, 163, 165を形成する(第2マスク)。

【0040】

次に、データ金属層を蒸着し写真エッチングしてゲート線121と交差するデータ線171、データ線171と連結されてゲート電極121上部まで延びているソース電極173、データ線171及びソース電極173から分離されて、ゲート電極121を中心にソース電極173と対向するドレイン電極175を含むデータ配線を形成する(第3マスク)。ここで、画素電極172, 174a, 174b, 174cも同時に形成する。

【0041】

この時、データ金属層はCrやMo合金などから構成される下部層とAlやAgの合金などから構成される上部層の二重層で形成することができ、必要に応じて3重層以上に形成することもできる。

【0042】

次に、データ配線171, 173, 175, 179で遮らないドーピングされた非晶質シリコン層(つまり抵抗性接触層)をエッチングして、ゲート電極123を中心に両側に分離して抵抗性接触層161, 163, 165を完成する。次いで、ソース電極173とドレイン電極175の間の露出された非晶質シリコン層チャンネル部154の表面を安定化させるために酸素プラズマ処理を実施するのが好ましい。

【0043】

次に、a-Si:CO膜またはa-Si:OF膜を化学気相蒸着(CVD)法によって成長させたり、窒化ケイ素などの無機絶縁膜を蒸着したり、アクリル系物質などの有機絶縁膜を塗布して保護膜180を形成する。a-Si:CO膜の場合は、気体状のSiH(C₄H₉)₃、SiO₂(CH₃)₄、(SiH)₄O₄(CH₃)₄、Si(C₂H₅O)₄などを基本ソースとして使用し、N₂OまたはO₂などの酸化剤とArやHeなどを混合した気体を流しながら蒸着する。そして、a-Si:OF膜の場合には、SiH₄、SiF₄などにO₂を添加した気体を流しながら蒸着する。ここで、フッ素の補助ソースとしてCF₄を添加してもよい。

【0044】

次いで、写真エッチング工程によりゲート絶縁膜140と共に保護膜180をパターニングして、ゲート線の端部125、データ線の端部179及びデータ線171を露出する接触孔181, 182, 183を形成する。ここで、接触孔181, 182, 183は角のある模様や円形模様に形成することもでき、ゲート線とデータ線の端部125, 179

を露出する接触孔 125, 179 の形状寸法は $2\text{ mm} \times 60\text{ }\mu\text{ m}$ を越えず、 $0.5\text{ mm} \times 15\text{ }\mu\text{ m}$ 以上であることが好ましい (第 4 マスク)。

【0045】

次に、ITO、IZO (商品名: 出光興産 (株) の Indium Zinc Oxide) または Cr などの安定した導電層を蒸着して写真エッチングして、第 1 及び第 2 接触孔 181, 182 を通じてゲート線の端部 125 及びデータ線の端部 179 とそれぞれ連結される接触補助部材 95, 97 を形成し、第 3 接触孔 183 を通じてデータ線 171 と連結される補助データ線 191 を形成する。ITO、IZO または Cr を積層する前の予熱工程で使用する気体は窒素を利用するのが好ましい。これは接触孔 181, 182, 183 を通じて露出されている金属膜の上部に金属酸化膜が形成されることを防止するためである (第 5 マスク)。

この際、補助データ線 191 は形成しなくてもよい。

【0046】

本発明による液晶表示装置用薄膜トランジスタ表示板は、4 回の写真エッチング工程によって製造出来る。これを第 2 実施例として説明する。

【0047】

図 3 は本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図 4 は図 3 の IV-IV' 線、IV'-IV'' 線及び IV''-IV''' 線による断面図である。

【0048】

第 2 実施例による薄膜トランジスタ表示板は、データ配線 171, 173, 175, 179 及び画素電極 172, 174a, 174b, 174c の下にそれと同一な模様の抵抗性接触層 161, 163, 165, 164a, 169 が形成されており、抵抗性接触層 161, 163, 165, 164a, 169 の下にチャンネル部 154 が連結されている点を除けば、抵抗性接触層 161, 163, 165, 164a, 169 と同一な模様の非晶質シリコン層 151, 154, 154a, 159 が形成されている点の特徴である。これはこれら三つの層が同一写真エッチング工程において、一枚のレジスト膜のみを用いて、連続的にパターンニングされるためである。第 2 実施例は、このような特徴を除けば第 1 実施例による薄膜トランジスタ表示板と同一な構造であり、第 1 実施例が持ついろいろな利点などもそのまま持つ。さらに、補助データ線 191 を形成しなくてもよい点も同じである。

【0049】

以下、本発明の第 2 実施例による薄膜トランジスタ表示板を製造する工程について説明する。

図 5 乃至図 9 は、本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板を製造する工程を順序に従って示した断面図である。

【0050】

まず、図 5 に示すように、ゲート金属層を蒸着し、写真エッチングしてゲート線 121、ゲート電極 123 を含むゲート配線 121, 123 と共通電極配線 131, 132, 133a, 133b を形成する (第 1 マスク)。この際、ゲート金属層は物理化学的特性に優れた Cr や Mo 合金などから構成される下部層と抵抗の小さい Al や Ag の合金などから構成される上部層の二重層から形成されることもできる。なお、上に記した “Al や Ag の合金など” には、純アルミや純銀を含む。

【0051】

次に、図 6 に示すように、窒化ケイ素から構成されるゲート絶縁膜 140、非晶質シリコン層 150、抵抗性接触層 160 を化学気相蒸着法を利用して各々 $1,500\text{ }\mu\text{ m}$ 乃至 $5,000\text{ }\mu\text{ m}$ 、 $500\text{ }\mu\text{ m}$ 乃至 $2,000\text{ }\mu\text{ m}$ 、 $300\text{ }\mu\text{ m}$ 乃至 $600\text{ }\mu\text{ m}$ の厚さに連続蒸着し、次いで導電体層 170 を蒸着した後その上に感光膜 (フォトレジスト) PR を $1\text{ }\mu\text{ m}$ 乃至 $2\text{ }\mu\text{ m}$ の厚さに塗布する。

【0052】

その後、マスクを通じて感光膜 PR に光を照射した後現像して、図 6 に示すように感光

膜パターンを形成する。この際、感光膜パターンの中で薄膜トランジスタのチャンネル部 C、つまりソース電極 173 とドレーン電極 175 の間に位置した部分の厚さは、データ配線部 A、つまりデータ配線が形成される部分に位置した部分の厚さより薄くし、その他の部分 B の感光膜は全て除去する。この際、チャンネル部 Cに残っている感光膜の厚さとデータ配線部 Aに残っている感光膜の厚さの比は、後述するエッチング工程の工程条件によって異なることが必要であり、チャンネル部 Cの厚さをデータ配線部 Aの厚さの 1/2 以下にするのが好ましく、例えば、4,000 以下が好ましい。

【0053】

このように、位置によって感光膜の厚さを異ならせるには種々の方法があり得て、A領域の光透過量を調節するために主にスリットや格子形態のパターンを形成したり半透明膜を使用する。図6では、スリット付き遮光パターン11を有する光マスク10を例示している。

10

【0054】

この際、スリット間に位置した線パターンの幅やパターン間の間隔、つまりスリットの幅は露光時使用する露光器の分解能より小さいのが好ましく、半透明膜を利用する場合には、マスク製作時に透過率を調節するために、透過率の異なる薄膜を利用したり厚さの異なる薄膜を利用することができる。

【0055】

このようなマスクを通じて感光膜に光を照射すれば、光に直接露出される部分は高分子が完全に分解され、スリットパターンや半透明膜が形成されている部分は光の照射量が少ないため高分子は不完全分解の状態となり、遮光膜で遮った部分は高分子がほとんど分解されない。次いで、感光膜を現像すれば、分子が分解されなかった高分子部分だけが残され、照射光が少ない中央部分には、全く光が照射されない部分より厚さの薄い感光膜が残るようになる。露光時間を長くすると全ての分子が分解されてしまうため、そうならないように注意が必要である。

20

【0056】

なお、リフローが可能な物質からなる感光膜を形成して、光が完全に透過できる部分と光が完全に透過できない部分に分けられた通常のマスクで露光した後、現像しリフローさせて感光膜が残留しない部分へ感光膜の一部が流れるようにして厚さが異なる感光膜パターンを形成することもできる。

30

【0057】

次に、感光膜パターン及びその下部の膜など、つまり導電体層 170、抵抗性接触層 160 及び非晶質シリコン層 150 に対するエッチングを進める。この時、データ配線部 A にはデータ配線及びその下部の膜などがそのまま残ることと、チャンネル部 C には非晶質シリコン層だけ残ることが必要であり、他の部分 B には、上記三つの層 150, 160, 170 が全て除去されてゲート絶縁膜 140 が露出されることが必要である。

【0058】

まず、図7に示すように、その他の部分 B の露出されている導電体層 170 を除去してその下の接触層 160 を露出させる。この過程には、乾式エッチングや湿式エッチングを両方用いることができ、この際、導電体層 170 はエッチングされ、感光膜パターン PR はほとんどエッチングされない条件下で行うことが良い。しかし、乾式エッチングの場合、導電体層 170 のみをエッチングし、感光膜パターン PR はエッチングされない条件を見つけ出すことが難しいため感光膜パターン PR も共にエッチングされる条件下で行ってもよい。その際には、湿式エッチングのときよりチャンネル部 C 感光膜を厚くして、その過程でチャンネル部 C 感光膜が除去されて下の導電体層 170 が露出されることがないように注意する。

40

【0059】

このようにすれば、チャンネル部 C 及びデータ配線部 B の導電体層 171, 173, 175, 179 と画素電極 172, 174a, 174b, 174c のみが残る、その他部分 B の導電体層は全て除去されて、その下の抵抗性接触層 160 が露出される。残った導電

50

体パターン 171, 173, 175, 179 はソース及びドレーン電極 173, 175 が分離されず連結されている点を除けばデータ配線 171, 173, 175, 179 の形態と同じである。さらに、乾式エッチングを使用した場合は感光膜パターン PR もある程度の厚さがエッチングされる。

【0060】

次いで、その他の部分 B の露出された抵抗性接触層 160 及びその下部の非晶質シリコン層 150 を感光膜と共に乾式エッチング方法で同時に除去する。この際のエッチングは、感光膜パターンと抵抗性接触層 160 及び非晶質シリコン層 150 (非晶質シリコン層と接触層はエッチング選択性がほとんどない) が同時にエッチングされ、ゲート絶縁膜 140 はエッチングされない条件下で行う必要がある。特に感光膜パターンと非晶質シリコン層 150 に対するエッチング比がほぼ同じな条件下でエッチングするのが好ましい。例えば、 SF_6 と HCl の混合気体や、 SF_6 と O_2 の混合気体を使用すれば、ほぼ同じ厚さに二つの膜をエッチングできる。感光膜パターンと非晶質シリコン層 150 に対するエッチング比が同一な場合、チャンネル部 C 感光膜の厚さは非晶質シリコン層 150 と中間層 160 の厚さを合せたものと同じか、それより小さいのが好ましい。

10

【0061】

このようにすれば、チャンネル部 C 感光膜が除去されてソース/ドレーン用導電体パターン 173, 175 が露出され、その他の部分 B の抵抗性接触層 160 及び非晶質シリコン層 150 が除去されてその下のゲート絶縁膜 140 が露出される。なお、データ配線部 A の感光膜もまたエッチングされて厚さが薄くなる。この段階で非晶質シリコン層 151, 154, 154a, 159 が完成する。非晶質シリコン層 151, 154, 154a, 159 の上には抵抗性接触層 161, 163, 165, 164a, 169 が形成されている。

20

次いで、アッシングによって感光膜の表面を削り、チャンネル部 C にある薄い感光膜を完全に除去する。

【0062】

更に、図 8 に示すように、チャンネル部 C の導電体層と抵抗性接触層をエッチングして除去し、ソースとドレーンに分離された導電体パターン 173, 175 及びその下のソース/ドレーン用抵抗性接触層 163, 165 を完成する。この際、エッチングはソース/ドレーン用導電体パターン 173, 175 と抵抗性接触層パターン 163, 165 の両方に対し乾式エッチングのみで行うことができ、ソース/ドレーン用導電体パターン 173, 175 に対しては湿式エッチングで、抵抗性接触層パターン 163, 165 に対しては乾式エッチングで行うことも出来る。前者の場合、ソース/ドレーン用導電体パターン 173, 175 と抵抗性接触層パターン 163, 165 のエッチング選択比の大きい条件下でエッチングを行うことが好ましく、その理由は、エッチング選択比が大きい場合エッチング終了点を見つけることが難しくチャンネル部 C に残る半導体パターン 154 の厚さを調節するのが容易ではないためである。湿式エッチングと乾式エッチングを入れ替えて行う後者の場合には、湿式エッチングされるソース/ドレーン用導電体パターン 173, 175 の側面はエッチングされるが、乾式エッチングされる抵抗性接触層パターン 163, 165 はほとんどエッチングされないため階段状に形成される。抵抗性接触層 163, 165 及び非晶質シリコン層のチャンネル部 154 をエッチングするとき使用するエッチング気体の例としては、 CF_4 と HCl の混合気体や CF_4 と O_2 の混合気体があり、 CF_4 と O_2 を用いれば非晶質シリコン層のチャンネル部 154 を均一な厚さに残すことができる。しかし、非晶質シリコン層のチャンネル部 154 の一部が除去されて薄くなることもあり、感光膜 PR もここである程度の厚さがエッチングされる。この際のエッチングはゲート絶縁膜 140 がエッチングされない条件下で行う必要があり、感光膜 PR がエッチングされてその下のデータ配線 171, 173, 175, 179 及び画素電極 172, 174a, 174b, 174c が露出されないように感光膜パターンの厚いことが好ましい。

30

40

【0063】

こうすることで、ソース電極 173 とドレーン電極 175 が分離されながらデータ配線

50

171, 173, 175, 179とその下の抵抗性接触層パターン161, 163, 165が完成する。

【0064】

最後に、データ配線部Aだけに残っていた感光膜PRを除去する。しかし、この感光膜PRの除去は、ソース/ドレイン用導電体パターン173, 175を分離するためにチャネル部Cの導電体を除去してから、その下の抵抗性接触層163, 165をエッチング分離する前に行うこともできる。

【0065】

前述のように、湿式エッチングと乾式エッチングを交互に実施したり、乾式エッチングのみを用いることができる。後者の場合には、一種類のエッチングのみを使用するため工程が比較的簡便だが、適当なエッチング条件を見つけたことが難しい。前者の場合には、エッチング条件を見つけることは比較的簡単だが工程が後者に比べて面倒な点がある(第2マスク)。

【0066】

図9に示すように、a-Si:C:O膜またはa-Si:O:F膜を化学気相蒸着(CVD)法によって成長させたり、窒化ケイ素などの無機絶縁物質を蒸着したり、またはアクリル系物質などの有機絶縁物質を塗布して保護膜180を形成する。ここで、a-Si:C:O膜の場合には気体状態のSiH(CH₃)₃、SiO₂(CH₃)₄、(SiH)₄O₄(CH₃)₄、Si(C₂H₅O)₄などを基本ソースとして使用し、N₂OまたはO₂などの酸化剤とArやHeなどを混合した気体を流しながら蒸着する。なお、a-Si:O:F膜の場合には、SiH₄、SiF₄などにO₂を添加した気体を流しながら蒸着する。ここで、フッ素の補助ソースとしてCF₄を添加してもよい。

【0067】

次いで、保護膜180をゲート絶縁膜140とともに写真エッチングしてゲート線の端部125、データ線の端部179及びデータ線171を各々露出する接触孔181, 182, 183を形成する。ゲート線とデータ線の端部125, 179を露出する接触孔181, 182の形状寸法は2mm×60μmを越えず、0.5mm×15μm以上であることが好ましい(第3マスク)。

【0068】

最後に、図4に示すように、400乃至500の厚さにITO、IZO及びCrなどの導電体を蒸着し写真エッチングしてゲート線の端部125と連結されたゲート接触補助部材95及びデータ線の端部179と連結されたデータ接触補助部材97を形成する。さらに、データ線171と連結される補助データ線191も形成する(第4マスク)。補助データ線191及び接触補助部材95, 97をIZOやCrで形成する場合には、エッチング液としてクロムエッチング液を使用できるため、これらを形成する写真エッチング過程で接触孔を通じて露出されたデータ配線やゲート配線金属が腐食されることを防止できる。このようなクロムエッチング液としては、(HNO₃/(NH₄)₂Ce(NO₃)₆/H₂O)などがある。なお、接触部の接触抵抗を最少化するためには、IZOを常温乃至200以下の範囲で積層するのが好ましく、IZO薄膜を形成するために使用する標的はIn₂O₃及びZnOを含むのが好ましく、ZnOの含有量は15~20at%範囲であるのが好ましい。

【0069】

ITO、IZOまたはCrを積層する前の予熱工程で使用する気体としては、窒素が好ましく、これは接触孔181, 182, 183を通じて露出された金属膜の上部に金属酸化膜が形成されることを防止するためである。

【0070】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲に定義されている本発明の基本概念を利用した当業者の多様な変形及び改良形態もまた本発明の権利範囲に属するものである。

【図面の簡単な説明】

10

20

30

40

【 0 0 7 1 】

【図 1】本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図 2】図 1 の II-II' 線、II'-II'' 線及び II''-II''' 線による断面図である。

【図 3】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図 4】図 3 の IV-IV' 線、IV'-IV'' 線及び IV''-IV''' 線による断面図である。

【図 5】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板を製造する工程を順序によって示した断面図である。

【図 6】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板を製造する工程を順序によって示した断面図である。 10

【図 7】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板を製造する工程を順序によって示した断面図である。

【図 8】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板を製造する工程を順序によって示した断面図である。

【図 9】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ表示板を製造する工程を順序によって示した断面図である。

【図 10 a】SIPS モードの液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図 10 b】SIPS モードの液晶表示装置用薄膜トランジスタ表示板の配置図である。

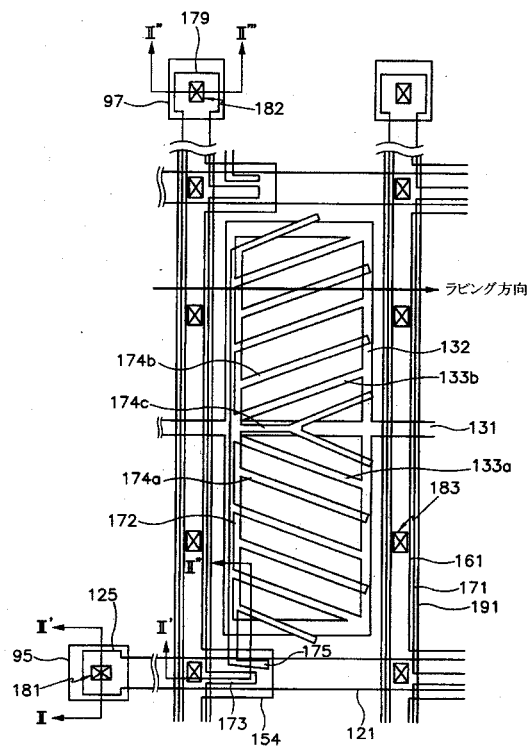
【符号の説明】 20

【 0 0 7 2 】

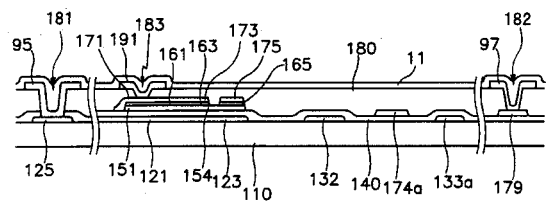
1 0	光マスク	
1 1	配向膜	
9 5	ゲート接触補助部材	
9 7	データ接触補助部材	
1 1 0	絶縁基板	
1 2 1	ゲート線	
1 2 3	ゲート電極	
1 2 5	ゲート線の端部	
1 3 1	共通電極線	30
1 3 2	共通電極フレーム	
1 3 3 a , 1 3 3 b	共通電極	
1 4 0	ゲート絶縁膜	
1 5 1	データ線部	
1 5 0 , 1 5 1 , 1 5 4 , 1 5 4 a , 1 5 9	非晶質シリコン層	
1 5 4	非晶質シリコン層のチャンネル対応部	
1 6 0	抵抗性接触層	
1 6 3	ソース部接触層	
1 6 5	ドレイン部接触層	
1 6 1 , 1 6 3 , 1 6 5 , 1 6 4 a , 1 6 9	抵抗性接触層パターン	40
1 7 0	データ配線用導電体層	
1 7 1	データ線	
1 7 2	画素電極幹部	
1 7 2	画素電極	
1 7 3	ソース電極	
1 7 4 a , 1 7 4 b , 1 7 4 c	画素電極枝部	
1 7 5	ドレイン電極	
1 7 9	データ線の端部	
1 8 0	保護膜	
1 8 1 , 1 8 2 , 1 8 3	接触孔	50

1 9 1 補助データ線

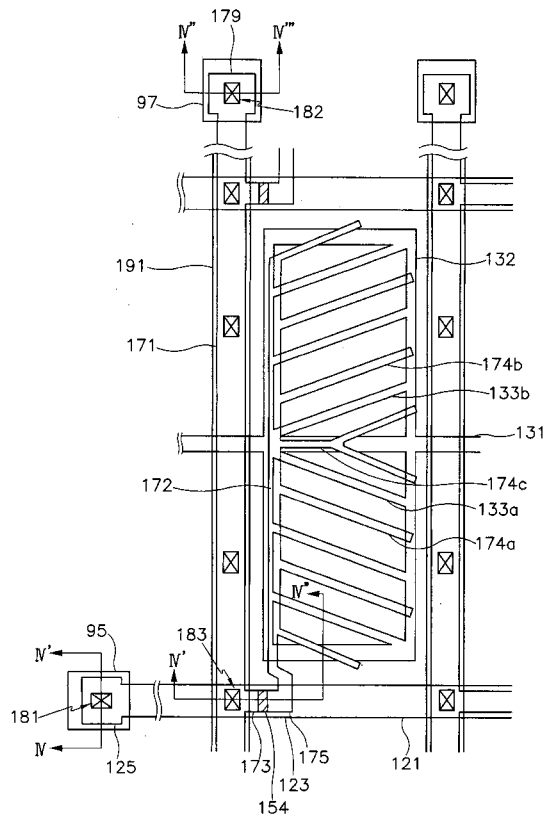
【図 1】



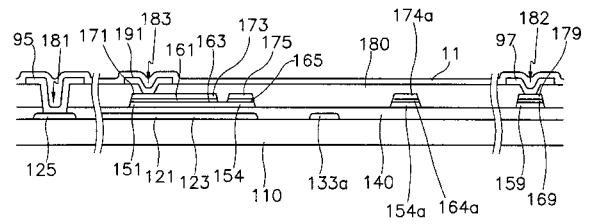
【図 2】



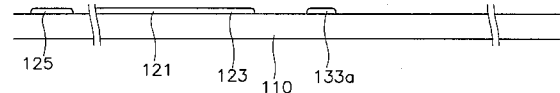
【図 3】



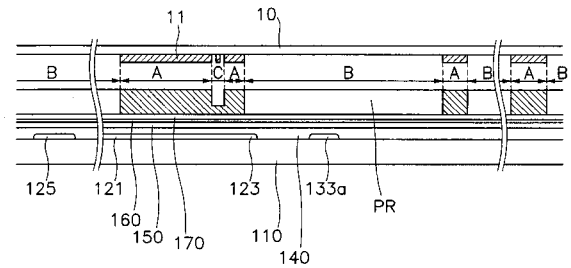
【図 4】



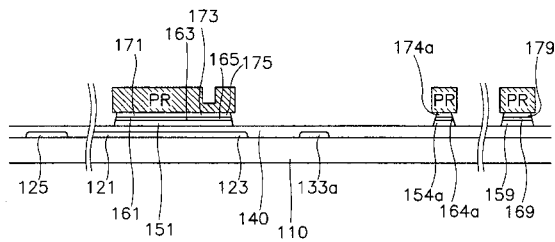
【図 5】



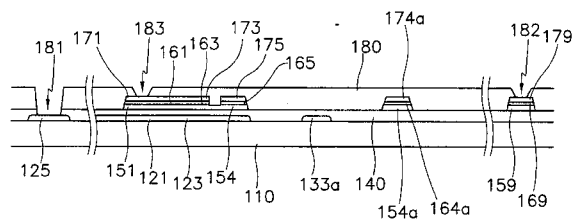
【図 6】



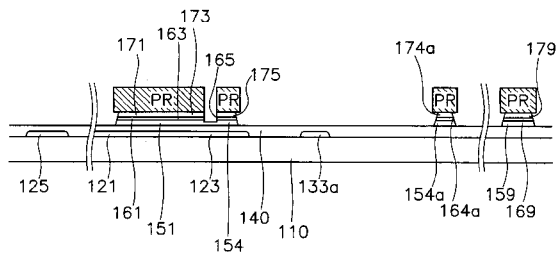
【図 7】



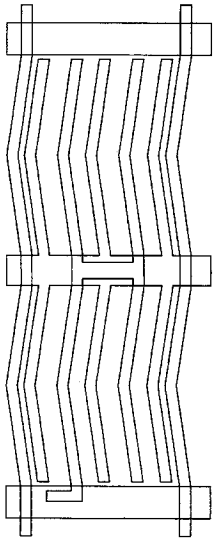
【図 9】



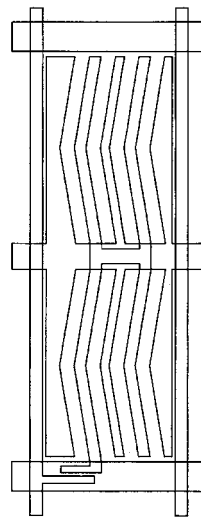
【図 8】



【図 10 a】



【図 10 b】



フロントページの続き

F ターム(参考) 2H092 GA14 GA17 GA25 GA26 GA32 GA34 GA42 HA02 HA06 HA14
HA19 JA26 JA34 JA38 JA40 JA42 JA44 JB05 JB16 JB23
JB24 JB32 JB33 JB56 KA05 KA12 KA18 KB04 MA04 MA07
MA13 MA14 MA15 MA16 MA18 MA19 NA01 NA07 PA02 QA06
QA09
5C094 AA10 AA21 AA53 AA55 BA43 DB01 EA04 EA07 EB05

专利名称(译)	液晶显示装置及其薄膜晶体管阵列面板		
公开(公告)号	JP2004102282A	公开(公告)日	2004-04-02
申请号	JP2003313401	申请日	2003-09-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋長根		
发明人	宋 長 根		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/136 G09F9/30		
CPC分类号	G02F1/134363		
FI分类号	G02F1/1368 G02F1/1343 G09F9/30.338		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/GA25 2H092/GA26 2H092/GA32 2H092/GA34 2H092/GA42 2H092/HA02 2H092/HA06 2H092/HA14 2H092/HA19 2H092/JA26 2H092/JA34 2H092/JA38 2H092/JA40 2H092/JA42 2H092/JA44 2H092/JB05 2H092/JB16 2H092/JB23 2H092/JB24 2H092/JB32 2H092/JB33 2H092/JB56 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB04 2H092/MA04 2H092/MA07 2H092/MA13 2H092/MA14 2H092/MA15 2H092/MA16 2H092/MA18 2H092/MA19 2H092/NA01 2H092/NA07 2H092/PA02 2H092/QA06 2H092/QA09 5C094/AA10 5C094/AA21 5C094/AA53 5C094/AA55 5C094/BA43 5C094/DB01 5C094/EA04 5C094/EA07 5C094/EB05 2H192/AA24 2H192/BB02 2H192/BB53 2H192/BB72 2H192/CB05 2H192/CB46 2H192/CC04 2H192/CC12 2H192/CC32 2H192/CC73 2H192/CC75 2H192/EA22 2H192/EA43 2H192/EA72 2H192/FA65 2H192/HA44 2H192/HA64 2H192/JA33		
优先权	1020020053803 2002-09-06 KR		
其他公开文献	JP4621417B2		
外部链接	Espacenet		

摘要(译)

本发明要解决的技术问题是提供一种用于液晶显示装置的薄膜晶体管面板，其具有超过SIPS模式的优异特性。在绝缘基板上形成的栅极线，与该栅极线绝缘并相交的数据线以及在由该栅极线和该数据线彼此相交形成的像素区域中形成的多个像素线。公共电极布线，包括公共电极，包括形成在像素区域中并平行于公共电极的多个分支部分的像素电极，栅极线，数据线以及包括连接至像素电极的三个端子的薄膜晶体管，公共电极和栅极线形成的小角度在7度和23度之间，并且公共电极和像素电极分支交替布置。[选型图]图1

