



(12)发明专利

(10)授权公告号 CN 103809332 B

(45)授权公告日 2018.03.09

(21)申请号 201310325817.1

(22)申请日 2013.07.30

(65)同一申请的已公布的文献号

申请公布号 CN 103809332 A

(43)申请公布日 2014.05.21

(30)优先权数据

10-2012-0124720 2012.11.06 KR

(73)专利权人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 洪基表 金晒炫 朴载华 朴帝亨
宋荣九

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 韩芳 王兆赓

(51)Int.Cl.

G02F 1/1341(2006.01)

G02F 1/1333(2006.01)

(56)对比文件

CN 88103548 A,1988.12.28,

CN 1940657 A,2007.04.04,

CN 1392440 A,2003.01.22,

CN 1645203 A,2005.07.27,

US 2006250536 A1,2006.11.09,

审查员 李雪莹

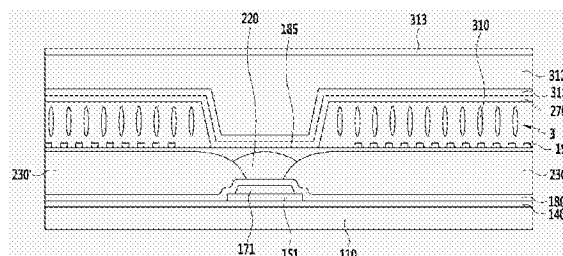
权利要求书1页 说明书22页 附图14页

(54)发明名称

液晶显示器及其制造方法

(57)摘要

本发明公开了一种液晶显示装置及其制造方法。所述液晶显示装置可包括基底。液晶显示装置还可包括设置在基底上的像素电极。液晶显示装置还可包括与像素电极叠置的共电极,其中,液晶注入孔被形成为至少穿过共电极。液晶显示装置还可包括设置在像素电极和共电极之间的液晶层。液晶显示装置还可包括设置在液晶注入孔内的光阻挡元件。



1. 一种液晶显示装置,所述液晶显示装置包括:
基底;
像素电极,设置在基底上;
共电极,与像素电极叠置,其中,液晶注入孔被形成至少穿过共电极;
液晶层,设置在像素电极和共电极之间;以及
第一光阻挡元件,设置在液晶注入孔内,
其中,所述液晶显示装置仅包括一个基底,其中,第一光阻挡元件、共电极和像素电极设置在同一基底上。
2. 如权利要求1所述的液晶显示装置,所述液晶显示装置还包括:
晶体管,电连接到像素电极;以及
栅极线,电连接到晶体管并被构造为将栅极信号传输至晶体管,
其中,第一光阻挡元件与栅极线平行地延伸并与晶体管叠置。
3. 如权利要求1所述的液晶显示装置,其中,第一光阻挡元件设置在液晶层的第一部分以及液晶层的第二部分之间。
4. 如权利要求1所述的液晶显示装置,其中,液晶层的一部分设置在第一光阻挡元件和基底之间。
5. 如权利要求1所述的液晶显示装置,其中,第一光阻挡元件与液晶层直接接触。
6. 如权利要求1所述的液晶显示装置,其中,第一光阻挡元件设置在封盖层的第二部分以及封盖层的第三部分之间。
7. 如权利要求6所述的液晶显示装置,其中,封盖层的第二部分和封盖层的第三部分设置在共电极的第一部分与共电极的第二部分之间。
8. 如权利要求1所述的液晶显示装置,所述液晶显示装置还包括第二光阻挡元件,第二光阻挡元件直接连接到第一光阻挡元件并且与第一光阻挡元件基本垂直地延伸。
9. 如权利要求1所述的液晶显示装置,所述液晶显示装置还包括第二光阻挡元件,其中,第一光阻挡元件相对于液晶层设置在第一侧,其中,第二光阻挡元件相对于液晶层设置在第二侧,并且在液晶显示装置的平面图中,第二光阻挡元件与第一光阻挡元件基本垂直地延伸。
10. 一种制造液晶显示装置的方法,该方法包括下述步骤:
在基底上设置像素电极;
在像素电极上设置牺牲层;
在牺牲层上设置共电极;
至少穿过共电极来形成液晶注入孔;
通过液晶注入孔去除牺牲层,以形成腔体;
通过液晶注入孔将液晶材料注入到腔体中,以形成液晶层;以及
在注入之后,在液晶注入孔中设置第一光阻挡元件,
其中,所述液晶显示装置仅包括一个基底,其中,在同一基底上设置第一光阻挡元件、共电极和像素电极。

液晶显示器及其制造方法

技术领域

[0001] 本发明涉及一种液晶显示器(即,液晶显示装置)及其制造方法。

背景技术

[0002] 液晶显示器通常包括具有场产生电极(例如像素电极和公共电极)的两个面板以及设置在面板之间的液晶层。

[0003] 液晶显示器可通过将电压施加到场产生电极来在液晶层中产生电场。电场可确定液晶层的液晶分子的方向,从而控制入射光的偏振,以控制显示的图像。

[0004] 液晶显示器制造工艺可包括下面的步骤:利用光致抗蚀剂形成牺牲层;在将支撑构件涂覆到牺牲层上之后,通过蚀刻工艺去除牺牲层;以及通过注入孔将液晶填充至通过去除牺牲层而获得的空的空间中。典型地,该空的空间的高度不大。如果液晶注入孔被形成在该空的空间下方的其它组成元件部分地堵挡,则液晶注入会显著地困难并且耗时。

[0005] 在本背景技术部分中公开的以上信息用于增强对本发明的背景的理解。背景技术部分可以包括在本国对于本领域普通技术人员来说未构成已知的现有技术的信息。

发明内容

[0006] 本发明的实施例可以在液晶显示装置的制造中使得能够有效地形成液晶层,从而使制造时间最小化和/或使制造成本最小化。本发明的实施例可以在液晶显示装置中有效地密封液晶材料,以确保液晶显示装置的最佳性能。

[0007] 本发明的一个或更多个实施例可涉及一种可以包括基底的液晶显示装置。液晶显示装置还可包括设置在基底上的像素电极。液晶显示装置还可包括与像素电极叠置的公共电极,其中,液晶注入孔被形成为至少穿过公共电极。液晶显示装置还可包括设置在像素电极和公共电极之间的液晶层。液晶显示装置还可包括设置在液晶注入孔内的第一光阻挡元件。

[0008] 可在形成液晶层之后形成第一光阻挡元件;因此,第一光阻挡元件可以不阻挡液晶层的形成。有利地,液晶层可以有效地形成,因此可使液晶显示装置的制造时间和/或制造成本最小化。第一光阻挡元件可防止漏光并可密封液晶注入孔,以防止液晶漏出。有利地,可使液晶显示装置的性能优化。

[0009] 在一个或更多个实施例中,液晶显示装置可包括电连接到像素电极的晶体管。液晶显示装置还可包括电连接到晶体管并被构造为将栅极信号传输至晶体管的栅极线。第一光阻挡元件与栅极线平行地延伸并与晶体管叠置。

[0010] 在一个或更多个实施例中,第一光阻挡元件设置在液晶层和第一部分与液晶层的第二部分之间。

[0011] 在一个或更多个实施例中,液晶层的一部分设置在第一光阻挡元件与基底之间。

[0012] 在一个或更多个实施例中,第一光阻挡元件与液晶层直接接触。

[0013] 在一个或更多个实施例中,液晶显示装置可包括由与第一光阻挡元件的材料不同的材料(例如,透明材料)形成的封盖层。封盖层的第一部分设置在液晶注入孔中并且设置

在第一光阻挡元件和液晶层之间。

[0014] 在一个或多个实施例中,第一光阻挡元件设置在封盖层的第二部分以及封盖层的第三部分之间。

[0015] 在一个或多个实施例中,封盖层的第二部分与封盖层的第三部分设置在共电极的第一部分与共电极的第二部分之间。

[0016] 在一个或多个实施例中,液晶显示装置可包括第二光阻挡元件。第二光阻挡元件直接连接到第一光阻挡元件并且与第一光阻挡元件基本垂直地延伸。

[0017] 在一个或多个实施例中,液晶显示装置可包括第二光阻挡元件。第一光阻挡元件相对于液晶层设置在第一侧。第二光阻挡元件相对于液晶层设置在第二侧,并且在液晶显示装置的平面图中,第二光阻挡元件与第一光阻挡元件基本垂直地延伸。

[0018] 本发明的一个或多个实施例可涉及一种制造液晶显示装置的方法。该方法可包括下述步骤:在基底上设置像素电极;在像素电极上设置牺牲层;在牺牲层上设置共电极;至少穿过共电极来形成液晶注入孔;通过液晶注入孔去除牺牲层,以形成腔体;通过液晶注入孔将液晶注入到腔体中,以形成液晶层;以及在注入的步骤之后,在液晶注入孔中设置第一光阻挡元件。

[0019] 由于在已经注入液晶之后设置第一光阻挡元件,所以第一光阻挡元件可以不阻碍液晶的注入。有利地,可以有效地形成液晶层,因此可使液晶显示装置的制造时间和/或制造成本最小化。第一光阻挡元件可防止漏光并可密封液晶注入孔,以防止液晶漏出。有利地,可使液晶显示装置的性能优化。

[0020] 在一个或多个实施例中,该方法可包括下述步骤:设置与共电极部分地叠置的光致抗蚀剂图案;利用光致抗蚀剂图案作为形成液晶注入孔的掩模;以及在执行牺牲层的去除时去除光致抗蚀剂图案。

[0021] 在一个或多个实施例中,该方法可包括下述步骤:设置电连接到像素电极的晶体管;设置电连接到晶体管并被构造为将栅极信号传输至晶体管的栅极线,其中,第一光阻挡元件与栅极线平行地延伸并与晶体管叠置。

[0022] 在一个或多个实施例中,该方法可包括下述步骤:在液晶层的第一部分和液晶层的第二部分之间设置第一光阻挡元件。

[0023] 在一个或多个实施例中,该方法可包括下述步骤:将第一光阻挡元件设置为使得液晶层的一部分设置在第一光阻挡元件与基底之间。

[0024] 在一个或多个实施例中,该方法可包括下述步骤:将第一光阻挡元件设置为使得第一光阻挡元件直接接触液晶层。

[0025] 在一个或多个实施例中,该方法可包括下述步骤:利用与第一光阻挡元件的材料不同的材料形成封盖层;将封盖层的第一部分设置在液晶注入孔中;将第一光阻挡元件设置为使得封盖层的第一部分设置在第一光阻挡元件与液晶层之间。

[0026] 在一个或多个实施例中,该方法可包括下述步骤:将第一光阻挡元件设置为使得第一光阻挡元件设置在封盖层的第二部分与封盖层的第三部分之间。

[0027] 在一个或多个实施例中,该方法可包括下述步骤:当形成第一光阻挡元件时,形成第二光阻挡元件,第二光阻挡元件与第一光阻挡元件直接连接并且与第一光阻挡元件基本垂直地延伸。

[0028] 在一个或更多个实施例中,该方法可包括下述步骤:在形成液晶层之前,形成第二光阻挡元件,其中,第一光阻挡元件相对于液晶层设置在第一侧,其中,第二光阻挡元件相对于液晶层设置在第二侧,并且在液晶显示装置的平面图中,第二光阻挡元件与第一光阻挡元件基本垂直地延伸。

[0029] 本发明的一个或更多个实施例可以涉及一种液晶显示器,所述液晶显示器可以包括下述元件:绝缘基底;像素电极,形成在绝缘基底上;微腔,形成在像素电极上;液晶层,设置在微腔中并且在像素电极上;共电极,用于与像素电极形成电场;顶部层,具有液晶注入孔;第一黑色矩阵,位于液晶注入孔中。

[0030] 第一黑色矩阵可以沿水平方向延伸。

[0031] 液晶显示器还可包括在绝缘基底上的与像素电极电连接的薄膜晶体管。第一黑色矩阵位于可形成薄膜晶体管的晶体管形成区域中。

[0032] 液晶显示器还可包括下述元件:数据线,在绝缘基底上,与薄膜晶体管电连接,并且沿竖直方向延伸;第二黑色矩阵,第二黑色矩阵与数据线叠置并沿数据线延伸。

[0033] 与数据线叠置的第二黑色矩阵可以不形成在晶体管形成区域中。

[0034] 在液晶显示器的平面图中,第二黑色矩阵和第一黑色矩阵可形成具有开口的网格结构。

[0035] 第二黑色矩阵可以形成在像素电极下方或者在顶部层上。

[0036] 第一黑色矩阵可以与液晶层直接接触。

[0037] 液晶显示器还可包括设置在液晶层和第一黑色矩阵之间的封盖层。

[0038] 封盖层可位于顶部层上。

[0039] 本发明的一个或更多个实施例可涉及一种液晶显示器的制造方法。该方法可包括下述步骤:在绝缘基底上形成像素电极;在像素电极上形成牺牲层;在牺牲层上形成共电极;在共电极上形成顶部层;形成穿过顶部层和共电极的至少一个的液晶注入孔;通过液晶注入孔去除牺牲层,以形成微腔;通过液晶注入孔将液晶注入到微腔中;在液晶注入孔中形成第一黑色矩阵。

[0040] 该方法还可包括在绝缘基底上形成与像素电极电连接的薄膜晶体管。第一黑色矩阵可以形成在形成有薄膜晶体管的晶体管形成区域中。

[0041] 该方法还可包括下述步骤:在绝缘基底上形成数据线;以及形成第二黑色矩阵,第二黑色矩阵与数据线叠置并沿数据线延伸。

[0042] 与数据线叠置的第二黑色矩阵可以不形成在晶体管形成区域中。

[0043] 第二黑色矩阵可位于像素电极下方。在液晶显示器的平面图中,第二黑色矩阵和第一黑色矩阵可形成具有开口的网格结构。

[0044] 第二黑色矩阵可形成在顶部层上并且可与第一黑色矩阵直接连接,以形成具有开口的网格结构。

[0045] 第一黑色矩阵可与液晶层直接接触。

[0046] 该方法还可包括设置在液晶层和第一黑色矩阵之间的第一部分的封盖层。

[0047] 封盖层可包括第二部分,其中,第二部分位于顶部层上。

[0048] 牺牲层可由光致抗蚀剂材料形成。光致抗蚀剂图案可位于顶部层上,并且可被用于形成液晶注入孔的掩模。牺牲层和光致抗蚀剂图案可以在相同的湿蚀刻工艺中基本

同时地去除。

[0049] 根据本发明的一个或更多个实施例,由于第一黑色矩阵在液晶注入孔已经形成之后并且在液晶分子已经注入之后形成,所以液晶分子可以无阻碍地有效地注入。有利地,液晶注入所需的时间可以最小化,并且液晶材料可以有效地填充微腔。在一个或更多个实施例中,光致抗蚀剂和牺牲层可以在同样的工艺步骤中去除。有利地,可使制造简化,并且可节约制造时间和/或制造成本。

附图说明

[0050] 图1是示出根据本发明的一个或更多个实施例的液晶显示器的俯视图。

[0051] 图2是沿图1中指出的II-II线截取的剖视图。

[0052] 图3是沿图1中指出的III-III线截取的剖视图。

[0053] 图4、图5和图6是顺序地示出根据本发明的一个或更多个实施例的图1的液晶显示器的制造方法的图。

[0054] 图7是示出根据本发明的一个或更多个实施例的液晶显示器的剖视图。

[0055] 图8、图9、图10和图11是顺序地示出根据本发明的一个或更多个实施例的图7的液晶显示器的制造方法的图。

[0056] 图12和图13是示出根据本发明的一个或更多个实施例的液晶显示器的剖视图。

[0057] 图14是示出根据本发明的一个或更多个实施例的在图12和图13的液晶显示器中的第一黑色矩阵和第二黑色矩阵的位置的平面图。

具体实施方式

[0058] 在下文中,将参照附图更充分地描述本发明的实施例。如本领域技术人员将理解的,描述的实施例可以以各种方式进行修改,而全部不脱离本发明的精神或范围。

[0059] 在附图中,为了清楚起见,可夸大层、膜、面板、区域等的厚度。在说明书中,同样的标号可指示同样的元件。将理解的是,当诸如层、膜、区域或基底的元件被称作“在”另一元件“上”时,其可以直接在所述另一元件上,或者也可存在中间元件。相反,当元件被称作“直接在”另一元件“上”时,不存在中间元件(诸如空气的环境元件除外)。

[0060] 虽然在这里可以使用术语第一、第二等来描述不同的信号、元件、组件、区域、层和/或部分,但是这些信号、元件、组件、区域、层和/或部分不应受这些术语的限制。这些术语可用于将一个信号、元件、组件、区域、层或部分与另一个信号、区域、层或部分区分开来。因此,在不脱离本发明的教导的情况下,下面讨论的第一信号、元件、组件、区域、层或部分可以被命名为第二信号、元件、组件、区域、层或部分。将一个元件描述为“第一”元件可以不需要或暗示存在第二元件或其它元件。术语第一、第二等也可在此用于区分不同的元件类别。为了简要起见,术语第一、第二等可以分别表示第一种类(或第一类别)、第二种类(类别)等。

[0061] 在下文中,将参照图1至图3详细地描述根据本发明的一个或更多个实施例的液晶显示器(即,液晶显示装置)。

[0062] 图1是示出根据本发明的一个或更多个实施例的液晶显示器的平面图,图2是沿在图1中指示的II-II线截取的剖视图,图3是沿在图1中指示的III-III线截取的剖视图。

[0063] 在液晶显示器中,栅极线121(用于传输栅极信号)和存储电压线131形成在由透明玻璃、透明塑料或不同的透明基底材料制成的绝缘基底110上。栅极线121包括第一栅极124a、第二栅极124b和第三栅极124c。存储电压线131包括存储电极135a和135b以及朝向栅极线121的方向(即,水平方向)突出的凸起134。存储电极135a和135b可形成围绕前像素的第一子像素电极192h和第二子像素电极192I的结构。存储电极135b的水平部分可以是不与前像素的水平部分分开的一条布线。

[0064] 栅极绝缘层140形成在栅极线121和存储电压线131上。位于数据线171(用于传输图像信号)下方的半导体151、半导体155的位于一个或更多个漏极(例如,漏极175b)下方的部分以及位于薄膜晶体管的沟道部分处的半导体154形成在栅极绝缘层140上。

[0065] 多个欧姆接触可以分别形成在半导体151、154和155上以及数据线171与一个或更多个源极和/或一个或更多个漏极之间,在附图中省略欧姆接触。

[0066] 在半导体151、154和155以及栅极绝缘层140上形成有一组数据导体,所述数据导体包括具有第一源极173a和第二源极173b的多条数据线171、第一漏极175a、第二漏极175b、第三源极173c和第三漏极175c。

[0067] 第一栅极124a、第一源极173a和第一漏极175a与半导体154一起形成第一薄膜晶体管,该薄膜晶体管的沟道形成在第一源极173a和第一漏极175a之间的半导体部分154处。相似地,第二栅极124b、第二源极173b和第二漏极175b与半导体154一起形成第二薄膜晶体管,该薄膜晶体管的沟道形成在第二源极173b和第二漏极175b之间的半导体部分154处。第三栅极124c、第三源极173c和第三漏极175c与半导体154一起形成第三薄膜晶体管,该薄膜晶体管的沟道形成在第三源极173c和第三漏极175c之间的半导体部分154处。

[0068] 数据线171可具有这样的结构,即,在第三漏极175c的延伸部175c'周围(或在其附近)的薄膜晶体管形成区域中具有窄的宽度。该结构用于保持与相邻布线的距离并减小信号干扰。在一个或更多个实施例中,可以不需要该结构。

[0069] 第一钝化层180形成在数据导体171、173c、175a、175b和175c以及半导体154的暴露部分上。第一钝化层180可包括无机绝缘体(例如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种)或有机绝缘体。

[0070] 滤色器230形成在第一钝化层180上。具有相同颜色的滤色器230形成在沿竖直方向(即,数据线方向)相邻的像素中。沿水平方向(即,栅极线方向)相邻的像素具有颜色不同的滤色器230和230',两个滤色器230和230'可以基本同时地形成并且可以在数据线171上方彼此叠置。滤色器230和230'中的每个可显示一组原色(例如,红、绿和蓝的一组三原色)中的一种颜色。在一个或更多个实施例中,滤色器230和230'中的每个可显示青、品红、黄和白色类颜色中的一种颜色。

[0071] 第一黑色矩阵220(即,与数据线叠置和/或覆盖数据线的黑色矩阵部分或光阻挡部分)形成在滤色器230和230'上并与滤色器230和230'中的每个的至少一部分叠置。第一黑色矩阵220由非透射材料制成以阻挡光。第一黑色矩阵220基于数据线171形成为沿竖直方向延伸的区域形成并且未形成在“晶体管形成区域(即,形成有栅极线121、存储电压线131以及一个或更多个薄膜晶体管的区域)”中,使得第一黑色矩阵220可以不与栅极线121、存储电压线131或者一个或更多个薄膜晶体管叠置。黑色矩阵225可以与晶体管形成区域叠置并且可以阻挡在晶体管形成区域中的光。第二黑色矩阵225(即,设置在液晶注入孔335中

的黑色矩阵)可在已经将液晶分子注入到微腔(例如,图5中示出的微腔305)中之后形成。这将在下面描述。

[0072] 第二钝化层185可覆盖滤色器230和黑色矩阵220,并且可形成在滤色器230和黑色矩阵220上。第二钝化层185可包含无机绝缘体(例如,氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种)或有机绝缘体。如在图2和图3的剖视图中所示,在由于与滤色器230和/或黑色矩阵220相关的厚度差异和/或厚度变化而出现阶梯的情况下,第二钝化层185可减小或补偿该厚度差异和/或厚度变化;第二钝化层185可用作设置在滤色器230和黑色矩阵220上方的平坦化层。

[0073] 分别暴露第一漏极175a以及第二漏极175b的延伸部175b'的第一接触孔186a和第二接触孔186b形成在滤色器230、第一黑色矩阵220以及钝化层180和185中的一个或多个中(和/或穿过它们形成)。暴露存储电压线131的凸起134以及第三漏极175c的延伸部175c'的第三接触孔186c形成在滤色器230、第一黑色矩阵220以及钝化层180和185中的一个或多个中(和/或穿过它们形成)。

[0074] 在一个或更多个实施例中,即使由于材料性质而使蚀刻第一黑色矩阵220和滤色器230会比蚀刻钝化层180和185更难,接触孔186a、186b和186c也形成在第一黑色矩阵220和滤色器230中(和/或穿过第一黑色矩阵220和滤色器230形成)。在一个或更多个实施例中,在蚀刻第一黑色矩阵220或滤色器230之前,用于形成第一黑色矩阵220或滤色器230的材料可以不形成在对应于接触孔186a、186b和186c的位置。

[0075] 在一个或更多个实施例中,可以蚀刻滤色器230以及钝化层180和185,并且可以改变第一黑色矩阵220的位置,以形成接触孔186a、186b和186c。

[0076] 在第二钝化层185上,形成有包括第一子像素电极192h和第二子像素电极192I的像素电极192。像素电极192可由透明导电材料制成,可由例如ITO或IZO制成。

[0077] 第一子像素电极192h和第二子像素电极192I沿列方向彼此相邻。第一子像素电极192h和第二子像素电极192I中的每个可具有整体四边形形状,并且可包括具有水平主干(stem)和与水平主干交叉的竖直主干的交叉主干结构。第一子像素电极192h和第二子像素电极192I中的每个通过水平主干和竖直主干可以被分为四个子区域,并且每个子区域可包括多个细小分支。

[0078] 第一子像素电极192h和第二子像素电极192I的细小分支与栅极线121或水平主干形成范围为大约40度至45度的角。两个相邻的子区域的细小分支可以彼此垂直。细小分支的宽度可以逐渐增大。细小分支之间的距离可以彼此不同。

[0079] 第一子像素电极192h和第二子像素电极192I通过接触孔186a和186b与第一漏极175a和第二漏极175b物理连接并电连接,并且从第一漏极175a和第二漏极175b接收数据电压。

[0080] 连接构件194通过第三接触孔186c使第三漏极175的延伸部175c'与存储电压线131的凸起134电连接。结果,施加到第二漏极175b的数据电压的一部分通过第三源极173c而被分压,并且施加到第二子像素电极192I的电压的大小可以小于施加到第一子像素电极192h的电压的大小。

[0081] 第二子像素电极192I的面积可以在第一子像素电极192h的面积1倍至2倍的范围内。

[0082] 用于收集从滤色器230排放的气体的开口以及用于覆盖该开口的盖可形成在第二钝化层185中。盖可由与像素电极192相同的材料形成。开口和盖可防止从滤色器230排放的气体被传输至其它元件。在一个或更多个实施例中,可以不需要开口和盖。

[0083] 微腔305(见图5)位于第二钝化层185和像素电极192上(并且位于第二钝化层185和共电极270之间),液晶层3形成在微腔中。取向层(未示出)可形成在第二钝化层185和液晶层3之间,以使注入到微腔305中的液晶分子取向。取向层可包含通常在液晶取向层中使用的聚酰胺酸、聚硅氧烷和聚酰亚胺中的至少一种。

[0084] 液晶层3形成在微腔305中(并且在取向层上)。液晶分子310通过取向层而被初始取向,并且取向方向根据施加的电场而改变。液晶层3的高度对应于微腔305的高度。液晶层3的厚度可以在 $2.0\mu\text{m}$ 至 $3.6\mu\text{m}$ 的范围内。

[0085] 用于形成液晶层3的液晶材料可利用液晶注入孔335中的毛细管力注入到微腔305中。取向层可利用毛细管力形成。

[0086] 共电极270位于微腔305和液晶层3上方,使得微腔305和液晶层3设置在共电极270和第二钝化层185之间。共电极270可具有弯曲的结构,所述弯曲的结构包括设置在数据线171上方并朝数据线171突出(并突起)的突出部分(在图2中示出)。第一黑色矩阵220的至少一部分可设置在突出部分和数据线171之间。突出部分可以直接接触第二钝化层185。顶部材料312的一部分以及下绝缘层311的一部分可设置在突出部分的凹陷结构内部。共电极270未形成在液晶注入孔335的部分中(所述部分对应于晶体管形成区域);液晶注入孔335可设置在共电极270的两个部分之间,如图3中所示。共电极270可沿栅极线方向(即,水平方向)延伸。

[0087] 共电极270由诸如ITO或IZO的透明导电材料制成,并用于与像素电极192一起产生电场,来控制液晶分子的取向方向。

[0088] 下绝缘层311位于共电极270上。下绝缘层311可包含诸如氮化硅(SiN_x)的无机绝缘材料。

[0089] 顶部层312形成在下绝缘层311上。顶部层312可用于支撑将被形成在像素电极192和共电极270之间的空间(微腔305)。根据一个或更多个实施例的顶部层312用于在共电极270上方以预定的厚度支撑微腔305。

[0090] 上绝缘层313形成在顶部层312上。上绝缘层313可包含诸如氮化硅(SiN_x)的无机绝缘材料。

[0091] 液晶注入孔335可穿过下绝缘层311、顶部层312和上绝缘层313形成在晶体管形成区域中,其中,液晶可通过液晶注入孔335注入到微腔305中。在形成微腔305的工艺中,液晶注入孔335可用于去除图4中的牺牲层300。

[0092] 下绝缘层311和上绝缘层313可对应于用于形成液晶注入孔335的位置与设置在晶体管形成区域中的部分层叠。在一个或更多个实施例中,顶部层312可以不形成在晶体管形成区域中;因此,液晶注入孔335可通过在晶体管形成区域中去除下绝缘层311和上绝缘层313的一些部分而不去除顶部层312的部分来形成。在已经去除了共电极270的位于晶体管形成区域中的部分之后,牺牲层300可通过液晶注入孔335暴露。

[0093] 在一个或更多个实施例中,顶部层312、上绝缘层313和下绝缘层311在晶体管形成区域中由相同的蚀刻工艺进行蚀刻,以形成液晶注入孔335。

[0094] 在一个或多个实施例中,可以不需要下绝缘层311和上绝缘层313。

[0095] 第二黑色矩阵225,即,用于覆盖晶体管形成区域的黑色矩阵部分或光阻挡部分,形成在晶体管形成区域中并形成在液晶注入孔335的内部。第二黑色矩阵225由用于阻挡光的非透射材料形成。在本发明的一个或多个实施例中,第二黑色矩阵225通过使用喷墨方法注入材料来形成。在一个或多个实施例中,第二黑色矩阵225的至少一部分位于液晶注入孔335的内部。在一个或多个实施例中,第二黑色矩阵225的一部分可位于液晶注入孔335的外部。由于第二黑色矩阵225覆盖晶体管形成区域,所以穿过晶体管形成区域的光被阻挡,因此晶体管形成区域不被液晶显示器的观看者识别。第二黑色矩阵225可密封(和/或封盖)液晶注入孔335,从而在通过液晶注入孔335将液晶层3注入到微腔305中之后,液晶层3不会通过液晶注入孔335漏出。

[0096] 在一个或多个实施例中,如图3中所示,液晶层3的一部分可设置在第二钝化层185和第二黑色矩阵225之间。在一个或多个实施例中,第二黑色矩阵225可与第二钝化层185直接接触,因此可使液晶层3的第一部分与液晶层3的第二部分分隔开。

[0097] 第二黑色矩阵225沿着晶体管形成区域沿水平方向延伸。

[0098] 如图1的平面图中所示,第一黑色矩阵220(其包括沿竖直方向延伸的部分)和第二黑色矩阵225(其包括沿水平方向延伸的部分)可形成具有开口的网格结构。像素电极192的实质部分、滤色器230的实质部分以及液晶层3的实质部分可位于一个或多个对应的开口处。

[0099] 下偏振器(未示出)可位于绝缘基底110下方,上偏振器可位于上绝缘层313的上方。偏振器中的每个可包括用于产生偏振的偏振化元件以及用于确保耐久性的三醋酸纤维素(TAC)层。在一个或多个实施例中,上偏振器和下偏振器的透射轴的方向可以彼此垂直或平行。

[0100] 参照图4至图6描述用于形成微腔305以及用于注入和封盖液晶层3的工艺。

[0101] 图4至图6是顺序地示出根据本发明的一个或多个实施例的图1的液晶显示器的制造方法的图。

[0102] 图4示出了液晶注入孔335形成为暴露微腔305。下面参照图1至图3来描述在形成液晶注入孔335之前的步骤。

[0103] 栅极线121和存储电压线131形成在由透明玻璃、透明塑料或不同的透明基底材料制成的绝缘基底110上。栅极线121和存储电压线131可利用相同的掩模由相同的材料基本同时地形成。栅极线121包括第一栅极124a、第二栅极124b和第三栅极124c。存储电压线131包括存储电极135a和135b以及朝向栅极线121的方向突出的凸起134。存储电极135a和135b具有围绕前像素的第一子像素电极192h和第二子像素电极192I的结构。由于栅极电压将被施加到栅极线121并且存储电压将被施加到存储电压线131,所以栅极线121和存储电压线131彼此电绝缘。存储电压可具有恒定的电压电平或者可具有摆动(或可变)的电压电平。

[0104] 覆盖栅极线121和存储电压线131的栅极绝缘层140形成在栅极线121和存储电压线131上。

[0105] 然后,半导体151、154和155、数据线171、源极173a、173b和173c以及漏电极175a、175b和175c形成在栅极绝缘层140上。

[0106] 半导体151、154和155、数据线171以及源极和漏极可通过单独的工艺形成或利用

一个掩模基本同时地形成。在一个或更多个实施例中,为了使用同样的掩模来形成半导体151、154和155、数据线171以及源极和漏极,顺序地层叠用于形成半导体的材料以及用于形成数据线、源极和漏极的材料。然后,通过使用一个掩模(例如,狭缝掩模或透反射掩模)进行曝光、显影和蚀刻的一个工艺来基本同时地形成两个图案。在一个或更多个实施例中,为了防止位于薄膜晶体管的沟道部分的半导体154被蚀刻,通过掩模的狭缝或透反射区域来使对应的部分曝光。

[0107] 多个欧姆接触可形成在半导体151、154和155上并且在数据线171与源极和/或漏极之间。

[0108] 第一钝化层180形成在数据导体171、173a、173b、173c、175a、175b和175c以及暴露的半导体154部分的整个上方。第一钝化层180可包含诸如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种的无机绝缘体或有机绝缘体。

[0109] 然后,滤色器230和第一黑色矩阵220形成在第一钝化层180上。在形成第一黑色矩阵220之前形成滤色器230。每个颜色的滤色器230可通过单独的工艺来形成。在滤色器230的蚀刻过程中,滤色器230的对应于接触孔186a、186b和186c的位置的部分可被去除。

[0110] 第一黑色矩阵220形成在滤色器230上并且由非透射材料形成以阻挡光。第一黑色矩阵220可沿竖直方向延伸并且可与数据线171叠置而不与晶体管形成区域叠置。

[0111] 然后,在滤色器230和黑色矩阵220的整个上方形成第二钝化层185。第二钝化层185可包含诸如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种的无机绝缘体或有机绝缘体。

[0112] 然后,分别暴露第一漏极175a和第二漏极175b的延伸部175b'的第一接触孔186a和第二接触孔186b形成在滤色器230、黑色矩阵220以及钝化层180和185中(和/或穿过它们形成)。另外,在滤色器230、黑色矩阵220以及钝化层180和185中(和/或穿过它们),形成暴露存储电压线131的凸起134以及第三漏极175c的延伸部175c'的第三接触孔186c。

[0113] 然后,在第二钝化层185上形成包括第一子像素电极192h和第二子像素电极192I的像素电极192。像素电极192可由例如ITO或IZO的透明导电材料制成。第一子像素电极192h和第二子像素电极192I分别通过接触孔186a和186b与第一漏极175a和第二漏极175b物理连接并且电连接。形成通过第三接触孔186c使第三漏极175c的延伸部175c'与存储电压线131的凸起134电连接的连接构件194。结果,施加到第二漏极175b的数据电压的一部分通过第三源极173c而被分压,并且施加到第二子像素电极192I的电压的大小可小于施加到第一子像素电极192h的电压的大小。

[0114] 然后,形成牺牲层300(在图4中示出)。牺牲层300可由例如光致抗蚀剂材料的有机材料形成。在已经将有机材料层叠在第二钝化层185和像素电极192上之后,利用掩模对有机材料进行曝光、显影和蚀刻,以形成牺牲层300。牺牲层300可具有在数据线171上方的开口,从而牺牲层300可以基本不与数据线叠置。牺牲层300可沿数据线171的方向延伸。在开口处,牺牲层300可具有与图2中示出的液晶层3的锥形侧壁相似的锥形侧壁。

[0115] 然后,在牺牲层300、牺牲层300的开口的侧壁以及在开口处暴露的第二钝化层185的暴露部分上顺序地形成共电极270和下绝缘层311。在一个或更多个实施例中,在已经使透明导电材料(例如ITO或IZO)在整个面板上(在牺牲层300、侧壁、第二钝化层185的暴露部分等的顶表面上)层叠之后,在整个面板上层叠包含诸如氮化硅(SiN_x)的无机材料的下绝缘层形成材料。结果,下绝缘层311覆盖共电极270。

[0116] 然后,在下绝缘层311上形成顶部层312。顶部层312可包含有机材料。顶部层312可以不形成在可对应于液晶注入孔335的位置的晶体管形成区域中,即,顶部层312可具有在晶体管形成区域处的开口。下绝缘层311通过 在晶体管形成区域中敞开的顶部层312暴露。在已经将顶部层材料(包含有机材料)层叠在整个面板区域中之后,并且在已经去除了顶部层材料的对应于晶体管形成区域的部分之后,利用掩模对顶部层312进行曝光和显影。因此,在晶体管形成区域中形成牺牲层300、共电极270和下绝缘层311,但是不形成顶部层312,并且牺牲层300、共电极270、下绝缘层311和顶部层312在除了晶体管形成区域之外的区域中层叠。

[0117] 然后,可在整个显示面板上层叠可以由诸如氮化硅(SiN_x)的无机绝缘材料形成的上绝缘层313。结果,上绝缘层313形成在顶部层312上并且形成在在晶体管形成区域中暴露的下绝缘层311上。

[0118] 然后,在上绝缘层313上形成在晶体管形成区域中具有开口的光致抗蚀剂图案PR。利用光致抗蚀剂图案PR作为掩模来蚀刻上绝缘层313、下绝缘层311和共电极270。结果,如图4中所示,通过液晶注入孔335暴露牺牲层300。可通过干蚀刻和/或湿蚀刻来执行用于形成液晶注入孔335的蚀刻工艺。

[0119] 此后,如图5中所示,将通过液晶注入孔335暴露的牺牲层300去除,以形成微腔305。在一个或更多个实施例中,牺牲层300由用于形成光致抗蚀剂图案PR的光致抗蚀剂材料制成,并且在去除牺牲层300时,可以执行去除形成在上绝缘层313上的光致抗蚀剂图案PR的工艺。即,形成在上绝缘层313上的光致抗蚀剂图案PR以及牺牲层300可以通过将图4中示出的结构浸渍到蚀刻剂(例如,光致抗蚀剂脱除剂)中来基本同时地湿蚀刻并去除。有利地,制造工艺可以显著地缩短和简化。在一个或更多个实施例中,牺牲层300可由与光致抗蚀剂图案PR的材料不同的材料形成,可以执行两个单独的工艺步骤来去除牺牲层300和光致抗蚀剂图案PR。在一个或更多个实施例中,替代湿蚀刻或除了湿蚀刻以外,可通过干蚀刻来去除牺牲层300。

[0120] 然后,利用毛细管力将取向层(未示出)和/或液晶层3(在图6中示出)注入到微腔305中。如图5中所示,微腔305和液晶注入孔335被连接而没有阻碍。在注入液晶之前,未形成将位于晶体管形成区域中的黑色矩阵,因此可以基本上容易地且有效地执行液晶注入。

[0121] 在已经将用于形成液晶层3的液晶材料注入到微腔305中之后,执行用于防止液晶层3通过液晶注入孔335流出的封盖工艺。在一个或更多个实施例中,如图3中所示,在液晶注入孔335中形成第二黑色矩阵225,以防止 光在晶体管形成区域中透射,并封盖(和/或密封)液晶层3,从而防止液晶层3的液晶漏出。

[0122] 第二黑色矩阵225由非透射材料形成在晶体管形成区域中并且在液晶注入孔335中。在本发明的一个或更多个实施例中,通过利用喷墨方法注入非透射材料来形成第二黑色矩阵225。第二黑色矩阵225的至少一部分位于液晶注入孔335中。根据一个或更多个实施例,第二黑色矩阵225的一部分可以位于液晶注入孔335的外部。由于第二黑色矩阵225覆盖晶体管形成区域,所以穿过晶体管形成区域的光被阻挡,因此晶体管形成区域不被液晶显示器的观看者识别。第二黑色矩阵225也可密封液晶层3,以在已经通过液晶注入孔335将液晶层3注入到微腔305中之后,防止液晶层3通过液晶注入孔335漏出。第二黑色矩阵225沿着晶体管形成区域沿水平方向延伸。

[0123] 如图1的平面图中所示,第一黑色矩阵220(其包括沿竖直方向延伸的部分)和第二黑色矩阵225(其包括沿水平方向延伸的部分)可形成具有开口的网格结构。像素电极192的实质部分、滤色器230的实质部分以及液晶层3的实质部分可位于一个或更多个对应的开口处。

[0124] 根据一个或更多个实施例,可以不需要下绝缘层311和上绝缘层313。

[0125] 下偏振器(未示出)可位于绝缘基底110下方,上偏振器可位于上绝缘层313的上方。偏振器中的每个可包括用于产生偏振的偏振化元件以及用于确保耐久性的三醋酸纤维素(TAC)层。在一个或更多个实施例中,上偏振器和下偏振器的透射轴的方向可以彼此垂直或平行。

[0126] 如从前面的讨论可理解的,在已经将液晶层3注入到微腔305中之后形成第二黑色矩阵225。因此,第二黑色矩阵225可以不阻挡用于形成液晶层3的液晶的注入。有利地,液晶层3可以基本容易地且有效地形成。

[0127] 在一个或更多个实施例中,第二黑色矩阵225密封液晶层3,以用作封盖层,从而防止液晶层3通过液晶注入孔335漏出。

[0128] 在一个或更多个实施例中,如图7至图11所示,可以形成额外的或可选的封盖层。

[0129] 图7是示出根据本发明的一个或更多个实施例的液晶显示器(例如,图1的液晶显示器)的剖视图。例如,图7可以是沿图1中指示的III-III线截取的剖视图。液晶显示器可包括封盖层350。

[0130] 参照图1,在液晶显示器中,栅极线121和存储电压线131形成在由透明玻璃、透明塑料或不同的透明基底材料制成的绝缘基底110上。栅极线121包括第一栅极124a、第二栅极124b和第三栅极124c。存储电压线131包括存储电极135a和135b以及朝向栅极线121的方向(即,水平方向)突出的凸起134。存储电极135a和135b可形成围绕前像素的第一子像素电极192h和第二子像素电极192i的结构。存储电极135b的水平部分可以是不与前像素的水平部分分开的一条布线。

[0131] 栅极绝缘层140形成在栅极线121和存储电压线131上。位于数据线171下方的半导体151、半导体155的位于一个或更多个漏极(例如,漏极175b)下方的部分以及位于薄膜晶体管的沟道部分处的半导体154形成在栅极绝缘层140上。

[0132] 多个欧姆接触可以分别形成在半导体151、154和155上以及数据线171与一个或更多个源极和/或一个或更多个漏极之间,在附图中省略欧姆接触。

[0133] 在半导体151、154和155以及栅极绝缘层140上形成有一组数据导体,所述数据导体包括具有第一源极173a和第二源极173b的多条数据线171、第一漏极175a、第二漏极175b、第三源极173c和第三漏极175c。

[0134] 第一栅极124a、第一源极173a和第一漏极175a与半导体154一起形成第一薄膜晶体管,该薄膜晶体管的沟道形成在第一源极173a和第一漏极175a之间的半导体部分154处。相似地,第二栅极124b、第二源极173b和第二漏极175b与半导体154一起形成第二薄膜晶体管,该薄膜晶体管的沟道形成在第二源极173b和第二漏极175b之间的半导体部分154处。第三栅极124c、第三源极173c和第三漏极175c与半导体154一起形成第三薄膜晶体管,该薄膜晶体管的沟道形成在第三源极173c和第三漏极175c之间的半导体部分154处。

[0135] 数据线171可具有这样的结构,即,在第三漏极175c的延伸部175c'周围(或在其附

近)的薄膜晶体管形成区域中具有窄的宽度。该结构用于保持与相邻布线的距离并减小信号干扰。在一个或更多个实施例中,可以不需要该结构。

[0136] 第一钝化层180形成在数据导体171、173c、175a、175b和175c以及半导体154的暴露部分上。第一钝化层180可包括无机绝缘体(例如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种)或有机绝缘体。

[0137] 滤色器230形成在第一钝化层180上。具有相同颜色的滤色器230形成在沿竖直方向(即,数据线方向)相邻的像素中。沿水平方向(即,栅极线方向)相邻的像素具有颜色不同的滤色器230和230',两个滤色器230和230'可以基本同时地形成并且可以在数据线171上方彼此叠置。滤色器230和230'中的每个可显示一组原色(例如,红、绿和蓝的三原色)中的一种颜色。在一个或更多个实施例中,滤色器230和230'中的每个可显示青、品红、黄和白色类颜色中的一种颜色。

[0138] 第一黑色矩阵220(即,与数据线叠置和/或覆盖数据线的黑色矩阵部分)形成在滤色器230和230'上并与滤色器230和230'中的每个的至少一部分叠置。第一黑色矩阵220由非透射材料制成以阻挡光。第一黑色矩阵220基于数据线171形成为沿竖直方向延伸的区域形成并且未形成在“晶体管形成区域(即,形成有栅极线121、存储电压线131以及一个或更多个薄膜晶体管的区域)”中,使得第一黑色矩阵220可以不与栅极线121、存储电压线131或者一个或更多个薄膜晶体管叠置。黑色矩阵225可以与晶体管形成区域叠置并且可以阻挡在晶体管形成区域中的光。第二黑色矩阵225(即,设置在液晶注入孔335中的黑色矩阵)可在已经将液晶分子注入到微腔(例如,图5中示出的微腔305)中之后形成。这将在下面描述。

[0139] 第二钝化层185可覆盖滤色器230和黑色矩阵220,并且可形成在滤色器230和黑色矩阵220上。第二钝化层185可包含无机绝缘体(例如,氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种)或有机绝缘体。如在图2和图3的剖视图中所示,在由于与滤色器230和/或黑色矩阵220相关的厚度差异和/或厚度变化而出现阶梯的情况下,第二钝化层185可减小或补偿该厚度差异和/或厚度变化;第二钝化层185可用作设置在滤色器230和黑色矩阵220上方的平坦化层。

[0140] 分别暴露第一漏极175a以及第二漏极175b的延伸部175b'的第一接触孔186a和第二接触孔186b形成在滤色器230、第一黑色矩阵220以及钝化层180和185中的一个或多个中(和/或穿过它们形成)。暴露存储电压线131的凸起134以及第三漏极175c的延伸部175c'的第三接触孔186c形成在滤色器230、第一黑色矩阵220以及钝化层180和185中的一个或多个中(和/或穿过它们形成)。

[0141] 在一个或更多个实施例中,即使由于材料性质而使蚀刻第一黑色矩阵220和滤色器230会比蚀刻钝化层180和185更难,接触孔186a、186b和186c也形成在第一黑色矩阵220和滤色器230中(和/或穿过第一黑色矩阵220和滤色器230形成)。在一个或更多个实施例中,在蚀刻第一黑色矩阵220或滤色器230之前,用于形成第一黑色矩阵220或滤色器230的材料可以不形成在对应于接触孔186a、186b和186c的位置。

[0142] 在一个或更多个实施例中,可以蚀刻滤色器230以及钝化层180和185,并且可以改变第一黑色矩阵220的位置,以形成接触孔186a、186b和186c。

[0143] 在第二钝化层185上,形成有包括第一子像素电极192h和第二子像素电极192i的像素电极192。像素电极192可由透明导电材料制成,例如可由ITO或IZO制成。

[0144] 第一子像素电极192h和第二子像素电极192I沿列方向彼此相邻。第一子像素电极192h和第二子像素电极192I中的每个可具有整体四边形形状,并且可包括由水平主干和与水平主干交叉的竖直主干构成的交叉主干。第一子像素电极192h和第二子像素电极192I中的每个通过水平主干和竖直主干可以被分为四个子区域,并且每个子区域可包括多个细小分支。

[0145] 第一子像素电极192h和第二子像素电极192I的细小分支与栅极线121或水平主干形成范围为大约40度至45度的角。两个相邻的子区域的细小分支可以彼此垂直。细小分支的宽度可以逐渐增大。细小分支之间的距离可以彼此不同。

[0146] 第一子像素电极192h和第二子像素电极192I通过接触孔186a和186b与第一漏极175a和第二漏极175b物理连接并电连接,并且从第一漏极175a和第二漏极175b接收数据电压。

[0147] 连接构件194通过第三接触孔186c使第三漏极175的延伸部175c'与存储电压线131的凸起134电连接。结果,施加到第二漏极175b的数据电压的一部分通过第三源极173c而被分压,并且施加到第二子像素电极192I的电压的大小可以小于施加到第一子像素电极192h的电压的大小。

[0148] 第二子像素电极192I的面积可以在第一子像素电极192h的面积1倍至2倍的范围内。

[0149] 用于收集从滤色器230排放的气体的开口以及用于覆盖该开口的盖可形成在第二钝化层185中。盖可由与像素电极192相同的材料形成。开口和盖可防止从滤色器230排放的气体被传输至其它元件。在一个或更多个实施例中,可以不需要开口和盖。

[0150] 微腔305位于第二钝化层185和像素电极192上(并且位于第二钝化层185和共电极270之间),液晶层3形成在微腔中。取向层(未示出)可形成在第二钝化层185和液晶层3之间,以使注入到微腔305中的液晶分子取向。取向层可包含通常在液晶取向层中使用的聚酰胺酸、聚硅氧烷和聚酰亚胺中的至少一种。

[0151] 液晶层3形成在微腔305中(并且在取向层上)。液晶分子310通过取向层而被初始取向,并且取向方向根据施加的电场而改变。液晶层3的高度对应于微腔305的高度。液晶层3的厚度可以在 $2.0\mu\text{m}$ 至 $3.6\mu\text{m}$ 的范围内。

[0152] 用于形成液晶层3的液晶材料可利用液晶注入孔335中的毛细管力注入到微腔305中。取向层可利用毛细管力形成。

[0153] 共电极270位于微腔305和液晶层3上方,使得微腔305和液晶层3设置在共电极270和第二钝化层185之间。共电极270可具有弯曲的结构,所述弯曲的结构包括设置在数据线171上方并朝数据线171突出(并突起)的突出部分(在图2中示出)。第一黑色矩阵220的至少一部分可设置在突出部分和数据线171之间。突出部分可以直接接触第二钝化层185。顶部材料312的一部分以及下绝缘层311的一部分可设置在突出部分的凹陷结构内部。共电极270未形成在液晶注入孔335的部分中(所述部分对应于晶体管形成区域);液晶注入孔335可设置在共电极270的两个部分之间,如图3中所示。共电极270可沿栅极线方向(即,水平方向)延伸。

[0154] 共电极270由诸如ITO或IZO的透明导电材料制成,并用于与像素电极192一起产生电场,来控制液晶分子的取向方向。

[0155] 下绝缘层311位于共电极270上。下绝缘层311可包含诸如氮化硅(SiN_x)的无机绝缘材料。

[0156] 顶部层312形成在下绝缘层311上。顶部层312可用于支撑将被形成在像素电极192和共电极270之间的空间(微腔305)。根据一个或更多个实施例的顶部层312用于在共电极270上方以预定的厚度支撑微腔305。

[0157] 上绝缘层313形成在顶部层312上。上绝缘层313可包含诸如氮化硅(SiN_x)的无机绝缘材料。

[0158] 液晶注入孔335可穿过下绝缘层311、顶部层312和上绝缘层313形成在晶体管形成区域中,其中,液晶可通过液晶注入孔335注入到微腔305中。在形成微腔305的工艺中,液晶注入孔335可用于去除图4中的牺牲层300。

[0159] 下绝缘层311和上绝缘层313可对应于用于形成液晶注入孔335的位置与设置在晶体管形成区域中的部分层叠。在一个或更多个实施例中,顶部层312可以不形成在晶体管形成区域中;因此,液晶注入孔335可通过在晶体管形成区域中去除下绝缘层311和上绝缘层313的一些部分而不去除顶部层312的部分来形成。在已经去除了共电极270的位于晶体管形成区域中的部分之后,牺牲层300可通过液晶注入孔335暴露。

[0160] 根据一个或更多个实施例,顶部层312、上绝缘层313和下绝缘层311在晶体管形成区域中被蚀刻,以形成液晶注入孔335。

[0161] 根据一个或更多个实施例,可省略下绝缘层311和上绝缘层313。

[0162] 封盖层350形成在液晶注入孔335和上绝缘层313上。封盖层350由透明材料制成并可包含有机绝缘材料或诸如氮化硅(SiN_x)的无机绝缘材料。如图7中所示,封盖层350可被形成遍布整个显示面板。在一个或更多个实施例中,封盖层350可以仅在液晶注入孔335附近形成。封盖层350用于在已经将液晶层3的液晶材料注入到微腔305中之后密封液晶注入孔335,以防止液晶层3通过液晶注入孔335漏出。

[0163] 在一个或更多个实施例中,如图7中所示,液晶层3的一部分可设置在第二钝化层185和封盖层350之间。在一个或更多个实施例中,封盖层350可直接接触第二钝化层185,因此可使液晶层3的第一部分与液晶层3的第二部分分隔开。

[0164] 第二黑色矩阵225形成在封盖层350上,形成在晶体管形成区域中,并且形成在液晶注入孔335中。封盖层350的至少部分可以设置在第二黑色矩阵225和第二钝化层185之间,并且可设置在第二黑色矩阵225与液晶层3的一部分之间。封盖层350的至少部分(例如,与基底110基本垂直的部分)可以设置在第二黑色矩阵225与上绝缘层313、顶部层312、下绝缘层311、共电极270和液晶层3中的一个或更多个的至少部分之间。在本发明的一个或更多个实施例中,第二黑色矩阵225通过使用喷墨方法注入材料来形成。在一个或更多个实施例中,第二黑色矩阵225的至少部分位于液晶注入孔335的内部。根据一个或更多个实施例,第二黑色矩阵225的一部分可位于液晶注入孔335的外部。第二黑色矩阵225由非透射材料形成。由于第二黑色矩阵225覆盖晶体管形成区域,所以穿过晶体管形成区域的光被阻挡,因此晶体管形成区域不被液晶显示器的观看者识别。第二黑色矩阵225沿着晶体管形成区域沿水平方向延伸。

[0165] 如图1的平面图中所示,第一黑色矩阵220(其包括沿竖直方向延伸的部分)和第二黑色矩阵225(其包括沿水平方向延伸的部分)可形成具有开口的网格结构。像素电极192的

实质部分、滤色器230的实质部分以及液晶层3的实质部分可位于一个或更多个对应的开口处。

[0166] 下偏振器(未示出)可位于绝缘基底110下方,上偏振器可位于上绝缘层313的上方。偏振器中的每个可包括用于产生偏振的偏振化元件以及用于确保耐久性的三醋酸纤维素(TAC)层。在一个或更多个实施例中,上偏振器和下偏振器的透射轴的方向可以彼此垂直或平行。

[0167] 参照图8至图11描述用于形成微腔305以及用于注入和封盖液晶层3的工艺。

[0168] 图8至图11是顺序地示出根据本发明的一个或更多个实施例的图1和图7的液晶显示器的制造方法的图。

[0169] 图8示出了液晶注入孔335形成成为暴露微腔305。下面参照图1至图7中的至少一些来描述在形成液晶注入孔335之前的步骤。

[0170] 栅极线121和存储电压线131形成在由透明玻璃、透明塑料或不同的透明基底材料制成的绝缘基底110上。栅极线121和存储电压线131可利用相同的掩模由相同的材料基本同时地形成。栅极线121包括第一栅极124a、第二栅极124b和第三栅极124c。存储电压线131包括存储电极135a和135b以及朝向栅极线121的方向突出的凸起134。存储电极135a和135b具有围绕前像素的第一子像素电极192h和第二子像素电极192i的结构。由于栅极电压将被施加到栅极线121并且存储电压将被施加到存储电压线131,所以栅极线121和存储电压线131彼此电绝缘。存储电压可具有恒定的电压电平或者可具有摆动(或可变)的电压电平。

[0171] 覆盖栅极线121和存储电压线131的栅极绝缘层140形成在栅极线121和存储电压线131上。

[0172] 然后,半导体151、154和155、数据线171、源极173a、173b和173c以及漏电极175a、175b和175c形成在栅极绝缘层140上。

[0173] 半导体151、154和155、数据线171以及源极和漏极可通过单独的工艺形成或利用一个掩模基本同时地形成。在一个或更多个实施例中,为了使用同样的掩模来形成半导体151、154和155、数据线171以及源极和漏极,顺序地层叠用于形成半导体的材料以及用于形成数据线、源极和漏极的材料。然后,通过使用一个掩模(例如,狭缝掩模或透反射掩模)进行曝光、显影和蚀刻的一个工艺来基本同时地形成两个图案。在一个或更多个实施例中,为了防止位于薄膜晶体管的沟道部分的半导体154被蚀刻,通过掩模的狭缝或透反射区域来使对应的部分曝光。

[0174] 多个欧姆接触可形成在半导体151、154和155上并且在数据线171与源极和/或漏极之间。

[0175] 第一钝化层180形成在数据导体171、173a、173b、173c、175a、175b和175c以及暴露的半导体154部分的整个上方。第一钝化层180可包含诸如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种的无机绝缘体或有机绝缘体。

[0176] 然后,滤色器230和第一黑色矩阵220形成在第一钝化层180上。在形成第一黑色矩阵220之前形成滤色器230。每个颜色的滤色器230可通过单独的工艺来形成。在滤色器230的蚀刻过程中,滤色器230的对应于接触孔186a、186b和186c的位置的部分可被去除。

[0177] 第一黑色矩阵220形成在滤色器230上并且由非透射材料形成以阻挡光。第一黑色矩阵220可沿竖直方向延伸并且可与数据线171叠置而不与晶体管形成区域叠置。

[0178] 然后,在滤色器230和黑色矩阵220的整个上方形成第二钝化层185。第二钝化层185可包含诸如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种的无机绝缘体或有机绝缘体。

[0179] 然后,分别暴露第一漏极175a和第二漏极175b的延伸部175b'的第一接触孔186a和第二接触孔186b形成在滤色器230、黑色矩阵220以及钝化层180和185中(和/或穿过它们形成)。另外,在滤色器230、黑色矩阵220以及钝化层180和185中(和/或穿过它们),形成暴露存储电压线131的凸起134以及第三漏极175c的延伸部175c'的第三接触孔186c。

[0180] 然后,在第二钝化层185上形成包括第一子像素电极192h和第二子像素电极192i的像素电极192。像素电极192可由例如ITO或IZO的透明导电材料制成。第一子像素电极192h和第二子像素电极192i分别通过接触孔186a和186b与第一漏极175a和第二漏极175b物理连接并且电连接。形成通过第三接触孔186c使第三漏极175c的延伸部175c'与存储电压线131的凸起134电连接的连接构件194。结果,施加到第二漏极175b的数据电压的一部分通过第三源极173c而被分压,并且施加到第二子像素电极192i的电压的大小可小于施加到第一子像素电极192h的电压的大小。

[0181] 然后,形成牺牲层300(在图8中示出)。牺牲层300可由例如光致抗蚀剂材料的有机材料形成。在已经将有机材料层叠在第二钝化层185和像素电极192上之后,利用掩模对有机材料进行曝光、显影和蚀刻,以形成牺牲层300。牺牲层300可具有在数据线171上方的开口,从而牺牲层300可以基本不与数据线叠置。牺牲层300可沿数据线171的方向延伸。在开口处,牺牲层300可具有与图2中示出的液晶层3的锥形侧壁相似的锥形侧壁。

[0182] 然后,在牺牲层300、牺牲层300的开口的侧壁以及在开口处暴露的第二钝化层185的暴露部分上顺序地形成共电极270和下绝缘层311。在一个或更多个实施例中,在已经使透明导电材料(例如ITO或IZO)在整个面板上(在牺牲层300、侧壁、第二钝化层185的暴露部分等的顶表面上)层叠之后,在整个面板上层叠包含诸如氮化硅(SiN_x)的无机材料的下绝缘层形成材料。结果,下绝缘层311覆盖共电极270。

[0183] 然后,在下绝缘层311上形成顶部层312。顶部层312可包含有机材料。顶部层312可以不形成在可对应于液晶注入孔335的位置的晶体管形成区域中,即,顶部层312可具有在晶体管形成区域处的开口。下绝缘层311通过在晶体管形成区域中敞开的顶部层312暴露。在已经将顶部层材料(包含有机材料)层叠在整个面板区域中之后,并且在已经去除了顶部层材料的对应于晶体管形成区域的部分之后,利用掩模对顶部层312进行曝光和显影。因此,在晶体管形成区域中形成牺牲层300、共电极270和下绝缘层311,但是不形成顶部层312,并且牺牲层300、共电极270、下绝缘层311和顶部层312在除了晶体管形成区域之外的区域中层叠。

[0184] 然后,可在整个显示面板上层叠可以由诸如氮化硅(SiN_x)的无机绝缘材料形成的上绝缘层313。结果,上绝缘层313形成在顶部层312上并且形成在在晶体管形成区域中暴露的下绝缘层311上。

[0185] 然后,在上绝缘层313上形成在晶体管形成区域中具有开口的光致抗蚀剂图案PR。利用光致抗蚀剂图案PR作为掩模来蚀刻上绝缘层313、下绝缘层311和共电极270。结果,如图8中所示,通过液晶注入孔335暴露牺牲层300。可通过干蚀刻和/或湿蚀刻来执行用于形成液晶注入孔335的蚀刻工艺。

[0186] 然后,如图9中所示,将通过液晶注入孔335暴露的牺牲层300去除,以形成微腔

305。在一个或多个实施例中,牺牲层300由用于形成光致抗蚀剂图案PR的光致抗蚀剂材料制成,并且在去除牺牲层300时,可以执行去除形成在上绝缘层313上的光致抗蚀剂图案PR的工艺。即,形成在上绝缘层313上的光致抗蚀剂图案PR以及牺牲层300可以通过将图8中示出的结构浸渍到蚀刻剂(例如,光致抗蚀剂脱除剂)中来基本同时地湿蚀刻并去除。有利地,制造工艺可以显著地缩短和简化。在一个或多个实施例中,牺牲层300可由与光致抗蚀剂图案PR的材料不同的材料形成,可以执行两个单独的工艺步骤来去除牺牲层300和光致抗蚀剂图案PR。在一个或多个实施例中,替代湿蚀刻或除了湿蚀刻以外,可通过干蚀刻来去除牺牲层300。

[0187] 然后,利用毛细管力将取向层(未示出)和/或液晶层3(在图10中示出)注入到微腔305中。如图9中所示,微腔305和液晶注入孔335被连接而没有阻碍。在注入液晶之前,未形成将位于晶体管形成区域中的黑色矩阵,因此可以基本上容易地且有效地执行液晶注入。

[0188] 在已经将用于形成液晶层3的液晶材料注入到微腔305中之后,执行用于防止液晶层3通过液晶注入孔335流出的封盖工艺。在一个或多个实施例中,如图7中所示,形成封盖层350以密封液晶注入孔335,从而可防止液晶层3的漏出。

[0189] 封盖层350形成在液晶注入孔335中并且形成在上绝缘层313上。封盖层350由透明材料制成并且可包含有机绝缘材料或诸如氮化硅(SiN_x)的无机绝缘材料。在一个或多个实施例中,封盖层350被形成成为遍布整个显示面板。根据一个或多个实施例,封盖层350可被形成成为仅在液晶注入孔335附近。封盖层350用于在液晶层3的液晶材料已经被注入到微腔305中以后密封液晶注入孔335,从而防止液晶层3通过液晶注入孔335漏出。

[0190] 然后,如在图7中所示,由非透射材料形成的第二黑色矩阵225可形成在封盖层350上,形成在晶体管形成区域中,并且形成在液晶注入孔335中。在本发明的一个或多个实施例中,第二黑色矩阵225通过使用喷墨方法注入材料来形成。在一个或多个实施例中,第二黑色矩阵225的至少部分位于液晶注入孔335内部。根据一个或多个实施例,第二黑色矩阵225的部分可位于液晶注入孔335外部。由于第二黑色矩阵225覆盖晶体管形成区域,所以穿过晶体管形成区域的光被阻挡,因此晶体管形成区域不被液晶显示器的观看者识别。第二黑色矩阵225沿着晶体管形成区域沿水平方向延伸。

[0191] 如图1的平面图中所示,第一黑色矩阵220(其包括沿竖直方向延伸的部分)和第二黑色矩阵225(其包括沿水平方向延伸的部分)可形成具有开口的网格结构。像素电极192的实质部分、滤色器230的实质部分以及液晶层3的实质部分可位于一个或多个对应的开口处。

[0192] 根据一个或多个实施例,可以不需要下绝缘层311和上绝缘层313。

[0193] 下偏振器(未示出)可位于绝缘基底110下方,上偏振器可位于上绝缘层313的上方。偏振器中的每个可包括用于产生偏振的偏振化元件以及用于确保耐久性的三醋酸纤维素(TAC)层。在一个或多个实施例中,上偏振器和下偏振器的透射轴的方向可以彼此垂直或平行。

[0194] 如从前面的讨论可理解的,在已经将液晶层3注入到微腔305中之后形成封盖层350和第二黑色矩阵225。因此,第二黑色矩阵225可以不阻挡用于形成液晶层3的液晶的注入。有利地,液晶层3可以基本容易地且有效地形成。

[0195] 在一个或多个实施例中,如图7中所示,液晶层3可以不通过至少被封盖层350密

封的液晶注入孔335漏出。在一个或更多个实施例中,如果第二黑色矩阵225的材料与液晶层3直接接触,则第二黑色矩阵225的材料会在第二黑色矩阵225的制造工艺期间或之后导致对液晶层3的污染和/或劣化,设置在液晶层3和第二黑色矩阵225之间的封盖层350可防止这种污染和/或劣化。

[0196] 如从前面可理解的,可在第一黑色矩阵220的形成工艺与第二黑色矩阵225的形成工艺之间执行液晶层3的形成工艺,从而液晶层3的形成不会被第二黑色矩阵225阻挡。第一黑色矩阵220和第二黑色矩阵225可以在两个单独的工艺中形成,并且可位于液晶显示器中的两个不同的层处。

[0197] 在一个或更多个实施例中,如参照图12至图14所讨论的,第一黑色矩阵220和第二黑色矩阵225(即,组合的黑色矩阵的两个部分)可以在一个工艺中基本同时地形成。

[0198] 图12和图13是示出根据本发明的一个或更多个实施例的液晶显示器(例如,图1的液晶显示器)的剖视图,图14是示出图12和图13的液晶显示器中的第一黑色矩阵和第二黑色矩阵的部分的平面图。

[0199] 图12和图13可以分别是沿图1中指示的剖面线11-11截取的剖视图以及沿图1中指示的剖面线111-111截取的剖视图。如从图12和图13可以理解的,第一黑色矩阵220和第二黑色矩阵225均可相对于液晶层3位于上侧(即,相同侧)。在一个或更多个实施例中,第二黑色矩阵225可被构造为密封液晶注入孔335。在一个或更多个实施例中,可形成额外的封盖层来密封液晶注入孔335。

[0200] 在液晶显示器中,栅极线121和存储电压线131形成在由透明玻璃、透明塑料或不同的透明基底材料制成的绝缘基底110上。栅极线121包括第一栅极124a、第二栅极124b和第三栅极124c。存储电压线131包括存储电极135a和135b以及朝向栅极线121的方向(即,水平方向)突出的凸起134。存储电极135a和135b可形成围绕前像素的第一子像素电极192h和第二子像素电极192i的结构。存储电极135b的水平部分可以是不与前像素的水平部分分开的一条布线。

[0201] 栅极绝缘层140形成在栅极线121和存储电压线131上。位于数据线171下方的半导体151、半导体155的位于一个或更多个漏极(例如,漏极175b)下方的部分以及位于薄膜晶体管的沟道部分处的半导体154形成在栅极绝缘层140上。

[0202] 多个欧姆接触可以分别形成在半导体151、154和155上以及数据线171与一个或更多个源极和/或一个或更多个漏极之间,在附图中省略欧姆接触。

[0203] 在半导体151、154和155以及栅极绝缘层140上形成有一组数据导体,所述数据导体包括具有第一源极173a和第二源极173b的多条数据线171、第一漏极175a、第二漏极175b、第三源极173c和第三漏极175c。

[0204] 第一栅极124a、第一源极173a和第一漏极175a与半导体154一起形成第一薄膜晶体管,该薄膜晶体管的沟道形成在第一源极173a和第一漏极175a之间的半导体部分154处。相似地,第二栅极124b、第二源极173b和第二漏极175b与半导体154一起形成第二薄膜晶体管,该薄膜晶体管的沟道形成在第二源极173b和第二漏极175b之间的半导体部分154处。第三栅极124c、第三源极173c和第三漏极175c与半导体154一起形成第三薄膜晶体管,该薄膜晶体管的沟道形成在第三源极173c和第三漏极175c之间的半导体部分154处。

[0205] 数据线171可具有这样的结构,即,在第三漏极175c的延伸部175c'附近的薄膜晶

体管形成区域中具有窄的宽度。该结构用于保持与相邻布线的距离并减小信号干扰。在一个或更多个实施例中,可以不需要该结构。第一钝化层180形成在数据导体171、173c、175a、175b和175c以及半导体154的暴露部分上。第一钝化层180可包括无机绝缘体(例如氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种)或有机绝缘体。

[0206] 滤色器230形成在第一钝化层180上。具有相同颜色的滤色器230形成在沿竖直方向(即,数据线方向)相邻的像素中。沿水平方向(即,栅极线方向)相邻的像素具有颜色不同的滤色器230和230',两个滤色器230和230'可以基本同时地形成并且可以在数据线171上方彼此叠置。滤色器230和230'中的每个可显示一组原色(例如,红、绿和蓝的三原色)中的一种颜色。在一个或更多个实施例中,滤色器230和230'中的每个可显示青、品红、黄和白色类颜色中的一种颜色。

[0207] 第二钝化层185可覆盖滤色器230,并且可形成在滤色器230上。第二钝化层185可包含无机绝缘体(例如,氮化硅(SiN_x)和氧化硅(SiO_x)中的至少一种)或有机绝缘体。如在图12和图13的剖视图中所示,在由于与滤色器230相关的厚度差异和/或厚度变化而出现阶梯的情况下,第二钝化层185可减小或补偿该厚度差异和/或厚度变化;第二钝化层185可用作设置在滤色器230上方的平坦化层。

[0208] 分别暴露第一漏极175a以及第二漏极175b的延伸部175b'的第一接触孔186a和第二接触孔186b形成在滤色器230以及钝化层180和185中的一个或多个中(和/或穿过它们形成)。暴露存储电压线131的凸起134以及第三漏极175c的延伸部175c'的第三接触孔186c形成在滤色器230以及钝化层180和185中的一个或多个中(和/或穿过它们形成)。

[0209] 在一个或更多个实施例中,即使由于材料性质而使蚀刻滤色器230会比蚀刻钝化层180和185更难,接触孔186a、186b和186c也形成在滤色器230中(和/或穿过滤色器230形成)。在一个或更多个实施例中,在蚀刻滤色器230之前,用于形成滤色器230的材料可以不形成在对应于接触孔186a、186b和186c的位置。

[0210] 在第二钝化层185上,形成有包括第一子像素电极192h和第二子像素电极192i的像素电极192。像素电极192可由透明导电材料制成,例如可以由ITO或IZO制成。

[0211] 第一子像素电极192h和第二子像素电极192i沿列方向彼此相邻。第一子像素电极192h和第二子像素电极192i中的每个可具有整体四边形形状,并且可包括具有水平主干和与水平主干交叉的竖直主干的交叉主干结构。第一子像素电极192h和第二子像素电极192i中的每个通过水平主干和竖直主干可以被分为四个子区域,并且每个子区域可包括多个细小分支。

[0212] 第一子像素电极192h和第二子像素电极192i的细小分支与栅极线121或水平主干形成范围为大约40度至45度的角。两个相邻的子区域的细小分支可以彼此垂直。细小分支的宽度可以逐渐增大。细小分支之间的距离可以彼此不同。

[0213] 第一子像素电极192h和第二子像素电极192i通过接触孔186a和186b与第一漏极175a和第二漏极175b物理连接并电连接,并且从第一漏极175a和第二漏极175b接收数据电压。

[0214] 连接构件194通过第三接触孔186c使第三漏极175的延伸部175c'与存储电压线131的凸起134电连接。结果,施加到第二漏极175b的数据电压的一部分通过第三源极173c而被分压,并且施加到第二子像素电极192i的电压的大小可以小于施加到第一子像素电极

192h的电压的大小。

[0215] 第二子像素电极1921的面积可以在第一子像素电极192h的面积1倍至2倍的范围内。

[0216] 用于收集从滤色器230排放的气体的开口以及用于覆盖该开口的盖可形成在第二钝化层185中。盖可由与像素电极192相同的材料形成。开口和盖可防止从滤色器230排放的气体被传输至其它元件。在一个或更多个实施例中,可以不需要开口和盖。

[0217] 微腔305位于第二钝化层185和像素电极192上(并且位于第二钝化层185和共电极270之间),液晶层3形成在微腔中。取向层(未示出)可形成在第二钝化层185和液晶层3之间,以使注入到微腔305中的液晶分子取向。取向层可包含通常在液晶取向层中使用的聚酰胺酸、聚硅氧烷和聚酰亚胺中的至少一种。

[0218] 液晶层3形成在微腔305中(并且在取向层上)。液晶分子310通过取向层而被初始取向,并且取向方向根据施加的电场而改变。液晶层3的高度对应于微腔305的高度。液晶层3的厚度可以在 $2.0\mu\text{m}$ 至 $3.6\mu\text{m}$ 的范围内。

[0219] 用于形成液晶层3的液晶材料可利用液晶注入孔335中的毛细管力注入到微腔305中。取向层可利用毛细管力形成。

[0220] 共电极270位于微腔305和液晶层3上方,使得微腔305和液晶层3设置在共电极270和第二钝化层185之间。共电极270可具有弯曲的结构,所述弯曲的结构包括设置在数据线171上方并朝数据线171突出(并突起)的突出部分(在图2中示出)。突出部分可以直接接触第二钝化层185。顶部材料312的一部分以及下绝缘层311的一部分可设置在突出部分的凹陷结构内部。共电极270未形成在液晶注入孔335的部分中(所述部分对应于晶体管形成区域);液晶注入孔335可设置在共电极270的两个部分之间,如图3中所示。共电极270可沿栅极线方向(即,水平方向)延伸。

[0221] 共电极270由诸如ITO或IZO的透明导电材料制成,并用于与像素电极192一起产生电场,来控制液晶分子的取向方向。

[0222] 下绝缘层311位于共电极270上。下绝缘层311可包含诸如氮化硅(SiN_x)的无机绝缘材料。

[0223] 顶部层312形成在下绝缘层311上。顶部层312可用于支撑将被形成在像素电极192和共电极270之间的空间(微腔305)。根据一个或更多个实施例的顶部层312用于在共电极270上方以预定的厚度支撑微腔305。

[0224] 上绝缘层313形成在顶部层312上。上绝缘层313可包含诸如氮化硅(SiN_x)的无机绝缘材料。

[0225] 液晶注入孔335可穿过下绝缘层311、顶部层312和上绝缘层313形成在晶体管形成区域中,其中,液晶可通过液晶注入孔335注入到微腔305中。在形成微腔305的工艺中,液晶注入孔335可用于去除图4中的牺牲层300。

[0226] 下绝缘层311和上绝缘层313可对应于用于形成液晶注入孔335的位置与设置在晶体管形成区域中的部分层叠。在一个或更多个实施例中,顶部层312可以不形成在晶体管形成区域中;因此,液晶注入孔335可通过在晶体管形成区域中去除下绝缘层311和上绝缘层313的一些部分而不去除顶部层312的部分来形成。在已经去除了共电极270的位于晶体管形成区域中的部分之后,牺牲层300可通过液晶注入孔335暴露。

[0227] 根据一个或更多个实施例,顶部层312、上绝缘层313和下绝缘层311在晶体管形成区域中在相同的蚀刻工艺进行蚀刻,以形成液晶注入孔335。

[0228] 根据一个或更多个实施例,可以不需要下绝缘层311和上绝缘层313。

[0229] 第一黑色矩阵220和第二黑色矩阵225形成在液晶层3上,其中,第一黑色矩阵220可形成在上绝缘层313上,其中,第二黑色矩阵225可形成在晶体管形成区域中并且形成在液晶注入孔335中。第一黑色矩阵220和第二黑色矩阵225可由一种或更多种相同的不透射材料制成,并且可以利用相同的掩模在相同的工艺步骤中基本同时地形成。

[0230] 第一黑色矩阵220可与数据线171叠置并且可沿竖直方向延伸,其中,上绝缘层313、顶部层312、下绝缘层311、共电极270、第二钝化层185和第一钝化层180中的一个或更多的至少部分可设置在第一黑色矩阵220和数据线171之间。第二黑色矩阵225可具有位于液晶注入孔中的部分,并且可以沿着晶体管形成区域沿水平方向延伸。

[0231] 如图14的平面图中所示,第一黑色矩阵220(其包括沿竖直方向延伸的部分)和第二黑色矩阵225(其包括沿水平方向延伸的部分)可形成具有开口的网格结构。像素电极192的实质部分、滤色器230的实质部分以及液晶层3的实质部分可位于一个或更多个对应的开口处。

[0232] 在一个或更多个实施例中,如参照图1至图7所讨论的,第一黑色矩阵220和第二黑色矩阵225可形成在液晶显示器的不同层中。在一个或更多个实施例中,如参照图1和图12至图14所讨论的,第一黑色矩阵220和第二黑色矩阵225可以在液晶显示器中的相同的层处彼此相连。

[0233] 第二黑色矩阵225可密封(和/或封盖)液晶注入孔335,从而在通过液晶注入孔335将液晶层3注入到微腔305中之后,液晶层3不会通过液晶注入孔335漏出。

[0234] 在一个或更多个实施例中,如图3中所示,液晶层3的一部分可设置在第二钝化层185和第二黑色矩阵225之间。在一个或更多个实施例中,第二黑色矩阵225可与第二钝化层185直接接触,因此可使液晶层3的第一部分与液晶层3的第二部分分隔开。

[0235] 下偏振器(未示出)可位于绝缘基底110下方,上偏振器可位于上绝缘层313的上方。偏振器中的每个可包括用于产生偏振的偏振化元件以及用于确保耐久性的三醋酸纤维素(TAC)层。在一个或更多个实施例中,上偏振器和下偏振器的透射轴的方向可以彼此垂直或平行。

[0236] 参照图12至图14讨论的液晶显示器的制造方法可包括与参照图1至图7中的一个或更多个讨论的制造工艺中的步骤基本相似的步骤。然而,如通过与图12至图14相关的讨论所能够理解的,第一黑色矩阵220可以不在形成滤色器230之后立即形成;相反,第一黑色矩阵220可以在形成第二黑色矩阵225时形成。有利地,可以使第一黑色矩阵220和第二黑色矩阵225的总的形成时间最小化。

[0237] 虽然已经结合当前认为是可实施的实施例描述了本发明,但是应当理解的是,本发明不限于公开的实施例。本发明意图覆盖包括在权利要求的精神和范围内的各种修改和等同布置。

[0238] <标号描述>

[0239] 110:绝缘基底 121:栅极线

[0240] 124:栅极 131:存储电压线

[0241]	140:栅极绝缘层	151、152和155:半导体
[0242]	171:数据线	173:源极
[0243]	175:漏极	180、185:钝化层
[0244]	186:接触孔	192:像素电极
[0245]	194:连接构件	220:第一黑色矩阵
[0246]	225:第二黑色矩阵	230:滤色器
[0247]	270:共电极	3:液晶层
[0248]	305:微腔	300:牺牲层
[0249]	311:下绝缘层	312:顶部层
[0250]	313:上绝缘层	335:液晶注入孔
[0251]	350:封盖层。	

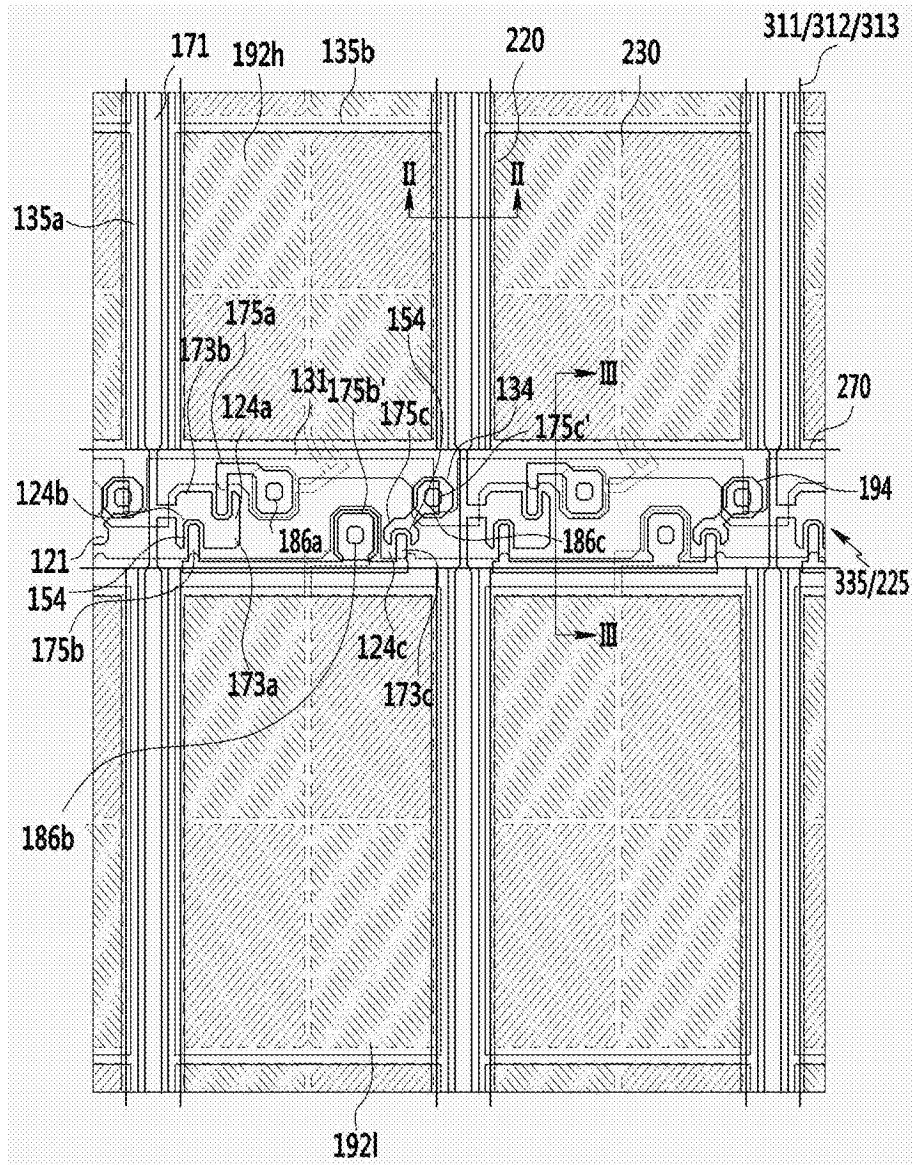


图1

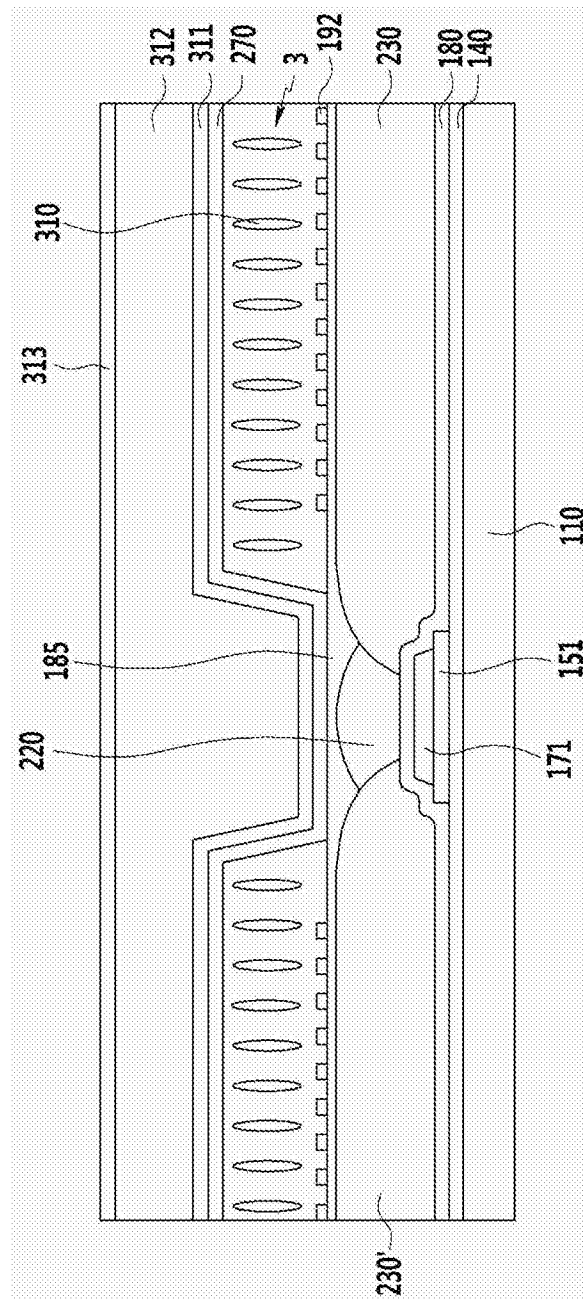


图2

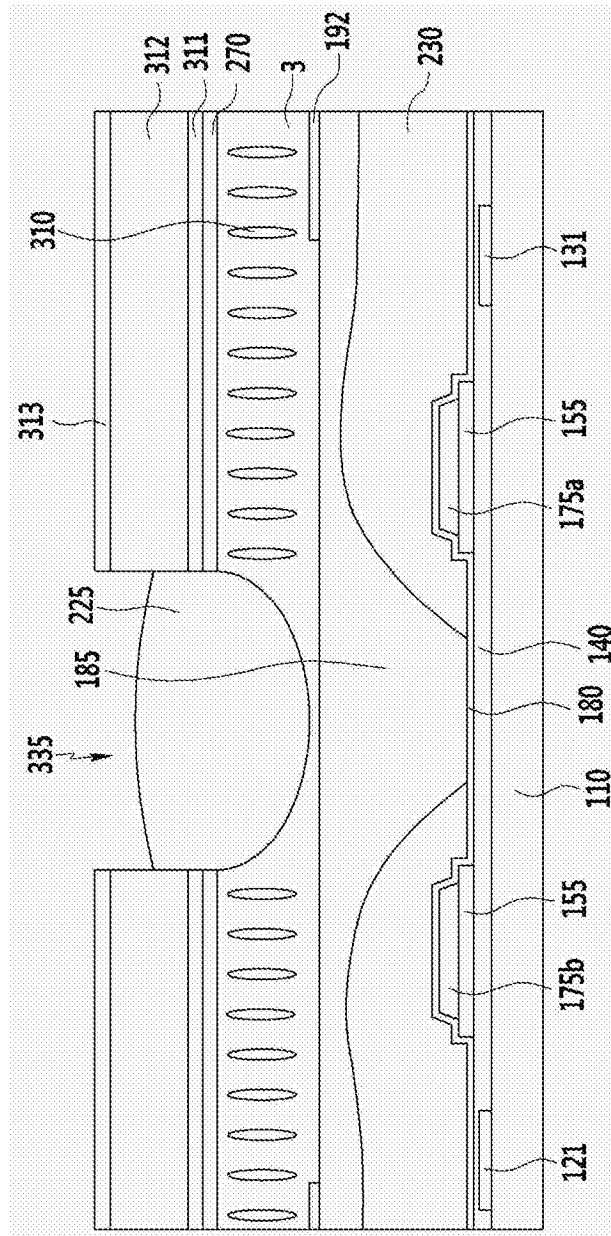


图3

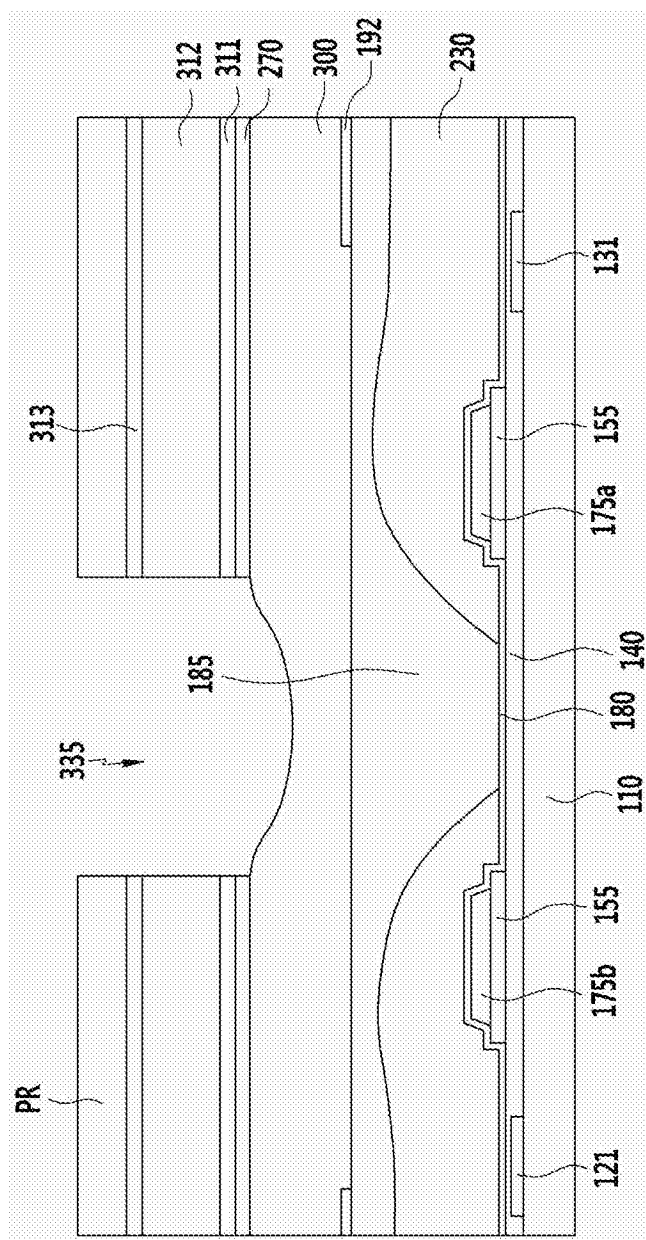


图4

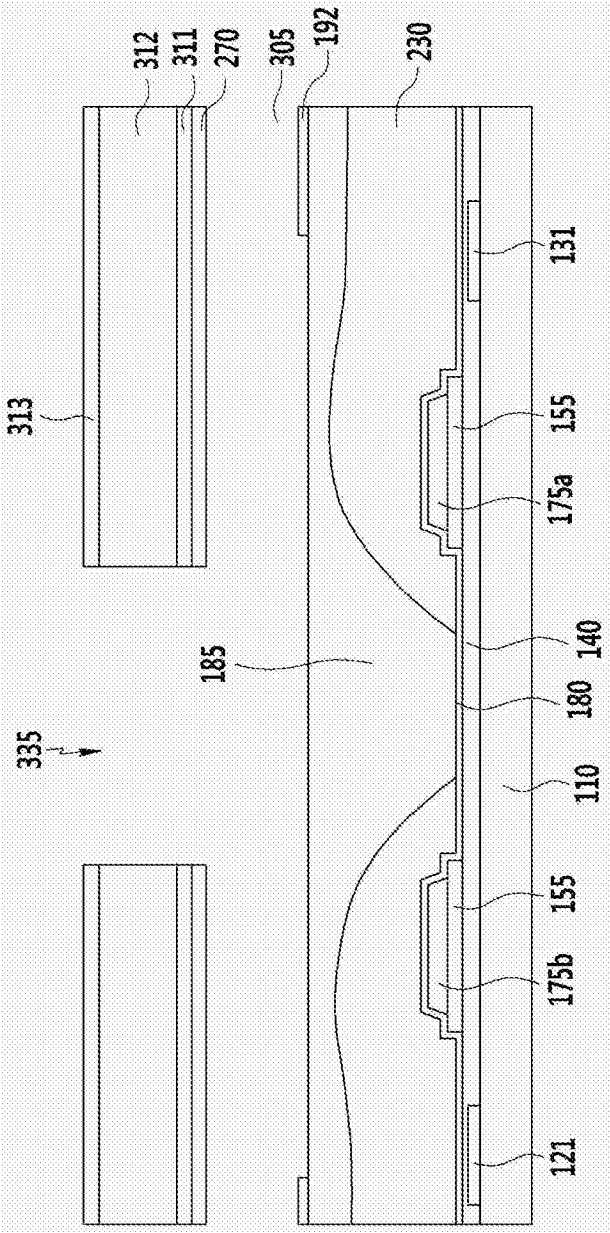


图5

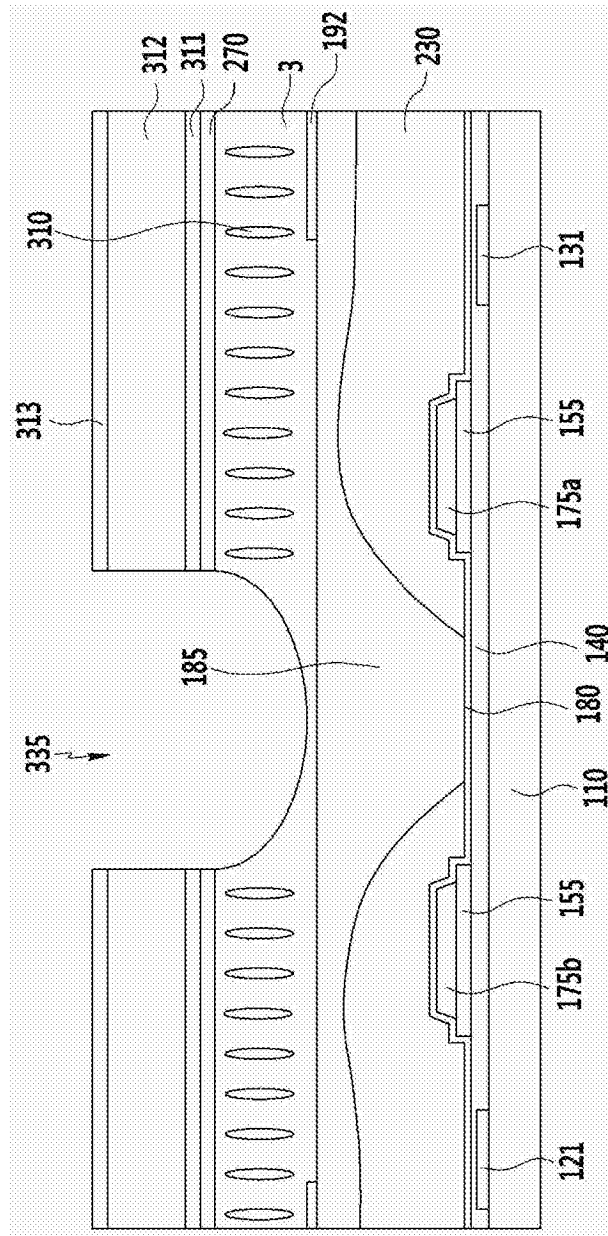


图6

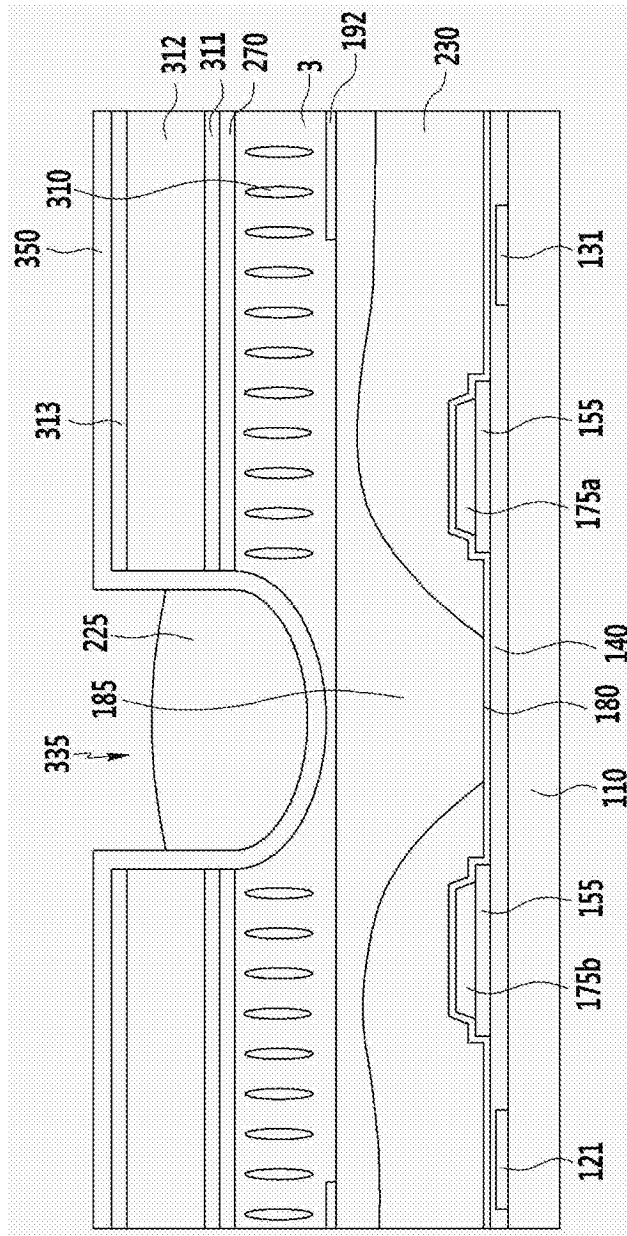


图7

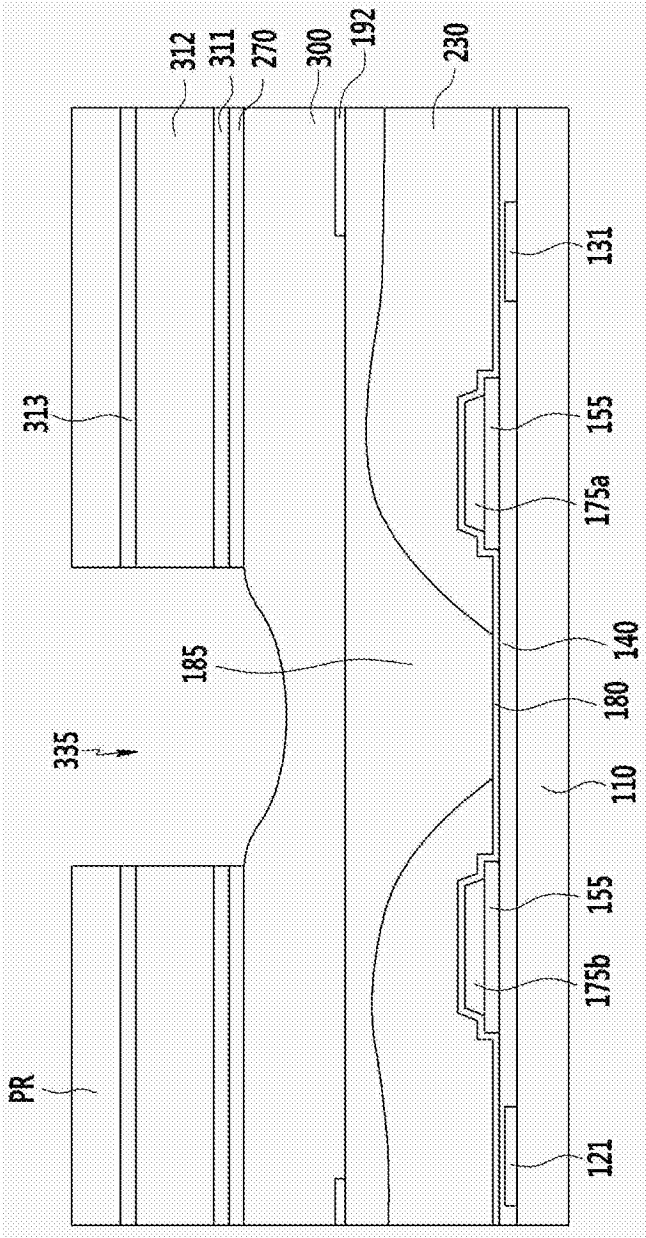


图8

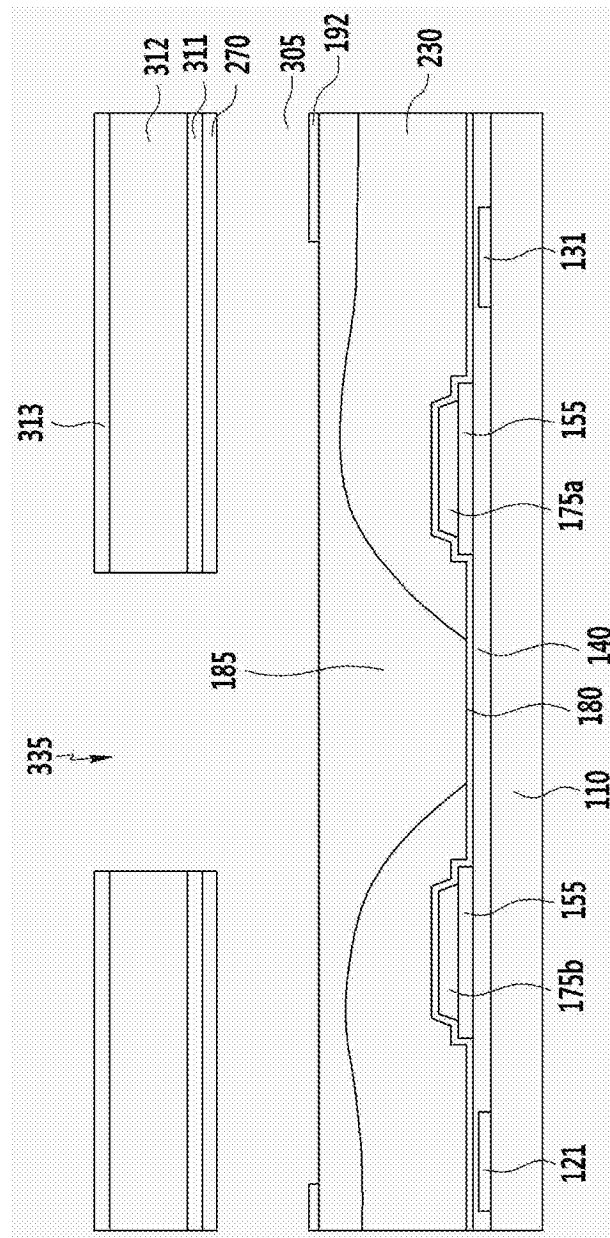


图9

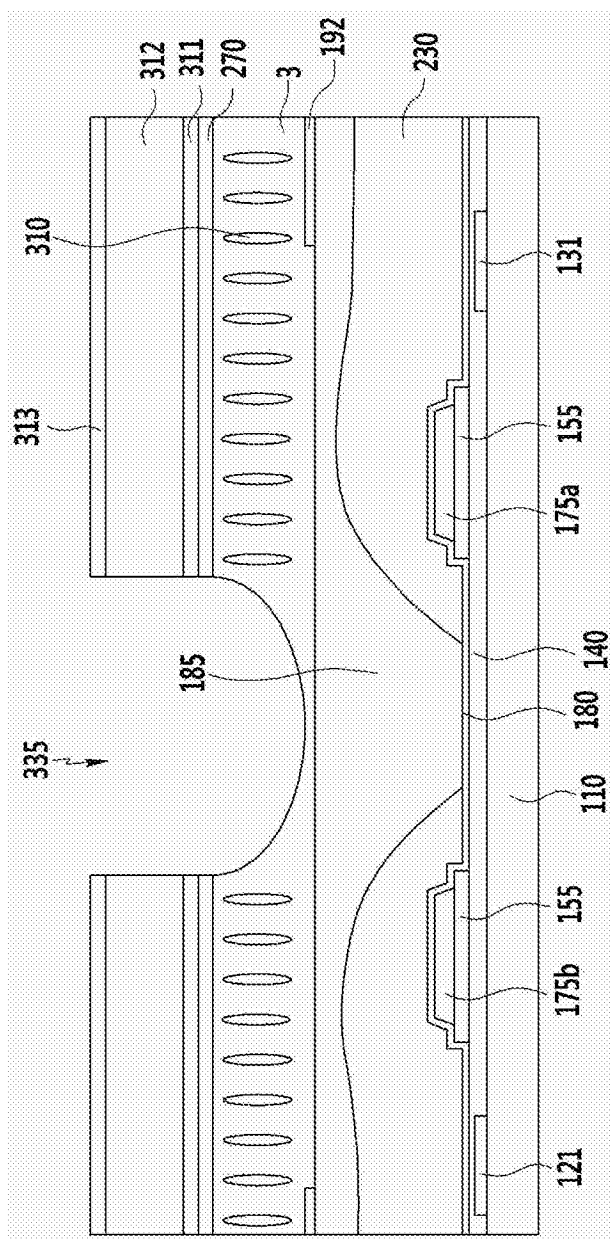


图 10

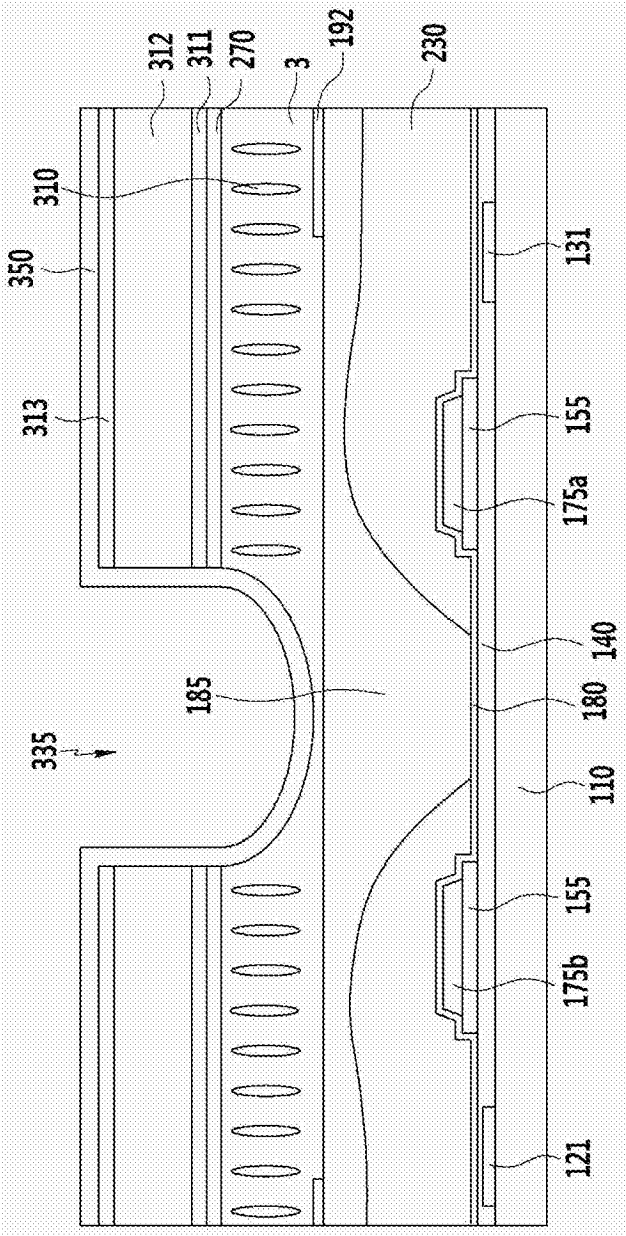


图11

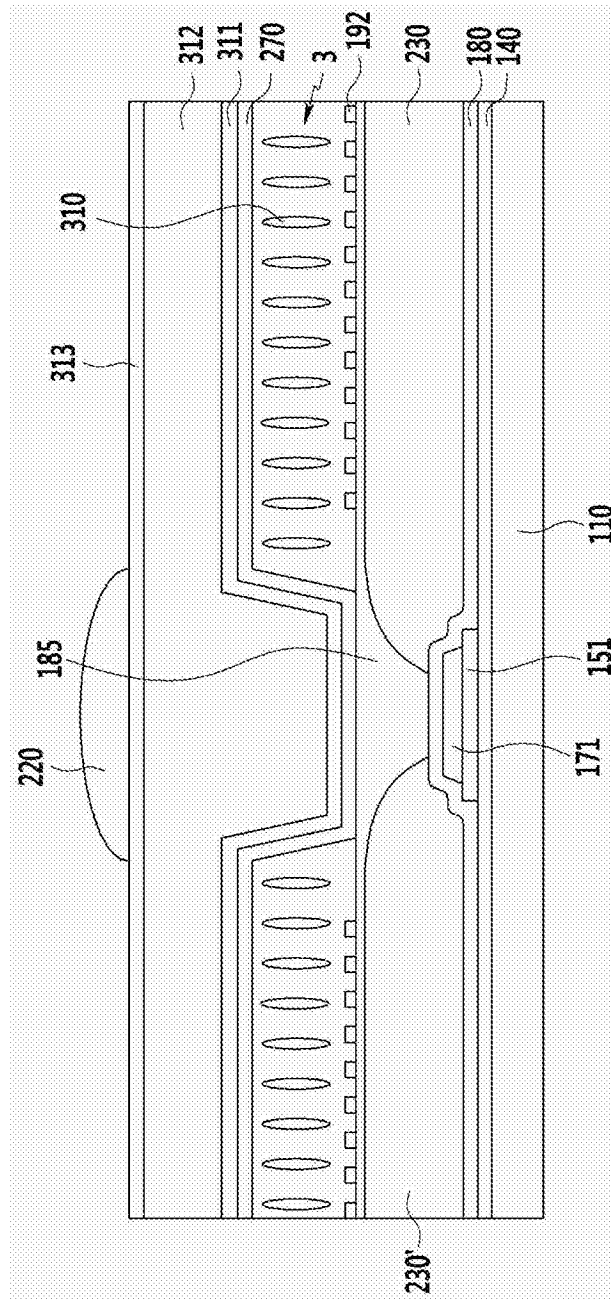


图12

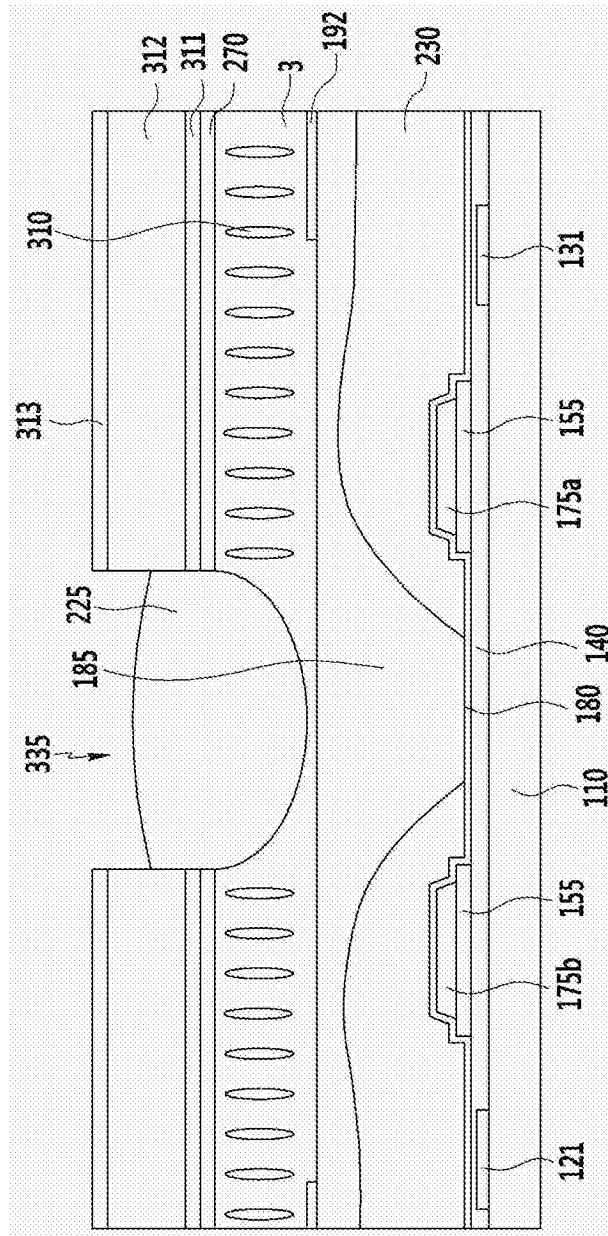


图13

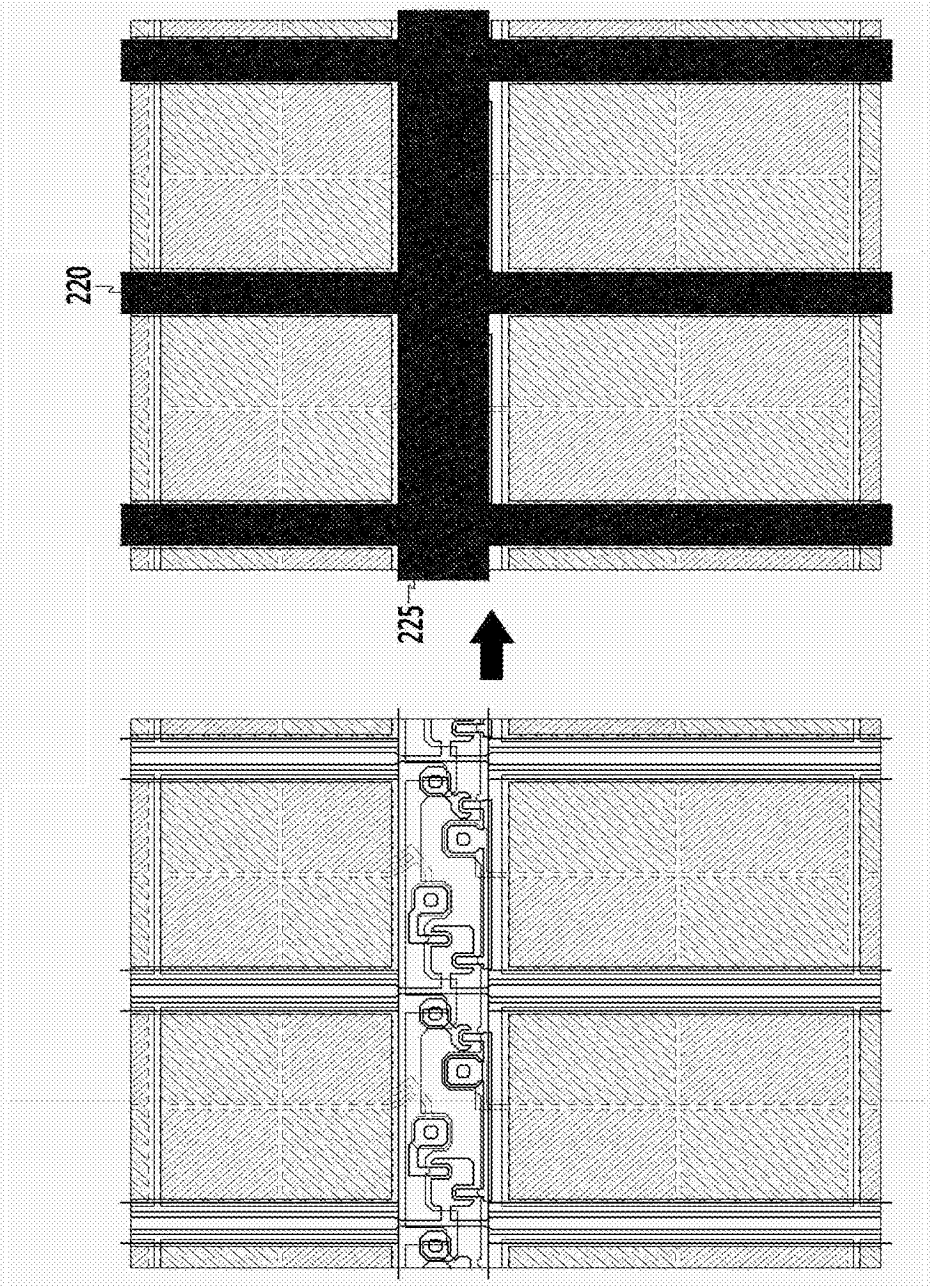


图14

专利名称(译)	液晶显示器及其制造方法		
公开(公告)号	CN103809332B	公开(公告)日	2018-03-09
申请号	CN201310325817.1	申请日	2013-07-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	洪基表 金晒玆 朴载华 朴帝亨 宋荣九		
发明人	洪基表 金晒玆 朴载华 朴帝亨 宋荣九		
IPC分类号	G02F1/1341 G02F1/1333		
CPC分类号	G02F1/1333 G02F1/133377 G02F1/1341 G02F1/136209 G02F1/133512		
代理人(译)	韩芳		
审查员(译)	李雪莹		
优先权	1020120124720 2012-11-06 KR		
其他公开文献	CN103809332A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示装置及其制造方法。所述液晶显示装置可包括基底。液晶显示装置还可包括设置在基底上的像素电极。液晶显示装置还可包括与像素电极叠置的共电极，其中，液晶注入孔被形成为至少穿过共电极。液晶显示装置还可包括设置在像素电极和共电极之间的液晶层。液晶显示装置还可包括设置在液晶注入孔内的光阻挡元件。

