



(12)发明专利申请

(10)申请公布号 CN 110268466 A

(43)申请公布日 2019.09.20

(21)申请号 201780085515.8

(51)Int.Cl.

(22)申请日 2017.02.02

G09G 3/36(2006.01)

(85)PCT国际申请进入国家阶段日
2019.08.02

G09G 3/20(2006.01)

(86)PCT国际申请的申请数据
PCT/JP2017/003832 2017.02.02

(87)PCT国际申请的公布数据
W02018/142546 JA 2018.08.09

(71)申请人 堺显示器制品株式会社
地址 日本国大阪府堺市堺区匠町1番地

(72)发明人 堀边隆介

(74)专利代理机构 深圳市赛恩倍吉知识产权代
理有限公司 44334

代理人 王娟

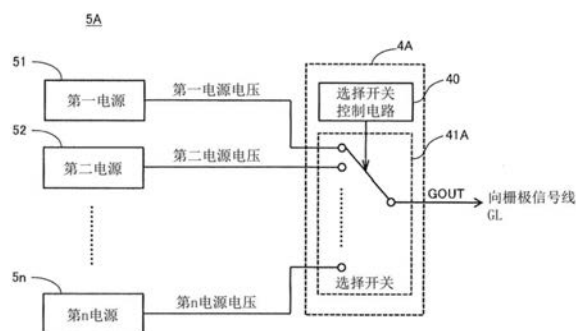
权利要求书1页 说明书16页 附图14页

(54)发明名称

电压控制电路和显示装置

(57)摘要

一种电压控制电路(5,5A),具有3个以上的电源(51~53,51~5n)和选择开关(41,41A),选择开关(41,41A)选择3个以上的电源(51~53,51~5n)中的任意一个电源与液晶面板(10)的栅极信号线(GL)进行连接。在电压控制电路(5,5A)中,选择开关(41,41A)通过以规定周期(1H)依次切换3个以上的电源(51~53,51~5n)中的任意一个电源与栅极信号线(GL)的连接,来对提供给栅极信号线(GL)的电压进行控制。



1. 一种电压控制电路,具备:

3个以上的电源;和

选择开关,选择所述3个以上的电源中的任意一个电源与液晶面板的栅极信号线进行连接,

所述选择开关通过以规定周期依次切换所述3个以上的电源中的任意一个电源与所述栅极信号线的连接,来对提供给所述栅极信号线的电压进行控制。

2. 根据权利要求1所述的电压控制电路,其特征在于,

所述规定周期是一个水平同步期间。

3. 根据权利要求1或2所述的电压控制电路,其特征在于,

来自所述3个以上的电源的电压中的至少一个电压是第一电压,所述第一电压具有将与所述栅极信号线连接的晶体管维持在打开状态的恒定电压区间,

来自所述3个以上的电源的电压中的至少一个电压是第二电压,所述第二电压具有将与所述栅极信号线连接的晶体管维持在关闭状态的恒定电压区间。

4. 根据权利要求3所述的电压控制电路,其特征在于,

来自所述3个以上的电源的电压中的一个电压中,在所述规定周期的末端,具有从所述第一电压中的恒定电压朝向所述第二电压中的恒定电压的电压变化区间。

5. 根据权利要求3或4所述的电压控制电路,其特征在于,

所述第一电压在所述规定周期的开始端具有如下的时间区间,以所述第二电压中的恒定电压为基准时,所述第一电压中的所述时间区间上相对于所述第二电压的电压差大于所述第一电压中的恒定电压区间上相对于所述第二电压的电压差。

6. 根据权利要求3或4所述的电压控制电路,其特征在于,

来自所述3个以上的电源的电压中的一个电压中,在所述规定周期的开始端,具有从所述第二电压中的恒定电压朝向所述第一电压中的恒定电压的电压变化区间。

7. 根据权利要求3~6中任意一项所述的电压控制电路,其特征在于,

所述第二电压在所述规定周期的开始端具有如下的时间区间,以所述第一电压中的恒定电压为基准时,所述第二电压中的所述时间区间上相对于所述第一电压的电压差大于所述第二电压中的恒定电压区间上相对于所述第一电压的电压差。

8. 根据权利要求1~7中任意一项所述的电压控制电路,其特征在于,

所述选择开关具有个数与所述3个以上的电源的个数相同的开关元件,

各个开关元件的一端与所述3个以上的电源中的彼此不同的电源连接,另一端彼此共通连接。

9. 根据权利要求1~8中任意一项所述的电压控制电路,其特征在于,

还具备选择开关控制电路,所述选择开关控制电路控制所述选择开关,以所述规定周期依次切换所述3个以上的电源中的任意一个电源与所述栅极信号线的连接。

10. 一种显示装置,具备:

权利要求1~9中任意一项所述的电压控制电路;和

液晶面板,所述液晶面板具有栅极信号线,由所述电压控制电路控制的电压提供给所述栅极信号线。

电压控制电路和显示装置

技术领域

[0001] 本发明涉及电压控制电路和具有电压控制电路的显示装置,所述电压控制电路对提供给液晶面板的栅极信号线的电压进行控制。

背景技术

[0002] 在专利文献1中公开了一种在液晶显示装置中的栅极脉冲调制信号发生电路,对提供给栅极信号线的电压进行栅极脉冲调制。在专利文献1中,为了减少提供给第奇数条和第偶数条栅极信号线的输出信号的重叠驱动时输出信号由于中断而导致的抖动,而采用了用相位彼此不同的两个时钟信号进行动作的电路结构。在专利文献1的栅极脉冲调制信号发生电路中,设置有两个栅极脉冲调制器和两个电平移位器,两个栅极脉冲调制器一对一地使用两个时钟信号,分别控制被提供给第奇数条和第偶数条的栅极信号线的电压。

(专利文献)

[0003] 专利文献1:日本特开2008-9364号公报

发明内容

[0004] 本发明的目的在于提供电压控制电路和显示装置,所述电压控制电路能够很容易地对提供给液晶面板的栅极信号线的电压进行控制。

[0005] 本发明的一个方面所涉及的电压控制电路具有3个以上的电源和选择开关,所述选择开关选择3个以上的电源中的任意一个电源与液晶面板的栅极信号线进行连接。在电压控制电路中,选择开关通过以规定周期依次切换3个以上的电源中的任意一个电源与栅极信号线的连接,来对提供给栅极信号线的电压进行控制。

[0006] 另外,本发明的一方面所涉及的显示装置具备电压控制电路和液晶面板,所述液晶面板具有栅极信号线,由电压控制电路控制的电压提供给所述栅极信号线。

(发明效果)

[0007] 根据本发明所涉及的电压控制电路和显示装置,通过在选择开关中依次切换各个电源与栅极信号线的连接,来对提供给栅极信号线的电压进行控制。因此,能够很容易地对提供给液晶面板的栅极信号线的电压进行控制。

附图说明

[0008] 图1是本发明的第一实施方式所涉及的显示装置的结构图。

图2是显示装置中的像素的等效电路图。

图3是显示装置中的栅极驱动器的框图。

图4是第一实施方式所涉及的显示装置中的电压控制电路的框图。

图5A是第一实施方式所涉及的电压控制电路中的栅极信号生成电路的电路图。

图5B是栅极信号生成电路中的选择开关控制电路的一个例子的电路图。

图5C是图5B的选择开关控制电路中的各种信号的时序图。

图6是电压控制电路中的电源的一个例子的电路图。

图7是第一实施方式所涉及的显示装置的动作例的时序图。

图8是第一实施方式所涉及的电压控制电路的双脉冲动作的时序图。

图9是第一实施方式所涉及的电压控制电路的三脉冲动作的时序图。

图10是第一实施方式的第一变形例的电压控制电路的动作的时序图。

图11是第一实施方式的第二变形例的电压控制电路的动作的时序图。

图12是第二实施方式所涉及的电压控制电路的框图。

图13是第二实施方式所涉及的电压控制电路中的栅极信号生成电路的一个例子的电路图。

图14是第二实施方式所涉及的电压控制电路的动作的一个例子的时序图。

图15是第二实施方式所涉及的电压控制电路的动作的变形例的时序图。

具体实施方式

[0009] 以下,参照附图对本发明所涉及的电压控制电路和显示装置的实施方式进行说明。需要说明的是,在以下的各个实施方式中,对相同的构成要素标注了相同的附图符号。

[0010] (第一实施方式)

1、结构

以下,对第一实施方式所涉及的显示装置和电压控制电路的结构进行说明。

[0011] 1-1、显示装置的结构

用图1对第一实施方式所涉及的显示装置的结构进行说明。图1是本实施方式所涉及的显示装置1的结构图。

[0012] 本实施方式所涉及的显示装置1构成例如液晶电视等液晶显示装置。如图1所示,显示装置1包括液晶面板10、多个栅极驱动器11、多个源极驱动器12、时序控制器2和各种基板13~15。

[0013] 液晶面板10例如有源矩阵方式的液晶面板。如图1所示,液晶面板10包括多个像素3、多条栅极信号线GL和多条源极信号线SL。并且,液晶面板10例如包括具有像素电极的TFT(薄膜晶体管)基板、具有对向电极的CF(滤色器)基板、被封入两基板之间的液晶层和偏光板等。

[0014] 多个像素3例如在液晶面板10中遍布相互交叉的水平方向X和垂直方向Y配置成矩阵状。多个像素3各自包括有源元件的TFT等(参照图2)。后面将对像素3的电路结构进行说明。

[0015] 栅极信号线GL是在像素3的矩阵中在水平方向X上排列的列(水平列)的像素3的各个TFT的栅极所连接的信号线,在液晶面板10的水平方向X上延伸。如图1所示,多条栅极信号线GL在液晶面板10的垂直方向Y上排列配置。栅极信号线GL提供用于同时选择(即,打开各个TFT)水平列的像素3的栅极信号。

[0016] 源极信号线SL是在像素3的矩阵中在垂直方向Y上排列的像素3组的各个TFT的源极所连接的信号线,在液晶面板10的垂直方向Y上延伸。多条源极信号线SL在液晶面板10的水平方向X上排列配置。源极信号线SL对通过栅极信号选中的水平列的各个像素3,输入表示影像数据的数据信号。

[0017] 多个栅极驱动器11例如在COF (Chip on film) 方式中分别由IC芯片构成,单独地安装在膜基板13上。如图1所示,每个膜基板13固定在水平方向X上的液晶面板10的端部。各个栅极驱动器11与多条栅极信号线GL的一端连接。栅极驱动器11以在垂直方向Y上扫描多条栅极信号线GL的方式生成栅极信号。以下将对栅极驱动器11的详细结构进行说明。

[0018] 多个源极驱动器12例如分别由IC芯片构成,单独地安装在膜基板14上。如图1所示,各个膜基板14固定在源极基板15与液晶面板10之间。各个源极驱动器12与多条源极信号线SL的一端连接。源极驱动器12以与栅极信号线GL的扫描同步且并行驱动多条源极信号线SL的方式生成数据信号。

[0019] 时序控制器2例如由LSI等一个或者多个半导体集成电路构成。时序控制器2对栅极驱动器11和源极驱动器12等的动作时序进行控制。时序控制器2也可以对显示装置1的整体动作进行控制。如图1所示,时序控制器2包括电源部20和控制部21。

[0020] 电源部20包括生成各种电源电压VGH1、VGH2、VGL的多个电源。各种电源电压VGH1、VGH2、VGL分别通过电压供给线16提供给各个栅极驱动器11。如图1所示,电压供给线16被配置为通过源极基板15、液晶面板10和膜基板13等。后面将对含在电源部20中的各种电源进行说明。

[0021] 控制部21对时序控制器2的整体动作进行控制。控制部21例如包括与软件协作来实现规定的功能的MPU或CPU和闪存等内部存储器。控制部21读出存储在内部存储器中的数据和程序,进行各种计算处理,生成各种信号。

[0022] 例如,控制部21生成开始时序信号GSP和栅极时钟信号GCK。开始时序信号GSP是表示开始显示在显示装置1上的影像的一个帧的时序的信号。栅极时钟信号GCK是表示在垂直方向上依次扫描多条栅极信号线GL的时序的信号。

[0023] 另外,控制部21也可以是为了实现规定功能而设计的专用电子电路或者可重构的电子电路等硬件电路。控制部21也可以由CPU、MPU、微电脑、DSP、FPGA或者ASIC等各种半导体集成电路构成。

[0024] 1-1-1、像素的电路结构

参照图2对显示装置1的液晶面板10中的像素3的电路结构进行说明。图2是显示装置1中的像素3的等效电路(以下称为“像素电路30”)图。如图2所示,像素电路30包括TFT31、像素电容32和储存电容33。

[0025] 在像素电路30的TFT31中,栅极与栅极信号线GL连接,源极与源极信号线SL连接,漏极与像素电容32和储存电容33各自的一端连接。像素电容32和储存电容33各自的另一端例如接地于液晶面板10中的对向电极。

[0026] 当根据来自栅极信号线GL的栅极信号而施加在栅极上的电压在规定的阈值电压以上时,TFT31打开,当根据来自栅极信号线GL的栅极信号而施加在栅极上的电压小于规定的阈值电压时,TFT31关闭。TFT31的阈值电压例如是2~3V。TFT31是连接在栅极信号线GL上的晶体管的一个例子。

[0027] 像素电容32由液晶层和像素电极构成,根据充电量使液晶层的取向状态变化。在TFT31打开期间,像素电容32根据从源极信号线SL输入的数据信号的电压来进行充电或放电。在TFT31关闭期间,像素电容32保持TFT31切换为关闭之前通过充放电所得到的充电量。

[0028] 储存电容33是用于保持像素电容32所保持的充电量(充电电压)的电容元件。储存

电容33在与像素电容32所进行的充放电相同的时间进行充放电。

[0029] 根据像素电路30,当从栅极信号线GL施加了TFT31的阈值电压以上的电压时,能够进行像素电容32的充放电,像素电路30被选为数据信号的输入对象。通过从源极信号线SL输入到选中的像素电路30的数据信号,用于对影像数据中对应像素进行显示的充电量(充电电压)被充放电。

[0030] 1-1-2、栅极驱动器的结构

参照图3对显示装置1中的栅极驱动器11的结构进行说明。图3是显示装置1中的栅极驱动器11的框图。

[0031] 如图3所示,栅极驱动器11包括移位寄存器11a和多个(M个)栅极信号生成电路4。各个栅极信号生成电路4分别与一条栅极信号线GL连接。

[0032] 移位寄存器11a根据来自显示装置1的控制部21(图1)的开始时序信号GSP和栅极时钟信号GCK,来生成M个时序信号 $Sg-1$ 、 $Sg-2$ 、 $\dots$ 、 $Sg-M$ 。M个时序信号 $Sg-1 \sim Sg-M$ 表示从第一个时序信号 $Sg-1$ 依次按照栅极时钟信号GCK的每个时钟周期进行移位后的时序的信号。第m个(m是M以下的自然数)时序信号 $Sg-m$ 被输入到栅极信号生成电路4,该栅极信号生成电路4与在液晶面板10的垂直方向上排列的第m条栅极信号线GL连接。另外,时序信号 $Sg-1 \sim Sg-M$ 的各条信号线由一条以上的信号线构成,例如,可以是各个时序信号 $Sg-m$ 包含多个脉冲信号(参照图5C)等根据需要由多条信号线构成。

[0033] 各个栅极信号生成电路4分别根据被输入的时序信号 $Sg-1$ 、 $Sg-2$ 、 $\dots$ 、 $Sg-M$,使用从电源部20所提供的各种电源电压 $VGH1$ 、 $VGH2$ 、 VGL 来生成栅极信号 $GOUT-1$ 、 $GOUT-2$ 、 $\dots$ 、 $GOUT-M$ 。在M个栅极信号 $GOUT-1 \sim GOUT-M$ 中,第m个栅极信号 $GOUT-m$ 被提供给液晶面板10的垂直方向Y中的第m条栅极信号线GL。后面将对栅极信号生成电路4的电路结构进行说明。

[0034] 以下,有时将由移位寄存器11a所生成的各个顺序的时序信号 $Sg-1$ 、 $Sg-2$ 、 $\dots$ 、 $Sg-M$ 总称为“时序信号 Sg ”。并且,有时将各个顺序的栅极信号 $GOUT-1$ 、 $GOUT-2$ 、 $\dots$ 、 $GOUT-M$ 总称为“栅极信号 $GOUT$ ”。

[0035] 1-2、电压控制电路的结构

参照图4对本实施方式所涉及的电压控制电路的结构进行说明。如图4所示,电源部20包括第一、第二和第三电源51、52、53,栅极驱动器11包括栅极信号生成电路4。在本实施方式中,将包括第一~第三电源51~53和栅极信号生成电路4的电路称为“电压控制电路”5。图4是第一实施方式所涉及的显示装置1中的电压控制电路5的框图。

[0036] 在显示装置1(图1)中,电压控制电路5是对提供给栅极信号线GL的栅极信号 $GOUT$ 的电压进行控制的电路。如图4所示,在本实施方式所涉及的电压控制电路5中,栅极信号生成电路4包括选择开关41和选择开关控制电路40。

[0037] 在电压控制电路5中,第一~第三电源51、52、53设置在图1的显示装置1中的时序控制器2的电源部20中。另外,栅极信号生成电路4设置在栅极驱动器11内(参照图3)。对应于第一~第三电源51、52、53,3条电压供给线16分别从各个电源51、52、53布线到栅极信号生成电路4(参照图1)。

[0038] 第一、第二和第三电源51、52、53分别生成第一、第二和第三电源电压 $VGH1$ 、 $VGH2$ 、 VGL 。第一、第二和第三电源电压 $VGH1$ 、 $VGH2$ 、 VGL 分别经由电压供给线16被提供给栅极信号

生成电路4。

[0039] 在本实施方式中,第一电源电压VGH1例如是20V~35V等恒定电压。另外,如后面所述,第二电源电压VGH2是以规定的波形周期变动的电压。另外,第三电源电压VGL例如是-15V~-6V等恒定电压。第一和第三电源51、53分别由恒定电压源构成。后面将对第二电源52的结构例进行说明。

[0040] 在栅极信号生成电路4中,选择开关41选择第一~第三电源51、52、53中的任意之一,并将选择的电源连接到栅极信号线GL,即使选出的电源与栅极信号线GL导通。通过选择开关41,第一~第三电源电压VGH1、VGH2、VGL中的任意之一被选择性地提供给栅极信号线GL。

[0041] 选择开关控制电路40对通过以上那样的选择开关41所进行的选择动作进行控制。选择开关控制电路40例如由逻辑电路构成。

[0042] 1-2-1、栅极信号生成电路的结构

使用图5A对电压控制电路5中的栅极信号生成电路4的详细结构进行说明。图5A是本实施方式所涉及的电压控制电路5中的栅极信号生成电路4的电路图。

[0043] 如图5A所示,在栅极信号生成电路4中,选择开关41包括第一、第二和第三晶体管P1、P2、N1。在本实施方式中,第一和第二晶体管P1、P2是PMOS晶体管,第三晶体管N1是NMOS晶体管。第一、第二和第三晶体管P1、P2、N1分别是对应于第一~第三电源51、52、53的开关元件的一个例子。

[0044] 第一晶体管P1连接在第一电源电压VGH1的电压供给线与栅极信号生成电路4输出栅极信号GOUT的输出端子42之间。另外,第二晶体管P2连接在第二电源电压VGH的电压供给线与输出端子42之间。此外,第三晶体管N1连接在第三电源电压VGL的电压供给线与输出端子42之间。这样,在构成选择开关41的各个晶体管P1、P2、N1中,一方面,彼此不同的电源电压VGH1、VGH2、VGL分别施加在各个晶体管的一端,而另一方面,各个晶体管的另一端共通连接。

[0045] 选择开关控制电路40根据来自栅极驱动器11的移位寄存器11a(图3)的时序信号Sg来进行逻辑运算,生成第一、第二和第三控制信号S1、S2、S3。第一、第二和第三控制信号S1、S2、S3分别是控制第一、第二和第三晶体管P1、P2、N1的打开或关闭的信号,被输入到各个晶体管P1、P2、N1的栅极。

[0046] 通过来自选择开关控制电路40的第一~第三控制信号S1~S3打开第一、第二和第三晶体管P1、P2、N1中的任意之一,来使第一、第二和第三晶体管P1、P2、N1作为选择开关41发挥作用。通过选择开关41的控制,栅极信号生成电路4生成基于第一~第三电源电压VGH1、VGH2、VGL的栅极信号GOUT,从输出端子42输出栅极信号GOUT。

[0047] 图5B示出了选择开关控制电路40的电路结构的一个例子。并且,图5C是图5B的选择开关控制电路40中的各种信号的时序图。如图5B所示,本例的选择开关控制电路40由包括非门401、或门402和与非门403的逻辑电路构成。在本例中,如图5C所示,移位寄存器11a生成的时序信号Sg-m包含具有相位不同的2H脉冲宽度的两个脉冲信号Sg-m(a)、Sg-m(b)。根据本例的选择开关控制电路40,能够进行基于各种门401~403(图5B)的逻辑运算,如图5C所示,从各个脉冲信号Sg-m(a)、Sg-m(b)生成用于控制第一、第二和第三晶体管P1、P2、N1的打开或关闭的控制信号S1~S3。

[0048] 1-2-2、电源的结构例

用图6对本实施方式所涉及的电压控制电路5中的第二电源52的结构例进行说明。图6是电压控制电路5中的第二电源52的一个例子的电路图。以下,用RC电路对构成第二电源52的一个例子进行说明。

[0049] 在图6的例子中,第二电源52包括恒定电压源60、逆变器元件61、充电开关62、放电开关63、电阻64和电容器65。恒定电压源60例如生成与第一电源电压VGH1相同的电压电平(20V~35V)的恒定电压。这里,电容器65包含液晶面板10中的第二电源电压VGH2的配线(电压供给线)的寄生电容等。

[0050] 充电开关62连接在恒定电压源60与电阻64的一端之间。电阻64的另一端经由放电开关63接地。电容器65的一端连接在电阻64的一端,电容器65的另一端接地。这样,在第二电源52中,构成电阻64和电容器65的RC电路。

[0051] 以上那样的第二电源52例如根据由控制部21所生成的控制信号CTRL进行动作。来自控制部21的控制信号CTRL被输入到充电开关62,且经由逆变器元件61被输入到放电开关63。这样,充电开关62和放电开关63被控制为交替打开或关闭。控制信号CTRL例如是在每一个水平同步期间1H中成为短于一个水平同步期间1H的规定时间区间高电平的信号,一个水平同步期间1H将在后面进行说明。

[0052] 在图6的例子的第二电源52中,当充电开关62为打开状态且放电开关63为关闭状态时,来自恒定电压源60的恒定电压对电容器65进行充电,且作为第二电源电压VGH2输出。另一方面,当充电开关62为关闭状态且放电开关63为打开状态时,被充电到电容器65的电荷经由电阻64放电。这样,第二电源电压VGH2的电压电平按照上述RC电路的时间常数,从恒定电压源60的电压电平呈倾斜状下降。

[0053] 通过由控制信号CTRL周期性地反复对以上那样的充电开关62和放电开关63进行打开或关闭控制,来以具有周期的下降的电压波形生成第二电源电压VGH2(参照图8(b))。

[0054] 2、动作

以下对上述那样构成的显示装置1和电压控制电路5的动作进行说明。

[0055] 2-1、显示装置的动作

参照图7对本实施方式所涉及的显示装置1的动作进行说明。图7是本实施方式所涉及的显示装置1的动作例的时序图。

[0056] 图7(a)示出了开始时序信号GSP的输入时序。图7(b)示出了栅极时钟信号GCK的供给时序。图7(c)、(d)、(e)分别举例示出了第一、二、三个栅极信号GOUT-1、GOUT-2、GOUT-3的输出时序。

[0057] 如图7(a)所示,显示装置1的控制部21(图1)按照每个1帧期间T1来生成表示各个帧的开始时序的开始时序信号GSP。1帧期间T1是一帧的影像显示在液晶面板10上的期间,例如,1/60秒。在1帧期间T1中,依次扫描在液晶面板10的垂直方向Y上排列的栅极信号线GL。所生成的开始时序信号GSP被输入到栅极驱动器11。

[0058] 另外,如图7(b)所示,控制部21将栅极时钟信号GCK提供给栅极驱动器11,所述栅极时钟信号GCK是以一个水平同步期间1H为时钟周期。一个水平同步期间1H是基本周期,在该基本周期中,使连接在一条栅极信号线GL上的像素3的水平列同步,提供针对水平列的各个像素3的数据信号,并对各个像素电容32(图2)进行充电的基本周期。液晶面板10中的栅

极信号线GL的条数数量的一个水平同步期间1H含在1帧期间T1中。

[0059] 在栅极驱动器11中,移位寄存器11a(图3)根据开始时序信号GSP所表示的时序,生成表示每一个水平同步期间1H的时序的时序信号Sg-1、Sg-2、Sg-3、……。各个栅极信号生成电路4根据各个时序信号Sg-1、Sg-2、Sg-3、……,在各个栅极信号GOUT-1、GOUT-2、GOUT-3、……中生成电压脉冲(以下,称为“栅极脉冲”)。这样,如图7(c)~(e)所示,在各个栅极信号GOUT-1、GOUT-2、GOUT-3中,栅极脉冲在每一个水平同步期间1H中依次上升。

[0060] 图7(c)~(e)表示各个栅极信号GOUT-1~GOUT-3中的栅极脉冲的脉冲宽度被设定为一个水平同步期间1H的两倍期间(即双脉冲期间2H)的动作例(以下,称为“双脉冲动作”)。关于与连接在各条栅极信号线GL上的像素3的水平列对应的数据信号,在各个栅极脉冲的双脉冲期间2H中,在后半的一个水平同步期间1H,提供上述的数据信号。前半的一个水平同步期间1H是:用与邻接的像素3的水平列对应的数据信号来进行像素电容32的预备充电的期间。

[0061] 例如,在图7(c)、(d)中,第一个栅极信号GOUT-1的栅极脉冲中的后半的一个水平同步期间1H和第二个栅极信号GOUT-2的栅极脉冲中的前半的一个水平同步期间1H的时序重叠。这样,能够用与第一个栅极信号GOUT-1相应的像素3的水平列对应的数据信号,来对第二个栅极信号GOUT-2相应的像素3的水平列中的像素电容32进行预备充电。

[0062] 此外,在本实施方式中,如图7(c)~(e)所示,各个栅极信号GOUT-1、GOUT-2、GOUT-3中的栅极脉冲的下降是倾斜状的电压波形(以下,称为“栅极倾斜”)。能够通过栅极脉冲中的栅极倾斜,降低由于结束各个像素电容32的充电时所产生的电荷的注入(馈通)引起的充电误差而带来的亮度变动。

[0063] 通过显示装置1中的电压控制电路5(图4)来控制以上那样的各个栅极信号GOUT-1、GOUT-2、……中的栅极脉冲。以下,对本实施方式所涉及的电压控制电路5的动作进行说明。

[0064] 2-2、电压控制电路的动作

2-2-1、动作的概要

参照图1、图7对本实施方式所涉及的电压控制电路5的动作的概要进行说明。

[0065] 近年,期待显示装置的窄边框化,且期待缩小电压供给源16的配线等形成的电路面积。如图1所示,在本实施方式所涉及的显示装置1中,以来自电源部20的电压供给线16通过多个栅极驱动器11和液晶面板10的方式进行配线。在各个栅极驱动器11中,利用共通的电源电压生成各个栅极信号GOUT-1、GOUT-2、……中的栅极脉冲(图7(c)~(e))。

[0066] 根据上述那样的电压供给线16的配线,越是远离电源部20的栅极信号线GL,越是由于电压供给线16中的寄生电阻Ra的影响而使栅极信号GOUT中的栅极脉冲的电压电平衰减。另外,栅极信号GOUT在通过栅极信号线GL时也受到栅极信号线GL的寄生电阻Rb的影响,使得栅极脉冲的电压波形钝化。考虑到这样的影响,需要将栅极信号GOUT中的栅极脉冲设定为能够在液晶面板10的整个区域中确保像素电容32(图2)的充电量。

[0067] 在图7(c)~(e)中,栅极脉冲的脉冲宽度为了延长像素电容32的充电期间而从通常的一水平周期期间1H被设定为双脉冲期间2H。为了对应于显示装置1的大画面化、高精细化,进一步延长像素电容32的充电期间,可能需要设定一水平周期期间1H的3倍(3H)或4倍

(4H)等的脉冲宽度。

[0068] 这里,当改变栅极脉冲的脉冲宽度时,对于各个栅极信号GOUT-1、GOUT-2、...中的栅极脉冲,需要在各个下降的时序恰当地形成栅极倾斜。作为这样的方法,能够想到增加电源的个数的方法。但是,使用这样的方法,由于需要进行规模很大的设计变更,即,需要与脉冲宽度成比例地增加电源供给线16的配线数目并需要配线区域等,另外,电源供给线16很多时候在面板的周边部使用较粗的线进行配线,因此很难实现显示装置1的窄边框化。

[0069] 于是,在本实施方式中,通过电压控制电路5中的选择开关41,不用特别增加电源51~53的个数,就能够改变栅极脉冲的脉冲宽度,能够很容易地进行栅极信号GOUT中的栅极脉冲的设定。以下,对本实施方式所涉及的电压控制电路5的详细动作进行说明。

[0070] 2-2-2、双脉冲动作

参照图8对本实施方式所涉及的电压控制电路5的双脉冲动作进行说明。图8是第一实施方式所涉及的电压控制电路5的双脉冲动作的时序图。

[0071] 图8(a)、(b)、(c)分别表示本实施方式中的第一、第二和第三电源电压VGH1、VGH2、VGL的供给时序。图8(d)、(e)、(f)分别表示第一、第二和第三控制信号S1、S2、S3的控制时序。图8(g)表示栅极信号GOUT的输出时序。

[0072] 图8(a)~(g)中的基准电平“0”例如是成为驱动液晶面板10的电位的基准的电压电平(以下相同)。另外,图8(d)~(f)中的高电平“Hi”和低电平“Lo”例如是具有3.3V等规定电压差(Hi>Lo)的电压电平(以下相同)。

[0073] 在本实施方式中,第一电源电压VGH1是从第一电源51提供的恒定电压,如图8(a)所示,第一电源电压VGH1的电压电平比基准电平“0”大了栅极导通电压Von。栅极导通电压Von是大于像素3的TFT31(图2)的阈值电压的电压(例如,20V~35V等)。当第一电源电压VGH1被提供给栅极信号线GL时,连接在同一栅极信号线GL的TFT31被维持在打开状态。第一电源电压VGH1是本实施方式中的第一电压的一个例子。

[0074] 此外,在本实施方式中,第二电源电压VGH2被从第二电源52(图4)提供,如图8(b)所示,电压电平以一水平周期期间1H为周期进行周期性地变动。第二电源电压VGH2在同周期的末端具有电压电平从与第一电源电压VGH1相同的电源电压开始呈倾斜状下降的电压变化区间T2。电压变化区间T2是短于一水平周期期间1H的规定的区间。

[0075] 另外,在本实施方式中,第三电源电压VGL是来自第三电源53(图4)的恒定电压,如图8(c)所示,第三电源电压VGL的电压电平小于基准电平“0”。在第三电源电压VGL被提供到栅极信号线GL之后,连接在同一栅极信号线GL上的TFT31(图2)被维持在关闭状态。第三电源电压VGL是本实施方式中的第二电压的一个例子。

[0076] 图8(d)~(f)的第一~第三控制信号S1、S2、S3在时刻t1之前是高电平。此时,在构成选择开关41的第一~第三晶体管P1、P2、N1(图5A)中,仅有第三晶体管N1被控制为打开状态,选择开关41在第一~第三电源51~53(图4)中选择第三电源53。这样,电压控制电路5根据来自第三电源53的第三电源电压VGL来输出栅极信号GOUT(图8(c)、(g))。

[0077] 在时刻t1中,如图8(d)所示,选择开关控制电路40将第一控制信号S1从高电平切换为低电平。这样,在选择开关41(图5A)中,第一晶体管P1打开。另外,如图8(e)所示,选择开关控制电路40持续第二控制信号S2的高电平,将第二晶体管P2维持在关闭状态。此外,如

图8 (f) 所示,选择开关控制电路40将第三控制信号S3从高电平切换为低电平,关闭第三晶体管N1。

[0078] 通过上述切换控制,选择开关41在第一~第三电源51~53 (图4) 中选择第一电源51。这样,如图8 (g) 所示,图8 (a) 的第一电源电压VGH1被作为栅极信号GOUT的电压而输出。这样的状态在时刻t1到时刻t2的一个水平同步期间1H之间持续。

[0079] 在时刻t2中,如图8 (d) 所示,选择开关控制电路40将第一控制信号S1切换为高电平,如图8 (e) 所示,将第二控制信号S2切换为低电平。此时,在选择开关41 (图5A) 中,第一晶体管P1关闭,第二晶体管P2打开。并且,如图8 (f) 所示,选择开关控制电路40持续第三控制信号S3的低电平,将第三晶体管N1维持在关闭状态。

[0080] 通过上述切换控制,选择开关41在第一~第三电源51~53 (图4) 中选择第二电源52。这样,如图8 (g) 所示,在从时刻t2到时刻t3的一个水平同步期间1H之间,图8 (b) 的第二电源电压VGH2被作为栅极信号GOUT的电压而输出。

[0081] 在时刻t3中,如图8 (e) 、(f) 所示,选择开关控制电路40将第二和第三控制信号S2、S3分别切换为高电平。此时,在选择开关41 (图5A) 中,第二晶体管P2关闭,第三晶体管N1打开。另外,如图8 (d) 所示,选择开关控制电路40持续第一控制信号S1的高电平,将第一晶体管P1维持在关闭状态。

[0082] 通过上述切换控制,再次通过选择开关41在第一~第三电源51~53 (图4) 中选择第三电源53。这样,如图8 (g) 所示,被作为栅极信号GOUT输出的电压返回到图8 (c) 的第三电源电压VGL。

[0083] 电压控制电路5根据时序信号Sg (图4) 在规定周期 (1帧周期T1) 反复进行以上动作。

[0084] 通过以上的动作,选择开关41以一个水平同步期间1H的周期依次切换第一~第三电源51~53的任意之一与栅极信号线GL之间的连接,以使栅极信号GOUT中的栅极脉冲的脉冲宽度成为双脉冲期间2H (图7 (c) ~ (e)) 。

[0085] 在从时刻t1到时刻t3的双脉冲期间2H中,选择开关41在从时刻t2到时刻t3的后半的一个水平同步期间1H,选择第二电源52 (图8 (e)) 。这样,根据第二电源电压VGH2中的一个水平同步期间1H的末端的电压变化区间T2,在栅极信号GOUT中形成栅极倾斜 (图8 (b) 、(g)) 。

[0086] 另一方面,在从时刻t1到时刻t2的前半的一个水平同步期间1H中,选择开关41不是选择第二电源52,而是选择第一电源51 (图8 (d)) 。这样,在第二电源电压VGH2下降的时刻t2 (图8 (b)) ,栅极信号GOUT的电压电平根据第一电源电压VGH1而成为一定 (图8 (a) 、(g)) 。因此,在前半的一个水平同步期间1H中没有在栅极信号GOUT上形成栅极倾斜,能够避免栅极脉冲在中间附近的电压下降 (中断) ,确保足够的充电时间。

[0087] 2-2-3、三脉冲动作

在以上的双脉冲动作中,栅极脉冲的脉冲宽度被设定为双脉冲期间2H (参照图8 (a) ~ (g)) 。根据本实施方式所涉及的电压控制电路5,能够很容易地改变栅极脉冲的脉冲宽度。以下,作为一个例子,参照图9对三脉冲动作进行说明,三脉冲动作生成具有一个水平同步期间1H的3倍的三脉冲期间3H的脉冲宽度的栅极脉冲。

[0088] 图9是本实施方式所涉及的电压控制电路5的三脉冲动作的时序图。图9 (a) ~ (c)

分别示出了本实施方式中的第一～第三电源电压VGH1、VGH2、VGL的供给时序。图9(d)～(f)分别示出了三脉冲动作的第一～第三控制信号S1、S2、S3的控制时序。图8(g)表示三脉冲动作的栅极信号GOUT的输出时序。

[0089] 在图8(a)～(g)的情形下,选择开关控制电路40在时刻t2进行选择开关41的切换控制,以使第一电源51被选择的状态是从时刻t1到时刻t2的一个水平同步期间1H。在本变形例中,如图9(d)～(f)所示,选择开关控制电路40在从时刻t2再经过一个水平同步期间1H后的时刻t3进行上述切换控制。这样,第一电源51被选择的状态在时刻t1到时刻t3的双脉冲期间2H之间持续。

[0090] 此外,通过图9(d)～(f)的各个控制信号S1～S3所进行的切换控制,选择开关41在时刻t3选择第二电源52,在从时刻t3经过一个水平同步期间1H后的时刻t4选择第三电源53。这样,如图9(g)所示,在从时刻t3到时刻t4的一个水平同步期间1H的末端中,在栅极信号GOUT中形成基于第二电源电压VGH2(图9(b))的栅极倾斜。

[0091] 如图9(g)所示,根据以上动作,很容易在栅极信号GOUT中生成具有三脉冲期间3H的脉冲宽度的栅极脉冲。这样一来,根据本实施方式所涉及的电压控制电路5,能够通过选择开关41很容易地改变栅极脉冲的脉冲宽度。

[0092] 此外,在第二电源电压VGH2下降的时刻t2、t3(图9(b)),栅极信号GOUT的电压电平根据第一电源电压VGH1而成为一定(图9(a)、(g))。这样一来,在栅极信号GOUT中,没有在栅极脉冲的末端之外形成栅极倾斜,从而能够避免在栅极脉冲的末端之外的电压下降,能够确保充足的充电时间。

[0093] 3、总结

如上所述,本实施方式所涉及的电压控制电路5具有第一、第二和第三电源51、52、53和选择开关41。选择开关41选择第一、第二和第三电源51、52、53中的任意之一与液晶面板10的栅极信号线GL连接。选择开关41通过在规定周期依次切换第一、第二和第三电源51、52、53中的任意之一与栅极信号线GL的连接,来控制提供给栅极信号线GL的栅极信号GOUT的电压。

[0094] 根据以上的电压控制电路5,能够用选择开关41,以规定周期从第一、第二和第三电源51、52、53中选择将电压提供给栅极信号线GL的电源,很容易地控制栅极信号GOUT的电压。例如,当栅极脉冲的宽度增加到3H、4H时,能够抑制电压供给线16的配线与脉冲宽度成比例地增加的情况。

[0095] 在本实施方式所涉及的电压控制电路5中,通过选择开关41进行选择的规定周期是一个水平同步期间1H。

[0096] 根据以上的电压控制电路5,能够以一个水平同步期间1H的周期控制栅极信号GOUT的电压,能够很容易地生成具有一个水平同步期间1H的整数倍的脉冲宽度(2H、3H等)的栅极脉冲。

[0097] 并且,在本实施方式所涉及的电压控制电路5中,来自第一～第三电源51～53的第一～第三电源电压VGH1、VGH2、VGL中的第一电源电压VGH1(第一电压)是当施加在TFT31的栅极时打开TFT31的恒定电压。即,第一电源电压VGH1具有将与栅极信号线GL连接的TFT31维持在打开状态的时间区间(恒定电压区间)。第一～第三电源电压VGH1、VGH2、VGL中的第三电源电压VGL(第二电压)是当施加在TFT31的栅极时关闭TFT31的恒定电压。即,第三电源

电压VGL具有将与栅极信号线GL连接的TFT31维持在关闭状态的时间区间(恒定电压区间)。

[0098] 根据以上的电压控制电路5,能够通过第一电源电压VGH1和第三电源电压VGL的选择,很容易地实现与栅极信号线GL连接的TFT31的开关控制。

[0099] 此外,在本实施方式所涉及的电压控制电路5中,来自第一~第三电源51~53的第一~第三电源电压VGH1、VGH2、VGL中的第二电源电压VGH2在规定周期(一个水平同步期间1H)的末端具有电压变化区间T2。在电压变化区间T2中,第二电源电压VGH2的电压电平从第一电源电压VGH1中的恒定电压的电压电平朝向第三电源电压VGL中的恒定电压的电压电平。

[0100] 根据以上的电压控制电路5,在规定周期(一个水平同步期间1H)的切换中,能够控制栅极信号GOUT的电压,以使从第一电源电压VGH1切换到第三电源电压VGL时的栅极信号GOUT的电压波形钝化。

[0101] 此外,在本实施方式所涉及的电压控制电路5中,选择开关41包括第一~第三晶体管P1、P2、N1,第一~第三晶体管P1、P2、N1是个数与第一~第三电源51~53的个数相同的开关元件。第一~第三晶体管P1、P2、N1的一端与第一~第三电源51~53中的彼此不同的电源连接,另一端彼此共通连接。

[0102] 根据以上的电压控制电路5,能够用简单的电路结构实现选择开关41。另外,在上述的说明中,对第一和第二晶体管P1、P2是PMOS晶体管且第三晶体管N1是NMOS晶体管的选择开关41进行了说明(参照图5A)。选择开关41并不限于此,例如,也可以由各种MOS晶体管的组合构成。

[0103] 此外,本实施方式所涉及的电压控制电路5还具有控制选择开关41的选择开关控制电路40,从而以规定周期依次切换第一~第三电源51~53中的任意之一与栅极信号线GL的连接。

[0104] 根据以上的电压控制电路5,能够通过选择开关控制电路40所进行的选择开关41的控制,很容易地进行栅极信号GOUT的电压控制。另外,在上述说明中,对具有栅极信号生成电路4的电压控制电路5进行了说明,其中,所述栅极信号生成电路4在选择开关控制电路40的后段具备选择开关41,但是并不限于此,也可以使选择开关控制电路40与选择开关41分开安装。例如,在这样的情况下,电压控制电路5也可以不用特意具有选择开关控制电路40。

[0105] 此外,本实施方式所涉及的显示装置1包括电压控制电路5和液晶面板10。液晶面板10具有栅极信号线GL,所述栅极信号线GL被提供由电压控制电路5所控制的电压。

[0106] 根据以上的显示装置1,通过电压控制电路5控制提供到栅极信号线GL的栅极信号GOUT的电压,从而能够很容易地进行显示装置1中的栅极信号GOUT的控制。

[0107] (第一实施方式的变形例)

在上述第一实施方式中,以在栅极信号GOUT中的栅极脉冲的下降沿形成栅极倾斜为例进行了说明。以下,参照图10对以倾斜状形成栅极脉冲的上升沿的变形例进行说明。

[0108] 图10是第一实施方式的第一变形例的电压控制电路5的动作的时序图。图10(a)~(c)分别示出了本变形例中的第一~第三电源电压VGH1、VGH2、VGL的供给时序。图10(d)~(f)分别示出了第一~第三控制信号S1、S2、S3的控制时序。图10(g)示出了本变形例的栅极信号GOUT的输出时序。

[0109] 在图10(a)~(g)所示的变形例中,取代图8(a)~(g)中的恒定电压的第一电源电压VGH1(图8(a)),如图10(a)所示,使用以一个水平同步期间1H的周期变动的第一电源电压VGH1。在这种情况下,电压控制电路5中的第一电源51(图4)例如包括由RC电路等构成的电压调制器和恒定电压源。

[0110] 图10(a)的第一电源电压VGH1在一个水平同步期间1H的期间中具有电压变化区间T3和恒定电压区间T4。电压变化区间T3是在一个水平同步期间1H的开始端的时间区间,在该时间区间中,第一电源电压VGH1的电压电平朝向比基准电平“0”高出栅极导通电压 V_{on} 的电压电平发生变化。恒定电压区间T4是如下时间区间:在该时间区间中,将第一电源电压VGH1维持为比基准电平“0”高出栅极导通电压 V_{on} 的电压电平的恒定电压。

[0111] 以上那样的图10(a)的第一电源电压VGH1是通过选择开关41在时刻 t_1 到时刻 t_2 的一个水平同步期间1H被选择(图10(d)~(f))。这样一来,如图10(g)所示,栅极信号GOUT中的栅极脉冲的上升沿形成为倾斜状。

[0112] 在显示装置1(图1)中,从栅极驱动器11到像素3的距离越远,栅极脉冲的波形钝化越严重。因此,在液晶面板10中,位于离栅极驱动器11较近的端部的像素3和位于离栅极驱动器11较远的中央部的像素3的栅极电压的波形不同,存在像素3的充电量不均匀的情况。而如上所述,通过事先使栅极脉冲的波形钝化,从而能够很容易地进行液晶面板10的整个区域中的像素3的充电量的均一化。

[0113] 如上所述,电压控制电路5中的第一电源电压VGH1也可以在规定周期的开始端具有电压变化区间T3,在所述电压变化区间T3中,电压电平从基准电平“0”或者第三电源电压VGL的电压电平(恒定电压)朝向恒定电压区间T4中的电压电平(恒定电压)。根据电压控制电路5,能够通过适当设定第一~第三电源51~53的各种电源电压,来很容易地生成各种波形的栅极脉冲。

[0114] 在图10(a)~(g)的变形例中,根据图10(b)的第二电源电压VGH2,来在栅极信号GOUT中的栅极脉冲的下降沿形成栅极倾斜(图10(g))。栅极倾斜也可以根据液晶面板10的规格等进行适当省略。图11(a)~(g)示出了省略了栅极倾斜的变形例。

[0115] 图11是第一实施方式的第二变形例的电压控制电路5的动作的时序图。图11(a)~(c)分别示出了本变形例中的第一~第三电源电压VGH1、VGH2、VGL的供给时序。图11(d)~(f)分别示出了第一~第三控制信号S1、S2、S3的控制时序。图11(g)示出了本变形例的栅极信号GOUT的输出时序。

[0116] 在图11(a)~(g)所示的变形例中,取代图10(a)~(g)中的第二电源电压VGH2(10(a)),如图11(b)所示,使用恒定电压的第二电源电压VGH2。在这种情况下,电压控制电路5中的第二电源52(图4)由恒定电压源等构成。

[0117] 根据图11(a)~(g)的变形例,通过调整选择恒定电压的第二电源电压VGH2(图11(b))的期间,能够在上升沿为倾斜状的栅极脉冲(图11(g))中,避免栅极脉冲在中间附近的电压下降(中断),在确保足够的充电时间的同时,很容易地改变脉冲宽度。

[0118] (第二实施方式)

在第一实施方式中,电压控制电路5具有3个电源,不过,电压控制电路也可以具有3个以上的电源。在第二实施方式中,对具有4个电源的电压控制电路进行说明。

[0119] 参照图12和图13对本实施方式所涉及的电压控制电路的结构进行说明。图12是第

二实施方式所涉及的电压控制电路5A的框图。

[0120] 如图12所示,本实施方式所涉及的电压控制电路5A包括第1~第n电源51、52、•••、5n(n为4以上的整数)和栅极信号生成电路4A。栅极信号生成电路4A中,根据与第一实施方式的栅极信号生成电路4(图4)相同的结构,取代选择3个电源的任意之一的选择开关41,而具有选择第一~第n电源51~5n的任意之一的选择开关41A。选择开关41A与例如第一实施方式类似,由个数与第一~第n电源51~5n的个数相同的n个开关元件(例如,MOS晶体管)构成。

[0121] 第一~第n电源51~5n分别生成第一~第n电源电压。第一~第n电源51~5n与第一实施方式类似,从各个电源51~5n分别经由电压供给线被提供给栅极信号生成电路4A。

[0122] 根据本实施方式所涉及的电压控制电路5A,通过将第一~第n电源51~5n的各个电源电压恰当设定为期望的电压电平和电压波形,用选择开关41A进行选择,能够在栅极信号GOUT中很容易地控制各种电压。以下,对n=4的例子的电压控制电路5A的结构和动作进行说明。

[0123] 图13是第二实施方式所涉及的电压控制电路5A中的栅极信号生成电路4A的一个例子的电路图。在图13所示的栅极信号生成电路4A中,选择开关41A相应于n=4,包括第一、第二、第三和第四晶体管P1、P2、P3、N1。在本例子中,第一~第三晶体管P1~P3是PMOS晶体管,第四晶体管N1是NMOS晶体管。

[0124] 如图13所示,第一~第四晶体管P1、P2、P3、N1的每一个的一端分别经由电压供给线与第一~第四电源51~54连接,以被施加第一~第四电源电压VGH1、VGH2、VGH3、VGL。并且,第一~第四晶体管P1~P3、N1的每一个的另一端彼此共通连接。

[0125] 选择开关控制电路40生成用于分别控制第一~第四晶体管P1、P2、P3、N1的打开或关闭的第一、第二、第三和第四控制信号S1、S2、S3、S4。参照图14、15对上述构成的电压控制电路5A的动作例进行说明。

[0126] 图14是第二实施方式所涉及的电压控制电路5A的动作的一个例子的时序图。图14(a)、(b)、(c)、(d)分别表示本实施方式的一个例子中的第一~第四电源电压VGH1、VGH2、VGH3、VGL的供给时序。图14(e)、(f)、(g)、(h)分别表示第一~第四控制信号S1、S2、S3、S4的控制时序。图14(i)表示栅极信号GOUT的输出时序。

[0127] 如图14(a)所示,本实施方式的一个例子中的第一电源电压VGH1与第一实施方式的变形例(图10(a)、图11(a))一样,被设定为在一个水平同步期间1H的开始端具有电压变化区间T3。并且,如图14(b)、(c)、(d)所示,本例中的第二~第四电源电压VGH2、VGH3、VGL分别被设定为与第一实施方式的第一~第三电源电压VGH1、VGH2、VGL(图8(a)、(b)、(c))一样。

[0128] 在图14(a)~(h)中,示出了本例的栅极信号生成电路4A(图13)的三脉冲动作的一个例子。在栅极信号生成电路4A中,选择开关控制电路40生成第一控制信号S1,以使第一晶体管P1从时刻t1到时刻t2打开,在其它期间关闭(图14(e))。

[0129] 同样,选择开关控制电路40生成第二控制信号S2,以使第二晶体管P2从时刻t2到时刻t3打开(图14(f)),生成第三控制信号S3,以使第三晶体管P3从时刻t3到时刻t4打开(图14(g))。另外,选择开关控制电路40生成第四控制信号S4,以使第四晶体管N1从时刻t1到时刻t4的三脉冲期间3H的期间关闭,在其它期间打开(图14(h))。

[0130] 通过以上的第一~第四控制信号S1~S4,选择开关41A从时刻t1开始在每个一水平同步期间1H依次选择第一、第二、第三和第四电源51、52、53、54。这样一来,根据第一、第二和第三电源电压VGH1、VGH2、VGH3,输出栅极信号GOUT,该栅极信号GOUT不会在三脉冲期间3H中在栅极脉冲中间产生电压下降(中断)而仅在上升沿和下降沿具有倾斜状的电压波形(图14(i))。

[0131] 此外,在以上那样的电压控制电路5A中,通过适当改变选择开关41A选择第二电源52的期间,能够在上升沿和下降沿为倾斜状的栅极脉冲中,避免中断,在确保足够的充电时间的同时设定各种脉冲宽度。

[0132] 图15是本实施方式所涉及的电压控制电路5A的变形的时序图。图15(a)~(d)分别表示本变形例中的第一~第四电源电压VGH1~VGH3、VGL的供给时序。图15(e)~(h)分别表示第一~第四控制信号S1~S4的控制时序。图15(i)表示本变形例的栅极信号GOUT的输出时序。

[0133] 在图15(a)~(i)所示的变形例中,取代图14(a)~(i)中的电压变化区间T3(图14(a)),如图15(a)所示,在一个水平同步期间1H的周期的开始端,规定时间区间T5中被设定为超过栅极导通电压 V_{on} 的高电压。

[0134] 如图15(a)所示,本实施例中的第一电源电压VGH1在时间区间T5中,被设定为与基准电平“0”的电压差超过栅极导通电压 V_{on} 。在这种情况下,电压控制电路5A中的第一电源51(图4)例如包括由RC电路、电荷泵电路等构成的电压调制器和恒定电压源。

[0135] 根据本变形例,通过具有时间区间T5的第一电源电压VGH1,如图15(i)所示,例如,与图14(a)~(i)所示的动作例子相比,能够更加扩大栅极信号GOUT的上升前后的电压差。因此,能够使栅极信号GOUT的上升陡峭。

[0136] 如上所述,电压控制电路5A中的第一电源电压VGH1(图15(a))也可以在一个水平同步期间1H的开始端具有如下的时间区间T5,例如是以第四电源电压VGL(第二电压的一个例子)的电压电平(恒定电压)为基准,该时间区间T5中相对于同电压电平的电压差大于恒定电压区间T4中相对于同电压电平的电压差。

[0137] 此外,电压控制电路5A中的第四电源电压VGL也可以在具有电压电平与(图15(d))相同的恒定电压区间的同时,在一个水平同步期间1H的周期的开始端具有与上述时间区间T5相同的规定时间区间。在第四电源电压VGL的时间区间中,例如,以第一电源电压VGH1(第一电压的一个例子)的电压电平(恒定电压)为基准,将相对于同电压电平的电压差设定为大于第四电源电压VGL的恒定电压区间中相对于同电压电平的电压差。这样一来,能够扩大栅极信号GOUT下降前后的电压差,使栅极信号GOUT的下降陡峭。

[0138] (其它实施方式)

在上述第一、第二实施方式中,对构成选择开关41、41A的开关元件是由MOS晶体管构成的例子进行了说明。本发明的开关元件并不限于MOS晶体管,例如,也可以由双极晶体管等构成。

[0139] 此外,在上述各个实施方式中,对显示装置1构成液晶电视等液晶显示装置的例子进行了说明。本发明所涉及的显示装置1并不限于此,例如,也可以是组装到各种电子设备中的显示模块。

[0140] 此外,在上述各个实施方式中,对在显示装置1中采用了COF方式的栅极驱动器11

进行了说明。本发明所涉及的显示装置并不限于COF方式，例如，也可以采用GIP方式的栅极驱动器。此时，将本发明所涉及的电压控制电路与GIP方式的栅极驱动器一起适当地组装到显示装置中。

[0141] (方式的总结)

如上所述，对本发明的具体实施方式和变形例进行了说明，本发明并不限于上述方式，能够在本发明的范围内进行各种变更。例如，也可以将恰当组合了上述各个实施方式的内容的变更作为本发明的一个实施方式。以下，举例示出本发明所涉及的各种方式。

[0142] 本发明所涉及的第一方式是具有3个以上的电源和选择开关的电压控制电路，所述选择开关选择3个以上的电源的任意之一与液晶面板的栅极信号线进行连接。在电压控制电路中，选择开关通过以规定周期依次切换3个以上的电源的任意之一与栅极信号线的连接，来控制提供给栅极信号线的电压。

[0143] 关于本发明所涉及的第二方式，在第一方式所涉及的电压控制电路的基础上，规定周期是一个水平同步期间。

[0144] 关于本发明所涉及的第三方式，在第一或第二方式所涉及的电压控制电路的基础上，来自3个以上的电源的电压中的至少之一是第一电压，该第一电压具有将与栅极信号线连接的晶体管维持在打开状态的恒定电压区间。来自3个以上的电源的电压中的至少之一是第二电压，该第二电压具有将与栅极信号线连接的晶体管维持在关闭状态的恒定电压区间。

[0145] 关于本发明所涉及的第四方式，在第三方式所涉及的电压控制电路的基础上，来自3个以上的电源的电压中的一个(VGH2)中，在规定周期的末端，具有从第一电压中的恒定电压朝向第二电压中的恒定电压的电压变化区间。

[0146] 关于本发明所涉及的第五方式，在第三或第四方式所涉及的电压控制电路的基础上，第一电压在规定周期的开始端具有如下时间区间，以第二电压中的恒定电压为基准时，第一电压中的所述时间区间上相对于第二电压的电压差大于第一电压中的恒定电压区间上相对于第二电压的电压差。

[0147] 关于本发明所涉及的第六方式，在第三或第四方式所涉及的电压控制电路的基础上，来自3个以上的电源的电压中的一个中，在规定周期的开始端，具有从第二电压中的恒定电压朝向第一电压中的恒定电压的电压变化区间。

[0148] 关于本发明所涉及的第七方式，在第三～第六方式的任意一个方式所涉及的电压控制电路的基础上，第二电压在规定周期的开始端具有如下时间区间，以第一电压中的恒定电压为基准时，第二电压中的所述时间区间上相对于第一电压的电压差大于第二电压中的恒定电压区间上相对于第一电压的电压差。

[0149] 关于本发明所涉及的第八方式，在第一～第七方式的任意一个方式所涉及的电压控制电路的基础上，选择开关包括个数与3个以上的电源的个数相同的开关元件。各个开关元件的一端与3个以上的电源中的彼此不同的电源连接，另一端彼此共通连接。

[0150] 关于本发明所涉及的第九方式，在第一～第八方式的任意一个方式所涉及的电压控制电路中，还具有选择开关控制电路，该选择开关控制电路对选择开关进行控制，从而以规定周期依次切换3个以上的电源中的任意之一与栅极信号线的连接。

[0151] 本发明所涉及的第十方式是包括第一～第九方式的任意一个方式所涉及的电压

控制电路和液晶面板的显示装置,该液晶面板具有栅极信号线,由电压控制电路控制的电压提供给该栅极信号线。

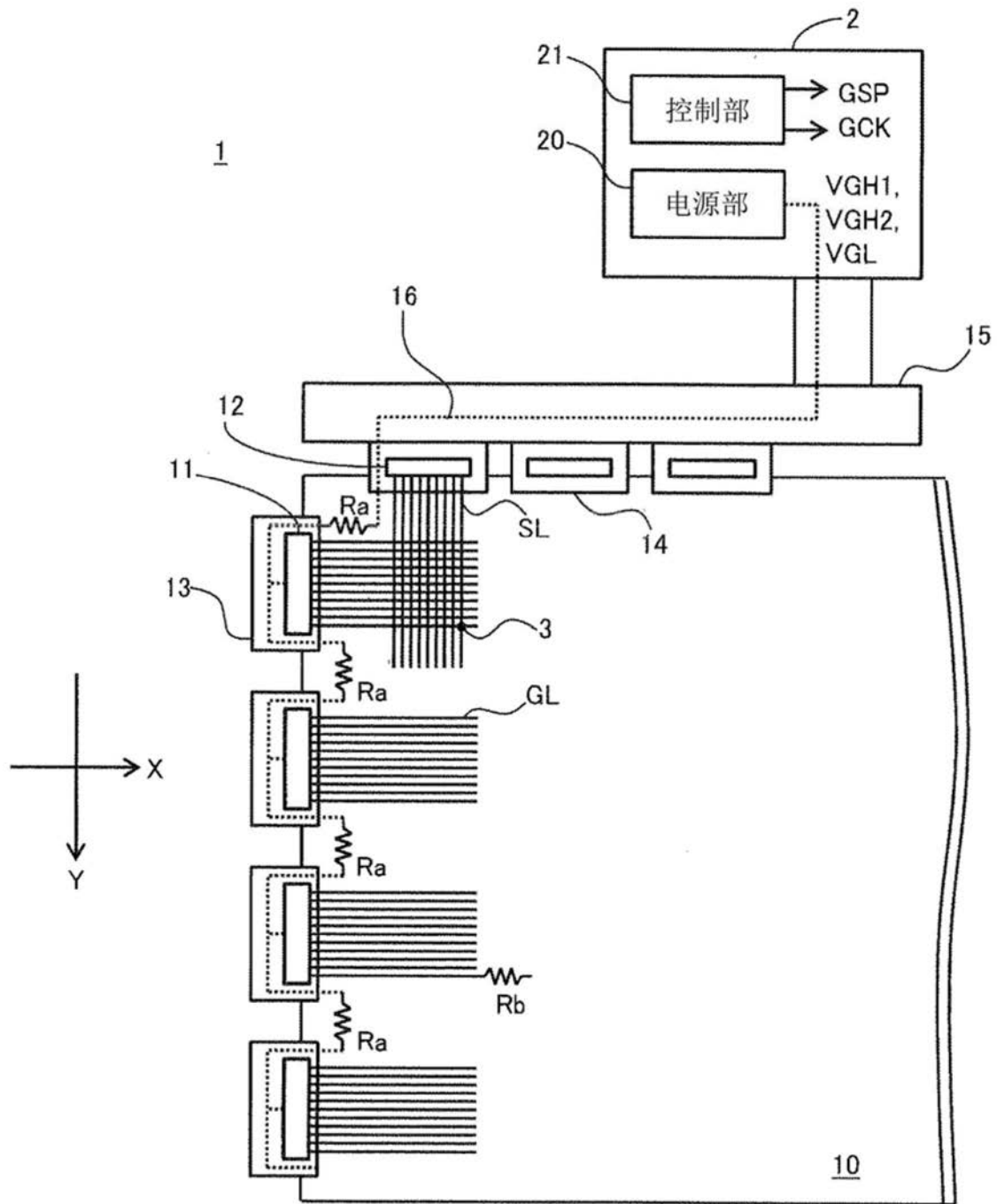


图1

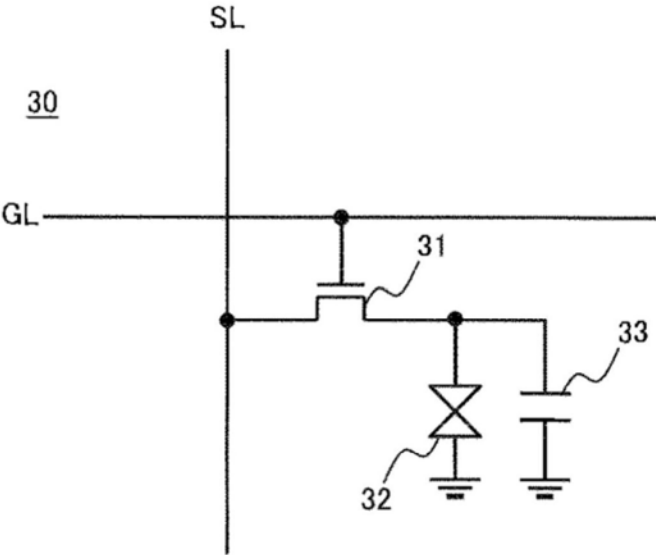


图2

11

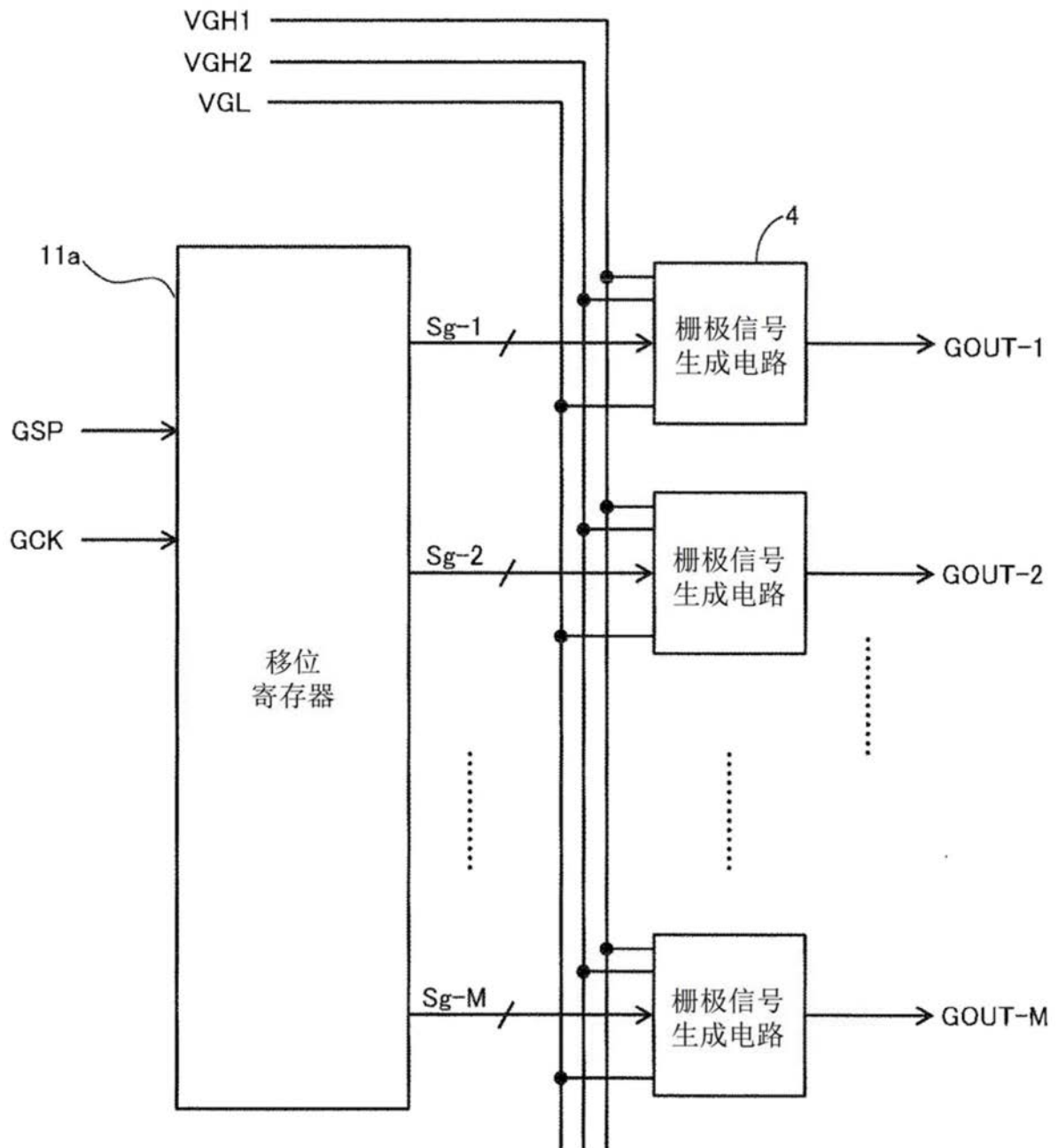


图3

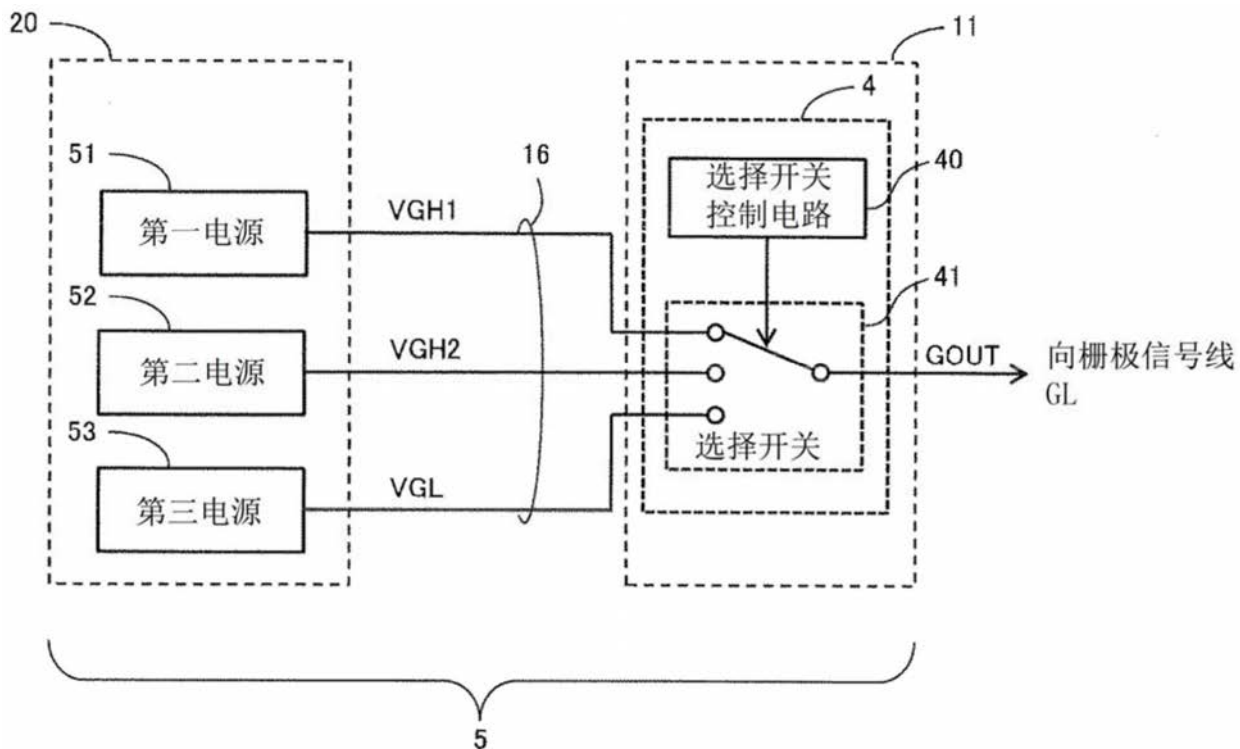


图4

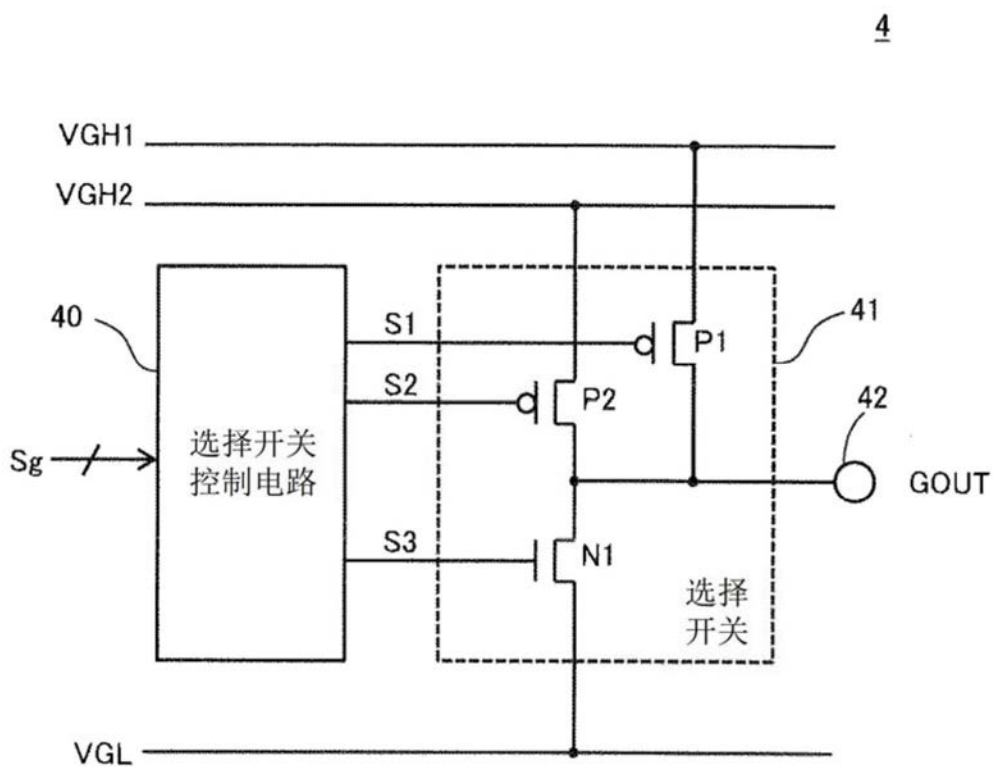


图5A

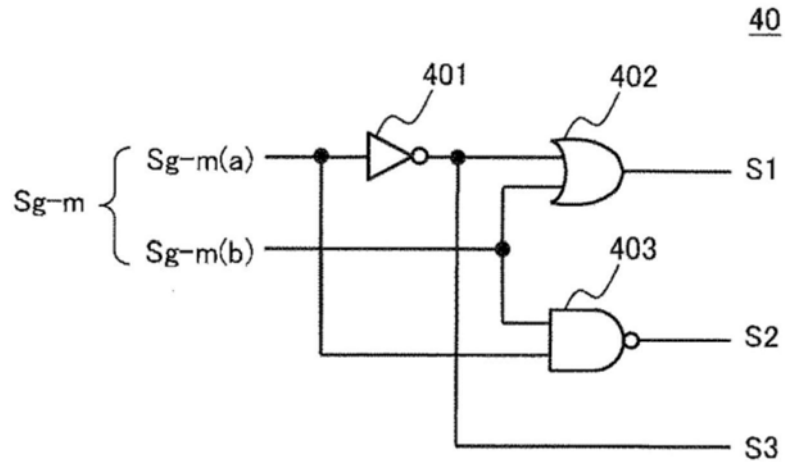


图5B

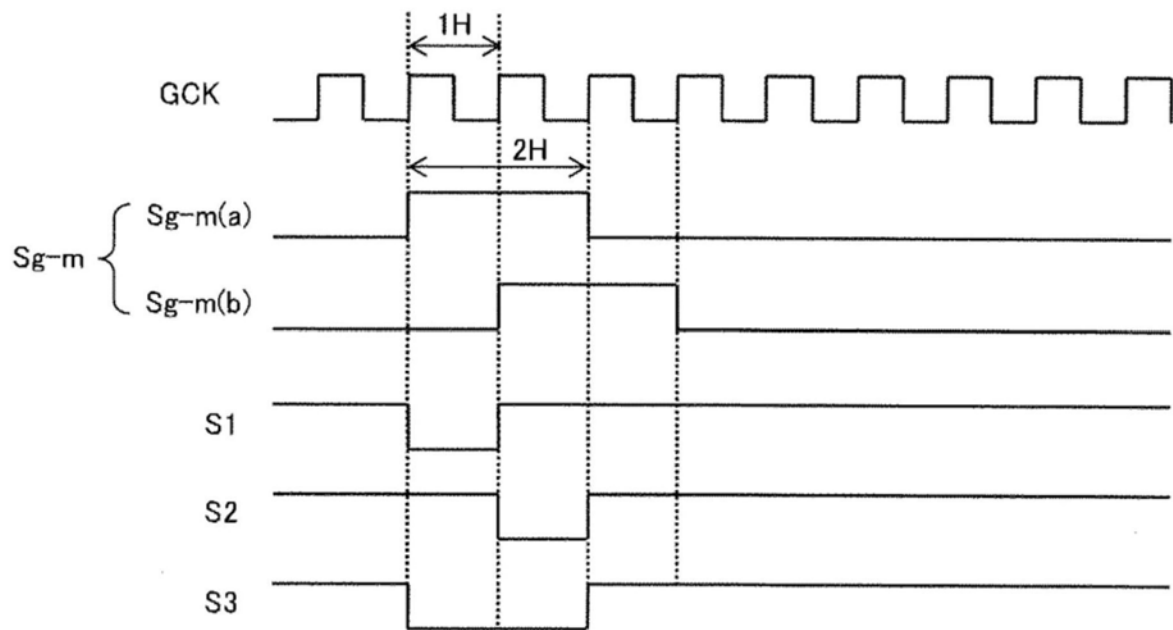


图5C

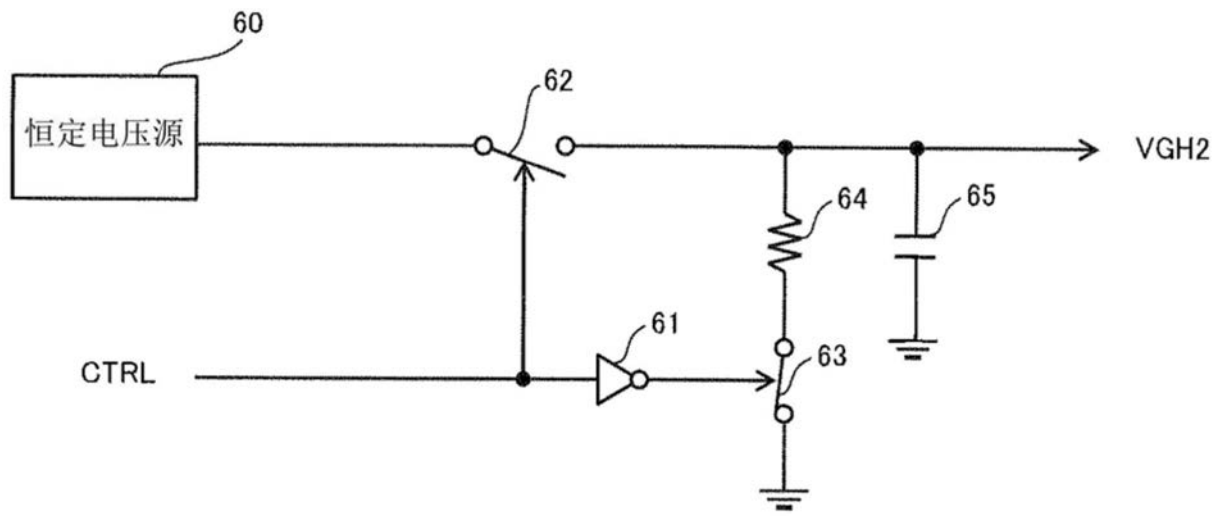
52

图6

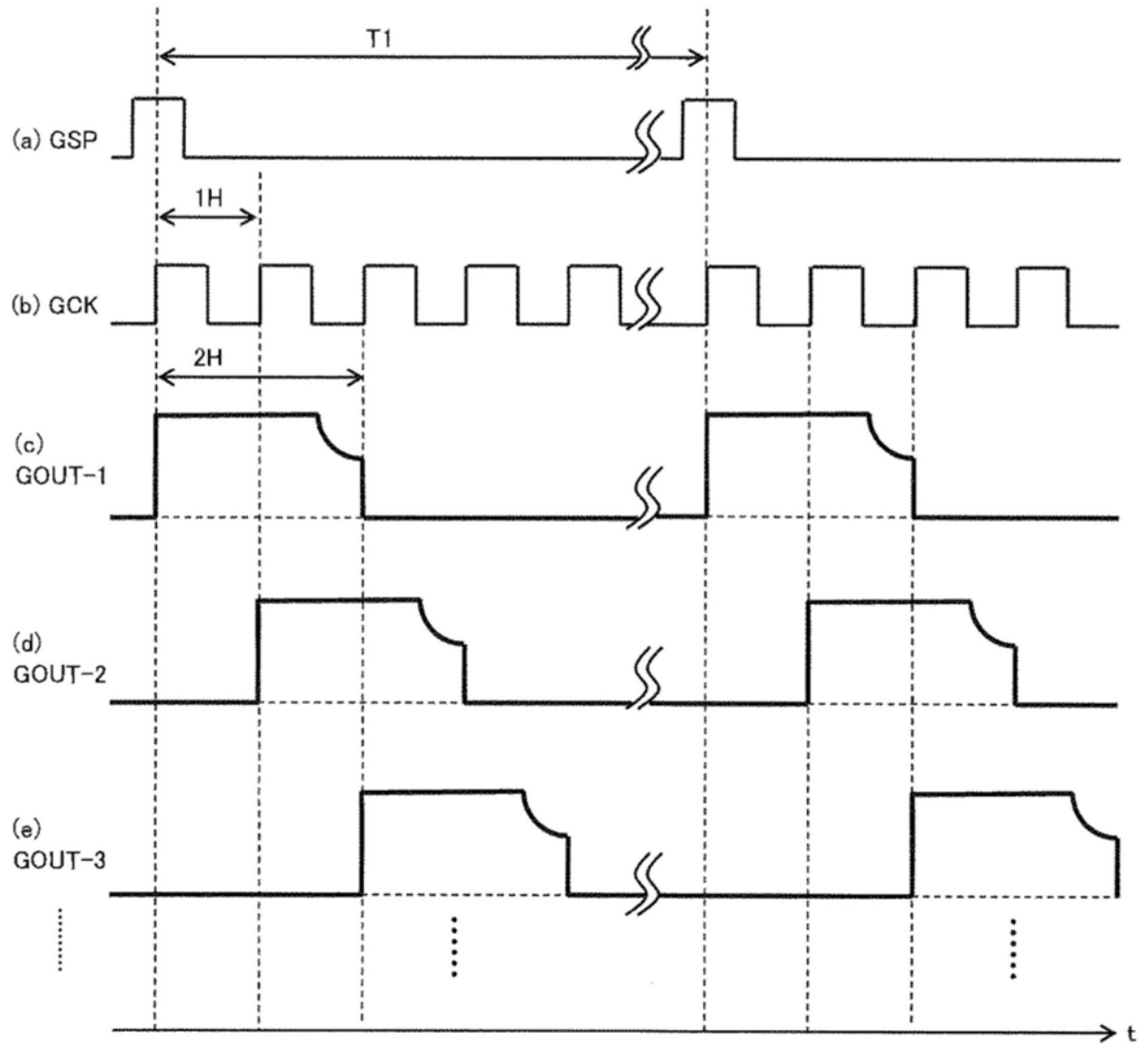


图7

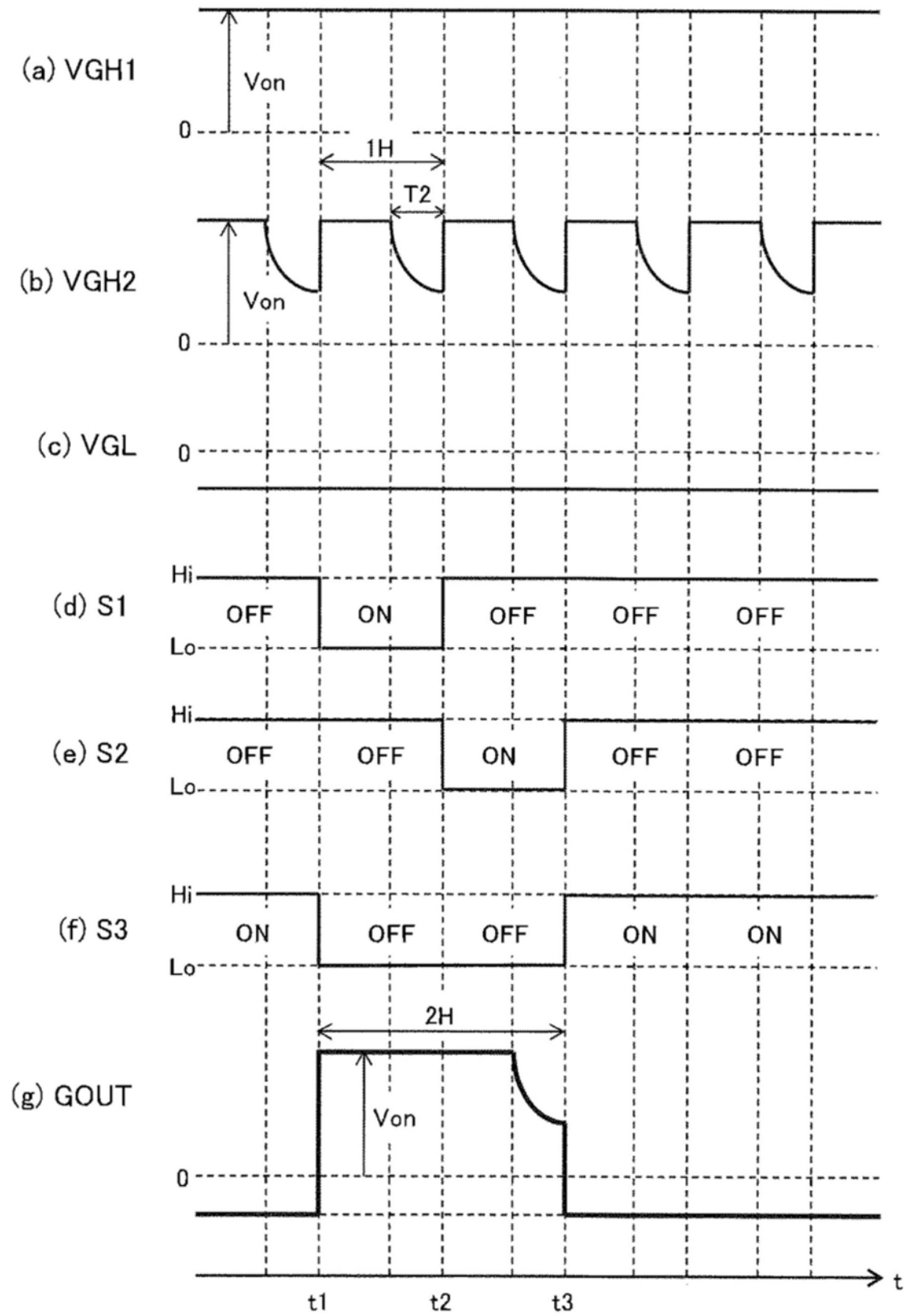


图8

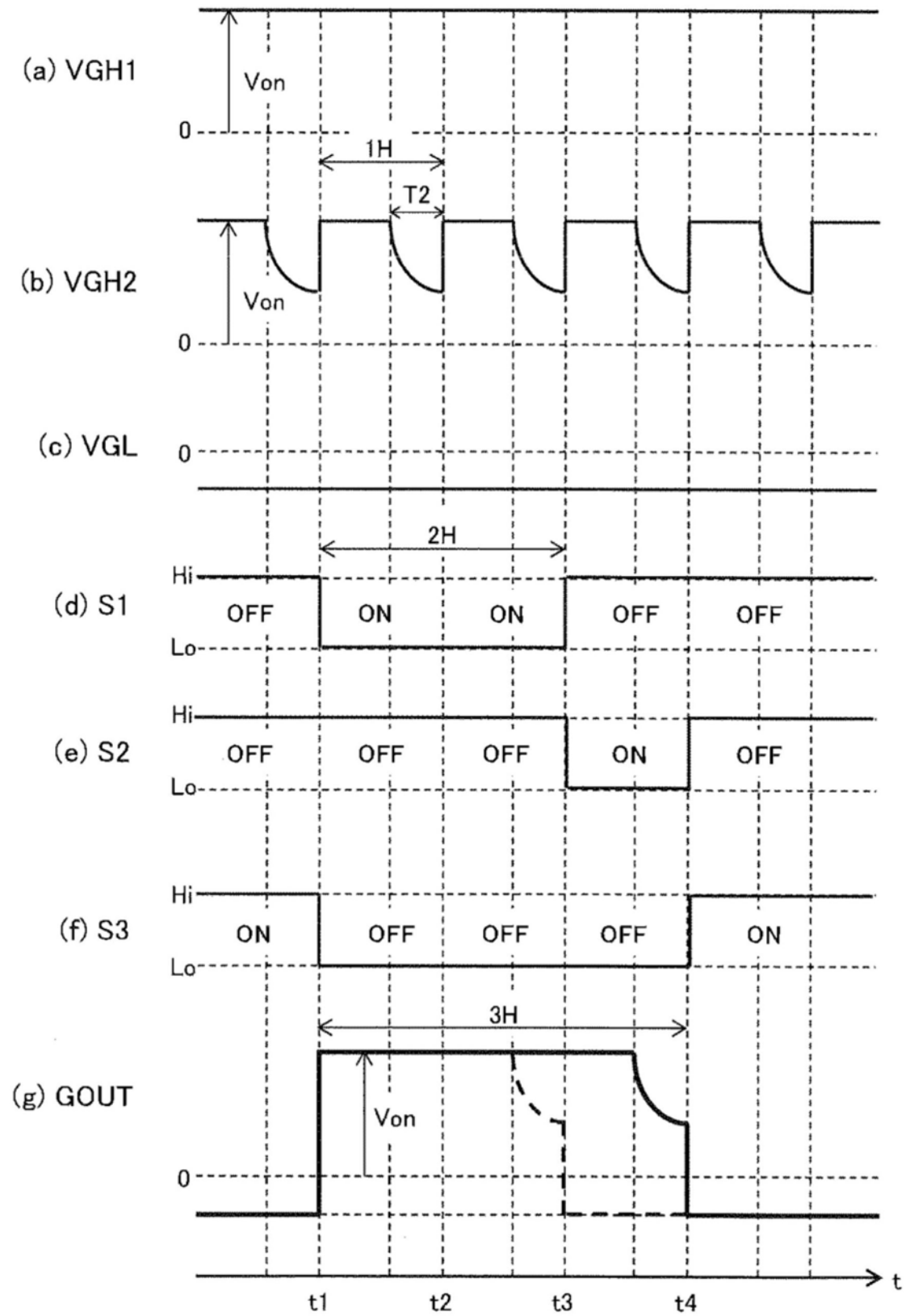


图9

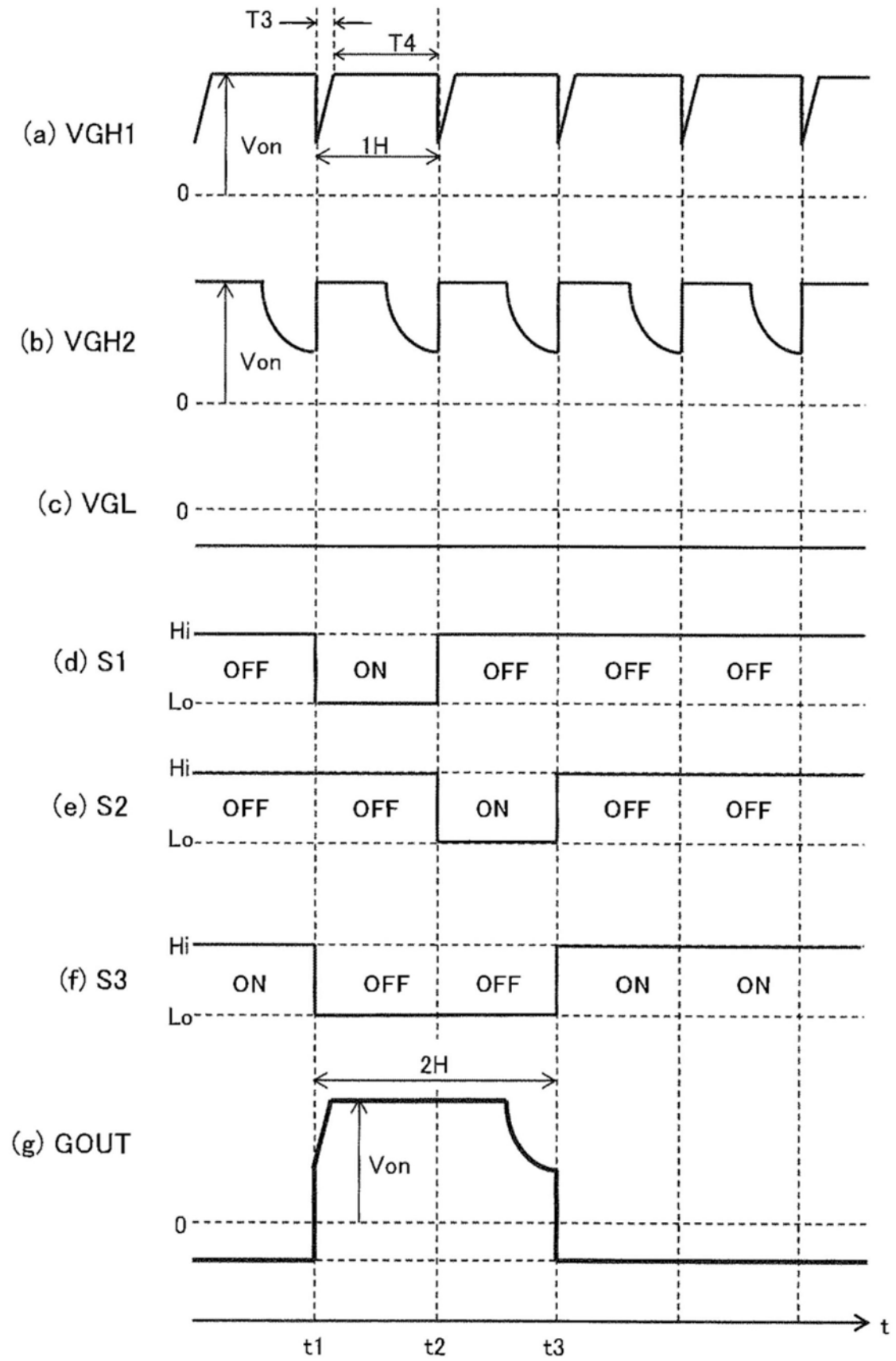


图10

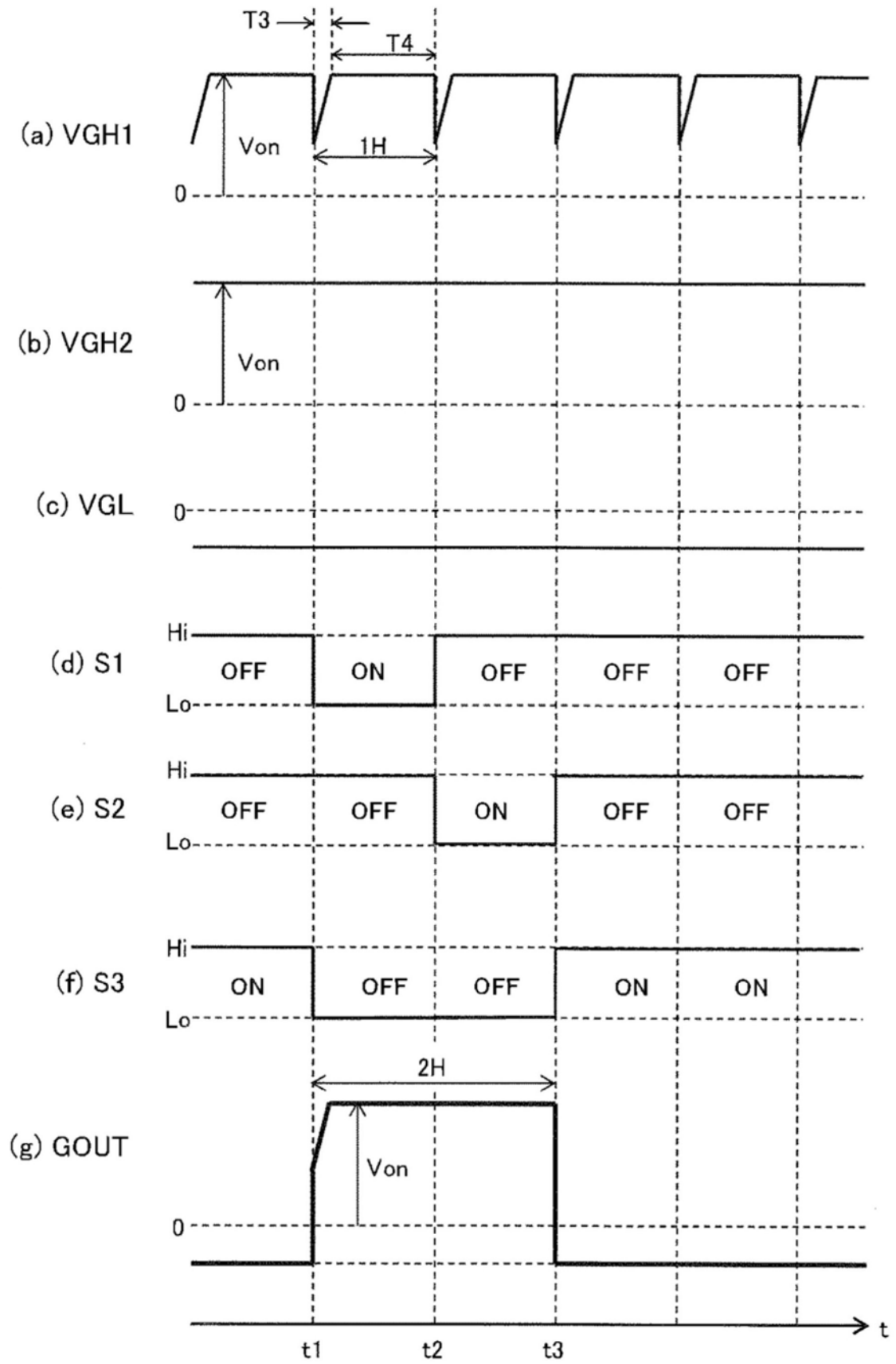


图11

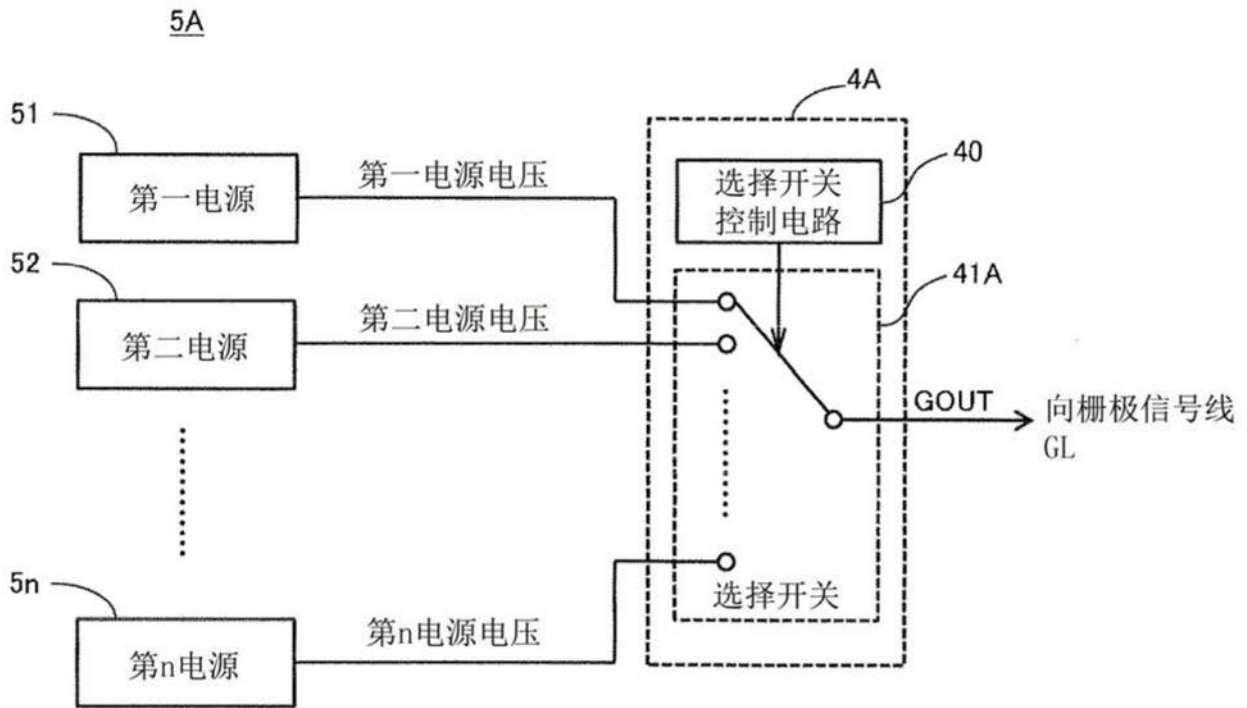


图12

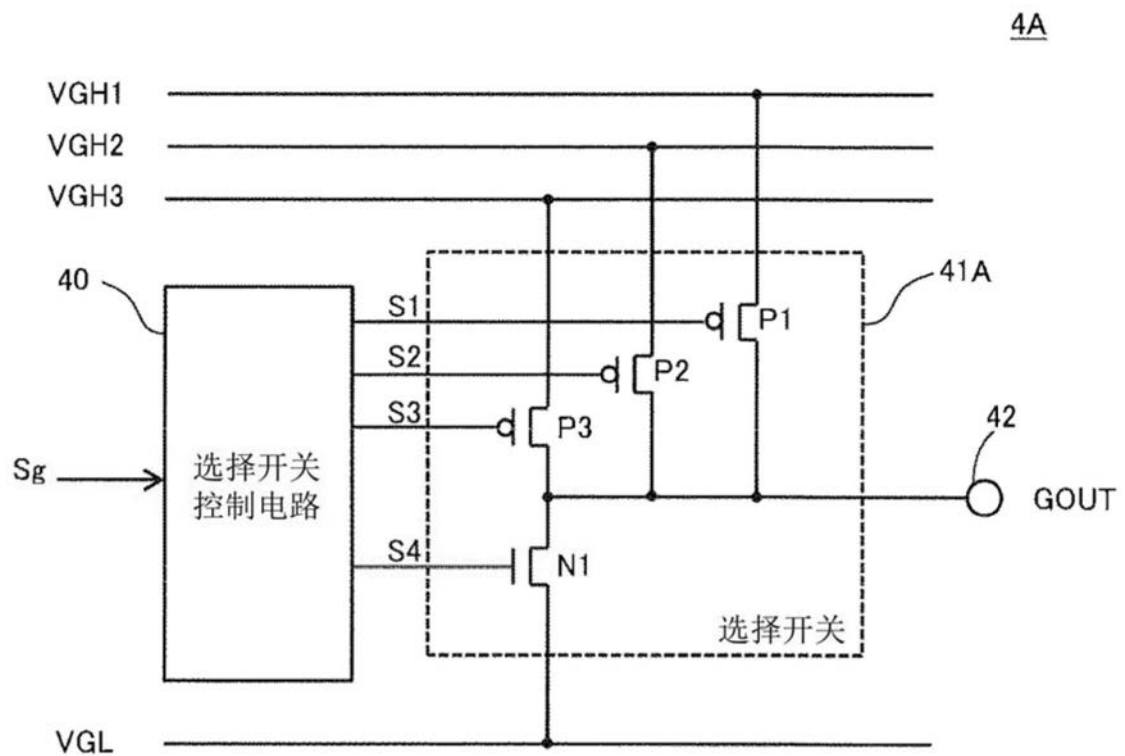


图13

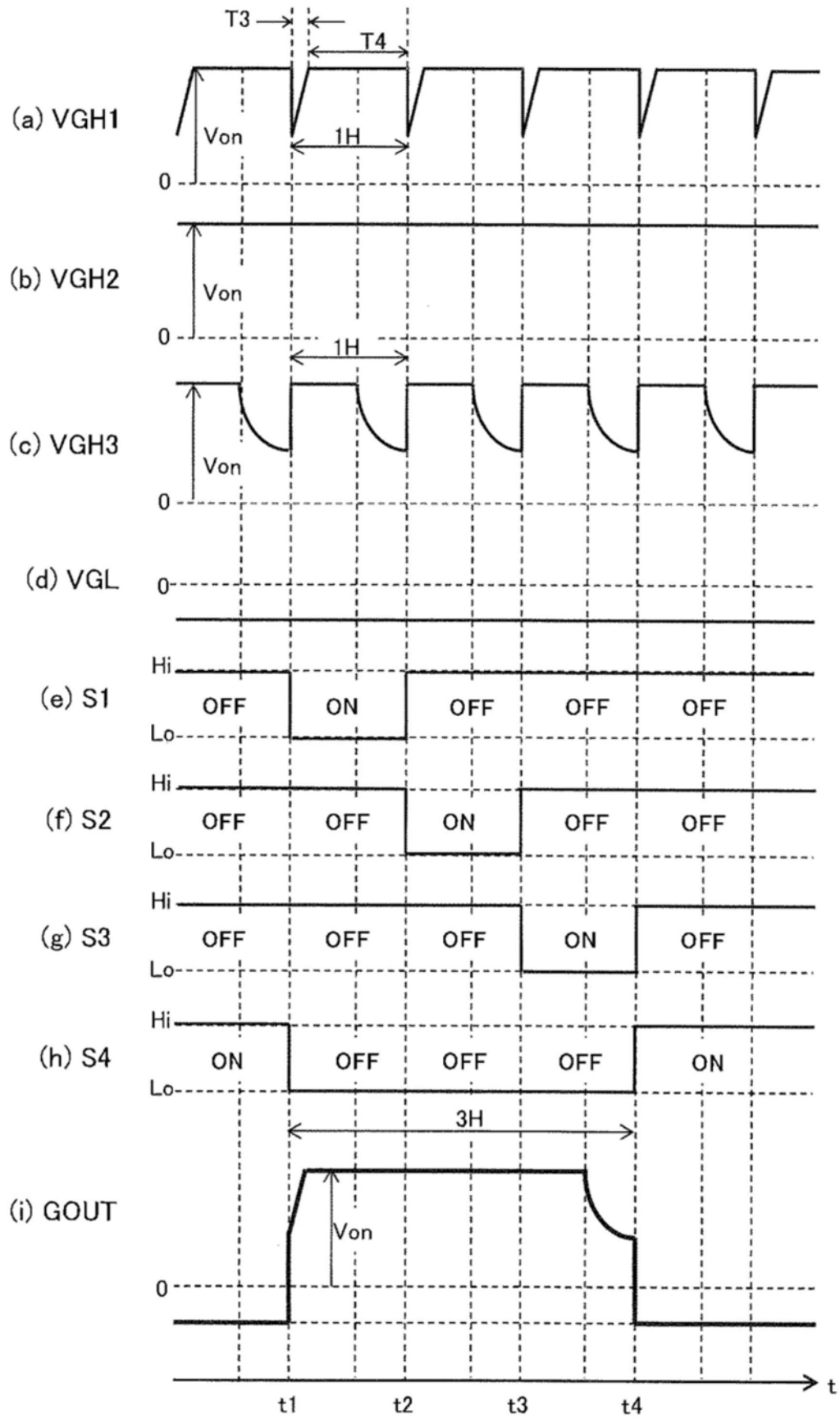


图14

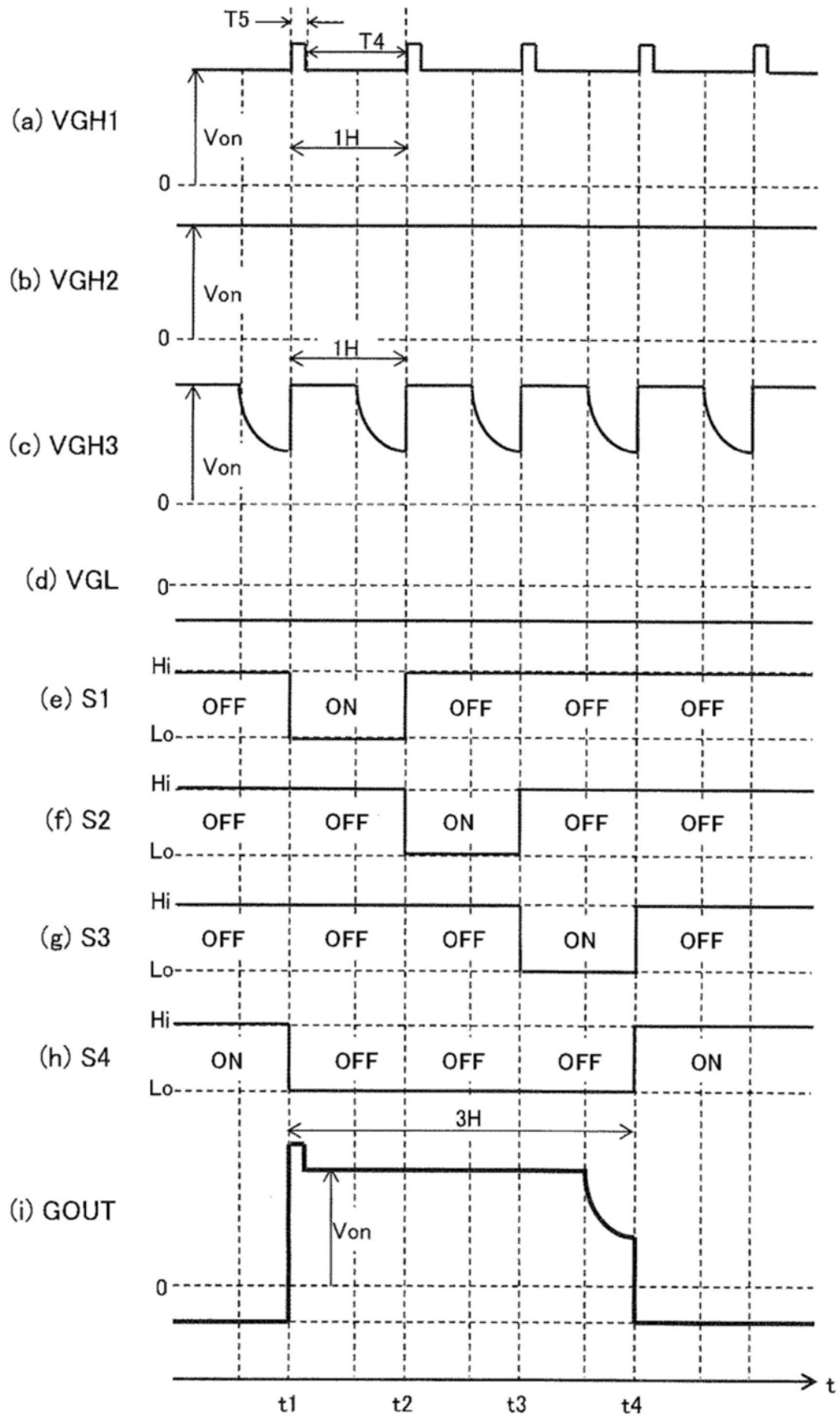


图15

专利名称(译)	电压控制电路和显示装置		
公开(公告)号	CN110268466A	公开(公告)日	2019-09-20
申请号	CN201780085515.8	申请日	2017-02-02
[标]申请(专利权)人(译)	帕拉丁知识产权私人有限公司		
申请(专利权)人(译)	堺显示器制品株式会社		
当前申请(专利权)人(译)	堺显示器制品株式会社		
[标]发明人	堀边隆介		
发明人	堀边隆介		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/20 G09G3/36		
代理人(译)	王娟		
外部链接	Espacenet SIPO		

摘要(译)

一种电压控制电路(5, 5A), 具有3个以上的电源(51~53, 51~5n)和选择开关(41, 41A), 选择开关(41, 41A)选择3个以上的电源(51~53, 51~5n)中的任意一个电源与液晶面板(10)的栅极信号线(GL)进行连接。在电压控制电路(5, 5A)中, 选择开关(41, 41A)通过以规定周期(1H)依次切换3个以上的电源(51~53, 51~5n)中的任意一个电源与栅极信号线(GL)的连接, 来对提供给栅极信号线(GL)的电压进行控制。

