



(12)发明专利申请

(10)申请公布号 CN 108766385 A

(43)申请公布日 2018.11.06

(21)申请号 201810995715.3

(22)申请日 2018.08.29

(71)申请人 广东长虹电子有限公司

地址 528427 广东省中山市南头镇兴业北路1号

(72)发明人 李戡 蒋吉强

(74)专利代理机构 北京名华博信知识产权代理有限公司 11453

代理人 李中强

(51) Int. Cl.

G09G 3/36(2006.01)

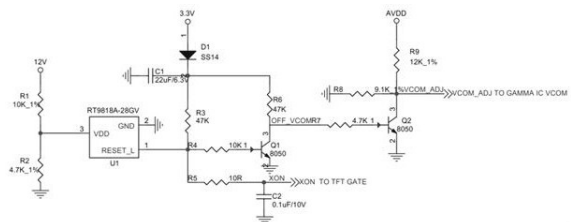
权利要求书1页 说明书3页 附图1页

(54)发明名称

一种屏TCON板的消影电路

(57)摘要

本发明涉及一种屏TCON板的消影电路,属于消除液晶屏关机残影的电路,所述的屏TCON板的消影电路包括延时复位IC、12V电源端、3.3V电源端、AVDD端、第一电阻、第二电阻、第三电阻、第四电阻、第五电阻、第六电阻、第七电阻、第八电阻、第九电阻、第一电容、第二电容、二极管、第一三极管、第二三极管,本发明提出的是在液晶屏TCON板设计上增加消影电路,在关机时迅速使液晶屏TFT gate输出为高,清除所有Source data,同时关掉GAMMA VCOM电压,达到消除残影的目的。



1. 一种屏TCON板的消影电路,其特征是:所述的屏TCON板的消影电路包括具有电压检测功能的延时复位IC(U1)、12V电源端、3.3V电源端、AVDD端、第一电阻(R1)、第二电阻(R2)、第三电阻(R3)、第四电阻(R4)、第五电阻(R5)、第六电阻(R6)、第七电阻(R7)、第八电阻(R8)、第九电阻(R9)、第一电容(C1)、第二电容(C2)、二极管(D1)、第一三极管(Q1)、第二三极管(Q2);

所述的第一电阻(R1)一端与12V电源端连接,第一电阻(R1)另一端与第二电阻(R2)的一端以及延时复位IC(U1)的PIN3管脚连接,第二电阻(R2)的另一端接地;延时复位IC(U1)的PIN2管脚接地;所述的3.3V电源端与二极管(D1)的正极连接,二极管(D1)的负极与第一电容(C1)一端以及第三电阻(R3)、第六电阻(R6)的一端连接,第一电容(C1)另外一端接地,第三电阻(R3)的另外一端与第四电阻(R4)、第五电阻(R5)一端以及延时复位IC(U1)的PIN1管脚连接;

第四电阻(R4)的一端与第一三极管(Q1)的基极连接,第一三极管(Q1)的发射极接地,第一三极管(Q1)的集电极与第六电阻(R6)的另外一端连接;第五电阻(R5)的另外一端与第二电容(C2)的一端连接以及液晶屏的源极驱动芯片的复位引脚XON连接,第二电容(C2)的另一端接地;

所述的第一三极管(Q1)的集电极与第七电阻(R7)的一端连接,第七电阻(R7)的另一端与第二三极管(Q2)的基极连接,第二三极管(Q2)的发射极接地,第二三极管(Q2)的集电极与第八电阻(R8)、第九电阻(R9)的一端以及液晶屏的参考输入电压端连接,第八电阻(R8)的另一端接地,第九电阻(R9)的另一端与AVDD电源端连接。

2. 如权利要求1所述一种屏TCON板的消影电路,其特征是:所述的延时复位IC(U1)采用RT9818A-28GV,第一电阻(R1)、第二电阻(R2)、第三电阻(R3)、第四电阻(R4)、第五电阻(R5)、第六电阻(R6)、第七电阻(R7)、第八电阻(R8)、第九电阻(R9)的阻值大小分别为10k、4.7k、47k、10k、10、47k、4.7k、9.1k、12k,阻值误差都为为1%。

3. 如权利要求1所述一种屏TCON板的消影电路,其特征是:所述的第一电容(C1)的大小为22uF/6.3V,第二电容(C2)的大小为0.1uF/10V,所述的第一三极管(Q1)、第二三极管(Q2)均为NPN型号三极管,型号为8050,二极管(D1)为SS14。

一种屏TCON板的消影电路

技术领域

[0001] 本发明属于消除液晶屏关机残影的电路,更具体的说涉及一种屏TCON板的消影电路。

背景技术

[0002] 液晶屏在关机时,容易在屏幕上留下画面残影,行业上通常是延长关背光到关TCON供电的时间来缓解残影,但不能彻底消除,不同的屏延长的时间不同,软件会经常调整,给生产维护带来了极大的困扰。

发明内容

[0003] 本发明专利提出的是在液晶屏TCON板设计上增加消影电路,在关机时迅速使液晶屏TFT gate输出为高,清除所有Source data,同时关掉液晶屏的参考输入电压GAMMA IC VCOM电压,达到消除残影的目的。

[0004] 为了实现上述目的,本发明是通过以下技术方案实现的:所述的屏TCON板的消影电路包括具有电压检测功能的延时复位ICU1、12V电源端、3.3V电源端、AVDD端、第一电阻R1、第二电阻R2、第三电阻R3、第四电阻R4、第五电阻R5、第六电阻R6、第七电阻R7、第八电阻R8、第九电阻R9、第一电容C1、第二电容C2、二极管D1、第一三极管Q1、第二三极管Q2;

所述的第一电阻R1一端与12V电源端连接,第一电阻R1另一端与第二电阻R2的一端以及延时复位ICU1的PIN3管脚连接,第二电阻R2的另一端接地;延时复位ICU1的PIN2管脚接地;所述的3.3V电源端与二极管D1的正极连接,二极管D1的负极与第一电容C1一端以及第三电阻R3、第六电阻R6的一端连接,第一电容C1另外一端接地,第三电阻R3的另外一端与第四电阻R4、第五电阻R5一端以及延时复位ICU1的PIN1管脚连接;

第四电阻R4的一端与第一三极管Q1的基极连接,第一三极管Q1的发射极接地,第一三极管Q1的集电极与第六电阻R6的另外一端连接;第五电阻R5的另外一端与第二电容C2的一端连接以及液晶屏的源极驱动芯片的复位引脚XON连接,第二电容C2的另一端接地;

所述的第一三极管Q1的集电极与第七电阻R7的一端连接,第七电阻R7的另一端与第二三极管Q2的基极连接,第二三极管Q2的发射极接地,第二三极管Q2的集电极与第八电阻R8、第九电阻R9的一端以及液晶屏的参考输入电压端连接,第八电阻R8的另一段接地,第九电阻R9的另一段与AVDD电源端连接。

[0005] 优选的,所述的延时复位ICU1采用RT9818A-28GV,第一电阻R1、第二电阻R2、第三电阻R3、第四电阻R4、第五电阻R5、第六电阻R6、第七电阻R7、第八电阻R8、第九电阻R9的阻值大小分别为10k、4.7k、47k、10k、10、47k、4.7k、9.1k、12k,阻值误差都为为1%。

[0006] 优选的,所述的第一电容C1的大小为22uF/6.3V,第二电容C2的大小为0.1uF/10V,所述的第一三极管Q1、第二三极管Q2均为NPN型号三极管,型号为8050,二极管D1为SS14。

[0007] 本发明有益效果:

本发明专利提出的是在液晶屏TCON板设计上增加消影电路,在关机时迅速使液晶屏

TFT gate输出为高,清除所有Source data,同时关掉液晶屏的参考输入电压GAMMA IC VCOM电压,达到消除残影的目的。

附图说明

[0008] 图1,为本发明的电路原理图;

图中,R1-第一电阻、R2-第二电阻、R3-第三电阻、R4-第四电阻、R5-第五电阻、R6-第六电阻、R7-第七电阻、R8-第八电阻、R9-第九电阻、U1-延时复位IC、C1-第一电容、C2-第二电容、Q1-第一三极管、Q2-第二三极管、D1-二极管。

具体实施方式

[0009] 下面将结合本发明实施例和附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0010] 如图1所示,所述的屏TCON板的消影电路包括具有电压检测功能的延时复位ICU1、12V电源端、3.3V电源端、AVDD端、第一电阻R1、第二电阻R2、第三电阻R3、第四电阻R4、第五电阻R5、第六电阻R6、第七电阻R7、第八电阻R8、第九电阻R9、第一电容C1、第二电容C2、二极管D1、第一三极管Q1、第二三极管Q2。

[0011] 所述的第一电阻R1一端与12V电源端连接,第一电阻R1另一端与第二电阻R2的一端以及延时复位ICU1的PIN3管脚连接,第二电阻R2的另一端接地;延时复位ICU1的PIN2管脚接地;所述的3.3V电源端与二极管D1的正极连接,二极管D1的负极与第一电容C1一端以及第三电阻R3、第六电阻R6的一端连接,第一电容C1另外一端接地,第三电阻R3的另外一端与第四电阻R4、第五电阻R5一端以及延时复位ICU1的PIN1管脚连接。

[0012] 第四电阻R4的一端与第一三极管Q1的基极连接,第一三极管Q1的发射极接地,第一三极管Q1的集电极与第六电阻R6的另外一端连接;第五电阻R5的另外一端与第二电容C2的一端连接以及液晶屏的源极驱动芯片的复位引脚XON连接,第二电容C2的另一端接地,液晶屏的源极驱动芯片的复位引脚命名为XON,XON引脚与液晶屏内部的薄膜晶体管门TFT GATE连接。

[0013] 所述的第一三极管Q1的集电极与第七电阻R7的一端连接,第一三极管Q1的集电极命名为OFF_VCOM,第七电阻R7的另一端与第二三极管Q2的基极连接,第二三极管Q2的发射极接地,第二三极管Q2的集电极与第八电阻R8、第九电阻R9的一端以及液晶屏的参考输入电压端连接,液晶屏的参考输入电压端命名为GAMMA IC VCOM,第二三极管Q2的集电极命名为VCOM_ADJ,第八电阻R8的另一段接地,第九电阻R9的另一段与AVDD电源端连接。

[0014] 所述的延时复位ICU1采用RT9818A-28GV,第一电阻R1、第二电阻R2、第三电阻R3、第四电阻R4、第五电阻R5、第六电阻R6、第七电阻R7、第八电阻R8、第九电阻R9的阻值大小分别为10k、4.7k、47k、10k、10、47k、4.7k、9.1k、12k,阻值误差都为为1%。

[0015] 所述的第一电容C1的大小为22uF/6.3V,第二电容C2的大小为0.1uF/10V,所述的第一三极管Q1、第二三极管Q2均为NPN型号三极管,型号为8050,二极管D1为SS14。

[0016] 本发明工作原理:主板给TCON板的供电为12V,3.3V和AVDD,ADD由TCON板内部电源

管理集成电路PMIC产生。延时复位ICU1 pin 3设置的电压由12V通过R1和R2分压到3.8V,当pin 3 VDD电压检测到低于2.8V时,pin 1 输出低电平,pin 1内部为漏极开路构架,当VDD电压高于2.8V时,pin1输出由外部电路决定。

[0017] 开机时,3.3V通过二极管D1给电容C1充电到达稳态,XON引脚为高电平。屏内部薄膜晶体管TFT GATE的打开和关闭,由内部门驱动器GATE DIVER时序决定;三极管Q1打开,集电极OFF_VCOM为低电平,三极管Q2关闭,GAMMA IC VCOM电压设定为AVDD电压通过R9和R8分压。

[0018] 关机时,3.3V掉电快,二极管D1反向截止,电容C1上的电荷不能通过二极管D1释放掉,当U1 pin3 VDD电压检测到低于2.8V时,pin1输出低电平,XON为低电平,XON优先级最高,屏内部所有TFT GATE打开,清除掉所有SOURCE DATA;三极管Q1关闭,集电极OFF_VCOM为高电平,三极管Q2打开,GAMMA IC VCOM电荷通过三极管Q2释放到GND。

[0019] 最后说明的是,以上优选实施例仅用于说明发明的技术方案,而非限制尽管通过上述优选实施例已经对本发明进行了详细的描述,但本领域技术人员应当理解可以在形式上和细节上对其做出各种改变,而不偏离本发明的保护范围。

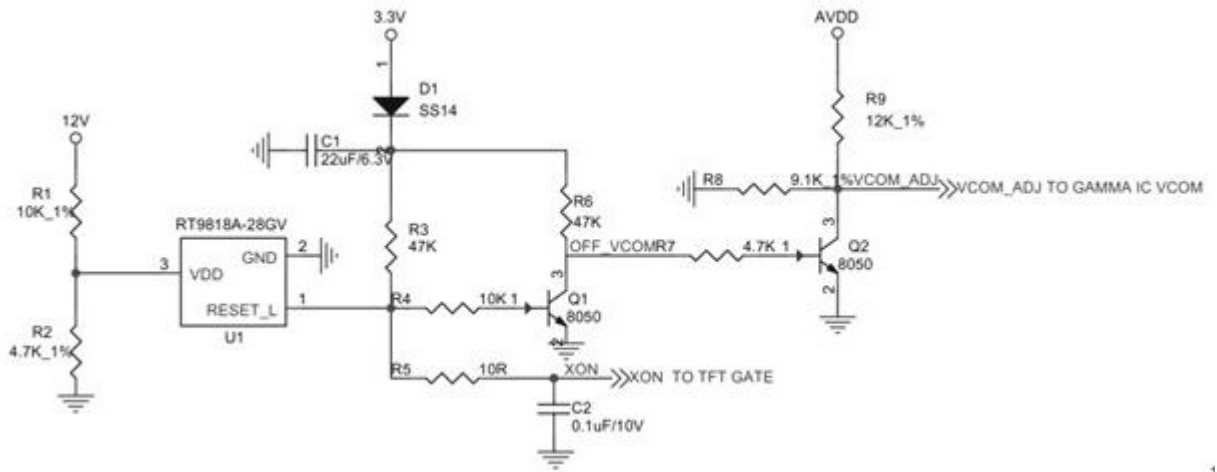


图1

