



(12)发明专利申请

(10)申请公布号 CN 108242221 A  
(43)申请公布日 2018.07.03

(21)申请号 201611225144.2

(22)申请日 2016.12.27

(71)申请人 无锡中微爱芯电子有限公司  
地址 214000 江苏省无锡市新吴区长江路  
21号信息产业科技园D3楼

(72)发明人 饶喜冰 陈恒江 任罗伟 华彬

(74)专利代理机构 常州佰业腾飞专利代理事务  
所(普通合伙) 32231

代理人 张宇

(51) Int. Cl.  
G09G 3/36(2006.01)

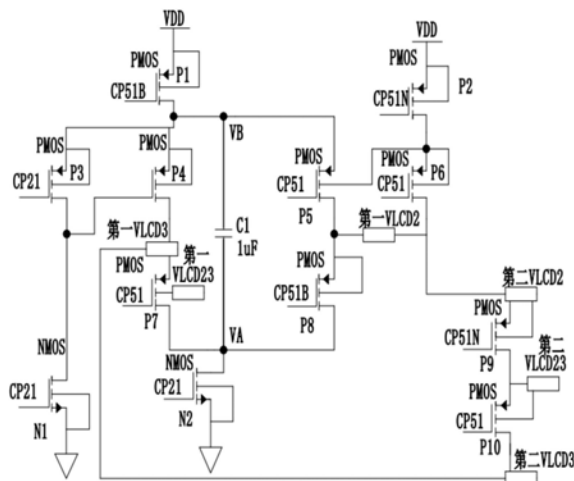
权利要求书1页 说明书3页 附图4页

(54)发明名称

一种集成于MCU中的低功耗高驱动LCD偏压驱动电路

(57)摘要

本发明公开了偏压驱动技术领域的一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,包括NMOS管N1,所述NMOS管N1的G极设有CP21信号输出端口,所述NMOS管N1的S极接地,所述NMOS管N1的D极并接有PMOS管P3的D极和PMOS管P4的G极,通过第一VLCD23端口和第二VLCD23端口接收时钟信号CP来控制对电容接法的打开/关闭,使电量能够不断重新分配,并稳定于所需的偏压值,内部集成偏压电路无需专用的外置LCD显示驱动电路,设计简单,节约成本,该电路的结构还保证了较小的静态电流和较强的驱动能力,并且效率很高,功耗小。



1. 一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,包括NMOS管N1,其特征在于:所述NMOS管N1的G极设有CP21信号输出端口,所述NMOS管N1的S极接地,所述NMOS管N1的D极并接有PMOS管P3的D极和PMOS管P4的G极,所述PMOS管P3的G极设有CP21信号输出端口,所述PMOS管P3的S极并接有PMOS管P4的S极、PMOS管P1的D极和VB端口,所述PMOS管P4的D极串接有第一VLCD3端口,所述PMOS管P1的G极设有CP51B信号输出端口,所述PMOS管P1的S极串接有VDD,所述VB端口并接有电容C1的输入端和PMOS管P5的S极,所述电容C1的输出端串接有VA端口,所述PMOS管P5的G极设有CP51信号输出端口,所述PMOS管P5的B极并接有PMOS管P6的S极和PMOS管P2的D极,所述PMOS管P5的D极并接有PMOS管P8的S极和第一VLCD2端口,所述PMOS管P2的G极设有CP51N信号输出端口,所述PMOS管P2的S极串接有VDD,所述PMOS管P6的G极设有CP51信号输出端口,所述PMOS管P6的D极并接有第一VLCD2端口和第二VLCD2端口,所述VA端口并接有PMOS管P7的D极、NMOS管N2的D极和PMOS管P8的D极,所述PMOS管P8的G极设有CP51B信号输出端口,所述PMOS管P7的G极设有CP51信号输出端口,所述PMOS管P7的B极和S极分别串接有第一VLCD23端口和第一VLCD3端口,所述NMOS管N2的G极和S极分别设有CP21信号输出端口和地线,所述第二VLCD2端口分别串接有PMOS管P9的S和B极,所述PMOS管P9的G极设有CP51N端口,所述PMOS管P9的D极并接有PMOS管P10的S极和第二VLCD23端口,所述PMOS管P10的B和D极分别串接有第二VLCD23端口和第二VLCD3端口,所述第二VLCD3端口和第一VLCD3端口串接。

2. 根据权利要求1所述的一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,其特征在于:所述电容C1的容量为1uF。

3. 根据权利要求1所述的一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,其特征在于:所述PMOS管P5、P7、P9和P10均为增强型PMOS管。

## 一种集成于MCU中的低功耗高驱动LCD偏压驱动电路

### 技术领域

[0001] 本发明涉及偏压驱动技术领域,具体为一种集成于MCU中的低功耗高驱动LCD偏压驱动电路。

### 背景技术

[0002] 在现今的电子通讯领域,液晶显示LCD被广泛的应用与各种电子产品中。LCD显示驱动电路有内置于MCU中的,亦有独立于MCU的单一的驱动电路,而其偏压电路也集成于MCU中,LCD驱动电路输出的最高电压通过偏置电压产生电路,根据选择的偏置设置,产生LCD交流驱动波形所需要的其它几档偏置电压,如 $1/2VDD$ 和 $1/3VDD$ ,提供给后续的COM/SEG波形产生电路,现有的电阻分压结构,选择合适的分压电阻,产生需要的直流分压电平,然而电阻分压结构(如图6)的明显缺陷是功耗大,特别是集成在MCU内部的时候,对整体MCU功耗影响特别大,为此,我提出一种集成于MCU中的低功耗高驱动LCD偏压驱动电路。

### 发明内容

[0003] 本发明的目的在于提供一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,以解决上述背景技术中提出的现有电阻分压结构的功耗大的问题。

[0004] 为实现上述目的,本发明提供如下技术方案:一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,包括NMOS管N1,所述NMOS管N1的G极设有CP21信号输出端口,所述NMOS管N1的S极接地,所述NMOS管N1的D极并接有PMOS管P3的D极和PMOS管P4的G极,所述PMOS管P3的G极设有CP21信号输出端口,所述PMOS管P3的S极并接有PMOS管P4的S极、PMOS管P1的D极和VB端口,所述PMOS管P4的D极串接有第一VLCD3端口,所述PMOS管P1的G极设有CP51B信号输出端口,所述PMOS管P1的S极串接有VDD,所述VB端口并接有电容C1的输入端和PMOS管P5的S极,所述电容C1的输出端串接有VA端口,所述PMOS管P5的G极设有CP51信号输出端口,所述PMOS管P5的B极并接有PMOS管P6的S极和PMOS管P2的D极,所述PMOS管P5的D极并接有PMOS管P8的S极和第一VLCD2端口,所述PMOS管P2的G极设有CP51N信号输出端口,所述PMOS管P2的S极串接有VDD,所述PMOS管P6的G极设有CP51信号输出端口,所述PMOS管P6的D极并接有第一VLCD2端口和第二VLCD2端口,所述VA端口并接有PMOS管P7的D极、NMOS管N2的D极和PMOS管P8的D极,所述PMOS管P8的G极设有CP51B信号输出端口,所述PMOS管P7的G极设有CP51信号输出端口,所述PMOS管P7的B极和S极分别串接有第一VLCD23端口和第一VLCD3端口,所述NMOS管N2的G极和S极分别设有CP21信号输出端口和地线,所述第二VLCD2端口分别串接有PMOS管P9的S和B极,所述PMOS管P9的G极设有CP51N端口,所述PMOS管P9的D极并接有PMOS管P10的S极和第二VLCD23端口,所述PMOS管P10的B和D极分别串接有第二VLCD23端口和第二VLCD3端口,所述第二VLCD3端口和第一VLCD3端口串接。

[0005] 优选的,所述电容C1的容量为 $1\mu\text{F}$ 。

[0006] 优选的,所述PMOS管P5、P7、P9和P10均为增强型PMOS管。

[0007] 与现有技术相比,本发明的有益效果是:该LCD偏压驱动电路利用了MCU高速系统

时钟,通过第一VLCD23端口和第二VLCD23端口接收时钟信号CP来控制对电容接法的打开/关闭,使电量能够不断重新分配,并稳定于所需的偏压值,内部集成偏压电路无需专用的外置LCD显示驱动电路,设计简单,节约成本,该电路的结构还保证了较小的静态电流和较强的驱动能力,并且效率很高,功耗小。

### 附图说明

- [0008] 图1为本发明电路原理图;
- [0009] 图2为本发明时序示意图;
- [0010] 图3为本发明1/3偏压外部电容接线图;
- [0011] 图4为本发明1/2偏压外部电容接线图;
- [0012] 图5为本发明1/3偏压仿真结果示意图;
- [0013] 图6为本发明传统1/2或1/3偏压的电阻分压示意图;
- [0014] 图7为本发明MCU线路逻辑使用关系示意图。

### 具体实施方式

[0015] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0016] 请参阅图1-7,本发明提供一种技术方案:一种集成于MCU中的低功耗高驱动LCD偏压驱动电路,包括NMOS管N1,所述NMOS管N1的G极设有CP21信号输出端口,所述NMOS管N1的S极接地,所述NMOS管N1的D极并接有PMOS管P3的D极和PMOS管P4的G极,所述PMOS管P3的G极设有CP21信号输出端口,所述PMOS管P3的S极并接有PMOS管P4的S极、PMOS管P1的D极和VB端口,所述PMOS管P4的D极串接有第一VLCD3端口,所述PMOS管P1的G极设有CP51B信号输出端口,所述PMOS管P1的S极串接有VDD,所述VB端口并接有电容C1的输入端和PMOS管P5的S极,所述电容C1的输出端串接有VA端口,所述PMOS管P5的G极设有CP51信号输出端口,所述PMOS管P5的B极并接有PMOS管P6的S极和PMOS管P2的D极,所述PMOS管P5的D极并接有PMOS管P8的S极和第一VLCD2端口,所述PMOS管P2的G极设有CP51N信号输出端口,所述PMOS管P2的S极串接有VDD,所述PMOS管P6的G极设有CP51信号输出端口,所述PMOS管P6的D极并接有第一VLCD2端口和第二VLCD2端口,所述VA端口并接有PMOS管P7的D极、NMOS管N2的D极和PMOS管P8的D极,所述PMOS管P8的G极设有CP51B信号输出端口,所述PMOS管P7的G极设有CP51信号输出端口,所述PMOS管P7的B极和S极分别串接有第一VLCD23端口和第一VLCD3端口,所述NMOS管N2的G极和S极分别设有CP21信号输出端口和地线,所述第二VLCD2端口分别串接有PMOS管P9的S和B极,所述PMOS管P9的G极设有CP51N端口,所述PMOS管P9的D极并接有PMOS管P10的S极和第二VLCD23端口,所述PMOS管P10的B和D极分别串接有第二VLCD23端口和第二VLCD3端口,所述第二VLCD3端口和第一VLCD3端口串接。

[0017] 其中,所述电容C1的容量为1uF,所述PMOS管P5、P7、P9和P10均为增强型PMOS管。

[0018] 工作原理:该电路进行1/3偏压时,第一VLCD23端口和第二VLCD23端口输入如图2的时钟信号CP,同时第一VLCD2和第二VLCD2均连接电容C3,第一VLCD3和第二VLCD3均连接

电容C4,且电容C4和C3一同接地,时钟信号CP是一个振荡频率较快的时钟源CP21是通过时钟信号CP产生的高低电平占空比情况为2:1的时钟;CP51是通过时钟信号CP产生的高低电平占空比情况为5:1的时钟,其仿真结果如图5所示,该电路设计简单,节约成本,保证了较小的静态电流和较强的驱动能力,并且效率很高,功耗小。

[0019] 尽管已经示出和描述了本发明的实施例,对于本领域的普通技术人员而言,可以理解在不脱离本发明的原理和精神的情况下可以对这些实施例进行多种变化、修改、替换和变型,本发明的范围由所附权利要求及其等同物限定。

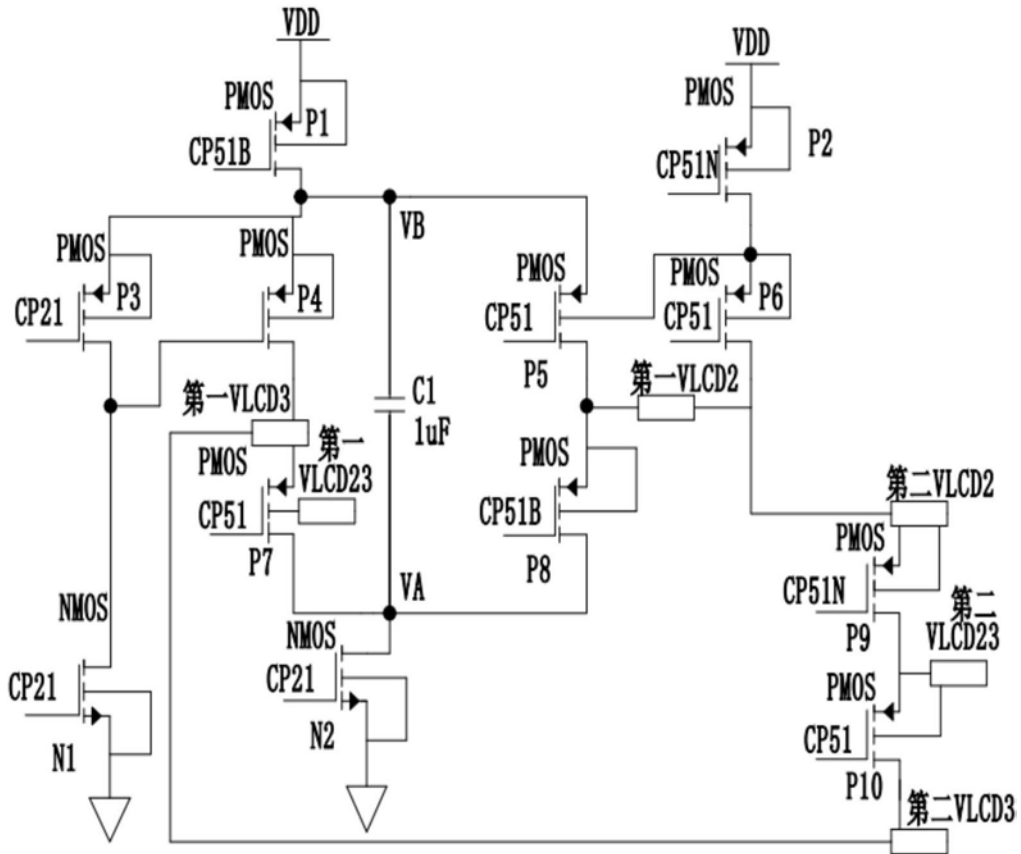


图1

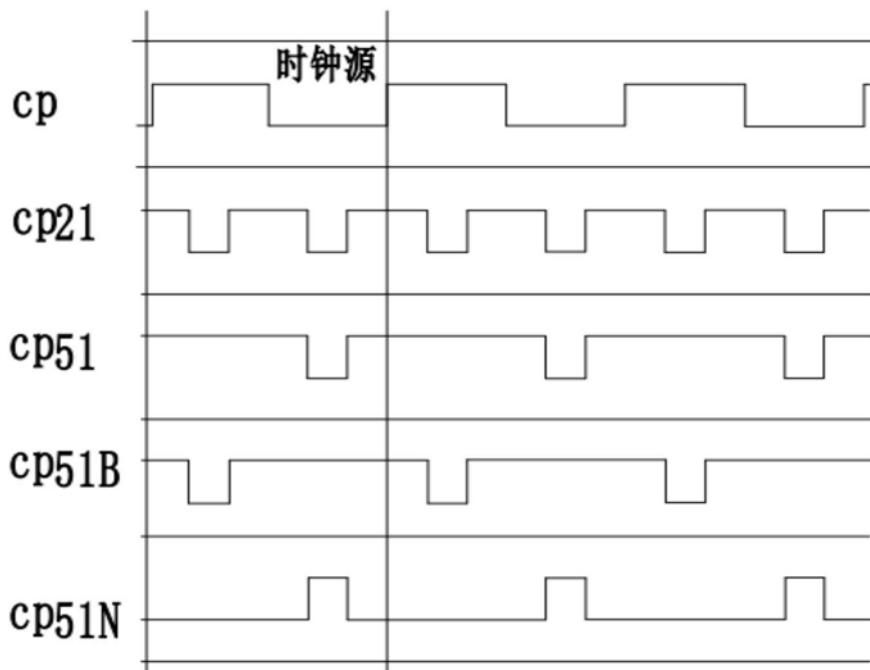


图2

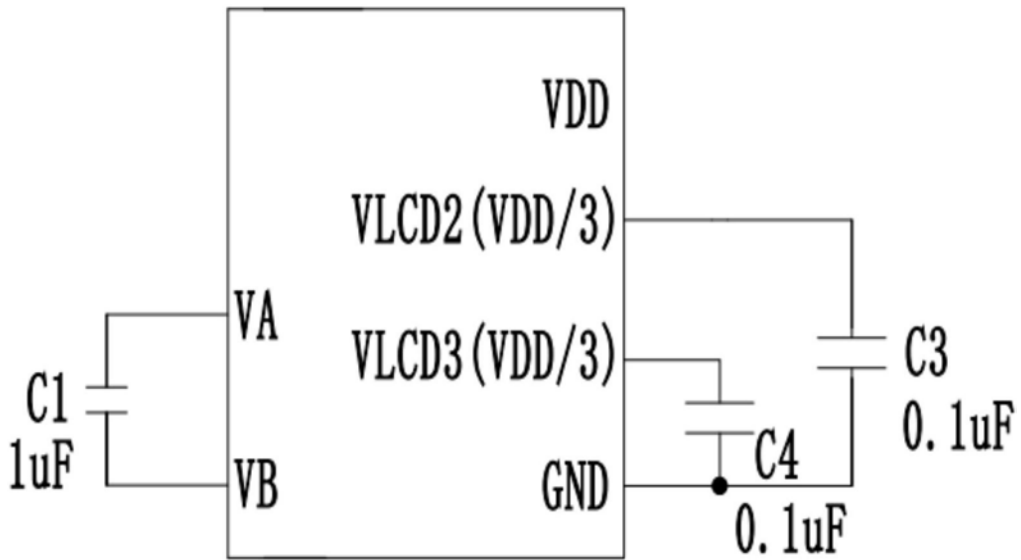


图3

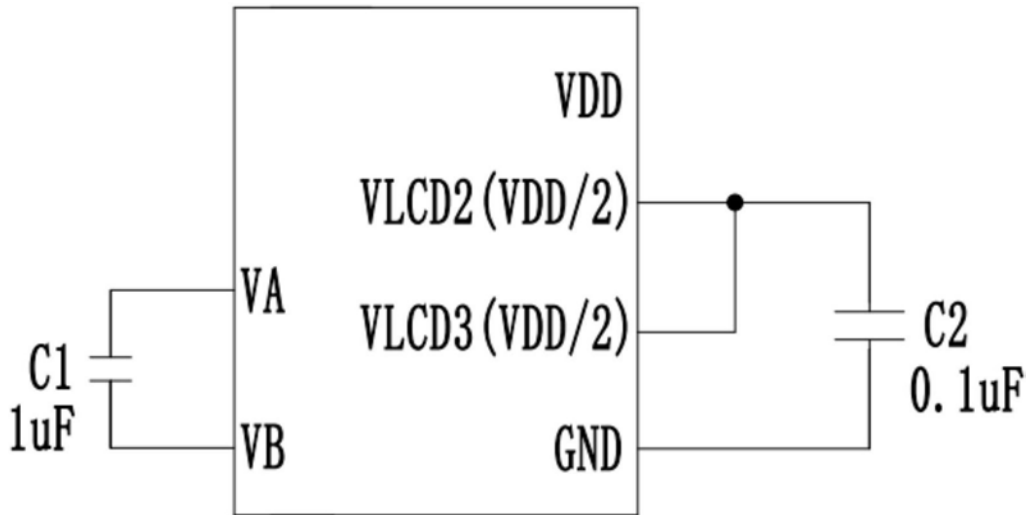


图4

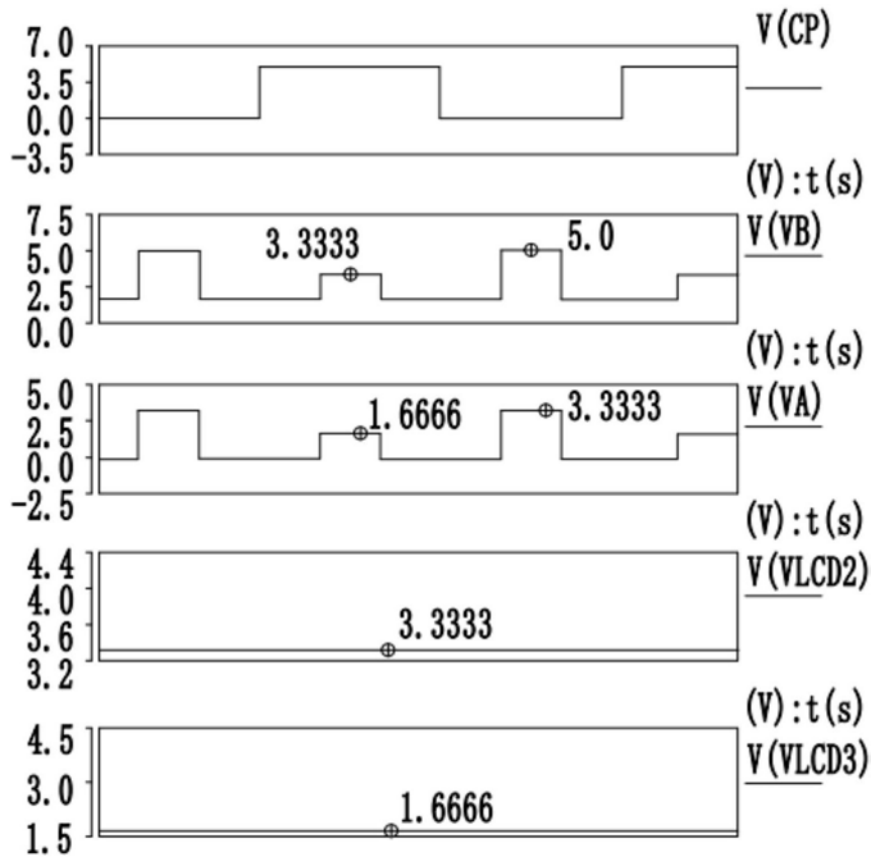


图5

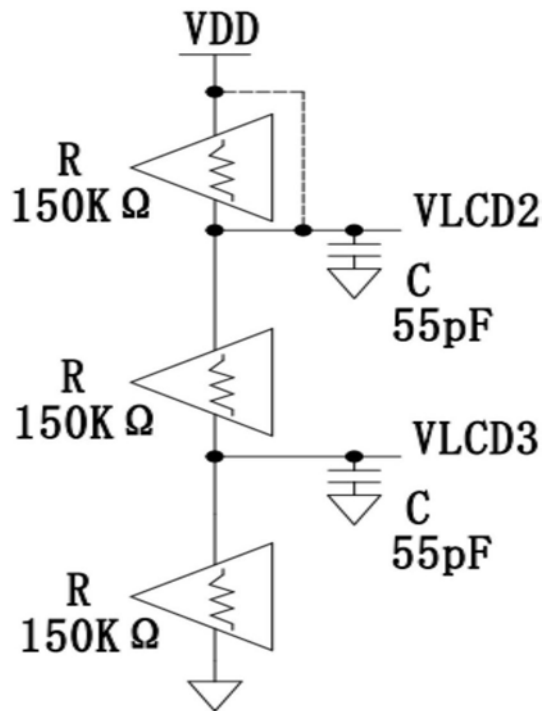


图6

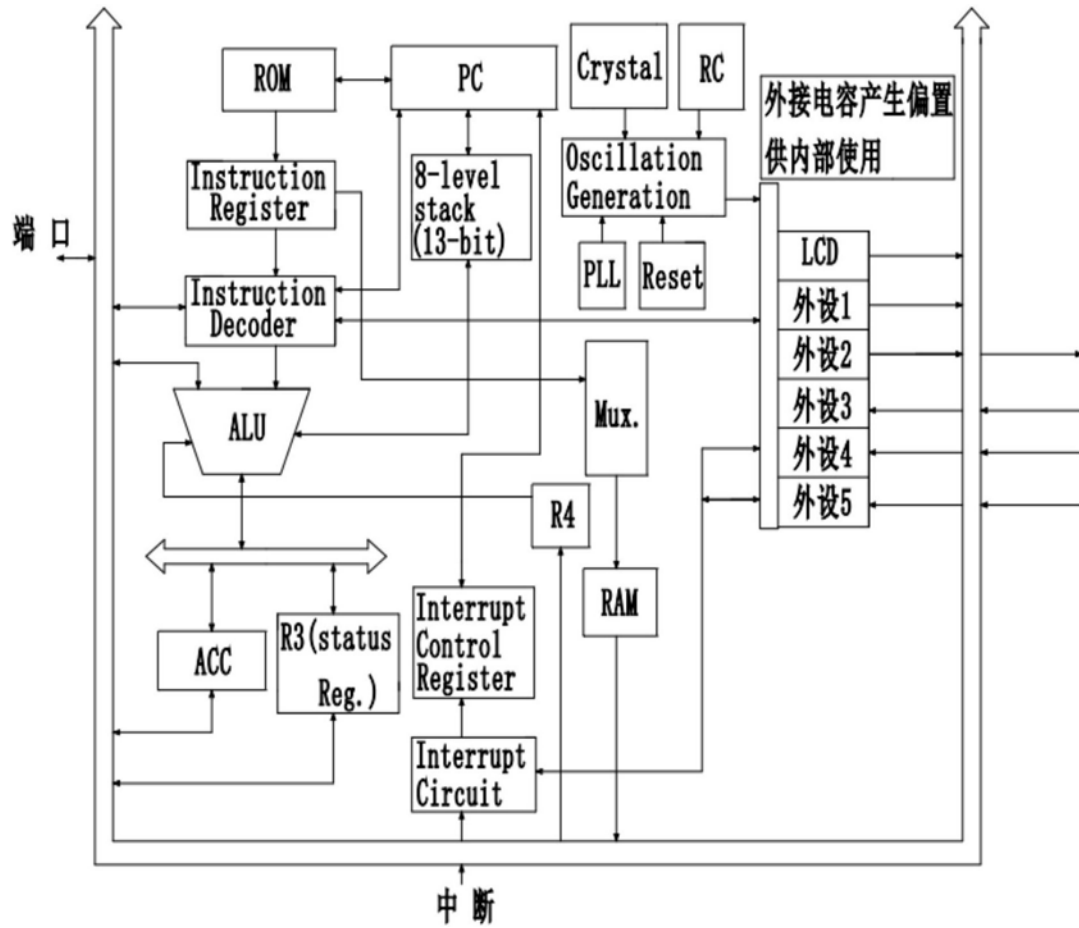


图7

专利名称(译)	一种集成于MCU中的低功耗高驱动LCD偏压驱动电路		
公开(公告)号	<a href="#">CN108242221A</a>	公开(公告)日	2018-07-03
申请号	CN201611225144.2	申请日	2016-12-27
[标]申请(专利权)人(译)	无锡中微爱芯电子有限公司		
申请(专利权)人(译)	无锡中微爱芯电子有限公司		
当前申请(专利权)人(译)	无锡中微爱芯电子有限公司		
[标]发明人	饶喜冰 陈恒江 任罗伟 华彬		
发明人	饶喜冰 陈恒江 任罗伟 华彬		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36		
代理人(译)	张宇		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了偏压驱动技术领域的一种集成于MCU中的低功耗高驱动LCD偏压驱动电路，包括NMOS管N1，所述NMOS管N1的G极设有CP21信号输出端口，所述NMOS管N1的S极接地，所述NMOS管N1的D极并接有PMOS管P3的D极和PMOS管P4的G极，通过第一VLC23端口和第二VLC23端口接收时钟信号CP来控制对电容接法的打开/关闭，使电量能够不断重新分配，并稳定于所需的偏压值，内部集成偏压电路无需专用的外置LCD显示驱动电路，设计简单，节约成本，该电路的结构还保证了较小的静态电流和较强的驱动能力，并且效率很高，功耗小。

