



(12)发明专利申请

(10)申请公布号 CN 110703517 A  
(43)申请公布日 2020.01.17

(21)申请号 201911036519.4

(22)申请日 2019.10.29

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 曹武

(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 李新干

(51)Int.Cl.

G02F 1/1343(2006.01)

G02F 1/1337(2006.01)

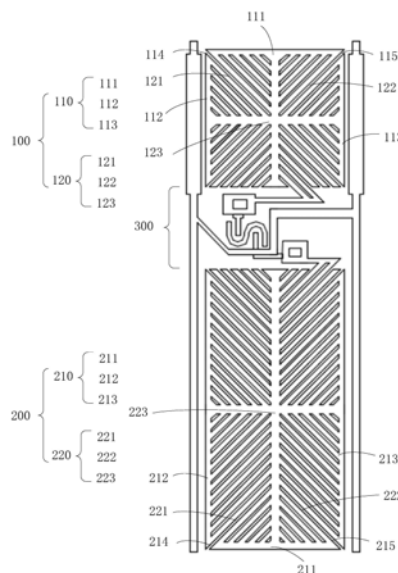
权利要求书1页 说明书5页 附图6页

(54)发明名称

一种像素电极结构

(57)摘要

一种像素电极结构,包括主像素电极和次像素电极,所述主像素电极中的第一横边框与第一竖边框之间设有第一切断口,第一横边框与第二竖边框之间设有第二切断口,所述次像素电极中的第二横边框与第三竖边框之间设有第三切断口,第二横边框与第四竖边框之间设有第四切断口;通过改变8Domain主像素边框和次像素边框的结构,将主像素边框和次像素边框的各拐角处均做断开的结构处理,改善了在8Domain像素电极阵列中,上下两相邻8Domain像素电极之间在各子主像素边框拐角处或次像素边框拐角处的配向暗纹,提高了液晶效率,从而提高了显示面板的穿透率。



1. 一种像素电极结构,其特征在于,包括主像素电极和次像素电极;

所述主像素电极包括主像素边框,所述主像素边框包括位于所述主像素电极内远离所述次像素电极一侧的第一横边框、及分别位于所述第一横边框两端向所述次像素电极方向延伸的第一竖边框和第二竖边框,所述第一横边框与所述第一竖边框之间设有第一切断口,所述第一横边框与所述第二竖边框之间设有第二切断口;

所述次像素电极包括次像素边框,所述次像素边框包括位于所述次像素电极内远离所述主像素电极一侧的第二横边框、及分别位于所述第二横边框两端向所述主像素电极方向延伸的第三竖边框和第四竖边框,所述第二横边框与所述第三竖边框之间设有第三切断口,所述第二横边框与所述第四竖边框之间设有第四切断口。

2. 如权利要求1所述的像素电极结构,其特征在于,所述主像素电极包括设于所述主像素边框内的主电极图案,所述主电极图案至少包括一个第一狭缝和一个第二狭缝,所述第一狭缝与所述第一切断口连通且所述第一狭缝的轴线与所述第一切断口的轴线共线,所述第二狭缝与所述第二切断口连通且所述第二狭缝的轴线与所述第二切断口的轴线共线。

3. 如权利要求2所述的像素电极结构,其特征在于,所述第一切断口的宽度与所述第一狭缝的宽度相等。

4. 如权利要求2所述的像素电极结构,其特征在于,所述第二切断口的宽度与所述第二狭缝的宽度相等。

5. 如权利要求2所述的像素电极结构,其特征在于,所述第一切断口的轴线垂直于所述第二切断口的轴线。

6. 如权利要求1所述的像素电极结构,其特征在于,所述次像素电极包括设于所述次像素边框内的次电极图案,所述次电极图案至少包括一个第三狭缝和一个第四狭缝,所述第三狭缝与所述第三切断口连通且所述第三狭缝的轴线与所述第三切断口的轴线共线,所述第四狭缝与所述第四切断口连通且所述第四狭缝的轴线与所述第四切断口的轴线共线。

7. 如权利要求6所述的像素电极结构,其特征在于,所述第三切断口的宽度与所述第三狭缝的宽度相等。

8. 如权利要求6所述的像素电极结构,其特征在于,所述第四切断口的宽度与所述第四狭缝的宽度相等。

9. 如权利要求6所述的像素电极结构,其特征在于,所述第三切断口的轴线垂直于所述第四切断口的轴线。

10. 如权利要求1所述的像素电极结构,其特征在于,所述主像素电极与次像素电极设有控制组件,所述控制组件分别与所述主像素电极和所述次像素电极电性连接。

## 一种像素电极结构

### 技术领域

[0001] 本申请涉及显示面板技术领域,尤其涉及一种像素电极结构。

### 背景技术

[0002] 液晶显示面板的穿透率主要受到三个物理因子的影响,分别为穿透区膜层的总吸收透射率、绝对开口率、以及液晶效率。产品技术精进时,如何在不改变膜层吸收和开口区大小的前提下,利用像素电极图案的设计来提高液晶效率成为提升穿透率的重要途径。理论上,像素电极在通电后按照该像素电极的图案产生相应的电场,从而诱导不同区域内的液晶分子倒向不同的方向。显然,在具体应用中,像素电极会受到不同客观条件的影响而达不到理想的效果,如图1所示,现有VA型液晶显示面中的8Domain像素电极阵列,在单一的像素电极10中由于电场单一,液晶分子排列简单,容易达到预设状态,但在上下相邻的两个像素电极10之间,如图2和图6所示,尤其上下相邻的两个像素电极中的主像素电极与次像素电极接近位置的边角处,由于存在这液晶显示面板中数据走线、DBS电极、主像素电极、次像素电极、以及其它公共电极电场的影响,不利于液晶暗纹的收敛,降低了液晶效率,从而降低了显示面板的穿透率。

### 发明内容

[0003] 本申请实施例提供一种像素电极结构,以解决8Domain像素电极阵列中,上下相邻的两个像素电极之间电场复杂,影响液晶暗纹的收敛,降低了显示面板穿透率的问题。

[0004] 本申请实施例提供了一种像素电极结构,包括主像素电极和次像素电极;

[0005] 所述主像素电极包括主像素边框,所述主像素边框包括位于所述主像素电极内远离所述次像素电极一侧的第一横边框、及分别位于所述第一横边框两端向所述次像素电极方向延伸的第一竖边框和第二竖边框,所述第一横边框与所述第一竖边框之间设有第一切断口,所述第一横边框与所述第二竖边框之间设有第二切断口;

[0006] 所述次像素电极包括次像素边框,所述次像素边框包括位于所述次像素电极内远离所述主像素电极一侧的第二横边框、及分别位于所述第二横边框两端向所述主像素电极方向延伸的第三竖边框和第四竖边框,所述第二横边框与所述第三竖边框之间设有第三切断口,所述第二横边框与所述第四竖边框之间设有第四切断口。

[0007] 根据本申请一优选实施例,所述主像素电极包括设于所述主像素边框内的主电极图案,所述主电极图案至少包括一个第一狭缝和一个第二狭缝,所述第一狭缝与所述第一切断口连通且所述第一狭缝的轴线与所述第一切断口的轴线共线,所述第二狭缝与所述第二切断口连通且所述第二狭缝的轴线与所述第二切断口的轴线共线。

[0008] 根据本申请一优选实施例,所述第一切断口的宽度与所述第一狭缝的宽度相等。

[0009] 根据本申请一优选实施例,所述第二切断口的宽度与所述第二狭缝的宽度相等。

[0010] 根据本申请一优选实施例,所述第一切断口的轴线垂直于所述第二切断口的轴线。

[0011] 根据本申请一优选实施例,所述次像素电极包括设于所述次像素边框内的次电极图案,所述次电极图案至少包括一个第三狭缝和一个第四狭缝,所述第三狭缝与所述第三切断口连通且所述第三狭缝的轴线与所述第三切断口的轴线共线,所述第四狭缝与所述第四切断口连通且所述第四狭缝的轴线与所述第四切断口的轴线共线。

[0012] 根据本申请一优选实施例,所述第三切断口的宽度与所述第三狭缝的宽度相等。

[0013] 根据本申请一优选实施例,所述第四切断口的宽度与所述第四狭缝的宽度相等。

[0014] 根据本申请一优选实施例,所述第三切断口的轴线垂直于所述第四切断口的轴线。

[0015] 根据本申请一优选实施例,所述主像素电极与次像素电极设有控制组件,所述控制组件分别与所述主像素电极和所述次像素电极电性连接。

[0016] 本申请的有益效果为:通过改变8Domain主像素边框和次像素边框的结构,具体在所述主像素边框的第一横边框与第一竖边框之间设第一切断口,在第一横边框与第二竖边框之间设第二切断口,在所述次像素边框的第二横边框与第三竖边框之间设第三切断口,以及在所述第二横边框与所述第四竖边框之间设第四切断口,从而将主像素边框和次像素边框的各拐角处均做断开的结构处理,改善了在8Domain像素电极阵列中,上下两相邻8Domain像素电极之间在各子主像素边框拐角处或次像素边框拐角处的配向暗纹,提高了液晶效率,从而提高了显示面板的穿透率。

## 附图说明

[0017] 下面结合附图,通过对本申请的具体实施方式详细描述,将使本申请的技术方案及其它有益效果显而易见。

[0018] 图1为现有像素电极结构阵列的结构示意图;

[0019] 图2为图1中A处的局部放大的结构示意图;

[0020] 图3为本申请实施例提供的像素电极结构组成阵列的结构示意图;

[0021] 图4为图3中B处的局部放大的结构示意图;

[0022] 图5为本申请实施例提供像素电极结构的结构示意图;

[0023] 图6为现有像素电极结构阵列在A处的光学表现的示意图;

[0024] 图7为本申请实施例提供的像素电极结构组成阵列阵列在B处的光学表现的示意图。

## 具体实施方式

[0025] 这里所公开的具体结构和功能细节仅仅是代表性的,并且是用于描述本申请的示例性实施例的目的。但是本申请可以通过许多替换形式来具体实现,并且不应当被解释成仅仅受限于这里所阐述的实施例。

[0026] 在本申请的描述中,需要理解的是,术语“中心”、“横向”、“上”、“下”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。此外,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所

指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中,除非另有说明,“多个”的含义是两个或两个以上。另外,术语“包括”及其任何变形,意图在于覆盖不排他的包含。

[0027] 在本申请的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的具体含义。

[0028] 这里所使用的术语仅仅是为了描述具体实施例而不意图限制示例性实施例。除非上下文明确地另有所指,否则这里所使用的单数形式“一个”、“一项”还意图包括复数。还应当理解的是,这里所使用的术语“包括”和/或“包含”规定所陈述的特征、整数、步骤、操作、单元和/或组件的存在,而不排除存在或添加一个或更多其他特征、整数、步骤、操作、单元、组件和/或其组合。

[0029] 下面结合附图和实施例对本申请作进一步说明。

[0030] 本申请实施例提供了一种像素电极结构20,本实施例中,以8Domain像素电极结构为例,如图3至图5所示,该像素电极结构20包括主像素电极100和次像素电极200;

[0031] 所述主像素电极100包括主像素边框110,所述主像素边框110包括位于所述主像素电极100内远离所述次像素电极200一侧的第一横边框111、及分别位于所述第一横边框111两端向所述次像素电极200方向延伸的第一竖边框112和第二竖边框113,所述第一横边框111与所述第一竖边框112之间设有第一切断口114,所述第一横边框111与所述第二竖边框113之间设有第二切断口115;

[0032] 所述次像素电极200包括次像素边框210,所述次像素边框210包括位于所述次像素电极200内远离所述主像素电极100一侧的第二横边框211、及分别位于所述第二横边框211两端向所述主像素电极100方向延伸的第三竖边框212和第四竖边框213,所述第二横边框211与所述第三竖边框212之间设有第三切断口214,所述第二横边框211与所述第四竖边框213之间设有第四切断口215。

[0033] 可以理解的是,如图5所示,在一所述像素电极结构20中,所述第一切断口114、第二切断口115、第三切断口214和第四切断口215分别位于所述像素电极结构20各拐角位置,也即使得在一由多个所述像素电极结构20组成的阵列中,任一上下相邻两所述像素电极结构20之间均在各自的像素结构中实现拐角的断开处理,如图4所示,为图3中在上下相邻两所述像素电极结构20中,位于上方所述像素电极结构20的次像素电极200与位于下方所述像素电极结构20的主像素电极100具体在拐角断开处理的结构,稳定了像素电极结构20在各拐角处的电场,使得液晶分子能按照预设方向倒伏,从而使得像素电极结构20在拐角处的暗纹得到很好的收敛。

[0034] 承上,具体的,所述第一切断口114和第二切断口115分别位于所述主像素电极100远离所述次像素电极200一侧的两拐角处,即在所述第一横边框111分别与第一竖边框112和第二竖边框113交界的拐角处做切断处理,同理,第三切断口214和第四切断口215分别位于所述次像素电极200远离所述主像素电极100一侧的两拐角处。通过上述结构,改善了原有像素电极在拐角处由于受到液晶显示面板中数据走线、DBS电极、主像素电极100、次

像素电极200、以及其它公共电极电场的影响使得暗纹收敛较差的现象,提高了像素边界拐角处的液晶效率,从而提升了显示面板的穿透率。

[0035] 本实施例中,所述主像素电极100包括设于所述主像素边框110内的主电极图案120,所述主电极图案120至少包括一个第一狭缝121和一个第二狭缝122,所述第一狭缝121与所述第一切断口114连通且所述第一狭缝121的轴线与所述第一切断口114的轴线共线,所述第二狭缝122与所述第二切断口115连通且所述第二狭缝122的轴线与所述第二切断口115的轴线共线;此外,所述次像素电极200包括设于所述次像素边框210内的次电极图案220,所述次电极图案220至少包括一个第三狭缝221和一个第四狭缝222,所述第三狭缝221与所述第三切断口214连通且所述第三狭缝221的轴线与所述第三切断口214的轴线共线,所述第四狭缝222与所述第四切断口215连通且所述第四狭缝222的轴线与所述第四切断口215的轴线共线。

[0036] 可以理解的是,如前所述,本实施例以8Domain像素电极结构20为例,如图3和图4所示,所述主电极图案120还包括主十字主干123,所述第一狭缝121和第二狭缝122由所述主十字主干123处分别延伸至所述第一切断口114和第二切断口115,所述次电极图案220还包括次十字主干223,所述第三狭缝221和第四狭缝222由所述次十字主干223处分别延伸至所述第三切断口214和第四切断口215,显然,所述主电极图案120和所述次电极图案220还包括若干与第一狭缝121、第二狭缝122、第三狭缝221或第四狭缝222平行的狭缝图案,使得所述主电极图案120和所述次电极图案220均呈“米字型结构”,具体的,所述第一切断口114的轴线垂直于所述第二切断口115的轴线,所述第一狭缝121和第二狭缝122可以是分别呈45度和135度倾斜,所述第三切断口214的轴线垂直于所述第四切断口215的轴线,所述第三狭缝221和第四狭缝222可以是分别呈45度和135度倾斜。

[0037] 承上,所述第一切断口114的宽度与所述第一狭缝121的宽度相等,所述第二切断口115的宽度与所述第二狭缝122的宽度相等,所述第三切断口214的宽度与所述第三狭缝221的宽度相等,所述第四切断口215的宽度与所述第四狭缝222的宽度相等;具体的,所述第一狭缝121、第二狭缝122、第三狭缝221和第四狭缝222的宽度均相等,使得所述第一切断口114、第二切断口115、第三切断口214和第四切断口215均相等,此种电极改进图案简洁,结构简单,只是在原有的制程中沿原有第一狭缝121、第二狭缝122、第三狭缝221和第四狭缝222的方向延伸至主像素边框110和次像素边框210的拐角处进行分割。

[0038] 本实施例中,所述主像素电极100与次像素电极200设有控制组件300,所述控制组件300分别与所述主像素电极100和所述次像素电极200电性连接,显然,所述控制组件300具体的结构可以是但不限于3T1C驱动结构,在此不再赘述。如图6和图7所示,通过本申请的在主像素边框110和次像素边框210的各拐角处的切断结构,显然,该结构相对于原有结构具有更好的暗纹收敛效果,提高了像素电极结构20在像素边界拐角处的液晶效率,也提高了液晶显示面板的穿透率。

[0039] 综上所述,通过改变8Domain主像素边框110和次像素边框210的结构,具体在所述主像素边框110的第一横边框111与第一竖边框112之间设第一切断口114,在第一横边框111与第二竖边框113之间设第二切断口115,在所述次像素边框210的第二横边框211与第三竖边框212之间设第三切断口214,以及在所述第二横边框211与所述第四竖边框213之间设第四切断口215,从而将主像素边框110和次像素边框210的各拐角处均做断开的结构处

理,改善了在8Domain像素电极阵列中,上下两相邻8Domain像素电极之间在各子主像素边框110拐角处或次像素边框210拐角处的配向暗纹,提高了液晶效率,从而提高了显示面板的穿透率。

[0040] 综上所述,虽然本申请已以优选实施例揭露如上,但上述优选实施例并非用以限制本申请,本领域的普通技术人员,在不脱离本申请的精神和范围内,均可作各种更动与润饰,因此本申请的保护范围以权利要求界定的范围为准。

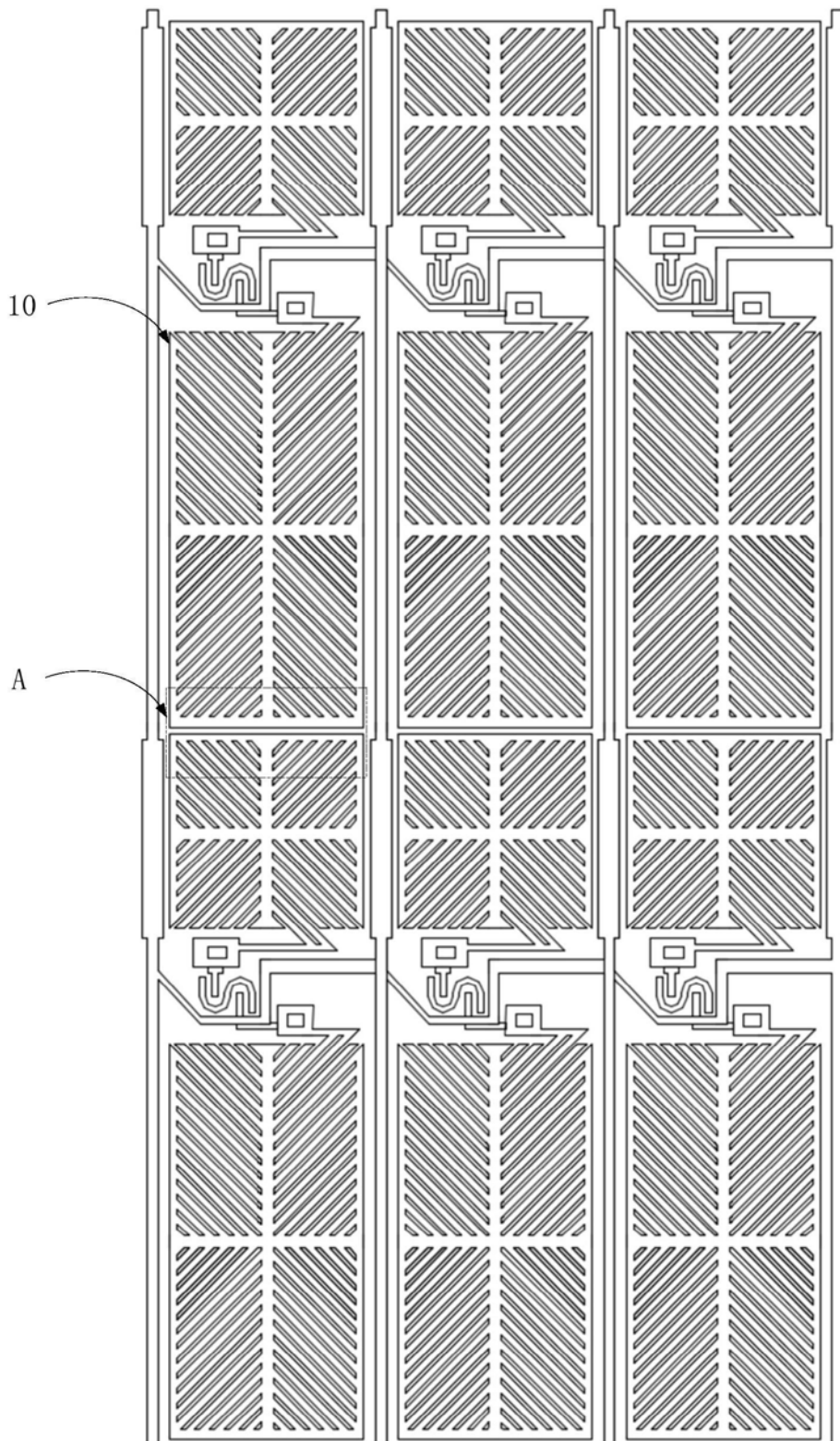


图1

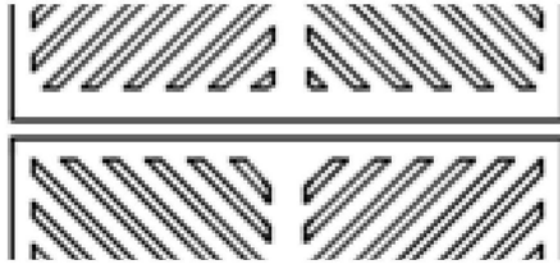


图2

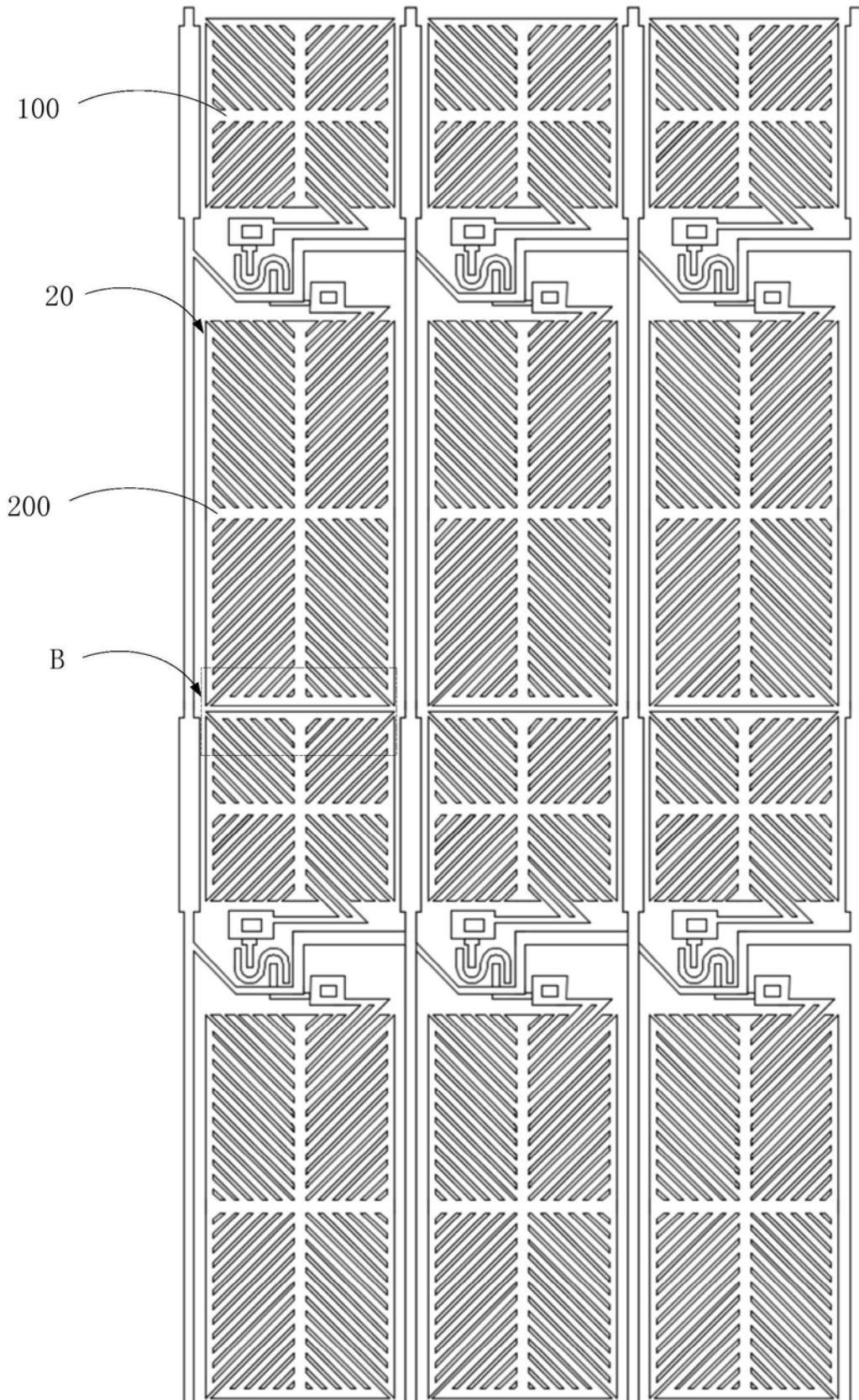


图3

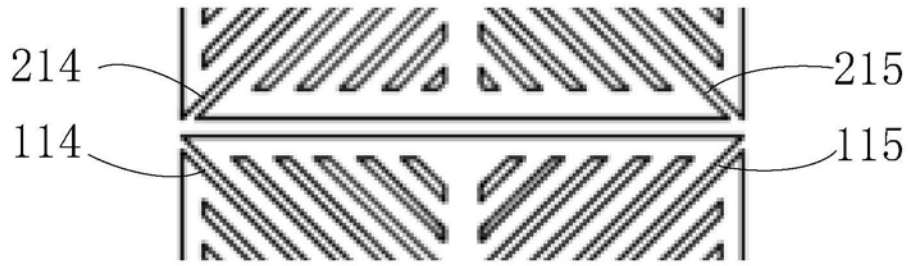


图4

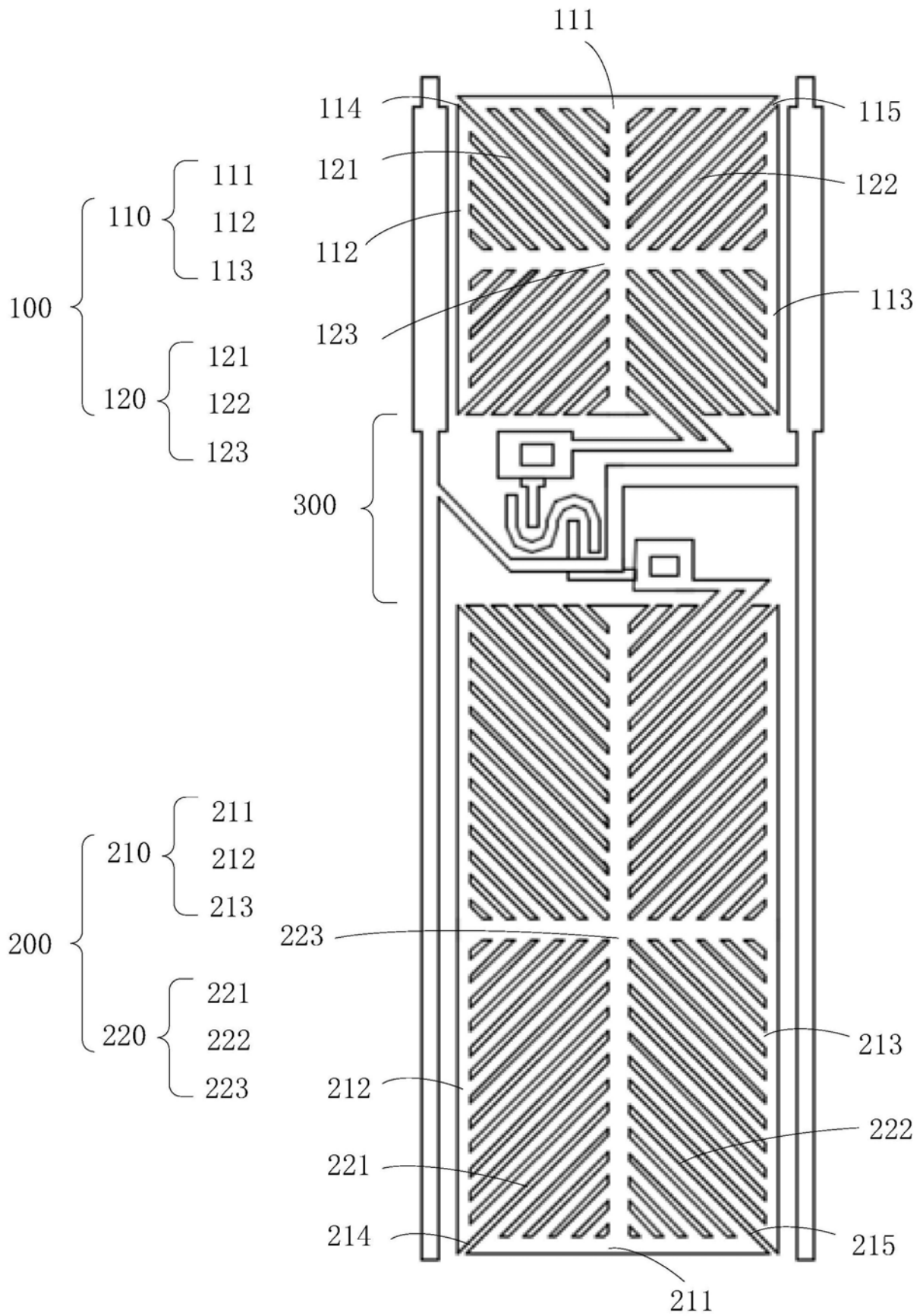


图5

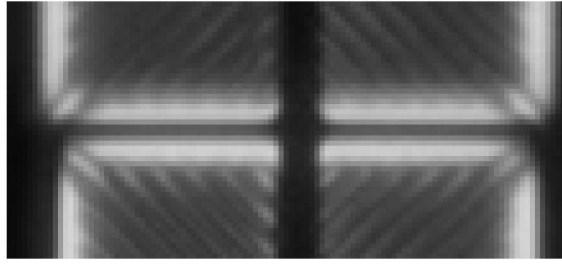


图6

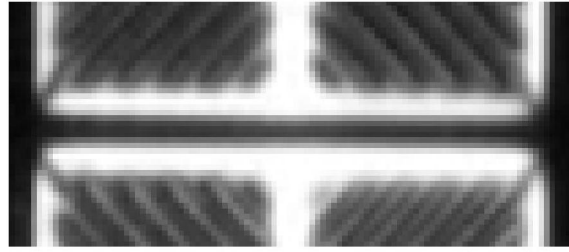


图7

专利名称(译)	一种像素电极结构		
公开(公告)号	<a href="#">CN110703517A</a>	公开(公告)日	2020-01-17
申请号	CN201911036519.4	申请日	2019-10-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	曹武		
发明人	曹武		
IPC分类号	G02F1/1343 G02F1/1337		
CPC分类号	G02F1/133707 G02F1/1343		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

一种像素电极结构，包括主像素电极和次像素电极，所述主像素电极中的第一横边框与第一竖边框之间设有第一切断口，第一横边框与第二竖边框之间设有第二切断口，所述次像素电极中的第二横边框与第三竖边框之间设有第三切断口，第二横边框与第四竖边框之间设有第四切断口；通过改变8Domain主像素边框和次像素边框的结构，将主像素边框和次像素边框的各拐角处均做断开的结构处理，改善了在8Domain像素电极阵列中，上下两相邻8Domain像素电极之间在各子主像素边框拐角处或次像素边框拐角处的配向暗纹，提高了液晶效率，从而提高了显示面板的穿透率。

