



(12)发明专利

(10)授权公告号 CN 105448260 B

(45)授权公告日 2017. 11. 03

(21)申请号 201511020401.4

(22)申请日 2015.12.29

(65)同一申请的已公布的文献号
申请公布号 CN 105448260 A

(43)申请公布日 2016.03.30

(73)专利权人 深圳市华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 李文芳

(74)专利代理机构 广州三环专利商标代理有限公司 44202

代理人 郝传鑫 熊永强

(51)Int. Cl.
G09G 3/36(2006.01)

(56)对比文件

- US 20140347341 A1, 2014.11.27,
- CN 104285177 A, 2015.01.14,
- CN 104698656 A, 2015.06.10,
- CN 101697419 A, 2010.04.21,
- CN 102820638 A, 2012.12.12,
- US 2015371598 A1, 2015.12.24,
- US 20140240208 A1, 2014.08.28,

审查员 刘想玲

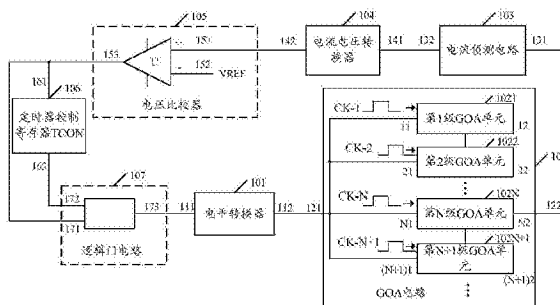
权利要求书2页 说明书8页 附图5页

(54)发明名称

一种过流保护电路及液晶显示器

(57)摘要

本发明实施例公开了一种过流保护电路,包括电平转换器及与其电连接的基板阵列行驱动(GOA)电路,还包括电流侦测电路、电流电压转换器、电压比较器、定时器控制寄存器和逻辑门电路,其中:GOA电路连接电流侦测电路,电流侦测电路连接电流电压转换器,电流电压转换器连接电压比较器的同相输入端,电压比较器的反相输入端连接参考电压,电压比较器的输出端连接定时器控制寄存器的输入端和逻辑门电路的第一输入端,定时器控制寄存器的输出端连接逻辑门电路的第二输入端,逻辑门电路的输出端连接电平转换器。实施本发明实施例,可以防止误触发过流保护操作。本发明还提供了包含该过流保护电路的液晶显示器。



1. 一种过流保护电路,包括电平转换器及与所述电平转换器连接的基板阵列行驱动GOA电路,其特征在于,所述过流保护电路还包括电流侦测电路、电流电压转换器、电压比较器、定时器控制寄存器和逻辑门电路,其中:

所述GOA电路连接所述电流侦测电路,所述电流侦测电路连接所述电流电压转换器,所述电流电压转换器连接所述电压比较器的同相输入端,所述电压比较器的反相输入端接入一参考电压,所述电压比较器的输出端连接所述定时器控制寄存器的输入端和所述逻辑门电路的第一输入端,所述定时器控制寄存器的输出端连接所述逻辑门电路的第二输入端,所述逻辑门电路的输出端连接所述电平转换器;

所述电平转换器输出时钟控制信号至所述GOA电路中级联的GOA单元,所述电流侦测电路与所述GOA电路中级联的GOA单元连接,分别侦测每个GOA单元的电流信号并将所述电流信号放大为有效电流信号,所述电流电压转换器接收所述有效电流信号,并将所述有效电流信号转换为对应的有效电压信号,并将所述有效电压信号传输至所述电压比较器的同相输入端,当所述电压比较器判断所述有效电压信号大于所述参考电压时,所述电压比较器向所述定时器控制寄存器和所述逻辑门电路的第一输入端输出高电平保护信号,所述定时器控制寄存器根据所述高电平保护信号输出时序控制信号至所述逻辑门电路的第二输入端,所述逻辑门电路根据所述高电平保护信号和所述时序控制信号在一第一预设时长内向所述电平转换器输出低电平信号;其中,当所述电平转换器接收到所述低电平信号时,所述电平转换器工作。

2. 根据权利要求1所述的过流保护电路,其特征在于,当所述电压比较器判断所述有效电压信号小于所述参考电压时,所述电压比较器向所述定时器控制寄存器和所述逻辑门电路的第一输入端输出低电平保护信号,所述逻辑门电路根据所述低电平保护信号向所述电平转换器输出所述低电平信号;当所述电平转换器接收到所述低电平信号时,所述电平转换器工作。

3. 根据权利要求1所述的过流保护电路,其特征在于,所述时序控制信号包括第一预设时长的低电平控制信号和第二预设时长的高电平控制信号,其中,所述低电平控制信号在所述高电平控制信号之前产生,所述低电平控制信号用于控制所述逻辑门电路在所述第一预设时长内向所述电平转换器输出低电平信号,所述高电平控制信号用于当所述电压比较器在所述第二预设时长内向所述逻辑门电路的第一输入端输出高电平保护信号时,控制所述逻辑门电路在所述第二预设时长内向所述电平转换器输出高电平信号,其中,当所述电平转换器接收到所述高电平信号时,所述电平转换器关闭。

4. 根据权利要求3所述的过流保护电路,其特征在于,所述逻辑门电路为一与门。

5. 根据权利要求1所述的过流保护电路,其特征在于,所述第一预设时长大于或等于1微秒。

6. 根据权利要求1~5任一项所述的过流保护电路,其特征在于,所述电流侦测电路包括第一场效应管和第二场效应管,其中:

所述GOA电路的输出端连接所述第一场效应管的漏极,所述第一场效应管的源极与所述第二场效应管的源极均连接栅极驱动电压,所述第一场效应管的栅极与所述第二场效应管的栅极相连,所述第一场效应管的漏极连接所述第一场效应管的栅极和所述第二场效应管的栅极,所述第二场效应管的漏极连接电流电压转换器的输入端。

7. 根据权利要求6所述的过流保护电路,其特征在于,所述第一场效应管和所述第二场效应管均为NMOS管。

8. 根据权利要求7所述的过流保护电路,其特征在于,所述第二场效应管的沟道宽长比是所述第一场效应管的沟道宽长比的K倍,其中,所述K为大于1的正数。

9. 根据权利要求8所述的过流保护电路,其特征在于,所述电流电压转换器包括第一电阻,所述第一电阻的第一端连接所述第二场效应管的漏极和所述电压比较器的同相输入端,所述第一电阻的第二端接地。

10. 一种液晶显示器,其特征在于,包括如权利要求1-9任一项所述的过流保护电路。

一种过流保护电路及液晶显示器

技术领域

[0001] 本发明涉及液晶显示技术领域,具体涉及一种过流保护电路及液晶显示器。

背景技术

[0002] 阵列基板行驱动(Gate Driver On Array,GOA)技术,是一种将薄膜晶体管(Thin Film Transistor,TFT)的栅极扫描驱动电路制作在阵列基板上,以替代外接硅芯片制作的驱动芯片的一种技术。由于GOA电路可直接制作在面板周围,可以降低液晶显示器(Liquid Crystal Display,LCD)的面板的边框厚度,简化制程工艺,而且降低产品成本,提高液晶面板的集成度。

[0003] 液晶显示器中的每一行TFT的栅极电压可以通过GOA电路提供,在GOA电路中,一般使用电平转换器(Level Shifter)产生时钟控制信号控制每一行TFT开启或关闭。在液晶显示器的制造过程中,如果液晶显示器的框胶密封不严,容易造成面板内的GOA电路之间出现短路,产生大电流信号,此时会启动过流保护(Over Current Protection,OCP)电路以关闭电平转换器,从而防止液晶显示面板被烧坏。然而,当当前行TFT(例如第N行)开启时,则所述当前行TFT可能会由于下一行TFT(例如第N+1行)的启动而受到干扰,当前行TFT对应的GOA电路会产生一个瞬时的很大的尖刺电流,从而误触发OCP操作,进而导致液晶显示器停止工作。

发明内容

[0004] 本发明实施例提供一种过流保护电路及液晶显示器,可以防止误触发OCP操作。

[0005] 第一方面,本发明实施例提供了一种过流保护电路,包括电平转换器及与所述电平转换器连接的基板阵列行驱动(GOA)电路,其中,所述过流保护电路还包括电流侦测电路、电流电压转换器、电压比较器、定时器控制寄存器和逻辑门电路,其中:

[0006] 所述GOA电路连接所述电流侦测电路,所述电流侦测电路连接所述电流电压转换器,所述电流电压转换器连接所述电压比较器的同相输入端,所述电压比较器的反相输入端接入一参考电压,所述电压比较器的输出端连接所述定时器控制寄存器的输入端和所述逻辑门电路的第一输入端,所述定时器控制寄存器的输出端连接所述逻辑门电路的第二输入端,所述逻辑门电路的输出端连接所述电平转换器;

[0007] 所述电平转换器输出时钟控制信号至所述GOA电路中级联的GOA单元,所述电流侦测电路与所述GOA电路中级联的GOA单元连接,分别侦测每个GOA单元的电流信号并将所述电流信号放大为有效电流信号,所述电流电压转换器接收所述有效电流信号,并将所述有效电流信号转换为对应的有效电压信号,并将所述有效电压信号传输至所述电压比较器的同相输入端,当所述电压比较器判断所述有效电压信号大于所述参考电压时,所述电压比较器向所述定时器控制寄存器和所述逻辑门电路的第一输入端输出高电平保护信号,所述定时器控制寄存器根据所述高电平保护信号输出时序控制信号至所述逻辑门电路的第二输入端,所述逻辑门电路根据所述高电平保护信号和所述时序控制信号在一第一预设时长

内向所述电平转换器输出低电平信号；其中，当所述电平转换器接收到所述低电平信号时，所述电平转换器工作。

[0008] 其中，当所述电压比较器判断所述有效电压信号小于所述参考电压时，所述电压比较器向所述定时器控制寄存器和所述逻辑门电路的第一输入端输出低电平保护信号，所述逻辑门电路根据所述低电平保护信号向所述电平转换器输出所述低电平信号；当所述电平转换器接收到所述低电平信号时，所述电平转换器工作。

[0009] 其中，所述时序控制信号包括第一预设时长的低电平控制信号和第二预设时长的低电平控制信号，其中，所述低电平控制信号在所述高电平控制信号之前产生，所述低电平控制信号用于控制所述逻辑门电路在所述第一预设时长内向所述电平转换器输出低电平信号，所述高电平控制信号用于当所述电压比较器在所述第二预设时长内向所述逻辑门电路的第一输入端输出高电平保护信号时，控制所述逻辑门电路在所述第二预设时长内向所述电平转换器输出高电平信号，其中，当所述电平转换器接收到所述高电平信号时，所述电平转换器关闭。

[0010] 其中，所述逻辑门电路为一与门。

[0011] 其中，所述第一预设时长大于或等于1微秒。

[0012] 其中，所述电流侦测电路包括第一场效应管和第二场效应管，其中：

[0013] 所述GOA电路的输出端连接所述第一场效应管的漏极，所述第一场效应管的源极与所述第二场效应管的源极均连接栅极驱动电压，所述第一场效应管的栅极与所述第二场效应管的栅极相连，所述第一场效应管的漏极连接所述第一场效应管的栅极和所述第二场效应管的栅极，所述第二场效应管的漏极连接电流电压转换器的输入端。

[0014] 其中，所述第一场效应管和所述第二场效应均为NMOS管。

[0015] 其中，所述第二场效应管的沟道宽长比是所述第一场效应管的沟道宽长比的K倍，其中，所述K为大于1的正数。

[0016] 其中，所述电流电压转换器包括第一电阻R1，所述第一电阻R1的第一端连接所述第二场效应管的漏极和所述电压比较器的同相输入端，所述第一电阻的第二端接地。

[0017] 第二方面，本发明实施例还提供了一种包含上述过流保护电路的液晶显示器。

[0018] 本发明实施例中的过流保护电路，包括电平转换器及与所述电平转换器连接的基板阵列行驱动(GOA)电路，其中，所述过流保护电路还包括电流侦测电路、电流电压转换器、电压比较器、定时器控制寄存器和逻辑门电路，其中：所述GOA电路连接所述电流侦测电路，所述电流侦测电路连接所述电流电压转换器，所述电流电压转换器连接所述电压比较器的同相输入端，所述电压比较器的反相输入端接入一参考电压，所述电压比较器的输出端连接所述定时器控制寄存器的输入端和所述逻辑门电路的第一输入端，所述定时器控制寄存器的输出端连接所述逻辑门电路的第二输入端，所述逻辑门电路的输出端连接所述电平转换器。本发明实施例中，当电流侦测电路侦测到GOA电路中产生瞬时的尖刺电流时，所述电流侦测电路将所述尖刺电流放大，电流电压转换器将放大后的尖刺电流转换为尖刺电压信号输出至所述电压比较器的同相输入端，以使所述电压比较器在所述尖刺电压信号超过所述参考电压的时长(由于所述尖刺电压信号持续时长较短，所述尖刺电压信号超过所述参考电压的时长也较短)内输出高电平保护信号至定时器控制寄存器的输入端和逻辑门电路的第一输入端时，所述定时器控制寄存器根据所述高电平保护信号输出时序控制信号

至所述逻辑门电路的第二输入端,所述逻辑门电路根据所述高电平保护信号和所述时序控制信号在第一预设时长内向所述电平转换器输出低电平信号,若所述高电平保护信号持续时长(即所述尖刺电压信号超过所述参考电压的时长)超未过所述第一预设时长,所述逻辑门电路输出低电平信号,不会误触发OCP,所述电平转换器继续工作。实施本发明实施例,当GOA电路中产生瞬时的尖刺电流时,不会误触发OCP操作,电平转换器继续工作,不会影响液晶显示器的正常工作。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1是本发明实施例公开的一种过流保护电路的示意图;

[0021] 图2是本发明实施例公开的防止误触发OCP操作的示意图;

[0022] 图3是本发明实施例公开的一种正常触发OCP操作的示意图;

[0023] 图4是本发明实施例公开的另一种过流保护电路的示意图;

[0024] 图5是本发明实施例公开的另一种过流保护电路的示意图。

具体实施方式

[0025] 下面将结合本发明实施方式中的附图,对本发明实施方式中的技术方案进行清楚、完整地描述。显然,所描述的实施方式是本发明的一部分实施方式,而不是全部实施方式。基于本发明中的实施方式,本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其他实施方式,都应属于本发明保护的范围。

[0026] 此外,以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明中所提到的方向用语,例如,“上”、“下”、“前”、“后”、“左”、“右”、“内”、“外”、“侧面”等,仅是参考附加图式的方向,因此,使用的方向用语是为了更好、更清楚地说明及理解本发明,而不是指示或暗指所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0027] 在本发明的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸地连接,或者一体地连接;可以是机械连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0028] 此外,在本发明的描述中,除非另有说明,“多个”的含义是两个或两个以上。若本说明书中出现“工序”的用语,其不仅是指独立的工序,在与其它工序无法明确区别时,只要能实现所述工序所预期的作用则也包括在本用语中。另外,本说明书中用“-”表示的数值范围是指将“-”前后记载的数值分别作为最小值及最大值包括在内的范围。在附图中,结构相似或相同的单元用相同的标号表示。

[0029] 本发明实施例提供一种过流保护电路及液晶显示器,可以防止误触发OCP(Over

Current Protection,过流保护)操作。以下分别进行详细说明。

[0030] 请参阅图1,图1是本发明实施例公开的一种过流保护电路的示意图。如图1所示,本实施例中所描述的过流保护电路,包括电平转换器(Level Shifter)101、阵列基板行驱动(Gate Driver On Array,GOA)电路102、电流侦测电路103、电流电压转换器104、电压比较器105、定时器控制寄存器106和逻辑门电路107。较佳地,在本发明的实施例中,所述逻辑门电路107优选为一与门。

[0031] 所述电流侦测电路103与所述电流电压转换器104电性连接,所述GOA电路102包括多个级联的GOA单元(如图1所示的第1级GOA单元、第2级GOA单元...第N级GOA单元、第N+1级GOA单元,等等,其中,N为大于等于1的整数),每一级GOA单元均对应一行薄膜晶体管(Thin Film Transistor,TFT)。具体为,所述电平转换器101的输出端112连接所述GOA电路102的输入端121,所述GOA电路102的输入端121连接所述多个级联的GOA单元的输入端,所述多个级联的GOA单元中的某一级GOA单元(图1中为第N级GOA单元)的输出端N2连接所述GOA电路102的输出端122,所述GOA电路102的输出端122连接所述电流侦测电路103的输入端131,所述电流侦测电路103的输出端132连接所述电流电压转换器104的输入端141。所述电压转换器104的输出端142连接电压比较器105的同相输入端151,所述电压比较器105的反相输入端152连接参考电压VREF,所述电压比较器105的输出端153同时连接至定时器控制寄存器106(Timer Control Register,TCRN)的输入端161和逻辑门电路107的第一输入端171,所述定时器控制寄存器106的输出端162连接至逻辑门电路107的第二输入端172,所述逻辑门电路107的输出端173连接电平转换器101的输入端111。

[0032] 电压比较器可对两个输入电压的大小进行比较,并根据比较结果输出高电平或低电平,具体为,当同相输入端(“+”输入端)的电压高于反相输入端(“-”输入端)的电压时,电压比较器输出高电平;当“+”输入端的电压低于“-”输入端的电压时,电压比较器输出低电平。与门(AND gate)是实现逻辑“乘”运算的电路,通常有两个或两个以上的输入端和一个输出端。只有当与门的所有输入端都是高电平时,所述与门电路输出才是高电平,否则输出为低电平。

[0033] 电平转换器101的输出端112输出不同的时钟控制信号至GOA电路102包括的多个级联的GOA单元,电流侦测电路103分别侦测每级GOA单元的电流信号并将其放大为有效电流信号输出至电流电压转换器104(电流电压转换器104用于将检测到的电流信号转换为电压信号,例如,将检测到的1mA的电流信号转换为10mV的电压信号,其中,检测到的电流信号越大,被转换成的电压信号越大),电流电压转换器104将有效电流信号转换为有效电压信号输出至电压比较器105的同相输入端151。当电压比较器105判断有效电压信号大于电压比较器105预设的参考电压VREF时,向定时器控制寄存器106和逻辑门电路107的第一输入端171输入高电平保护信号;当定时器控制寄存器106接收到高电平保护信号时,定时器控制寄存器106输出时序控制信号至逻辑门电路107的第二输入端172,逻辑门电路107根据高电平保护信号和时序控制信号在一第一预设时长内向电平转换器101输出低电平信号;其中,当电平转换器101接收到低电平信号时,电平转换器101工作。

[0034] 本发明实施例中,电平转换器101的输出端122可以产生多个时钟控制信号(如CK-1、CK-2、CK-3...CK-N,CN-N+1等),可以将产生的多个时钟控制信号输出至面板内的GOA电路102。其中,所述GOA电路具体可以包括多级GOA单元,每一级GOA单元均对应一行TFT。

[0035] 当电流侦测电路103侦测到GOA电路102中第N级GOA单元上产生了瞬时的尖刺电流(尖刺电流,即瞬时的大电流信号)时,将所述尖刺电流放大为有效尖刺电流输出至电流电压转换器104,所述电流电压转换器104将所述有效尖刺电流转换为大电压信号(由于有效尖刺电流瞬时值较大,其被转换成的电压信号的瞬时值也较大,所述大电压信号大于电压比较器105的参考电压VREF)输出至电压比较器105的同相输入端151,所述电压比较器105判断所述大电压信号大于所述电压比较器105的参考电压VREF时,所述电压比较器105的输出端153输出高电平保护信号至定时器控制寄存器(Timer Control Register, TCON) 106的输入端161和逻辑门电路107的第一输入端171,所述定时器控制寄存器106接收所述高电平保护信号后,产生时序控制信号输出至逻辑门电路107的第二输入端172,所述逻辑门电路107根据所述高电平保护信号和所述时序控制信号在第一预设时长内向所述电平转换器101输出低电平信号,所述电平转换器101工作。若所述高电平保护信号持续时长超过第一预设时长,所述逻辑门电路107输出高电平信号,触发OCP操作,电平转换器101关闭;若所述高电平保护信号持续时长未超过第一预设时长,所述逻辑门电路107输出低电平信号,不会触发OCP操作,所述电平转换器101继续工作。实施本发明实施例,当GOA电路102中产生瞬时的尖刺电流时,所述高电平保护信号持续时长未超过第一预设时长,所述逻辑门电路107输出低电平信号,不会误触发OCP操作(由于尖刺电流产生的OCP操作),电平转换器101正常工作,不会影响液晶显示器的正常工作。

[0036] 可选的,时序控制信号包括第一预设时长的低电平控制信号和第二预设时长的高电平控制信号,其中,低电平控制信号在高电平控制信号之前产生,低电平控制信号用于控制逻辑门电路107在第一预设时长内向电平转换器输出低电平信号,高电平控制信号用于当电压比较器105在第二预设时长内向逻辑门电路107的第一输入端输出高电平保护信号时,控制逻辑门电路107在第二预设时长内向电平转换器101输出高电平信号,其中,当电平转换器101收到高电平信号时,电平转换器101关闭。

[0037] 本实施例中,当所述电平转换器101接收到所述低电平信号时,所述电平转换器101工作;当所述电平转换器101接收到所述高电平信号时,所述电平转换器关闭。

[0038] 一个具体场景中,基于图1所示的过流保护电路,如图2所示,图2是本发明实施例公开的防止误触发OCP操作的示意图,图2包括(a)第N级GOA单元的时钟控制信号(CK-N)、(b)第N+1级GOA单元的时钟控制信号(CK-N+1)、(c)第N级GOA单元电流、(d)电压比较器输出信号、(e)时序控制信号和(f)逻辑门电路输出信号。

[0039] 以下参考图2进行说明,电平转换器101的输出端112输出多个时钟控制信号至GOA电路102的各级GOA单元,图2(a)中的CK-N为第N级GOA单元的时钟控制信号,图2(b)中的CK-N+1为第N+1级GOA单元的时钟控制信号。请参见图2(c),在 t_0 时刻,所述第N级GOA单元上开始输入栅极驱动高电平信号(Voltage Gate High, VGH),所述第N级GOA单元打开,产生第N级GOA单元电流 I_1 (如图2(c)所示),此时,所述第N+1级GOA单元上输入栅极驱动低电平信号(Voltage Gate Low, VGL),所述第N+1级GOA单元尚未打开;在 t_1 时刻,所述第N+1级GOA单元上输入栅极驱动高电平信号VGH,所述第N+1级GOA单元打开,若所述第N级GOA单元受到干扰,所述第N级GOA单元则会产生尖刺电流,如图2(c)所示,所述第N级GOA单元在T1时间段内产生了尖刺电流,即所述第N级GOA单元电流突然升高(从 I_1 快速升至 I_3),然后迅速回落(从 I_3 快速降至 I_4),此时,电流侦测电路103侦测到所述尖刺电流后,将所述尖刺电流放大为有

效尖刺电流输出至电流电压转换器104,所述电流电压转换器104将所述有效尖刺电流转换为大电压信号后将其输出至电压比较器105的同相输入端151,所述电压比较器105判断所述大电压信号大于所述电压比较器105的参考电压VREF(由于所述尖刺电流很大,将所述尖刺电流放大后的有效尖刺电流也很大,所述电流电压转换器104将所述有效尖刺电流转换为大电压信号也很大,导致所述大电压信号大于所述参考电压VREF)。所述电压比较器105的输出端153在T2时间段(t_2-t_1)内输出高电平保护信号(如图2(d)所示,当第N级GOA单元电流超过 I_2 时,电流电压转换器104的输出端142输出的电压信号超过电压比较器的参考电压VREF,所述电压比较器105的输出端153输出高电平保护信号至定时器控制寄存器106的输入端161和逻辑门电路107的第一输入端171),定时器控制寄存器106接收到所述高电平保护信号时,产生时序控制信号,如图2(e)所示,所述时序控制信号包括第一预设时长T3的在先低电平控制信号和第二预设时长T4的在后高电平控制信号,即所述时序控制信号包括所述第一预设时长T3的低电平控制信号和所述第二预设时长T4的高电平控制信号,其中,所述低电平控制信号在所述高电平控制信号之前产生。在 t_2 时刻,所述电压比较器105的输出端153输出低电平保护信号至定时器控制寄存器106的输入端161和逻辑门电路107的第一输入端171,此时,所述定时器控制寄存器106的输出端162输出时序控制信号至所述逻辑门电路107的第二输入端172,所述时序控制信号为低电平控制信号,所述逻辑门电路107的输出端173输出低电平信号,不会误触发OCP操作,所述电平转换器101正常工作;在 t_3 时刻,所述电压比较器105的输出端153输出低电平保护信号至定时器控制寄存器106的输入端161和逻辑门电路107的第一输入端171,此时,时序控制信号为低电平控制信号,所述逻辑门电路107的输出端173输出低电平信号,不会误触发OCP操作,所述电平转换器101正常工作。需要说明的是,第一预设时长T3应该大于T2,由于尖刺电流的持续时间往往比较短,一般在1微秒以内,一般设置第一预设时长T3大于或等于1微秒,举例来说,可以设置第一预设时长T3为1微秒,第二预设时长为5微秒。实施本发明实施例,当GOA电路102中产生瞬时的尖刺电流时,不会误触发OCP操作(由于尖刺电流产生的OCP操作),电平转换器101正常工作,不会影响液晶显示器的正常工作。

[0040] 另一个具体场景中,基于图1所示的过流保护电路,如图3所示,图3是本发明实施例公开的一种正常触发OCP操作的示意图,图3包括(a)第N级GOA单元的时钟控制信号(CK-N)、(b)第N+1级GOA单元的时钟控制信号(CK-N+1)、(c)第N级GOA单元电流、(d)电压比较器输出信号、(e)时序控制信号和(f)逻辑门电路107输出信号。

[0041] 以下参考图3进行说明,电平转换器101的输出端112输出多个时钟控制信号至GOA电路102的各级GOA单元,图3(a)中的CK-N为第N级GOA单元的时钟控制信号,图3(b)中的CK-N+1为第N+1级GOA单元的时钟控制信号。请参见图3(c),在 t_0 时刻,所述第N级GOA单元上开始输入栅极驱动高电平信号VGH,所述第N级GOA单元打开,产生第N级GOA单元电流 I_1 (如图3(c)所示),此时,所述第N+1级GOA单元上输入栅极驱动低电平信号(Voltage Gate Low, VGL),所述第N+1级GOA单元尚未打开。在 t_1 时刻,所述第N+1级GOA单元上输入栅极驱动高电平信号VGH,所述第N+1级GOA单元打开,若所述第N级GOA单元与所述第N+1级GOA单元之间出现短路,则所述第N级GOA单元会产生短路电流 I_2 ,如图3(c)所示,此时,流侦测电路103侦测到所述短路电流 I_2 后,将所述短路电流 I_2 放大为有效短路电流输出至电流电压转换器104,所述电流电压转换器104将所述有效短路电流转换为有效电压信号后将其输出至所述电压

比较器105的同相输入端151,所述电压比较器105判断所述有效电压信号大于所述电压比较器105的参考电压VREF(由于所述短路电流 I_2 很大,将所述短路电流 I_2 放大后的有效短路电流也很大,所述电流电压转换器104将所述有效短路电流转换为有效电压信号也很大,导致所述有效电压信号大于所述参考电压VREF)。所述电压比较器105的输出端153输出高电平保护信号至定时器控制寄存器106的输入端161和逻辑门电路107的第一输入端171,所述定时器控制寄存器106接收到所述高电平保护信号时,产生时序控制信号,如图3(e)所示,所述时序控制信号包括第一预设时长T1的在先低电平控制信号和第二预设时长T2的在后高电平控制信号,即所述时序控制信号包括所述第一预设时长T1的低电平控制信号和所述第二预设时长T2的高电平控制信号,其中,所述低电平控制信号在所述高电平控制信号之前产生。所述逻辑门电路107的输出端173在所述第一预设时长T1内输出低电平信号,在所述第二预设时长T2内输出高电平信号,正常触发OCP操作,启动保护,所述电平转换器101停止工作。实施本发明实施例,可以在各级GOA单元之间出现短路(如图3(c)所示的第N级GOA单元和第N+1级GOA单元之间出现短路)时,及时触发OCP操作。优选的,第一预设时长T1的低电平控制信号和第二预设时长T2的高电平控制信号的总时长小于或等于每一行GOA电路的栅极驱动高电平信号VGH的加载时长T3(如图3(b)所示),即 $T1+T2 \leq T3$ 。

[0042] 可选的,所述逻辑门电路107为一或非门,其中,所述或非门的第一输入端连接所述定时器控制寄存器106的输出端,所述或非门的第二输入端与所述电压比较器105之间连接非门,所述定时器控制寄存器106接收电压比较器105输出的高电平保护信号之后,产生时序控制信号,所述时序控制信号包括第一预设时长的高电平控制信号和第二预设时长的低电平控制信号,其中,所述高电平控制信号在所述低电平控制信号之前产生,所述电压比较器105的输出端连接所述非门的输入端,所述非门的输出端连接所述或非门的第二输入端。

[0043] 优选的,所述第一预设时长T1大于或等于1微秒。

[0044] 本发明实施例中,由于尖刺电流的持续时间往往比较短,一般在1微秒以内,所以设置所述第一预设时长大于或等于1微秒,以保证不会误触发OCP,电平转换器101正常工作,不会影响液晶显示器正常工作。

[0045] 可选的,如图4所示,图4是本发明实施例公开的另一种过流保护电路的示意图,图4是在图1的基础上进行改进得到的,二者相同的元件或电路请参看上述对图1所示的过流保护电路的描述,在此不再赘述。在本发明的实施例中,如图4所示,电流侦测电路103包括第一场效应管T1和第一场效应管T2,其中:

[0046] GOA电路102的输出端122连接第一场效应管T1的漏极,第一场效应管T1的源极与第一场效应管T2的源极均连接栅极驱动电压VGH,第一场效应管T1的栅极与第一场效应管T2的栅极相连,第一场效应管T1的漏极连接第一场效应管T1的栅极和第一场效应管T2的栅极,第一场效应管T2的漏极连接电流电压转换器104的输入端141。

[0047] 本发明实施例中,电流侦测电路103为镜像电流源,用于侦测GOA电路102中每一行GOA电路的电流并将该电流放大。如图3所示,若电流侦测电路103检测到某一行GOA电路的电流为 I_1 ,电流侦测电路103将电流 I_1 放大为电流 I_2 后将其输出至所述电流电压转换器104中。由于GOA电路的电流往往比较小,因此需要将其放大后进行侦测,电流电压转换器104接收到电流侦测电路103输出的电流 I_2 之后,将该电流 I_2 转换为与之对应的电压。较佳地,所述

电流电压转换器104中预先存储有电流与电压之间的对应关系表,在电流与电压之间的对应关系表中,电流越大,电压越大。

[0048] 优选的,所述第一场效应管T1和所述第二场效应管T2均为NMOS管。

[0049] 优选的,所述第二场效应管T2的沟道宽长比是所述第一场效应管T1的沟道宽长比的K倍。

[0050] 本发明实施例中,K为大于1的正数,设置K大于1,电流侦测电路103可以将侦测的GOA电路的电流信号放大K倍。由于在相同的源漏极偏压下,沟道宽长比越大,漏电压越大,第二场效应管T2的沟道宽长比是第一场效应管T1的沟道宽长比的K倍,第二场效应管T2的漏电流是第一场效应管T1的漏电流的K倍,T1、T2的沟道宽长比可以通过场效应管的制程进行设定。电流侦测电路103可以将侦测的某一条GOA电路的电流信号放大K倍后输出至电流电压转换器104,如图3所示,第一场效应管的漏极电流为 I_1 ,第二场效应管T2的漏极电流为 I_2 ,由于第二场效应管T2的沟道宽长比是第一场效应管T1的沟道宽长比的K倍,则 $I_2 = K \times I_1$,即电流侦测电路103将电流信号放大了K倍。由于GOA电路之间的短路电流往往比较小,需要放大以后才能侦测到,所以电流侦测电路103用于将侦测到的GOA短路电流进行放大,以便电流侦测电路103侦测GOA短路电流。

[0051] 可选的,如图5所示,图5是本发明实施例公开的另一种过流保护电路的示意图,图5是在图4的基础上进行改进得到的,二者相同的元件或电路请参看上述对图1所示的过流保护电路的描述,在此不再赘述。在本发明的实施例中,如图5所示,电流电压转换器104包括第一电阻R1,第一电阻R1的第一端连接第二场效应管T2的漏极和电压比较器105的同相输入端,第一电阻R1的第二端接地。

[0052] 本发明实施例中,电流电压转换器104可以通过第一电阻R1的大小控制电流转换为电压的大小,其中, $U = I \times R_1$,I为电流电压转换器104输入的电流,U为电流电压转换器104输出的电压。所述第一电阻R1的阻值越大,则电流电压转换器104将电流转换为电压的转换能力越强,本发明实施例中的第一电阻R1的大小可以根据电压比较器105的参考电压进行设定,在电流侦测电路103的电流放大倍数一定的情况下,所述电压比较器105的参考电压越大,设置R1越大。实施本发明实施例,可以通过设置R1的大小,灵活调整电流电压转换器104的转换能力。

[0053] 本发明实施例还提供一种包括图1、图4和图5中任一图所示的过流保护电路的液晶显示器。请参看上述对图1-图5所示的过流保护电路的描述,在此不再赘述。

[0054] 在本说明书的描述中,参考术语“一个实施例”、“一些实施例”、“示例”、“具体示例”或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中,对上述术语的示意性表述不一定指的是相同的实施例或示例。而且,描述的具体特征、结构、材料或特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0055] 以上对本发明实施例所提供的过流保护电路及液晶显示器进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

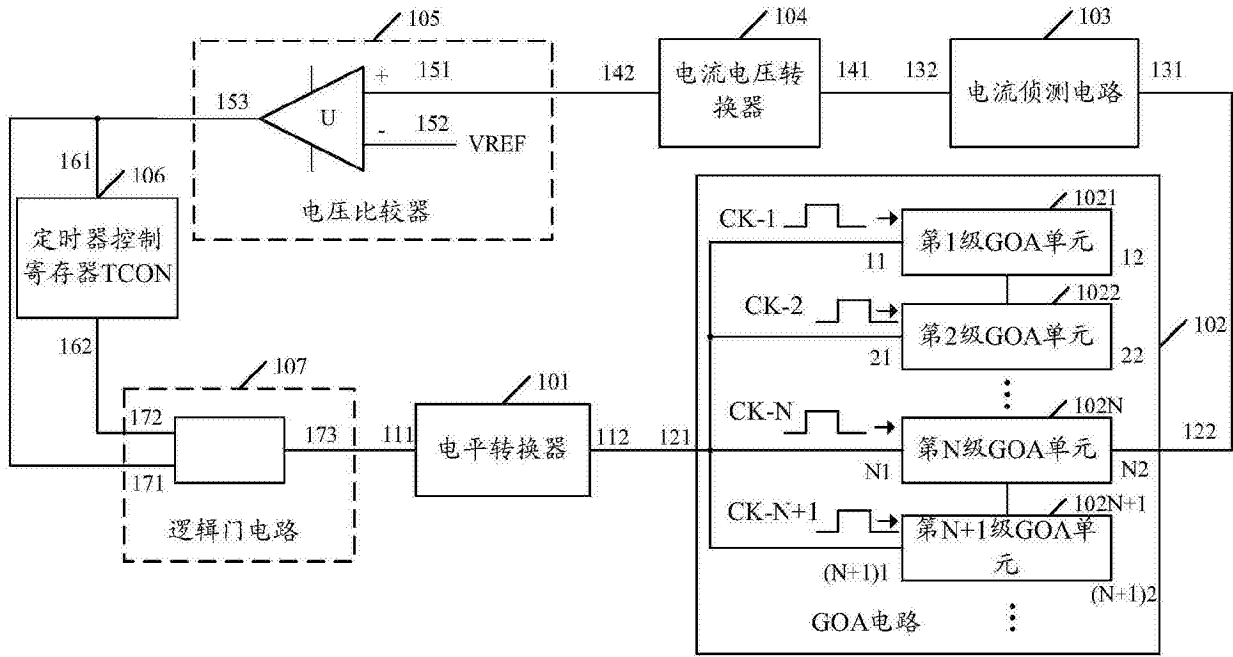


图1

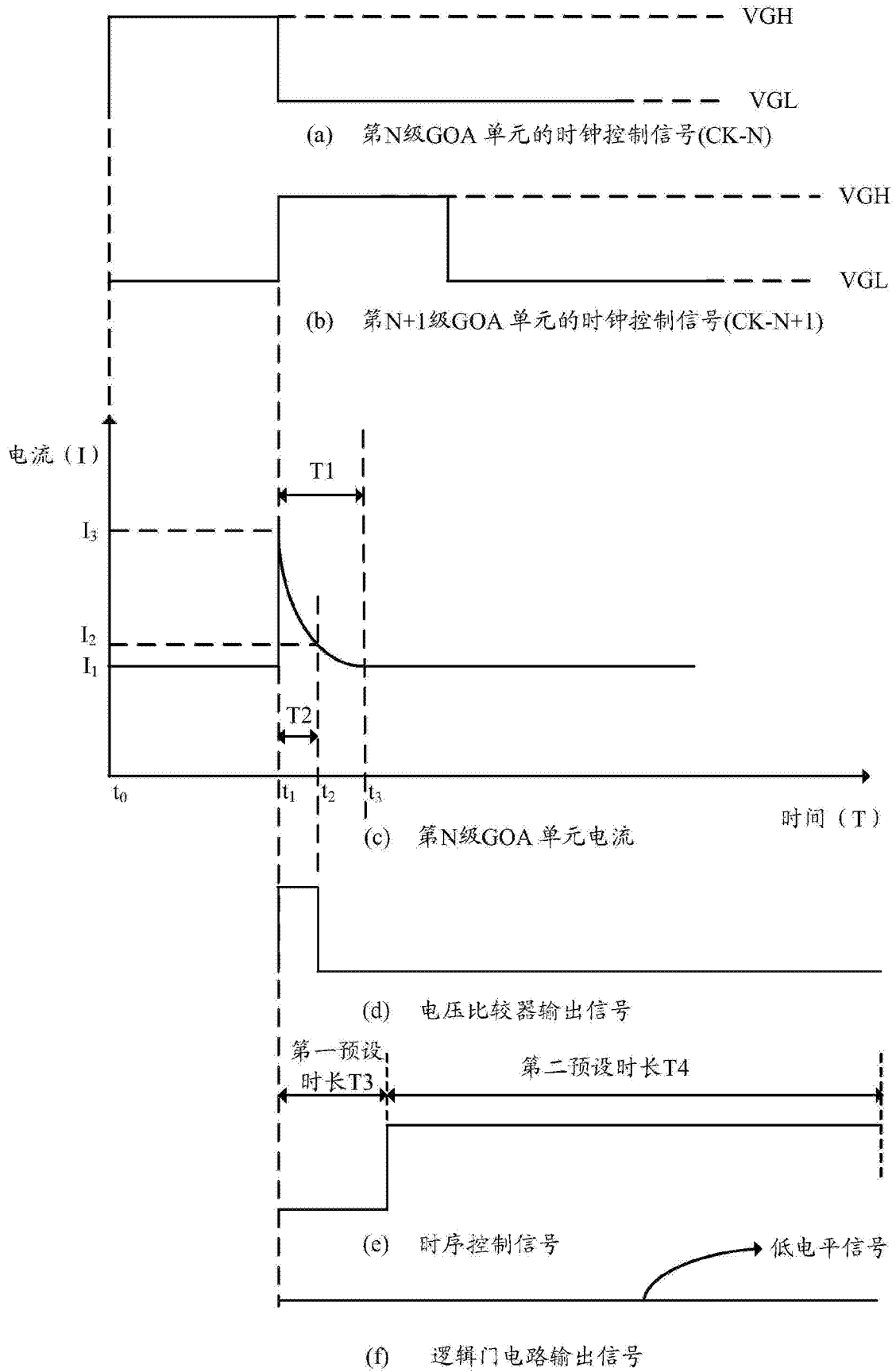


图2

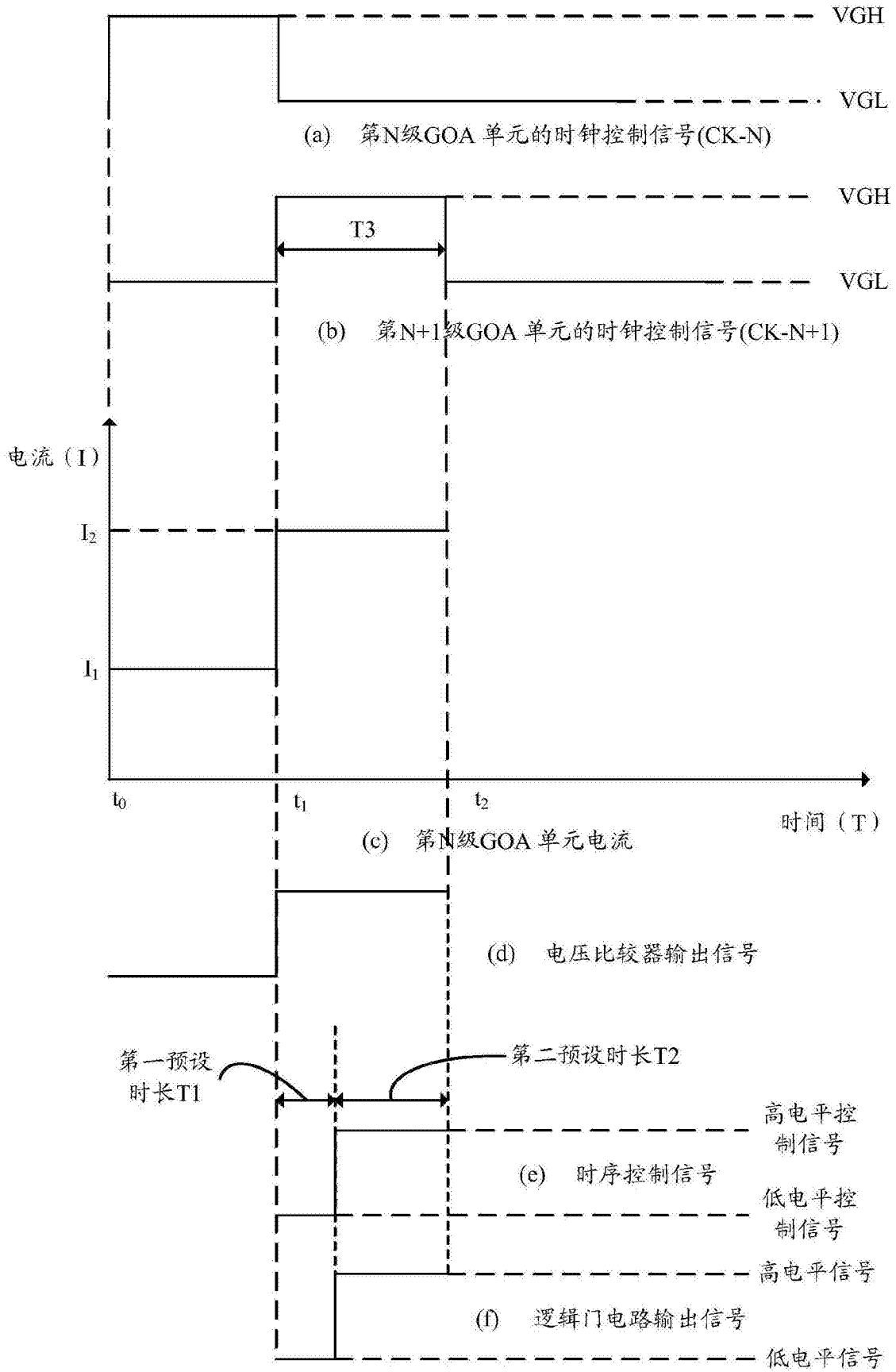


图3

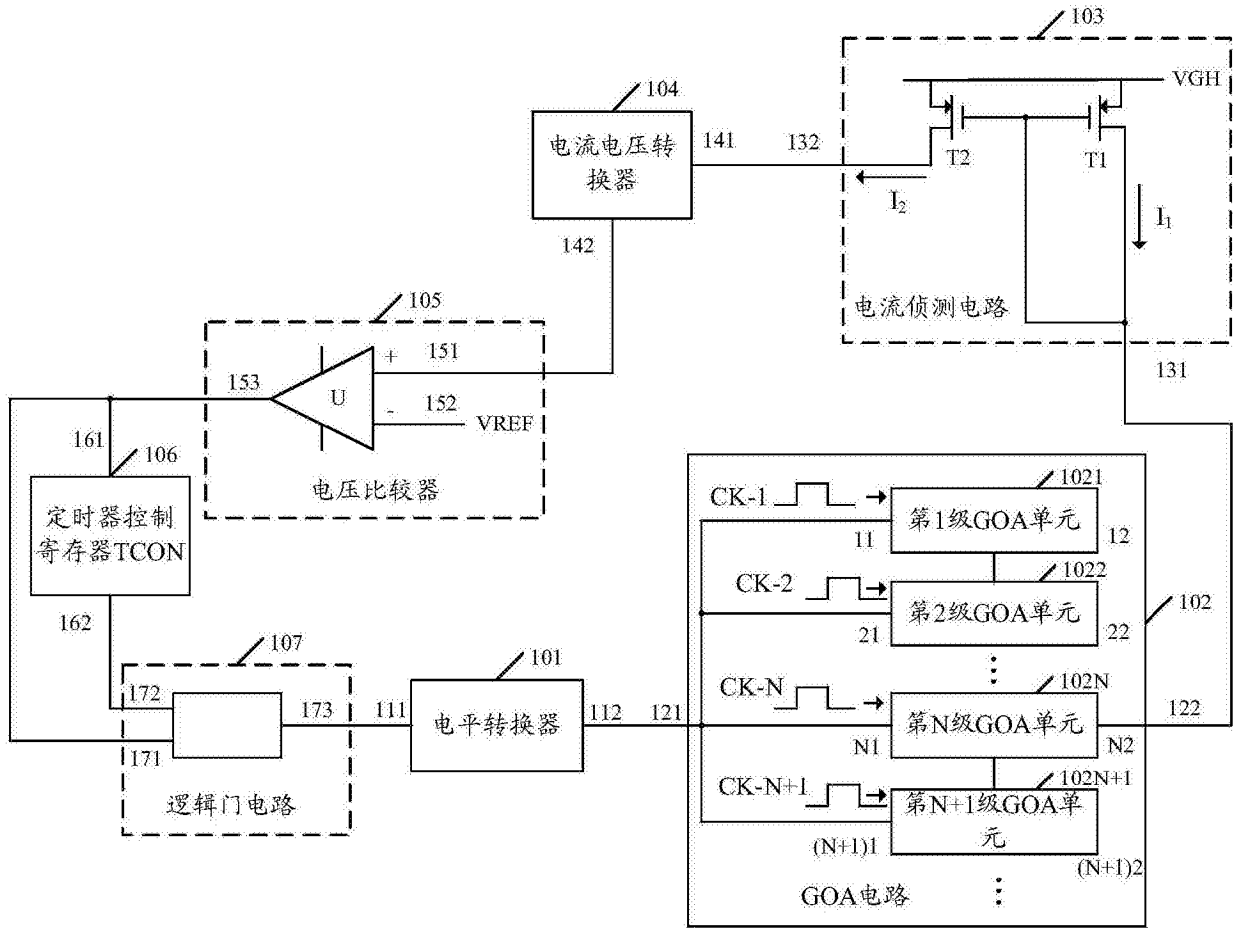


图4

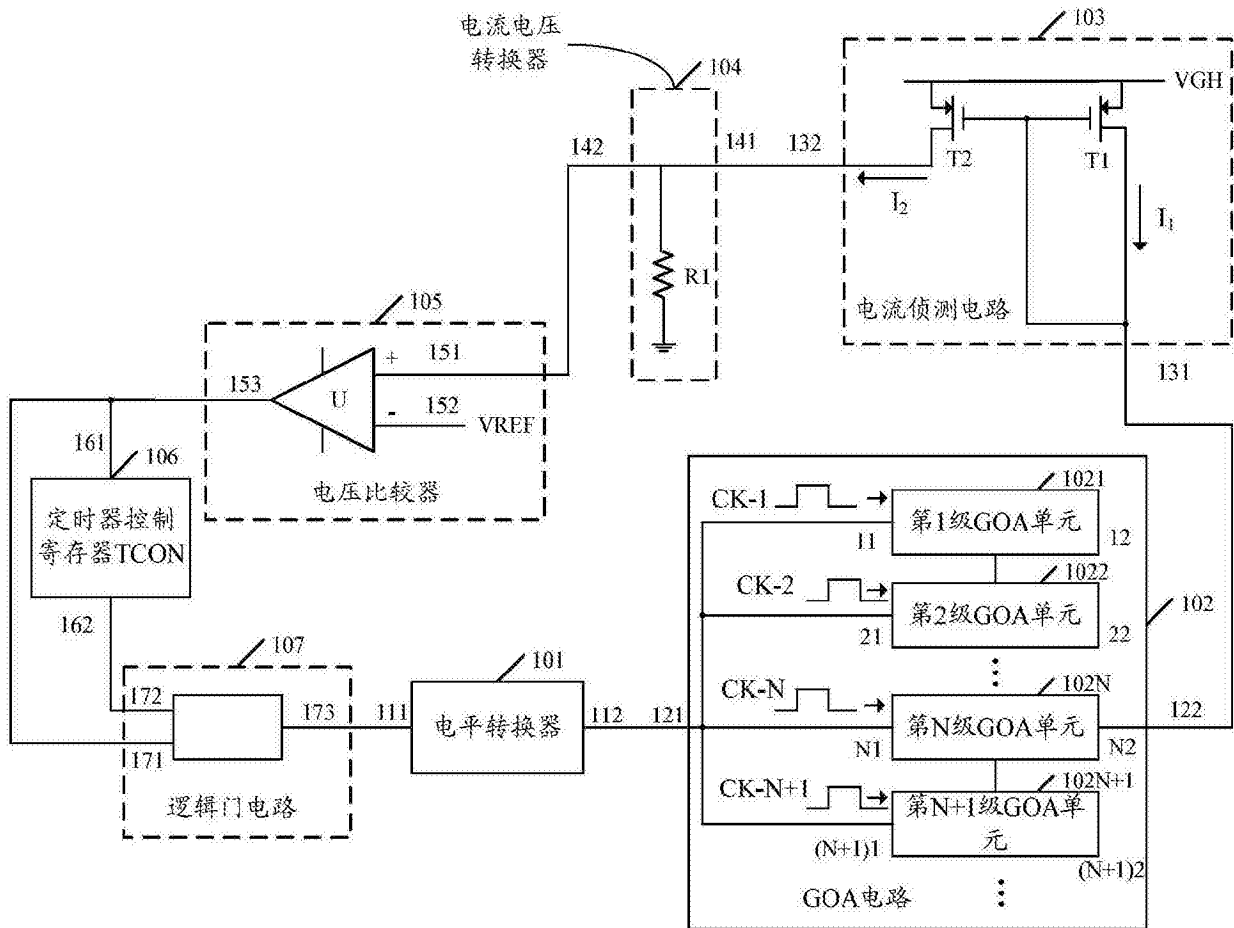


图5

专利名称(译)	一种过流保护电路及液晶显示器		
公开(公告)号	CN105448260B	公开(公告)日	2017-11-03
申请号	CN201511020401.4	申请日	2015-12-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	李文芳		
发明人	李文芳		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677 G09G2330/04		
代理人(译)	熊永强		
其他公开文献	CN105448260A		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例公开了一种过流保护电路，包括电平转换器及与其电连接的基板阵列行驱动(GOA)电路，还包括电流侦测电路、电流电压转换器、电压比较器、定时器控制寄存器和逻辑门电路，其中：GOA电路连接电流侦测电路，电流侦测电路连接电流电压转换器，电流电压转换器连接电压比较器的同相输入端，电压比较器的反相输入端连接参考电压，电压比较器的输出端连接定时器控制寄存器的输入端和逻辑门电路的第一输入端，定时器控制寄存器的输出端连接逻辑门电路的第二输入端，逻辑门电路的输出端连接电平转换器。实施本发明实施例，可以防止误触发过流保护操作。本发明还提供了包含该过流保护电路的液晶显示器。

