



(12) 发明专利申请

(10) 申请公布号 CN 105005166 A

(43) 申请公布日 2015. 10. 28

(21) 申请号 201510193511. 4

G02F 1/1362(2006. 01)

(22) 申请日 2015. 04. 22

G02F 1/1368(2006. 01)

G02F 1/1333(2006. 01)

(30) 优先权数据

2014-088200 2014. 04. 22 JP

2014-088223 2014. 04. 22 JP

2014-106476 2014. 05. 22 JP

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 三宅博之 楠纘慈 石谷哲二

初见亮

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 张丽

(51) Int. Cl.

G02F 1/136(2006. 01)

G02F 1/1343(2006. 01)

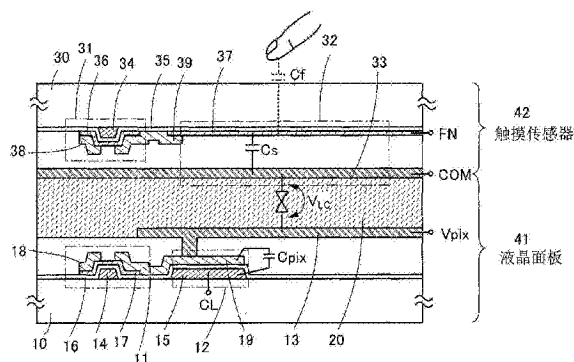
权利要求书3页 说明书26页 附图17页

(54) 发明名称

显示装置、显示模块及电子设备

(57) 摘要

本发明提供一种能够同时实现薄型化和良好的显示质量的新颖结构的显示装置。在像素电极与对置电极之间设置液晶层的显示装置的结构中,将设置于对置电极一侧的触摸传感器所包括的电容器的电极与公共电极一体化而对其施加脉冲信号。在元件衬底一侧中,使施加到在与像素电极的之间形成电容的电容线的信号与该脉冲信号联动,以控制为消除施加到液晶层的电场的变动。通过采用该结构,可以实现一种即便由于脉冲信号而施加到液晶层的电场发生变化也能够消除该电场变化的触摸传感器功能的显示装置。通过采用该结构,能够实现薄型化及良好的显示质量。



1. 一种包括第一衬底、第二衬底以及液晶层的显示装置,还包括:

第一晶体管;

第一电容器;

第一布线;

第一电极;

第二晶体管;

第二电极;

第二电容器;以及

第三电极,

其中,所述液晶层设置于所述第一电极与所述第三电极之间,

所述第一晶体管、所述第一电容器、所述第一布线以及所述第一电极设置于所述第一衬底,

所述第一晶体管电连接于所述第一电极,

所述第一电极具有作为所述液晶层的像素电极的功能,

所述第一电容器的一个电极电连接于所述第一电极,

所述第一电容器的另一个电极电连接于所述第一布线,

所述第一布线配置为被供应第一信号,

所述第二晶体管、所述第二电极、所述第二电容器及所述第三电极设置于所述第二衬底,

所述第二晶体管的源极和漏极中的一个电连接于所述第二电极,

所述第二电极具有作为所述第二电容器的一个电极的功能,

所述第三电极具有作为所述第二电容器的另一个电极的功能,

所述第三电极具有作为所述液晶层的对置电极的功能,

所述第三电极配置为被供应第二信号,

并且,所述第二信号与所述第一信号同步。

2. 根据权利要求 1 所述的显示装置,

其中所述第二衬底包括第三晶体管以及第四晶体管,

所述第三晶体管的栅极电连接于所述第二电极,

所述第二晶体管的所述源极和所述漏极中的另一个电连接于第二布线,

所述第二布线配置为被供应恒电位,

所述第三晶体管的源极和漏极中的一个电连接于所述第四晶体管的源极和漏极中的一个,

所述第四晶体管的所述源极和所述漏极中的另一个电连接于第三布线,

并且所述第三布线配置为根据所述第二电极的电位而改变其电位。

3. 根据权利要求 2 所述的显示装置,

其中所述第二晶体管以及所述第三晶体管包括氧化物半导体层。

4. 根据权利要求 3 所述的显示装置,

其中所述第二电极与所述第二晶体管中的所述氧化物半导体层设置在同一层中。

5. 根据权利要求 1 所述的显示装置,

其中所述第一晶体管包括包含第一金属元素的氧化物半导体层，
所述第一电容器的所述另一个电极包括所述第一金属元素和氧，
所述氧化物半导体层包括具有第一氢浓度的区域，
并且所述第一电容器的所述另一个电极包括具有与所述第一氢浓度不同的第二氢浓度的区域。

6. 一种显示模块，包括：

权利要求 1 所述的显示装置；以及
电连接于所述显示装置的印刷板。

7. 一种电子设备，包括：

权利要求 6 所述的显示模块；以及
操作按钮。

8. 一种显示装置，包括：

相互电连接的第一晶体管以及第一电容器；

所述第一晶体管以及所述第一电容器上的液晶元件，该液晶元件隔着液晶层包括第一电极以及第二电极；

相互电连接的第二晶体管以及第二电容器，该第二晶体管以及该第二电容器在所述液晶层上；以及

电连接于所述第二晶体管的第三电极，该第三电极包括在所述第二电容器中，

其中，所述第一电极电连接于所述第一晶体管以及所述第一电容器，

所述第二电极是所述第二电容器的一个电极，

并且，所述显示装置被配置以使输入到所述第二电极的信号与输入到所述第一电容器的一个电极的信号彼此同步。

9. 根据权利要求 8 所述的显示装置，还包括：

第三晶体管以及第四晶体管，

其中所述第三晶体管的栅极电连接于所述第二电容器的所述第三电极，

所述第二晶体管的源极和漏极中的一个电连接于第一布线，

所述第一布线配置为被供应恒电位，

所述第三晶体管的源极和漏极中的一个电连接于所述第四晶体管的源极和漏极中的一个，

所述第四晶体管的所述源极和所述漏极中的另一个电连接于第二布线，

并且所述第二布线配置为根据所述第二电极的电位而改变其电位。

10. 根据权利要求 9 所述的显示装置，

其中所述第二晶体管以及所述第三晶体管包括氧化物半导体层。

11. 根据权利要求 10 所述的显示装置，

其中所述第二电容器的所述第三电极与所述第二晶体管中的所述氧化物半导体层设置在同一层中。

12. 根据权利要求 8 所述的显示装置，

其中所述第一晶体管包括包含第一金属元素的氧化物半导体层，

所述第一电容器的所述一个电极包括所述第一金属元素和氧，

所述氧化物半导体层包括具有第一氢浓度的区域,

并且所述第一电容器的所述一个电极包括具有与所述第一氢浓度不同的第二氢浓度的区域。

13. 一种显示模块,包括:

权利要求 8 所述的显示装置;以及
电连接于所述显示装置的印刷板。

14. 一种电子设备,包括:

权利要求 13 所述的显示模块;以及
操作按钮。

显示装置、显示模块及电子设备

技术领域

[0001] 本发明的一个方式涉及一种显示装置、显示模块及电子设备。

[0002] 注意,本发明的一个方式不局限于上述技术领域。本说明书等所公开的发明的技术领域涉及一种物体、方法或制造方法。或者,本发明的一个方式涉及一种工序 (process)、机器 (machine)、产品 (manufacture) 或组合物 (composition of matter)。由此,更具体而言,作为本说明书所公开的本发明的一个方式的技术领域的一个例子可以举出半导体装置、显示装置、发光装置、蓄电装置、存储装置、它们的驱动方法或它们的制造方法。

背景技术

[0003] 具有触摸传感器功能的显示装置已被广泛使用 (参照专利文献 1)。

[0004] [专利文献 1] 日本专利申请公开 2003-196023 号公报

[0005] 在具有触摸传感器功能的显示装置中,因为对显示装置赋予触摸传感器功能,所以有框体厚度增加的问题。此外,当使框体变薄时,有由于供应到电极的信号而施加到显示元件的电位变动致使显示质量下降的问题。

发明内容

[0006] 本发明的一个方式的目的之一是提供一种新颖的显示装置等。

[0007] 或者,本发明的一个方式的目的之一是提供一种能够实现薄型化的新颖结构的显示装置等。或者,本发明的一个方式的目的之一是提供一种能够消除施加到显示元件的电位的变动的新颖结构的显示装置等。

[0008] 注意,本发明的一个方式的目的不局限于上述列举的目的。上述列举的目的并不妨碍其他目的的存在。另外,其他目的是上面没有提到而将在下面的记载中进行说明的目的。所属技术领域的普通技术人员可以从说明书或附图等的记载中导出并适当抽出该上面没有提到的目的。此外,本发明的一个方式是实现上述列举的记载及 / 或其他目的中的至少一个目的的。

[0009] 本发明的一个方式是一种显示装置,包括:第一衬底;第二衬底;以及液晶层,还包括:第一晶体管;第一电容器;第一布线;第一电极;第二晶体管;第二电极;第二电容器;以及第三电极,其中,液晶层设置于第一电极与第三电极之间,第一晶体管、第一电容器、第一布线以及第一电极设置于第一衬底,第一晶体管电连接于第一电极,第一电极具有作为液晶层的像素电极的功能,第一电容器的一个电极电连接于第一电极,第一电容器的另一个电极电连接于第一布线,第一布线具有被供应第一信号的功能,第二晶体管、第二电极、第二电容器及第三电极设置于第二衬底,第二晶体管的源极和漏极中的一个电连接于第二电极,第二电极具有作为第二电容器的一个电极的功能,第三电极具有作为第二电容器的另一个电极的功能,第三电极具有作为液晶层的对置电极的功能,第三电极具有被供应第二信号的功能,并且,第二信号是以与第一信号相同的周期变动的信号。

[0010] 在本发明的一个方式的显示装置中,优选的是,第二衬底包括第三晶体管以及第

四晶体管,其中第三晶体管的栅极电连接于第二电极,第二晶体管的源极和漏极中的另一个电连接于第二布线,第二布线具有被供应恒电位的功能,第三晶体管的源极和漏极中的一个电连接于第四晶体管的源极和漏极中的一个,第四晶体管的源极和漏极中的另一个电连接于第三布线,并且第三布线具有根据第二电极的电位而改变其电位的功能。

[0011] 在本发明的一个方式的显示装置中,优选的是,第二晶体管的半导体层包括氧化物半导体,第三晶体管的半导体层包括氧化物半导体。

[0012] 在本发明的一个方式的显示装置中,优选的是,第二电极与第二晶体管所包括的半导体层及第三晶体管所包括的半导体层设置在同一层中。

[0013] 在本发明的一个方式的显示装置中,优选的是,第一晶体管包括第一半导体层,第一半导体层包括氧化物半导体,第一半导体层包括第一金属元素,第一电极包括第一金属元素和氧,第一半导体层包括第一氢浓度的区域,第一电极包括第二氢浓度的区域,第一氢浓度与第二氢浓度互不相同。

[0014] 注意,其他本发明的一个方式记载于下面所述的实施方式中的说明及附图中。

[0015] 本发明的一个方式能够提供一种新颖结构的显示装置等。

[0016] 或者,本发明的一个方式能够提供一种可以实现薄型化的新颖结构的显示装置等。或者,本发明的一个方式能够提供一种能够消除施加到显示元件的电位变动的新颖结构的显示装置等。因此,能够提供一种显示质量得到提高的显示装置。

附图说明

[0017] 图 1A 和图 1B 是说明本发明的一个方式的截面示意图及波形图。

[0018] 图 2 是说明本发明的一个方式的截面示意图。

[0019] 图 3 是说明本发明的一个方式的截面示意图。

[0020] 图 4 是说明本发明的一个方式的截面示意图。

[0021] 图 5 是说明本发明的一个方式的截面示意图。

[0022] 图 6 是说明本发明的一个方式的电路图。

[0023] 图 7 是说明本发明的一个方式的时序图。

[0024] 图 8 是说明本发明的一个方式的电路图。

[0025] 图 9 是说明本发明的一个方式的俯视图。

[0026] 图 10 是说明本发明的一个方式的截面示意图。

[0027] 图 11A 至图 11C 是说明本发明的一个方式的截面示意图。

[0028] 图 12A 至图 12C 是说明本发明的一个方式的俯视示意图及截面示意图。

[0029] 图 13 是说明本发明的一个方式的截面示意图。

[0030] 图 14A 和图 14B 是说明本发明的一个方式的截面示意图。

[0031] 图 15 是示出本发明的一个方式的显示模块的图。

[0032] 图 16A 至图 16C 是示出本发明的一个方式的电子设备的图。

[0033] 图 17 是说明本发明的一个方式的截面示意图。

[0034] 图 18 是说明本发明的一个方式的截面示意图。

[0035] 图 19A 至图 19C 是说明样品结构的图。

[0036] 图 20 是说明导电率的图。

[0037] 图 21 是说明导电率的图。

[0038] 符号说明

[0039] G1: 选择线 ;M1: 晶体管 ;M2: 晶体管 ;M3: 晶体管 ;M4: 晶体管 ;10: 衬底 ;11: 晶体管 ;12: 电容器 ;13: 电极 ;14: 导电层 ;15: 导电层 ;16: 绝缘层 ;17: 半导体层 ;18: 导电层 ;19: 导电层 ;20: 液晶层 ;21: 导电层 ;22: 导电层 ;23: 电极 ;24: 滤色片 ;30: 衬底 ;31: 晶体管 ;32: 电容器 ;33: 电极 ;34: 导电层 ;35: 绝缘层 ;36: 半导体层 ;37: 电极 ;38: 导电层 ;39: 导电层 ;41: 液晶面板 ;42: 触摸传感器 ;43: 电极 ;44: 滤色片 ;200a: 衬底 ;200b: 衬底 ;201g: 液晶元件 ;201r: 液晶元件 ;202g: 晶体管 ;202r: 晶体管 ;202t: 晶体管 ;204a: 晶体管 ;204b: 晶体管 ;206g: 电容器 ;206r: 电容器 ;206t: 电容器 ;208g: 电极 ;208r: 电极 ;209a: 绝缘层 ;210a: 绝缘层 ;210b: 绝缘层 ;211: 绝缘层 ;212a: 绝缘层 ;212b: 绝缘层 ;214: 电极 ;216: 间隔物 ;220a: 连接电极 ;220b: 连接电极 ;222a: 各向异性导电膜 ;222b: 各向异性导电膜 ;224a:FPC ;224b:FPC ;226a: 绝缘层 ;226b: 绝缘层 ;228: 液晶层 ;233: 导电层 ;234: 导电层 ;235: 绝缘层 ;237: 氧化物半导体层 ;238: 电极 ;239: 导电层 ;240: 导电层 ;242: 导电层 ;244: 开口部 ;248: 氧化物半导体层 ;249: 氧化物半导体层 ;250a: 端子部 ;250b: 端子部 ;250d: 驱动电路部 ;250p: 像素部 ;308b: 氧化物导电体层 ;1400: 便携式信息终端 ;1401: 框体 ;1402: 显示部 ;1403: 操作按钮 ;1410: 移动电话机 ;1411: 框体 ;1412: 显示部 ;1413: 操作按钮 ;1414: 扬声器 ;1415: 麦克风 ;1420: 音乐再现装置 ;1421: 框体 ;1422: 显示部 ;1423: 操作按钮 ;1424: 天线 ;8000: 显示模块 ;8001: 上盖 ;8002: 下盖 ;8005A:FPC ;8006: 显示装置 ;8007: 背光单元 ;8008: 光源 ;8009: 框架 ;8010: 印刷板 ;8011: 电池 ;

具体实施方式

[0040] 下面,参照附图对实施方式进行说明。注意,所属技术领域的普通技术人员可以很容易地理解一个事实,就是实施方式可以以多个不同形式来实施,其方式和详细内容可以在不脱离本发明的宗旨及其范围的条件下被变换为各种各样的形式。因此,本发明不应该被解释为仅限于下面的实施方式所记载的内容中。

[0041] 另外,在附图中,为便于清楚地说明,有时夸大表示大小、层的厚度或区域。因此,本发明并不一定限定于上述尺寸。此外,在附图中,示意性地示出理想的例子,而不局限于附图所示的形状或数值等。例如,可以包括因噪声或定时偏差等所引起的信号、电压或电流的不均匀等。

[0042] 此外,在本说明书等中,晶体管是指至少包括栅极、漏极以及源极这三个端子的元件。晶体管在漏极(漏极端子、漏区或漏电极)与源极(源极端子、源区或源电极)之间具有沟道区域,并且电流能够流过漏极、沟道区域以及源极。

[0043] 在此,因为源极和漏极根据晶体管的结构或工作条件等而更换,因此很难限定哪个是源极哪个是漏极。因此,有时不将用作源极的部分或用作漏极的部分称为源极或漏极,而将源极和漏极中的一个记为第一电极并将源极和漏极中的另一个记为第二电极。

[0044] 注意,本说明书所使用的“第一”、“第二”、“第三”等序数词是为了避免构成要素的混淆而附记的,而不是用于在数目方面上进行限制的。

[0045] 注意,在本说明书中,“使 A 与 B 连接”的描述除了包括使 A 与 B 直接连接的情况以

外,还包括使 A 与 B 电连接的情况。在此,“使 A 与 B 电连接”的描述是指当在 A 与 B 之间存在具有某种电作用的对象物时,能够进行 A 和 B 的电信号的授受。

[0046] 注意,例如,可以以下面的表达方式来表示如下情况:晶体管的源极(或第一端子等)通过 Z1(或没有通过 Z1)与 X 电连接,晶体管的漏极(或第二端子等)通过 Z2(或没有通过 Z2)与 Y 电连接的情况以及晶体管的源极(或第一端子等)与 Z1 的一部分直接连接,Z1 的另一部分与 X 直接连接,晶体管的漏极(或第二端子等)与 Z2 的一部分直接连接,并且,Z2 的另一部分与 Y 直接连接的情况。

[0047] 例如,可以将上述情况表示为“X、Y、晶体管的源极(或第一端子等)与漏极(或第二端子等)相互电连接,X、晶体管的源极(或第一端子等)、晶体管的漏极(或第二端子等)与 Y 依次电连接”。或者,可以表示为“晶体管的源极(或第一端子等)与 X 电连接,晶体管的漏极(或第二端子等)与 Y 电连接,X、晶体管的源极(或第一端子等)、晶体管的漏极(或第二端子等)与 Y 依次电连接”。或者,可以表示为“X 通过晶体管的源极(或第一端子等)及漏极(或第二端子等)与 Y 电连接,X、晶体管的源极(或第一端子等)、晶体管的漏极(或第二端子等)、Y 以该连接顺序设置”。通过使用与这些例子相同的表达方法规定电路结构中的连接顺序,可以区别晶体管的源极(或第一端子等)与漏极(或第二端子等)而决定技术范围。注意,上述表达方法只是一个例子,不局限于上述表达方法。在此,X、Y、Z1 及 Z2 为对象物(例如,装置、元件、电路、布线、电极、端子、导电膜及层等)。

[0048] 注意,在本说明书中,为了方便起见,使用“上”“下”等表示配置的词句以参照附图说明构成要素的位置关系。另外,构成要素的位置关系根据描述各构成要素的方向适当地改变。因此,不局限于本说明书中所说明的词句,根据情况可以适当地更换表达方式。

[0049] 注意,附图中的方框图的各电路方框的配置是因说明关系而特定位置关系的,虽然示出不同的电路方框具有不同的功能,但是有时在实际的电路方框中可以设置为在相同的电路方框中实现不同的功能。此外,附图中的各电路方框的功能是因说明关系而特定功能的,即便示出的是一个电路方框,但是有时在实际的电路方框中也可以设置为通过多个电路方框进行一个电路方框所进行的处理。

[0050] 在本说明书中,“平行”是指两条直线形成的角度为 -10° 以上且 10° 以下的状态。因此,也包括角度为 -5° 以上且 5° 以下的情况。另外,“垂直”是指两条直线形成的角度为 80° 以上且 100° 以下的状态。因此,也包括 85° 以上且 95° 以下的角度的情况。

[0051] 另外,在本说明书中,在结晶为三方晶系和菱方晶系的情况下,表述为六方晶系。

[0052] 实施方式 1

[0053] 在本实施方式中,说明显示装置的结构实例及工作的一个例子。

[0054] 在本说明书等中,显示装置是指包括液晶元件等显示元件的装置。注意,显示装置包括使多个像素驱动的驱动电路等。另外,显示装置包括配置于其他衬底上的控制电路、电源电路、信号生成电路及背光灯模块等,有时还被称为显示模块。

[0055] 〈显示装置的截面示意图〉

[0056] 图 1A 是本发明的一个方式的显示装置的截面示意图。显示装置可以大致分为液晶面板 41 和触摸传感器 42。

[0057] 液晶面板 41 和触摸传感器 42 分别包括设置于衬底 10 与衬底 30 之间的各构件。在衬底 10 与衬底 30 之间包括液晶层 20。

[0058] 首先,说明液晶面板 41 一侧的结构。

[0059] 在衬底 10 上设置晶体管 11、电容器 12 以及电极 13。注意,电极使用导电层形成。为了便于说明,分别使用下面所说明的电极和导电层,但有时将电极称为导电层或将导电层称为电极。

[0060] 晶体管 11 具有开关的功能。晶体管 11 能够切换源极线(导电层 18)与电极 13 之间的电连接。

[0061] 晶体管 11 包括导电层 14、绝缘层 16、半导体层 17、导电层 18 以及导电层 19。导电层 14 具有栅电极的功能。绝缘层 16 具有栅极绝缘膜的功能。半导体层 17 具有包括沟道形成区域的半导体层的功能。导电层 18 具有源电极或漏电极的功能。导电层 19 具有源电极或漏电极的功能。导电层 19 是电容器 12 的一部分,并且导电层 19 与电极 13 连接。

[0062] 在图 1A 中,将导电层 14、绝缘层 16、半导体层 17、导电层 18 或导电层 19 表示为单层,但也可以是 2 层以上的叠层。2 层以上的叠层既可为不同材料的叠层,又可为相同材料的叠层。

[0063] 图 1A 所示出的晶体管 11 是底栅结构的晶体管,但不局限于此。也可以是顶栅结构的晶体管。另外,图 1A 示出沟道蚀刻型晶体管,但也可以采用沟道保护型。

[0064] 注意,晶体管 11 优选为将氧化物半导体用于半导体层的晶体管(以下称为 OS 晶体管)。通过将 OS 晶体管用作晶体管 11,能够降低在非导通状态时流过源极与漏极之间的关态电流(off-state current)。因此,可以更容易地使电极 13 处于电浮动状态。另外,电极 13 能够持续保持对应于图像数据的电位。

[0065] 电容器 12 包括导电层 15、绝缘层 16 及导电层 19。在附图中以 C_{pix} 表示电容器 12。导电层 15 具有 C_{pix} 的一个电极的功能。CL 表示施加到导电层 15 的信号。导电层 19 具有 C_{pix} 的另一个电极的功能。在导电层 15 与导电层 19 之间设置绝缘层 16。导电层 19 与晶体管 11 及电极 13 连接。

[0066] 电容器 12 可以包括具有透光性的导电层。通过具有该结构,能够提高像素的开口率。由于开口率得到提高,即便减弱背光灯的光也能够以相同亮度进行显示,所以可以实现低功耗化。

[0067] 电极 13 具有液晶层 20 的像素电极的功能。电极 13 既可以使用具有透光性的材料形成,又可以使用具有反射性的材料形成。 V_{pix} 表示电极 13 的电位。电极 13 通过导电层 19 与晶体管 11 及电容器 12 连接。

[0068] 液晶层 20 具有垂直电场方式的液晶层。作为垂直电场方式的液晶层的典型实例,有 TN(Twisted Nematic:扭曲向列)模式、STN(Super Twisted Nematic:超扭曲向列)模式、VA(Vertical Alignment:垂直取向)模式、MVA(Multi-domain Vertical Alignment:多畴垂直取向)模式等。下面,在本发明的一个方式中,说明 TN 模式的液晶层。

[0069] 在电极 13 与位于衬底 30 一侧的电极 33 之间产生电场。电极 33 具有对置电极的功能。在附图中以 V_{LC} 表示电场。可以由 V_{LC} 控制液晶层 20 所具有的液晶分子的取向。注意,还将在电极 13 与电极 33 之间具备液晶层 20 的结构称为液晶元件。

[0070] 以上是液晶面板 41 一侧的说明。

[0071] 接着,说明触摸传感器 42 一侧的结构。

[0072] 在衬底 30 上设置晶体管 31、电容器 32、电极 33 以及电极 37。

[0073] 晶体管 31 具有开关的功能。晶体管 31 能够切换布线（导电层 38）与电极 37 之间的电连接。

[0074] 晶体管 31 包括导电层 34、绝缘层 35、半导体层 36、导电层 38 以及导电层 39。导电层 34 具有栅电极的功能。绝缘层 35 具有栅极绝缘膜的功能。半导体层 36 具有包括沟道形成区域的半导体层的功能。导电层 38 具有源电极或漏电极的功能。导电层 39 具有源电极或漏电极的功能。导电层 39 与电极 37 连接。

[0075] 晶体管 31 可以与晶体管 11 同样地改变形状，例如，可以采用底栅结构以外的结构或可以层叠地设置各层等。

[0076] 注意，与晶体管 11 同样地，晶体管 31 优选为 0S 晶体管。通过将 0S 晶体管用作晶体管 31，可以更容易地使电极 37 处于电浮动状态。另外，电极 37 能够持续保持一次施加到的电位。

[0077] 另外，通过作为晶体管 31 使用 0S 晶体管，能够使用与半导体层 36 相同的材料形成与半导体层 36 设置于同一层中的电极 37。电极 37 可以使用氧化物半导体构成，此时在形成半导体层 36 之后变成为具有导电性的电极 37。

[0078] 电容器 32 包括电极 37 和电极 33。在附图中以 Cs 表示电容器 32。电极 37 具有 Cs 的一个电极的功能。FN 表示电极 37 的电位。电极 33 具有 Cs 的另一个电极的功能。在电极 33 与电极 37 之间设置滤色片（未图示）或层间绝缘层等。电极 37 与晶体管 31 连接。

[0079] 注意，电极 37 与半导体层 36 形成在同一层中。电极 37 与半导体层 36 同时形成，在形成后对该电极 37 赋予导电性。通过采用该结构，能够降低制造成本。另外，电极 37 具有透光性。因此，电极 37 不局限于与半导体层 36 设置在同一层的结构。例如，可以采用使用具有透光性的导电层形成电极 37 并使其连接于晶体管 31 的结构。

[0080] 注意，电极 37 配置为矩阵状。另外，电极 37 的尺寸为几毫米见方。电极 37 的占有面积被设计为大于用作像素电极的电极 13。一个电极 37 与多个电极 13 重叠。

[0081] 电极 33 具有液晶层 20 的对置电极的功能。电极 33 具有透光性。COM 表示施加到电极 33 的信号。

[0082] 此外，电极 33 以多个电极 37 及晶体管 31 重叠的方式配置。通过配置遮光层，能够间隔开地配置电极 33。

[0083] 以上是触摸传感器 42 一侧的说明。

[0084] 使用图 1A 所示的显示装置的截面示意图对工作进行说明，并而详细地说明本发明的一个方式的优点。图 1A 的显示装置具有电容式触摸传感器的功能。因此，在图 1A 中以 Cf 表示在电极 37 与检测对象之间产生的电容成分。在有 Cf 的情况下能够检测有触摸，在没有 Cf 的情况下能够检测没有触摸。

[0085] 图 1B 说明电极 37 的电位 FN、施加到电极 33 的信号 COM、施加到导电层 15 的信号 CL、电极 13 的电位 V_{pix} 、电场 V_{LC} 在有 Cf 和没有 Cf 时的变化。

[0086] 说明没有 Cf 的情况，即没有触摸的情况。

[0087] 首先，使晶体管 31 处于导通状态而将电位 FN 设定为预定的电位。然后，使晶体管 31 成为非导通状态，而使电极 37 处于电浮动状态。在电极 37 处于电浮动状态时，电位 FN 通过 Cs 的电容耦合而跟随信号 COM 的变化。在没有 Cf 的情况下，电极 37 的寄生电容小。因此，例如，如图 1B 所示，通过使信号 COM 以一定周期振动，能够检测出电位 FN 的跟随信号

COM 的变化 (without Cf)。

[0088] 说明有 Cf 的情况,即触摸的情况。

[0089] 有 Cf 的情况虽然与没有 Cf 的情况相同,但作为不同点,电极 37 的寄生电容增加。此时,即便使信号 COM 以一定周期振动,电位 FN 的跟随信号 COM 的变化也被检测为小相当于 Cf 的增加的量 (with Cf)。

[0090] 不管有无 Cf,为了检测触摸,都使信号 COM 变化。当使信号 COM 变化时,电场 V_{LC} 会发生变化。若电场 V_{LC} 变化,则不能得到液晶层 20 所包含的液晶分子取向为良好的显示质量。

[0091] 因此,在本发明的一个方式中,使施加到导电层 15 的信号 CL 与信号 COM 的变化联动地发生变化。

[0092] 注意,当使信号 CL 变化时,使电位 V_{pix} 处于电浮动状态。具体而言,使晶体管 11 处于导通状态而将电位 V_{pix} 设为对应于图像数据的电位。并且,使晶体管 11 处于非导通状态而将电极 13 处于电浮动状态。在电极 13 成为电浮动状态时,电位 V_{pix} 通过 C_{pix} 的电容结合而跟随信号 CL 的变化。

[0093] 可以通过信号 CL 的变化来使电位 V_{pix} 发生变动。使信号 CL 以通过电位 V_{pix} 的变化来消除由信号 COM 的电位变化所引起的电场 V_{LC} 变化的方式发生变化。具体而言,使信号 CL 以与信号 COM 相同的周期变动。

[0094] 通过采用该结构,能够将电位 V_{pix} 的变化与信号 COM 的变化联动而使电场 V_{LC} 为恒定。通过使电场 V_{LC} 为恒定,能够得到良好的显示质量。

[0095] 另外,通过本发明的一个方式,能够在—对衬底之间设置显示元件、用来驱动触摸传感器的元件。在—对衬底之间能够减少其他衬底等构件。因此,能够实现触摸传感器 42 的薄型化。

[0096] 注意,虽然作为一个例子示出了将本实施方式所说明的显示装置的结构应用于包括液晶元件的显示装置而工作的情况,但是本发明的一个方式不局限于此。根据情形或状况,本发明的一个方式能够应用于包括液晶元件以外的显示元件的显示装置。作为液晶元件以外的显示元件,例如可以举出发光元件或电泳元件。

[0097] 此外,虽然在本实施方式中示出了晶体管都包括氧化物半导体的情况的例子,但是本发明的一个方式不局限于此。根据情形或状况,本发明的一个方式可以利用包括与氧化物半导体不同的半导体材料的晶体管。作为这种晶体管,本发明的一个方式例如可以使用包含硅或锗等的晶体管。

[0098] 注意,本实施方式所示的结构及方法等可以与其他实施方式所示的结构及方法等适当地组合而实施。

[0099] 实施方式 2

[0100] 在本实施方式中,说明实施方式 1 所说明的显示装置的变形实例。

[0101] 〈截面示意图的变形实例 (显示面板)〉

[0102] 图 2 示出图 1A 所说明的截面示意图的变形实例。

[0103] 在图 1A 中, C_{pix} 包括导电层 15 和导电层 19,但也可以采用其他结构。例如,可以使用图 2 的结构。

[0104] 图 2 示出将通过导电层 22 连接于导电层 21 的电极 23 用作 C_{pix} 的一个电极。

[0105] 导电层 21 与导电层 14 形成在同一层。导电层 22 与导电层 18、19 形成在同一层。电极 23 与半导体层 17 形成在同一层。

[0106] 另外,通过作为晶体管 11 使用 OS 晶体管,可以使用与半导体层 17 相同的材料形成与半导体层 17 设置于同一层中的电极 23。此时,电极 23 通过对与半导体层 17 同时形成的膜进行加工来形成。因此,电极 23 包含与半导体层 17 同样的元素。另外,具有与半导体层 17 同样的结晶结构或不同的结晶结构。然而,通过使与半导体层 17 同时形成的膜包含杂质或氧空缺,能够对其赋予导电性。其结果,与半导体层 17 同时形成的膜成为电极 23。作为包含在电极 23 中的杂质的典型实例,有稀有气体、氢、硼、氮、氟、铝和磷中的一种以上。作为稀有气体的典型实例,有氦、氖、氩、氪及氙。

[0107] 因此,半导体层 17 和电极 23 都形成在绝缘层 16 上,但杂质浓度各不同。具体而言,与半导体层 17 相比,电极 23 的杂质浓度高。例如,半导体层 17 的通过二次离子质谱分析法得到的氢浓度为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下,优选为 $5 \times 10^{18} \text{atoms/cm}^3$ 以下,优选为 $1 \times 10^{18} \text{atoms/cm}^3$ 以下,优选为 $5 \times 10^{17} \text{atoms/cm}^3$ 以下,优选为 $1 \times 10^{16} \text{atoms/cm}^3$ 以下。另一方面,电极 23 的通过二次离子质谱分析法得到的氢浓度为 $8 \times 10^{19} \text{atoms/cm}^3$ 以上,优选为 $1 \times 10^{20} \text{atoms/cm}^3$ 以上,优选为 $5 \times 10^{20} \text{atoms/cm}^3$ 以上。另外,包含在电极 23 中的氢的浓度为半导体层 17 的 2 倍或 10 倍以上。

[0108] 通过将半导体层 17 的氢浓度设定在上述范围内,能够抑制半导体层 17 中作为载流子的电子的生成。

[0109] 另外,电极 23 的电阻率比半导体层 17 低。电极 23 的电阻率优选为半导体层 17 的电阻率的 1×10^8 倍以上且低于 1×10^1 倍,典型的电阻率是 $1 \times 10^{-3} \Omega \text{cm}$ 以上且低于 $1 \times 10^4 \Omega \text{cm}$ 或 $1 \times 10^{-3} \Omega \text{cm}$ 以上且低于 $1 \times 10^1 \Omega \text{cm}$ 。

[0110] 电极 23 与半导体层 17 同时形成,在形成后对电极 23 赋予导电性。通过采用该结构,能够减少制造成本。

[0111] 另外,电极 13 及电极 23 具有透光性。可以将 Cpix 作为具有透光性的电容器。因为电极 13 及电极 23 具有透光性,所以 Cpix 可以具有大电容。

[0112] 另外,作为其他结构,图 1A 可以为在液晶面板 41 一侧设置滤色片的结构。

[0113] 图 3 示出在液晶面板 41 一侧设置滤色片 24 的结构。通过采用该结构,能够减少触摸传感器 42 一侧的构件,并提高电极 33 表面的平坦性。

[0114] 注意,在图 3 的结构中,可以使用将电极 23 用作 Cpix 的一个电极的图 2 的结构。图 17 示出此时的截面示意图。

[0115] 〈截面示意图的变形实例(触摸传感器)〉

[0116] 作为其他结构,图 4 示出图 1A 所说明的截面示意图的变形实例。

[0117] 在图 1A 中,Cs 包括电极 37 和电极 33,但也可以采用其它结构。例如,可以使用图 4 的结构。

[0118] 在图 4 中,将另行设置的电极 43 用作 Cs 的一个电极。因此,Cs 包括电极 43 和电极 33。通过采用该结构,可以将 Cs 与晶体管 31 形成在不同的层中。因此,Cs 可以具有大电容。

[0119] 注意,电极 43 是具有透光性的导电层。例如,可以使用与电极 13 相同的材料形成。

[0120] 另外,作为其他结构,图 1A 可以为在触摸传感器 42 一侧设置滤色片的结构。

[0121] 图 5 示出在触摸传感器 42 一侧设置滤色片 44 的结构。当采用该结构时,为了确保电极 33 表面的平坦性,优选在滤色片 44 与电极 33 之间设置平坦化膜等。

[0122] 注意,在图 5 的结构中,可以使用将电极 23 用作 Cpix 的一个电极的图 2 的结构。图 18 示出此时的截面示意图。

[0123] 〈液晶面板、触摸传感器的电路图〉

[0124] 接着,说明组合图 1A 所示的包括晶体管 11 的液晶面板 41 的像素电路结构和图 1A 所示的包括晶体管 31 的触摸传感器 42 的电路结构的电路的一个例子以及工作的一个例子。

[0125] 图 6 示出组合液晶面板 41 的像素电路图和触摸传感器 42 的电路图的电路图。隔着液晶元件 LC 而上下示出液晶面板 41 的像素电路图和触摸传感器 42 的电路图。

[0126] 在液晶面板 41 一侧的电路图中,附记了在图 1A 的结构中使用的符号。另外,在图 6 中,一并示出了栅极线 GL、源极线 SL 和电容线 CpL。电容线 CpL 是被施加信号 CL 的布线。

[0127] 在触摸传感器 42 的电路图中,附记了在图 1A 的结构中使用的符号。另外,在图 6 中,一并示出了晶体管 M1 至 M3、公用线 COML、供应恒电位的读取电位 VPI 的布线、供应复位电位 VRES 的布线、复位线 RES、读取选择线 G1 和读取线 ML。公用线 COML 是被施加信号 COM 的布线。晶体管 M3 相当于图 1A 的晶体管 31。

[0128] 接着,图 7 示出图 6 电路图的时序图的一个例子。

[0129] 在图 7 中,分为写入图像数据 (Vdata) 的期间 P_W 和检测出检测对象的期间 P_TS 而进行说明。进一步将期间 P_TS 分为复位期间 Reset、非检测期间 (没有触摸 :without Cf) 和检测期间 (有触摸 :with Cf) 而进行说明。

[0130] 以各晶体管为 n 沟道型晶体管进行说明。此时,在被施加 H 电平信号时使晶体管成为导通状态,而在被施加 L 电平信号时使晶体管成为非导通状态。注意,在下面的描述中,当电极 37 的电位 FN 成为复位电位 VRES 时,将其作为 L 电平。

[0131] 首先,对期间 P_W 进行说明。

[0132] 在期间 P_W,使栅极线 GL 成为 H 电平,而使 Vpix 成为与施加到源极线 SL 的 Vdata 相同的电位。在此期间,触摸传感器的各信号为 L 电平,电极 37 处于电浮动状态。

[0133] 将 Vpix 的电位作为 Vdata 使栅极线 GL 成为 L 电平。因为晶体管 11 的关态电流低,因此在 Vpix 中保持着 Vdata。

[0134] 接着,对期间 P_TS 进行说明。

[0135] 在复位期间 Reset,使复位线 RES 成为 H 电平,而使电极 37 的电位 FN 成为与 VRES 相同的电位。

[0136] 将复位线 RES 设定为 L 电平。因为晶体管 M3 的关态电流低,因此在电极 37 中保持 VRES。

[0137] 在非检测期间 without Cf 及检测期间 with Cf,使读取选择线 G1 成为 H 电平。并且,使施加到公用线 COML 和电容线 CpL 的各信号以相同的周期变动。在这些情况下,如图 1B 所说明那样,电极 37 的电位 FN 的变化根据 Cf 的有无而产生差异。该差异被呈现为晶体管 M1 的导通状态。即,在没有 Cf 的情况下晶体管 M1 处于导通状态,而在有 Cf 的情况下晶体管 M1 处于非导通状态。

[0138] 当晶体管 M2 和 M1 都处于导通状态时,读取线 ML 的电位发生变化而电流流动。此

时,判断为没有 Cf。另外,当晶体管 M2 处于导通状态而晶体管 M1 处于非导通状态时,读取线 ML 的电位不会发生变化而电流不流动。此时,判断为有 Cf。

[0139] 图 8 示出将流过读取线 ML 的电流转换为电压的读出电路的电路图。

[0140] 图 8 示出图 6 所说明的触摸传感器的电路图和读出电路 CONV 的一个例子。读出电路 CONV 包括晶体管 M4。

[0141] 将包括晶体管 M4 的读出电路 CONV 用作源极跟随电路。电位 VP0 为高电源电位。信号 BR 被控制为在读取读取线 ML 的电位时使晶体管 M4 处于导通状态。在输出端子 OUT 中可以根据流过晶体管 M4 的电流将流过触摸传感器的电流转换为电压。

[0142] 注意,在触摸传感器中,构成电容器 Cs 的电极和读取线 ML 可以形成在不同的层中。

[0143] 作为一个例子,如图 9 所示,使用不同的层形成电容器的一个电极 37 和读取线 ML,并且以较细的宽度形成读取线 ML。通过采用该结构,能够减少寄生电容。由此,能够抑制触摸传感器的检测灵敏度的下降。

[0144] 在本发明的一个方式的结构中,使施加到公用线 COML 和电容线 CpL 的各信号以相同的周期变动。因此,能够检测出 Cf 而无需使施加到液晶元件 LC 的 Vdata 变动。在液晶元件中没有发生取向无序,因此能够得到良好的显示质量。

[0145] 注意,本实施方式所示的结构及方法等可以与其他实施方式所示的结构及方法等适当地组合而实施。

[0146] 实施方式 3

[0147] 在本实施方式中,说明实施方式 1、2 所说明的显示装置的截面图的详细结构。

[0148] 〈触摸面板的截面结构实例〉

[0149] 图 10 示出本发明的一个方式的显示装置的截面示意图。在图 10 所示的显示装置中,因为在一对衬底之间包括触摸传感器及液晶元件,所以能够实现薄型化。

[0150] 图 10 示出包括在显示装置中的端子部 250a、驱动电路部 250d 及像素部 250p 的截面图。另外,像素部 250p 具有以 R(红色)、G(绿色)、B(蓝色)三种颜色的像素呈现一个颜色的结构。注意,在此示出像素部 250p 中的 R(红色)像素 Pr 及 G(绿色)像素 Pg 的截面图,而省略 B(蓝色)像素。R(红色)像素 Pr 包括液晶元件 201r,G(绿色)像素 Pg 包括液晶元件 201g。

[0151] 另外,在显示装置中,层叠有液晶面板和触摸传感器。分别包括在液晶面板和触摸传感器的各驱动电路在驱动电路部 250d 中重叠。另外,包括在液晶面板的液晶元件与包括在触摸传感器的晶体管及电容器在像素部 250p 中重叠。

[0152] 注意,显示装置除了以 R(红色)、G(绿色)、B(蓝色)三种颜色的像素呈现一个颜色的结构之外例如可以采用:以 R(红色)、G(绿色)、B(蓝色)、W(白色)四种颜色的像素呈现一个颜色的结构;以 R(红色)、G(绿色)、B(蓝色)、Y(黄色)四种颜色的像素呈现一个颜色的结构等。对颜色要素没有特别的限制,也可以使用 RGBWY 以外的颜色,例如可以具有青色(cyan)、品红色(magenta)。

[0153] 首先,说明液晶面板一侧的结构。液晶面板包括端子部 250a、驱动电路部 250d 以及包含液晶元件的像素部 250p。

[0154] 在衬底 200a 上设置晶体管 202r、202g、204a、电容器 206r、206g、电极 208r、208g

以及连接电极 220a。连接电极 220a 设置在端子部 250a 中。晶体管 204a 设置在驱动电路部 250d 中。晶体管 202r、电容器 206r 及电极 208r 设置在 R(红色)像素 Pr 中。晶体管 202g、电容器 206g 及电极 208g 设置在 G(绿色)像素 Pg 中。

[0155] 晶体管 202r、202g 具有开关的功能。注意,晶体管 202r、202g 可以具有相同的结构。另外,电容器 206r、206g 可以具有相同的结构。或者,晶体管 202r、202g 也可以为不同的结构。另外,电容器 206r、206g 也可以为不同的结构。

[0156] 图 10 所示的晶体管 202r、202g、204a 为底栅结构的晶体管,但不局限于此。可以为顶栅结构的晶体管。另外,虽然示出沟道蚀刻型晶体管,但也可以采用沟道保护型。

[0157] 在晶体管 202r、202g、204a 上包括绝缘层 210a,在绝缘层 210a 上包括绝缘层 212a。

[0158] 绝缘层 210a 具有保护晶体管的沟道区域的功能。注意,也可以采用不设置绝缘层 210a 的结构。

[0159] 另外,绝缘层 212a 具有平坦化膜的功能。绝缘层 212a 使用具有耐热性的有机材料如聚酰亚胺树脂、丙烯酸树脂、聚酰亚胺酰胺树脂、苯并环丁烯树脂、聚酰胺树脂、环氧树脂等形成。另外,也可以层叠多个由上述材料形成的绝缘膜来形成绝缘层 212a。另外,也可以采用不设置绝缘层 212a 的结构。

[0160] 电极 208r 具有液晶元件 201r 的像素电极的功能,而电极 208g 具有液晶元件 201g 的像素电极的功能。电极 208r、208g 形成在绝缘层 212a 上。另外,电极 208r 在绝缘层 210a、212a 的开口部中与晶体管 202r 及电容器 206r 电连接。另外,电极 208g 在绝缘层 210a、212a 的开口部中与晶体管 202g 及电容器 206g 电连接。

[0161] 电极 208r、208g 使用对可见光具有透光性的导电膜或对可见光具有反射性的导电膜形成。对可见光具有透光性的导电膜例如优选使用包含选自铟(In)、锌(Zn)、锡(Sn)中的至少一种的材料。另外,对可见光具有透光性的导电膜典型地可以使用铟锡氧化物、含有氧化钨的铟氧化物、含有氧化钨的铟锌氧化物、含有氧化钛的铟氧化物、含有氧化钛的铟锡氧化物、铟锌氧化物、含有氧化硅的铟锡氧化物等导电性氧化物。对可见光具有反射性的导电膜例如可以使用含有铝或银的材料。

[0162] 注意,当电极 208r、208g 使用对可见光具有反射性的导电膜形成时,通过使绝缘层 212a 的一部分具有凹凸状,电极 208r、208g 成为凹凸状。其结果,当外光入射到电极 208r、208g 时,能够在电极 208r、208g 的表面使光漫反射,从而能够提高可见度。

[0163] 能够由在电极 208r、208g 与设置在衬底 200b 的电极 214 之间产生的电场来控制包含在液晶层 228 中的液晶分子的取向。

[0164] 液晶层 228 具有垂直电场方式液晶层。作为垂直电场方式液晶层的典型实例,有 TN(Twisted Nematic:扭曲向列)模式、STN(Super Twisted Nematic:超扭曲向列)模式、VA(Vertical Alignment:垂直取向)模式、MVA(Multi-domain Vertical Alignment:多畴垂直取向)模式等。下面,在本发明的一个方式中,说明 TN 模式的液晶层。

[0165] 另外,液晶层 228 可以使用热致液晶、低分子液晶、高分子液晶、高分子分散型液晶、铁电液晶、反铁电液晶等。这些液晶材料根据条件呈现出胆甾相、近晶相、立方相、手征向列相、各向同性相等。

[0166] 端子部 250a 包括连接电极 220a、各向异性导电膜 222a 以及 FPC224a。注意,连接

电极 220a 与具有晶体管 202r、202g、204a 的源电极及漏电极的功能的导电层在同一工序中形成。另外,连接电极 220a 通过各向异性导电膜 222a 与 FPC224a 所具有的端子电连接。

[0167] 接着,对触摸传感器一侧的结构进行说明。

[0168] 在衬底 200b 上设置晶体管 202t、204b、电容器 206t 以及连接电极 220b。连接电极 220b 设置在端子部 250b 中。晶体管 204b 设置在驱动电路部 250d 中。作为传感器的一部分的晶体管 202t 及电容器 206t 设置在像素部 250p 中。

[0169] 晶体管 202t 具有开关的功能。

[0170] 晶体管 202t 可以适当地使用与晶体管 202r、202g 同样的结构。或者,与晶体管 202r、202g 同样地,晶体管 202t 为底栅结构的晶体管,但不局限于此。也可以为顶栅结构的晶体管。另外,虽然示出沟道蚀刻型晶体管,但也可以采用沟道保护型。

[0171] 在晶体管 202t、204b 上包括绝缘层 210b,在绝缘层 210b 上包括绝缘层 211。注意,绝缘层 210b 具有使电极 238 露出的开口部。

[0172] 电容器 206t 包括电极 238、介电层以及电极 214。另外,电极 238 与晶体管 202t 连接。

[0173] 在此,由绝缘层 211、遮光层 BM、着色层 CFr、CFg 以及绝缘层 212b 构成电容器 206t 的介电层。注意,电容器 206t 的介电层具有绝缘层 211、遮光层 BM、着色层 CFr、CFg 和绝缘层 212b 中的一种以上即可。

[0174] 在与液晶元件 201r 重叠的位置设置着色层 CFr,而在与液晶元件 201g 重叠的位置设置着色层 CFg。在驱动电路部 250d 的与晶体管 204b、204a 重叠的区域以及像素部 250p 的与晶体管 202r、202g、202t 重叠的区域设置遮光层 BM。注意,也可以设置着色层代替遮光层 BM。

[0175] 遮光层 BM 阻挡从背光灯及显示装置的外侧照射到晶体管 202r、202g、202t、204a、204b 的光。其结果,能够抑制起因于光照射的晶体管 202r、202g、202t、204a、204b 的电特性变动。遮光层 BM 可以使用阻挡来自背光灯或显示装置的外侧的光的材料,例如使用金属材料、或者包含颜料或染料的树脂材料形成遮光层 BM 即可。

[0176] 着色层为使特定波长区域的光透过的层。例如,可以使用透过红色波长区域的光的红色 (R) 着色层、透过绿色波长区域的光的绿色 (G) 着色层、透过蓝色波长区域的光的蓝色 (B) 着色层等。在此,示出红色 (R) 着色层 CFr 及绿色 (G) 着色层 CFg。

[0177] 另外,绝缘层 212b 具有覆盖遮光层 BM 及着色层 CFr、CFg 的保护层的功能。通过设置绝缘层 212b,能够防止包含在遮光层 BM 及着色层 CFr、CFg 中的杂质等扩散到液晶层 228。绝缘层 212b 使用具有透光性的材料形成即可,例如可以利用使用氮化硅、氧化硅等的无机绝缘膜或使用丙烯酸树脂、聚酰亚胺等的有机绝缘膜形成。再者,还可以采用有机绝缘膜与无机绝缘膜的叠层结构。

[0178] 电极 238 配置为矩阵状。注意,电极 238 的面积可以比具有像素电极的功能的电极 208r、208g 大。例如,一个电极 238 可以以与设置在数百至数千个像素且具有像素电极的功能的电极重叠的方式设置。

[0179] 电极 214 具有液晶元件 201r、201g 的对置电极的功能。电极 214 具有透光性。电极 214 可以适当地使用与对可见光具有透光性的导电膜同样的材料。

[0180] 注意,电极 214 以与配置为矩阵状的多个电极 238 及晶体管 202t 重叠的方式设

置。

[0181] 端子部 250b 包括连接电极 220b、各向异性导电膜 222b 以及 FPC224b。注意,连接电极 220b 与具有晶体管 202t、204b 的源电极及漏电极的功能的导电膜在同一工序中形成。另外,连接电极 220b 通过各向异性导电膜 222b 与 FPC224b 所具有的端子电连接。

[0182] 另外,在衬底 200a 与衬底 200b 之间设置间隔物 216。间隔物 216 是通过选择性地对绝缘膜进行蚀刻而得到的柱状的间隔物,用来控制液晶层 228 的厚度(盒厚(cell gap))。此外,作为间隔物 216,也可以使用球状间隔物。

[0183] 注意,在液晶面板中,在绝缘层 212a 及电极 208r、208g 上包括具有取向膜的功能的绝缘层 226a。另外,在触摸传感器中,在绝缘层 212b 及电极 214 上包括具有取向膜的功能的绝缘层 226b。另外,根据构成液晶层 228 的液晶材料也可以不设置绝缘层 226a、226b。

[0184] 另外,虽然未图示,但是在显示装置中衬底 200b 和衬底 200a 由密封剂固定。另外,显示装置在由衬底 200b 及衬底 200a 及密封剂围绕的区域中包括液晶层 228。

[0185] 注意,在此示出了液晶面板及触摸传感器分别具有在衬底 200b、200a 上形成驱动电路部的结构的情况,也可以将驱动电路的一部分形成于衬底 200b、200a 上,并将另行准备的驱动电路衬底(例如,包括单晶半导体膜或多晶半导体膜的驱动电路)作为驱动电路部的其他部分而安装在衬底 200b、200a 上。

[0186] 另外,对另行形成的驱动电路衬底的连接方法没有特别的限制,可以采用 COG(Chip On Glass:玻璃覆晶封装)方法、引线键合方法等。注意,本说明书中的显示装置是指图像显示装置或光源(包括照明装置等)。另外,显示装置在其范畴中还包括:安装有诸如 FPC、TCP(Tape Carrier Package:载带封装)的连接器的模块;在 TCP 的端部设置有印刷线路板的模块;或者通过 COG 方式将驱动电路衬底或 IC(集成电路)直接安装到显示元件的模块。

[0187] 另外,在本实施方式中使用的晶体管包括高度纯化且氧空缺的形成得到抑制的氧化物半导体层。这种晶体管可以得到较高的场效应迁移率,所以能够进行高速驱动。例如,通过将这种能够进行高速驱动的晶体管用于显示装置,可以将像素部的开关晶体管和用于驱动电路部的驱动晶体管形成在同一个衬底上。换言之,因为作为驱动电路不需要另行使用由硅片等形成的半导体装置,所以可以缩减半导体装置的构件数量。另外,通过在像素部中也使用能够进行高速驱动的晶体管,可以提供高质量的图像。

[0188] 注意,在图 10 中,包含在像素部 250p 中的晶体管 202r、202g 与包含在驱动电路部 250d 中的晶体管 204a 具有尺寸相同的结构,但不局限于此。可以适当地改变用于像素部 250p 及驱动电路部 250d 的晶体管的尺寸(L/W)或使用的晶体管数量等。

[0189] 另外,虽然在图 10 中未图示,但是可以在显示装置中适当地设置偏振构件、相位差构件、抗反射构件等光学构件(光学衬底)等。例如,也可以使用利用偏振衬底以及相位差衬底的圆偏振。此外,作为光源,也可以使用背光灯、侧光灯、前光灯等。

[0190] 接着,说明设置在衬底 200a、200b 的晶体管及电容器的详细结构。在此,作为晶体管,以晶体管 202r 为代表进行说明。另外,作为包括在晶体管中的半导体层使用氧化物半导体层来进行说明。

[0191] 〈晶体管 202r 及电容器 206r 的结构〉

[0192] 图 11A 至图 11C 示出晶体管 202r 及电容器 206r 的俯视示意图及截面示意图。图

11A 是晶体管 202r 及电容器 206r 的俯视示意图,图 11B 是图 11A 的点划线 A-B 间的截面示意图,图 11C 是图 11A 的点划线 C-D 间的截面示意图。注意,在图 11A 中,为了明确起见,省略了衬底 200a、绝缘层 209a、绝缘层 235、绝缘层 210a 等。

[0193] 图 11A 至图 11C 所示的晶体管 202r 包括:绝缘层 209a 上的具有栅电极的功能的导电层 233;导电层 233 上的具有栅极绝缘膜的功能的绝缘层 235;隔着绝缘层 235 与导电层 233 重叠的氧化物半导体层 237;以及接触于氧化物半导体层 237 的一对导电层 239、240。绝缘层 209a 形成在衬底 200a 上。注意,绝缘层 209a 也可以不在衬底 200a 上设置。另外,也可以在绝缘层 235、氧化物半导体层 237 及一对导电层 239、240 上形成具有保护膜的功能的绝缘层 210a。

[0194] 虽然对衬底 200a 的材质等没有大的限制,但至少需要能够承受后面的加热处理的程度的耐热性。

[0195] 例如,可以作为衬底 200a 使用各种衬底形成晶体管。对衬底的种类没有特别的限制。作为该衬底的一个例子,可以举出半导体衬底(例如,单晶衬底或硅衬底)、SOI(Silicon on Insulator:绝缘体上的硅)衬底、玻璃衬底、石英衬底、塑料衬底、金属衬底、不锈钢衬底、包含不锈钢箔的衬底、钨衬底、包含钨箔的衬底、柔性衬底、贴合薄膜、包含纤维状材料的纸或者基材薄膜等。作为玻璃衬底的一个例子,可以举出钡硼硅酸盐玻璃衬底、铝硼硅酸盐玻璃衬底、钠钙玻璃衬底等。作为柔性衬底、贴合薄膜、基材薄膜等的一个例子,可以举出如下。例如,可以举出以聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)、聚醚砜(PES)为代表的塑料。或者,作为一个例子,可以举出丙烯酸树脂等合成树脂等。作为一个例子,可以举出聚丙烯、聚酯、聚氟乙烯、聚氯乙烯等。作为一个例子,可以举出聚酰胺、聚酰亚胺、芳族聚酰胺、环氧树脂、无机蒸镀薄膜、纸等。尤其是,通过使用半导体衬底、单晶衬底或 SOI 衬底等制造晶体管,能够制造特性、尺寸或形状等的偏差小、电流能力高且尺寸小的晶体管。当利用上述晶体管构成电路时,能够实现电路的低功耗化或高集成化。

[0196] 另外,也可以作为衬底 200a 使用柔性衬底并在柔性衬底上直接形成晶体管 202r。或者,也可以在衬底 200a 与晶体管 202r 之间设置剥离层。剥离层可以在如下情况下使用,即在剥离层上制造半导体装置的一部分或全部,然后使其从衬底 200a 分离并转置到其他衬底上的情况。此时,可以将晶体管 202r 转置到耐热性低的衬底或柔性衬底上。另外,作为上述剥离层,例如可以使用钨膜与氧化硅膜的无机膜的叠层结构或在衬底上形成有聚酰亚胺等有机树脂膜的结构等。

[0197] 作为转置晶体管的衬底的一个例子,除了上述的可以形成晶体管的衬底之外,还可以使用纸衬底、玻璃纸衬底、芳族聚酰胺薄膜衬底、聚酰亚胺薄膜衬底、石材衬底、木材衬底、布衬底(包括天然纤维(丝、棉、麻)、合成纤维(尼龙、聚氨酯、聚酯)或再生纤维(醋酸酯纤维、铜氨纤维、人造纤维、再生聚酯)等)、皮革衬底、橡胶衬底等。通过使用上述衬底,能够形成特性良好的晶体管或功耗低的晶体管,能够提供耐久性高且耐热性高的装置,或能够实现轻量化或薄型化。

[0198] 注意,具有基底膜的功能的绝缘层 209a 使用氧化硅、氧氮化硅、氮化硅、氮氧化硅、氧化镓、氧化铟、氧化钪、氧化铝、氧氮化铝等形成。另外,通过将氮化硅、氧化镓、氧化铟、氧化钪、氧化铝等用于绝缘膜 209a,可以抑制碱金属、水、氢等杂质从衬底 200a 扩散到

氧化物半导体层 237 中。

[0199] 具有栅电极的功能的导电层 233 使用选自铝、铬、铜、钽、钛、钼、镍、铁、钴、钨中的金属元素、以上述金属元素为成分的合金或组合上述金属元素的合金等形成。另外,也可以使用选自锰和锆中的任一种或多种的金属元素形成。此外,导电层 233 可以具有单层结构或者两层以上的叠层结构。例如,有包含硅的铝膜的单层结构、包含锰的铜膜的单层结构、在铝膜上层叠钛膜的两层结构、在氮化钛膜上层叠钛膜的两层结构、在氮化钛膜上层叠钨膜的两层结构、在氮化钼膜或氮化钨膜上层叠钨膜的两层结构、在包含锰的铜膜上层叠铜膜的两层结构、依次层叠钛膜、铝膜及钛膜的三层结构、依次层叠包含锰的铜膜、铜膜及包含锰的铜膜的三层结构等。此外,也可以使用组合铝与选自钛、钽、钨、钼、铬、钕和铈中的一种或多种而成的合金膜或氮化膜。

[0200] 此外,导电层 233 可以与电极 208r、208g 同样地使用对可见光具有透光性的导电膜形成。另外,也可以采用上述具有透光性的导电性材料和上述金属元素的叠层结构。

[0201] 另外,通过作为绝缘层 235 设置具有阻挡氧、氢、水等的效果的膜,能够防止氧从氧化物半导体层 237 扩散到外部,并能够防止氢、水等从外部侵入氧化物半导体层 237。具有阻挡氧、氢、水等的效果的膜使用氧化铝、氧氮化铝、氧化镓、氧氮化镓、氧化铟、氧氮化铟、氧化铪、氧氮化铪等形成。

[0202] 此外,通过使用硅酸铪 (HfSiO_x)、添加有氮的硅酸铪 ($\text{HfSi}_x\text{O}_y\text{N}_z$)、添加有氮的铝酸铪 ($\text{HfAl}_x\text{O}_y\text{N}_z$)、氧化铪、氧化铟等 high-k 材料形成绝缘层 235,能够降低晶体管的栅极漏电流。

[0203] 绝缘层 235 的厚度为 5nm 以上且 400nm 以下,更优选为 10nm 以上且 300nm 以下,进一步优选为 50nm 以上且 250nm 以下。

[0204] 氧化物半导体层 237 使用至少包含 In 或 Zn 的金属氧化物形成,典型的是,使用 In-Ga 氧化物、In-Zn 氧化物、In-M-Zn 氧化物 (M 为 Al、Ga、Y、Zr、La、Ce 或 Nd) 等形成。

[0205] 另外,在氧化物半导体层 237 使用 In-M-Zn 氧化物形成的情况下,In 和 M 之和为 100atomic% 时的 In 和 M 的原子百分比优选为如下:In 高于 25atomic%,并且 M 低于 75atomic%,更优选为如下:In 高于 34atomic%,并且 M 低于 66atomic%。

[0206] 氧化物半导体层 237 的能隙为 2eV 以上,优选为 2.5eV 以上,更优选为 3eV 以上。如此,通过使用能隙宽的氧化物半导体,能够降低晶体管 202r 的关态电流。

[0207] 氧化物半导体层 237 的厚度为 3nm 以上且 200nm 以下,优选为 3nm 以上且 100nm 以下,更优选为 3nm 以上且 50nm 以下。

[0208] 当使用 In-M-Zn 氧化物 (M 为 Al、Ga、Y、Zr、La、Ce 或 Nd) 形成氧化物半导体层 237 时,用来形成 In-M-Zn 氧化物的溅射靶材的金属元素的原子个数比优选满足 $\text{In} \geq \text{M}$ 及 $\text{Zn} \geq \text{M}$ 。这种溅射靶材的金属元素的原子个数比优选为 $\text{In}:\text{M}:\text{Zn} = 1:1:1$ 、 $\text{In}:\text{M}:\text{Zn} = 1:1:1.2$ 、 $\text{In}:\text{M}:\text{Zn} = 3:1:2$ 、 $\text{In}:\text{M}:\text{Zn} = 4:1:4.1$ 。另外,所形成的氧化物半导体层 237 的金属元素的原子个数比各自作为误差而包括上述溅射靶材中包含的金属元素的原子个数比的 $\pm 40\%$ 的变动。

[0209] 另外,溅射靶材根据所形成的氧化物半导体膜的组成适当地选择即可。注意,通过使用多晶靶材,能够形成将在后面说明的 CAAC-OS 膜及微晶氧化物半导体膜。

[0210] 氧化物半导体所含有的氢与键合于金属原子的氧起反应而生成水,与此同时在发

生氧脱离的晶格（或氧脱离的部分）中形成氧空缺。当氢进入该氧空缺时，有时会生成作为载流子的电子。另外，当氢的一部分和键合于金属原子的氧发生键合时，有时会生成作为载流子的电子。因此，具有含有氢的氧化物半导体的晶体管容易具有常开启特性。

[0211] 由此，优选尽可能地减少氧化物半导体层 237 中的氧空缺及氢。具体而言，在氧化物半导体层 237 中，通过二次离子质谱法 (SIMS:Secondary Ion Mass Spectrometry) 得到的氢浓度为 5×10^{19} atoms/cm³ 以下，更优选为 1×10^{19} atoms/cm³ 以下，更优选为 5×10^{18} atoms/cm³ 以下，更优选为 1×10^{18} atoms/cm³ 以下，更优选为 5×10^{17} atoms/cm³ 以下，进一步优选为 1×10^{16} atoms/cm³ 以下。其结果，晶体管 202r 具有正的阈值电压的电特性（也称为常关闭特性）。

[0212] 另外，当氧化物半导体层 237 包含第 14 族元素之一的硅或碳时，氧化物半导体层 237 中的氧空缺增加，会使得氧化物半导体层 237 变为 n 型。因此，将氧化物半导体层 237 中的硅或碳的浓度（通过二次离子质谱分析法得到的浓度）设定为 2×10^{18} atoms/cm³ 以下，优选为 2×10^{17} atoms/cm³ 以下。其结果，晶体管 202r 具有正的阈值电压的电特性（也称为常关闭特性）。

[0213] 另外，在氧化物半导体层 237 中，将通过二次离子质谱分析法得到的碱金属或碱土金属的浓度设定为 1×10^{18} atoms/cm³ 以下，优选为 2×10^{16} atoms/cm³ 以下。碱金属及碱土金属在与氧化物半导体键合时有时会生成载流子，而使晶体管的关态电流增大。因此，优选降低氧化物半导体层 237 的碱金属或碱土金属的浓度。其结果，晶体管 202r 具有正的阈值电压的电特性（也称为常关闭特性）。

[0214] 另外，当在氧化物半导体层 237 中含有氮时，生成作为载流子的电子，并且载流子密度增加，从而容易使氧化物半导体层 237 变为 n 型。其结果，晶体管容易具有常开启特性。因此，在氧化物半导体层 237 中，优选尽可能地减少氮，例如，通过二次离子质谱分析法得到的氮浓度优选为 5×10^{18} atoms/cm³ 以下。

[0215] 通过减少氧化物半导体层 237 中的杂质，能够降低氧化物半导体层 237 的载流子密度。因此，氧化物半导体层 237 的载流子密度为 1×10^{17} 个/cm³ 以下，优选为 1×10^{15} 个/cm³ 以下，更优选为 1×10^{13} 个/cm³ 以下，进一步优选为 1×10^{11} 个/cm³ 以下。

[0216] 注意，可以在氧化物半导体层 237 中层叠金属元素的原子个数比不同的多个氧化物半导体层。例如，如图 14A 所示，可以在绝缘层 235 上依次层叠氧化物半导体层 237、248。或者，如图 14B 所示，可以在绝缘层 235 上依次层叠氧化物半导体层 249、237、248。氧化物半导体层 248、249 的金属元素的原子个数比与氧化物半导体层 237 不同。

[0217] 通过将杂质浓度低且缺陷态密度低的氧化物半导体用于氧化物半导体层 237，能够制造具有更优良的电特性的晶体管。在此，将杂质浓度较低且缺陷态密度较低（氧空缺少）的状态称为高纯度本征或实质上高纯度本征。因为高纯度本征或实质上高纯度本征的氧化物半导体的载流子发生源较少，所以有时可以降低载流子密度。由此，沟道区域形成在使用该氧化物半导体形成的氧化物半导体层 237 中的晶体管容易具有正的阈值电压的电特性（也称为常关闭特性）。此外，高纯度本征或实质上高纯度本征的氧化物半导体具有较低的缺陷态密度，因此有时其陷阱态密度也变低。此外，使用高纯度本征或实质上高纯度本征的氧化物半导体形成氧化物半导体层 237 的晶体管的关态电流显著小，在源电极与漏电极间的电压（漏极电压）在 1V 至 10V 的范围内时，关态电流可以为半导体参数分析仪的测

量极限以下,即 $1 \times 10^{13} \text{A}$ 以下。因此,有时沟道区域形成在该氧化物半导体层 237 中的晶体管的电特性变动小,从而成为可靠性高的晶体管。

[0218] 另外,可以形成由硅或硅锗形成的半导体层代替氧化物半导体层 237。由硅或硅锗形成的半导体层可以适当地具有非晶结构、多晶结构、单晶结构。

[0219] 一对导电层 239、240 具有源电极及漏电极的功能。一对导电层 239、240 适当地使用具有栅电极的功能的导电层 233 的材料形成。

[0220] 注意,在本实施方式中,将一对导电层 239、240 设置于氧化物半导体层 237 与绝缘层 210a 之间,但也可以设置于绝缘层 235 与氧化物半导体层 237 之间。

[0221] 绝缘层 210a 具有保护晶体管的沟道区域的功能。绝缘层 210a 使用氧化硅、氧氮化硅、氧化铝、氧氮化铝、氧化镓、氧氮化镓、氧化钪、氧氮化钪、氧化铪、氧氮化铪等的氧化物绝缘膜、氮化硅、氮化铝等的氮化物绝缘膜形成。绝缘层 210a 可以采用单层结构或叠层结构。

[0222] 另外,通过作为绝缘层 210a 设置具有阻挡氧、氢、水等的效果的绝缘膜,能够防止氧从氧化物半导体层 237 扩散到外部,并能够防止氢、水等从外部侵入氧化物半导体层 237。具有阻挡氧、氢、水等的效果的绝缘膜使用氧化铝、氧氮化铝、氧化镓、氧氮化镓、氧化钪、氧氮化钪、氧化铪、氧氮化铪等形成。

[0223] 另外,绝缘层 210a 优选使用包含超过化学计量组成的氧的氧化物绝缘膜形成。通过加热使氧的一部分从包含超过化学计量组成的氧的氧化物绝缘膜中脱离。包含超过化学计量组成的氧的氧化物绝缘膜是 TDS (Thermal Desorption Spectroscopy: 热脱附谱) 分析中的、膜表面温度为 100°C 以上且 700°C 以下或 100°C 以上且 500°C 以下的范围内的、氧原子脱离量为 $1.0 \times 10^{18} \text{atoms/cm}^3$ 以上,优选为 $3.0 \times 10^{20} \text{atoms/cm}^3$ 以上的氧化物绝缘膜。能够通过加热处理将包含在绝缘层 210a 中的氧移动到氧化物半导体层 237,并能够降低氧化物半导体层 237 中的氧空缺。

[0224] 接着,说明电容器 206r 的结构。电容器 206r 包括设置于绝缘层 209a 上且具有电容布线功能的导电层 234、绝缘层 235 以及隔着绝缘层 235 与导电层 234 重叠的导电层 240。

[0225] 导电层 234 与晶体管 202r 的导电层 233 同时形成。绝缘层 235 不仅具有晶体管 202r 的栅极绝缘膜的功能,还具有电容器 206r 的介质层的功能。导电层 240 不仅具有晶体管 202r 的源电极或漏电极的功能,还具有电容器 206r 的电容电极的功能。

[0226] 即,电容器 206r 与晶体管 202r 的工序同时形成。注意,电容器 206r 不局限于图 11A 至图 11C 所示的结构。例如,可以在绝缘层 235 与导电层 240 之间包括氧化物半导体层。或者,可以使用导电层 234 和导电层 240 中的一个以上、图 10 所示的绝缘层 210a、212a 以及电极 208r 形成电容器。

[0227] 另外,包含在电容器 206r 中的导电层可以使用对可见光具有透光性的导电膜形成。通过采用该结构,能够提高像素的开口率。由于开口率得到提高,即便减弱背光灯的光也能够以相同亮度进行显示,所以可以实现低功耗化。

[0228] 〈晶体管 202r 的变形实例〉

[0229] 使用图 12A 至图 12C 对晶体管 202r 的变形实例进行说明。图 12A 至图 12C 所示的晶体管的特征是具有双栅结构。

[0230] 图 12A 至图 12C 示出半导体装置所包括的晶体管 202r 的俯视示意图及截面示意图。图 12A 是晶体管的俯视示意图,图 12B 是图 12A 的点划线 A-B 间的截面示意图,图 12C 是图 12A 的点划线 C-D 间的截面示意图。注意,在图 12A 中,为了明确起见,省略衬底 200a、绝缘层 209a、绝缘层 235、绝缘层 210a、绝缘层 212a 等。

[0231] 图 12A 至图 12C 所示的晶体管包括:绝缘层 209a 上的具有栅电极的功能的导电层 233;导电层 233 上的具有栅极绝缘膜的功能的绝缘层 235;隔着绝缘层 235 与导电层 233 重叠的氧化物半导体层 237;接触于氧化物半导体层 237 的一对导电层 239、240;氧化物半导体层 237、一对导电层 239、240 上的绝缘层 210a;绝缘层 210a 上的绝缘层 212a;以及绝缘层 212a 上的具有栅电极的功能的导电层 242。导电层 242 在绝缘层 235、210a、212a 的开口部 244 中与导电层 233 连接。

[0232] 注意,如图 12C 所示,在沟道宽度方向上氧化物半导体层 237 的侧面面向导电层 242,因此在氧化物半导体层 237 中,载流子不仅流过绝缘层 235 及绝缘层 210a 与氧化物半导体层 237 的界面处还流过氧化物半导体层 237 的内部,由此晶体管中的载流子的移动量增加。其结果,晶体管的通态电流增大,并且场效应迁移率也得到提高。另外,导电层 242 的电场影响到氧化物半导体层 237 的侧面或包含侧面及其附近的端部,因此能够抑制在氧化物半导体层 237 的侧面或端部发生寄生沟道。

[0233] 图 12A 至图 12C 所示的晶体管与图 11A 至图 11C 所示的晶体管相比,场效应迁移率高,且通态电流大。因此,通过作为设置于驱动电路部 250d 中的晶体管使用图 12A 至图 12C 所示的结构晶体管,可以制造能够高速工作的驱动电路部。另外,能够缩小驱动电路部 250d 的占有面积,而能够增大像素部 250p 的面积。另外,通过将通态电流大的晶体管设置于像素部 250p 中,即便在大型显示装置或高清晰显示装置中布线数量增加也能够减少各布线中的信号延迟,从而能够抑制显示不均匀。注意,驱动电路部 250d 所包括的多个晶体管既可以全部具有相同的结构,也可以具有两种以上的结构。另外,像素部 250p 所包括的多个晶体管既可以全部具有相同的结构,也可以具有两种以上的结构。

[0234] 〈晶体管 202t 及电极 238 的构造〉

[0235] 图 13 示出包括在触摸传感器中的晶体管 202t 及电极 238 的截面示意图。在绝缘层 209b 上形成晶体管 202t。绝缘层 209b 适当地使用绝缘层 209a 的材料形成。另外,绝缘层 209b 形成在衬底 200b 上。

[0236] 图 13 所示的晶体管 202t 可以具有与晶体管 202r 同样的结构。

[0237] 电极 238 形成在绝缘层 235 上。另外,电极 238 与晶体管 202t 的导电层 240 连接。

[0238] 另外,在晶体管 202t 上形成绝缘层 210b。注意,绝缘层 210b 包括露出电极 238 的开口部。另外,在绝缘层 210b 及电极 238 上形成绝缘层 211。

[0239] 电极 238 通过对与氧化物半导体层 237 同时形成的氧化物半导体膜进行加工来形成。因此,电极 238 具有与氧化物半导体层 237 同样的金属元素。另外,电极 238 具有与氧化物半导体层 237 同样的结晶结构或不同的结晶结构。然而,通过使与氧化物半导体层 237 同时形成的氧化物半导体层包含杂质或氧空缺,使其成为电极 238。作为包含在电极 238 中的杂质的典型实例,有稀有气体、氢、硼、氮、氟、铝和磷中的一种以上。作为稀有气体的典型实例,有氦、氖、氩、氪及氙。

[0240] 因此,氧化物半导体层 237 和电极 238 都形成在绝缘层 235 上,但杂质浓度各

不同。具体而言,与氧化物半导体层 237 相比,电极 238 的杂质浓度高。例如,氧化物半导体层 237 的通过二次离子质谱分析法得到的氢浓度为 $5 \times 10^{19} \text{atoms/cm}^3$ 以下,优选为 $5 \times 10^{18} \text{atoms/cm}^3$ 以下,优选为 $1 \times 10^{18} \text{atoms/cm}^3$ 以下,优选为 $5 \times 10^{17} \text{atoms/cm}^3$ 以下,优选为 $1 \times 10^{16} \text{atoms/cm}^3$ 以下。另一方面,电极 238 的通过二次离子质谱分析法得到的氢浓度为 $8 \times 10^{19} \text{atoms/cm}^3$ 以上,优选为 $1 \times 10^{20} \text{atoms/cm}^3$ 以上,优选为 $5 \times 10^{20} \text{atoms/cm}^3$ 以上。另外,包含在电极 238 中的氢的浓度为氧化物半导体层 237 的 2 倍或 10 倍以上。

[0241] 通过将氧化物半导体层 237 的氢浓度设定在上述范围内,能够抑制氧化物半导体层 237 中作为载流子的电子的生成。其结果,晶体管 202t 具有正的阈值电压的电特性(还称为常关闭特性)。

[0242] 另外,电极 238 的电阻率比氧化物半导体层 237 低。电极 238 的电阻率优选为氧化物半导体层 237 的电阻率的 1×10^8 倍以上且低于 1×10^1 倍,典型的是 $1 \times 10^3 \Omega \text{cm}$ 以上且低于 $1 \times 10^4 \Omega \text{cm}$ 或 $1 \times 10^3 \Omega \text{cm}$ 以上且低于 $1 \times 10^1 \Omega \text{cm}$ 。

[0243] 通过将氧化物半导体层 237 同时形成的氧化物半导体层暴露于等离子体,可以对氧化物半导体层造成损伤而形成氧空缺。例如,当在氧化物半导体层上利用等离子体 CVD 法或溅射法形成膜时,氧化物半导体层被暴露于等离子体而形成氧空缺。或者,在用来在绝缘层 210a 中形成开口部的蚀刻处理中,氧化物半导体层被暴露于等离子体而形成氧空缺。或者,氧化物半导体层被暴露于氧和氢的混合气体、氢、稀有气体、氨等的等离子体,由此形成氧空缺。另外,通过对氧化物半导体层添加杂质,可以在形成氧空缺的同时将杂质添加到氧化物半导体层中。作为杂质的添加方法,有离子掺杂法、离子注入法、等离子体处理法等。在采用等离子体处理法的情况下,在包含所添加的杂质的气体气氛下使等离子体产生,并进行等离子体处理,而使加速的杂质离子碰撞氧化物半导体层,由此可以在氧化物半导体层中形成氧空缺。

[0244] 当在因添加杂质元素而形成有氧空缺的氧化物半导体层中包含杂质,作为一个例子包含氢时,氢进入氧空缺位点(site)而在导带附近形成施主能级。其结果,氧化物半导体层的导电率变高,而成为导电体。可以将成为导电体的氧化物半导体层称为氧化物导电体层。即,可以说氧化物半导体层 237 由氧化物半导体形成,电极 238 由氧化物导电体层形成。另外,可以说电极 238 由导电性高的氧化物半导体层形成。此外,还可以说电极 238 由导电性高的金属氧化物层形成。

[0245] 注意,一般而言,氧化物半导体层的能隙大,因此对可见光具有透光性。另一方面,氧化物导电体层是在导带附近具有施主能级的氧化物半导体层。因此,起因于该施主能级的吸收的影响小,而对可见光具有与氧化物半导体层相同程度的透光性。

[0246] 绝缘层 210b、211 可以使用与绝缘层 210a 同样的材料形成。

[0247] 注意,绝缘层 211 优选包含氢。因为电极 238 接触于绝缘层 211,所以能够将绝缘层 211 所包含的氢扩散到与氧化物半导体层 237 同时形成的氧化物半导体层中。其结果,可以对与氧化物半导体层 237 同时形成的氧化物半导体层添加杂质。

[0248] 再者,绝缘层 210b 优选使用包含超过化学计量组成的氧的氧化物绝缘层形成,并且绝缘层 211 优选使用包含氢的绝缘层形成。通过使包含在绝缘层 210b 中的氧移动到晶体管 202t 的氧化物半导体层 237 中,可以减少氧化物半导体层 237 的氧空缺量,而能够降低晶体管 202t 的电特性变动,并且,通过使包含在绝缘层 211 中的氢移动到电极 238 中,能

够提高电极 238 的导电性。

[0249] 注意,电极 238 可以使用对可见光具有透光性的导电层形成。

[0250] 在图 13 中,与晶体管的氧化物半导体层同时形成成为电容器的一个电极的电极。因此,不需要形成另一个导电层的工序来形成电容器,因此能够减少制造工序数。

[0251] 另外,在本实施方式所示的显示装置中,通过根据电极 214 的电位变化而改变导电层 234 的电位,能够使包含在液晶元件中的具有像素电极的功能的电极的电位根据电极 214 的电位变化而发生变化。其结果,能够使包含在液晶元件中的一对电极之间的电场为恒定,从而可以得到优异的显示质量。

[0252] 本实施方式所示的结构可以与其他实施方式所示的结构适当地组合而实施。

[0253] 实施方式 4

[0254] 〈氧化物半导体膜的结构〉

[0255] 在本实施方式中,说明可用于晶体管的氧化物半导体膜的结构。

[0256] 氧化物半导体膜大致分为非单晶氧化物半导体膜和单晶氧化物半导体膜。非单晶氧化物半导体膜包括 CAAC-OS (C-Axis Aligned Crystalline Oxide Semiconductor:c 轴取向结晶氧化物半导体) 膜、多晶氧化物半导体膜、微晶氧化物半导体膜以及非晶氧化物半导体膜等。

[0257] 首先,说明 CAAC-OS 膜。

[0258] CAAC-OS 膜是包含呈 c 轴取向的多个结晶部的氧化物半导体膜之一。

[0259] 通过利用透射电子显微镜 (TEM:Transmission Electron Microscope) 观察 CAAC-OS 膜的亮视场像及衍射图案的复合分析图像 (也称为高分辨率 TEM 图像),可以确认多个结晶部。另一方面,即使通过高分辨率 TEM 图像也难以确认结晶部与结晶部之间的明确的边界,即晶界 (grain boundary)。因此,可以说在 CAAC-OS 膜中,不容易发生由晶界引起的电子迁移率的下降。

[0260] 根据从大致平行于样品面的方向观察的 CAAC-OS 膜的截面的高分辨率 TEM 图像可知在结晶部中金属原子排列为层状。金属原子的各层具有反映了形成 CAAC-OS 膜的面 (也称为被形成面) 或 CAAC-OS 膜的顶面的形状并以平行于 CAAC-OS 膜的被形成面或顶面的方式排列。

[0261] 另一方面,根据从大致垂直于样品面的方向观察的 CAAC-OS 膜的平面的高分辨率 TEM 图像可知在结晶部中金属原子排列为三角形状或六角形状。但是,在不同的结晶部之间金属原子的排列没有规律性。

[0262] 使用 X 射线衍射 (XRD:X-Ray Diffraction) 装置对 CAAC-OS 膜进行结构分析时,例如,当利用 out-of-plane 法分析包括 InGaZnO_4 结晶的 CAAC-OS 膜时,在衍射角 (2θ) 为 31° 附近时常出现峰值。由于该峰值来源于 InGaZnO_4 结晶的 (009) 面,由此可知 CAAC-OS 膜中的结晶具有 c 轴取向性,并且 c 轴朝向大致垂直于 CAAC-OS 膜的被形成面或顶面的方向。

[0263] 注意,当利用 out-of-plane 法分析包括 InGaZnO_4 结晶的 CAAC-OS 膜时,除了在 2θ 为 31° 附近的峰值之外,有时还在 2θ 为 36° 附近观察到峰值。 2θ 为 36° 附近的峰值意味着 CAAC-OS 膜的一部分中含有不具有 c 轴取向的结晶。优选的是,CAAC-OS 膜在 2θ 为 31° 附近时出现峰值而在 2θ 为 36° 附近时不出现峰值。

[0264] CAAC-OS 膜是杂质浓度低的氧化物半导体膜。杂质是指氢、碳、硅、过渡金属元素等氧化物半导体膜的主要成分以外的元素。尤其是,某一种元素如硅等与氧的键合力比构成氧化物半导体膜的金属元素与氧的键合力强,该元素会夺取氧化物半导体膜中的氧,从而打乱氧化物半导体膜的原子排列,导致结晶性下降。另外,由于铁或镍等的重金属、氩、二氧化碳等的原子半径(或分子半径)大,所以若包含在氧化物半导体膜内,则会打乱氧化物半导体膜的原子排列,成为结晶性下降的主要原因。注意,包含在氧化物半导体膜中的杂质有时成为载流子陷阱或载流子发生源。

[0265] 此外,CAAC-OS 膜是缺陷态密度低的氧化物半导体膜。例如,氧化物半导体膜中的氧空缺有时成为载流子陷阱,或因俘获氢而成为载流子发生源。

[0266] 将杂质浓度低且缺陷态密度低(氧空缺少)的状态称为“高纯度本征”或“实质上高纯度本征”。在高纯度本征或实质上高纯度本征的氧化物半导体膜中载流子发生源少,所以可以降低载流子密度。因此,使用该氧化物半导体膜的晶体管很少具有负的阈值电压的电特性(也称为常开启特性)。在高纯度本征或实质上高纯度本征的氧化物半导体膜中载流子陷阱少。因此,使用该氧化物半导体膜的晶体管的电特性变动小,于是成为高可靠性晶体管。此外,被氧化物半导体膜的载流子陷阱俘获的电荷直到被释放需要长的时间,有时像固定电荷那样动作。因此,使用杂质浓度高且缺陷态密度高的氧化物半导体膜的晶体管的电特性有时不稳定。

[0267] 此外,在使用 CAAC-OS 膜的晶体管中,起因于可见光或紫外光的照射的电特性的变动小。

[0268] 接下来,说明微晶氧化物半导体膜。

[0269] 在微晶氧化物半导体膜的高分辨率 TEM 图像中,有能够确认结晶部的区域及难以确认明确的结晶部的区域。在微晶氧化物半导体膜中含有的结晶部的尺寸大多为 1nm 以上且 100nm 以下或 1nm 以上且 10nm 以下。尤其是,将具有尺寸为 1nm 以上且 10nm 以下或 1nm 以上且 3nm 以下的微晶的纳米晶(nc:nanocrystal)的氧化物半导体膜称为 nc-OS(nanocrystalline Oxide Semiconductor:纳米晶氧化物半导体)膜。另外,例如在 nc-OS 膜的高分辨率 TEM 图像中,有时难以明确地确认到晶界。

[0270] nc-OS 膜在微小区域(例如 1nm 以上且 10nm 以下的区域,特别是 1nm 以上且 3nm 以下的区域)中其原子排列具有周期性。另外,nc-OS 膜在不同的结晶部之间观察不到晶体取向的规律性。因此,在膜整体上观察不到取向性。所以,有时 nc-OS 膜在某些分析方法中与非晶氧化物半导体膜没有差别。例如,在通过使用其束径比结晶部大的 X 射线的 XRD 装置对 nc-OS 膜进行结构分析时,在利用 out-of-plane 法的解析中检测不出表示结晶面的峰值。此外,在对 nc-OS 膜进行使用其束径比结晶部大(例如,50nm 以上)的电子射线的电子衍射(也称为选区电子衍射)时,观察到类似于光晕图案的衍射图案。另一方面,在对 nc-OS 膜进行使用其束径接近或小于结晶部的电子射线的纳米束电子衍射时,观察到斑点。另外,在对 nc-OS 膜进行纳米束电子衍射时,有时观察到如圆圈那样的(环状的)亮度高的区域。在对 nc-OS 膜进行纳米束电子衍射时,还有时观察到环状的区域内的多个斑点。

[0271] nc-OS 膜是其规律性比非晶氧化物半导体膜高的氧化物半导体膜。因此,nc-OS 膜的缺陷态密度比非晶氧化物半导体膜低。但是,nc-OS 膜在不同的结晶部之间观察不到晶体取向的规律性。所以,nc-OS 膜的缺陷态密度比 CAAC-OS 膜高。

[0272] 接着,对非晶氧化物半导体膜进行说明。

[0273] 非晶氧化物半导体膜是膜中具有无序的原子排列并不具有结晶部的氧化物半导体膜。其一个例子为具有如石英那样的无定形状状态的氧化物半导体膜。

[0274] 在非晶氧化物半导体膜的高分辨率 TEM 图像中,难以观察到结晶部。

[0275] 使用 XRD 装置对非晶氧化物半导体膜进行结构分析时,当利用 out-of-plane 法分析时,检测不到表示结晶面的峰值。另外,在对非晶氧化物半导体膜进行电子衍射时,观察到光晕图案。另外,在对非晶氧化物半导体膜进行纳米束电子衍射时,观察不到斑点,而观察到光晕图案。

[0276] 此外,氧化物半导体膜有时具有呈现 nc-OS 膜与非晶氧化物半导体膜之间的物性的结构。将具有这种结构的氧化物半导体膜特别称为 amorphous-like 氧化物半导体(amorphous-likeOS :amorphous-likeOxideSemiconductor) 膜。

[0277] 关于 amorphous-likeOS 膜,在高分辨率 TEM 图像中有时观察到空洞(也称为空隙)。此外,在高分辨率 TEM 图像中,有能够明确地确认结晶部的区域及难以确认结晶部的区域。amorphous-likeOS 膜有时因 TEM 观察时的微量的电子照射而产生晶化,由此观察到结晶部的生长。另一方面,在良好的 nc-OS 膜中,几乎观察不到因 TEM 观察时的微量的电子照射而产生晶化。

[0278] 此外,amorphous-like OS 膜及 nc-OS 膜的结晶部的大小的测量可以使用高分辨率 TEM 图像进行。例如,InGaZnO₄的结晶具有层状结构,在 In-O 层之间具有两个 Ga-Zn-O 层。InGaZnO₄的结晶的单位晶格具有三个 In-O 层和六个 Ga-Zn-O 层的一共九个层在 c 轴方向上重叠为层状的结构。因此,这些彼此接近的层之间的间隔与(009)面的晶格表面间隔(也称为 d 值)大致相等,从结晶结构分析求出其值,即 0.29nm。因此,着眼于高分辨率 TEM 图像的晶格条纹,在晶格条纹的间隔为 0.28nm 以上且 0.30nm 以下的区域,每个晶格条纹都对应于 InGaZnO₄的结晶的 a-b 面。

[0279] 注意,氧化物半导体膜例如也可以是包括非晶氧化物半导体膜、amorphous-like OS 膜、微晶氧化物半导体膜和 CAAC-OS 膜中的两种以上的叠层膜。

[0280] 本实施方式所示的结构可以与其他实施方式所示的结构适当地组合而实施。

[0281] 实施方式 5

[0282] 在本实施方式中,对应用本发明的一个方式的显示装置的显示模块进行说明。另外,在本实施方式中,对应用本发明的一个方式的显示模块的电子设备的结构实例进行说明。

[0283] 图 15 所示的显示模块 8000 在上盖 8001 与下盖 8002 之间包括连接于 FPC8005A、8005B 的显示装置 8006、背光单元 8007、框架 8009、印刷板(printed board)8010、电池 8011。另外,有时不设置背光灯单元 8007、电池 8011 等。

[0284] 上盖 8001 及下盖 8002 根据显示装置 8006 的尺寸可以适当地改变形状或尺寸。

[0285] 背光单元 8007 包括光源 8008。光源 8008 也可以设置在背光单元 8007 的端部,并使用光扩散板。注意,通过作为光源 8008 使用 EL(Electro-luminescence :电致发光)元件,可以得到具有柔性的光源 8008。

[0286] 另外,可以在背光单元 8007 与显示装置 8006 之间设置波长转换构件。波长转换构件包括荧光颜料、荧光染料、量子点等的波长转换物质。波长转换物质可以吸收背光单元

8007 的光,并将该光的一部分或全部转换成其他波长的光。另外,作为波长转换物质的量子点是直径为 1nm 以上且 100nm 以下的粒子。通过使用具有量子点的波长转换构件,可以提高显示装置的颜色再现性。并且,还可以将波长转换构件用作导光板。

[0287] 框架 8009 具有保护显示装置 8006 的功能以及用来遮断因印刷板 8010 的工作而产生的电磁波的电磁屏蔽的功能。此外,框架 8009 也可以具有散热板的功能。

[0288] 印刷板 8010 包括电源电路以及用来输出视频信号及时钟信号的信号处理电路。印刷板 8010 连接于显示装置 8006、背光单元 8007 以及电池 8011。作为对电源电路供应电力的电源,既可以使用外部的商业电源,又可以使用另行设置的电池 8011 的电源。当使用商用电源时,可以省略电池 8011。

[0289] 此外,在显示模块 8000 中还可以追加设置偏振片、相位差板、棱镜片等构件。另外,通过使显示模块 8000 所具有的各构成要素薄型化,能够将显示模块 8000 设为柔性显示模块。可以使用导光板而使背光单元 8007 薄型化。

[0290] 图 16A 至图 16C 是包括本发明的一个方式的显示模块的电子设备的的外观图。

[0291] 作为电子设备,例如可以举出电视装置(也称为电视或电视接收机)、用于计算机等的显示器、数码相机、数码摄像机等影像拍摄装置、数码相框、移动电话机(也称为移动电话、移动电话装置、智能手机)、便携式游戏机、便携式信息终端、声音再现装置、弹珠机(pachinko machine)等大型游戏机等。

[0292] 图 16A 示出包括显示部的便携式信息终端 1400。便携式信息终端 1400 在框体 1401 中组装有显示部 1402 及操作按钮 1403。可以将本发明的一个方式的显示模块用于显示部 1402。因此,能够得到同时实现薄型化和良好的显示质量的便携式信息终端。

[0293] 图 16B 示出移动电话机 1410。移动电话机 1410 在框体 1411 中组装有显示部 1412、操作按钮 1413、扬声器 1414 及麦克风 1415。可以将本发明的一个方式的显示模块用于显示部 1412。因此,能够得到同时实现薄型化和良好的显示质量的移动电话机。

[0294] 图 16C 示出音乐再现装置 1420。音乐再现装置 1420 在框体 1421 中组装有显示部 1422、操作按钮 1423、天线 1424。另外,天线 1424 可以以无线信号发送和接收数据。可以将本发明的一个方式的显示模块用于显示部 1422。因此,能够得到同时实现薄型化和良好的显示质量的音乐再现装置。

[0295] 如上所述,本实施方式所示的电子设备设置有根据上述实施方式的显示装置。因此,能够得到同时实现薄型化和良好的显示质量的电子设备。

[0296] 实施例 1

[0297] 在本实施例中,参照图 19A 至图 21 对氧化物半导体膜的导电率进行说明。

[0298] 首先,参照图 19A 至图 19C 对样品的结构进行说明。

[0299] 图 19A 是样品 1 及样品 2 的俯视图,图 19B 及图 19C 示出点划线 A1-A2 的截面图。此外,由于样品 1 与样品 2 的俯视图相同但截面的叠层结构不同,所以截面图不同。图 19B 示出样品 1 的截面图,图 19C 示出样品 2 的截面图。另外,样品 1 的氧化物半导体膜 1905 相当于晶体管(FET)的沟道区域。此外,样品 2 的氧化物半导体膜 1905 相当于电容器(Cs)的电极。

[0300] 在样品 1 中,在玻璃衬底 1901 上形成绝缘膜 1903,在绝缘膜 1903 上形成绝缘膜 1904,在绝缘膜 1904 上形成氧化物半导体膜 1905。此外,由用作电极的导电膜 1907、1909

覆盖氧化物半导体膜 1905 的两端,由绝缘膜 1910、1911 覆盖氧化物半导体膜 1905 及导电膜 1907、1909。另外,在绝缘膜 1910、1911 中设置有开口部 1913、1915,在该各个开口部中导电膜 1907、1909 露出。

[0301] 在样品 2 中,在玻璃衬底 1901 上形成绝缘膜 1903,在绝缘膜 1903 上形成绝缘膜 1904,在绝缘膜 1904 上形成氧化物半导体膜 1905。此外,由用作电极的导电膜 1907、1909 覆盖氧化物半导体膜 1905 的两端,由绝缘膜 1911 覆盖氧化物半导体膜 1905 及导电膜 1907、1909。另外,在绝缘膜 1911 中设置有开口部 1917、1919,在该各个开口部中导电膜 1907、1909 露出。

[0302] 如此,样品 1 及样品 2 的不同之处是接触于氧化物半导体膜 1905 上的绝缘膜的结构。在样品 1 中,氧化物半导体膜 1905 与绝缘膜 1910 接触,在样品 2 中,氧化物半导体膜 1905 与绝缘膜 1911 接触。

[0303] 接着,说明各样品的制造方法。

[0304] 首先,说明样品 1 的制造方法。

[0305] 作为绝缘膜 1903,通过等离子体 CVD 法在玻璃衬底 1901 上形成厚度为 400nm 的氮化硅膜。

[0306] 接着,作为绝缘膜 1904,通过等离子体 CVD 法在绝缘膜 1903 上形成厚度为 50nm 的氧氮化硅膜。

[0307] 接着,作为氧化物半导体膜 1905,通过溅射法使用金属氧化物靶材(In:Ga:Zn = 1:1:1)在绝缘膜 1904 上形成厚度为 35nm 的 In-Ga-Zn 氧化物膜(下面,也称为 IGZO 膜),然后在氮气氛下以 450℃进行 1 小时的加热处理,并在氮及氧的混合气氛下以 450℃进行 1 小时的加热处理。然后,使用通过光刻工序形成的掩模进行蚀刻处理来形成氧化物半导体膜 1905。

[0308] 接着,通过溅射法在绝缘膜 1903 及氧化物半导体膜 1905 上依次层叠厚度为 50nm 的钨膜、厚度为 400nm 的铝膜及厚度为 100nm 的钛膜,然后使用通过光刻工序形成的掩模进行蚀刻处理,由此形成导电膜 1907 及导电膜 1909。

[0309] 接着,作为绝缘膜 1910,通过等离子体 CVD 法在绝缘膜 1904、氧化物半导体膜 1905、导电膜 1907 及导电膜 1909 上形成厚度为 450nm 的氧氮化硅膜,然后在氮及氧的混合气氛下以 350℃进行 1 小时的加热处理。

[0310] 接着,作为绝缘膜 1911,通过等离子体 CVD 法在绝缘膜 1910 上形成厚度为 50nm 的氮化硅膜。

[0311] 接着,在绝缘膜 1911 上设置通过光刻工序形成的掩模,然后进行蚀刻处理,来在绝缘膜 1910、绝缘膜 1911 中形成开口部 1913、1915。

[0312] 通过上述工序制造样品 1。

[0313] 接着,说明样品 2 的制造方法。

[0314] 作为绝缘膜 1910,通过等离子体 CVD 法在样品 1 的绝缘膜 1903、氧化物半导体膜 1905、导电膜 1907 及导电膜 1909 上形成厚度为 450nm 的氧氮化硅膜,然后在氮及氧的混合气氛下以 350℃进行 1 小时的加热处理。然后去除绝缘膜 1910。

[0315] 接着,作为绝缘膜 1911,通过等离子体 CVD 法在绝缘膜 1904、氧化物半导体膜 1905、导电膜 1907 及导电膜 1909 上形成厚度为 50nm 的氮化硅膜。

[0316] 接着,在绝缘膜 1911 上设置通过光刻工序形成的掩模,然后进行蚀刻处理,来在绝缘膜 1911 中形成开口部 1917、1919。

[0317] 通过上述工序制造样品 2。

[0318] 接着,测量设置在样品 1 及样品 2 中的氧化物半导体膜 1905 的导电率。在样品 1 中,将探针接触于开口部 1913 的导电膜 1907 及开口部 1915 的导电膜 1909,测量氧化物半导体膜 1905 的薄层电阻值。此外,在样品 2 中,将探针接触于开口部 1917 的导电膜 1907 及开口部 1919 的导电膜 1909,测量氧化物半导体膜 1905 的薄层电阻值。此外,在样品 1 及样品 2 的氧化物半导体膜 1905 中,导电膜 1907 与导电膜 1909 对置的宽度 W 为 1mm,距离 D 为 10 μm 。此外,在样品 1 及样品 2 中,导电膜 1907 为接地电位,对导电膜 1909 施加 1V。接着,通过计算从包括在样品 1 及样品 2 中的氧化物半导体膜 1905 的薄层电阻值求得导电率。

[0319] 图 20 示出样品 1 及样品 2 的导电率。

[0320] 样品 1 的平均导电率为 $3.04 \times 10^{-4} \text{S/m}$ 。另外,样品 2 的平均导电率为 $9.91 \times 10^{-3} \text{S/m}$ 。

[0321] 如此,氧化物半导体膜 1905 的导电率根据接触于氧化物半导体膜 1905 的绝缘膜而不同。

[0322] 在样品 1 中,在氧化物半导体膜 1905 上且与其接触地形成有用作绝缘膜 1910 的氮化硅膜。氧化物半导体膜 1905 没有与用作绝缘膜 1911 的氮化硅膜。另一方面,在样品 2 中,在氧化物半导体膜 1905 上且与其接触地形成有用作绝缘膜 1911 的氮化硅膜。如此,通过以与用作绝缘膜 1911 的氮化硅膜接触的方式设置氧化物半导体膜 1905,在氧化物半导体膜 1905 中形成缺陷,典型地形成氧空缺,并且包含在该氮化硅膜中的氢移动或扩散到氧化物半导体膜 1905。其结果,氧化物半导体膜 1905 的导电率得到提升。

[0323] 例如,当作为晶体管的沟道区域使用氧化物半导体膜时,如样品 1 所示优选与氧化物半导体膜接触地设置氮化硅膜。此外,作为电容器的电极,如样品 2 所示优选与氧化物半导体膜接触地设置氮化硅膜。通过使用这种结构,即便在同一工序中形成用于晶体管的沟道区域的氧化物半导体膜以及用于电容器的电极的氧化物半导体膜,也可以使各氧化物半导体膜的导电率相互不同。

[0324] 接着,制造样品 3,该样品 3 的俯视形状与样品 2 不同,而截面形状与样品 2 相同。接着,测量在高温高湿环境下保存的样品 3 的导电率。

[0325] 接着,测量设置在样品 3 中的氧化物半导体膜 1905 的薄层电阻值。在样品 3 中,将探针接触于开口部 1917 及开口部 1919,测量氧化物半导体膜 1905 的薄层电阻。此外,在样品 3 的氧化物半导体膜 1905 中,在俯视形状中导电膜 1907 与导电膜 1909 对置的宽度 W 为 1.5mm,距离 D 为 10 μm 。此外,在样品 3 中,导电膜 1907 为接地电位,对导电膜 1909 施加 1V。此外,以 60℃在湿度为 95%的气氛下,在将样品 3 保存 60 个小时、130 个小时、650 个小时以及 1000 个小时之后,分别测量样品的薄层电阻值。在此,进行两个样品 3 的测量。接着,通过计算从薄层电阻值求得导电率。

[0326] 图 21 示出样品 3 的导电率。

[0327] 由图 21 可知样品 3 的导电率高。此外,可知样品 3 的导电率的时间变动量少。如上所述,由于接触于氮化硅膜的氧化物半导体膜在高温高湿环境下其导电率的变动量少,

所以可以将该氧化物半导体膜用作电容器的电极。

[0328] 本实施例所示的结构可以与其他实施方式或实施例所示的结构适当地组合而实施。

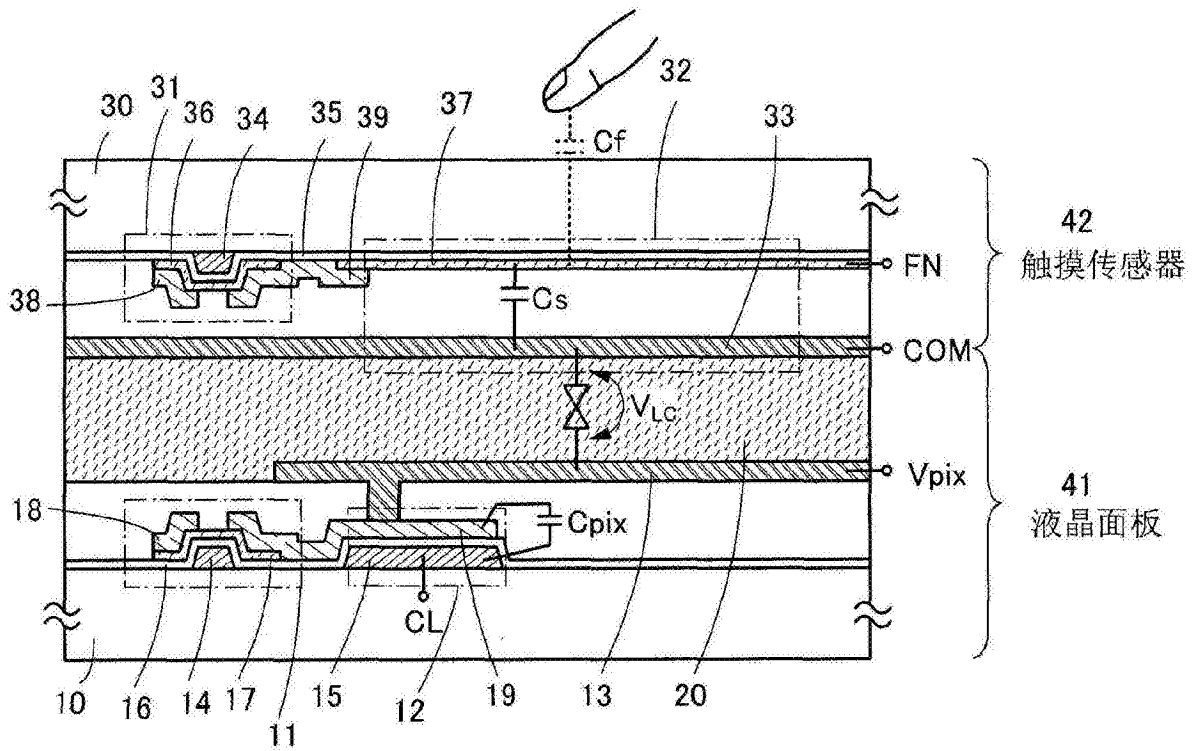


图 1A

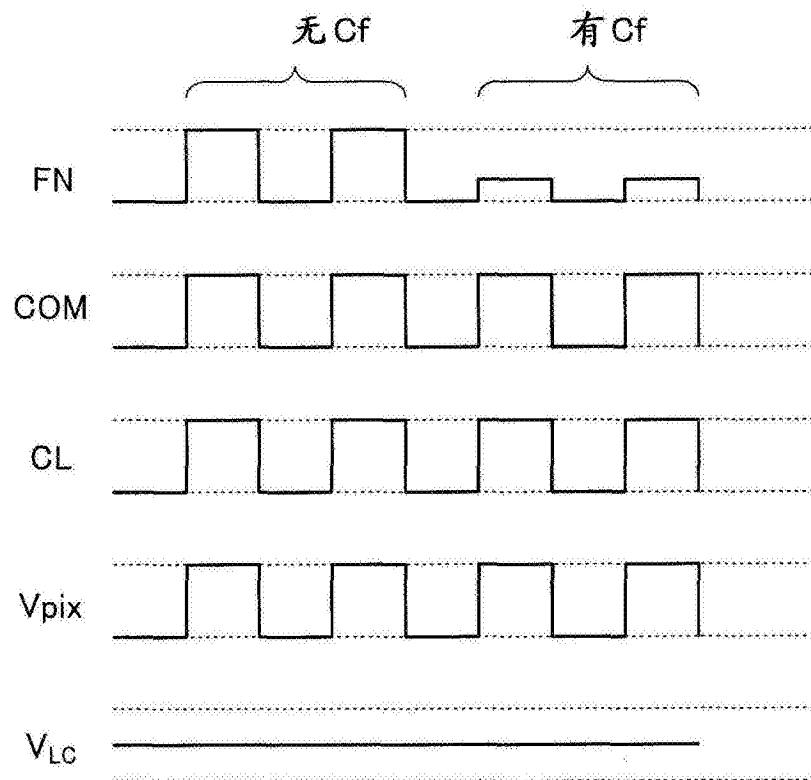


图 1B

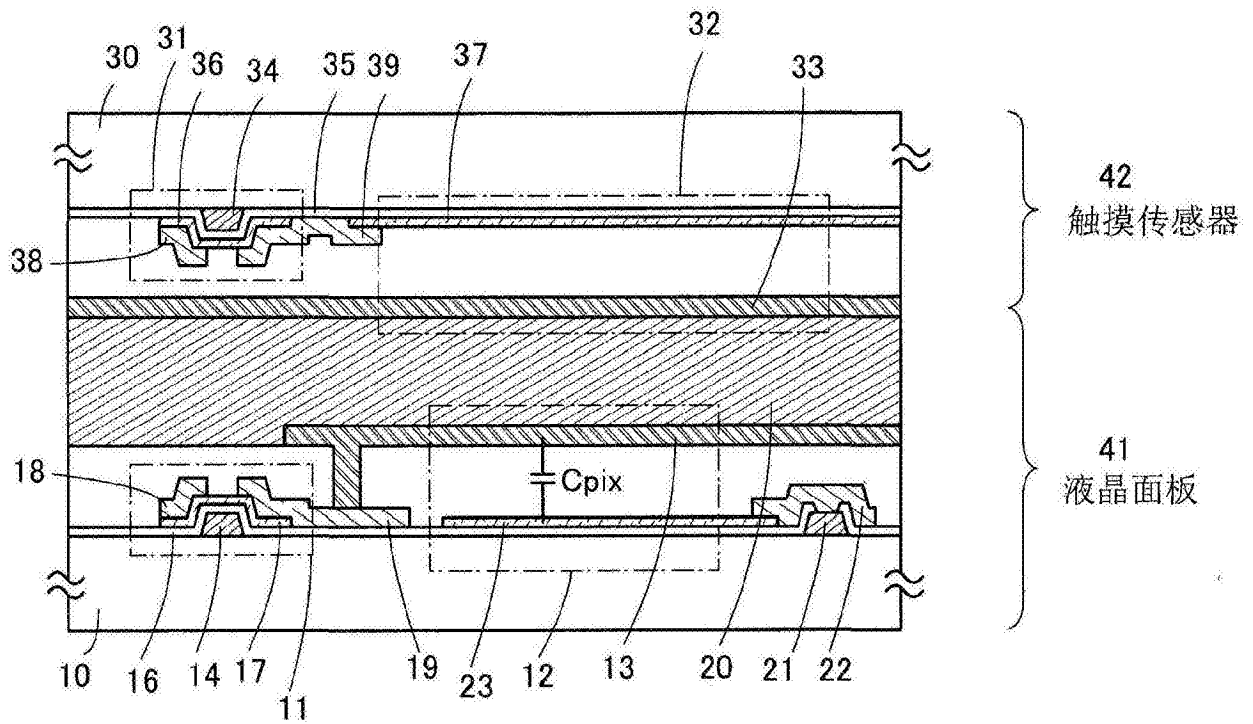


图 2

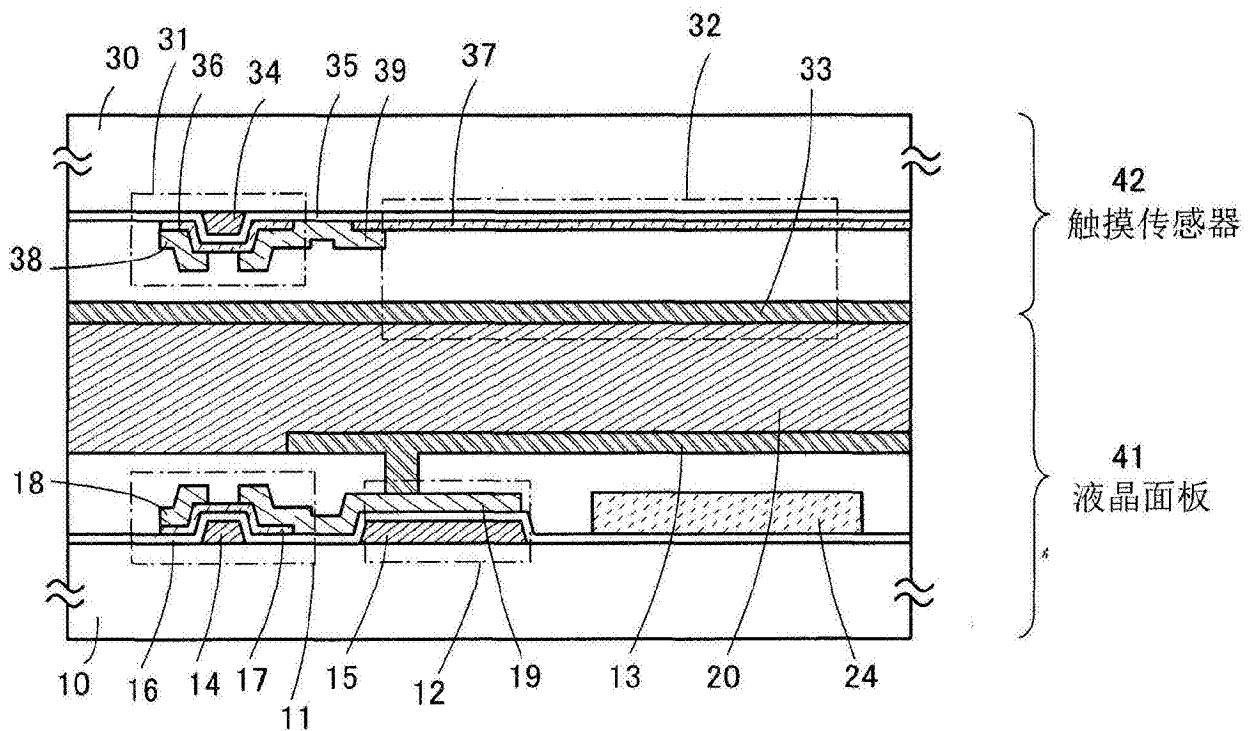


图 3

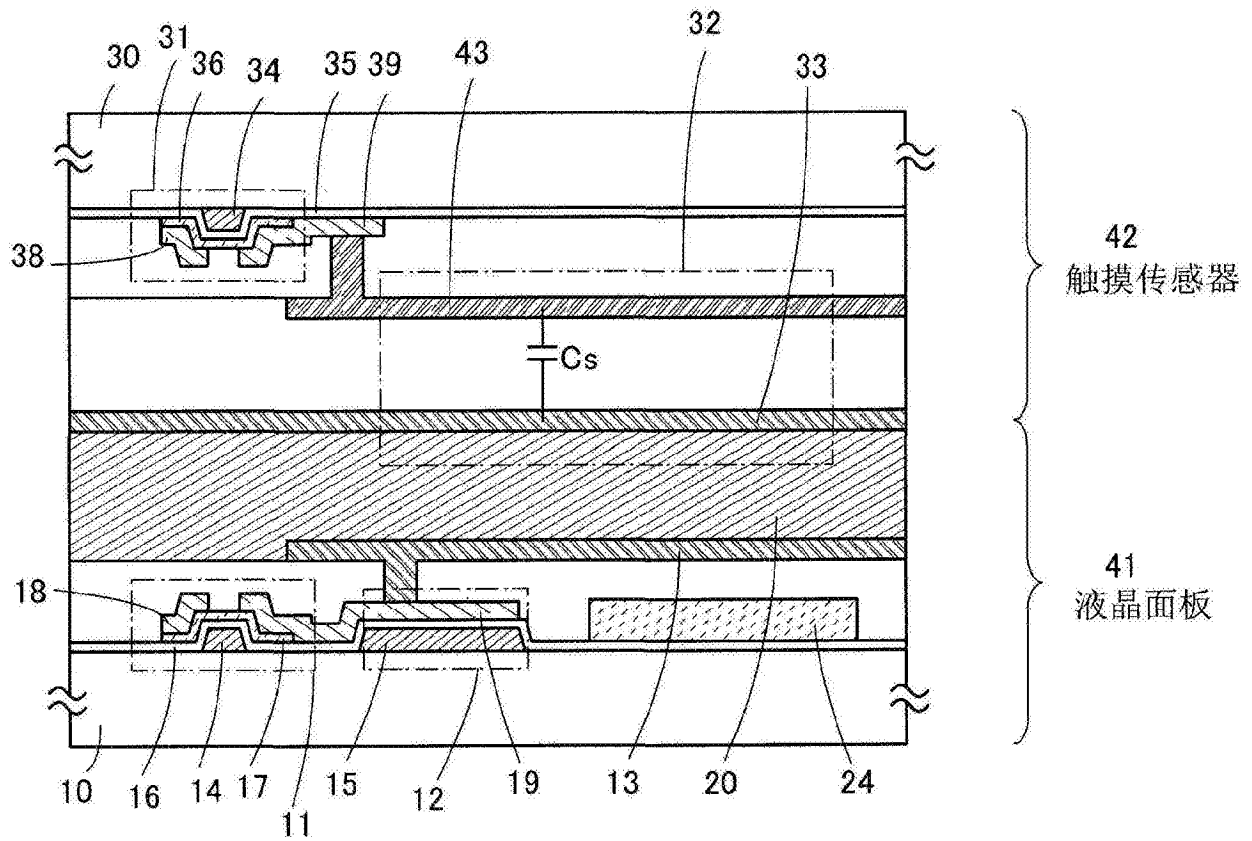


图 4

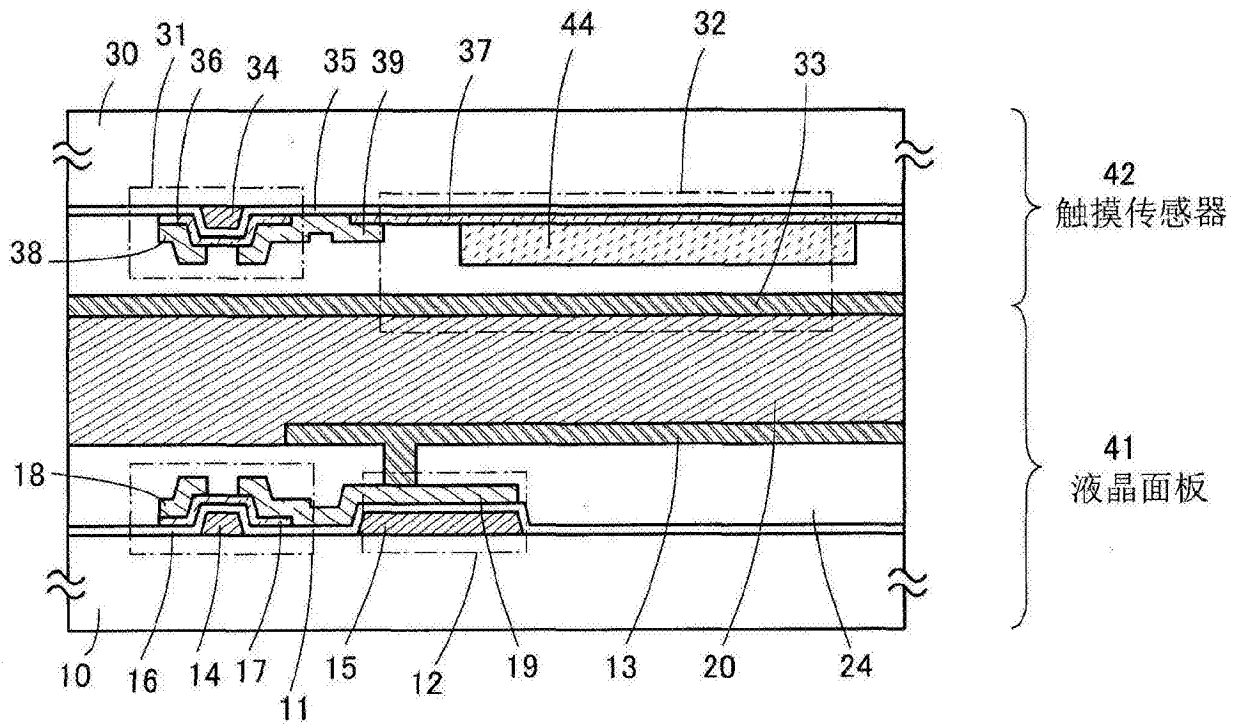


图 5

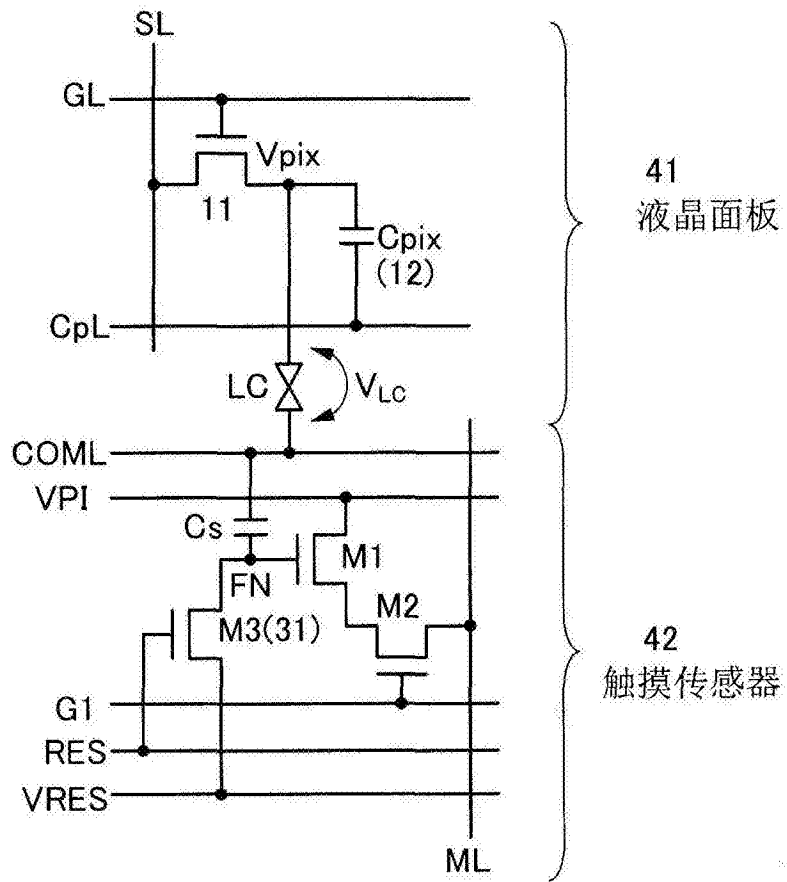


图 6

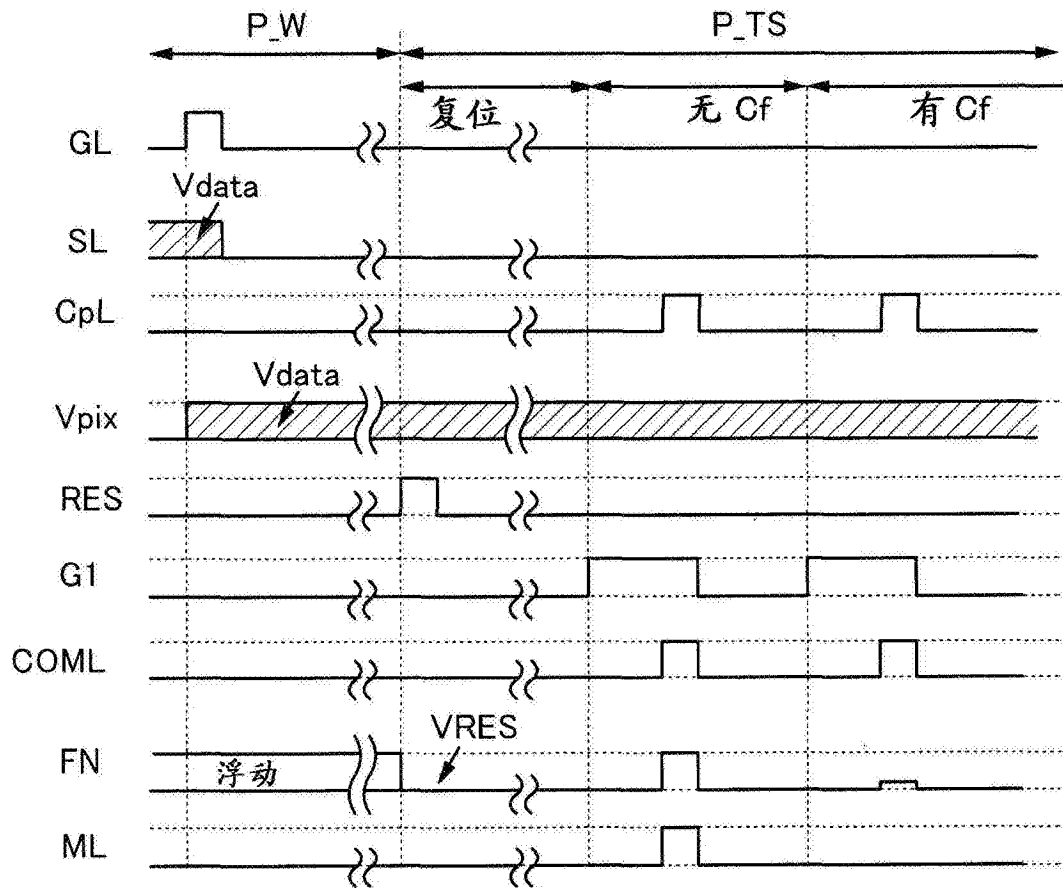


图 7

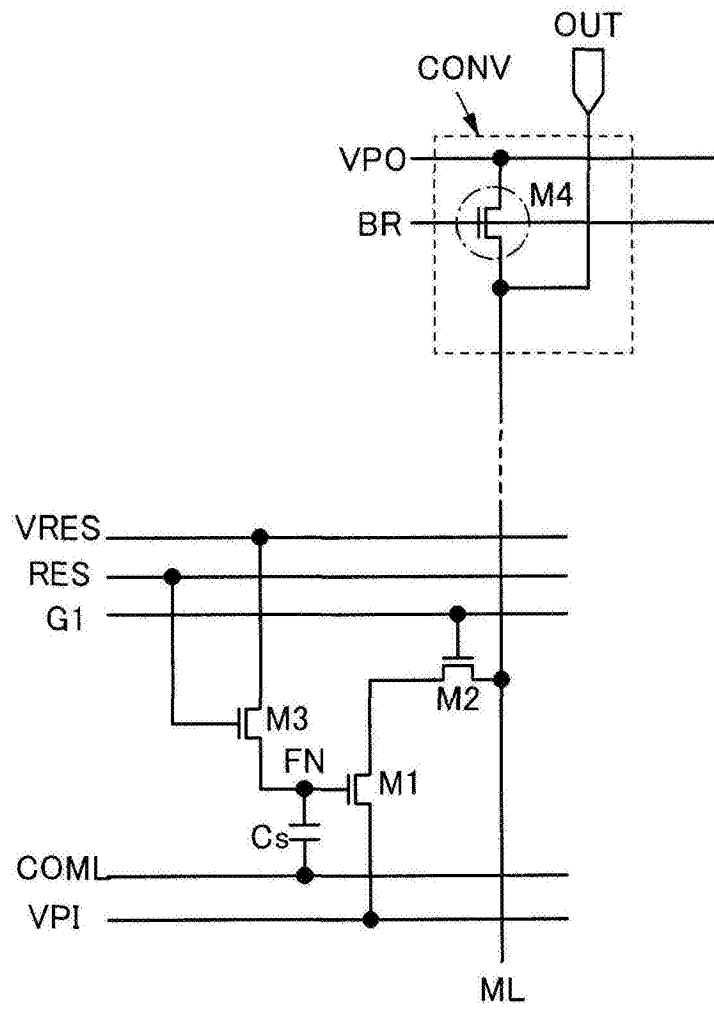


图 8

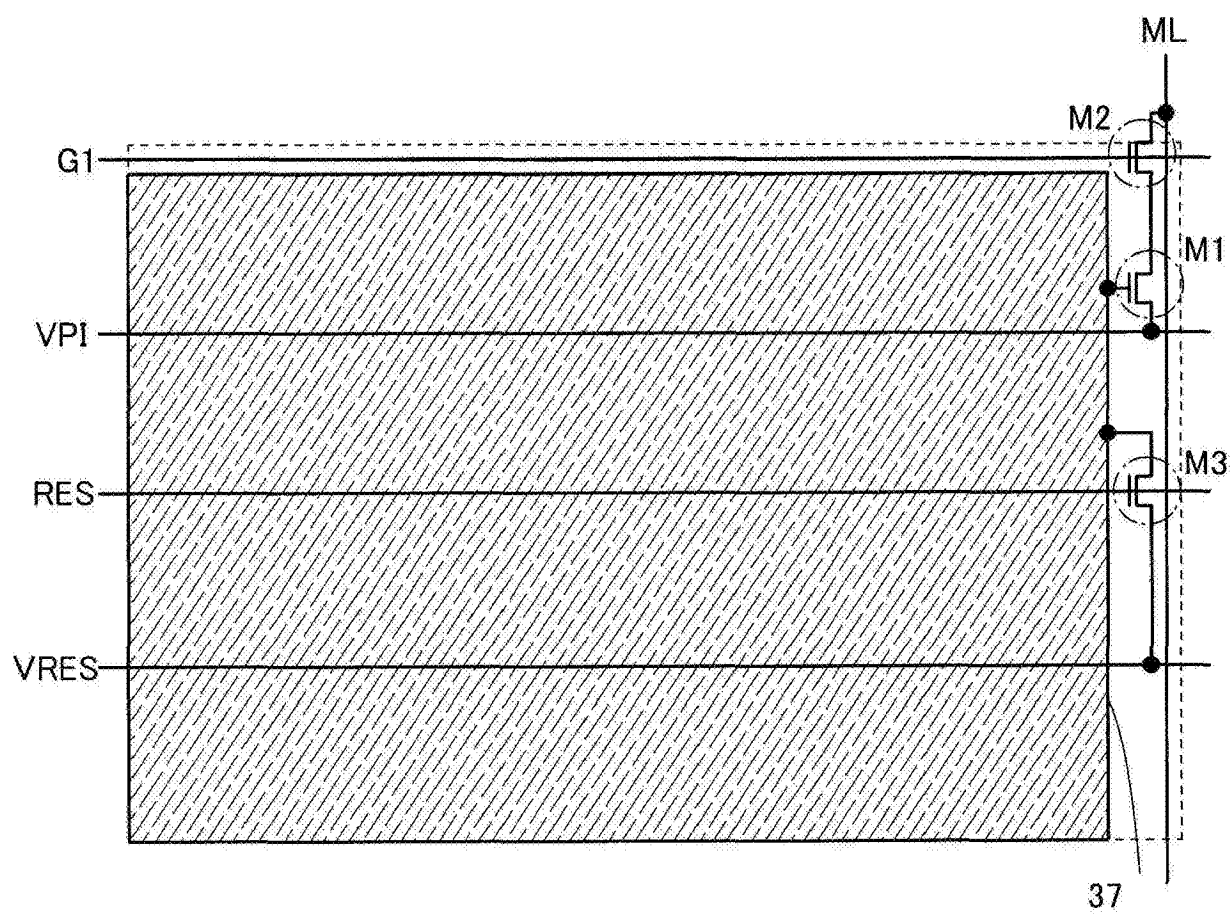


图 9

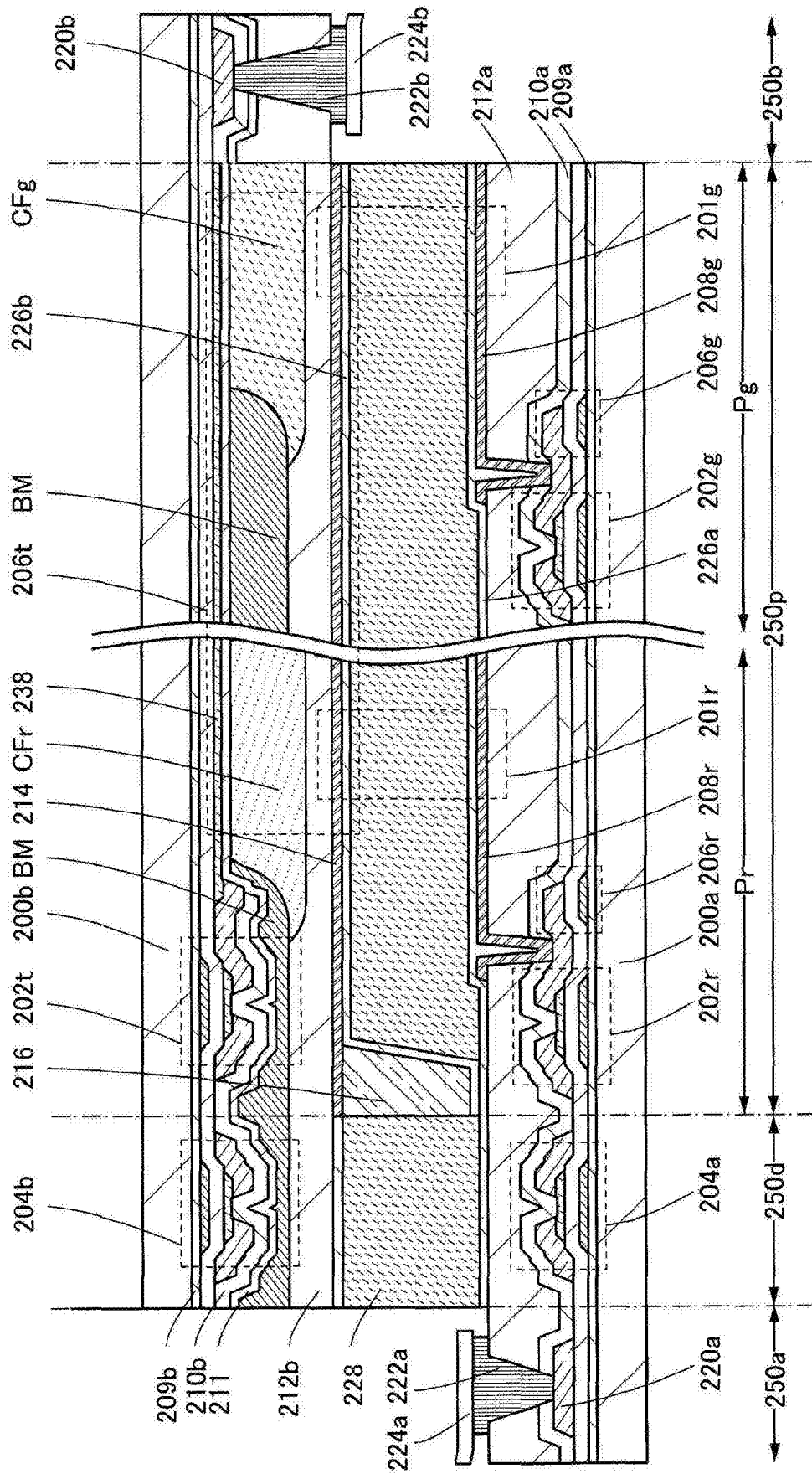


图 10

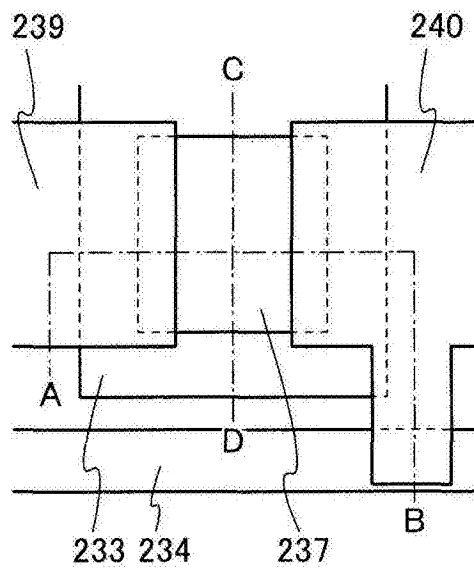


图 11A

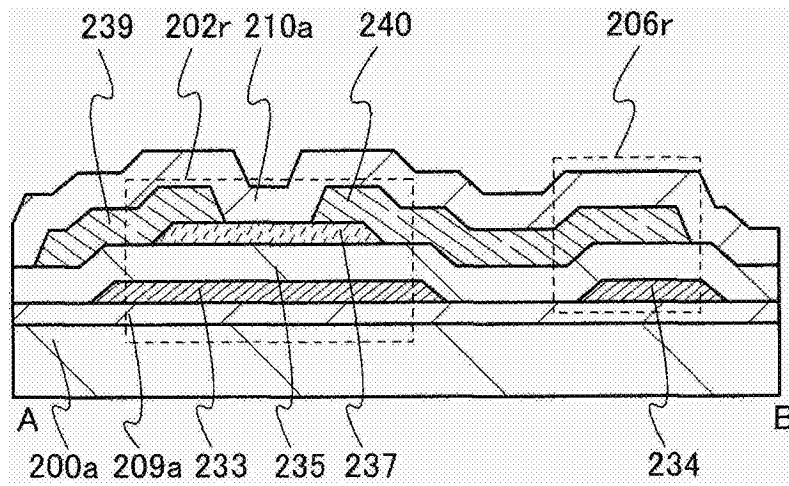


图 11B

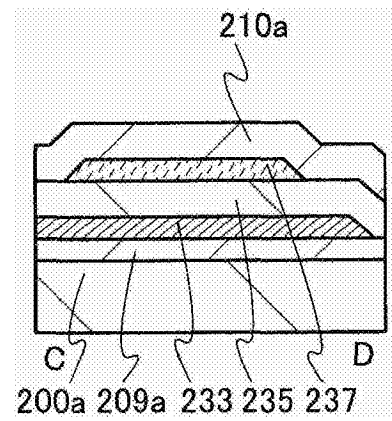


图 11C

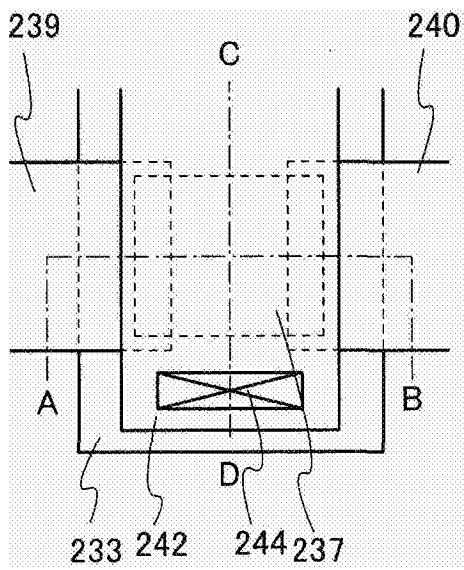


图 12A

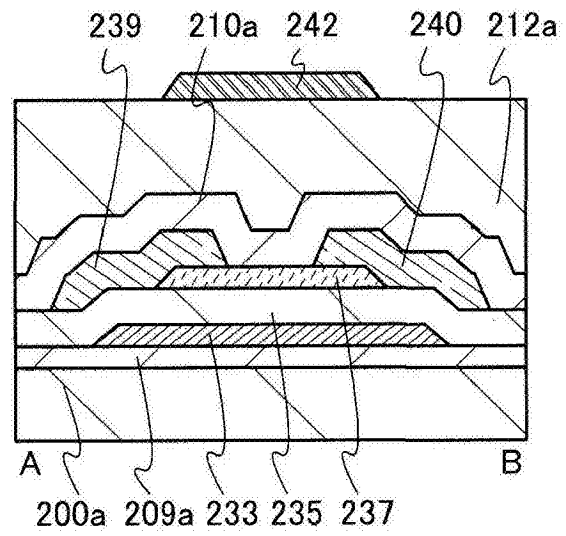


图 12B

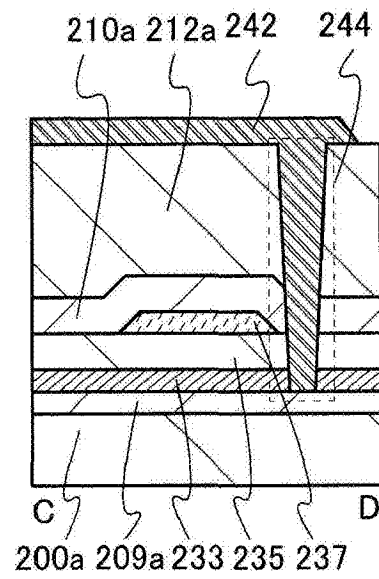


图 12C

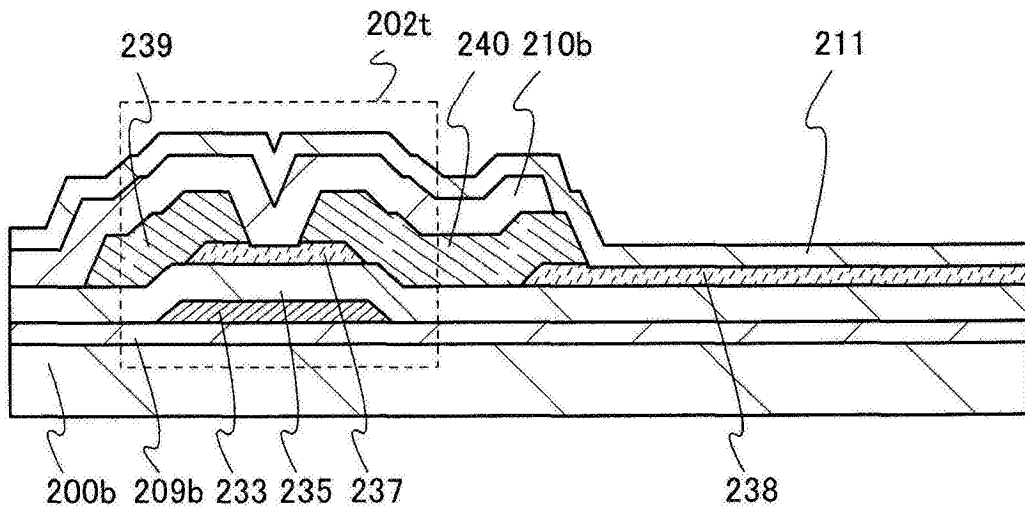


图 13

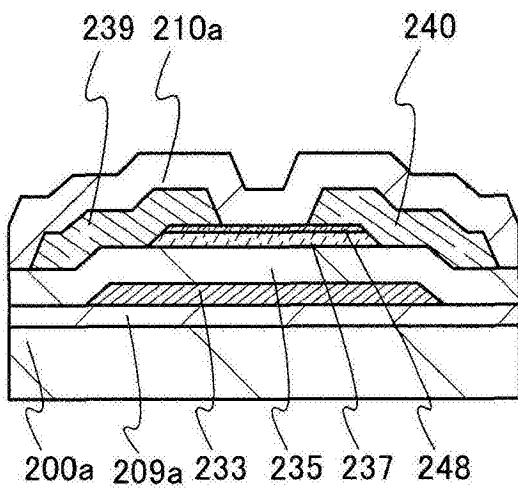


图 14A

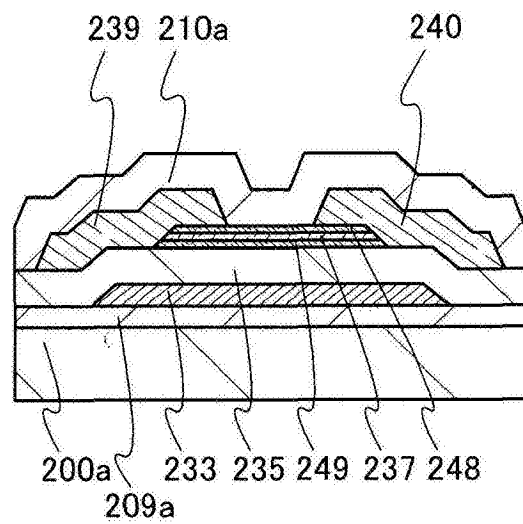


图 14B

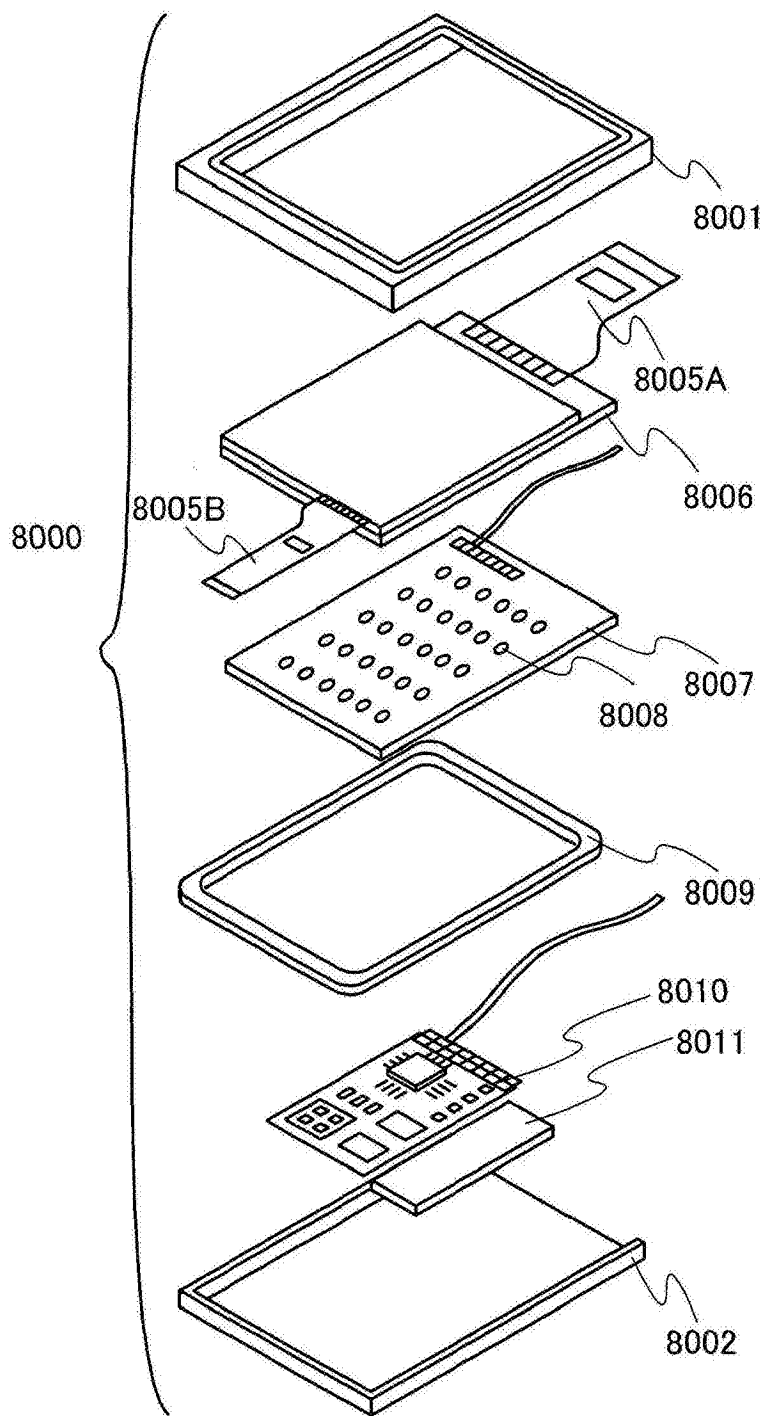


图 15

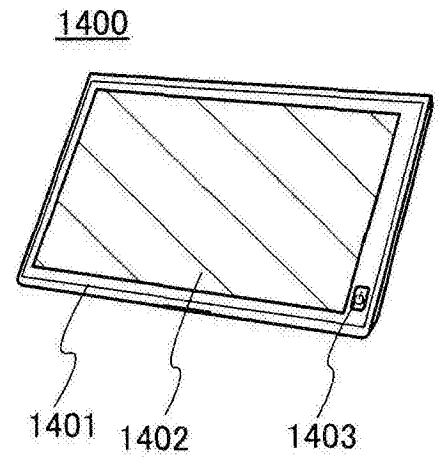


图 16A

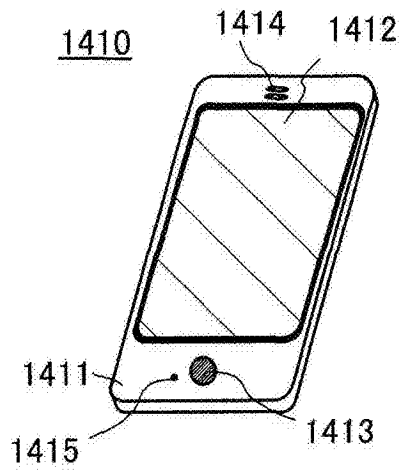


图 16B

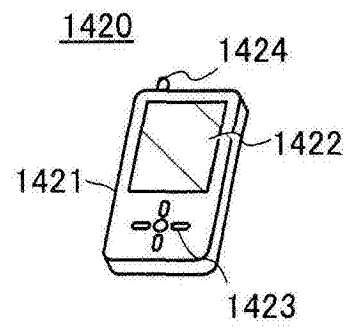


图 16C

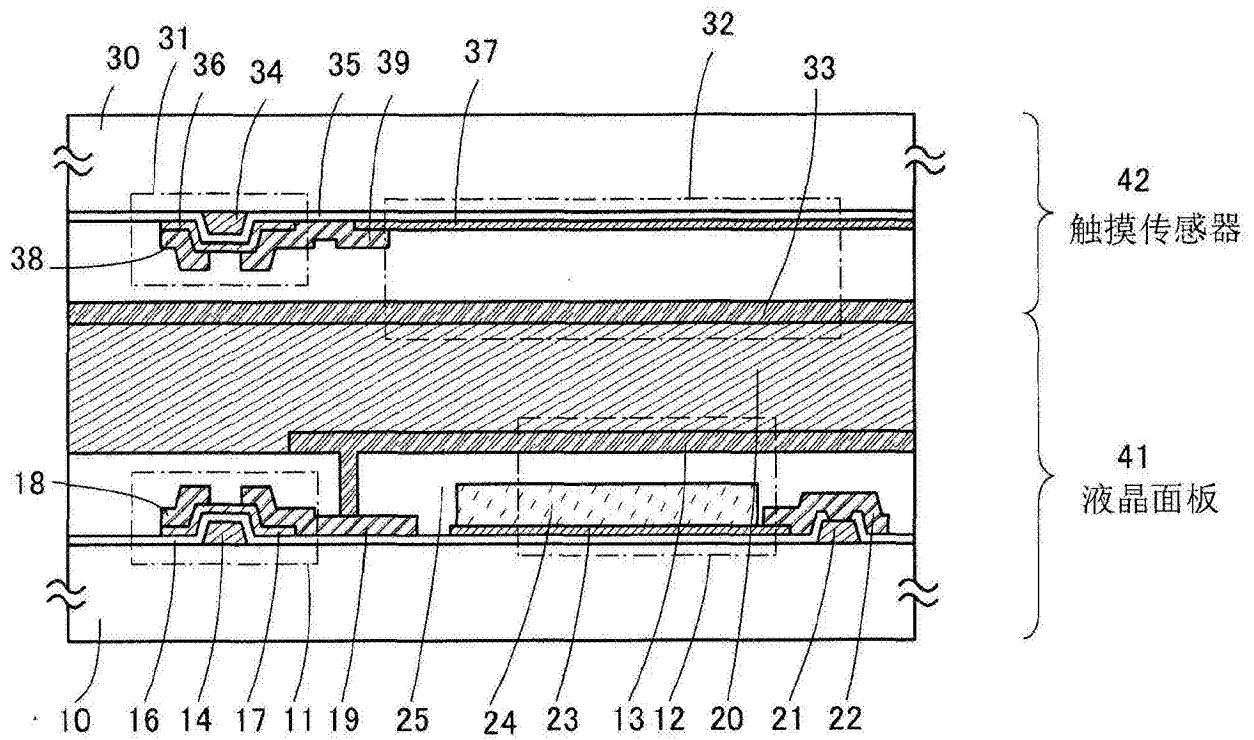


图 17

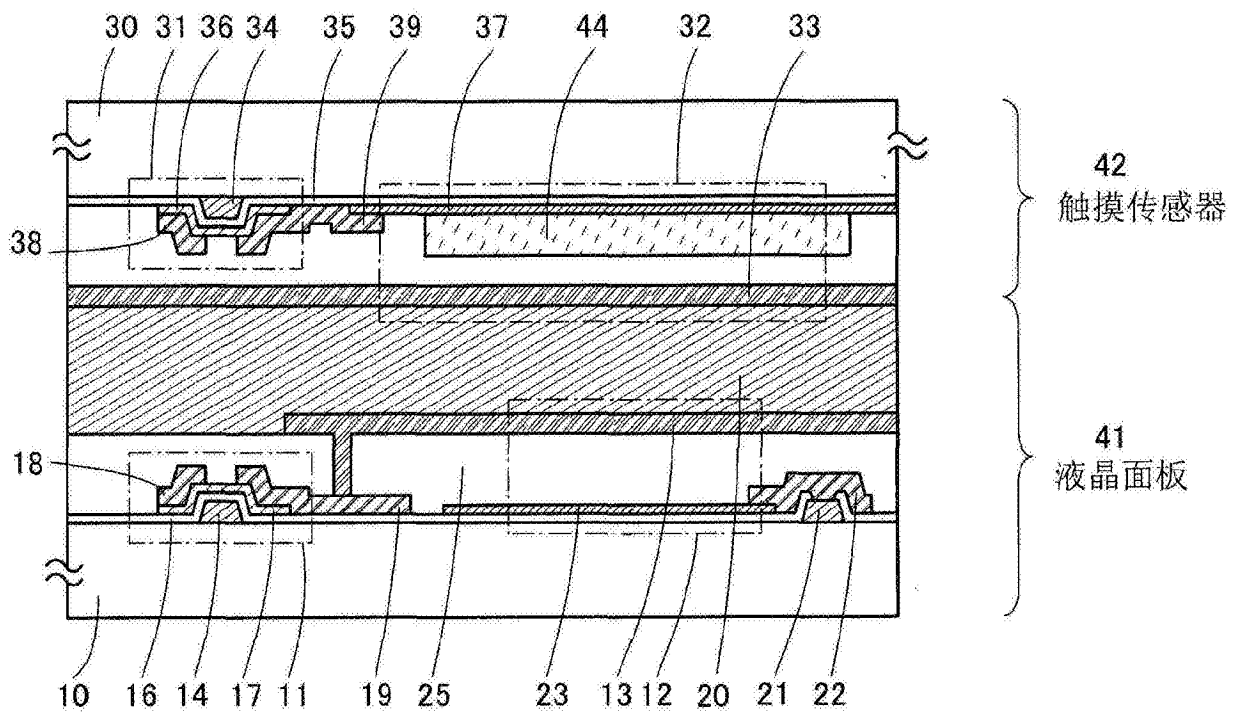


图 18

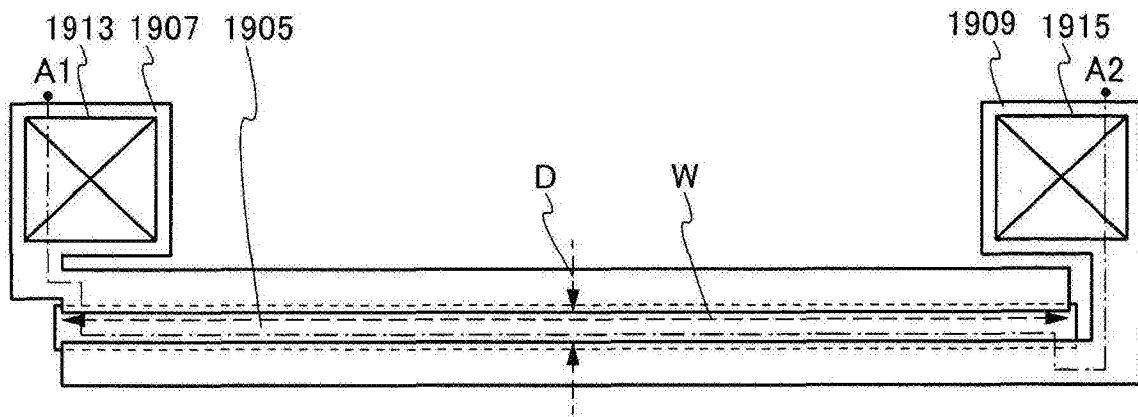


图 19A

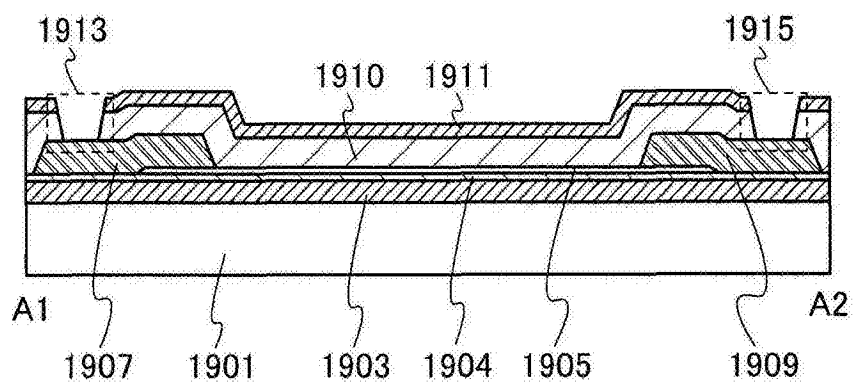


图 19B

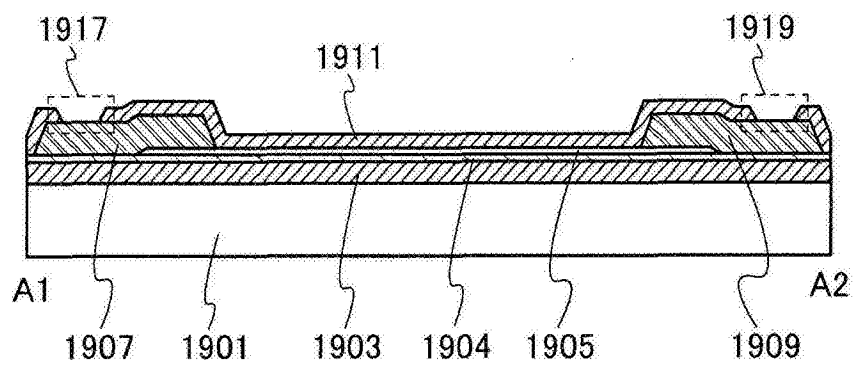


图 19C

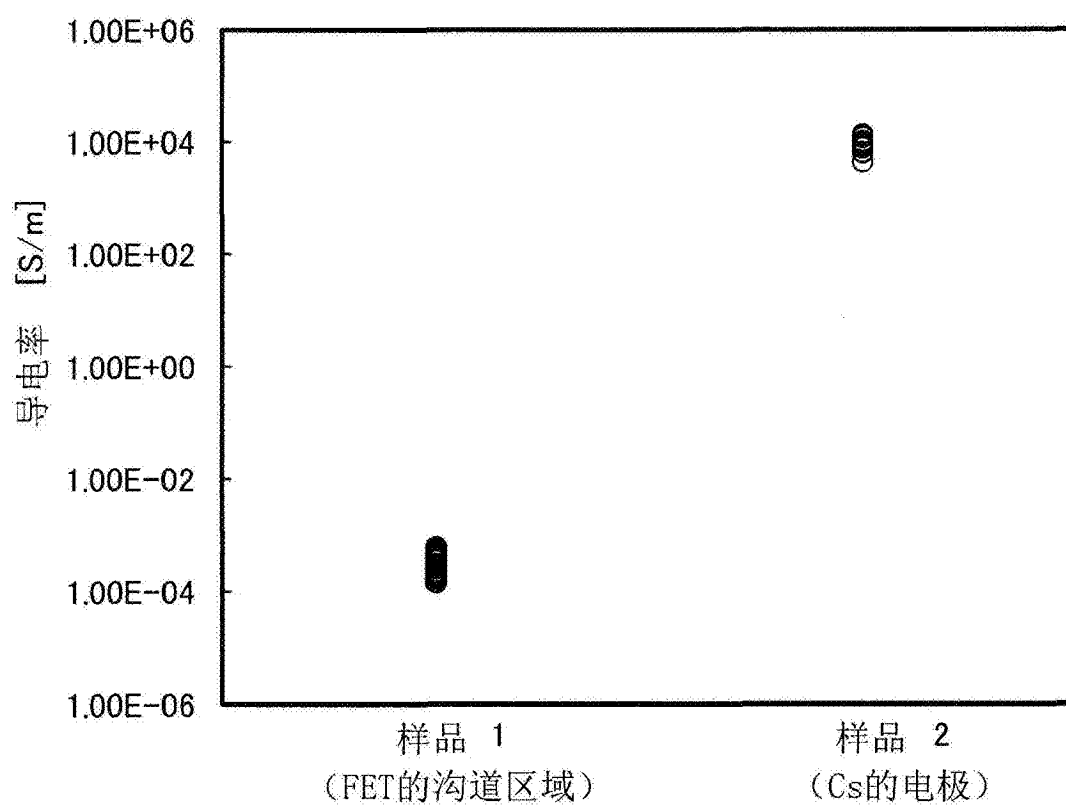


图 20

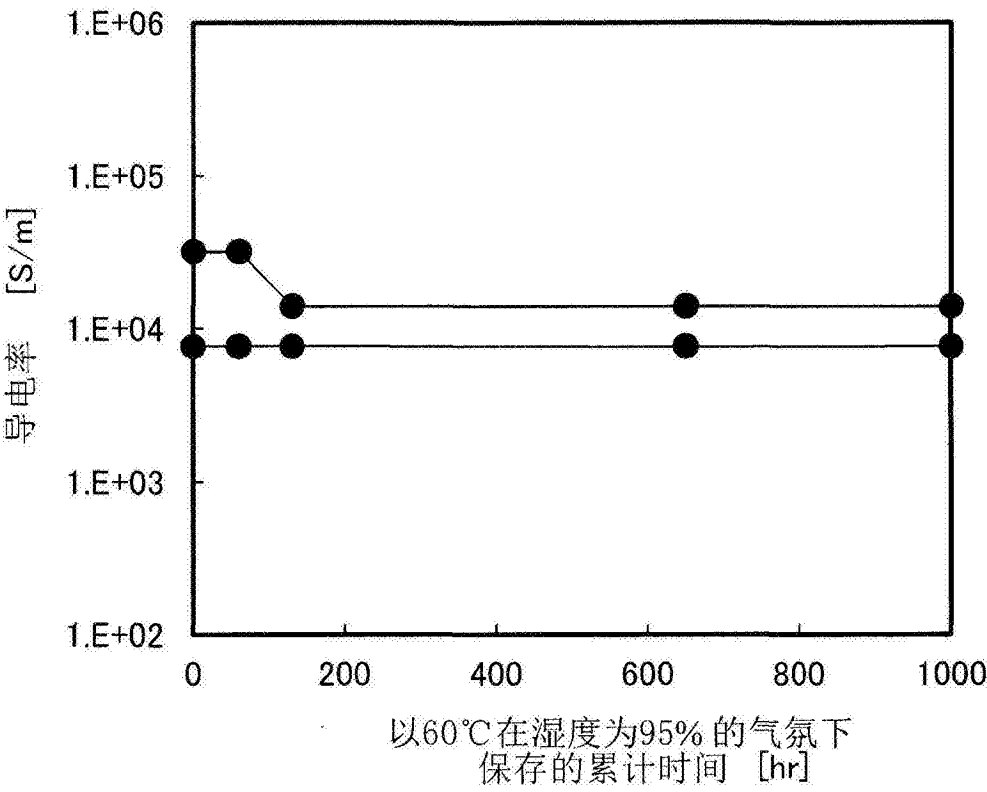


图 21

专利名称(译)	显示装置、显示模块及电子设备		
公开(公告)号	CN105005166A	公开(公告)日	2015-10-28
申请号	CN201510193511.4	申请日	2015-04-22
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	三宅博之 楠纮慈 石谷哲二 初见亮		
发明人	三宅博之 楠纮慈 石谷哲二 初见亮		
IPC分类号	G02F1/136 G02F1/1343 G02F1/1362 G02F1/1368 G02F1/1333		
CPC分类号	G02F1/136286 G02F1/134309 G02F1/136213 G02F1/136277 G02F1/1368 H01L27/1225 H01L27/124 H01L27/1255 H01L29/7869 G02F1/13338 G02F1/136 G06F3/0412 G06F3/0445 G09G3/3655 G09G2300/0809 G06F3/041 G06F3/044		
代理人(译)	张丽		
优先权	2014088200 2014-04-22 JP 2014088223 2014-04-22 JP 2014106476 2014-05-22 JP		
其他公开文献	CN105005166B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种能够同时实现薄型化和良好的显示质量的新颖结构的显示装置。在像素电极与对置电极之间设置液晶层的显示装置的结构中，将设置于对置电极一侧的触摸传感器所包括的电容器的电极与公共电极一体化而对其施加脉冲信号。在元件衬底一侧中，使施加到在与像素电极的之间形成电容的电容线的信号与该脉冲信号联动，以控制为消除施加到液晶层的电场的变动。通过采用该结构，可以实现一种即便由于脉冲信号而施加到液晶层的电场发生变化也能够消除该电场变化的触摸传感器功能的显示装置。通过采用该结构，能够实现薄型化及良好的显示质量。

