



(12)发明专利

(10)授权公告号 CN 103578399 B

(45)授权公告日 2016.08.10

(21)申请号 201310294035.6

(22)申请日 2013.07.12

(30)优先权数据

2012-156980 2012.07.12 JP

(73)专利权人 株式会社日本显示器

地址 日本东京

(72)发明人 寺西康幸 中西贵之 玉置昌哉
福永容子

(74)专利代理机构 北京康信知识产权代理有限
责任公司 11240

代理人 余刚 吴孟秋

(51)Int.Cl.

G09G 3/20(2006.01)

G09G 3/36(2006.01)

(56)对比文件

CN 1790139 A, 2006.06.21,

CN 102246222 A, 2011.11.16,

CN 1694152 A, 2005.11.09,

CN 1790139 A, 2006.06.21,

JP 2002268600 A, 2002.09.20,

JP 2008076624 A, 2008.04.03,

审查员 孟慧慧

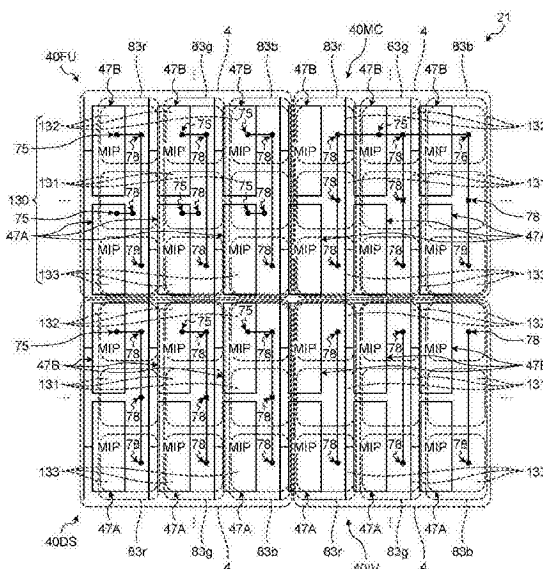
权利要求书1页 说明书14页 附图17页

(54)发明名称

显示装置和电子设备

(57)摘要

本发明提供了一种具有液晶层的显示装置及其电子设备,其既可以改变可通过显示面板的区域显示的最大灰度数或最大分辨率的至少一个,又可实现低耗电化。该显示装置具备:显示面板,所述显示面板呈矩阵状配置有具备多个子像素电极的像素,且至少划分为第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与所述第一区域不同的第二区域;以及存储电路,存储电路,所述存储电路配置在所述子像素电极的下层,存储与施加在所述子像素电极的至少一个上的灰度对应的像素电位,其中,在所述第一区域和所述第二区域中,所述显示面板的所述子像素电极的排列相同。



1. 一种显示装置, 具有:

显示面板, 所述显示面板呈矩阵状配置有具备多个子像素电极的像素, 且至少划分为第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与所述第一区域不同的第二区域; 以及

存储电路, 所述存储电路配置在所述子像素电极的下层, 存储与施加在所述子像素电极的至少一个上的灰度对应的像素电位,

在所述第一区域和所述第二区域中, 所述显示面板的所述子像素电极的排列相同,

所述第一区域和所述第二区域中, 在能显示的灰度小于最大灰度数的区域或分辨率小于最大分辨率的区域中存在不与所述子像素电极连接的所述存储电路。

2. 根据权利要求1所述的显示装置, 其中, 所述多个子像素电极反射从所述显示面板的表面入射的环境光。

3. 根据权利要求1所述的显示装置, 其中,

所述子像素电极中的每一个包括多个部分电极,

所述存储电路与所述部分电极对应地配置, 且在所述第一区域和所述第二区域与所述子像素电极对应地配置的数量相同。

4. 根据权利要求3所述的显示装置, 其中,

所述存储电路的数量是所述第一区域和所述第二区域中能显示最大灰度数的区域的存储电路的数量。

5. 一种电子设备, 具备显示装置, 所述显示装置具备:

显示面板, 所述显示面板呈矩阵状配置有具备多个子像素电极的像素, 且划分为至少包括第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与所述第一区域不同的第二区域的多个区域; 以及

存储电路, 所述存储电路配置在所述子像素电极的下层, 存储与施加在所述子像素电极上的灰度对应的像素电位,

在所述第一区域和所述第二区域中, 所述显示面板的所述子像素电极的排列相同,

所述第一区域和所述第二区域中, 在能显示的灰度小于最大灰度数的区域或分辨率小于最大分辨率的区域中存在不与所述子像素电极连接的所述存储电路。

显示装置和电子设备

技术领域

[0001] 本发明涉及具有液晶层的显示装置。此外,本发明涉及具备具有液晶层的显示装置的电子设备。

背景技术

[0002] 近年来,对于移动电话或电子纸等移动设备的显示装置的需求越来越高。要求这样的显示装置实现与显示图像的内容相符的灰度显示,来确保低成本和灰度显示的可见度。例如,在专利文献1中发表了在一个显示屏幕上设定可进行灰度显示的灰度数据的最大灰度数不同的两种以上的部分的技术。

[0003] 在专利文献2和3中发表了在显示装置的各像素上具有存储器的技术。

[0004] 用于移动设备的显示装置要求进一步降低耗电。专利文献2和3的存储器在总存储器数量增加的情况下,用于驱动或保持存储器的电力也增加。因此,为了减少耗电,也可以考虑限制总存储器数量。

[0005] 但是,一旦限制存储器数量,处理能力就达不到能够处理专利文献1所述的与显示图像的内容相符的显示颜色数量或灰度显示,有可能造成低分辨率。

[0006] 现有技术文献

[0007] 专利文献

[0008] 专利文献1:特开2002-268600号公报

[0009] 专利文献2:特开2008-076624号公报

[0010] 专利文献3:特开2009-204636号公报

发明内容

[0011] 发明要解决的课题

[0012] 本发明是鉴于该问题点而进行的,其目的在于提供既可以改变可通过显示面板的区域显示的最大灰度数或像素分辨率的至少一个,又可以实现低耗电化的显示装置和具有该显示装置的电子设备。

[0013] 解决课题的手段

[0014] 本发明的显示装置具备显示面板,所述显示面板呈矩阵状配置有具备多个子像素电极的像素,且至少划分为第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与所述第一区域不同的第二区域;以及存储电路,所述存储电路配置在所述子像素电极的下层,存储与施加在所述子像素电极的至少一个上的灰度对应的像素电位,在所述第一区域和所述第二区域中,所述显示面板的所述子像素电极的排列相同。

[0015] 在本发明的显示装置和电子设备上,即使最大灰度数和最大分辨率的至少一个不同,也可以抑制多个区域上的轮廓被强调的可能性,因此可以改变可通过显示面板的区域显示的最大灰度数或最大分辨率的至少一个。

[0016] 技术效果

[0017] 根据本发明的显示装置和电子设备,可以改变可通过显示面板的区域显示的最大灰度数或最大分辨率的至少一个,可实现低耗电化。

附图说明

- [0018] 图1是示出本发明的第一实施方式的显示装置的构成的一个例子的说明图。
- [0019] 图2是示出图1的显示装置的系统构成例的框图。
- [0020] 图3是示出图1的显示装置上的显示面板的截面构成的一个例子的截面图。
- [0021] 图4是示出图1的显示装置的下侧基板的构成的一个例子的截面图。
- [0022] 图5是示出驱动像素的驱动电路的一个例子的电路图。
- [0023] 图6是示出驱动像素的驱动电路的一个例子的电路图。
- [0024] 图7是示出图1的显示装置的驱动波形的一个例子的说明图。
- [0025] 图8是示出图1的显示装置的像素电极的构成的一个例子的俯视图。
- [0026] 图9是示出图6所示的存储电路和图8所示的像素电极的连接状态的说明图。
- [0027] 图10是示出配置了驱动电极和像素电极的显示面板的一个例子的图。
- [0028] 图11是示出配置了驱动电极和像素电极的显示面板的变形例的图。
- [0029] 图12是示出图1所示的显示装置的显示面板的像素电极的配置例的俯视图。
- [0030] 图13是示出显示面板的像素电极的配置的比较例的俯视图。
- [0031] 图14是示出本发明的第二实施方式的显示装置上的像素电极的构成的一个例子的俯视图。
- [0032] 图15是示出配置了驱动电极和像素电极的显示面板的一个例子的图。
- [0033] 图16是示出本发明的第二实施方式的显示装置上的像素电极的构成的变形例的俯视图。
- [0034] 图17是示出本发明的第三实施方式的显示装置的构成的一个例子的说明图。
- [0035] 图18是示出配置了驱动电极和像素电极的显示面板的一个例子的图。
- [0036] 图19是示出一个应用例的电子设备的构成的一个例子的立体图。

具体实施方式

- [0037] 以下参考附图就发明的实施方式进行说明。按照以下顺序进行说明。
- [0038] 1.实施方式(显示装置)
- [0039] 1-1.第一实施方式
- [0040] 1-2.第二实施方式
- [0041] 1-3.第三实施方式
- [0042] 2.应用例(电子设备)
- [0043] 上述实施方式的显示装置用于电子设备的例子。
- [0044] 〈1-1.第一实施方式〉
- [0045] [构成]
- [0046] 图1是示出本发明的第一实施方式的显示装置的构成的一个例子的说明图。图1是示意图,不一定与实际的尺寸、形状相同。另外,显示装置1相当于本发明的“显示装置”的一个具体例子。

[0047] 显示装置1是反射型或半透射型的显示装置,具备:具有像素阵列部21的显示面板2、驱动器1C3和柔性印刷电路板(FPC(Flexible printed circuits))50。柔性印刷电路板50向驱动器1C3输送外部信号或驱动驱动器1C3的驱动电力。像素阵列部21例如图1所示,具有可显示的灰度数不同的区域,例如可显示6比特(bit)的灰度数的全颜色规格区40FU、可显示3比特(bit)的灰度数的颜色减色区40DS、可显示1比特(bit)的灰度数的单色区40MC以及可显示0比特(bit)的灰度数的无效区40IV。

[0048] (显示装置的系统构成例)

[0049] 图2是示出图1的显示装置的系统构成例的框图。显示面板2在后述的透明基板上具有像素阵列部21、具备接口(I/F)和时序发生器的功能的驱动器1C3、垂直驱动电路22A、22B和水平驱动电路23。水平驱动电路23具有水平驱动器231和缓冲电路232。

[0050] 像素阵列部21具有矩阵(行列状)结构,即具有后述的液晶层的像素4的、构成显示上的1个像素的单元被配置成 m 行 $\times$ n 列。在本说明书中,行是指具有向一个方向排列的 n 个像素4的像素行。另外,列是指具有在与配置行的方向正交的方向上排列的 m 个像素4的像素列。根据垂直方向的显示分辨率和水平方向的显示分辨率决定 m 和 n 的值。像素阵列部21相对像素4的 m 行 n 列的排列按行配置扫描线24₁、24₂、24₃、……、24 _{m} ,按列配置信号线25₁、25₂、25₃、……、25 _{n} 。以下,在实施方式中,有可能将扫描线24₁、24₂、24₃、……、24 _{m} 代表性地称为扫描线24,将信号线25₁、25₂、25₃、……、25 _{n} 代表性地称为信号线25。

[0051] 显示面板2被输入来自外部的的外部信号,即主时钟、水平同步信号和垂直同步信号,并被提供给驱动器1C3。驱动器1C3将外部电源的电压振幅的主时钟、水平同步信号和垂直同步信号向驱动液晶所需要的内部电源的电压振幅进行电平转换(升压),通过定时发生器生成垂直启动脉冲、垂直时钟脉冲、水平启动脉冲和水平时钟脉冲作为主时钟、水平同步信号和垂直同步信号。驱动器1C3向垂直驱动电路22A、22B提供垂直启动脉冲和垂直时钟脉冲的同时,向水平驱动电路23提供水平启动脉冲和水平时钟脉冲。驱动器1C3相对每一个像素4的像素电极生成通用地提供给各像素的公共电位(相对电极电位)VCOM和与该公共电位VCOM同相的控制脉冲FRP和反相的控制脉冲XFRP后向像素阵列部21提供。

[0052] 隔着像素阵列部21配置垂直驱动电路22A、22B。垂直驱动电路22A、22B也可以被配置在靠近像素阵列部21的一边侧。垂直驱动电路22A、22B包含具有移位寄存器等的垂直驱动器221A、221B等。垂直驱动电路22A、22B被提供上述的垂直启动脉冲,从而与垂直时钟脉冲同步,垂直驱动脉冲221A、221B依次输出垂直扫描脉冲,提供给像素阵列部21的扫描线24₁、24₂、24₃、……、24 _{m} ,从而以行为单位依次选择像素4。

[0053] 在水平驱动电路23上被提供例如6比特的R(红)、G(绿)、B(蓝)的数字视频数据。水平驱动电路23对通过垂直驱动电路22的垂直扫描所选的行的各像素4按每个像素或按每多个像素、或者全部像素一起通过信号线25写入显示数据。

[0054] (显示面板的截面构成)

[0055] 图3是示出图1的显示装置的显示面板的截面构成的一个例子的截面图。图4是示出图1的显示装置的下侧基板的构成的一个例子的截面图。图3和图4是示意图,不一定与实际尺寸、形状相同。例如图3所示,具有下侧基板10、上侧基板80、被夹在下侧基板10和上侧基板80之间的液晶层30以及驱动下侧基板10的后述的驱动电路。

[0056] 图3所示的显示装置1的上侧基板80(例如后述的偏光板89)的上面形成视频显示

面,在下侧基板10的背后未配置背光等光源。即,显示装置1是通过反射从视频显示面侧入射的光来显示视频的反射型的显示装置。

[0057] (液晶层30)

[0058] 液晶层30例如具有向列相(Nematic)液晶。液晶层30是根据视频信号被驱动,具有通过施加与视频信号相应的电压、使向液晶层30入射的光按每个像素透过或截断的调制功能。

[0059] (下侧基板10)

[0060] 下侧基板10例如如图3所示,具有形成TFT(Thin Film Transistor薄膜晶体管)等的驱动基板11、覆盖TFT等的绝缘层12、与TFT等电连接的反射电极层13以及形成在反射电极层13上面的取向膜14。另外,反射电极层13相当于本发明的“多个像素电极”的一个具体例子。

[0061] 如图4所示,驱动基板11例如在玻璃基板等形成的透明基板711上具备具有TFT或电容元件等的像素驱动电路72。透明基板711可以由玻璃基板以外的材料形成,也可以由例如透光性的树脂基板或石英、硅基板等形成。像素驱动电路72具备由金、铝、铜以及这些的合金等金属形成的栅电极721、发挥源极电极或漏极电极的功能的凹凸电极层723、724、具有TFT或电容元件等的半导体层722。半导体层722被绝缘膜712覆盖,与栅电极721、凹凸电极层723、724连接。

[0062] 如图4所示,凹凸电极层723、724的膜厚例如大于等于500nm小于等于1000nm,在绝缘膜712上突出。为了抑制凹凸电极层723、724的膜厚的高低差的影响,用第一平坦层74、第二平坦层77覆盖。在第一平坦层74上开设作为第一接触部75的接触孔75A。中继配线层76由透光性的导电材料例如ITO(Indium Tin Oxide, 铟锡氧化物)形成。中继配线层76和凹凸电极层724利用第一接触部75的接触孔75A以导通的方式连接。中继配线层76的膜厚例如大于等于50nm小于等于100nm。

[0063] 如图3所示,反射电极层13是与上侧基板80侧的后述的透明电极层82一起驱动液晶层30的层,例如在面内形成二维配置的多个像素电极。反射电极层13(像素电极)和透明电极层82一旦通过驱动电路被施加电压,就在反射电极层13(像素电极)和透明电极层82之间产生与反射电极层13(像素电极)和透明电极层82之间的电位差相应的电场,根据该电场的大小驱动液晶层30。在显示装置1中,与反射电极层13(像素电极)和透明电极层82彼此相对的部分对应的部分成为通过被施加在反射电极层13(像素电极)和透明电极层82之间的电压可部分驱动液晶层30的基本单元。该基本单元相当于像素。另外,反射电极层13具有将通过液晶层30入射的环境光向液晶侧30侧反射的反射层的作用。反射电极层13由反射可见光的导电性材料形成,例如由Ag等金属材料形成。反射电极层13的表面例如形成镜面。

[0064] 如图4所示,反射电极层13被配置在第二平坦化层77的上面,在第二平坦化层77上开设作为第二接触部78的接触孔78A。中继配线层76和反射电极层13利用第二接触部78的接触孔78A以导通的方式连接。

[0065] 如图3所示,取向膜14是使液晶层30内的液晶分子向着规定的方向取向的膜,与液晶层30直接接触。取向膜14例如由聚酰亚胺等高分子材料形成,例如,通过对所涂敷的聚酰亚胺等进行摩擦处理而形成。

[0066] (上侧基板80)

[0067] 如图3所示,上侧基板80从液晶层30侧起依次具有取向膜81、透明电极层82、彩色滤光片(CF)层83和透明基板84。

[0068] 取向膜81是使液晶层30内的液晶分子向着规定的方向取向的膜,与液晶层30直接接触。取向膜81例如由聚酰亚胺等高分子材料形成,例如,通过对所涂敷的聚酰亚胺等进行摩擦处理而形成。

[0069] 与各像素电极相对地配置透明电极层82,例如是形成在整个面内的片状的电极。透明电极层82由于与各像素电极相对地配置,因此具有各像素上的通用电极的作用。透明电极层82由对环境光具有透光性的导电材料形成,例如由ITO形成。

[0070] CF层83在与像素电极相对的区域具有彩色滤光片83A,在与像素电极的非相对的区域具有遮光膜83B。彩色滤光片83A是通过使用于将透过液晶层30射来的光分别向例如红、绿和蓝的三原色进行颜色分离的滤光片与像素对应地排列而形成的。遮光膜83B形成在像素与像素之间。透明基板84由相对环境光透明的基板例如玻璃基板等形成。

[0071] 上层基板80在透明基板84的上面从液晶层30侧起依次具有例如光扩散层85、光扩散层86、 $1/4\lambda$ 板87、 $1/2\lambda$ 板88以及偏光板89。光扩散层85、光扩散层86、 $1/4\lambda$ 板87、 $1/2\lambda$ 板88以及偏光板89例如利用胶粘层或粘合层与相邻的其他层接合。另外, $1/4\lambda$ 板87和 $1/2\lambda$ 板88为本发明的相位差层。

[0072] 光扩散层85、86是正向散射多、背向散射少的前向散射层。光扩散层85、86是将从特定方向入射的光进行散射的各相异性散射层。光扩散层85、86因与上侧基板80的关系,光从偏光板89侧的特定方向入射来的情况下,使该入射光几乎不散射地透射,使利用反射电极层13反射回来的光大幅度地散射。

[0073] $1/4\lambda$ 板87例如是单轴拉伸树脂膜。其光程差例如是 $0.14\mu\text{m}$,相当于可见光中的发光度最高的绿色光波长度的大约 $1/4$ 。因此, $1/4\lambda$ 板87具有将从偏光板89侧入射来的直线偏振光转换成圆偏振光的功能。 $1/2\lambda$ 板88例如是单轴拉伸树脂膜。其光程差例如是 $0.27\mu\text{m}$,相当于可见光中的发光度最高的绿色光波长度的大约 $1/2$ 。因此, $1/4\lambda$ 板87和 $1/2\lambda$ 板88作为整个 $1/4\lambda$ 板87和 $1/2\lambda$ 板88具有将从偏光板89侧入射来的直线偏振光转换成圆偏振光的功能,对于大范围的波长发挥(宽带的)的圆偏光板的功能。偏振光板89具有吸收规定的直线偏振光成分、使除此之外的偏振光成分透射的功能。因此,偏光板89具有使从外部入射来的外部光转换成直线偏振光的功能。

[0074] (液晶显示面板的驱动方式)

[0075] 显示装置1由于不断地向液晶层30施加同极性的直流电压,液晶的比电阻(物质原有的电阻值)等有可能劣化。显示装置1为了防止液晶的比电阻(物质原有的电阻值)等的劣化,采用以公共电位VCOM为标准使视频信号的极性按照规定的周期反转的驱动方式。

[0076] 作为该液晶显示面板的驱动方式已知的有线反转、点反转、帧反转等驱动方式。线反转是以相当于一行(一个像素行)的1H(H是水平期间)的时间周期使视频信号的极性反转的驱动方式。点反转是按每一个彼此相邻的上下左右的像素、使视频信号的极性交错反转的驱动方式。帧反转是按每一个相当于一个画面的一帧使写入全部像素的视频信号同时以相同的极性反转的驱动方式。

[0077] 显示装置1可以采用上述各驱动方式中的任意一种。显示装置1最好采用帧反转的驱动方式,而不是线反转或点反转的驱动方法。在相邻的两个像素之间进行电位不同的线

反转或点反转的情况下,有可能不能稳定地控制像素间的液晶取向。从而显示装置1有可能在液晶取向不稳定的像素间的空间留下残影。

[0078] 而在帧反转的情况下,透明电极层82与反射电极层13之间的电位在相邻的两个像素之间相同。因此,在像素间的一方的像素附近与另一方的像素附近液晶分子表现相同。因此,像素间的液晶取向与线反转或点反转时相比更稳定。

[0079] 这样,在相邻的两个像素间,进行电位相同的帧反转的情况下,可以比较稳定地控制像素间的液晶取向,因此,即使将该像素间的空间作为显示区域使用进行显示,也可以降低发生残影的可能性。

[0080] (M1P方式)

[0081] 图5和图6是示出驱动像素的驱动电路的一个例子的电路图。图7是示出图1的显示装置上的驱动波形的一个例子的说明图。显示装置1在使用帧反转的驱动方式的情况下,由于在整个1帧周期将相同极性的信号电压写入信号线,因此有产生黑点(シェーディング)的危险。因此,显示装置1在使用帧反转的驱动方式时,采用每个配置像素4的区域具有存储功能的存储电路,例如、每个像素4都具有可存储数据的存储器,即所谓的M1P(Memory In Pixel)方式。如果采用M1P方式,在像素4上始终有一定的电压,因此可以抑制转色光。

[0082] 另外,M1P方式由于在配置像素4的区域内具有存储数据的存储电路47,因此可以实现模拟显示模式的显示和存储显示模式的显示。在此,模拟显示模式是指显示装置1模拟地显示像素4的灰度的显示模式。另外,存储显示模式是指显示装置基于存储在像素4内的存储电路中的二值信息(逻辑“1”/逻辑“0”),数字地显示像素4的灰度的显示模式。

[0083] 如果是内存显示模式,由于使用保持在存储电路中的信息,因此无需按照帧周期执行反映灰度的信号电位的写入操作。因此,如果是内存显示模式,与需要按照帧周期执行反映灰度的信号电位的写入操作的模拟显示模式相比耗电少,因此显示装置1是低功耗。

[0084] 如图5所示,像素4具备带SRAM(静态随机存取存储器)功能的电路,该电路除了液晶单元45以外,还具有三个开关元件41、42、43和锁存部44。该电路形成在图4所示的像素驱动电路72的半导体层722上。在此,如图3所示,液晶单元45是指在反射电极层(像素电极)13和与反射电极层(像素电极)13相对地配置的透明电极层82之间的液晶层30产生的液晶容量。

[0085] 开关元件41的一端与信号线25连接,通过从图2所示的垂直驱动电路22A、22B提供扫描信号 ϕ V形成接通(闭合)状态,取得从图2所示的水平驱动电路23通过信号线25提供的的数据S1G。锁存部44由彼此逆向并联的逆变器441、442构成,保持(锁存)与开关元件41取得的数据S1G相应的电位。

[0086] 例如图6所示,逆变器441具备栅极和漏极分别共同连接的N沟道MOS(以下称为NMOS)晶体管 Q_{n13} 和P沟道MOS(以下称为PMOS)晶体管 Q_{p13} 。逆变器442具备栅极和漏极分别共同连接的NMOS晶体管 Q_{n14} 和PMOS晶体管 Q_{p14} 。逆变器441和逆变器442被并排设置在正侧电源线28的电压VDD和负侧电源线29的电压VSS之间,这些逆变器441、442被循环地连接,形成SRAM结构的存储器。

[0087] 如图6所示,开关元件41具有NMOS晶体管 Q_{n10} ,是在逆变器441、442上连接信号线25、提供数据S1G的信号电平的开关电路。开关元件42是具有NMOS晶体管 Q_{n11} 和PMOS晶体管 Q_{p11} 的开关电路,通过逆变器442的输出进行连接断开控制,通过锁存部44从信号线27向液

晶单元45的像素电极施加公共电位VCOM和反相的控制脉冲XFRP。另外,开关元件43是具有NMOS晶体管 Q_{n12} 和PMOS晶体管 Q_{p12} 的开关电路,通过逆变器441的输出进行连接断开控制,通过锁存部44从信号线26向液晶单元45的像素电极施加与公共电位VCOM相同的控制脉冲FRP。

[0088] 这样,开关元件42的一个端子被供应与公共电位VCOM反向的控制脉冲XFRP。开关元件43的一个端子被供应与公共电位VCOM同相的控制脉冲FRP。开关元件42、43的各另一个端子共同连接,其共同连接节点成为像素电路的输出节点NOUT。开关元件42、43根据锁存部44的保持电位的极性,开关元件42、43中的任一个成为导通状态。这样,相对施加公共电位VCOM的透明电极层82和液晶单元45的液晶容量,控制脉冲FRP或控制脉冲XFRP被施加在反射电极层13上。

[0089] 例如,当锁存部44的保持电位是负侧极性时,液晶单元45的液晶容量的像素电位与公共电位VCOM形成同相,因此变成黑色显示,而当锁存部44的保持电位是正侧极性时,液晶单元45的液晶容量的像素电位与公共电位VCOM形成反相,因此变成白色显示。如图7所示,如果切换了信号线25的数据S1G的电位,通过提供扫描信号 ϕV ,开关元件41变成导通(闭合)状态,取得数据S1G。锁存部44保持(锁存)与被开关元件41取得的数据S1G相应的保持电位。被施加在反射电极层13上的像素电位可以相对公共电位VCOM从同相切换到反相,像素从黑色显示Bk切换到白色显示Wh。这样,第一实施方式的显示装置1的像素阵列部21成为常黑型的显示模式。像素阵列部21也可以成为常白型的显示模式。这样,液晶的显示模式具有不施加电场(电压)时成为白色显示、施加电场时成为黑色显示的常白型模式和不施加电场时成为黑色显示、施加电场时成为白色显示的常黑型模式。

[0090] 正如上述的说明,在内存显示模式中,像素4始终被施加恒定电压,因此可以抑制转色光。在第一实施方式中,作为上述像素4内置的存储器以使用SRAM为例进行了说明,但SRAM只不过是例子,也可以采用使用其他构成的存储器例如DRAM(动态随机存取存储器)的构成。

[0091] (面积灰度法)

[0092] 正如上述的说明,在存储显示模式中,每个像素可以用1比特进行2灰度的显示。而且,为了增加每个像素显示的灰度,使用面积灰度法。在此,面积灰度法是在像素面积(像素电极的面积)上例如进行2:1的加权、用2比特显示4灰度的灰度显示方式。

[0093] 具体是,成为像素4的反射显示区的反射电极层13被分割成面积上经过加权的多个像素(子像素)电极。并且,显示装置1将通过上述的锁存部44的保持电位选择的像素电位向面积上经过加权的像素电极通电,利用经过加权的面积的组合进行灰度显示。

[0094] 面积灰度法是将面积比用 2^0 、 2^1 、 2^2 、 2^{N-1} 、……、(N是整数)等的经过条件加权的N个子像素电极表示 2^N 个灰度的灰度表示方法。采用面积灰度法的目的例如是改善因TFT特性变化导致图像质量的不均匀性。在第一实施方式中的显示装置1上,通过对像素电极即反射电极层13的面积(像素面积)进行2:1的加权,用2比特表示4灰度。

[0095] 图8是示出图1的显示装置的图像电极的构成的一个例子的俯视图。如图8所示,子像素电极130是像素的、彼此面积相同的三个部分电极132、131、133排列成一列。并且,部分电极132和部分电极133通过中继配线层76接通,起到一个像素的作用。因此,部分电极132和部分电极133的总面积与部分电极131的面积被2:1地加权。并且,由于子像素电极130的

重心与灰度的重心一致,因此子像素电极130的灰度显示的平衡很好。

[0096] 图9是示出图6所示的存储电路与图8所示的像素电极的连接状态的说明图。如图9所示,与图6所示的存储电路47相同的存储电路47A、47B分别与部分电极131、部分电极132和部分电极133连接。存储电路47A驱动部分电极131,存储电路47B也可以同时驱动部分电极132和部分电极133。这样,子像素电极130具有两个像素电极,被与像素电极的数量相同的存储电路驱动。

[0097] 图10是示出配置了驱动电极和像素电极的显示面板的一个例子的图。如图10所示,在像素4中,具有三个部分电极132、131、133的子像素电极130被排列成一列,用于分别向上述的CF层83的红、绿和蓝三原色进行色彩分离的红色滤色器83r、绿色滤色器83g和蓝色滤色器83b与子像素电极130相对应地排列。并且,在像素4的所占区域内,与子像素电极130具有的像素电极的数量相同的存储电路被以相对于部分电极132、131、133改变层压位置的方式配置。

[0098] 像素阵列部21具有可显示的灰度数不同的区域,例如可显示6比特(bit)的灰度数的全颜色规格区40FU、可显示3比特(bit)的灰度数的颜色减色区40DS、可显示1比特(bit)的灰度数的单色区40MC以及可显示0比特(bit)的灰度数的无效区401V。全颜色规格区40FU可阶段地显示64级灰度。颜色减色区40DS可阶段地显示8级灰度。单色区40MC可阶段地显示2级灰度。无效区401V如果是常黑型的显示模式就依然是黑色,如果是常白型的显示模式就依然是白色。

[0099] 像素阵列部21在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的像素4的部分电极131、132、133的配置相同。像素阵列部21在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的每个像素4配置的存储电路47A、47B的数量也相同。这样,存储电路47A、47B的数量是多个区域(全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V)中可以显示最大灰度数的区域即全颜色规格区40FU的存储电路的数量。

[0100] 在全颜色规格区40FU的子像素电极130上,存储电路47A驱动部分电极131,存储电路47B同时驱动部分电极132和部分电极133。在颜色减色区40DS的子像素电极130上,存储电路47A不与部分电极131、部分电极132和部分电极133连接,存储电路47B同时驱动部分电极131、部分电极132和部分电极133。

[0101] 在颜色减色区40DS的像素4上,三个存储电路47A不与部分电极131、部分电极132和部分电极133连接。因此三个存储电路47B同时驱动三列的子像素电极130中的所有的部分电极131、部分电极132和部分电极133。第一实施方式的显示装置1在三个存储电路47B分别控制了与红色滤色器83r、绿色滤色器83g和蓝色滤色器83b对应的三列子像素电极130之一的情况下,可显示3比特(bit)的灰度数。

[0102] 在单色区40MC的像素4上,三个存储电路47A和两个存储电路47B不与部分电极131、部分电极132和部分电极133连接,一个存储电路47B同时驱动部分电极131、部分电极132和部分电极133。第一实施方式的显示装置1是常黑型显示,在一个存储电路47B同时接通控制了与红色滤色器83r、绿色滤色器83g和蓝色滤色器83b对应的三列子像素电极130的情况下,变成白色显示。即,单色区40MC的像素4可显示1比特(bit)的灰度数。

[0103] 在无效区401V的像素4上,三个存储电路47A和三个存储电路47B不与部分电极131、部分电极132和部分电极133连接,不驱动部分电极131、部分电极132和部分电极133,

是无效状态。第一实施方式的显示装置1是常黑型显示,无效区401V的像素4是黑色显示。在无效区1V的像素4上,三个存储电路47A和三个存储电路47B不与部分电极131、部分电极132和部分电极133连接,部分电极131、部分电极132和部分电极133也可以与三个存储电路47A和三个存储电路47B保持的像素电位无关地供应电位、变成白色显示。

[0104] (变形例)

[0105] 图11是示出配置了驱动电极和像素电极的显示面板的变形例的图。与图10所示的像素阵列部21相同,图1所示的像素阵列部21具备可显示的灰度数不同的区域,例如可显示6比特(bit)的灰度数的全颜色规格区40FU、可显示3比特(bit)的灰度数的颜色减色区40DS、可显示1比特(bit)的灰度数的单色区40MC以及可显示0比特(bit)的灰度数的无效区401V。

[0106] 像素阵列部21在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的像素4的部分电极的配置相同。另外,像素阵列部21在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的每个像素4配置的存储电路47A、47B的数量不同。像素阵列部21在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V只剩下将被驱动的存储电路47A、47B。这样可以降低存储电路47A、47B的生产成本。

[0107] [作用和效果]

[0108] 以下就第一实施方式的显示装置1的作用和效果进行说明。

[0109] 如图3所示,例如,从特定方向入射来的环境光通过偏光板89被转换成直线偏振光,然后通过 $1/2\lambda$ 板88和 $1/4\lambda$ 板87被转换成圆偏振光,然后向液晶层30入射。向液晶层30入射的光在液晶层30根据视频信号被调制的同时,在反射电极层13被反射。在反射电极层13反射的光通过 $1/4\lambda$ 板87和 $1/2\lambda$ 板88被转换成直线偏振光,然后透射偏光板89被作为图像光向外部射出。

[0110] 形成存储电路47A、47B的至少一部分的上述的图4所示的像素驱动电路72、凹凸电极层723、724的厚度大。因此,留下将被驱动的存储电路47A、47B的状态下、被层压在像素驱动电路72、凹凸电极层723、724上的绝缘层12(平坦化层74、77)的状态和在省略了存储电路47A、47B的状态下、层压在驱动基板11上的绝缘层12(平坦化层74、77)的状态有可能在下侧基板10的面内的层压方向产生偏差。在该下侧基板10的面内的层压方向的绝缘层12(平坦化层74、77)的偏差被转印成反射电极层13的成膜状态。其结果,对全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的、形成像素4的部分电极132、131、133所反射的光有影响。

[0111] 图10所示的图像阵列部21与图11所示的像素阵列部21相比,抑制了下侧基板10的面内的层压方向的绝缘层12(平坦化层74、77)的偏差,降低了全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的反射电极层13的环境光的反射状态的差。因此,图10所示的图像阵列部21与图11所示的像素阵列部21相比,可以进行高质量的显示。

[0112] 可以使图10所示的存储电路47A、47B如图4所示地通过第一接触部75和第二接触部78,与三个部分电极132、131、133的任一个电连接。如果使图10所示的存储电路47A、47B不与三个部分电极132、131、133的任一个电连接,就不形成第一接触部75和第二接触部78的至少一个接触孔75A、接触孔78A上的中继配线层76。反射电极层13的厚度不会因接触孔78A上是否有中继配线层76而发生变化。因此,像素阵列部21的全颜色规格区40FU、颜色减

色区40DS、单色区40MC、无效区401V上的反射电极层13的环境光的反射状态的差降低。或者如果使图10所示的存储电路47A、47B不与三个部分电极132、131、133的任一个电连接,就不成膜形成中继配线层76的图案,不使其接通。由于中继配线层76的厚度小于上述图4所示的像素驱动电路72、凹凸电极层723、724的厚度,因此反射电极层13可以利用是否有中继配线层76的不同来抑制厚度变化。

[0113] 在全颜色规格区40FU可以不限限制存储电路的存储数地显示。全颜色规格区40FU处理能力高,可以进行适合显示图像的内容的显示颜色数量或灰度显示的处理。在颜色减色区40DS、单色区40MC不与三个部分电极132、131、133的任何一个电连接的存储电路47A、47B不消耗用于驱动存储器或保持存储器的电力,像素阵列部21可以降低电力消耗。另外在无效区401V,不与子像素电极130电连接的存储电路47A、47B也可以降低用于驱动或保持存储器的消耗电力。这样,显示装置1既可改变可通过显示面板2的区域显示的最大灰度数或像素分辨率的至少一个,又可实现低耗电化。

[0114] 这样,子像素电极130具有多个部分电极132、131、133,存储电路47A、47B被与部分电极132、131、133对应地配置,如果比较全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V中的一个区域(第一区域)和另一个区域(第二区域),与子像素电极130对应地配置的数量相同。如果将全颜色规格区40FU作为第一区域,第二区域就可以是颜色减色区40DS、单色区40MC、无效区401V的任何一个。并且,存储电路47A、47B与子像素电极130对应地配置的数量是可显示最大灰度数的区域的存储电路的数量。因此,对于显示面板2,即使改变成可显示的灰度数不同的区域的布置,通过改变子像素电极130与存储电路47A、47B的连接状态,也容易任意地改变可显示的灰度数不同的区域的划分和范围。

[0115] 图12是示出图1的显示装置上的显示面板的像素电极的配置例子的俯视图。图13是示出显示面板的像素电极的配置的比较例的俯视图。如图12所示,部分电极13A是图10所示的部分电极132、131、133的任意一个。在图12所示的部分电极13A的排列中,在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V,每一个面积相同的部分电极13A以矩阵(行列状)结构排列。

[0116] 如图13所示,也有可能配置具有与全颜色规格区40FU、颜色减色区40DS、单色区40MC的每一个的灰度相对应的面积的部分电极13A、部分电极13B和部分电极13C。这种情况下,也可以在无效区401V不配置部分电极。图12所示的全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V的可显示的灰度相当于图13所示的全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V的可显示的灰度。但是,全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V的部分电极13A、部分电极13B、部分电极13C以及无部分电极的区域反射环境光的状态有所不同,因此全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V的轮廓有可能被强调。

[0117] 而如上述的图12所示,全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的子像素电极130、即部分电极13A的每一个形成相同的排列。通过这样减少了在显示面板面内看到的环境光的反射状态的差,抑制了强调全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V轮廓的可能性。

[0118] 〈1-2.第二实施方式〉

[0119] [构成]

[0120] 图14是示出本发明的第二实施方式的显示装置上的像素电极的构成的一个例子的俯视图。与上述的第一实施方式中说明的相同的构成元件标注相同的符号,省略重复说明。

[0121] 内存显示模式下,每个像素可以利用1比特进行2灰度的显示。而且,为了增加每个像素所显示的灰度而使用面积灰度法。如图14所示,子像素电极130被形成并排配置面积相对小的部分电极134和面积相对大的部分电极135。部分电极134和部分电极135的面积比为1:2。

[0122] 图15是示出配置了驱动电极和像素电极的显示面板的一个例子的图。如图15所示,存储电路47A、47B与部分电极134、部分电极135的每一个连接。存储电路47A可以驱动部分电极134,存储电路47B可以驱动部分电极135。这样,子像素电极130具有两个像素电极,被与像素电极的数量相同的存储电路驱动。这样,在像素4占用的区域内,与子像素电极130具有的像素电极数量相同的存储电路47A、47B被改变与部分电极134、135的层压位置地配置。

[0123] [作用和效果]

[0124] 以下就第二实施方式的显示装置1的作用和效果进行说明。如上述的图15所示,全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的子像素电极130每一个都形成相同的排列。通过这样减少了在显示面板面内看到的环境光的反射状态的差,抑制了强调全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V轮廓的可能性。

[0125] (变形例)

[0126] 图16是示出本发明的第二实施方式的显示装置上的像素电极的构成的变形例的俯视图。如图16所示,子像素电极130也可以由具有开口138的部分电极137和配置在部分电极137的开口138内的部分电极136形成。本变形例的子像素电极130与上述的图15相同,在全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V每一个都被相同地排列。上述存储电路47A可以驱动部分电极136,存储电路47B可以驱动部分电极137。这样,子像素电极130具有两个像素电极,被与像素电极数量相同的存储电路47A、47B驱动。这样,在像素4占用的区域内,与子像素电极130具有的像素电极数量相同的存储电路47A、47B被改变与部分电极136、137的层压位置地配置。并且,全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V上的子像素电极130的每一个形成相同的排列。通过这样减少了在显示面板面内看到的环境光的反射状态的差,抑制了强调全颜色规格区40FU、颜色减色区40DS、单色区40MC、无效区401V轮廓的可能性。

[0127] 〈1-3. 第三实施方式〉

[0128] [结构]

[0129] 图17是示出本发明的第三实施方式的显示装置的结构的一个例子的说明图。图17是示意图,不一定与实际尺寸、形状相同。另外,显示装置1相当于本发明的“显示装置”的一个具体例子。与上述的第一实施方式中说明的相同的构成元件标注相同的符号,省略重复说明。

[0130] 显示装置1是反射型或半透射型的显示装置,具备:具有像素阵列部21的显示面板2、驱动器1C3和柔性印刷电路板(FPC(Flexible printed circuits))50。像素阵列部21例如如图17所示,具有可显示的灰度数不同的区域,例如可显示6比特(bit)的灰度数的全颜色

规格区40FU、可显示3比特(bit)的灰度数的颜色减色区40DS、可显示1比特(bit)的灰度数的单色区40MC、可显示0比特(bit)的灰度数的无效区401V以及可显示6比特(bit)的灰度数且比全颜色规格区40FU的分辨率低的低分辨率区40LS。

[0131] 图18是示出配置了驱动电极和像素电极的显示面板的一个例子的图。如图18所示,在像素4中,具有三个部分电极132、131、133的子像素电极130被排列成一行,按每两行两列子像素电极对应地排列用于分别向上述的CF层83的红、绿和蓝三原色进行颜色分离的红色滤光片83Ar、绿色滤光片83Ag和蓝色滤光片83Ab。并且,在像素4的所占区域内,与子像素电极130具有的像素电极的数量相同数量的存储电路被相对于部分电极132、131、133改变层压位置地配置。

[0132] 在像素阵列部21,图18所示的低分辨率区40LS上的部分电极131、132、133与图10所示的颜色规格区40FU上的像素4的部分电极131、132、133的排列相同,但像素4所占的面积是4倍。另外,在像素阵列部21,低分辨率区40LS上的按每个子像素电极130配置的存储电路47A、47B的数量与颜色规格区40FU上的存储电路47A、47B的数量相同。

[0133] 如图18所示,存储电路47A、47B分别与部分电极131、部分电极132和部分电极133连接。存储电路47A可以同时驱动四个两行两列的部分电极131,存储电路47B可以同时驱动每四个两行两列的部分电极132和部分电极133。这样,子像素电极130具有两个像素电极,被与像素电极的数量相同数量的存储电路驱动。实际上驱动两行两列的子像素电极130的部分电极132、131、133的存储电路是一组存储电路47A、47B即可,三组存储电路47A、47B不与部分电极132、131、133连接。

[0134] 这样,子像素电极130具有多个部分电极132、131、133,存储电路47A、47B被与部分电极132、131、133相对应地配置,如果比较了在全颜色规格区40FU、单色区40MC、无效区401V以及分辨率低的低分辨率区40LS中一个区域(第一区域)和另外一个区域(第二区域),与子像素电极130相对应地配置的数量是相同的。如果将全颜色规格区40FU作为第一区域,第二区域可以是单色区40MC、无效区401V以及低分辨率区40LS中的一个。并且,存储电路47A、47B与子像素电极130对应地配置的数量是可显示的最大灰度数的区域的存储电路的数量。因此,显示面板2即使改变为可显示的灰度数不同的区域的布局,通过改变子像素电极130与存储电路47A、47B的接触状态,任意地改变可显示的灰度数和最大分辨率的至少一个不同的区域的划分和范围将变得容易。

[0135] 〈2.应用例〉

[0136] 以下就上述实施方式及其变形例的显示装置1的一个应用例子进行说明。图19是示出本应用例的电子设备100的概略结构的一个例子的立体图。电子设备100是移动电话,例如图19所示,具有本体部111和可相对本体部111进行打开关闭地设置的显示部112。本体部111具有操作键115和送话部116。显示部112具有显示装置113和接听部117。显示装置113在显示装置113的显示屏幕114上显示有关电话通讯的各种显示。电子设备100具有用于控制显示装置113的操作的控制部(未图示)。该控制部作为控制整个电子设备100的控制部的一部分,或与该控制部分开单独地设置在本体部111或显示部112的内部。

[0137] 显示装置113具有与上述实施方式及其变形例的显示装置1相同的结构。通过这样在显示装置113上既可以抑制发生闪光,又可以实现低耗电化。

[0138] 另外,作为可以应用上述实施方式及其变形例的显示装置1的电子设备,除了上述

说明的移动电话等以外,可以是个人电脑、液晶电视、取景器型或监视器直视型摄像机、汽车导航系统、寻呼机、电子记事本、计算器、文字处理器、工作站、可视电话、POS终端器等。

[0139] 另外,本发明也可以采用以下结构。

[0140] (1)一种显示装置,具备:显示面板,上述显示面板呈矩阵状配置有具备多个子像素电极的像素,且划分为至少包括第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与上述第一区域不同的第二区域的多个区域;以及存储电路,上述存储电路配置在上述子像素电极的下层,存储与施加在上述子像素电极上的灰度对应的像素电位,其中,在上述第一区域和上述第二区域中,上述显示面板的上述子像素电极的排列相同。

[0141] (2)根据(1)所述的显示装置,上述多个子像素电极是反射从上述显示面板的表面入射的环境光的反射电极层。

[0142] (3)根据(1)或(2)所述的显示装置,上述子像素包括多个部分电极,上述存储电路与上述部分电极对应地配置,且在上述第一区域和上述第二区域与上述子像素电极对应地配置的数量相同。

[0143] (4)根据(3)所述的显示装置,上述存储电路的数量是在上述多个区域中能显示最大灰度数的区域的存储电路的数量。

[0144] (5)根据(3)或(4)所述的显示装置,在上述多个区域中,在能显示的灰度小于最大灰度数的区域或分辨率小于最大分辨率的区域中存在不与上述子像素电极连接的上述存储电路。

[0145] (6)一种电子设备,具有显示装置,上述显示装置具备:显示面板,上述显示面板呈矩阵状配置有具备多个子像素电极的像素,且划分为至少包括第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与上述第一区域不同的第二区域的多个区域;以及存储电路,上述存储电路配置在上述子像素电极的下层,存储与施加在上述子像素电极上的灰度对应的像素电位,其中,在上述第一区域和上述第二区域中,上述显示面板的上述子像素电极的排列相同。

[0146] 符号说明

[0147]	1、显示装置	2、显示面板
[0148]	4、像素	10、下侧基板
[0149]	11、驱动基板	12、绝缘板
[0150]	13、反射电极层	13A、13B、13C、部分电极
[0151]	14、取向膜	21、像素阵列部
[0152]	22、垂直驱动电路	23、水平驱动电路
[0153]	30、液晶层	40FU、全颜色规格区
[0154]	40DS、颜色减色区	40MC、单色区
[0155]	40LS、低分辨率区	401V、无效区
[0156]	41、42、43、开关元件	44、锁存部
[0157]	45、液晶单元	47、47A、47B、存储电路
[0158]	50、柔性印刷电路板	72、像素驱动电路
[0159]	74、77、平坦化层	75A、78A、接触孔
[0160]	75、第一接触部	76、中继配线层

[0161]	78、第二接触部	80、上侧基板
[0162]	81、取向膜	82、透明电极层
[0163]	83A、彩色滤光片	83b、83Ab、蓝色滤光片
[0164]	83r、83Ar、红色滤光片	83g、83Ag、绿色滤光片
[0165]	84、透明基板	85、86、光扩散层
[0166]	89、偏光板	100、电子设备
[0167]	130、子像素电极	
[0168]	131、132、133、134、135、136、137、部分电极	
[0169]	711、透明基板	712、绝缘膜
[0170]	721、栅电极	722、半导体层
[0171]	723、724、凹凸电极层	

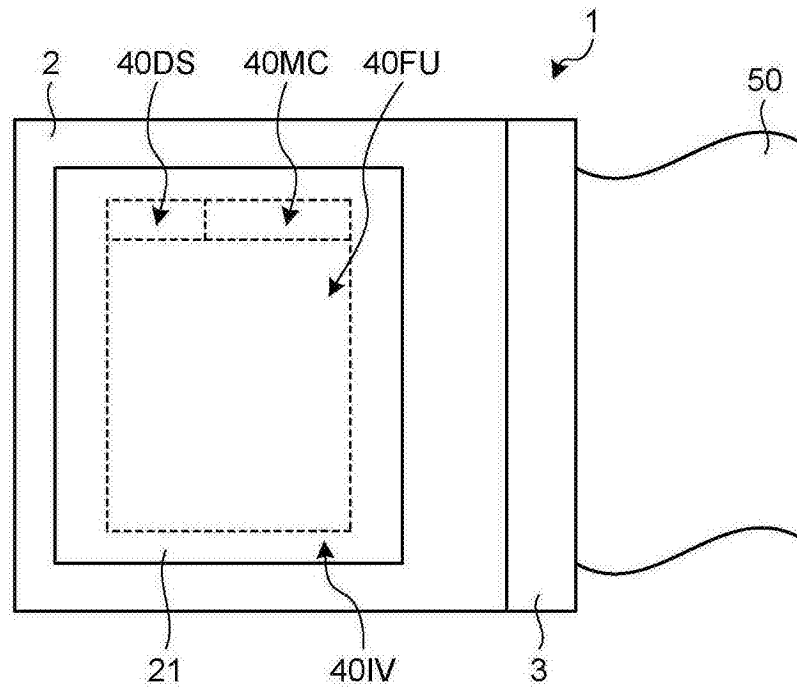


图1

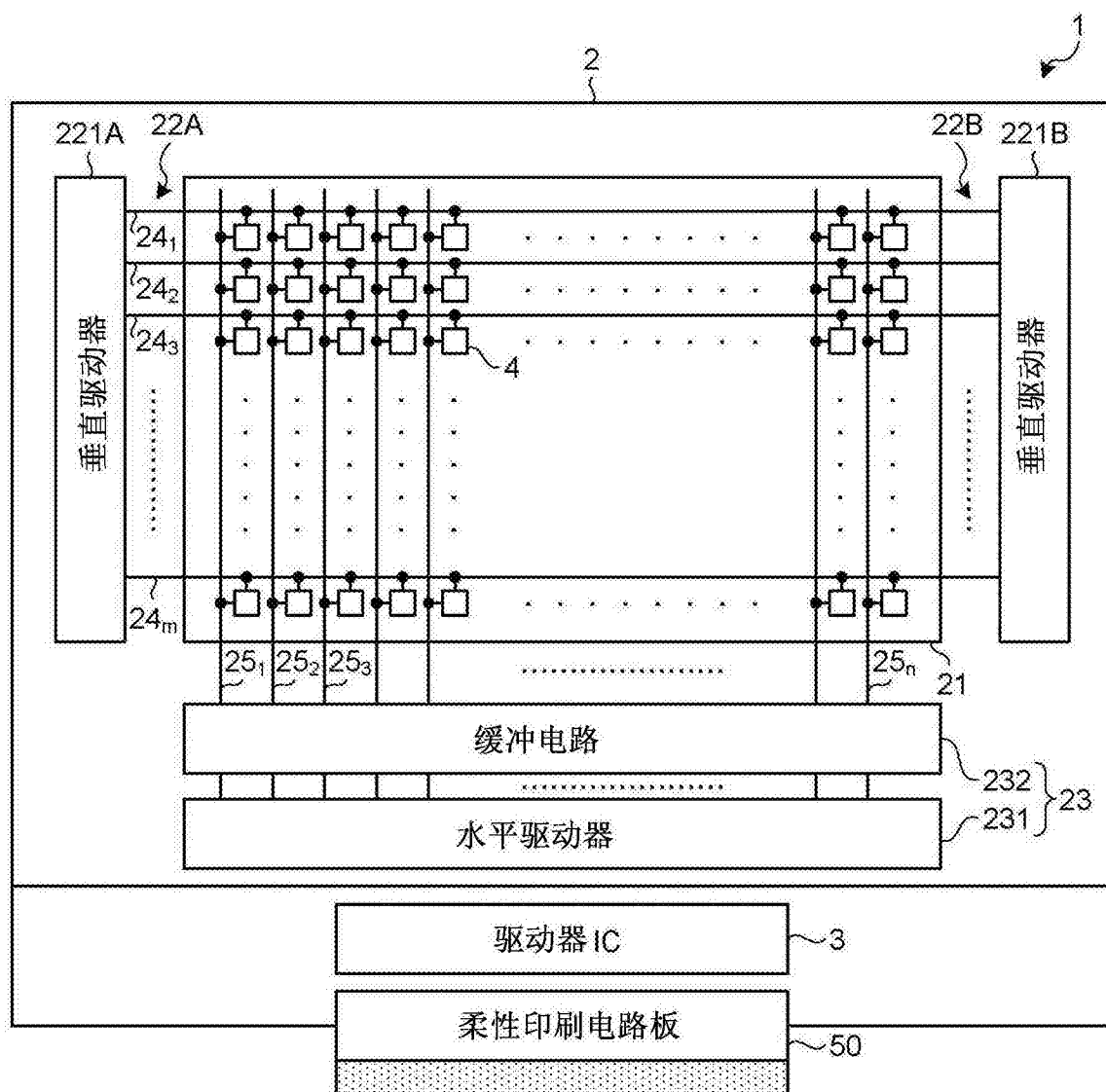


图2

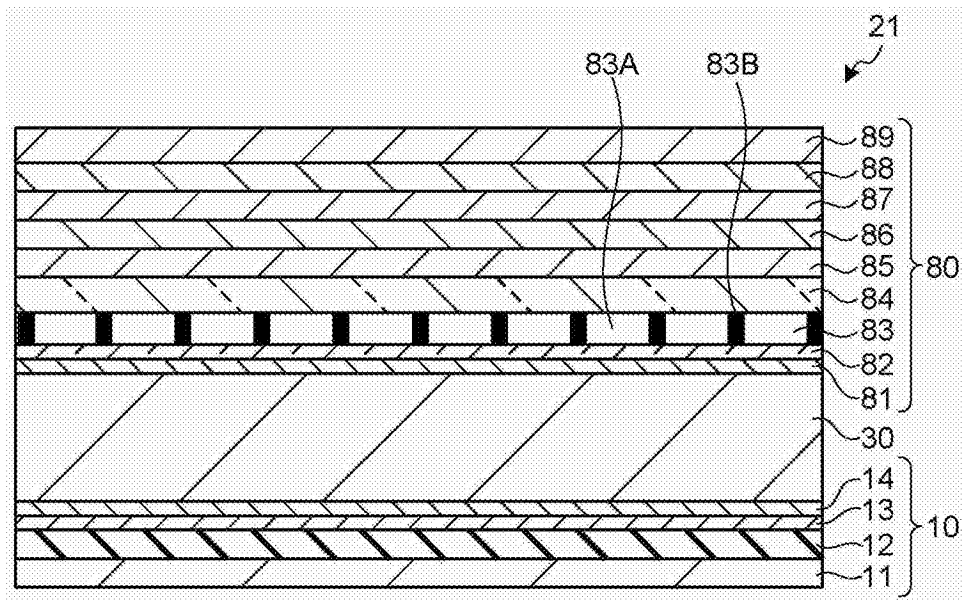


图3

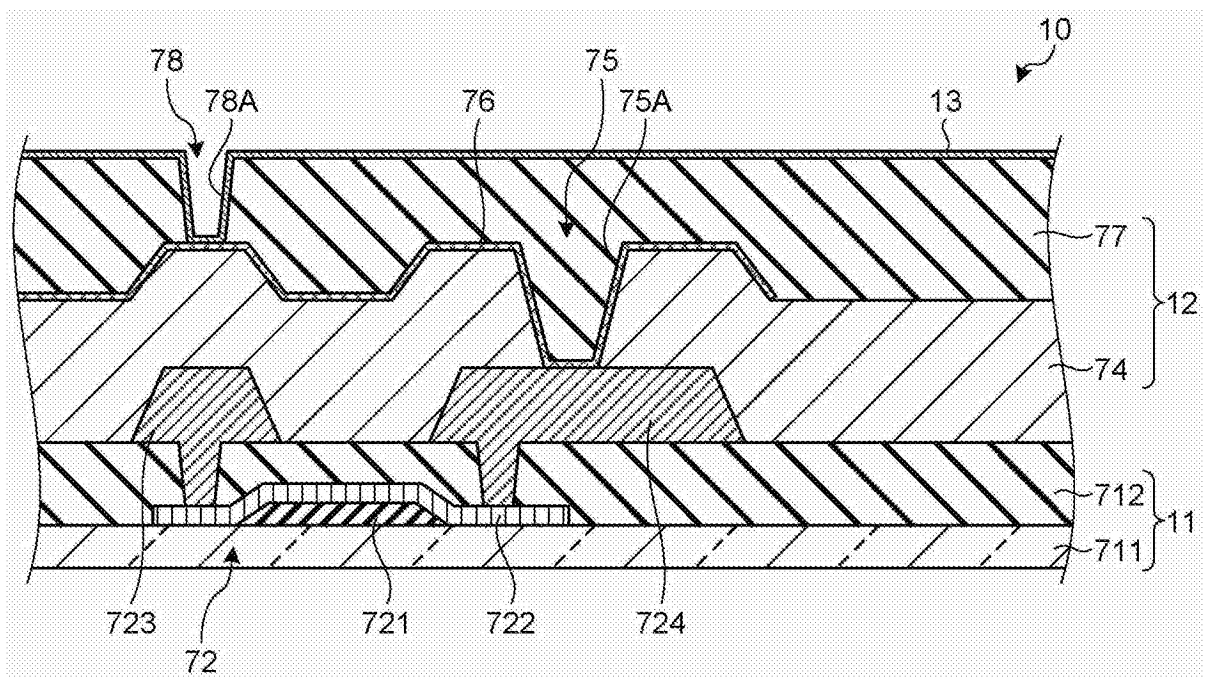


图4

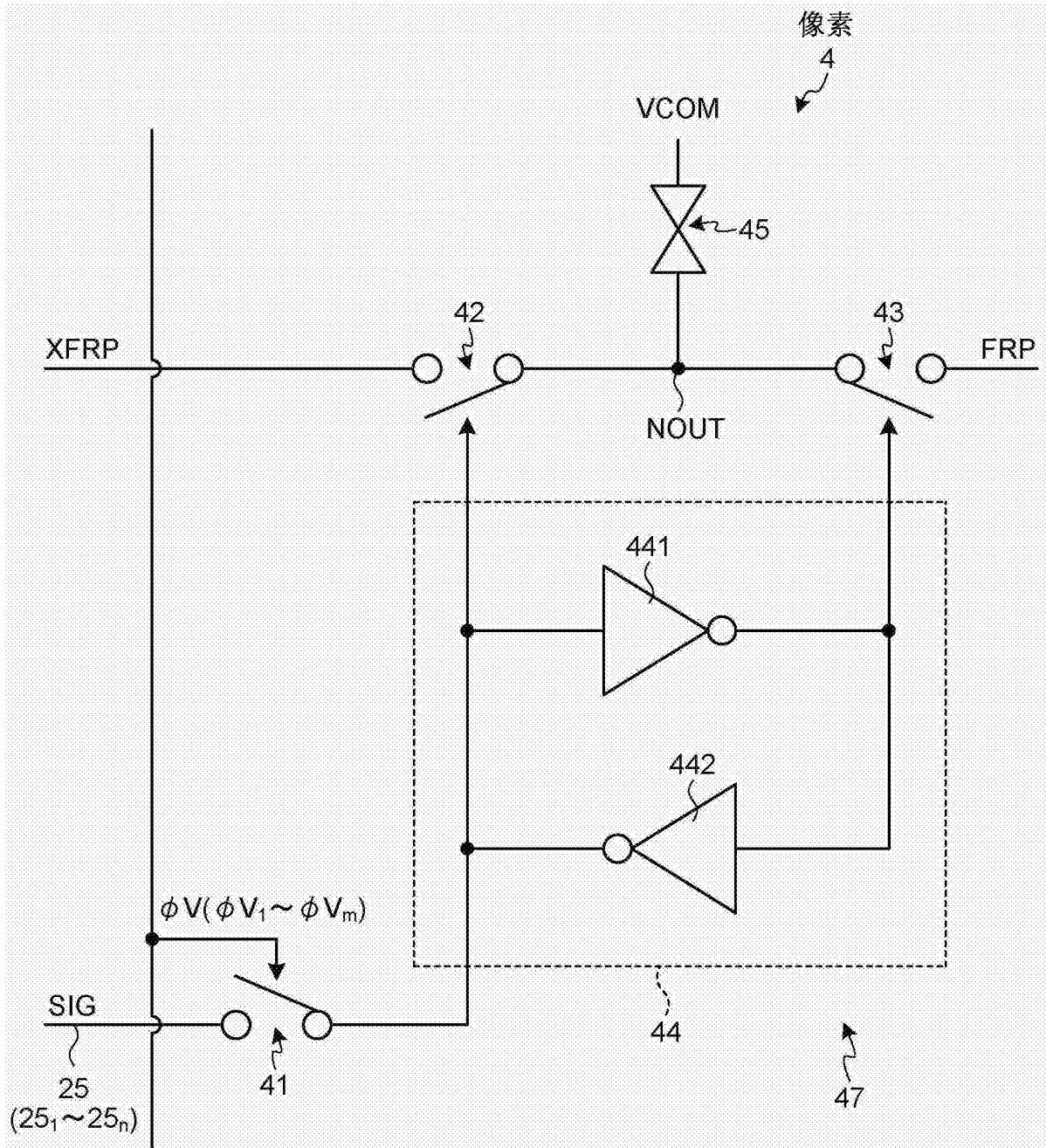


图5

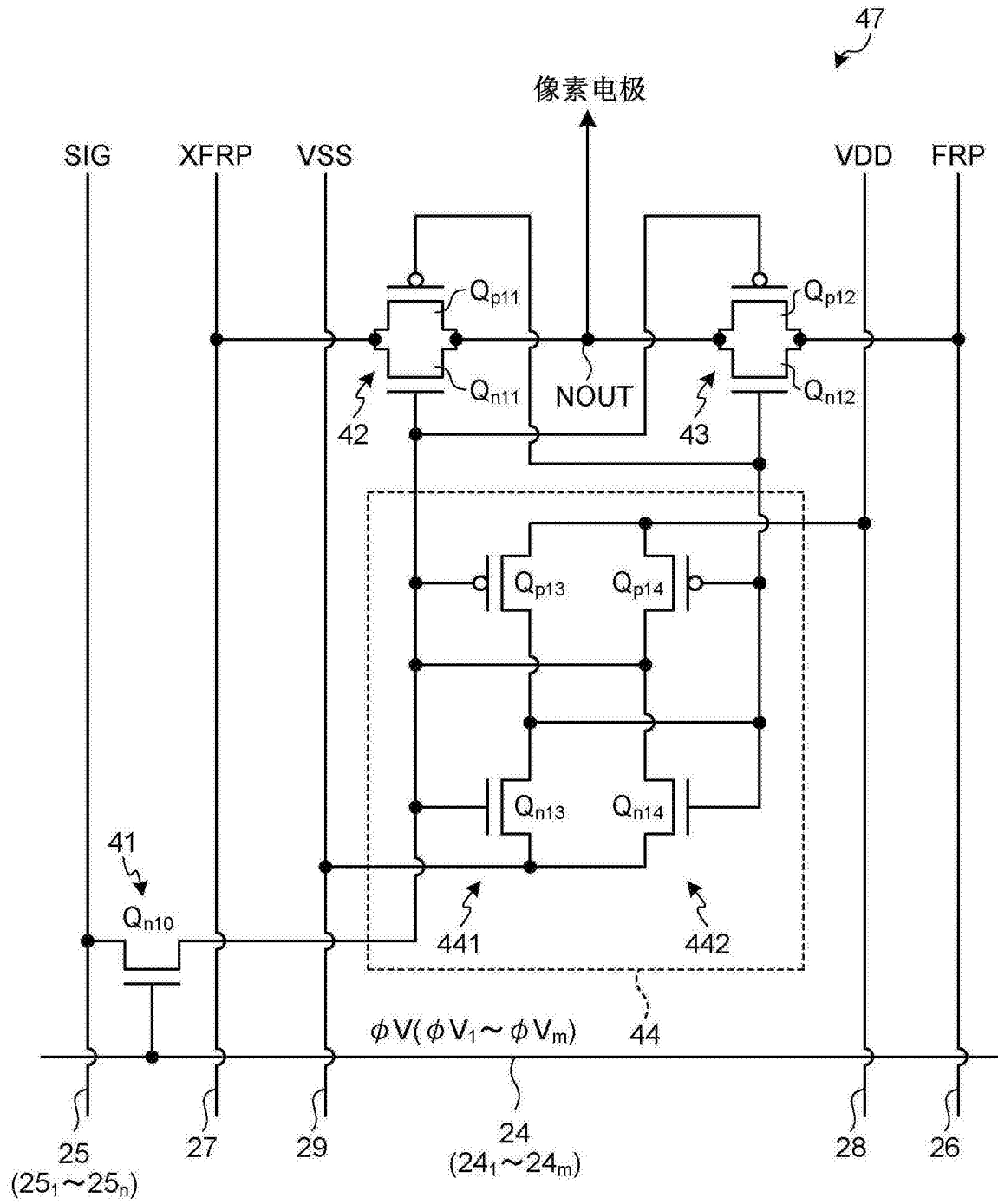


图6

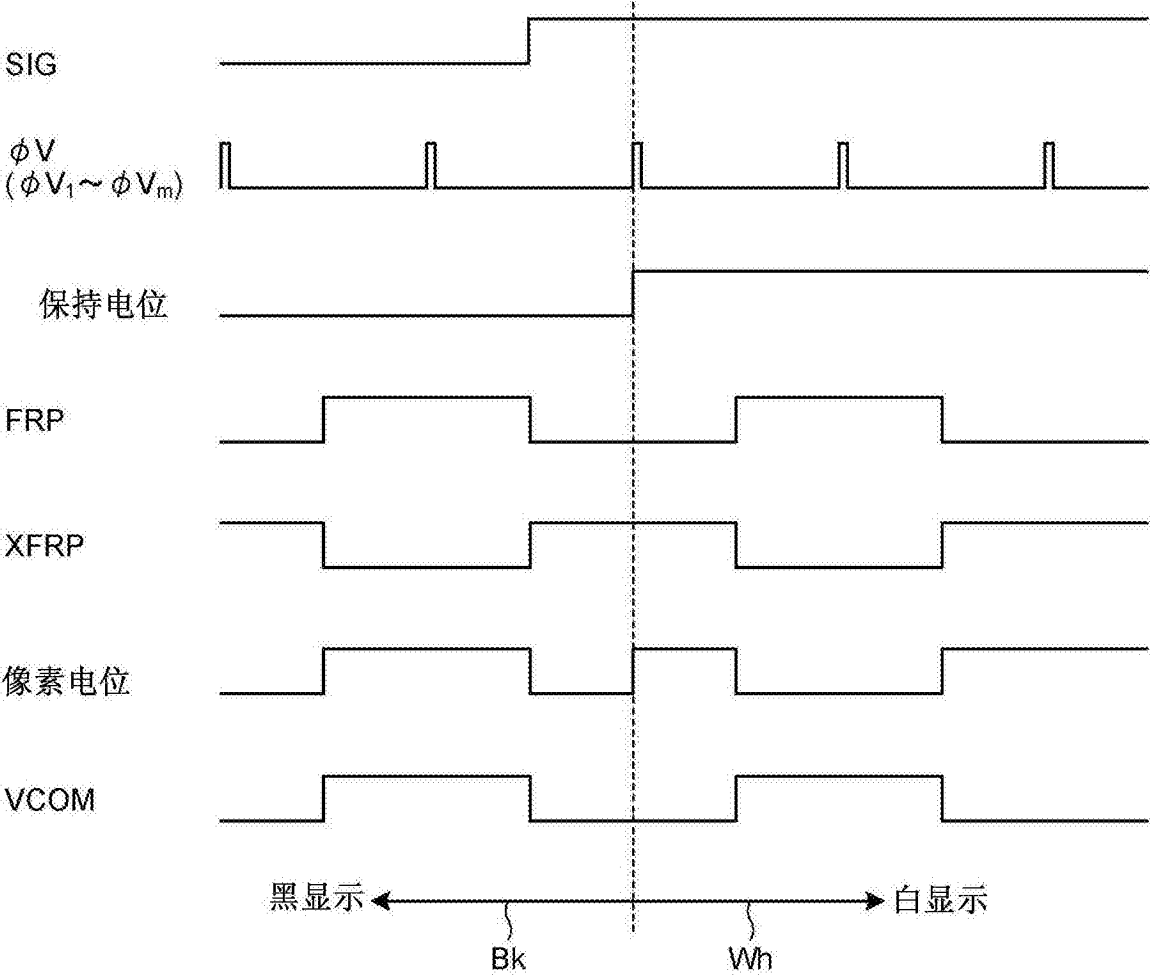


图7

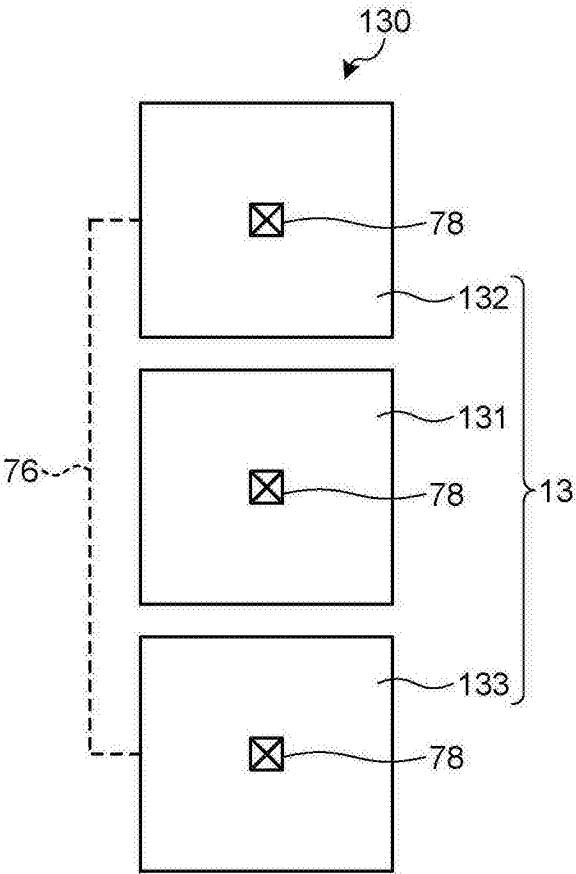


图8

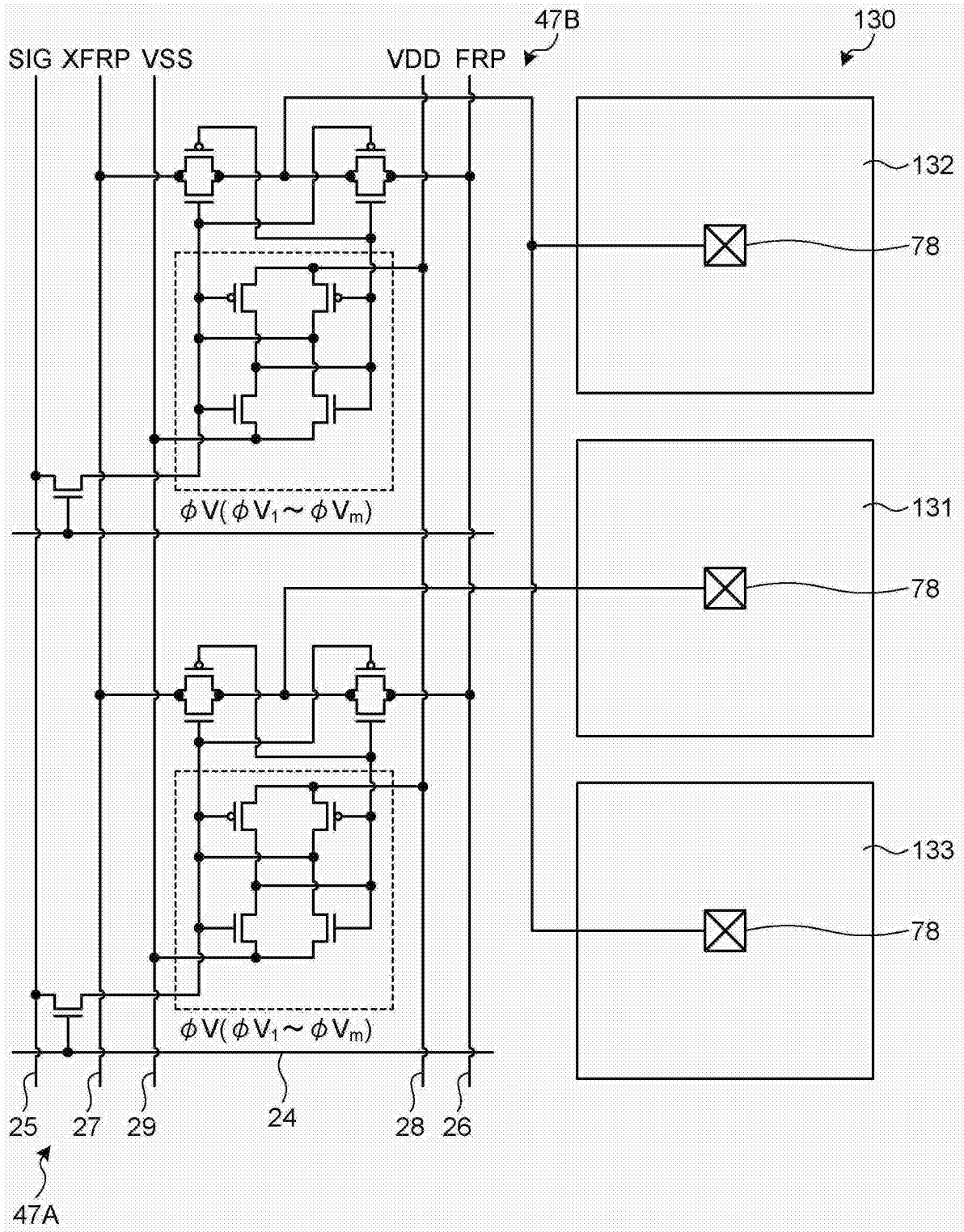


图9

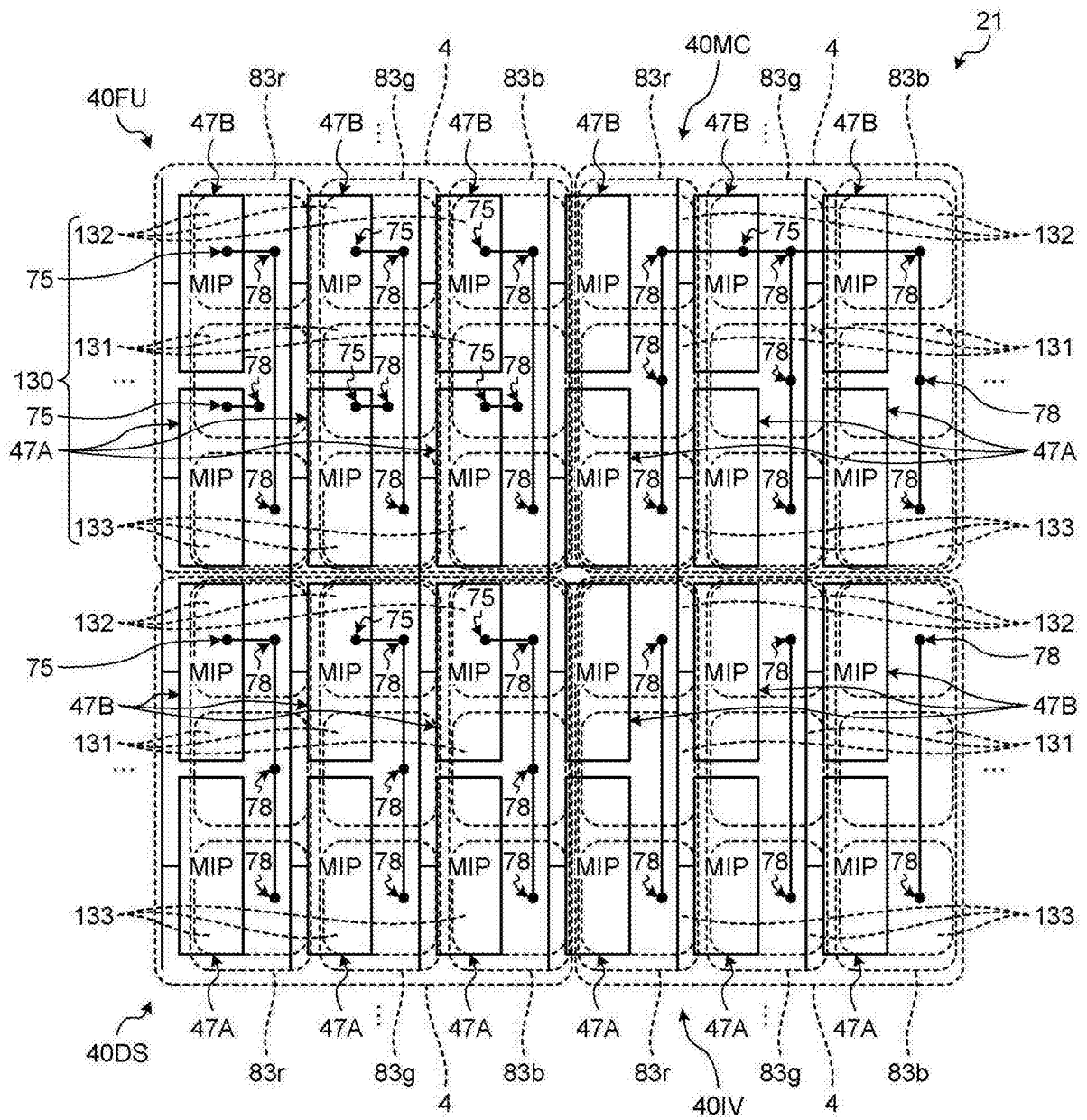


图10

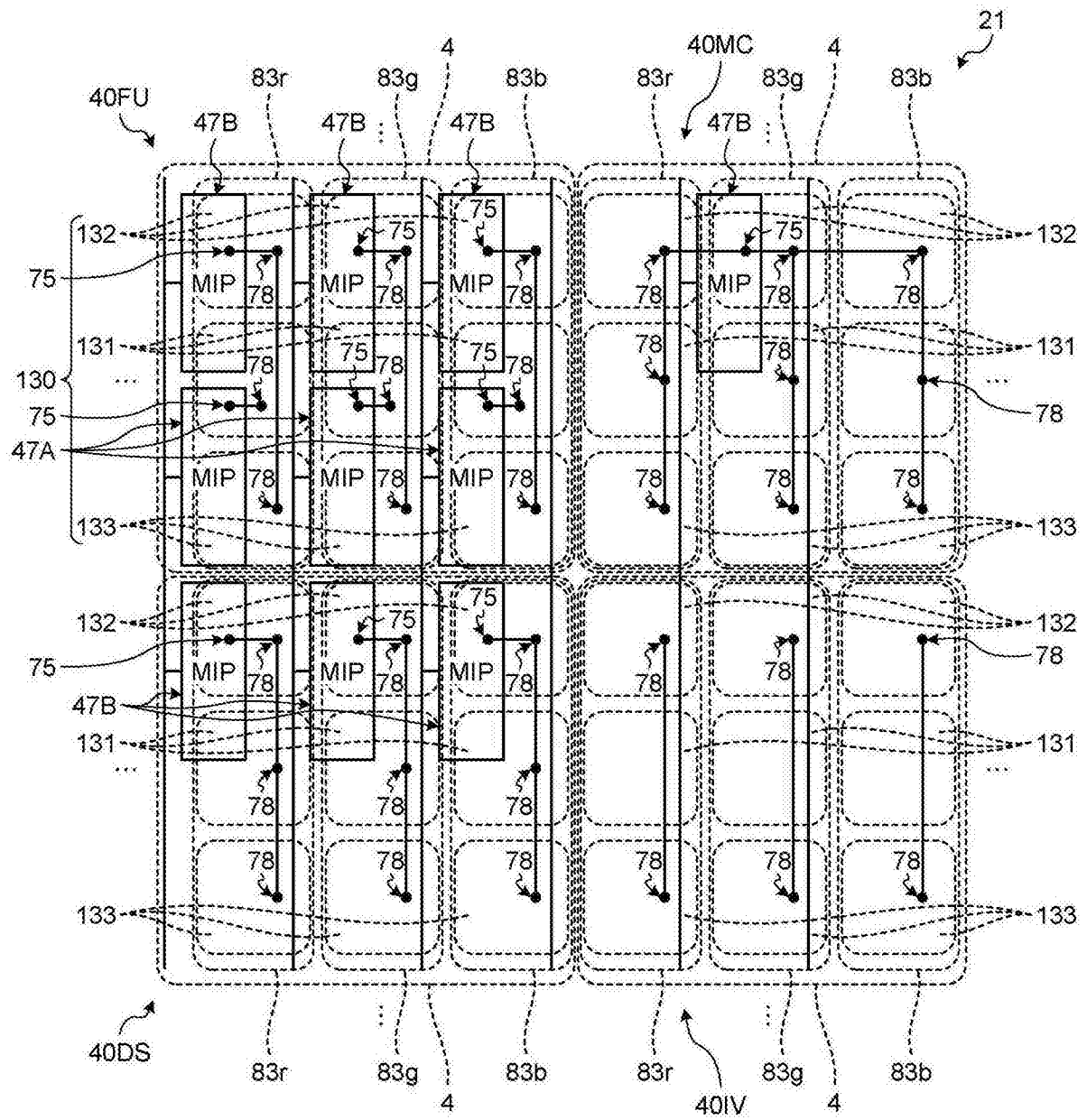


图11

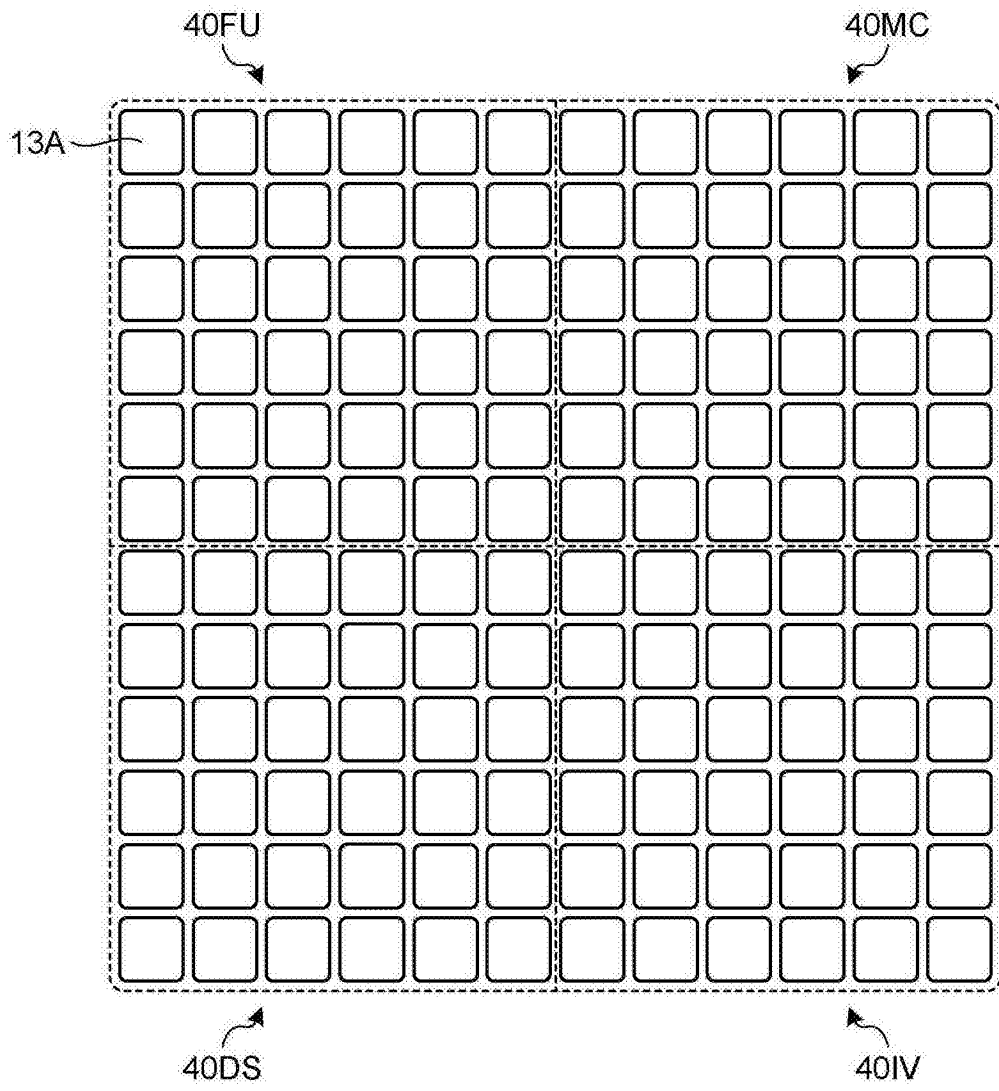


图12

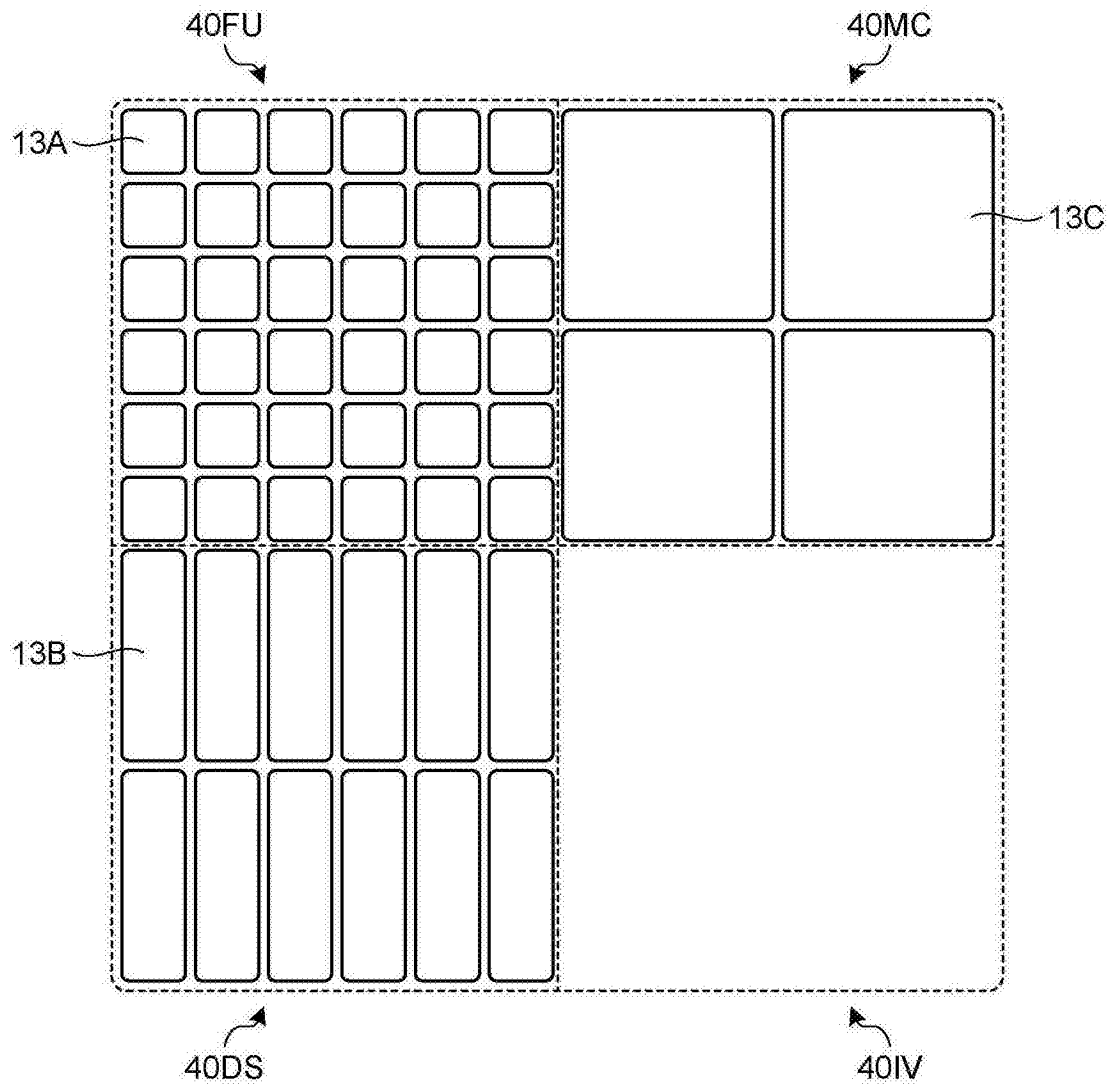


图13

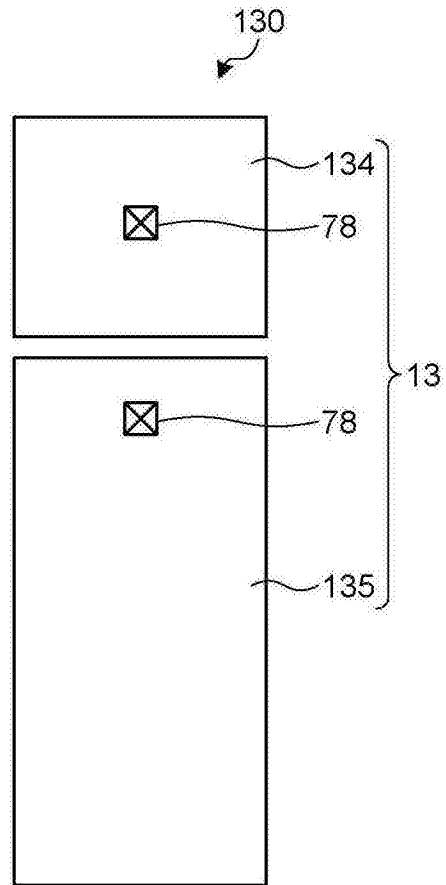


图14

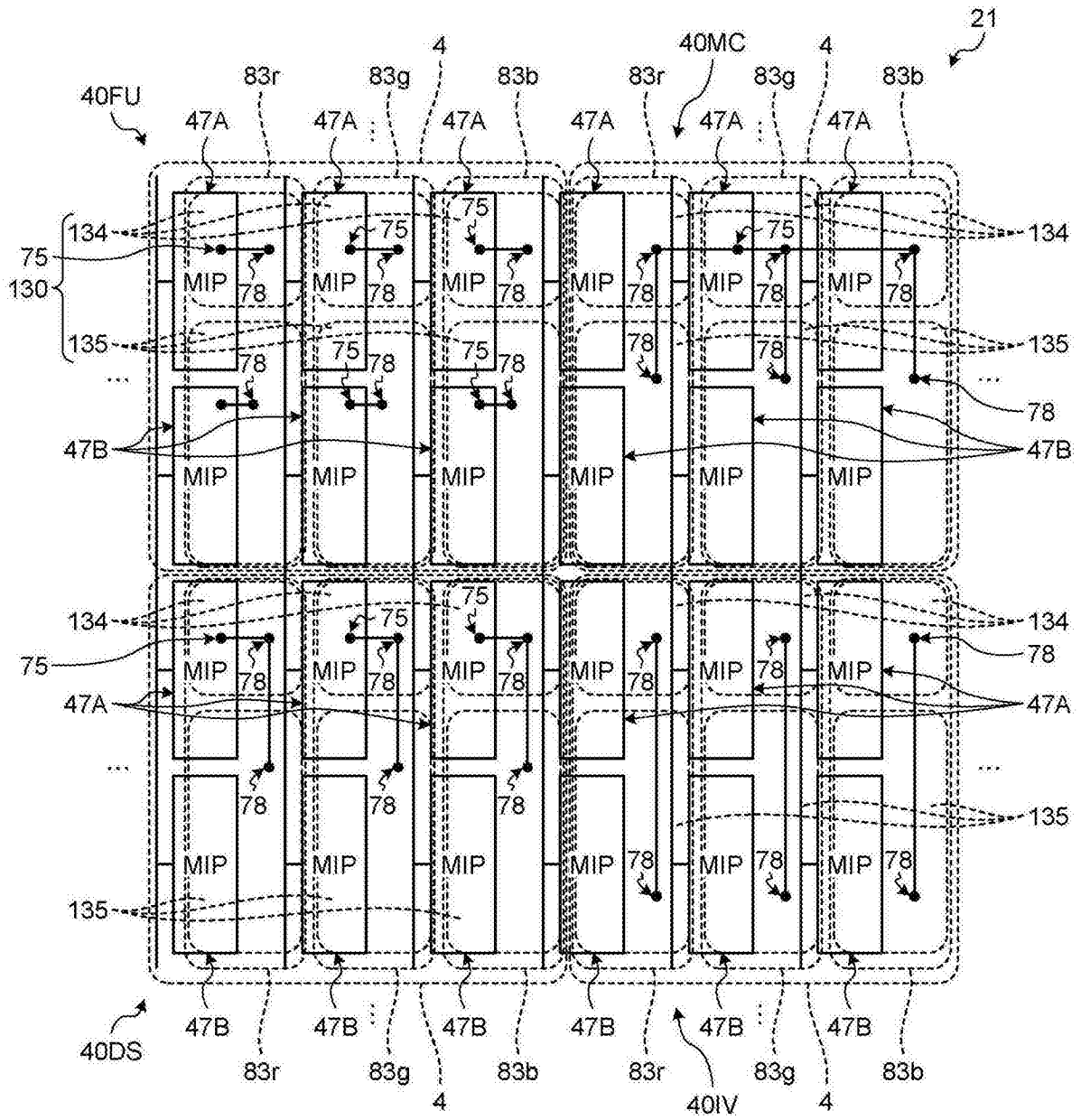


图15

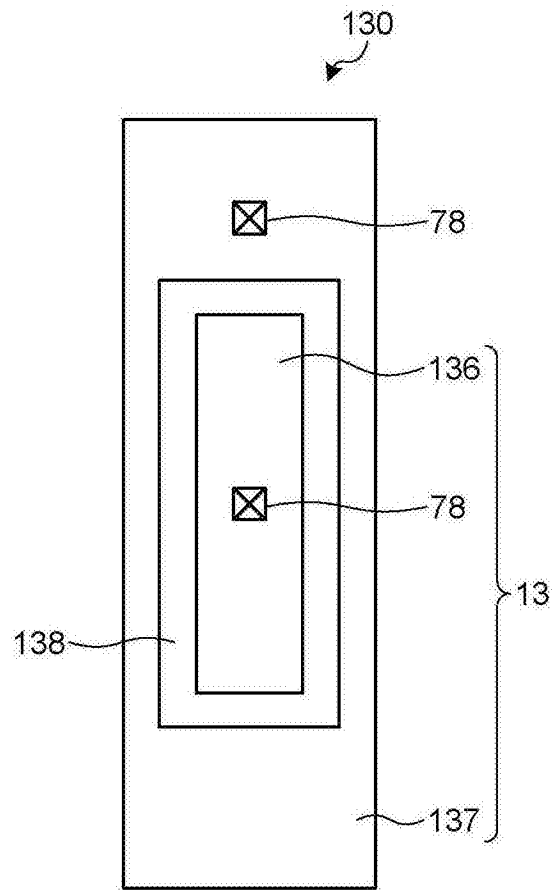


图16

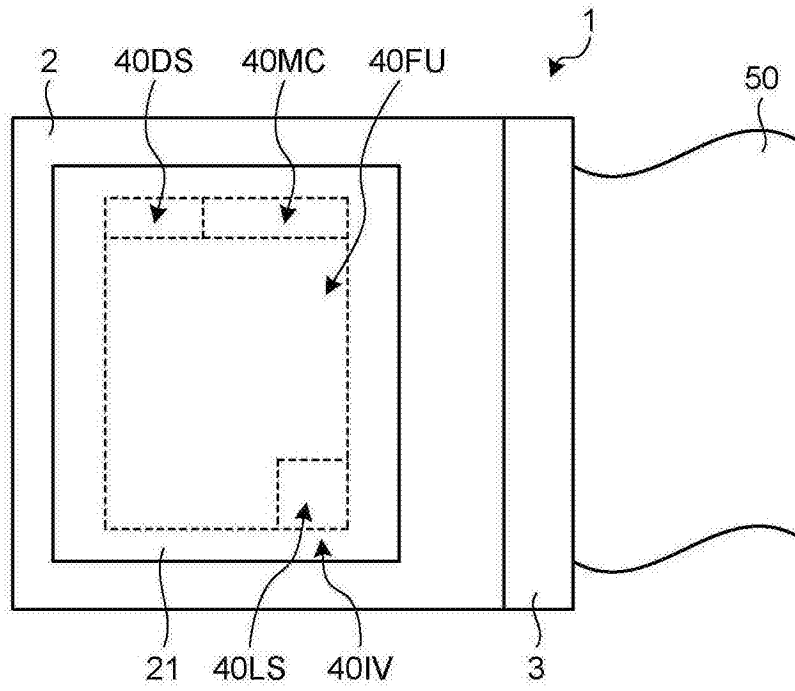


图17

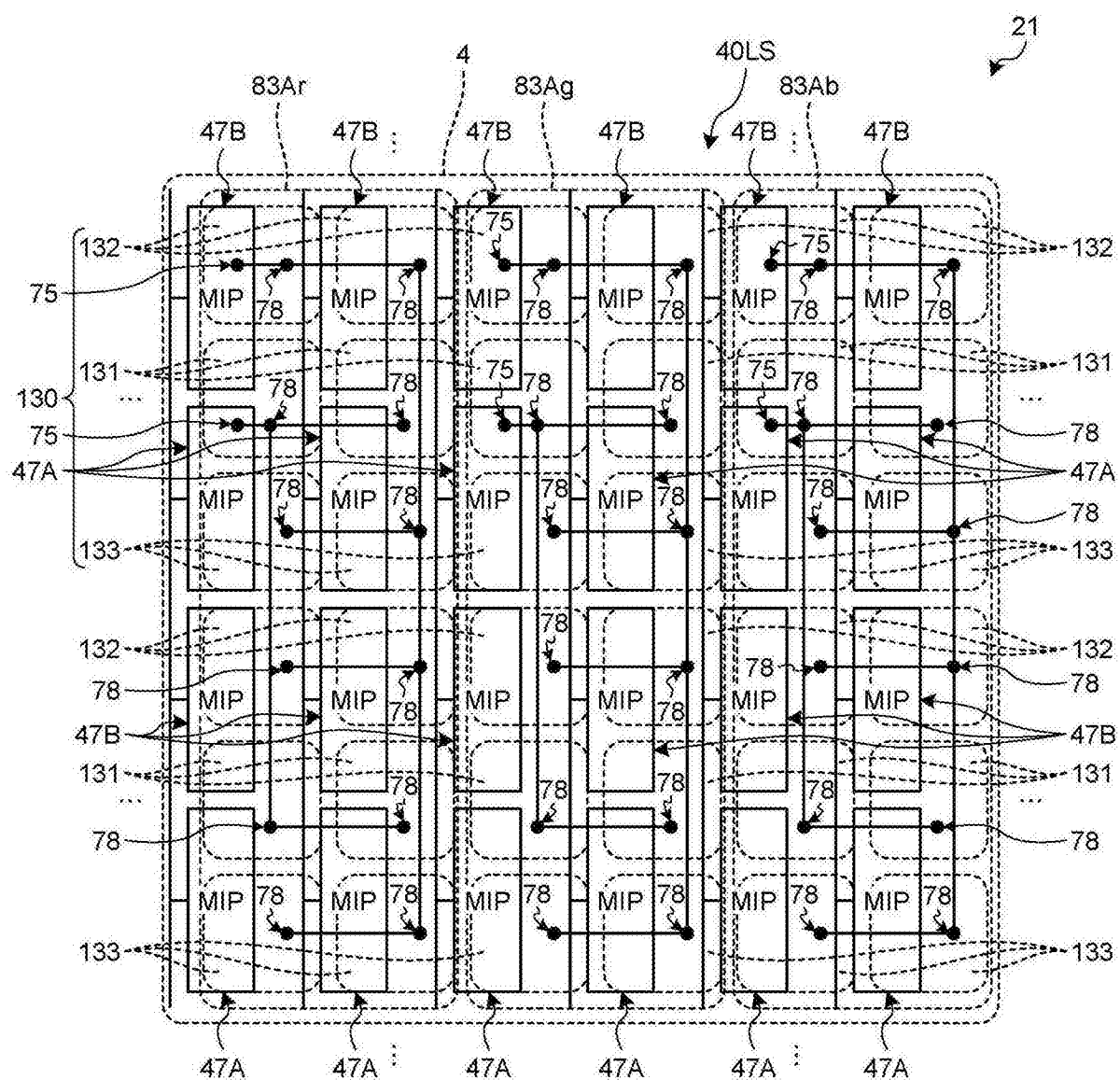


图18

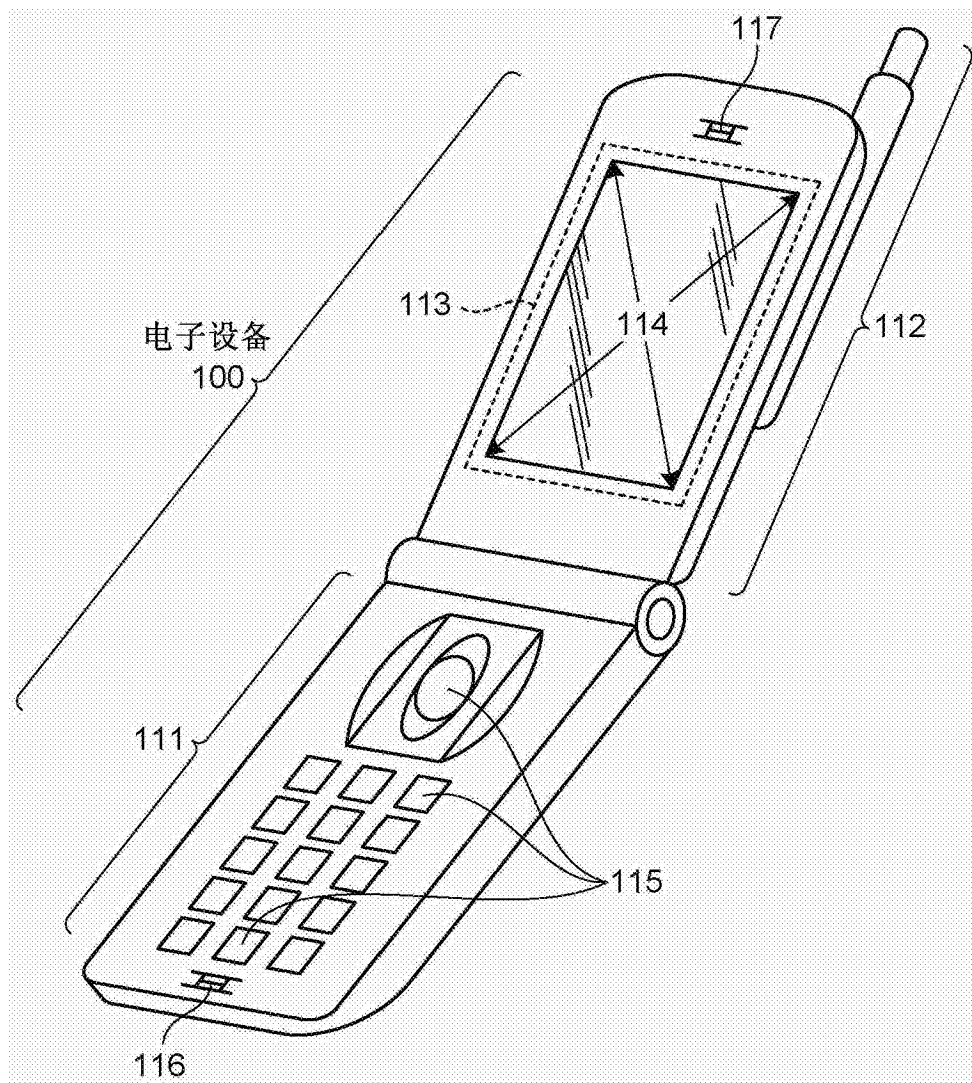


图19

专利名称(译)	显示装置和电子设备		
公开(公告)号	CN103578399B	公开(公告)日	2016-08-10
申请号	CN201310294035.6	申请日	2013-07-12
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本显示器		
当前申请(专利权)人(译)	株式会社日本显示器		
[标]发明人	寺西康幸 中西贵之 玉置昌哉 福永容子		
发明人	寺西康幸 中西贵之 玉置昌哉 福永容子		
IPC分类号	G09G3/20 G09G3/36		
CPC分类号	G09G3/2074 G09G3/2007 G09G3/3614 G09G3/3659 G09G2300/02 G09G2300/0439 G09G2300/0842 G09G2300/0857 G09G2300/0861 G09G2320/0204 G09G2320/0686		
代理人(译)	余刚		
优先权	2012156980 2012-07-12 JP		
其他公开文献	CN103578399A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种具有液晶层的显示装置及其电子设备，其既可以改变可通过显示面板的区域显示的最大灰度数或最大分辨率的至少一个，又可实现低耗电化。该显示装置具备：显示面板，所述显示面板呈矩阵状配置有具备多个子像素电极的像素，且至少划分为第一区域和预定的能显示的最大灰度数和最大分辨率中至少一个与所述第一区域不同的第二区域；以及存储电路，存储电路，所述存储电路配置在所述子像素电极的下层，存储与施加在所述子像素电极的至少一个上的灰度对应的像素电位，其中，在所述第一区域和所述第二区域中，所述显示面板的所述子像素电极的排列相同。

