



(12)发明专利申请

(10)申请公布号 CN 110268316 A

(43)申请公布日 2019.09.20

(21)申请号 201880010213.9

(22)申请日 2018.01.26

(30)优先权数据

2017-019624 2017.02.06 JP

(85)PCT国际申请进入国家阶段日

2019.08.05

(86)PCT国际申请的申请数据

PCT/JP2018/002533 2018.01.26

(87)PCT国际申请的公布数据

W02018/143098 JA 2018.08.09

(71)申请人 夏普株式会社

地址 日本大阪府

(72)发明人 吉田昌弘

(74)专利代理机构 北京市隆安律师事务所

11323

代理人 权鲜枝 张艳凤

(51)Int.Cl.

G02F 1/1368(2006.01)

G02F 1/1343(2006.01)

G09F 9/30(2006.01)

H01L 29/786(2006.01)

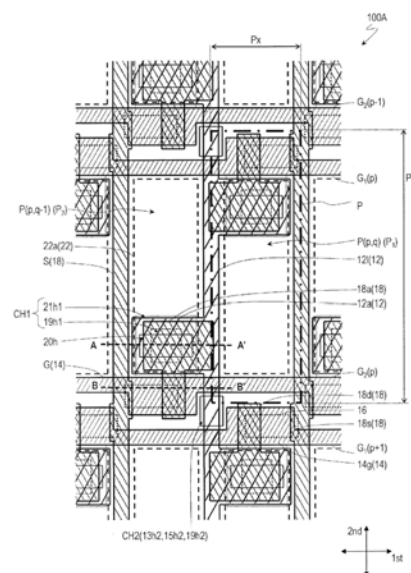
权利要求书3页 说明书25页 附图21页

(54)发明名称

有源矩阵基板和液晶显示装置

(57)摘要

有源矩阵基板(100A)具有:栅极金属层(14)和源极金属层(16);层间绝缘层(19);形成在层间绝缘层上的第1透明导电层(20)和第2透明导电层(22);以及形成在栅极金属层之下的下侧金属层(12)。下侧金属层包含在列方向上延伸且与多个源极总线(S)不重叠的多个CS总线(121)。多个像素中的每一个像素包含:漏极延伸设置部(18a),其从漏极电极(18d)延伸设置;第1透明电极(20a);第2透明电极(22a),其连接到漏极延伸设置部;以及辅助电容电极(12a),其包含下侧金属层和/或栅极金属层,与多个CS总线中的任意至少1个CS总线电连接,在从基板的法线方向观看时与漏极延伸设置部重叠。



1. 一种有源矩阵基板, 具有排列为具有多个行和多个列的矩阵状的多个像素, 其特征在于,

具有: 多个第1TFT, 其分别与上述多个像素中的任意1个像素相关联; 多个栅极总线, 其在行方向上延伸; 以及多个源极总线, 其在列方向上延伸,

上述多个栅极总线包含与上述多个像素行中的每一个像素行相关联的第1栅极总线和第2栅极总线,

在上述多个像素行中的每一个像素行中, 将与上述第1栅极总线相关联的像素设为第1像素, 将与上述第2栅极总线相关联的像素设为第2像素时,

上述多个源极总线中的每一个源极总线是与包含上述多个像素行中的每一个像素行所包含的上述第1像素和上述第2像素的至少2个像素列相关联的,

上述有源矩阵基板具有:

基板;

栅极金属层, 其支撑于上述基板, 包含上述多个第1TFT所具有的第1栅极电极、第1源极电极以及第1漏极电极中的第1栅极电极和上述多个栅极总线;

栅极绝缘层, 其形成在上述栅极金属层上;

源极金属层, 其形成在上述栅极绝缘层上, 包含上述第1源极电极、上述第1漏极电极以及上述多个源极总线;

层间绝缘层, 其形成在上述源极金属层上;

第1透明导电层, 其形成在上述层间绝缘层上;

无机绝缘层, 其形成在上述第1透明导电层上;

第2透明导电层, 其形成在上述无机绝缘层上;

下侧金属层, 其形成在上述栅极金属层之下; 以及

下侧绝缘层, 其形成在上述栅极金属层与上述下侧金属层之间,

上述下侧金属层包含多个CS总线, 上述多个CS总线在列方向上延伸, 在从上述基板的法线方向观看时与上述多个源极总线不重叠,

上述多个像素中的每一个像素具有:

漏极延伸设置部, 其包含于上述源极金属层, 从上述第1漏极电极延伸设置;

第1透明电极, 其包含于上述第1透明导电层;

第2透明电极, 其包含于上述第2透明导电层, 连接到上述漏极延伸设置部; 以及

辅助电容电极, 其包含上述下侧金属层和/或上述栅极金属层, 与上述多个CS总线中的任意至少1个CS总线电连接, 在从上述基板的法线方向观看时与上述漏极延伸设置部重叠。

2. 根据权利要求1所述的有源矩阵基板,

上述多个CS总线与上述第1透明导电层电连接。

3. 根据权利要求1或2所述的有源矩阵基板,

在上述下侧绝缘层、上述栅极绝缘层以及上述层间绝缘层, 形成有分别到达上述多个CS总线中的任意1个CS总线的多个接触孔,

上述第1透明导电层在上述多个接触孔内与上述多个CS总线接触。

4. 根据权利要求3所述的有源矩阵基板,

上述多个接触孔包含形成在与某像素行相关联的上述第1栅极总线和与相邻于上述某

像素行的像素行相关联的上述第2栅极总线之间的接触孔。

5. 根据权利要求4所述的有源矩阵基板，

上述多个接触孔在列方向上是按每n个像素行(n为整数)设置的，在行方向上是按每2×n个像素列设置的。

6. 根据权利要求1至5中的任意一项所述的有源矩阵基板，

上述多个像素中的每一个像素还具有：

第1开口部，其形成于上述层间绝缘层，到达上述漏极延伸设置部；以及

第2开口部，其形成于上述无机绝缘层，在从上述基板的法线方向观看时与上述第1开口部重叠，

上述第2透明电极在上述第1开口部内与上述漏极延伸设置部接触。

7. 根据权利要求1至6中的任意一项所述的有源矩阵基板，

上述漏极延伸设置部在从上述基板的法线方向观看时与上述多个CS总线中的任意1个CS总线重叠。

8. 根据权利要求1至7中的任意一项所述的有源矩阵基板，

上述辅助电容电极和/或上述多个CS总线包含上述下侧金属层和上述栅极金属层，

上述辅助电容电极中的在从上述基板的法线方向观看时与上述漏极延伸设置部重叠的部分包含上述栅极金属层。

9. 根据权利要求1至8中的任意一项所述的有源矩阵基板，

上述辅助电容电极包含上述下侧金属层和上述栅极金属层，

上述多个像素中的每一个像素还具有第3开口部，上述第3开口部形成于上述下侧绝缘层，到达上述辅助电容电极的上述下侧金属层，

上述辅助电容电极的上述栅极金属层以覆盖上述第3开口部的方式形成。

10. 根据权利要求1至9中的任意一项所述的有源矩阵基板，

上述多个CS总线包含上述下侧金属层和上述栅极金属层。

11. 根据权利要求1至10中的任意一项所述的有源矩阵基板，

还具有配置在上述多个像素以外的区域的第2TFT，

上述第2TFT具有：

第2半导体层，其形成在上述基板上；

上述下侧绝缘层，其形成在上述第2半导体层上；

第2栅极电极，其包含于上述栅极金属层，以隔着上述下侧绝缘层与上述第2半导体层重叠的方式形成；

上述栅极绝缘层，其覆盖上述第2栅极电极；以及

第2源极电极和第2漏极电极，其包含于上述源极金属层，连接到上述第2半导体层。

12. 根据权利要求11所述的有源矩阵基板，

上述下侧金属层还包含以在从上述基板的法线方向观看时至少覆盖上述第2半导体层的沟道区域的方式形成的下侧遮光部。

13. 根据权利要求11或12所述的有源矩阵基板，

上述多个第1TFT具有形成在上述栅极绝缘层上的第1半导体层，上述第1半导体层包含氧化物半导体，上述第2半导体层包含结晶质硅。

14. 一种液晶显示装置,其特征在于,具备:

权利要求1至13中的任意一项所述的有源矩阵基板;

相对基板,其以与上述有源矩阵基板相对的方式配置;以及

液晶层,其设置在上述有源矩阵基板与上述相对基板之间。

15. 根据权利要求14所述的液晶显示装置,

上述第2透明电极作为像素电极发挥功能,上述相对基板具有与上述第2透明电极相对的相对电极。

16. 根据权利要求14所述的液晶显示装置,

上述第2透明电极具有至少1个狭缝,上述第2透明电极作为像素电极发挥功能,上述第1透明电极作为共用电极发挥功能。

有源矩阵基板和液晶显示装置

技术领域

[0001] 本发明涉及有源矩阵基板和具备有源矩阵基板的液晶显示装置。

背景技术

[0002] 具备有源矩阵基板的液晶显示装置当前已用于各种用途。近年来,有源矩阵型的液晶显示装置的高清晰化正在推进。另外,对窄边框化、制造成本的削减的要求也在增强。

[0003] 具备有源矩阵基板的液晶显示装置具有排列为具有多个行和多个列的矩阵状的多个像素,在有源矩阵基板中按每个像素设置有开关元件(例如薄膜晶体管(TFT))。典型地,有源矩阵型的液晶显示装置具有相对于各像素行设置有1个栅极总线(扫描线)、相对于各像素列设置有1个源极总线(信号线)这样的构成。扫描信号电压(有时称为栅极信号电压。)从栅极用驱动电路(以下称为“栅极驱动器”。)供应到各栅极总线,显示信号电压(有时称为源极信号电压或灰度级电压。)从源极用驱动电路(以下称为“源极驱动器”。)供应到各源极总线。

[0004] 专利文献1和2公开了具有被称为“双栅极驱动结构”的结构的有源矩阵型的液晶显示装置。在专利文献1和2的液晶显示装置中,与各像素行对应地设置有2个栅极总线(第1栅极总线和第2栅极总线),各源极总线与2个像素列对应地设置。各源极总线在各像素行中连接到与第1栅极总线连接的像素以及与第2栅极总线连接的像素。在本申请说明书中将这种构成称为“双栅极驱动结构”。另外,相对于双栅极驱动结构,有时将上述的现有结构(相对于各像素行设置有1个栅极总线、相对于各像素列设置有1个源极总线的结构)称为“单栅极驱动结构”。具有双栅极驱动结构的液晶显示装置与具有单栅极驱动结构的液晶显示装置相比能减少源极总线和源极驱动器的数量(例如减少为约二分之一)。一般地,源极驱动器与栅极驱动器相比是昂贵的,因此具有双栅极驱动结构的液晶显示装置能降低制造成本。另外,具有双栅极驱动结构的液晶显示装置也有助于窄边框化和小型化。

[0005] 此外,在本申请说明书中,有时“双栅极驱动结构”和“单栅极驱动结构”也用于指液晶显示装置具备的有源矩阵基板的构成。

[0006] 现有技术文献

[0007] 专利文献

[0008] 专利文献1:特开2007-128092号公报

[0009] 专利文献2:特开平10-206869号公报

发明内容

[0010] 发明要解决的问题

[0011] 当在高清晰的液晶显示装置中采用双栅极驱动结构时,有时不能得到足够的显示质量。

[0012] 随着液晶显示装置的高清晰化的推进,对各像素的充电时间变短。另外,随着各像素的变小,寄生电容的电容值相对于像素电容的电容值相对变大。当采用了双栅极驱动结

构时,对各像素的充电时间进一步变短(例如变为约二分之一)并且寄生电容的电容值相对于像素电容的电容值进一步变大。这是因为,例如若为了补偿短的充电时间而增大开关元件,则构成开关元件的电极会变大,因而寄生电容变大。由此,在具有双栅极驱动结构的高清晰的液晶显示装置中,易于产生闪烁(flicker)、阴影(shadowing)。后面详细描述。

[0013] 此外,易于产生闪烁、阴影的问题并不限于在具有双栅极驱动结构的液晶显示装置中产生。在与各像素行对应地设置有N个(N是2以上的整数)栅极总线的有源矩阵型的液晶显示装置中,也可能产生同样的问题。这种液晶显示装置是将具有双栅极驱动结构的液晶显示装置(N=2的情况)进行了一般化,各源极总线是与包含各像素行所包含的与N个栅极总线中的每一个栅极总线连接的N个像素的至少N个像素列(例如N个像素列)对应地设置的。在本说明书中,将这种构成称为“多栅极驱动结构”。多栅极驱动结构包含双栅极驱动结构。

[0014] 本发明是鉴于上述问题而完成的,其目的在提供能抑制具有多栅极驱动结构(例如双栅极驱动结构)的液晶显示装置的开口率的降低并且提高显示质量的有源矩阵基板。

[0015] 用于解决问题的方案

[0016] 本发明的实施方式的有源矩阵基板具有排列为具有多个行和多个列的矩阵状的多个像素,在上述有源矩阵基板中,具有:多个第1TFT,其分别与上述多个像素中的任意1个像素相关联;多个栅极总线,其在行方向上延伸;以及多个源极总线,其在列方向上延伸,上述多个栅极总线包含与上述多个像素行中的每一个像素行相关联的第1栅极总线和第2栅极总线,在上述多个像素行中的每一个像素行中,将与上述第1栅极总线相关联的像素设为第1像素,将与上述第2栅极总线相关联的像素设为第2像素时,上述多个源极总线中的每一个源极总线是与包含上述多个像素行中的每一个像素行所包含的上述第1像素和上述第2像素的至少2个像素列相关联的,上述有源矩阵基板具有:基板;栅极金属层,其支撑于上述基板,包含上述多个第1TFT所具有的第1栅极电极、第1源极电极以及第1漏极电极中的第1栅极电极和上述多个栅极总线;栅极绝缘层,其形成在上述栅极金属层上;源极金属层,其形成在上述栅极绝缘层上,包含上述第1源极电极、上述第1漏极电极以及上述多个源极总线;层间绝缘层,其形成在上述源极金属层上;第1透明导电层,其形成在上述层间绝缘层上;无机绝缘层,其形成在上述第1透明导电层上;第2透明导电层,其形成在上述无机绝缘层上;下侧金属层,其形成在上述栅极金属层之下;以及下侧绝缘层,其形成在上述栅极金属层与上述下侧金属层之间,上述下侧金属层包含多个CS总线,上述多个CS总线在列方向上延伸,在从上述基板的法线方向观看时与上述多个源极总线不重叠,上述多个像素中的每一个像素具有:漏极延伸设置部,其包含于上述源极金属层,从上述第1漏极电极延伸设置;第1透明电极,其包含于上述第1透明导电层;第2透明电极,其包含于上述第2透明导电层,连接到上述漏极延伸设置部;以及辅助电容电极,其包含上述下侧金属层和/或上述栅极金属层,与上述多个CS总线中的任意至少1个CS总线电连接,在从上述基板的法线方向观看时与上述漏极延伸设置部重叠。

[0017] 在某实施方式中,上述多个CS总线与上述第1透明导电层电连接。

[0018] 在某实施方式中,在上述下侧绝缘层、上述栅极绝缘层以及上述层间绝缘层,形成有分别到达上述多个CS总线中的任意1个CS总线的多个接触孔,上述第1透明导电层在上述多个接触孔内与上述多个CS总线接触。

[0019] 在某实施方式中,上述多个接触孔包含形成在与某像素行相关联的上述第1栅极总线与和相邻于上述某像素行的像素行相关联的上述第2栅极总线之间的接触孔。

[0020] 在某实施方式中,上述多个接触孔在列方向上是按每n个像素行(n为整数)设置的,在行方向上是按每 $2 \times n$ 个像素列设置的。

[0021] 在某实施方式中,上述多个像素中的每一个像素还具有:第1开口部,其形成于上述层间绝缘层,到达上述漏极延伸设置部;以及第2开口部,其形成于上述无机绝缘层,在从上述基板的法线方向观看时与上述第1开口部重叠,上述第2透明电极在上述第1开口部内与上述漏极延伸设置部接触。

[0022] 在某实施方式中,上述漏极延伸设置部在从上述基板的法线方向观看时与上述多个CS总线中的任意1个CS总线重叠。

[0023] 在某实施方式中,上述辅助电容电极和/或上述多个CS总线包含上述下侧金属层和上述栅极金属层,上述辅助电容电极中的在从上述基板的法线方向观看时与上述漏极延伸设置部重叠的部分包含上述栅极金属层。

[0024] 在某实施方式中,上述辅助电容电极包含上述下侧金属层和上述栅极金属层,上述多个像素中的每一个像素还具有第3开口部,上述第3开口部形成于上述下侧绝缘层,到达上述辅助电容电极的上述下侧金属层,上述辅助电容电极的上述栅极金属层以覆盖上述第3开口部的方式形成。

[0025] 在某实施方式中,上述多个CS总线包含上述下侧金属层和上述栅极金属层。

[0026] 在某实施方式中,上述有源矩阵基板还具有配置在上述多个像素以外的区域的第2TFT,上述第2TFT具有:第2半导体层,其形成在上述基板上;上述下侧绝缘层,其形成在上述第2半导体层上;第2栅极电极,其包含于上述栅极金属层,以隔着上述下侧绝缘层与上述第2半导体层重叠的方式形成;上述栅极绝缘层,其覆盖上述第2栅极电极;以及第2源极电极和第2漏极电极,其包含于上述源极金属层,连接到上述第2半导体层。

[0027] 在某实施方式中,上述下侧金属层还包含以在从上述基板的法线方向观看时至少覆盖上述第2半导体层的沟道区域的方式形成的下侧遮光部。

[0028] 在某实施方式中,上述多个第1TFT具有形成在上述栅极绝缘层上的第1半导体层,上述第1半导体层包含氧化物半导体,上述第2半导体层包含结晶质硅。

[0029] 本发明的实施方式的液晶显示装置具备:上述任意一个有源矩阵基板;相对基板,其以与上述有源矩阵基板相对的方式配置;以及液晶层,其设置在上述有源矩阵基板与上述相对基板之间。

[0030] 在某实施方式中,上述第2透明电极作为像素电极发挥功能,上述相对基板具有与上述第2透明电极相对的相对电极。

[0031] 在某实施方式中,上述第2透明电极具有至少1个狭缝,上述第2透明电极作为像素电极发挥功能,上述第1透明电极作为共用电极发挥功能。

[0032] 发明效果

[0033] 根据本发明的实施方式,可提供能抑制具有多栅极驱动结构(例如双栅极驱动结构)的液晶显示装置的开口率的降低并且提高显示质量的有源矩阵基板。

附图说明

[0034] 图1是示意性地示出本发明的实施方式1的有源矩阵基板100A的俯视图。

[0035] 图2是示意性地示出有源矩阵基板100A的截面图,示出沿着图1中的A-A' 线的截面结构。

[0036] 图3是示意性地示出有源矩阵基板100A的截面图,示出沿着图1中的B-B' 线的截面结构。

[0037] 图4的(a)~(d)是示意性地示出有源矩阵基板100A的俯视图,图4的(a)是对下侧金属层12标注了影线的图,图4的(b)是对栅极金属层14和源极金属层18标注了影线的图,图4的(c)是对第2透明导电层22标注了影线的图,图4的(d)是对第1透明导电层20标注了影线的图。

[0038] 图5是用于说明有源矩阵基板100A的各像素P的TFT10、栅极总线G以及源极总线S的电连接关系的图。

[0039] 图6的(a)和(b)是示意性地示出具备有源矩阵基板100A的液晶显示装置1000A的图。

[0040] 图7是示意性地示出液晶显示装置1000A的俯视图。

[0041] 图8是示意性地示出液晶显示装置1000A所具有的相对基板110A的俯视图。

[0042] 图9是表示在具备有源矩阵基板100A的液晶显示装置的驱动中使用的扫描信号电压 V_g 和显示信号电压 V_s 的波形的一例的图。

[0043] 图10的(a)和(b)是用于说明常黑模式下的阴影的图。

[0044] 图11是示意性地示出具备参考例1的有源矩阵基板500A的液晶显示装置1500A的俯视图。

[0045] 图12是示意性地示出有源矩阵基板500A的截面图,示出沿着图11中的C-C' 线的有源矩阵基板500A的截面结构。

[0046] 图13是示意性地示出具备参考例2的有源矩阵基板500B的液晶显示装置1500B的俯视图。

[0047] 图14A是示意性地示出有源矩阵基板500B的截面图,示出沿着图13中的D-D' 线的有源矩阵基板500B的截面结构。

[0048] 图14B是用于说明常黑模式下的阴影的图。

[0049] 图15是示意性地示出具备实施方式1的变形例的有源矩阵基板100A1的液晶显示装置1000A1的俯视图。

[0050] 图16是示意性地示出本发明的实施方式2的有源矩阵基板100B的俯视图。

[0051] 图17是示意性地示出有源矩阵基板100B的截面图,示出沿着图16中的E-E' 线的截面结构。

[0052] 图18的(a)和(b)是示意性地示出有源矩阵基板100B的俯视图,图18的(a)是对栅极金属层14标注了影线的图,图18的(b)是对下侧金属层12标注了影线的图。

[0053] 图19是示意性地示出本发明的实施方式3的有源矩阵基板100C的俯视图。

[0054] 图20是示意性地示出具备有源矩阵基板100C的液晶显示装置1000C的俯视图。

[0055] 图21是本发明的实施方式4的有源矩阵基板100D的非显示区域R2的示意性俯视图。

[0056] 图22是有源矩阵基板100D的非显示区域R2的示意性截面图,示出沿着图21中的F-F'线的截面结构。

[0057] 图23是本发明的实施方式4的变形例1的有源矩阵基板100D1的非显示区域R2的示意性俯视图。

[0058] 图24是有源矩阵基板100D1的非显示区域R2的示意性截面图,示出沿着图23中的G-G'线的截面结构。

[0059] 图25是有源矩阵基板100D1的显示区域R1的示意性截面图。

[0060] 图26是有源矩阵基板100D1的显示区域R1的示意性截面图。

具体实施方式

[0061] 以下,参照附图说明本发明的实施方式。此外,本发明不限于以下例示的实施方式。以下,作为本发明的实施方式的有源矩阵基板,例示液晶显示装置所使用的有源矩阵基板。在以下的附图中,具有实质上相同功能的构成要素有时用共同的附图标记表示,省略其说明。

[0062] (实施方式1)

[0063] 图1~图4中示出本实施方式的有源矩阵基板100A。图1是示意性地示出有源矩阵基板100A的俯视图。图2和图3是示意性地示出有源矩阵基板100A的截面图。图2示出沿着图1中的A-A'线的截面结构,图3示出沿着图1中的B-B'线的截面结构。图4的(a)~(d)是示意性地示出有源矩阵基板100A的俯视图,图4的(a)是对下侧金属层12标注了影线的图,图4的(b)是对栅极金属层14和源极金属层18标注了影线的图,图4的(c)是对第2透明导电层22标注了影线的图,图4的(d)是对第1透明导电层20标注了影线的图。

[0064] 有源矩阵基板100A例如适用于TN(Twisted Nematic:扭曲向列)模式或VA(Vertical Alignment:垂直取向)模式的液晶显示装置。例如,如参照图6的(a)后述的那样,本实施方式的液晶显示装置具有有源矩阵基板100A、相对基板、以及设置在有源矩阵基板100A与相对基板之间的液晶层,相对基板具有与像素电极22a相对的相对电极。

[0065] 如图1所示,有源矩阵基板100A具有:排列为具有多个行和多个列的矩阵状的多个区域P;多个TFT10(有时称为“像素用TFT10”);设置于各区域P的像素电极22a;在行方向(图1中的第1方向)上延伸的多个栅极总线G;以及在列方向(图1中的第2方向)上延伸的多个源极总线S。多个区域P分别与具备有源矩阵基板100A的液晶显示装置的各像素对应。在本申请说明书中,将与液晶显示装置的各像素对应的、有源矩阵基板100A的区域P也称为“像素”。

[0066] 多个TFT10分别与多个像素P中的任意1个像素P相关联。即,与各像素P对应地设置有TFT10。TFT10具有栅极电极14g、源极电极18s以及漏极电极18d。各TFT10的栅极电极14g电连接到多个栅极总线G中的任意1个栅极总线G,各TFT10的源极电极18s电连接到多个源极总线S中的任意1个源极总线S。扫描信号电压从栅极驱动器(未图示)供应到各栅极总线G,显示信号电压从源极驱动器(未图示)供应到各源极总线S。各TFT10的漏极电极18d电连接到设置于各像素P的像素电极22a。

[0067] 此外,像素P包含实际有助于显示的像素开口部,具有由像素P的排列间距(行方向的间距为 P_x 、列方向的间距为 P_y)决定的大小($P_x \times P_y$)。能认为像素P例如是由图1中的单点

划线包围的区域。用于驱动像素P的TFT10、栅极总线G和源极总线S不是像素P的构成要素，但是将用于驱动像素P的TFT10、栅极总线G以及源极总线S表现为“与该像素P相关联”，来表现它们与像素P的关系。例如，“某TFT10与某像素P相关联”是指“该某TFT10的漏极电极18d电连接到该某像素P所包含的像素电极22a”。“某栅极总线G与某像素P相关联”是指该某栅极总线G连接到与该某像素P相关联的TFT10的栅极电极16g。“某源极总线S与某像素P相关联”是指该某源极总线S连接到与该某像素P相关联的TFT10的源极电极18s。

[0068] 有时栅极总线G和源极总线S也分别由其与像素行和像素列的关系表现。“某栅极总线G与某像素行相关联”是指该某栅极总线G连接到与该某像素行所包含的像素P中的至少1个像素P相关联的TFT10的栅极电极16g。“某源极总线S与某像素列相关联”是指该某源极总线S连接到与该某像素列所包含的像素P中的至少1个像素P相关联的TFT10的源极电极18s。

[0069] 有源矩阵基板100A具有双栅极驱动结构。一并参照图5说明双栅极驱动结构。图5是用于说明有源矩阵基板100A的各像素P的TFT10、栅极总线G以及源极总线S的电连接关系的图。图5中一并示出在使用图9所示的各种信号电压驱动具备有源矩阵基板100A的液晶显示装置的情况下的、在某垂直扫描期间中施加到各像素的显示信号电压的极性。后面参照图9描述具备有源矩阵基板100A的液晶显示装置的驱动方法。

[0070] 多个像素P排列为具有rp行和cq列的矩阵状($rp \times cq$)。有时将第p行、第q列(其中, $1 \leq p \leq rp, 1 \leq q \leq cq$)的像素表示为像素P(p,q)。

[0071] 多个栅极总线G包含与多个像素行中的每一个像素行相关联的2个栅极总线。如图5所示,与多个像素行中的每一个像素行对应地设置有2个栅极总线G(第1栅极总线G₁和第2栅极总线G₂)。有时将第1栅极总线G₁和第2栅极总线G₂统称为栅极总线G。有时将与第p行的像素行相关联的第1栅极总线G₁和第2栅极总线G₂分别表示为第1栅极总线G₁(p)和第2栅极总线G₂(p)。

[0072] 在各像素行中,有时将与第1栅极总线G₁相关联的像素称为第1像素P₁,将与第2栅极总线G₂相关联的像素称为第2像素P₂。“某像素P与某栅极总线G相关联”是指与该某像素P相关联的TFT10的栅极电极16g连接到该某栅极总线G。如图1和图5所示,在此,当以列方向为上下方向时,与各像素行相关联的第1栅极总线G₁和第2栅极总线G₂分别设置于该像素行的上侧和下侧。即,对于某像素行,与该某像素行相关联的第1栅极总线G₁隔着该某像素行的像素电极22a配置在与该某像素行相关联的第2栅极总线G₂相反的一侧。

[0073] 多个源极总线S中的每一个源极总线S是与包含多个像素行中的每一个像素行所包含的第1像素P₁和第2像素P₂的至少2个像素列相关联的。在图5所示的例子中,多个源极总线S中的每一个源极总线S与2个像素列相关联。有时各源极总线S从左起按顺序进行编号而表示为源极总线S(Q)(在此, $1 \leq Q \leq cq/2$)。例如,源极总线S(1)与第1列及第2列的像素列相关联。具体地说,源极总线S(1)在第1行中连接到第1像素P(1,1)和第2像素P(1,2)的TFT10,在第2行中连接到第1像素P(2,1)和第2像素P(2,2)的TFT10,以下的像素行也是同样。

[0074] 在该例子中,多个源极总线S中的每一个源极总线S在各像素行中与在行方向上相互相邻的2个像素P的TFT10连接。在该例子中,源极总线S(Q)在第p行的像素行中连接到第1像素P(p, $2 \times Q - 1$)和第2像素P(p, $2 \times Q$)的TFT10。源极总线S(Q)与第($2 \times Q - 1$)列以及第($2 \times Q$)列的像素列相关联。此外,本实施方式不限于图示的例子,TFT10、栅极总线G以及源极

总线S的电连接关系能适当变形。

[0075] 另外,本实施方式的有源矩阵基板和液晶显示装置不限于具有双栅极驱动结构,也可以具有多栅极驱动结构。即,也可以与各像素行对应地设置有N个(N为2以上的整数)栅极总线,各源极总线与包含多个像素行中的每一个像素行所包含的与N个栅极总线中的每一个栅极总线相关联的N个像素的多个像素列(例如N个像素列)相关联。各源极总线例如是按每N个像素列设置的。

[0076] 此外,如图5所示,在具备有源矩阵基板100A的液晶显示装置中,例如,由在行方向上排列的R、G以及B像素构成1个彩色显示像素 P_{CD} ,R像素列、G像素列、B像素列排列为条状(即,按每个像素列显示不同的颜色)。不限于该例子,彩色显示像素也可以不仅包括红(R)像素、绿(G)像素以及蓝(B)像素,还包括至少其它1个颜色的像素(黄(Y)像素、青色(C)像素、品红(M)像素或白(W)像素)。

[0077] 更具体地说明有源矩阵基板100A的结构。

[0078] 如图2和图3所示,有源矩阵基板100A具有栅极金属层14、栅极绝缘层15、半导体层16、源极金属层18、层间绝缘层19、第1透明导电层20、无机绝缘层21、第2透明导电层22、下侧金属层12以及下侧绝缘层13。

[0079] 栅极金属层14形成在基板11上。栅极金属层14包含多个TFT10的栅极电极14g和多个栅极总线G。栅极金属层14可以是单层结构,也可以是多个层层叠而成的层叠结构。栅极金属层14至少包含由金属材料形成的层。在栅极金属层14是层叠结构的情况下,一部分层也可以由金属氮化物或金属氧化物形成。栅极金属层14例如由铝(Al)、钨(W)、钼(Mo)、钽(Ta)、铬(Cr)、钛(Ti)、铜(Cu)等金属、包含它们的合金以及它们的氮化物中的任意一种形成。

[0080] 栅极绝缘层15形成在栅极金属层14上。即,栅极绝缘层15以覆盖栅极电极14g和栅极总线G的方式形成。栅极绝缘层15由无机绝缘材料形成。栅极绝缘层15例如是氧化硅(SiO_x)膜、氮化硅(Si_xNy)膜、氧氮化硅(SiO_xNy ; $x>y$)膜、氮氧化硅($SiNxO_y$; $x>y$)膜或它们的层叠膜。

[0081] 半导体层16形成在栅极绝缘层15上,包含TFT10的活性层。

[0082] 半导体层16例如可以是非晶硅层,也可以是结晶质硅层或氧化物半导体层。结晶质硅层例如能是多晶硅层。

[0083] 半导体层16包含沟道区域(有时也称为“活性区域”)16c、源极区域(有时也称为“源极接触区域”)16s以及漏极区域(有时也称为“漏极接触区域”)16d。源极区域16s是指半导体层16中的与源极电极18s接触的部分,漏极区域16d是指半导体层16中的与漏极电极18d接触的部分。沟道区域16c是指位于源极区域16s与漏极区域16d之间的区域。沟道区域16c例如是半导体层16中的隔着栅极绝缘层15与栅极电极14g重叠的部分。

[0084] 源极金属层18形成在栅极绝缘层15上。源极金属层18包含TFT10的源极电极18s和漏极电极18d、以及多个源极总线S。源极金属层18还包含从漏极电极18d延伸设置的漏极延伸设置部18a。各像素P具有TFT10和漏极延伸设置部18a(即TFT10和漏极延伸设置部18a设置于各像素P)。源极金属层18可以是单层结构,也可以是多个层层叠而成的层叠结构。源极金属层18至少包含由金属材料形成的层。在源极金属层18是层叠结构的情况下,一部分层也可以由金属氮化物或金属氧化物形成。源极金属层18例如由铝(Al)、钨(W)、钼(Mo)、钽

(Ta)、铬(Cr)、钛(Ti)、铜(Cu)等金属、包含它们的合金以及包含它们的氮化物中的任意一种形成。

[0085] 层间绝缘层19形成在源极金属层18上。层间绝缘层19以覆盖TFT10的方式形成。层间绝缘层19在各像素P中具有到达漏极延伸设置部18a的开口部19h1。层间绝缘层19例如包含：无机绝缘层，其由无机绝缘材料形成，以覆盖TFT10的方式形成；以及有机绝缘层(平坦化层)，其形成在无机绝缘层上，由有机绝缘材料形成。此外，层间绝缘层19不限于上述的构成，也可以是不包含有机绝缘层的构成，还可以是无机绝缘层层叠2层以上的构成。

[0086] 第1透明导电层20形成在层间绝缘层19上。第1透明导电层20由透明导电材料形成。第1透明导电层20包含第1透明电极20a。第1透明电极20a在从基板11的法线方向观看时以与层间绝缘层19的开口部19h1的全部不重叠的方式形成。此外，在图1中，省略了第1透明电极20a的图示。如图4的(d)所示，第1透明导电层20形成于基板11的整个面，在各像素P中，第1透明导电层20具有在从基板11的法线方向观看时与层间绝缘层19的开口部19h1重叠的开口部20h。即，第1透明电极20a形成在开口部20h以外的区域。

[0087] 无机绝缘层21形成在第1透明导电层20上。无机绝缘层21由无机绝缘材料形成。无机绝缘层21具有在从基板11的法线方向观看时与形成于层间绝缘层19的开口部19h1重叠的开口部21h1。形成于层间绝缘层19的开口部19h1和形成于无机绝缘层21的开口部21h1构成接触孔CH1。换句话说，在层间绝缘层19和无机绝缘层21，形成有到达漏极延伸设置部18a的接触孔CH1。

[0088] 第2透明导电层22形成在无机绝缘层21上。第2透明导电层22由透明导电材料形成。第2透明导电层22包含第2透明电极22a。第2透明电极22a是按每个像素P设置的(即各像素P包含第2透明电极22a)，与漏极延伸设置部18a电连接。第2透明电极22a作为像素电极发挥功能。在图示的例子中，像素电极22a形成在无机绝缘层21上和接触孔CH1内，在接触孔CH1内与漏极延伸设置部18a接触。

[0089] 像素电极22a隔着无机绝缘层21与第1透明电极20a相对，像素电极22a和第1透明电极20a、以及位于它们之间的无机绝缘层21构成第1辅助电容CS1。此外，即使在从基板11的法线方向观看时像素电极22a与第1透明电极20a是不重叠的，也能形成第1辅助电容CS1。

[0090] 下侧金属层12形成在栅极金属层14之下。下侧金属层12可以是单层结构，也可以是多个层层叠而成的层叠结构。下侧金属层12至少包含由金属材料形成的层。在下侧金属层12是层叠结构的情况下，一部分层也可以由金属氮化物或金属氧化物形成。下侧金属层12例如由铝(Al)、钨(W)、钼(Mo)、钽(Ta)、铬(Cr)、钛(Ti)、铜(Cu)等金属、包含它们的合金以及它们的氮化物中的任意一种形成。

[0091] 下侧绝缘层13形成在下侧金属层12与栅极金属层14之间。下侧绝缘层13由无机绝缘材料形成。下侧绝缘层13例如是氧化硅(SiO_x)膜、氮化硅(Si_xN_y)膜、氧氮化硅(SiO_xN_y ; $x > y$)膜、氮氧化硅(SiN_xO_y ; $x > y$)膜或它们的层叠膜。

[0092] 下侧金属层12具有在列方向上延伸的多个CS总线(辅助电容配线)121和设置于各像素P的辅助电容电极12a。

[0093] 多个CS总线121与多个源极总线S平行地延伸。多个CS总线121以在从基板11的法线方向观看时与多个源极总线S不重叠的方式形成。在图示的例子中，多个CS总线121配置于在行方向上相互相邻的像素P的像素电极22a之间。多个CS总线121例如以在从基板11的

法线方向观看时与像素电极22a不重叠的方式形成。当将CS总线121以与像素电极22a不重叠的方式形成时,在有源矩阵基板的制造过程中,即使在CS总线121与像素电极22a之间产生了对准偏差的情况下,也能抑制形成在CS总线121与像素电极22a之间的寄生电容的电容值的变动。

[0094] 此外,能将CS总线121以在从基板11的法线方向观看时与像素电极22a重叠的方式形成。这例如是适用于常白的TN模式的液晶显示装置的构成。在常白的TN模式的液晶显示装置中,为了提高显示质量,例如图7所示,像素电极22a的边缘通常由黑矩阵覆盖。当以与像素电极22a的边缘重叠的方式形成CS总线121时,即使在形成于有源矩阵基板的像素电极22a与形成于相对基板的黑矩阵(遮光层)之间产生对准偏差,也能由CS总线121覆盖像素电极22a的边缘,因此能抑制产生漏光。CS总线121由于包含于下侧金属层12,因此在其与像素电极22a之间形成的寄生电容小,对显示的影响小。

[0095] 辅助电容电极12a与多个CS总线121中的任意至少1个电连接。在该例子中,辅助电容电极12a从CS总线121延伸设置。辅助电容电极12a在从基板11的法线方向观看时与漏极延伸设置部18a重叠。辅助电容电极12a隔着下侧绝缘层13和栅极绝缘层15与漏极延伸设置部18a相对,辅助电容电极12a和漏极延伸设置部18a、以及位于它们之间的下侧绝缘层13和栅极绝缘层15构成第2辅助电容CS2。此外,即使在从基板11的法线方向观看时辅助电容电极12a与漏极延伸设置部18a是不重叠的,也能形成第2辅助电容CS2。

[0096] 有源矩阵基板100A具有以电连接到各像素P的液晶电容(例如并联连接)的方式形成的第1辅助电容CS1和第2辅助电容CS2,因此能提高具备有源矩阵基板100A的液晶显示装置的显示质量。

[0097] 多个CS总线121形成于在行方向上相互相邻的像素P的像素电极22a之间,辅助电容电极12a以与漏极延伸设置部18a重叠的方式形成。多个CS总线121和辅助电容电极12a主要设置于无助于显示的区域(在此,是与像素电极22a不重叠的区域、与漏极延伸设置部18a重叠的区域)。因此,设置多个CS总线121和辅助电容电极12a所引起的开口率的降低被抑制。有源矩阵基板100A能抑制液晶显示装置的开口率的降低并且提高液晶显示装置的显示质量。

[0098] 另外,如上所述,构成第1辅助电容CS1的第1透明电极20a和第2透明电极22a分别由透明导电材料形成,因此有源矩阵基板100A能抑制液晶显示装置的开口率的降低并且确保辅助电容值。

[0099] 有时将有源矩阵基板100A所具有的结构称为“2层电极结构”。2层电极结构是指在覆盖TFT的层间绝缘层上设置下层透明电极、覆盖下层透明电极的电介质层、以及隔着电介质层与下层透明电极重叠的上层透明电极的结构。有源矩阵基板100A具有2层电极结构,由此具有第1辅助电容CS1。

[0100] 有源矩阵基板100A通过具有2层电极结构,也能得到以下的优点。能由第1透明电极20a将像素电极22a与栅极总线G以及源极总线S电屏蔽,因此能抑制在像素电极22a与栅极总线G或源极总线S之间形成静电电容(寄生电容)。因此,能抑制闪烁、阴影。特别是,在层间绝缘层19包含具有 $1\mu\text{m}\sim 4\mu\text{m}$ 程度的厚度并且相对介电常数低(例如 $2\sim 4$ 程度)的有机绝缘层的情况下,能降低栅极总线G、源极总线S的负荷,也能降低功耗。

[0101] 参照图6、图7以及图8说明具备有源矩阵基板100A的液晶显示装置。本实施方式的

液晶显示装置1000A例如是TN模式或VA模式的液晶显示装置。图6的(a)和(b)是示意性地示出液晶显示装置1000A的图,图7是示意性地示出液晶显示装置1000A的俯视图,图8是示意性地示出液晶显示装置1000A所具有的相对基板110A的俯视图。

[0102] 如图6的(a)所示,液晶显示装置1000A具有有源矩阵基板100A、相对基板110A、以及设置在有源矩阵基板100A与相对基板110A之间的液晶层120。

[0103] 相对基板110A以与有源矩阵基板100A相对的方式配置。相对基板110A典型地具有彩色滤光片(未图示)和黑矩阵(遮光层)112。黑矩阵112包含:在行方向上延伸的多个第1遮光部112a;在列方向上延伸的多个第2遮光部112b;以及多个开口部112o。另外,相对基板110A具有用于保持有源矩阵基板100A与相对基板110A的间隙的多个柱状间隔物114。多个柱状间隔物114例如可以包含:规定有源矩阵基板100A与相对基板110A之间的距离的第1间隔物(有时被称为“主间隔物”);以及比第1间隔物低的第2间隔物(有时被称为“副间隔物”)。第2间隔物例如比第1间隔物低 $0.3\mu\text{m}$ 。此外,多个柱状间隔物114也可以设置于有源矩阵基板100A。

[0104] 在对液晶层120施加纵电场的显示模式(TN模式或VA模式)下,在相对基板110A中设置有与像素电极22a相对的相对电极(未图示)。液晶显示装置1000A的各像素P的液晶电容包括像素电极22a、形成于相对基板110A的相对电极、以及液晶层120。相对电极由透明导电材料(例如ITO)形成。

[0105] 此外,如后所述,在对液晶层120施加横电场的显示模式(例如FFS(Fringe Field Switching:边缘场开关)模式)中,第1透明电极20a作为共用电极(也称为“相对电极”)发挥功能,液晶电容包括像素电极22a、共用电极20a以及液晶层120。一般地,在横电场模式的液晶显示装置中,相对电极未设置在相对基板中,但是有时也会设置,以作为用于防止由于来自相对基板侧的外部的电场而产生液晶的取向紊乱的屏蔽电极发挥功能。

[0106] 液晶层120设置在有源矩阵基板100A与相对基板110A之间。作为液晶层120,一般地,在TN模式中使用介电常数各向异性为正的液晶,在VA模式中使用介电常数各向异性为负的液晶。在FFS模式中有时使用介电常数各向异性为正的液晶,有时使用介电常数各向异性为负的液晶。

[0107] 在有源矩阵基板100A和相对基板110A各自的液晶层120侧的表面,设置有取向膜130a和130b。例如,在有源矩阵基板100A中,在第2透明导电层22上设置有取向膜130a。作为取向膜130a和130b,一般在TN模式、FFS模式中使用水平取向膜,在VA模式中使用垂直取向膜。作为取向膜,例如能使用有机取向膜或无机取向膜。有机取向膜由聚酰亚胺等有机材料形成,通过摩擦处理等控制液晶分子的取向方向。无机取向膜通过按规定的密度形成许多个氧化硅的柱状结构物来控制液晶分子的取向方向。

[0108] 典型地,设置有隔着液晶层120相互相对的一对偏振板。而且,根据需要,在液晶层120的背面侧和/或观察者侧设置有相位差板。

[0109] 如图6的(b)所示,具备有源矩阵基板100A的液晶显示装置1000A具有由多个像素划定的显示区域和显示区域的周边的非显示区域(有时称为“边框区域”)。有源矩阵基板100A的与液晶显示装置1000A的显示区域对应的区域R1也称为“显示区域”,将有源矩阵基板100A的显示区域R1以外的区域R2称为“非显示区域”。

[0110] 有源矩阵基板100A在非显示区域R2具有栅极驱动器电路(有时称为“栅极驱动

器”。) 140和源极驱动器电路(有时称为“源极驱动器”。) 150。例如,如图6的(b)所示,栅极驱动器电路140形成在基板11上,源极驱动器电路150例如使用COG(玻璃上芯片)安装于有源矩阵基板100A。多个栅极总线G分别连接到栅极驱动器电路140的各端子。多个源极总线S分别连接到源极驱动器电路150的各端子。但是并不限于此,栅极驱动器电路140也可以使用COG(玻璃上芯片)安装于有源矩阵基板100A。栅极驱动器140电路和/或源极驱动器电路150也可以使用COF(膜上芯片)安装于有源矩阵基板100A。

[0111] 如图6的(b)所示,栅极驱动器电路140在以行方向为左右方向时可以包含:配置在显示区域R1的左侧的第1栅极驱动器140A;以及配置在显示区域R1的右侧的第2栅极驱动器140B。在图示的例子中,扫描信号电压从第1栅极驱动器140A供应到第1栅极总线G₁,扫描信号电压从第2栅极驱动器140B供应到第2栅极总线G₂。但是,栅极驱动器电路140和源极驱动器电路150的配置不限于图示的例子。

[0112] 在此,与专利文献1和专利文献2的有源矩阵基板作比较来更具体地说明本实施方式的有源矩阵基板100A的效果。首先,说明具有双栅极驱动结构的液晶显示装置的驱动方法,还一并说明产生闪烁、阴影的机制。并且,说明有源矩阵基板100A通过确保足够的辅助电容值而能防止产生闪烁、阴影。

[0113] 参照图9说明具备有源矩阵基板100A的液晶显示装置的驱动方法。图9是表示在具备有源矩阵基板100A的液晶显示装置的驱动中使用的扫描信号电压V_g和显示信号电压V_s的波形的一例的图。

[0114] 具有本实施方式的有源矩阵基板100A的液晶显示装置在具有双栅极驱动结构这一点上与专利文献1和专利文献2的液晶显示装置相同,因此本实施方式的液晶显示装置的驱动方法的说明也能应用于专利文献1和专利文献2的液晶显示装置的驱动方法。

[0115] 关注于第p行的像素行。第1栅极总线G₁(p)以及第2栅极总线G₂(p)与第p行的像素行相关联。扫描信号电压V_{g1}(p)从第1栅极总线G₁(p)供应到第p行的像素行所包含的第1像素P₁的TFT10,扫描信号电压V_{g2}(p)从第2栅极总线G₂(p)供应到第p行的像素行所包含的第2像素P₂的TFT10。

[0116] 在时刻t₁,扫描信号电压V_{g1}(p)从V_{gL}(低)变化为V_{gH}(高),从而第p行的像素行所包含的第1像素P₁的TFT10成为导通状态(on状态),显示信号电压从源极总线S供应到像素电极22a,像素电容被充电。像素电容包含液晶电容和辅助电容。有源矩阵基板100A的各像素的辅助电容包含第1辅助电容CS1和第2辅助电容CS2。

[0117] 在时刻t₂,扫描信号电压V_{g1}(p)从V_{gH}(高)变化为V_{gL}(低),从而第p行的像素行所包含的第1像素P₁的TFT10成为非导通状态(off状态),像素电容与源极总线S电绝缘。像素电容的静电电容值C-C_{pix}如下表示。

[0118] $C-C_{pix}=C-C_{lc}(V)+C-C_{cs}$

[0119] 在此,C-C_{lc}(V)表示液晶电容的静电电容值,依赖于施加到各个像素的液晶层的有效电压(V)。C-C_{cs}表示辅助电容的静电电容值。

[0120] 在时刻t₂紧后,由于栅极-漏极间的寄生电容的影响所引起的下拉现象,像素电极22a的电压降低下拉电压(有时也被称为馈通电压。)的量。栅极-漏极间电容的影响所引起的下拉电压ΔV_d如下述的式子所示。

[0121] $\Delta V_d = C-C_{gd} / (C-C_{pix} + C-C_{gd} + C-C_{sd}) \times (V_{gH} - V_{gL})$

[0122] 在此, $C-C_{gd}$ 表示栅极-漏极间的寄生电容的静电电容值, $C-C_{sd}$ 表示源极-漏极间的寄生电容的静电电容值。此外, “栅极-漏极间的寄生电容” 也包含形成在栅极电极与电连接到漏极电极的像素电极之间的寄生电容, “源极-漏极间的寄生电容” 也包含形成在源极电极与电连接到漏极电极的像素电极之间的寄生电容。 V_{gH} 和 V_{gL} 分别表示 TFT 的栅极导通时和栅极截止时的扫描信号电压的值。此外, 在本说明书中 “ $\times$ ” 表示乘法。

[0123] 漏极电位 V_d 还受到源极-漏极间的寄生电容的影响, 而变化 ΔV_{sd} 。 ΔV_{sd} 使用显示信号电压的变化量 ΔV_s 由以下的式子表示。

$$[0124] \quad \Delta V_{sd} = C - C_{sd} / (C - C_{pix} + C - C_{gd} + C - C_{sd}) \times \Delta V_s$$

[0125] 因此, 当将从源极总线 S 供应的显示信号电压设为 V_s 时, 连接到第 1 栅极总线 $G_1(p)$ 和源极总线 S (Q) 的第 1 像素 P_1 的像素电极 22a 的电压 $V_{11}(p, Q)$ 为

$$[0126] \quad V_{11}(p, Q) = V_s - \Delta V_d - \Delta V_{sd}.$$

[0127] 之后, 在时刻 t_3 , 扫描信号电压 $V_{g2}(p)$ 从 V_{gL} (低) 变化为 V_{gH} (高), 从而第 p 行的像素行所包含的第 2 像素 P_2 的 TFT10 成为导通状态 (on 状态), 显示信号电压从源极总线 S 供应到像素电极 22a, 像素电容被充电。在图 9 所示的例子中, 显示信号电压的极性是按每 1H (1 个水平扫描期间) 反转的。此时, 在第 2 像素 P_2 中, 显示信号电压的变化的方向 (即显示信号电压的变化量 ΔV_s 的正负) 与第 1 像素 P_1 相反。因此, 连接到第 2 栅极总线 $G_2(p)$ 和源极总线 S (Q) 的第 2 像素 P_2 的像素电极 22a 的电压 $V_{12}(p, Q)$ 为

$$[0128] \quad V_{12}(p, Q) = V_s - \Delta V_d + \Delta V_{sd}.$$

[0129] 以下同样地, 在各垂直扫描期间 (有时也被称为帧期间。) 中全部的栅极总线 G 被依次选择。

[0130] 此外, “垂直扫描期间 (帧期间)” 意味着选择某栅极总线到下次选择该栅极总线为止的期间。在各垂直扫描期间 (帧期间) 内, 将选择某栅极总线的时刻和选择下一个栅极总线的时刻的差 (期间) 称为 “1 个水平扫描期间 (1H)”。具有双栅极驱动结构的液晶显示装置的 1 个水平扫描期间相对于单栅极驱动结构的情况为约 1/2。

[0131] 受到寄生电容的影响而产生的 ΔV_d 如以下说明的那样可能成为闪烁的原因。另外, 根据要显示的图案的不同, 如以下说明的那样, 有时会由于 ΔV_{sd} 而产生被称为阴影的现象。如果 ΔV_d 或 $C - C_{gd} / (C - C_{pix} + C - C_{gd} + C - C_{sd})$ 小, 则 (由于 ΔV_d 与 $C - C_{gd} / (C - C_{pix} + C - C_{gd} + C - C_{sd})$ 成比例, 因此) 对闪烁的影响小。另外, 如果 ΔV_{sd} 或 $C - C_{sd} / (C - C_{pix} + C - C_{gd} + C - C_{sd})$ 小, 则 (由于 ΔV_{sd} 与 $C - C_{sd} / (C - C_{pix} + C - C_{gd} + C - C_{sd})$ 成比例, 因此) 即使产生阴影, 对显示质量的影响也小。然而, 当辅助电容的静电电容值 $C - C_{cs}$ 相对于寄生电容的静电电容值 $C - C_{sd}$ 、 $C - C_{gd}$ 小时, ΔV_d 和 ΔV_{sd} 变大, 对显示质量的影响变大。

[0132] 在本实施方式的有源矩阵基板 100A 中, 由于各像素具有第 1 辅助电容 CS_1 和第 2 辅助电容 CS_2 , 因此能抑制液晶显示装置的开口率的降低并且确保足够的辅助电容值。由此, 能抑制闪烁和阴影所引起的显示质量的降低。

[0133] 在此, 说明产生闪烁的机制。

[0134] 如上所述, 像素电极的电压 (相对于接地电平的像素电极的电位) 与显示信号电压的极性无关, 根据 ΔV_d 在特定方向上 (本实施例的情况下为向负侧) 变化。此时, 在相对电极的电压 (电位) 为接地电平的情况下, 施加到液晶层的电压 (像素电极的电位与相对电极的电位的差) 会根据显示信号电压的极性而不同。具体地说, 显示信号电压的极性为正的情况

下的施加到液晶层的电压比显示信号电压的极性为负的情况下小。而且,由于液晶具有介电常数各向异性,液晶电容 $C-C1c$ (V) 会依赖于显示 (液晶分子的取向状态) 而变动。因此, ΔVd 的大小也根据显示信号电压而变动。

[0135] 由于以上,可能产生显示出现闪光这样的闪烁,但是对此,例如,通过对相对电极的电压 (电位) 进行校正,或预先对显示信号电压进行校正,能抑制闪烁的产生。

[0136] 但是,即使进行上述的校正有时仍会产生闪烁。这是因为,例如,由于扫描信号电压的钝化、液晶层的厚度 (单元厚度) 的偏差等而可能导致 ΔVd 变动,使得 ΔVd 产生偏差。

[0137] 接下来,说明产生阴影的机制。

[0138] 图10的 (a) 和 (b) 是用于说明常黑模式 (例如VA模式) 下的阴影的图。图10的 (a) 示出使常黑模式的液晶显示装置显示图10的 (b) 所示的图案时的显示画面。图10的 (b) 所示的图案是在中心部分具有亮度高的区域A、在区域A的周围 (区域B和C) 具有亮度低的区域的显示图案 (有时也被称为窗口图案。), 例如,是在区域A显示白色、在区域B和区域C显示亮度比区域A低的灰色 (中间灰度级) 的图案。区域B是区域A的上下 (以与列方向平行的方向为上下方向。) 的显示区域,区域C为区域A的左右 (以与行方向平行的方向为左右方向。) 的显示区域。区域B原本是应该进行与区域C同样的显示的区域。但是,如上所述,受到基于对区域A进行显示的期间的显示信号电压的、源极-漏极间的寄生电容的影响,区域B中的像素的漏极电位 Vd 的有效值变大,其结果是,区域B的灰度级上升 (成为亮度比区域C高的灰色), 如图10的 (a) 所示,在区域B会出现宛如映出了区域A中所显示的白色的四边形的影子的图像。

[0139] 图10以常黑模式的液晶显示装置为例进行了说明,但是在采用常白模式 (未施加电压时为白显示; 例如TN模式) 的情况下同样也会产生阴影。例如,由于黑显示部分的上下部分的灰度级下降 (成为亮度低的灰色), 而产生阴影。

[0140] 图5中示出使用图9所示的各种信号电压驱动具备有源矩阵基板100A的液晶显示装置的情况下的、在某垂直扫描期间中施加到各像素的显示信号电压的极性。在图9所示的例子中,供应到各源极总线S的显示信号电压 Vs 按每1个水平扫描期间 (1H) 而极性反转。另外,供应到相互相邻的源极总线S的显示信号电压 Vs 的极性在各水平扫描期间中相互相同。当使用这种显示信号电压驱动有源矩阵基板100A时,如图5所示,在各垂直扫描期间中,在行方向上按每1个像素列而极性反转,成为各像素列中的像素的极性相同的状态。即,供应到在行方向上相互相邻的像素的信号电压的极性相互相反。

[0141] 本实施方式不限于图示的例子,TFT10与栅极总线G及源极总线S的连接关系、以及供应到源极总线S的显示信号电压的极性能适当调整。例如,当按每2个水平扫描期间 (2H) 使供应到各源极总线S的显示信号电压 Vs 的极性反转时,在各垂直扫描期间中,能使得供应到相互相邻的像素的信号电压的极性相互相反 (这种状态在关注各像素的极性的情况下与被称为“点反转”的驱动方式的排列相同。)。

[0142] 专利文献1和2的液晶显示装置所具有的有源矩阵基板与本实施方式的有源矩阵基板同样具有双栅极驱动结构,但是在辅助电容的构成上与本实施方式的有源矩阵基板不同。

[0143] 专利文献1和2的有源矩阵基板不具有2层电极结构。而且,专利文献1和2的有源矩阵基板不具有形成在栅极金属层之下的导电层。专利文献1和专利文献2的图1的有源矩阵基板的各像素所具有的辅助电容包括由栅极金属层形成的辅助电容电极、像素电极、以及

位于它们之间的绝缘层。在专利文献1和2的有源矩阵基板中,辅助电容电极以与像素电极重叠的方式形成,因此通过将辅助电容电极形成得较大,液晶显示装置的开口率可能会降低。另外,专利文献1和2的有源矩阵基板由于不具有2层电极结构,因此从抑制闪烁、阴影的产生的观点来说,辅助电容值有时会不充分。

[0144] 与参考例1和2的有源矩阵基板作比较来说明本实施方式的有源矩阵基板100A的效果。

[0145] 图11是示意性地示出具备参考例1的有源矩阵基板500A的液晶显示装置1500A的俯视图,图12是示意性地示出有源矩阵基板500A的截面图。图12示出沿着图11中的C-C'线的有源矩阵基板500A的截面结构。液晶显示装置1500A具有有源矩阵基板500A、相对基板110A以及液晶层(未图示)。在图11中,省略了相对基板110A所具有的柱状间隔物的图示。

[0146] 如图11和图12所示,参考例1的有源矩阵基板500A在不具有下侧金属层12和下侧绝缘层13这一点上与本实施方式的有源矩阵基板100A不同。因此,参考例1的有源矩阵基板500A在不具有第2辅助电容CS2这一点上与本实施方式的有源矩阵基板100A不同。

[0147] 参考例1的有源矩阵基板500A具有由2层电极结构形成的第1辅助电容CS1。因此,参考例1的有源矩阵基板500A相比于专利文献1和2的有源矩阵基板,具有能抑制开口率的降低并且确保辅助电容值的优点。

[0148] 但是,在参考例1的有源矩阵基板500A中,有时各像素的辅助电容值会不充分。例如,当有源矩阵基板的像素间距变小时,第1透明导电层20的开口部20h的面积相对于像素P的面积的比例变大,第1辅助电容CS1的电容值相对于像素电容的电容值变小。在该情况下,有时仅由第1辅助电容CS1不能确保足够的辅助电容值。这种问题特别是在高清晰的液晶显示装置所使用的有源矩阵基板中有发生的趋势。例如,当将具有本实施方式的有源矩阵基板的液晶显示装置设为3.1型(3.1英寸)的FHD(Full High Definition:全高清)面板时,像素数为1080行 $\times$ (1920 $\times$ 3)列,行方向的像素间距(图1的Px)为12 μm ,列方向的像素间距(图1的Py)为36 μm (700ppi程度)。这种小型的高清晰的液晶显示装置例如适用于头戴式显示器。

[0149] 图13是示意性地示出具备参考例2的有源矩阵基板500B的液晶显示装置1500B的俯视图,图14A是示意性地示出有源矩阵基板500B的截面图。图14A示出沿着图13中的D-D'线的有源矩阵基板500B的截面结构。液晶显示装置1500B具有有源矩阵基板500B、相对基板110A以及液晶层(未图示)。在图13中,省略了相对基板110A所具有的柱状间隔物的图示。

[0150] 如图13和图14A所示,参考例2的有源矩阵基板500B在具有由栅极金属层14形成的CS总线141和辅助电容电极14a这一点上与参考例1的有源矩阵基板500A不同。CS总线141是与栅极总线G电分离的。辅助电容电极14a在从基板11的法线方向观看时与漏极延伸设置部18a重叠。由辅助电容电极14a、漏极延伸设置部18a以及位于它们之间的栅极绝缘层15构成辅助电容CS2z。参考例2的有源矩阵基板500B在具有辅助电容CS2z这一点上与参考例1的有源矩阵基板500A不同。

[0151] 参考例2的有源矩阵基板500B通过具有辅助电容CS2z,与参考例1的有源矩阵基板500A相比能增加辅助电容值。参考例2的有源矩阵基板500B与参考例1的有源矩阵基板500A相比能有效地提高液晶显示装置的显示质量。

[0152] 然而,在参考例2的有源矩阵基板500B中,在从基板11的法线方向观看时,源极总

线S与CS总线141是重叠的。由此,可能会产生在源极总线S与CS总线141之间形成寄生电容,源极总线负荷(电容和电阻的积(有时被称为“CR积”。))增加的问题。若源极总线负荷增加,则有时会由于显示信号钝化而不能进行适当的灰度级显示。而且,如以下说明的那样,易于产生阴影。若为了降低源极总线负荷,将源极总线S和CS总线141以不重叠的方式形成,则液晶显示装置的开口率会降低。

[0153] 参照图14B说明由于源极总线与CS总线之间的寄生电容而产生阴影的机制。图14B是用于说明常黑模式(例如VA模式)下的阴影的图。图14B示出使常黑模式的液晶显示装置显示图10的(b)所示的图案时的显示画面。

[0154] 有时液晶显示装置的CS总线会与用于向相对电极供应信号的配线连接。在这种情况下,受到源极总线与CS总线之间的寄生电容、以及显示信号电压的影响,CS总线的电位会变动,而且,连接到CS总线的相对电极的电位也变动。在各像素中,当在从源极总线S供应显示信号电压时相对电极的电位发生了变动时,施加到液晶的电压会变动。

[0155] 例如,示出在常黑模式(例如VA模式)中,对在中心部分具有亮度高(白)的区域A,在区域A的周围(区域B和C)具有亮度低(灰色)的区域的显示图案(图10的(b)所示的图案)进行显示的情况的例子。区域B是区域A的左右(将与行方向平行的方向设为左右方向。)的显示区域,区域C是区域A的上下(将与列方向平行的方向设为上下方向。)的显示区域。区域B原本是应该进行与区域C同样的显示的区域。但是,如上所述,受到区域A中的源极总线与CS总线之间的寄生电容的影响,向区域A和区域B的像素供应显示信号电压时的相对电极的电位从向区域C的像素供应显示信号电压时的相对电极电位发生变化。具体地说,在正极侧的充电的情况下,相对电极的电位变高,在负极侧的充电的情况下,相对电极的电位变低。因此,对于施加到液晶的电压,区域B的像素比区域C的像素低。即,区域B成为亮度比区域C低的灰色,而会出现如图14B所示的图像。

[0156] 在上述中,以将CS总线与用于向相对电极供应信号的配线连接的情况进行了说明,但是即使在将CS总线与用于向相对电极供应信号的配线不连接的构成中,也可能产生同样的现象。这是因为,受到源极总线与CS总线之间的寄生电容、以及显示信号电压的影响,充电期间中的CS总线的电位会变动,之后(TFT成为截止状态后),CS总线返回(或接近)到规定的值,从而施加到液晶的电压变动。

[0157] 此外,至此示出了基于图5等记载的构成的例子,但是在其它构成的情况下,例如,通过使区域A进行特定的显示,也可能产生同样的现象。在该情况下,区域B的亮度不一定与上述相同,有时亮度变高,有时亮度变低。

[0158] 本实施方式的有源矩阵基板100A与参考例1和参考例2的有源矩阵基板相比能有效地抑制液晶显示装置的开口率的降低并且确保辅助电容值。本实施方式的有源矩阵基板100A具有2层电极结构。而且,多个CS总线121和辅助电容电极12a主要设置于无助于显示的区域。由此,有源矩阵基板100A能抑制液晶显示装置的开口率的降低并且确保辅助电容值。因此,能抑制具备有源矩阵基板100A的液晶显示装置的开口率的降低并且提高显示质量。

[0159] 另外,多个CS总线121以与源极总线S不重叠的方式形成,因此有源矩阵基板100A也具有能确保辅助电容值而不会增加源极总线负荷的优点。因此,有源矩阵基板100A能抑制源极总线负荷的增加并且提高液晶显示装置的显示质量。

[0160] 在有源矩阵基板100A中,例如图1所示,漏极延伸设置部18a也可以是在从基板

11的法线方向观看时与多个CS总线121中的任意1个CS总线121重叠的方式形成。由此,能增大辅助电容CS2的电容值。

[0161] 有源矩阵基板100A所具有的半导体层16也可以是氧化物半导体层。氧化物半导体层所包含的氧化物半导体可以是非晶质氧化物半导体,也可以是具有结晶质部分的结晶质氧化物半导体。作为结晶质氧化物半导体,可举出多晶氧化物半导体、微晶氧化物半导体、c轴大致垂直于层面取向的结晶质氧化物半导体等。

[0162] 氧化物半导体层也可以具有2层以上的层叠结构。在氧化物半导体层具有层叠结构的情况下,氧化物半导体层可以包含非晶质氧化物半导体层和结晶质氧化物半导体层。或者,也可以包含结晶结构不同的多个结晶质氧化物半导体层。另外,也可以包含多个非晶质氧化物半导体层。在氧化物半导体层具有包含上层和下层的2层结构的情况下,优选上层所包含的氧化物半导体的能隙比下层所包含的氧化物半导体的能隙大。不过,在这些层的能隙的差比较小的情况下,下层的氧化物半导体的能隙也可以比上层的氧化物半导体的能隙大。

[0163] 非晶质氧化物半导体和上述的各结晶质氧化物半导体的材料、结构、成膜方法、具有层叠结构的氧化物半导体层的构成等例如记载于特开2014-007399号公报中。为了参考,将特开2014-007399号公报的公开内容全部援引到本说明书中。

[0164] 氧化物半导体层例如可以包含In、Ga以及Zn中的至少1种金属元素。在本实施方式中,氧化物半导体层例如包含In-Ga-Zn-O系的半导体(例如氧化铟镓锌)。在此,In-Ga-Zn-O系的半导体是In(铟)、Ga(镓)、Zn(锌)的三元系氧化物,In、Ga以及Zn的比例(组成比)不作特别限定,例如包含In:Ga:Zn=2:2:1、In:Ga:Zn=1:1:1、In:Ga:Zn=1:1:2等。这种氧化物半导体层能由包含In-Ga-Zn-O系的半导体的氧化物半导体膜形成。

[0165] In-Ga-Zn-O系的半导体可以是非晶质,也可以是结晶质。作为结晶质In-Ga-Zn-O系的半导体,优选c轴大致垂直于层面取向的结晶质In-Ga-Zn-O系的半导体。

[0166] 此外,结晶质In-Ga-Zn-O系的半导体的结晶结构例如公开于上述的特开2014-007399号公报、特开2012-134475号公报、特开2014-209727号公报等。为了参考,将特开2012-134475号公报和特开2014-209727号公报的公开内容全部援引到本说明书中。具有In-Ga-Zn-O系半导体层的TFT具有高迁移率(与a-SiTFT相比超过20倍)和低漏电流(与a-SiTFT相比不到百分之一),因此适合用作驱动TFT(例如,在包含多个像素的显示区域的周边与显示区域设置在相同基板上的驱动电路所包含的TFT)和像素TFT(设置于像素的TFT)。

[0167] 氧化物半导体层也可以包含其它氧化物半导体来代替In-Ga-Zn-O系半导体。例如可以包含In-Sn-Zn-O系半导体(例如 $\text{In}_2\text{O}_3\text{-SnO}_2\text{-ZnO}$; InSnZnO)。In-Sn-Zn-O系半导体是In(铟)、Sn(锡)以及Zn(锌)的三元系氧化物。或者,氧化物半导体层也可以包含In-Al-Zn-O系半导体、In-Al-Sn-Zn-O系半导体、Zn-O系半导体、In-Zn-O系半导体、Zn-Ti-O系半导体、Cd-Ge-O系半导体、Cd-Pb-O系半导体、CdO(氧化镉)、Mg-Zn-O系半导体、In-Ga-Sn-O系半导体、In-Ga-O系半导体、Zr-In-Zn-O系半导体、Hf-In-Zn-O系半导体、Al-Ga-Zn-O系半导体、Ga-Zn-O系半导体等。

[0168] 优选有源矩阵基板100A所具有的辅助电容电极12a的电位是固定的。但是,并不限于此,也能向辅助电容电极12a供应例如具有进行反转的周期与显示信号电压相同并且极性与显示信号电压相反的矩形波(振动波形)的电压。CS电压从CS总线121供应到辅助电容

电极12a。例如,优选向多个CS总线121中的每一个CS总线121供应的CS电压与向第1透明电极20a供应的电压相同。即,优选多个CS总线121与第1透明导电层20电连接。有源矩阵基板100A具有将多个CS总线121中的每一个CS总线121与第1透明导电层20电连接的CS连接部。CS连接部设置于有源矩阵基板100A的显示区域R1和/或非显示区域R2。多个CS总线121中的每一个CS总线121例如可以在非显示区域R2中经由导电连接部与第1透明导电层20电连接。导电连接部例如由栅极金属层14或第2透明导电层22形成。

[0169] 例如,如图1所示,有源矩阵基板100A在显示区域R1具有将CS总线121与第1透明导电层20连接的多个接触孔CH2。接触孔CH2各自包括:形成于下侧绝缘层13的开口部13h2;形成于栅极绝缘层15的开口部15h2;以及形成于层间绝缘层19的开口部19h2。换句话说,在下侧绝缘层13、栅极绝缘层15以及层间绝缘层19形成有分别到达多个CS总线121中的任意1个CS总线121的多个接触孔CH2。第1透明导电层20在形成于下侧绝缘层13的开口部13h2内与CS总线121接触。通过设置接触孔CH2,能降低第1透明导电层20(第1透明电极20a)的电阻。

[0170] 如图7所示,接触孔CH2形成在形成黑矩阵112(例如在行方向上延伸的第1遮光部112a)的区域。因此,即使在接触孔CH2的周围产生液晶层的液晶分子的取向紊乱,产生了取向紊乱的部分也会由黑矩阵112覆盖,因此能抑制液晶显示装置1000A的显示质量的降低。更具体地说,例如,如图1和图7所示,接触孔CH2包含形成在与某像素行相关联的第1栅极总线G₁和与相邻于该某像素行的像素行相关联的第2栅极总线G₂之间的接触孔CH2。在图示的例子中,形成在与第p行相关联的第2栅极总线G₂(p)和与第(p+1)行相关联的第1栅极总线G₁(p+1)之间。在图1和图7所示的例子中,接触孔CH2在列方向上是按每1个像素行设置的,在行方向上是按每2个像素列设置的。即,接触孔CH2是按2个像素设置1个的比例来设置的。

[0171] • 变形例

[0172] 参照图15说明本实施方式的变形例的有源矩阵基板。图15是示意性地示出具备本实施方式的变形例的有源矩阵基板100A1的液晶显示装置1000A1的俯视图。液晶显示装置1000A1具备有源矩阵基板100A1、相对基板110A1以及液晶层(未图示)。

[0173] 如图15所示,有源矩阵基板100A1在多个接触孔CH2的配置上与有源矩阵基板100A不同。在有源矩阵基板100A中,接触孔CH2在列方向上是按每1个像素行设置的,在行方向上是按每2个像素列设置的。相对于此,在变形例的有源矩阵基板100A1中,接触孔CH2在列方向上按每2个像素行设置,在行方向上按每4个像素列设置。

[0174] 在具有这种结构的有源矩阵基板中,也能得到与有源矩阵基板100A同样的效果。

[0175] 此外,本实施方式并不限于此,接触孔CH2也可以按任意的比例设置。在具有双栅极驱动结构的有源矩阵基板中,接触孔CH2例如可以在列方向上按每n个像素行(n为整数)设置,在行方向上按每2×n个像素列设置。

[0176] 如图15所示,相对基板110A1在多个柱状间隔物114的配置上与图8所示的相对基板110A不同。在相对基板110A中,柱状间隔物114在列方向上是按每2个像素行设置的,在行方向上是按每2个像素列设置的。相对于此,在变形例的有源矩阵基板100A1中,柱状间隔物114在列方向上按每2个像素行设置,在行方向上按每4个像素列设置。

[0177] 此外,本实施方式并不限于此,柱状间隔物114也可以按任意的比例设置。在具有双栅极驱动结构的有源矩阵基板中,柱状间隔物114例如可以在列方向上按每n个像素行(n为整数)设置,在行方向上按每2×n个像素列设置。另外,柱状间隔物114的形状也不限于图

示的形状,例如可以是大致圆形、四边形、多边形等任意的形状。

[0178] 如图15所示,优选在从基板11的法线方向观看时,接触孔CH2与柱状间隔物114以不重叠的方式形成。当液晶显示装置具有这种构成时,在具有柱状间隔物114的部分中,能减少有源矩阵基板的表面的凹凸。由此,能减少为了均匀地控制液晶层的厚度而设置的柱状间隔物的数量。

[0179] (实施方式2)

[0180] 在实施方式1中,多个CS总线和辅助电容电极由下侧金属层12形成。相对于此,在本实施方式中,多个CS总线和/或辅助电容电极包含下侧金属层12和栅极金属层14。

[0181] 图16、图17以及图18中示出本实施方式的有源矩阵基板100B。图16是示意性地示出有源矩阵基板100B的俯视图,图17是示意性地示出有源矩阵基板100B的截面图。图17示出沿着图16中的E-E'线的截面结构。图18的(a)和(b)是示意性地示出有源矩阵基板100B的俯视图,图18的(a)是对栅极金属层14标注了影线的图,图18的(b)是对下侧金属层12标注了影线的图。以下,以有源矩阵基板100B与实施方式1中的有源矩阵基板100A的不同点为中心进行说明。

[0182] 如图16、图17以及图18所示,有源矩阵基板100B具有在列方向上延伸、在从基板11的法线方向观看时与多个源极总线S不重叠的多个CS总线CS1。多个CS总线CS1包含下侧金属层12和栅极金属层14。各像素P所具有的辅助电容电极CSe包含下侧金属层12和栅极金属层14。辅助电容电极CSe与多个CS总线CS1中的任意至少1个CS总线CS1电连接,在从基板11的法线方向观看时与漏极延伸设置部18a重叠。

[0183] 在此,如图17所示,由辅助电容电极CSe的栅极金属层14a、漏极延伸设置部18a、以及位于它们之间的栅极绝缘层15构成辅助电容CS2a。多个像素P中的每一个像素P具有形成于下侧绝缘层13且到达辅助电容电极CSe的下侧金属层12的开口部13h3。辅助电容电极CSe的栅极金属层14以覆盖开口部13h3的方式形成。

[0184] 有源矩阵基板100B具有以电连接(例如并联连接)到各像素P的液晶电容的方式形成的第1辅助电容CS1和第2辅助电容CS2a,因此能提高具备有源矩阵基板100B的液晶显示装置的显示质量。

[0185] 本实施方式的有源矩阵基板100B具有2层电极结构。而且,多个CS总线CS1和辅助电容电极CSe主要设置于无助于显示的区域。有源矩阵基板100B能抑制液晶显示装置的开口率的降低并且确保辅助电容值,能提高显示质量。

[0186] 另外,多个CS总线CS1以与源极总线S不重叠的方式形成,因此有源矩阵基板100B也具有能确保辅助电容值而不会增加源极总线负荷的优点。因此,有源矩阵基板100B能抑制源极总线负荷的增加并且提高液晶显示装置的显示质量。

[0187] 而且,有源矩阵基板100B与有源矩阵基板100A相比能增大各像素的辅助电容值。在有源矩阵基板100A中,由辅助电容电极12a、漏极延伸设置部18a、以及位于它们之间的下侧绝缘层13和栅极绝缘层15构成辅助电容CS2。相对于此,在有源矩阵基板100B中,由辅助电容电极CSe的栅极金属层14a、漏极延伸设置部18a、以及位于它们之间的栅极绝缘层15构成辅助电容CS2a。由于能减小构成辅助电容的电介质层的厚度,因此能增大辅助电容值。

[0188] 有源矩阵基板100B的CS总线CS1由于具有下侧金属层12和栅极金属层14,因此能具有冗余性。在此,CS总线CS1在与像素电极22a相邻的部分中具有下侧金属层12和栅极金

属层14,在该部分中的至少2个部位,下侧金属层12与栅极金属层14被连接,因此具有冗余性。即,即使在CS总线CS1的下侧金属层121和CS总线CS1的栅极金属层141中的任意一个金属层产生断线,对有源矩阵基板100B的动作也没有妨碍。另外,CS总线CS1通过具有下侧金属层12和栅极金属层14,能降低CS总线CS1整体的电阻(配线电阻)。

[0189] 本实施方式不限于图示的例子,只要辅助电容电极CSe和多个CS总线CS1中的至少任意一方包含下侧金属层12和栅极金属层14即可。优选辅助电容电极CSe中的在从基板11的法线方向观看时与漏极延伸设置部18a重叠的部分包含栅极金属层14。在该情况下,能至少部分地减小构成辅助电容的电介质层的厚度,因此能增大辅助电容值。

[0190] (实施方式3)

[0191] 实施方式1和2的有源矩阵基板例如适用于TN模式或VA模式的液晶显示装置。相对于此,本实施方式的有源矩阵基板例如适用于FFS模式的液晶显示装置。

[0192] 图19和图20中示出具备本实施方式的有源矩阵基板100C和有源矩阵基板100C的液晶显示装置1000C。图19是示意性地示出有源矩阵基板100C的俯视图,图20是示意性地示出液晶显示装置1000C的俯视图。液晶显示装置1000C具备有源矩阵基板100C、相对基板110C以及液晶层(未图示)。以下,以有源矩阵基板100C与实施方式1中的有源矩阵基板100A的不同点为中心进行说明。实施方式1的液晶显示装置1000A例如是TN模式或VA模式的液晶显示装置。相对于此,本实施方式的液晶显示装置1000C例如是FFS模式的液晶显示装置。

[0193] 如图19和图20所示,在有源矩阵基板100C中,第1透明电极20a作为共用电极(也称为“相对电极”)发挥功能,像素电极22a和共用电极20a构成在液晶层产生横电场的电极对。液晶电容包括像素电极22a、共用电极20a以及液晶层。像素电极22a具有至少1个狭缝22as。在图示的例子中,各像素电极22a具有1个狭缝22as。但是并不限于此,各像素电极22a也可以具有相互平行地延伸的多个狭缝。狭缝22as的宽度例如为 $2\mu\text{m}\sim 4\mu\text{m}$ 程度。

[0194] 在横电场模式的液晶显示装置中,生成由从像素电极22a发出并穿过液晶层(未图示),进而穿过像素电极22a的狭缝22as而穿出到共用电极20a的电力线表示的电场。该电场具有相对于液晶层为横方向的成分。其结果是,能将横方向的电场施加到液晶层。在横方向电场方式中,液晶分子从基板立起的成分小,因此与纵方向电场方式相比具有能实现宽视角的优点。

[0195] 相对基板110C在不具有相对电极这一点上与相对基板110A不同。

[0196] 有源矩阵基板100C具有以电连接(例如并联连接)到各像素P的液晶电容的方式形成的第1辅助电容CS1和第2辅助电容CS2,因此能提高具备有源矩阵基板100C的液晶显示装置的显示质量。

[0197] 本实施方式的有源矩阵基板100C具有2层电极结构。而且,多个CS总线121和辅助电容电极12a主要设置于无助于显示的区域。有源矩阵基板100C能抑制液晶显示装置的开口率的降低并且确保辅助电容值,能提高显示质量。

[0198] 另外,多个CS总线121以与源极总线S不重叠的方式形成,因此有源矩阵基板100C也具有能确保辅助电容值而不会增加源极总线负荷的优点。因此,有源矩阵基板100C能抑制源极总线负荷的增加并且提高液晶显示装置的显示质量。

[0199] 液晶显示装置1000C的液晶层包含介电各向异性为负的向列型液晶材料。介电各向异性为负的向列型液晶的分子以分子的长轴(设为与指向矢平行)与电场正交的方式取

向,因此只要将未施加电场时的液晶分子的取向方向规定为与横电场的方向(与狭缝延伸的方向正交的方向)大致平行即可。在此,像素电极22a具有在列方向上延伸的狭缝22as(即狭缝22as与源极总线S平行地延伸),因此会在行方向上形成横电场(即在与栅极总线G平行的方向上形成横电场)。未施加电场时的液晶分子的取向方向由有源矩阵基板100C和相对基板110C所具有的取向膜的取向处理(例如摩擦处理或光取向处理)来规定。如图所示,优选由有源矩阵基板100C和相对基板110C所具有的取向膜规定的取向限制方向Dp规定为相对于横电场的方向形成超过 0° 的角度(例如 $3^{\circ}\sim 8^{\circ}$ 程度的角度)。由此,在施加电压时能由横电场规定液晶分子旋转的方向(逆时针或顺时针)。另外,能提高施加电压时的液晶分子的响应速度。由有源矩阵基板100C和相对基板110C所具有的取向膜规定的取向限制方向是平行或反平行的。

[0200] 本实施方式的液晶显示装置的液晶层不限于包含介电各向异性为负的向列型液晶,也可以包含介电各向异性为正的向列型液晶。此外,在使用介电各向异性为正的向列型液晶材料的情况下,对于未施加电场时的液晶分子的取向方位,只要从使用介电各向异性为负的向列型液晶材料的情况旋转 90° 即可。另外,像素电极22a也可以具有在行方向上延伸的狭缝。此外,在像素电极22a具有在行方向上延伸的狭缝的情况下,对于未施加电场时的液晶分子的取向方位,只要从像素电极22a具有在列方向上延伸的狭缝的情况旋转 90° 即可。

[0201] 但是,从抑制显示质量的观点来说,优选液晶显示装置1000C如上所述具有:包含介电各向异性为负的向列型液晶的液晶层;以及具有在列方向上延伸的狭缝22as的像素电极22a。有时柱状间隔物的周边(特别是,相对于摩擦方向而成为间隔物的背阴处的部分,即,摩擦方向的下游侧)的取向膜不会被充分摩擦,起因于此,有时会产生液晶分子的取向的紊乱。当未被充分进行取向处理的区域延及至未形成黑矩阵112的区域时,可能会产生显示质量的降低。特别是,在以常黑模式进行显示的液晶显示装置中,有时会成为黑显示状态下的漏光的原因,产生对比度的降低。在液晶显示装置1000C中,在进行取向处理时成为柱状间隔物的背阴处的部分大部分由黑矩阵112覆盖,因此能抑制由间隔物的周边的取向膜未被充分进行取向处理引起的显示质量的降低而不会增大黑矩阵的面积,即不会降低开口率。

[0202] 本实施方式的有源矩阵基板不限于例示的基板。例如,如实施方式2的有源矩阵基板100B所示,多个CS总线和/或辅助电容电极也可以包含下侧金属层12和栅极金属层14。

[0203] (实施方式4)

[0204] 本实施方式的有源矩阵基板具备在同一基板上形成的氧化物半导体TFT(使用氧化物半导体层作为活性层的TFT)和结晶质硅TFT(使用结晶质硅层作为活性层的TFT)。

[0205] 本实施方式的有源矩阵基板例如具有以In-Ga-Zn-O系的半导体膜为活性层的氧化物半导体TFT作为各像素所具有的TFT(有时称为“像素用TFT”)。在与像素用TFT相同的基板上一体地形成有周边驱动电路的一部分或整体。这种有源矩阵基板被称为驱动器单片的有源矩阵基板。在驱动器单片的有源矩阵基板中,周边驱动电路设置于包含多个像素的区域(显示区域)以外的区域(非显示区域或边框区域)。作为构成周边驱动电路的TFT(有时称为“电路用TFT”),例如使用将多晶硅膜作为活性层的结晶质硅TFT。当这样使用氧化物半导体TFT作为像素用TFT,使用结晶质硅TFT作为电路用TFT时,在显示区域中能降低功耗,

而且能减小边框区域。

[0206] 图21和图22示出本实施方式的有源矩阵基板100D。图21和图22是有源矩阵基板100D的非显示区域R2的示意性俯视图和截面图。图22示出沿着图21中的F-F'线的截面结构。

[0207] 有源矩阵基板100D的显示区域R1具有与参照图1、图2、图3以及图4所说明的实施方式1的有源矩阵基板100A的显示区域R1基本上相同的结构。不过,各像素P所具有的TFT10(像素用TFT10)是氧化物半导体TFT。在有源矩阵基板100D的显示区域的说明中,有时参照图1、图2、图3以及图4。

[0208] 如图21和图22所示,有源矩阵基板100D的非显示区域R2包含设置驱动电路的驱动电路形成区域Rd。在驱动电路形成区域Rd,例如设置有栅极驱动器电路、检查电路等。

[0209] 如图21和图22所示,在有源矩阵基板100D中,在驱动电路形成区域Rd中形成有结晶质硅TFT10B(以下,有时称为“第2薄膜晶体管10B”。)作为电路用TFT10B。在有源矩阵基板100D的显示区域R1的各像素中形成有氧化物半导体TFT10(以下,有时称为“第1薄膜晶体管10”。)作为像素用TFT10。

[0210] 有源矩阵基板100D具备:基板11;形成在基板11上的第1薄膜晶体管10;以及形成在基板11上的第2薄膜晶体管10B。第2薄膜晶体管10B具有主要包含结晶质硅的活性区域。第1薄膜晶体管10具有主要包含氧化物半导体的活性区域。第2薄膜晶体管10B和第1薄膜晶体管10一体地制作于基板11。在此所说的“活性区域”是指成为TFT的活性层的半导体层中的形成沟道的区域。

[0211] 如图22所示,第2薄膜晶体管10B具有:结晶质硅半导体层(例如低温多晶硅层)8,其形成在基板11上;下侧绝缘层13,其覆盖结晶质硅半导体层8;栅极电极14gB,其设置在下侧绝缘层13上,以隔着下侧绝缘层13与结晶质硅半导体层8重叠的方式形成;绝缘层15(栅极绝缘层15),其覆盖栅极电极14gB;以及源极电极18sB和漏极电极18dB,其连接到结晶质硅半导体层8。

[0212] 结晶质硅半导体层8具有:形成沟道的区域(称为“活性区域”或“沟道区域”。)8c;以及分别位于活性区域的两侧的源极区域8s和漏极区域8d。在该例子中,结晶质硅半导体层8中的隔着下侧绝缘层13与栅极电极14gB重叠的部分成为活性区域8c。

[0213] 下侧绝缘层13中的位于结晶质硅半导体层8与栅极电极14gB之间的部分作为第2薄膜晶体管10B的栅极绝缘膜发挥功能。

[0214] 栅极电极14gB包含于栅极金属层14。

[0215] 源极电极18sB和漏极电极18dB包含于源极金属层18。源极电极18sB和漏极电极18dB分别连接到源极区域8s和漏极区域8d。也可以源极电极18sB和漏极电极18dB设置在覆盖栅极电极14gB和结晶质硅半导体层8的层间绝缘膜(在此为栅极绝缘层15)上,在形成于层间绝缘膜(栅极绝缘层15)和形成于下侧绝缘层13的接触孔CH_s内和CH_d内与结晶质硅半导体层8连接。

[0216] 第2薄膜晶体管10B由层间绝缘层19覆盖。也可以在第2薄膜晶体管10B上形成有无机绝缘层21。

[0217] 第1薄膜晶体管10具有与图3所示的有源矩阵基板100A的像素用TFT10相同的结构,因此省略说明。

[0218] 在图示的例子中,第2薄膜晶体管10B具有在栅极电极14gB与基板11之间配置有结晶质硅半导体层8的顶栅结构。另一方面,第1薄膜晶体管10具有在氧化物半导体层16与基板11之间配置有栅极电极14g的底栅结构。通过采用这样的结构,在同一基板11上一体地形成2种薄膜晶体管10和10B时,能更有效地抑制制造工序数、制造成本的增加。

[0219] 第2薄膜晶体管10B和第1薄膜晶体管10的TFT结构不限于上述结构。例如,第2薄膜晶体管10B也可以还具有包含于下侧金属层12的栅极电极(双栅结构)。

[0220] 也可以是,作为第1薄膜晶体管10的栅极绝缘膜的栅极绝缘层15延伸设置到形成第2薄膜晶体管10B的区域,作为覆盖第2薄膜晶体管10B的栅极电极14gB和结晶质硅半导体层8的层间绝缘膜发挥功能。在第2薄膜晶体管10B的层间绝缘膜与第1薄膜晶体管10的栅极绝缘膜像这样形成在同一层(在此为栅极绝缘层15)内的情况下,栅极绝缘层15也可以具有层叠结构。

[0221] 第2薄膜晶体管10B的栅极电极14gB与第1薄膜晶体管10的栅极电极14g在此形成在同一层内(栅极金属层14内)。另外,第2薄膜晶体管10B的源极电极18sB与漏极电极18dB、以及第1薄膜晶体管10的源极电极18s与漏极电极18d在此形成在同一层内(源极金属层18内)。“形成在同一层内”是指使用同一膜(导电膜)形成。由此,能抑制制造工序数和制造成本的增加。

[0222] 有源矩阵基板100D具有以电连接(例如并联连接)到各像素P的液晶电容的方式形成的第1辅助电容CS1和第2辅助电容CS2,因此能提高具备有源矩阵基板100D的液晶显示装置的显示质量。

[0223] 本实施方式的有源矩阵基板100D具有2层电极结构。而且,多个CS总线121和辅助电容电极12a主要设置于无助于显示的区域。有源矩阵基板100D能抑制液晶显示装置的开口率的降低并且确保辅助电容值,能提高显示质量。

[0224] 另外,多个CS总线121以与源极总线S不重叠的方式形成,因此有源矩阵基板100D也具有能确保辅助电容值而不会增加源极总线负荷的优点。因此,有源矩阵基板100D能抑制源极总线负荷的增加并且提高液晶显示装置的显示质量。

[0225] 有源矩阵基板100D也可以在基板11与结晶质硅半导体层8之间还具有绝缘层。在基板11与结晶质硅半导体层8之间形成的绝缘层也可以形成在显示区域R1和非显示区域R2。

[0226] 结晶质硅半导体层8可以形成在下侧金属层12与下侧绝缘层13之间,也可以形成在下侧金属层12之下。

[0227] 本实施方式的有源矩阵基板100D的显示区域具有与实施方式1的有源矩阵基板100A的显示区域R1相同的结构,但是本实施方式不限于此。本实施方式的显示区域也可以具有与其它实施方式的有源矩阵基板的显示区域同样的结构。在该情况下,也能得到与有源矩阵基板100D同样的效果。

[0228] • 变形例1

[0229] 参照图23、图24、图25以及图26说明本实施方式的变形例1的有源矩阵基板。

[0230] 图23、图24、图25以及图26中示出本实施方式的变形例1的有源矩阵基板100D1。图23和图24是有源矩阵基板100D1的非显示区域R2的示意性俯视图和截面图。图24示出沿着图23中的G-G'线的截面结构。图25和图26是示意性地示出有源矩阵基板100D1的显示区域

R1的截面图。

[0231] 如图23和图24所示,有源矩阵基板100D1在还具有以在从基板11的法线方向观看时覆盖电路用TFT10B(第2薄膜晶体管10B)的结晶质硅半导体层8的沟道区域8c的方式形成的下侧遮光部12c这一点上与有源矩阵基板100D不同。下侧遮光部12c包含于下侧金属层12,形成为岛状。

[0232] 在具有这种结构的有源矩阵基板100D1中,也能得到与有源矩阵基板100D同样的效果。

[0233] 在有源矩阵基板100D1中,下侧遮光部12c作为结晶质硅半导体层8的遮光膜发挥功能,能抑制背光源光入射到结晶质硅半导体层8。

[0234] 一般地,当光照射到半导体层而发生光吸收时,通过光电效应,电子在导带中被激发,并且空穴在价带中被激发,而产生电子-空穴对。因此,当光照射到半导体层的沟道区域时,会产生由电子-空穴对引起的光电流,TFT的漏电流会增大,其结果是,会引起串扰、对比率(contrast ratio)的降低等。特别是,在高清晰的液晶显示装置中,易于产生该问题。随着液晶显示装置的高清晰化的推进,像素开口率(像素开口部的总面积在显示区域中所占的比率)变小,因此有得到足够的显示亮度变难的趋势。因此,为了提高显示亮度,通常提高背光源的亮度。

[0235] 有源矩阵基板100D1具有作为结晶质硅半导体层8的遮光膜发挥功能的下侧遮光部12c,因此具有能抑制发生上述问题的优点。

[0236] 不过,如以下说明的那样,在有源矩阵基板100D1的各像素中形成的第2辅助电容CS2b与有源矩阵基板100D的第2辅助电容CS2相比电容值较小。

[0237] 有源矩阵基板100D1具有形成在下侧绝缘层13与下侧金属层12之间的另外的绝缘层9。半导体层8形成在另外的绝缘层9与下侧绝缘层13之间。

[0238] 参照图25和图26说明有源矩阵基板100D1的显示区域R1的结构。

[0239] 图25和图26是与图2和图3所示的有源矩阵基板100A的显示区域R1的截面结构对应的图。如图25和图26所示,有源矩阵基板100D1的显示区域R1的结构在具有形成于下侧绝缘层13与下侧金属层12之间的另外的绝缘层9这一点上与有源矩阵基板100D的显示区域R1的结构(参照图2和图3)不同。在有源矩阵基板100D1的各像素中,辅助电容电极12a和漏极延伸设置部18a以及位于它们之间的栅极绝缘层15、下侧绝缘层13和另外的绝缘层9构成了第2辅助电容CS2b。

[0240] 第2辅助电容CS2b与有源矩阵基板100D所具有的第2辅助电容CS2相比,构成辅助电容的电介质层的厚度较大,因此辅助电容值小。

[0241] • 变形例2

[0242] 本实施方式的变形例2的有源矩阵基板在显示区域中具有与有源矩阵基板100D相同的结构,这一点与本实施方式的变形例1的有源矩阵基板100D1不同。即,变形例2的有源矩阵基板的非显示区域具有另外的绝缘层9,但是显示区域不具有另外的绝缘层9。变形例2的有源矩阵基板的非显示区域具有与图23和图24所示的结构实质上相同的结构,变形例2的有源矩阵基板的显示区域具有与图2和图3所示的结构实质上相同的结构。

[0243] 在具有这种结构的有源矩阵基板中,也能得到与有源矩阵基板100D和有源矩阵基板100D1同样的效果。

[0244] 而且,变形例2的有源矩阵基板在能形成具有与有源矩阵基板100D所具有的第2辅助电容CS2的电容值相同的值的电容值的第2辅助电容这一点上与变形例1的有源矩阵基板100D1相比是有利的。

[0245] 工业上的可利用性

[0246] 根据本发明的实施方式,能抑制液晶显示装置的开口率的降低并且提高显示质量。本发明的实施方式的有源矩阵基板和液晶显示装置例如适用于高清晰的液晶显示装置。

[0247] 附图标记说明

[0248] 8 半导体层

[0249] 8c 沟道区域(活性区域)

[0250] 8d 漏极区域

[0251] 8s 源极区域

[0252] 9 绝缘层

[0253] 10 TFT(像素用TFT)(第1薄膜晶体管)

[0254] 10B 电路用TFT(第2薄膜晶体管)

[0255] 11 基板

[0256] 12 下侧金属层

[0257] 12a、CSe 辅助电容电极

[0258] 12c 下侧遮光部

[0259] 12l、CS1 CS总线

[0260] 13 下侧绝缘层

[0261] 13h2、13h3 开口部

[0262] 14 栅极金属层

[0263] 14g、14gB 栅极电极

[0264] 15 栅极绝缘层

[0265] 15h2 开口部

[0266] 16 半导体层

[0267] 16c 沟道区域(活性区域)

[0268] 16d 漏极区域

[0269] 16s 源极区域

[0270] 18 源极金属层

[0271] 18a 漏极延伸设置部

[0272] 18d、18dB 漏极电极

[0273] 18s、18sB 源极电极

[0274] 19 层间绝缘层

[0275] 19h1、19h2 开口部

[0276] 20 第1透明导电层

[0277] 20a 第1透明电极(共用电极)

[0278] 20h 开口部

- [0279] 21 无机绝缘层
- [0280] 21h1 开口部
- [0281] 22 第2透明导电层
- [0282] 22a 第2透明电极(像素电极)
- [0283] 22as 狭缝
- [0284] 100A、100A1 有源矩阵基板
- [0285] 100B、100C、100D、100D1 有源矩阵基板
- [0286] 500A、500B 有源矩阵基板
- [0287] 110A、110A1、110C 相对基板
- [0288] 112 黑矩阵
- [0289] 112a 第1遮光部
- [0290] 112b 第2遮光部
- [0291] 112o 开口部
- [0292] 114 柱状间隔物
- [0293] 120 液晶层
- [0294] 130a、130b 取向膜
- [0295] 140、140A、140B 栅极驱动器电路(栅极驱动器)
- [0296] 150 源极驱动器电路(源极驱动器)
- [0297] 1000A、1000A1、1000C 液晶显示装置
- [0298] 1500A、1500B 液晶显示装置
- [0299] CH1、CH2 接触孔
- [0300] CS1 第1辅助电容
- [0301] CS2、CS2a、CS2b、CS2z 第2辅助电容
- [0302] G、G1、G2 栅极总线
- [0303] R1 显示区域
- [0304] R2 非显示区域
- [0305] Rd 驱动电路形成区域
- [0306] S 源极总线。

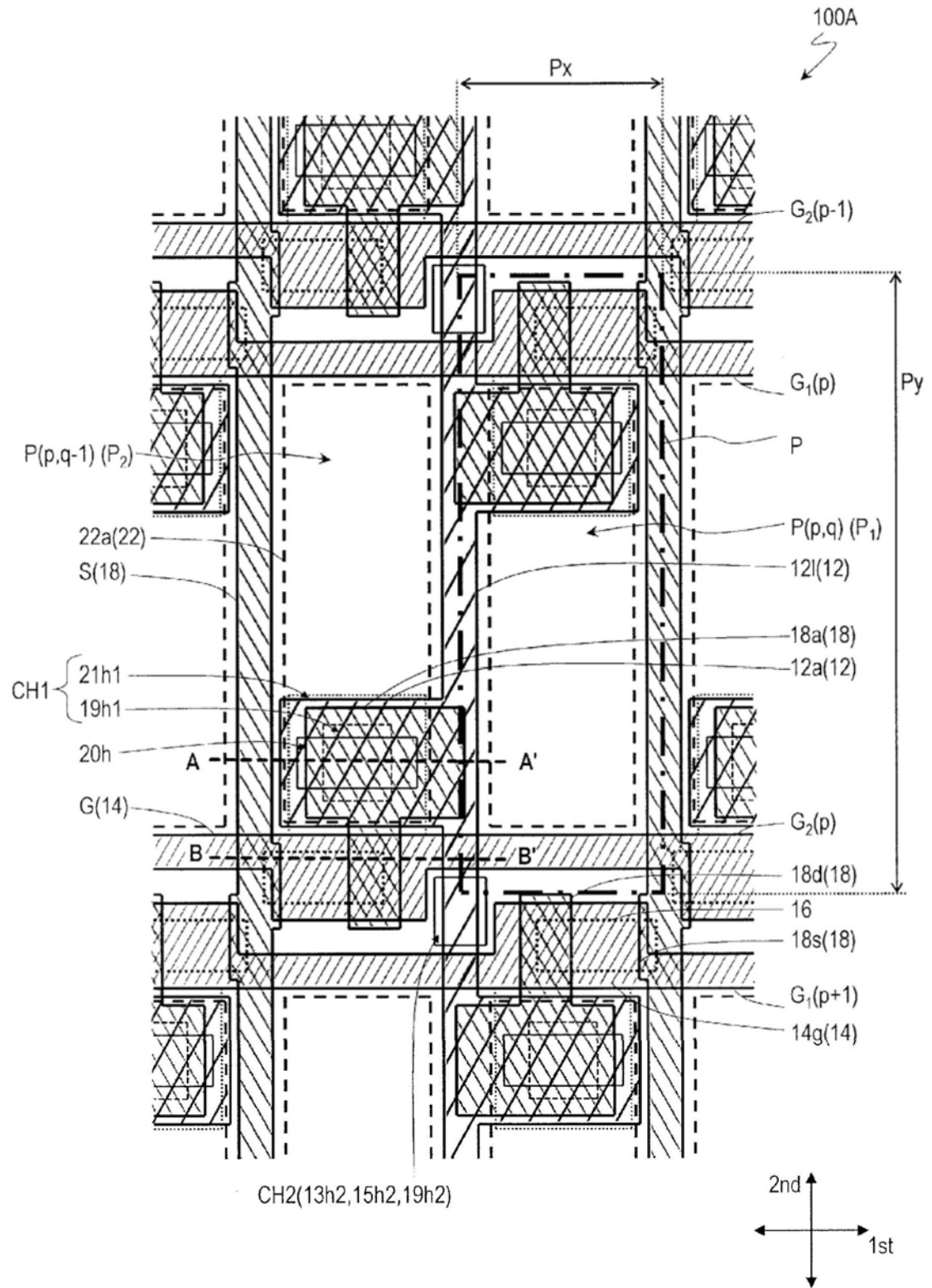


图1

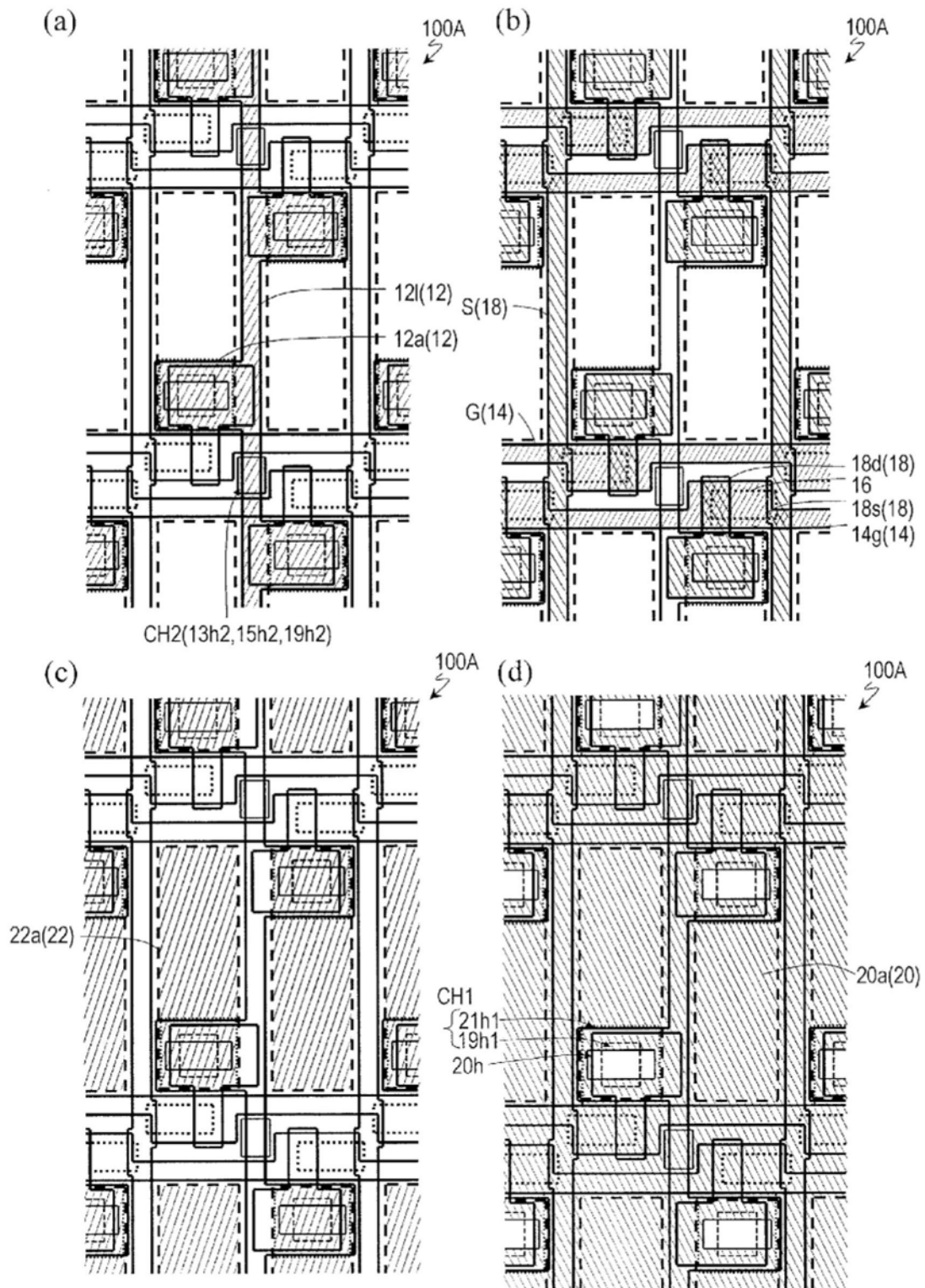


图4

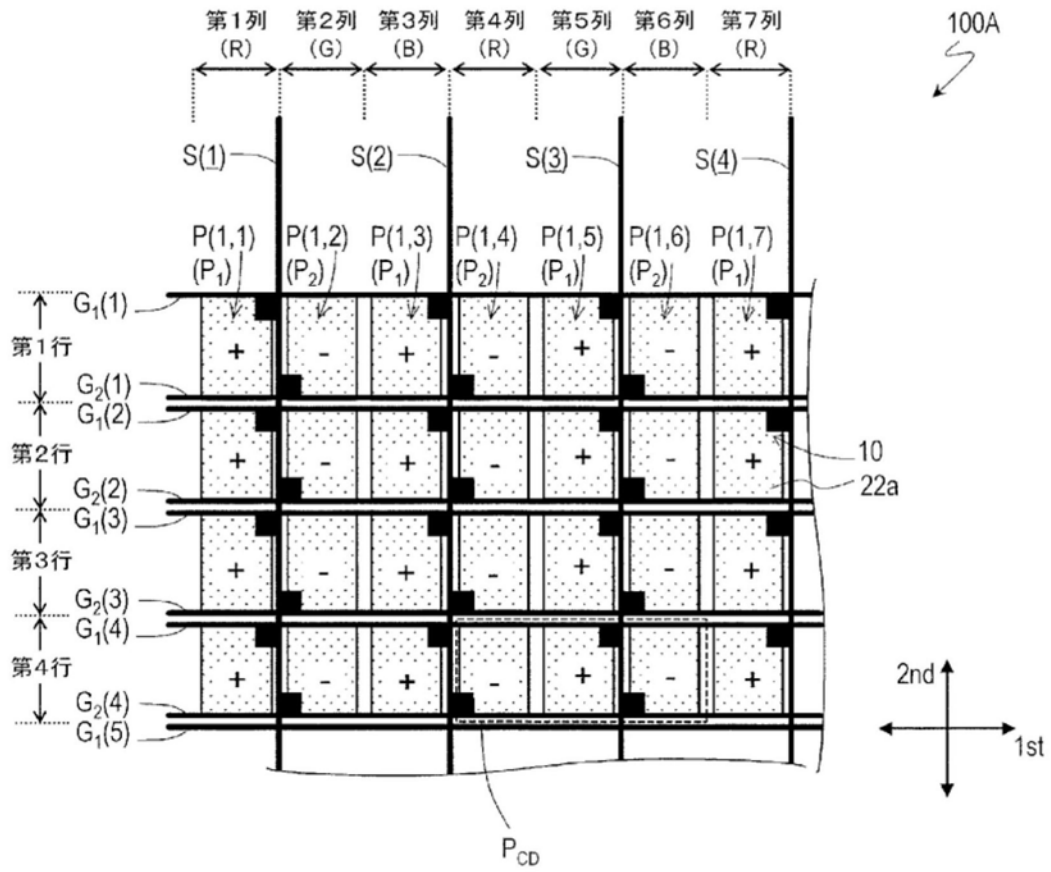


图5

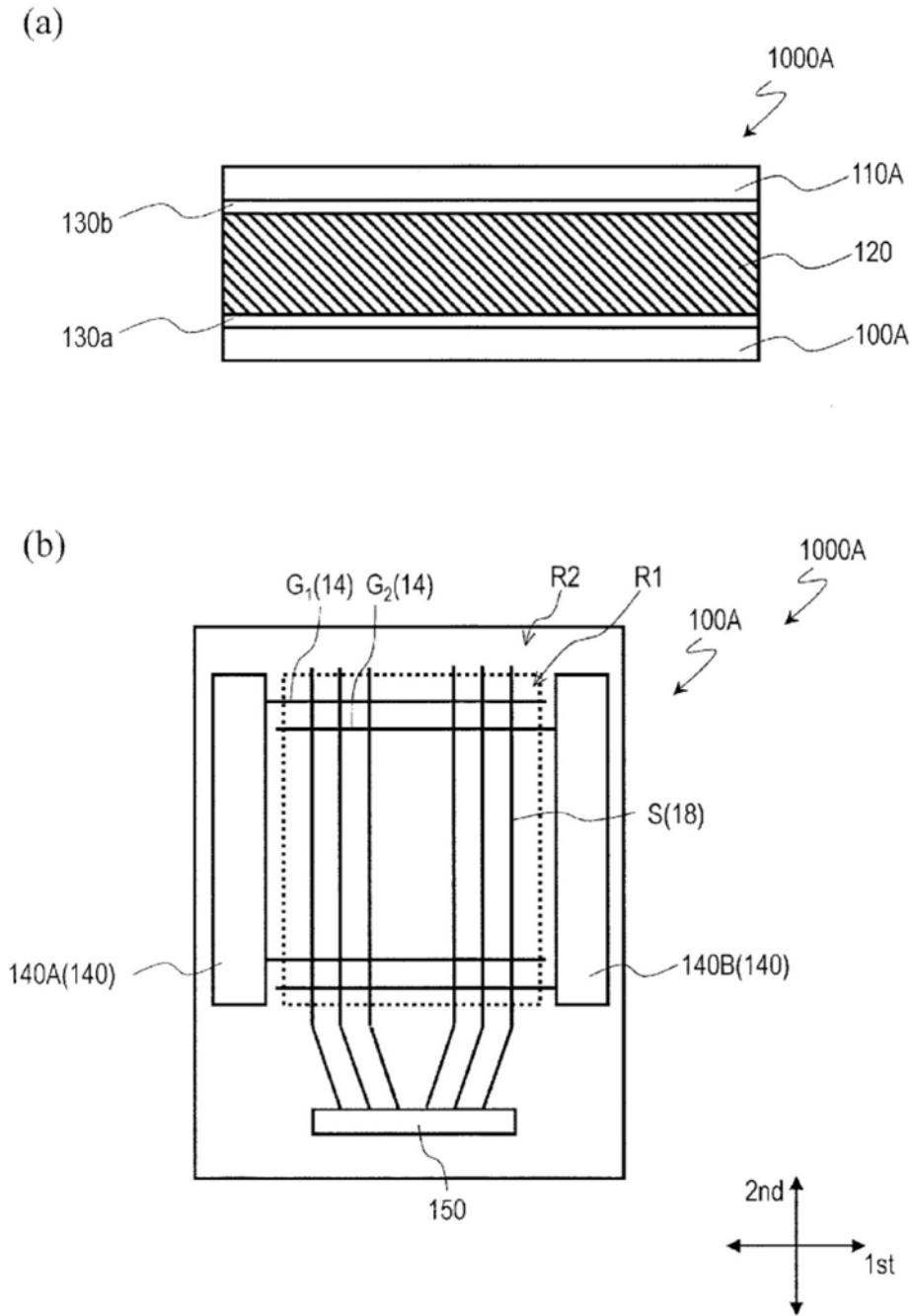


图6

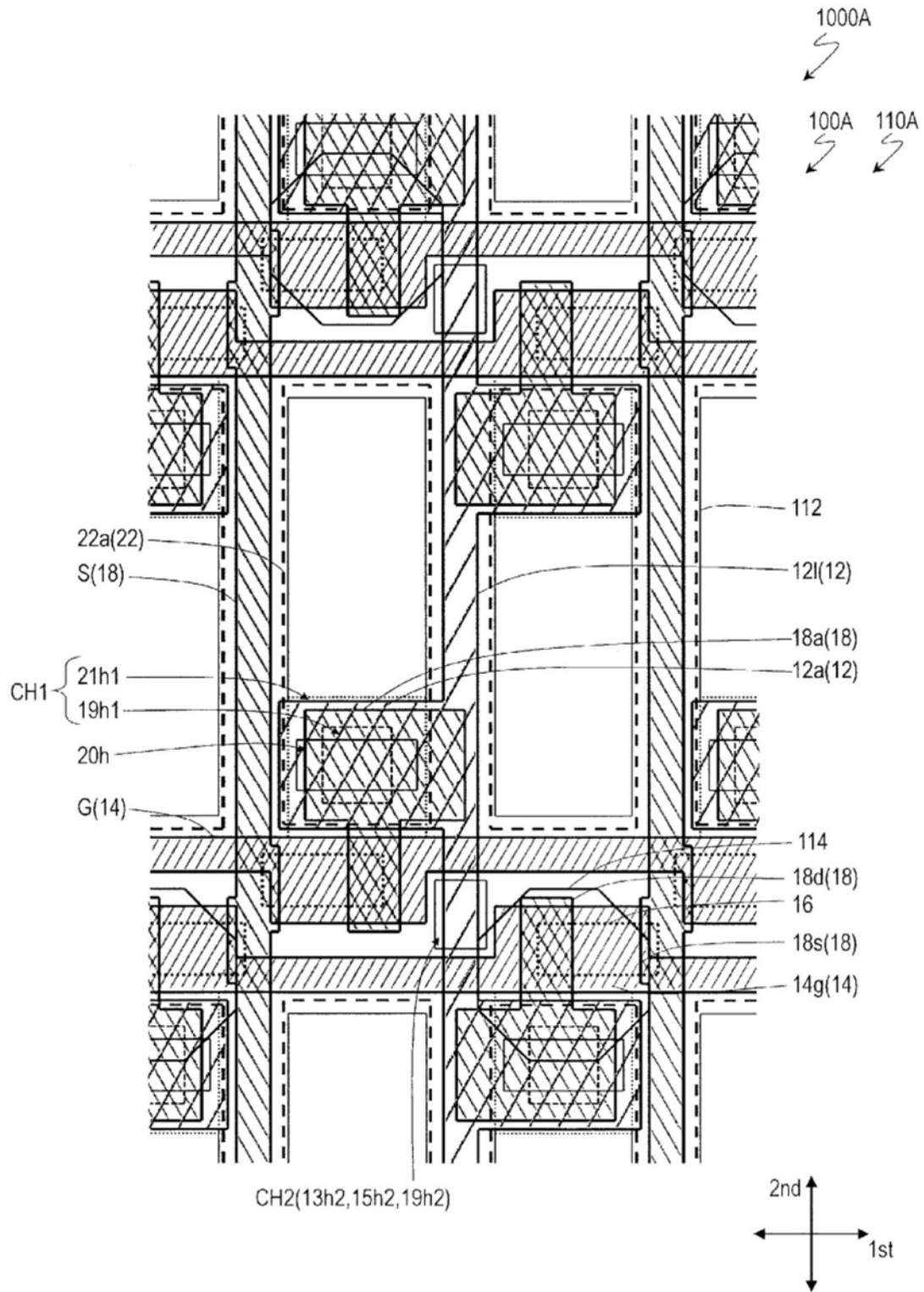


图7

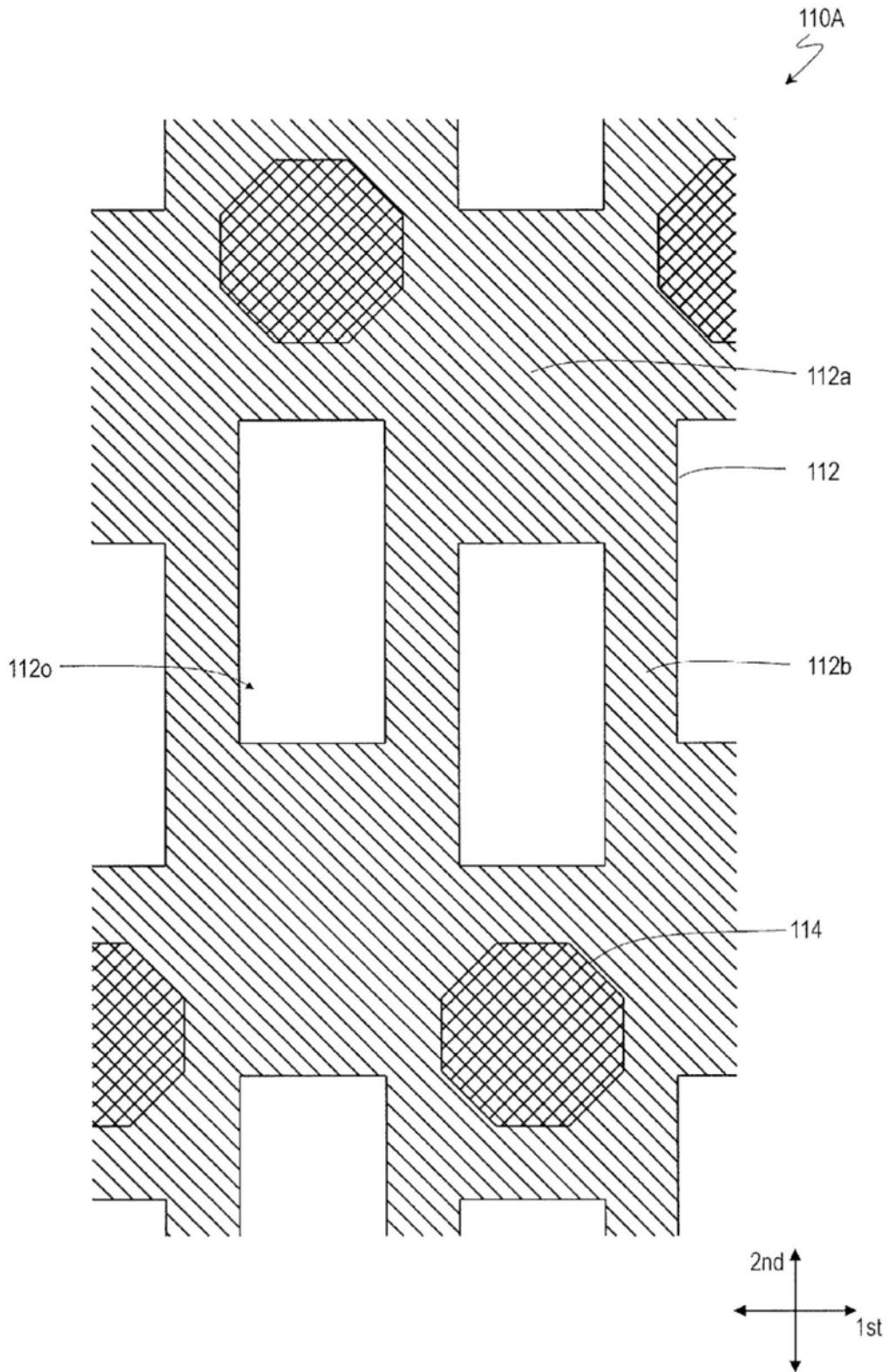


图8

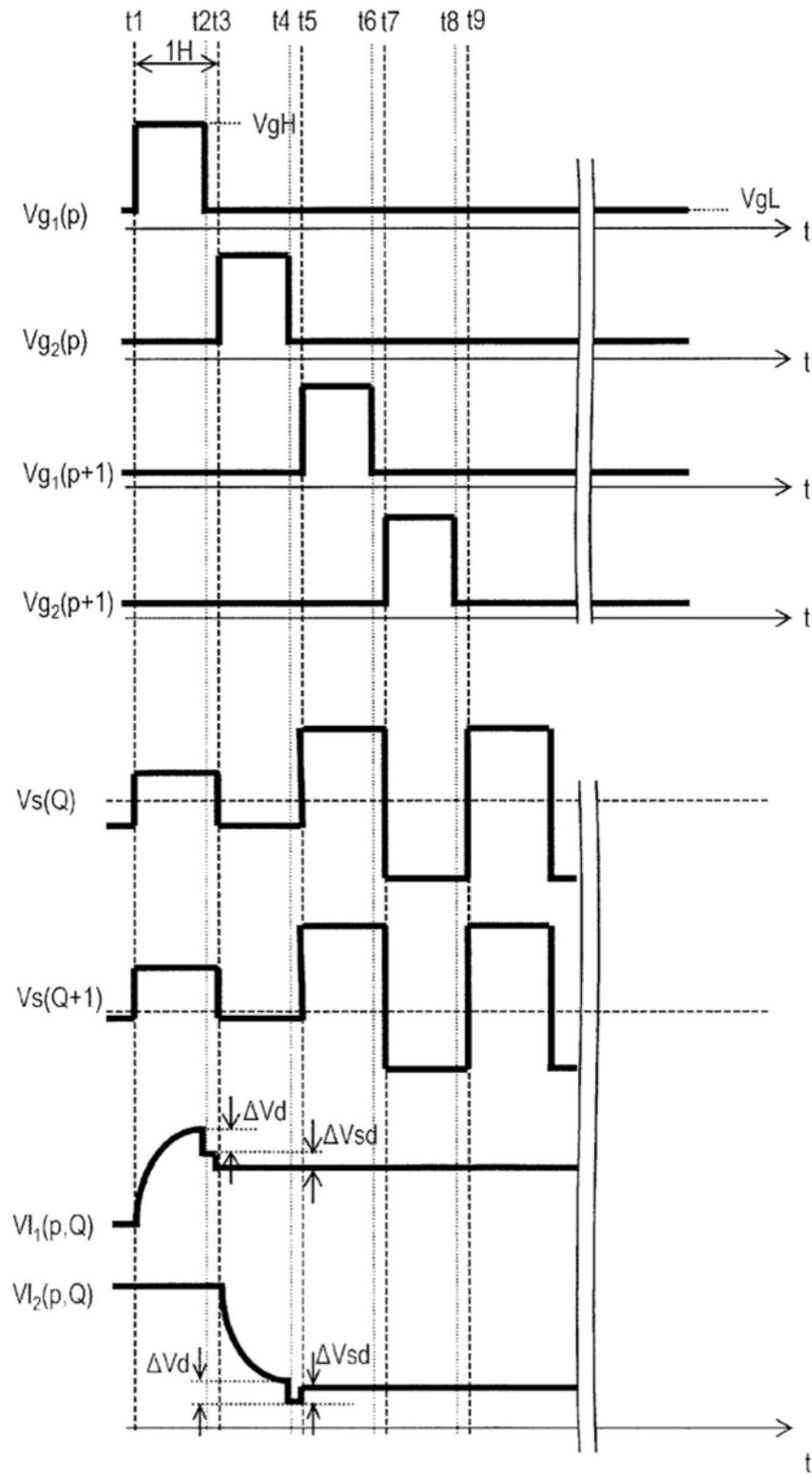


图9

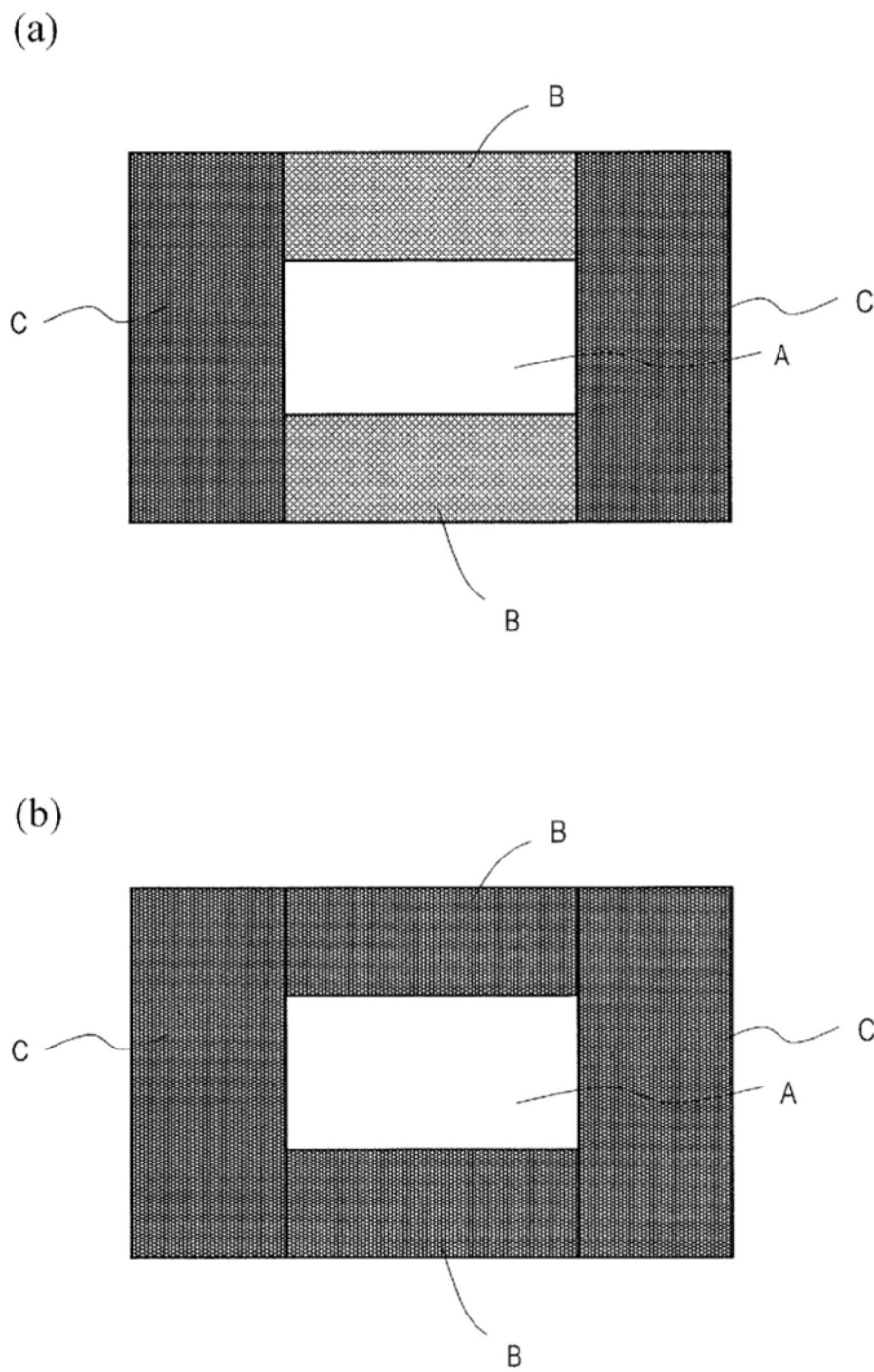


图10

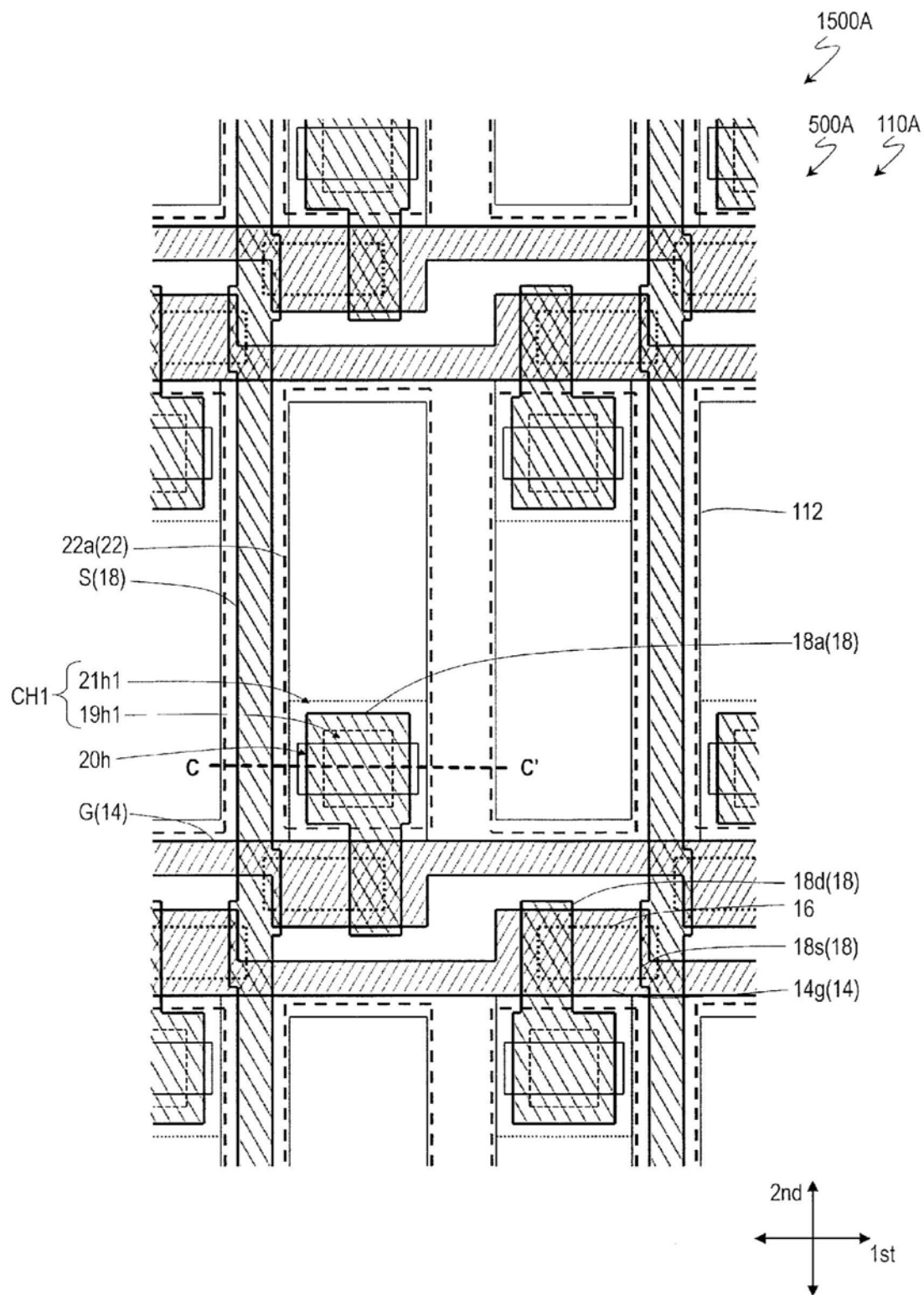


图11

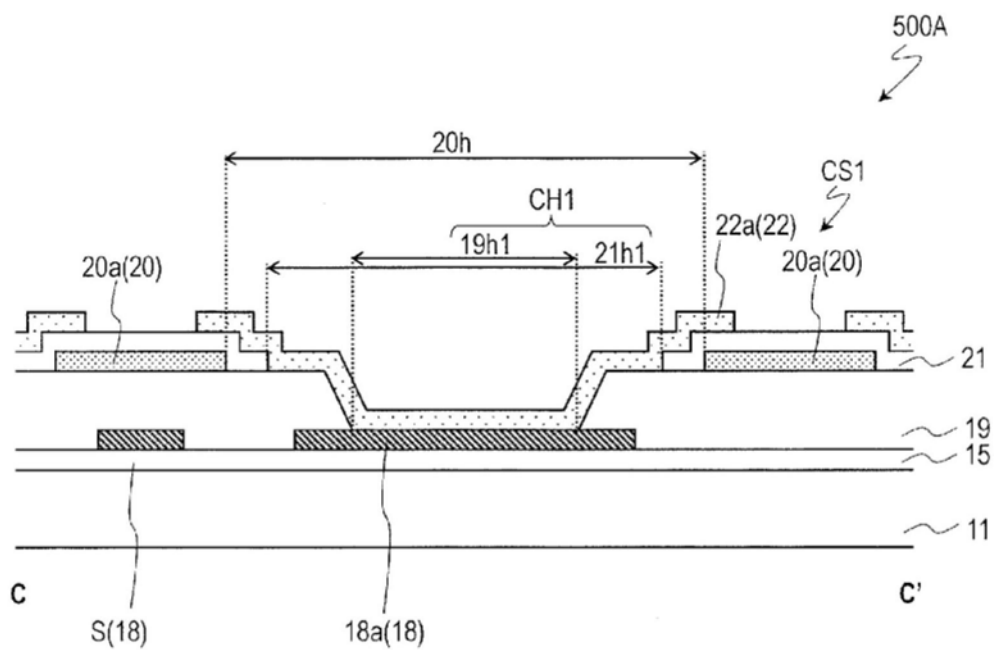


图12

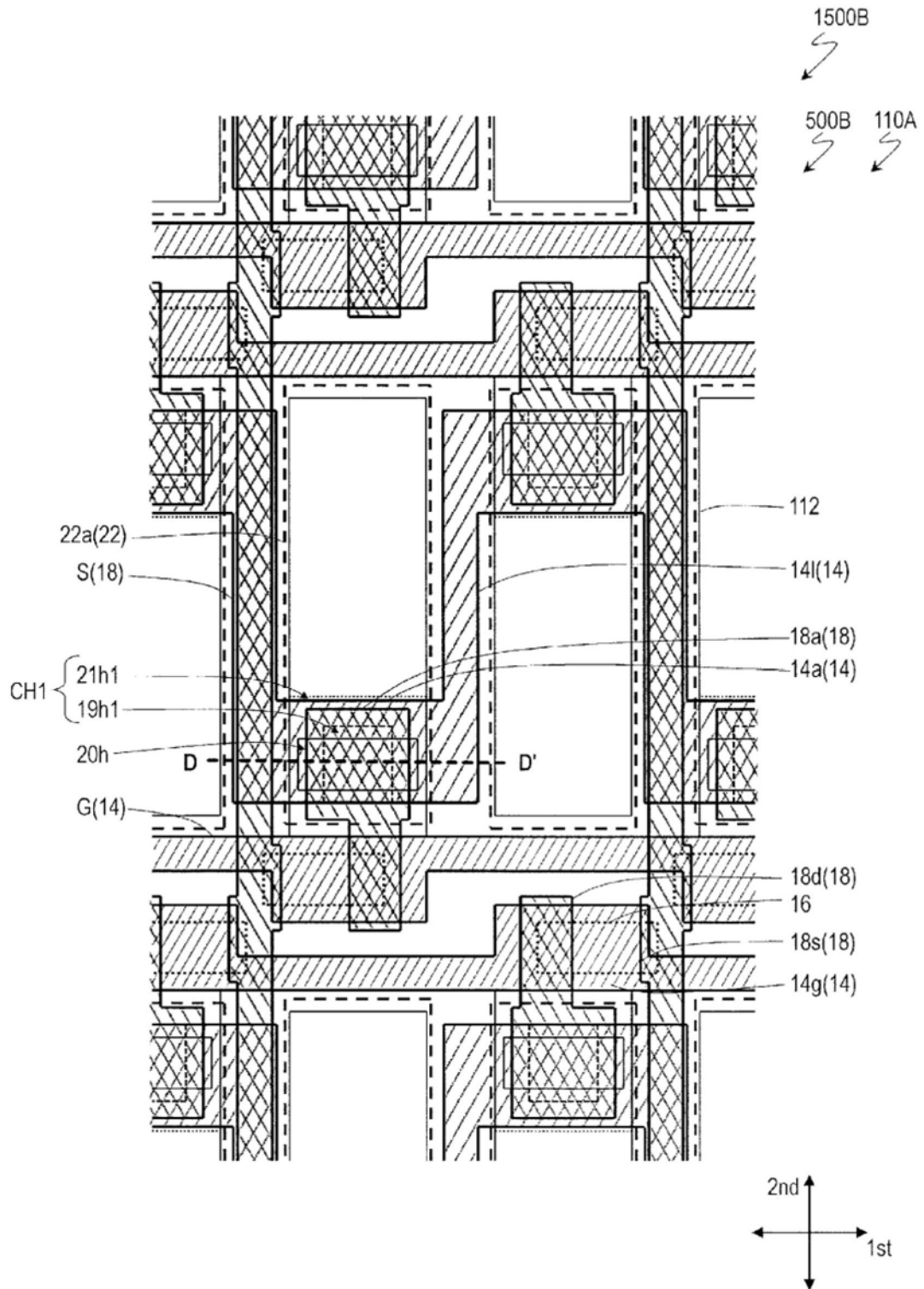


图13

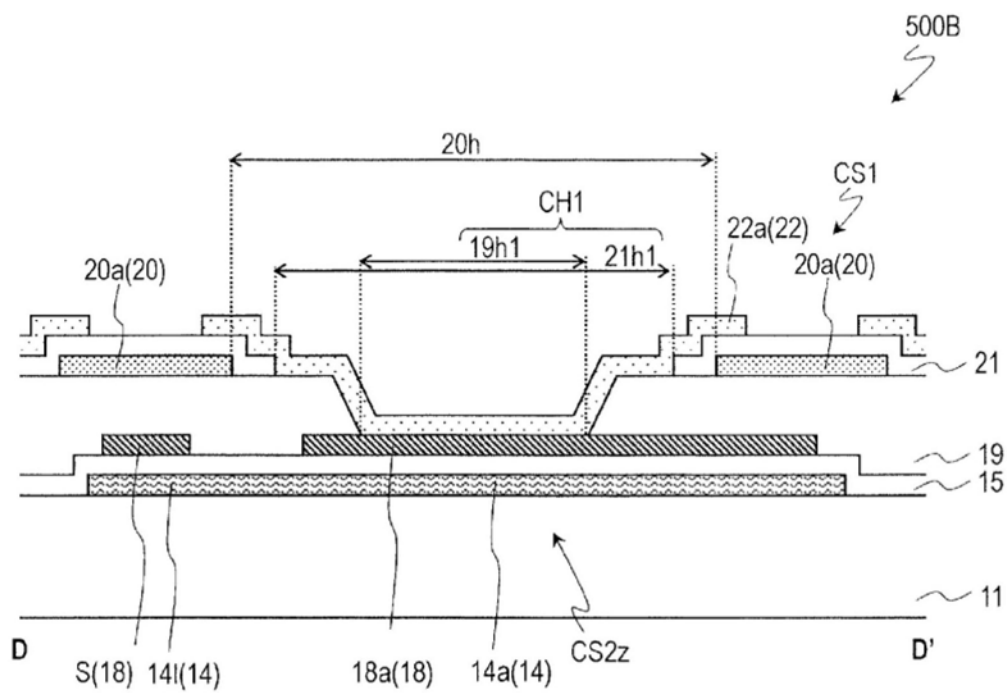


图14A

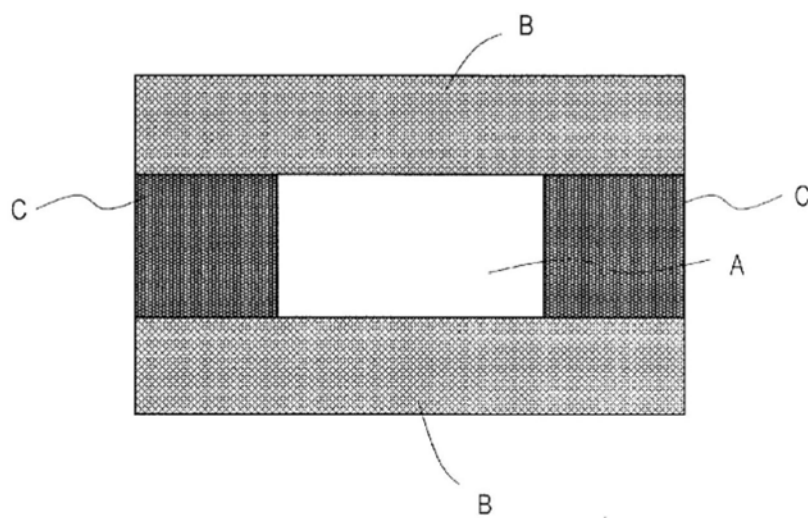


图14B

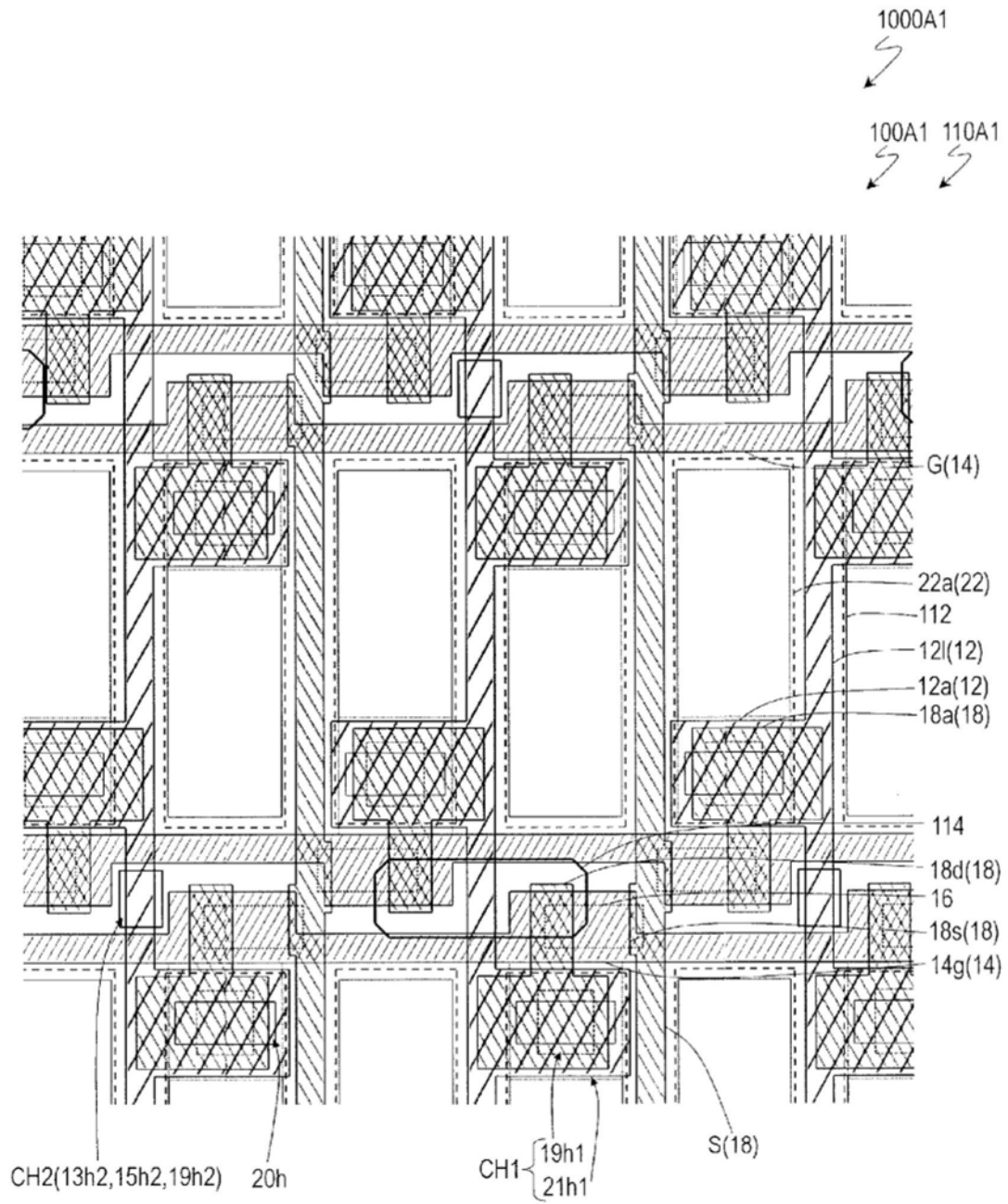


图15

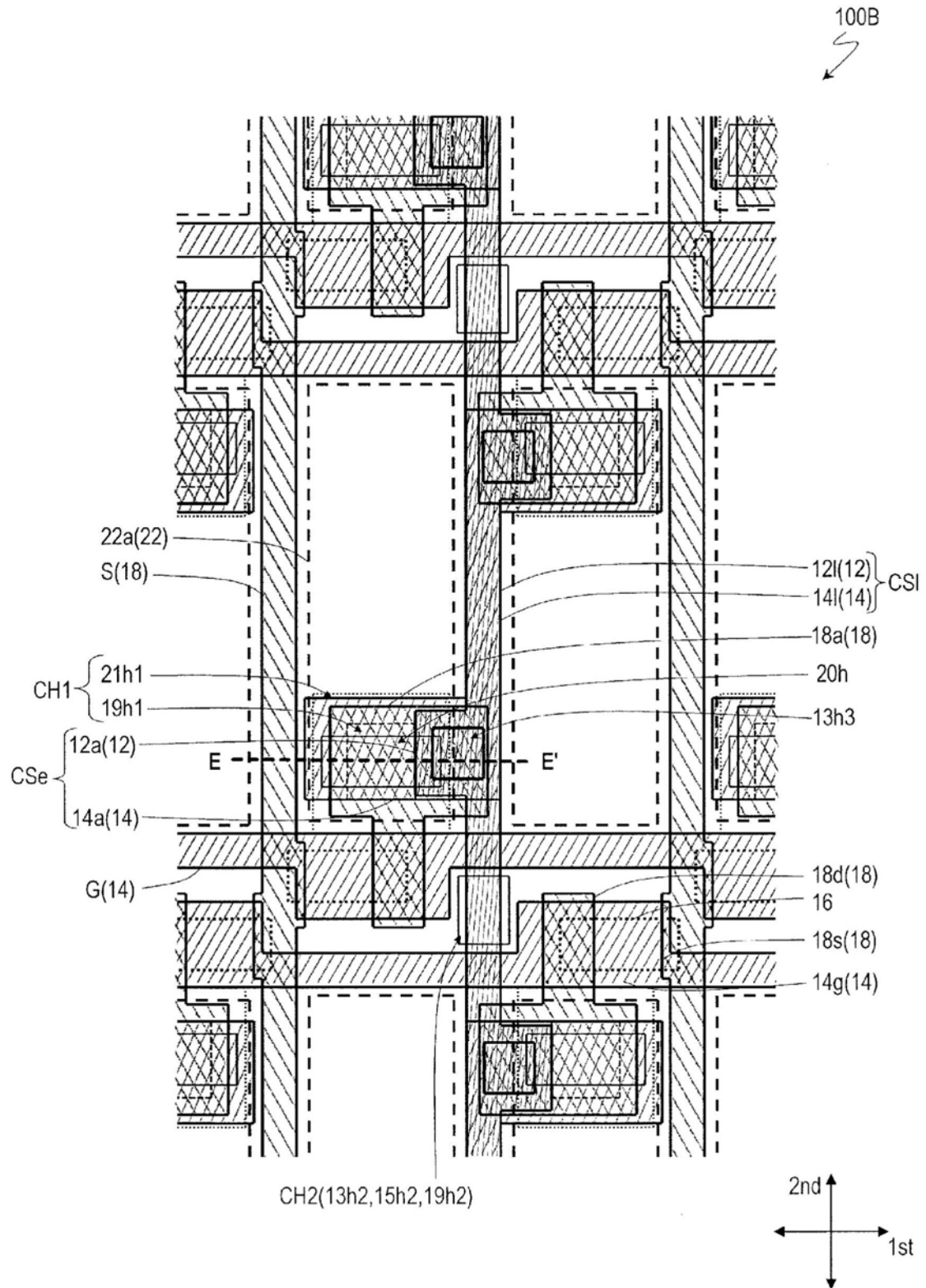


图16

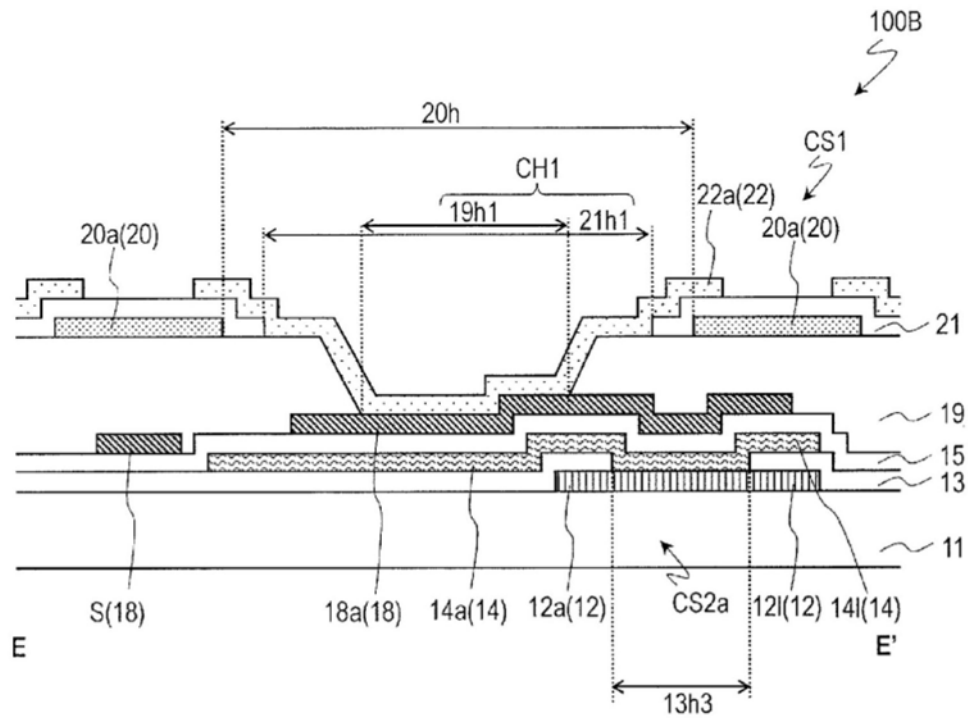


图17

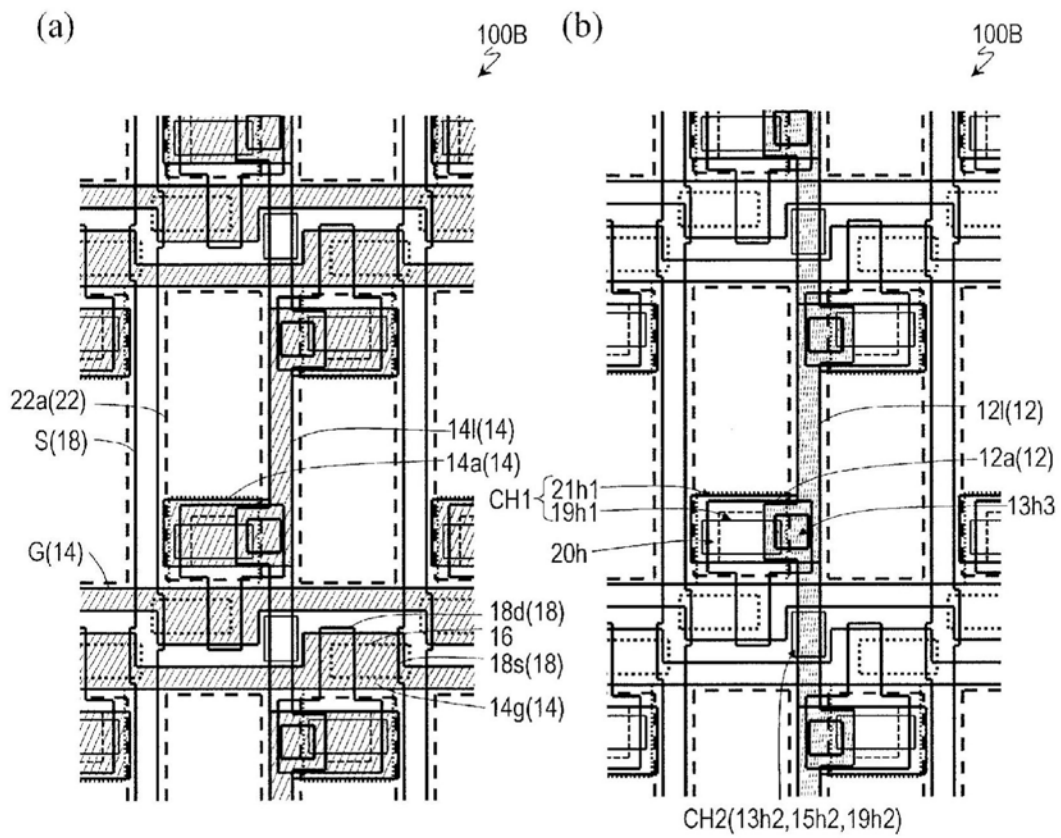


图18

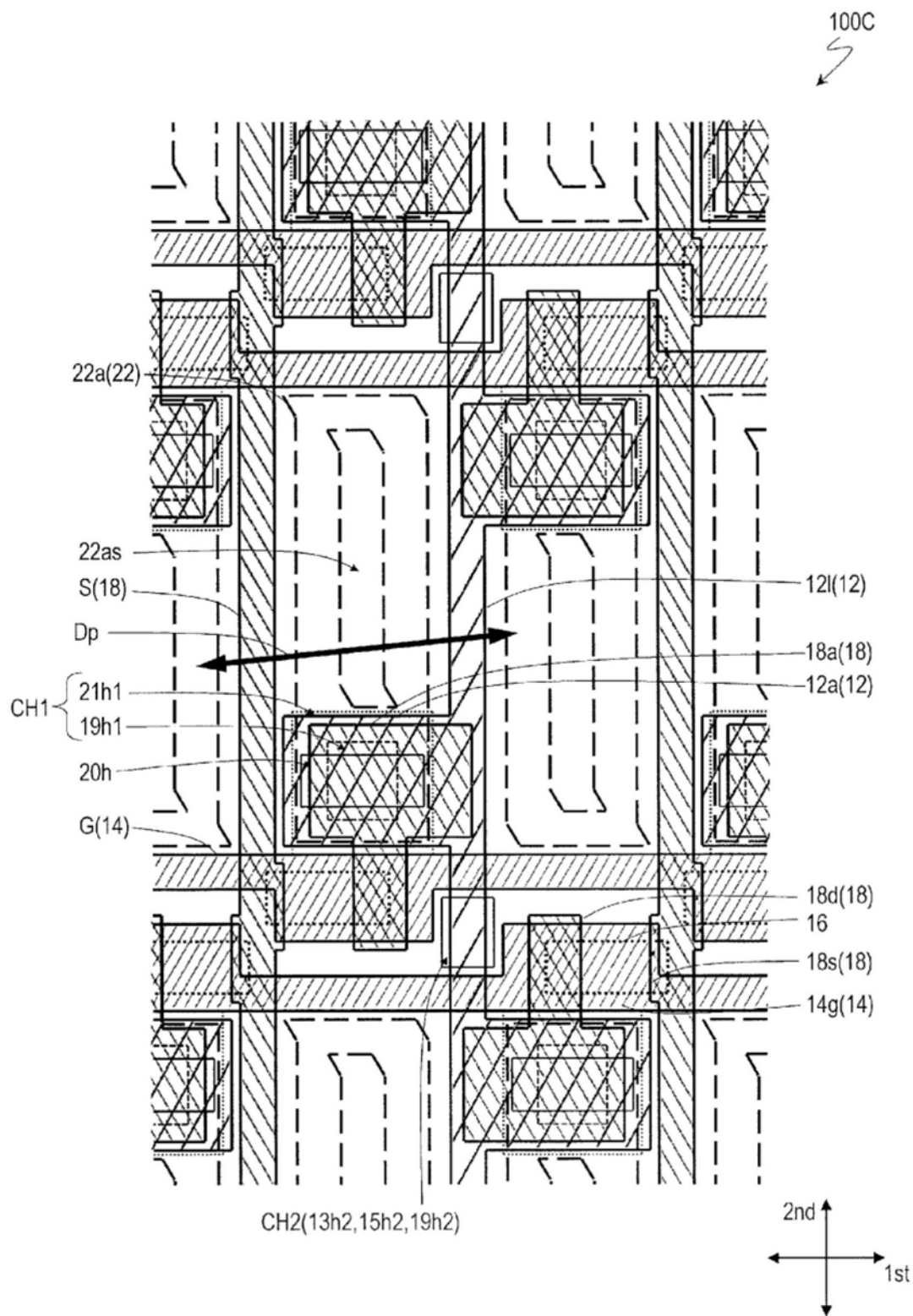


图19

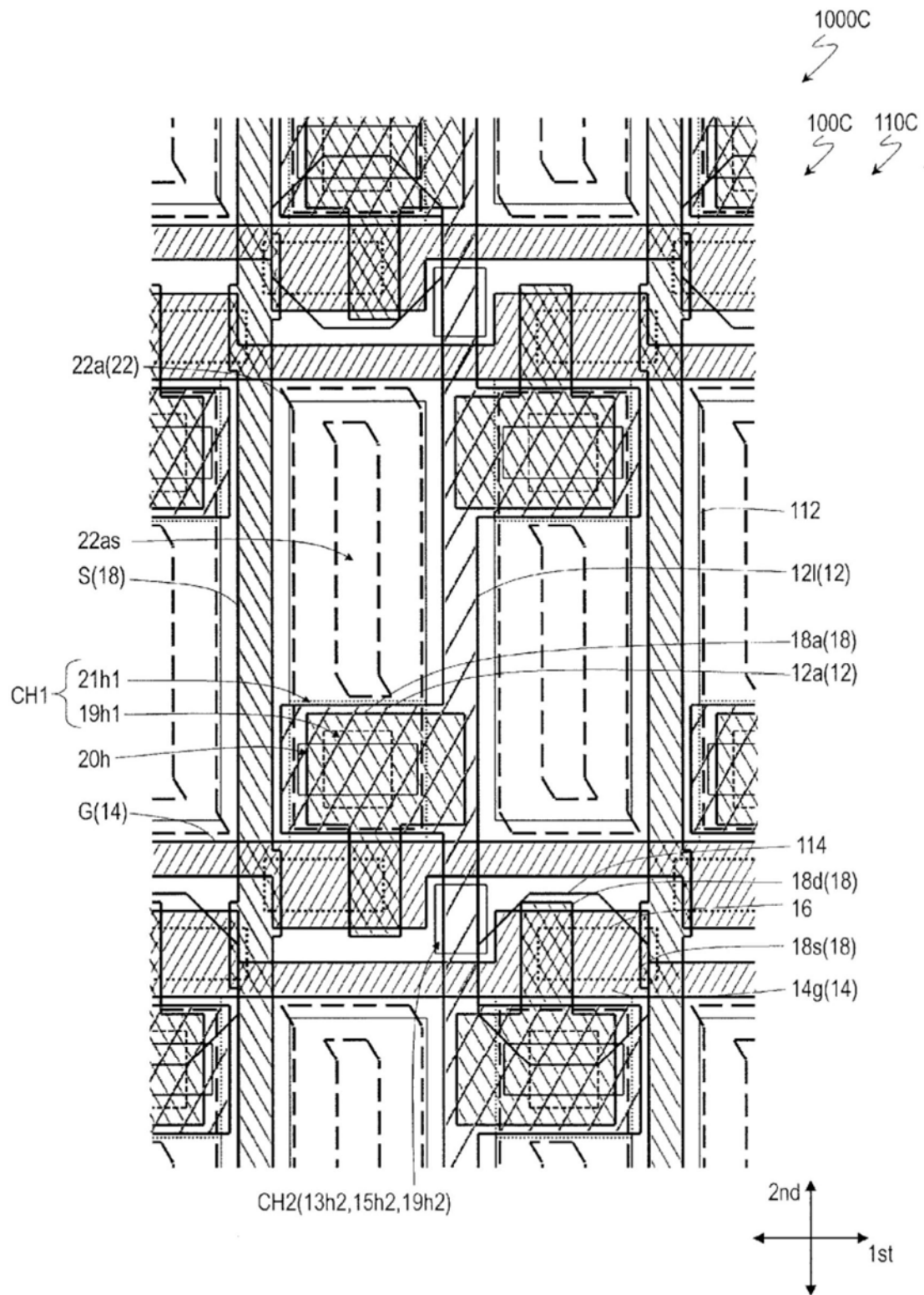


图20

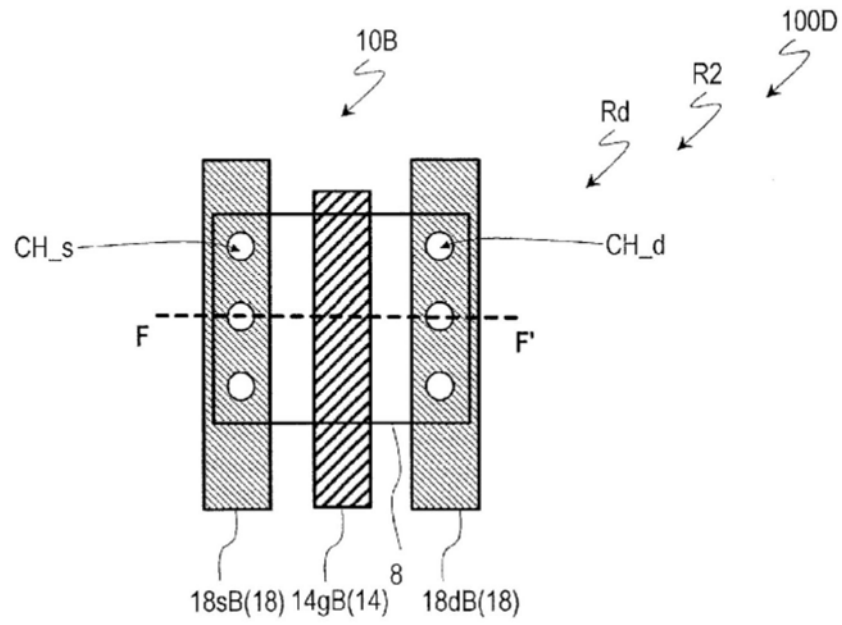


图21

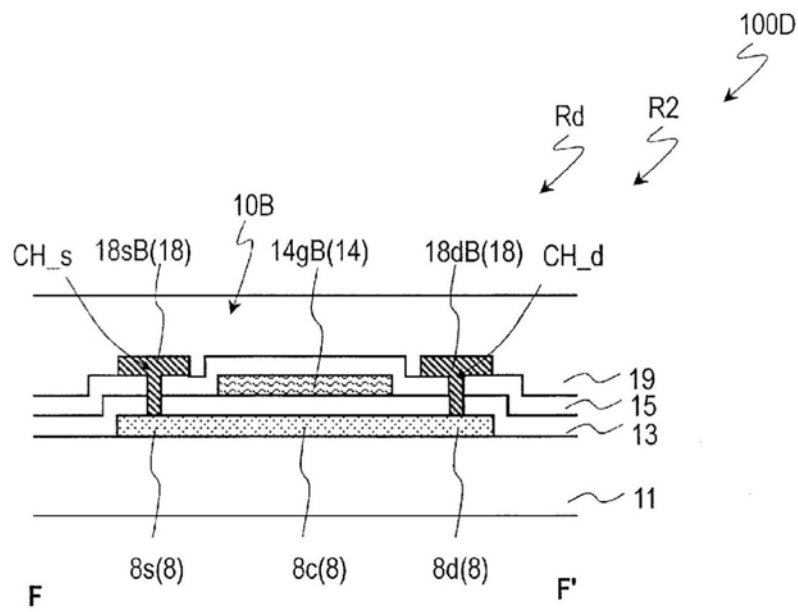


图22

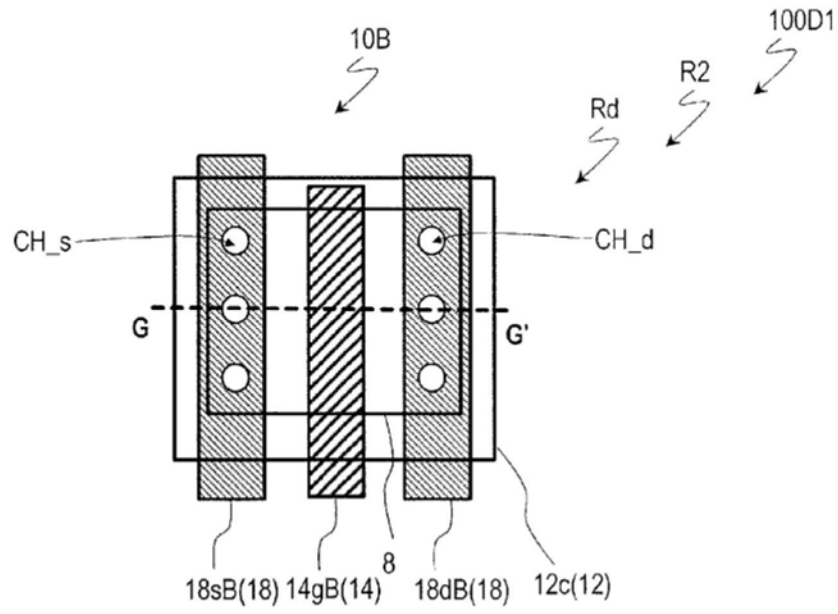


图23

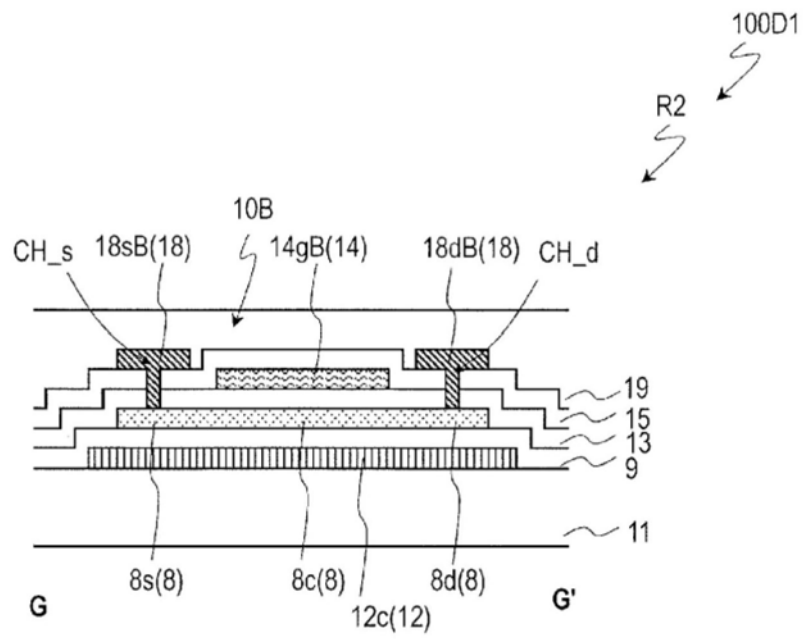


图24

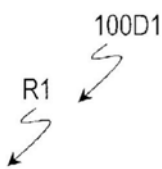


图25

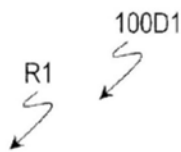


图26

专利名称(译)	有源矩阵基板和液晶显示装置		
公开(公告)号	CN110268316A	公开(公告)日	2019-09-20
申请号	CN201880010213.9	申请日	2018-01-26
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	吉田昌弘		
发明人	吉田昌弘		
IPC分类号	G02F1/1368 G02F1/1343 G09F9/30 H01L29/786		
CPC分类号	G02F1/1343 G02F1/1368 G09F9/30 H01L29/786		
代理人(译)	张艳凤		
优先权	2017019624 2017-02-06 JP		
外部链接	Espacenet SIPO		

摘要(译)

有源矩阵基板(100A)具有：栅极金属层(14)和源极金属层(16)；层间绝缘层(19)；形成在层间绝缘层上的第1透明导电层(20)和第2透明导电层(22)；以及形成在栅极金属层之下的下侧金属层(12)。下侧金属层包含在列方向上延伸且与多个源极总线(S)不重叠的多个CS总线(12I)。多个像素中的每一个像素包含：漏极延伸设置部(18a)，其从漏极电极(18d)延伸设置；第1透明电极(20a)；第2透明电极(22a)，其连接到漏极延伸设置部；以及辅助电容电极(12a)，其包含下侧金属层和/或栅极金属层，与多个CS总线中的任意至少1个CS总线电连接，在从基板的法线方向观看时与漏极延伸设置部重叠。

