



(12)发明专利申请

(10)申请公布号 CN 109683406 A

(43)申请公布日 2019.04.26

(21)申请号 201910111193.0

(22)申请日 2019.02.12

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 曹武

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G02F 1/1343(2006.01)

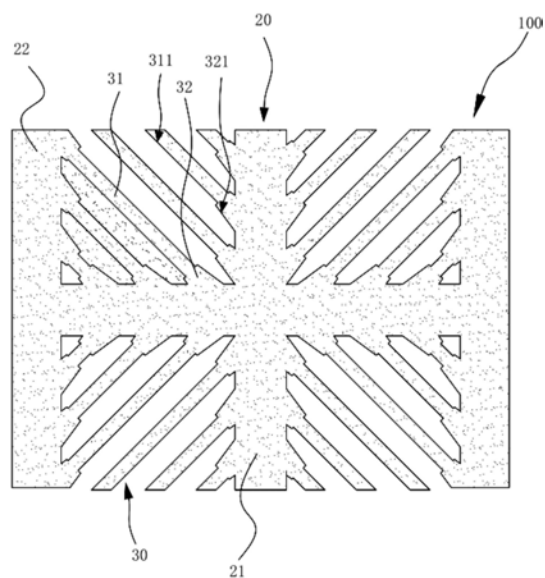
权利要求书1页 说明书5页 附图8页

(54)发明名称

像素电极

(57)摘要

一种像素电极,包括第一像素电极和多个第二像素电极,所述第二像素电极包括第一子支部和第二子支部,所述第二子支部的一端与所述第一像素电极连接,相对的另一端与所述第一子支部连接,所述第一子支部的第一宽度与所述第二子支部的第二宽度不相同。通过在像素电极的主干部与支部的交界处改变支部的宽度,可以有效控制暗纹,提高液晶效率和液晶显示面板的穿透率。



1. 一种像素电极,其特征在于,包括:
第一像素电极;
多个第二像素电极,所述第二像素电极包括:
一第一子支部,所述第一子支部包括第一侧边;
至少一第二子支部,所述第二子支部包括第二侧边,所述第二子支部的一端与所述第一子支部连接,相对的另一端与所述第一像素电极连接,其中,
所述第一子支部的第一宽度与所述第二子支部的第二宽度不相同。
2. 根据权利要求1所述的像素电极,其特征在于,所述第二子支部为轴对称图形或中心对称图形。
3. 根据权利要求2所述的像素电极,其特征在于,所述第一子支部的第一宽度小于所述第二子支部的第二宽度。
4. 根据权利要求3所述的像素电极,其特征在于,所述第二子支部为等腰梯形,沿着所述第二子支部的对称轴靠近所述第一像素电极的方向,所述第二子支部的宽度逐渐增大。
5. 根据权利要求3所述的像素电极,其特征在于,所述第二子支部为平行四边形,所述第二子支部的第二侧边与所述第一子支部的第二侧边所在的直线重合。
6. 根据权利要求2所述的像素电极,其特征在于,所述第一子支部的第一宽度大于所述第二子支部的第二宽度。
7. 根据权利要求5所述的像素电极,其特征在于,所述第二子支部为等腰梯形,沿着所述第二子支部的对称轴靠近所述第一像素电极的方向,所述第二子支部的宽度逐渐减小。
8. 根据权利要求6所述的像素电极,其特征在于,所述第二子支部为平行四边形,所述第二子支部的第二侧边与所述第一子支部的第一侧边平行。
9. 根据权利要求1所述的像素电极,其特征在于,所述第一像素电极将一个子像素区域分成多个筹,多个间隔平行设置的所述第二像素电极位于每一个筹内。
10. 根据权利要求9所述的像素电极,其特征在于,一个筹内的相邻两个所述第一子支部的第一侧边之间的垂直距离为6~4.5微米。

像素电极

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电极。

背景技术

[0002] 液晶显示面板的穿透率主要受到三个物理因子的影响,分别为穿透区膜层的总吸收透射率、绝对开口率、以及液晶效率。产品技术精进时,如何在不改变膜层吸收和开口区大小的前提下,利用像素电极图案的设计来提高液晶效率成为提升穿透率的重要途径。一般像素电极包括主干部和分支结构,如图1所示,主干部包括具有“十”字形状的中心主干部11和位于中心主干部11外围的侧向主干部13、以及像素电极分支12,像素电极通电后能够产生倾斜的电场,从而诱导不同区域内的液晶分子倒向不同的方向。

[0003] 如图2所示,图2为现有技术中的中心主干部11(或侧主干部13)与像素电极分支12的部分结构放大示意图,像素电极分支12的图案宽度为L,相邻两个像素电极分支12的间隙为S,两者之和为P,一般而言,P越小,显示面板的穿透率越佳,当P值达到临界工艺极限,穿透率提升的效果不明显,而对于固定的P值不变时,L与S的比值关系很微妙,从理论上讲,L越大,给予的垂直电场越强,倾角改善越明显,穿透率越高,但是从模拟结果看,由于主干部与像素电极分支12的边界处受复杂电场影响,边界处不遵从此规律,在主干部与像素电极分支12的边界区域内,容易恶化暗纹,影响穿透率。

发明内容

[0004] 本发明提供一种像素电极,以解决现有的像素电极由于主干部和分支的边界处受到复杂电场的影响而恶化暗纹,影响液晶效率,进而影响液晶显示面板的穿透率的问题。

[0005] 为解决上述问题,本发明提供的技术方案如下:

[0006] 本发明提供一种像素电极,包括第一像素电极和多个第二像素电极;所述第二像素电极支部包括一个第一子支部和至少一个第二子支部,所述第一子支部包括第一侧边,所述第二子支部包括第二侧边,所述第二子支部的一端与所述第一子支部连接,相对的另一端与所述第一像素电极连接,其中,所述第一子支部的第一宽度与所述第二子支部的第二宽度不相同。

[0007] 在本发明的至少一种实施例中,所述第二子支部为轴对称图形或中心对称图形。

[0008] 在本发明的至少一种实施例中,所述第一子支部的第一宽度小于所述第二子支部的第二宽度。

[0009] 在本发明的至少一种实施例中,所述第二子支部为等腰梯形,沿着所述第二子支部的对称轴靠近所述第一像素电极的方向,所述第二子支部的宽度逐渐增大。

[0010] 在本发明的至少一种实施例中,所述第二子支部为平行四边形,所述第二子支部的第二侧边与所述第一子支部的第二侧边重合。

[0011] 在本发明的至少一种实施例中,所述第一子支部的第一宽度大于所述第二子支部的第二宽度。

[0012] 在本发明的至少一种实施例中,所述第二子支部为等腰梯形,沿着所述第二子支部的对称轴靠近所述第一像素电极的方向,所述第二子支部的宽度逐渐减小。

[0013] 在本发明的至少一种实施例中,所述第二子支部为平行四边形,所述第二子支部的第二侧边与所述第一子支部的第一侧边平行。

[0014] 在本发明的至少一种实施例中,所述第一像素电极将一个子像素区域分成多个筹,多个间隔平行设置的所述第二像素电极位于每一个筹内。

[0015] 在本发明的至少一种实施例中,一个筹内的相邻两个所述第一子支部的第一侧边之间的垂直距离为6~4.5微米。

[0016] 在本发明的至少一种实施例中,所述第一像素电极将一个子像素区域分成四个筹。

[0017] 在本发明的至少一种实施例中,所述四个筹内的多个所述第一子支部的延伸方向与水平方向的夹角分别为45度、135度、负135度、负45度。

[0018] 本发明的有益效果为:通过在像素电极的主干部与支部的交界处设置第一子支部,用以改变支部在交界处的宽度,可以有效控制暗纹,提高液晶效率和液晶显示面板的穿透率。

附图说明

[0019] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1、图2为现有技术的像素电极的结构示意图;

[0021] 图3、图4为本发明的实施例一的像素电极的结构示意图;

[0022] 图5为本发明的实施例二的像素电极的结构示意图;

[0023] 图6、图7为本发明的实施例三的像素电极的结构示意图;

[0024] 图8为本发明的实施例四的像素电极的结构示意图;

[0025] 图9为本发明的实施例五的像素电极的结构示意图;

[0026] 图10为本发明的实施例六的像素电极的结构示意图;

[0027] 图11为本发明的实施例七的像素电极的结构示意图。

具体实施方式

[0028] 以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是用以相同标号表示。

[0029] 本发明针对现有的像素电极,由于像素电极的主干部和分支的边界处受到复杂电场的影响而恶化暗纹,影响液晶效率,进而影响液晶显示面板的穿透率的问题,本实施例能够解决该缺陷。

[0030] 实施例一

[0031] 如图3、图4所示,本实施例提供一种像素电极100,包括第一像素电极20、和多个第二像素电极30,所述第二像素电极30与所述第一像素电极20连接。

[0032] 所述第一像素电极20将一个子像素区域分成多个筹,在各个筹内,所述第二像素电极30自所述第一像素电极20沿不同方向延伸,相邻筹内的所述第二像素电极30的延伸方向不同。

[0033] 本实施例中的所述第一像素电极20为“十”字形结构,将一个子像素区域分成四个筹,每个筹内的所述第二像素电极30间隔且平行设置。

[0034] 所述第二像素电极30包括第一子支部31和第二子支部32,所述第二子支部32的一端与所述第一子支部31连接,其相对的另一端与所述第一像素电极20连接;所述第一子支部31的一端与所述第二子支部32连接,相对的另一端向外侧延伸。

[0035] 所述第一子支部31的延伸方向与水平方向的夹角呈现一定的角度,本实施例中四个筹内的所述第一子支部31的延伸方向与水平方向的夹角分别为45度、135度、负135度、负45度。这是由于理论上当液晶分子的方位角为45度时(长轴沿子支部延伸方向排列),倾角为90度,像素区域的穿透率最高。

[0036] 如图4所示,所述第一子支部31包括第一侧边311,所述第一侧边311为与所述第一子支部延伸方向相同的一侧(所述第一子支部的左侧边或右侧边),一个筹内的相邻的两个所述第一子支部31的第一侧边311之间的水平连线距离为P1。

[0037] 所述第二子支部32包括第二侧边321,所述第二侧边321为与所述第一子支部31相同的一侧,一个筹内的相邻的两个所述第二子支部32的第二侧边321之间的水平连线距离为P2,P2等于P1,一个筹内的相邻的两个所述第一子支部31的第一侧边311之间的垂直距离为P,P值为6~4.5微米之间,本实施例中的P值为5微米。

[0038] 所述第一子支部31为条状图形,所述第二子支部32为轴对称图形,所述第二子支部32的对称轴322与所述第一子支部31的延伸方向相同。

[0039] 所述第一子支部31的第一宽度L1小于所述第二子支部32的第二宽度L2,所述第一宽度L1和所述第二宽度L2均是在与所述第二子支部32的对称轴322垂直的方向上测得。

[0040] 具体地,所述第二子支部32为等腰梯形,本实施例中的所述第二子支部32为正梯形,即所述第二子支部32在沿着其对称轴靠近所述第一像素电极20的方向上的宽度逐渐增大。

[0041] 本实施例中的所述第一子支部31可为矩形,所述第一子支部31的第一宽度L1为2微米,一个筹内的相邻两个所述第一子支部31之间的垂直距离(垂直间隙)为3微米,由理论分析和实验模拟测试知,所述第一子支部的同侧边的垂直距离P保持不变时,在一定程度上,穿透率随着所述第一子支部的第一宽度L1的减小而增大,但每个P值对应的所述第一子支部的第一宽度L1的最佳设计值不同,L1的最佳设计值存在峰值(最大值),一旦L1小于或大于该峰值后,穿透率会降低。

[0042] 本实施例中的所述第二像素电极30包括一个所述第一子支部31和一个所述第二子支部32,在其他实施例中,在所述第一像素电极20与所述第二像素电极30的交界处(连接处),可叠加多个所述第二子支部32。

[0043] 本实施例中的所述第一像素电极20为像素电极100的主干部,第二像素电极30为像素电极100的支部。与现有技术相比,本发明在支部与主干的交界处,增加了支部的宽度,

通过加粗在主干交界处的支部,增大像素电极在此处的面积,增强局部电场,使得液晶分子更易倒伏,提高倾角因子,缩小暗纹。

[0044] 实施例二

[0045] 如图5所示,与实施例一不同的是,本实施例中的所述第一子支部31的第一宽度L1大于所述第二子支部32的第二宽度L2。所述第二子支部32为倒梯形,沿着所述第二子支部32的对称轴322靠近所述第一像素电极20的方向,所述第二子支部的宽度逐渐减小。

[0046] 在其他实施例中,倒梯形状的所述第二子支部32可设置所述第一像素电极20的十字中心附近,其他远离十字中心的交界处可设置成如图4所示的正梯形状的所述第二子支部,这是由于位于所述第一像素电极20的十字中心附近处的液晶分子效率低的主要原因是其方位角因子效率较低,液晶分子受到三边电场的互相影响,较难实现方位角为45度的偏转,通过减小在此处的所述第二像素电极30的宽度,进而增大相邻的所述第二像素电极30之间的间隙,降低三边电场的互相影响,提升方位角因子,进而提高穿透率。

[0047] 实施例三

[0048] 如图6所示,与实施例一相比,本实施例中的所述第一像素电极20包括中心主干部21和侧向主干部22,所述中心主干部21和所述侧向主干部22一起将一个子像素区域分成四个筹,所述中心主干部21为十字形,所述侧向主干部22分别设置于所述中心主干部21的两相对侧,将四个筹内的第二像素电极30的外侧边界包围。

[0049] 如图7所示,图7为本实施例中的第二像素电极30与第一像素电极20的边界处的结构示意图,一个筹内的部分所述第二像素电极30的首尾两个端部分别与所述中心主干部21、所述侧向主干部22连接,在与所述中心主干部21和所述侧向主干部22的连接边界处,均设置有第二子支部32,即部分所述第二像素电极30包括一个第一子支部31和两个第二子支部32,所述第一子支部31的两个相对的端部分别与两个所述第二子支部32连接,所述第二子支部32的一端连接所述中心主干部21(或侧向主干部22),其相对的另一端连接所述第一子支部31,第二子支部32的结构与实施例一中的第二子支部的结构相同,这里不再赘述。

[0050] 由于在所述侧向主干部22与所述第二像素电极30形成的边界处受到Data line(数据线)与公共电极电场的影响,致使该边界处的液晶效率相较于中心主干部21边界处更为低下,因此在所述侧向主干部22与所述第二像素电极30的交界处也设置有第二子支部32的结构,以用于改善暗纹,提高液晶效率。

[0051] 在其他实施例中,所述侧向主干部22设置于所述十字中心主干部21的四侧,所述侧向主干部22围成一框架结构,将所述中心主干部21及所述第二像素电极30包围,所述侧向主干部22也可设置在所述中心主干部的三个边侧处,具体结构可视实际设计需要而定。但需保证的是,侧向主干部22与所述第二像素电极30的交界处、中心主干部21与所述第二像素电极30的交界处均设置有第二子支部32,保证交界处的第二子支部32的宽度与第一子支部31的宽度不同。

[0052] 实施例四

[0053] 如图8所示,与实施例一不同的是,本实施例中的所述第二子支部32为中心对称图形,具体为平行四边形,在其他实施例中所述第二子支部32可为菱形。

[0054] 所述第一子支部31的第一宽度L1小于所述第二子支部32的第二宽度L2,所述第一宽度L1和所述第二宽度L2均是在与水平方向相同的方向上测得。

[0055] 所述第一子支部31的第一侧边311与所述第二子支部32的第二侧边321所在的直线重合。

[0056] 一个筹内的相邻两个所述第一子支部31的第一侧边311之间的水平距离P1等于相邻的两个所述第二子支部32的第二侧边321之间的水平距离P2。通过减小在边界处的第二像素电极30之间的间隙,增大在边界处的第二像素电极30的宽度,提升了液晶在交界处的倾角因子,进而提高穿透率。

[0057] 实施例五

[0058] 如图9所示,与实施例四不同的是,第一子支部31的第一侧边311与第二子支部32的第二侧边321不重合,所述第一侧边311与所述第二侧边321平行,其他结构均与实施例四相同。

[0059] 实施例六

[0060] 如图10所示,与实施例四不同的是,本实施例中的第一子支部31的第一宽度L1大于所述第二子支部32的第二宽度L2,其他结构均与实施例四相同。

[0061] 实施例七

[0062] 如图11所示,与实施例六不同的是,本实施例中的第一子支部31的第一侧边311与第二子支部32的第二侧边321不重合,具体地,所述第一侧边311平行于所述第二侧边321,其他结构均与实施例六相同。

[0063] 本发明提供的像素电极可应用于显示面板中,以液晶显示面板为例,所述液晶显示面板包括TFT阵列基板、彩膜基板、液晶层、像素电极以及公共电极。

[0064] 所述TFT阵列基板与所述彩膜基板相对设置,所述像素电极设置于所述TFT阵列基板面向所述彩膜基板的一侧,所述公共电极设置于所述彩膜基板面向所述TFT阵列基板的一侧,所述液晶层设置于所述像素电极与所述公共电极之间。

[0065] 有益效果:本发明提供的像素电极通过改变像素电极支部在像素电极主干道交界处的宽度,可以有效控制暗纹,提高液晶效率和液晶显示面板的穿透率。

[0066] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

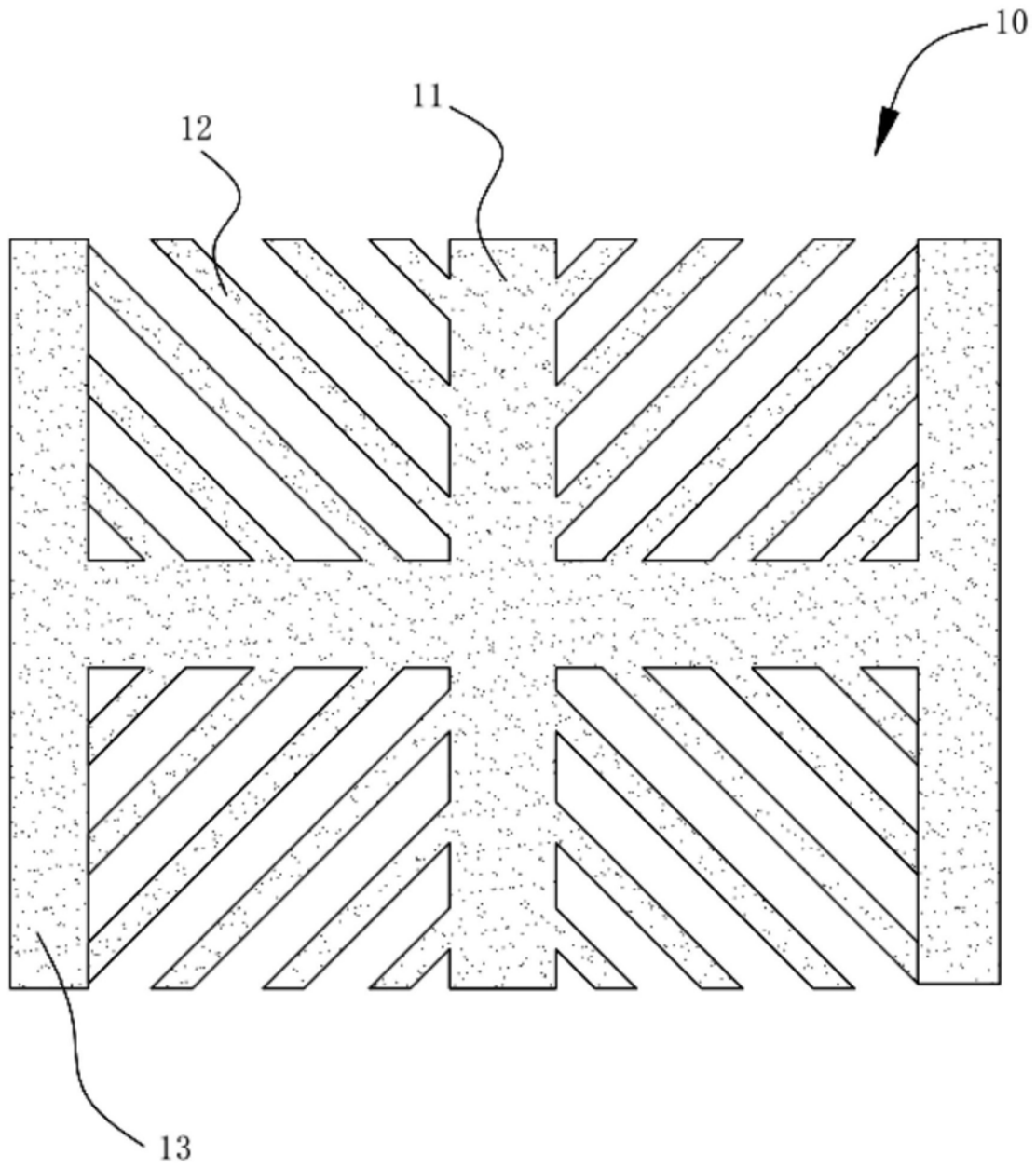


图1

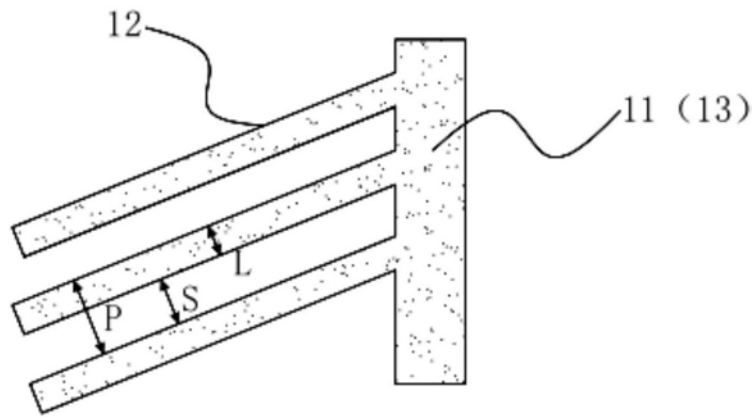


图2

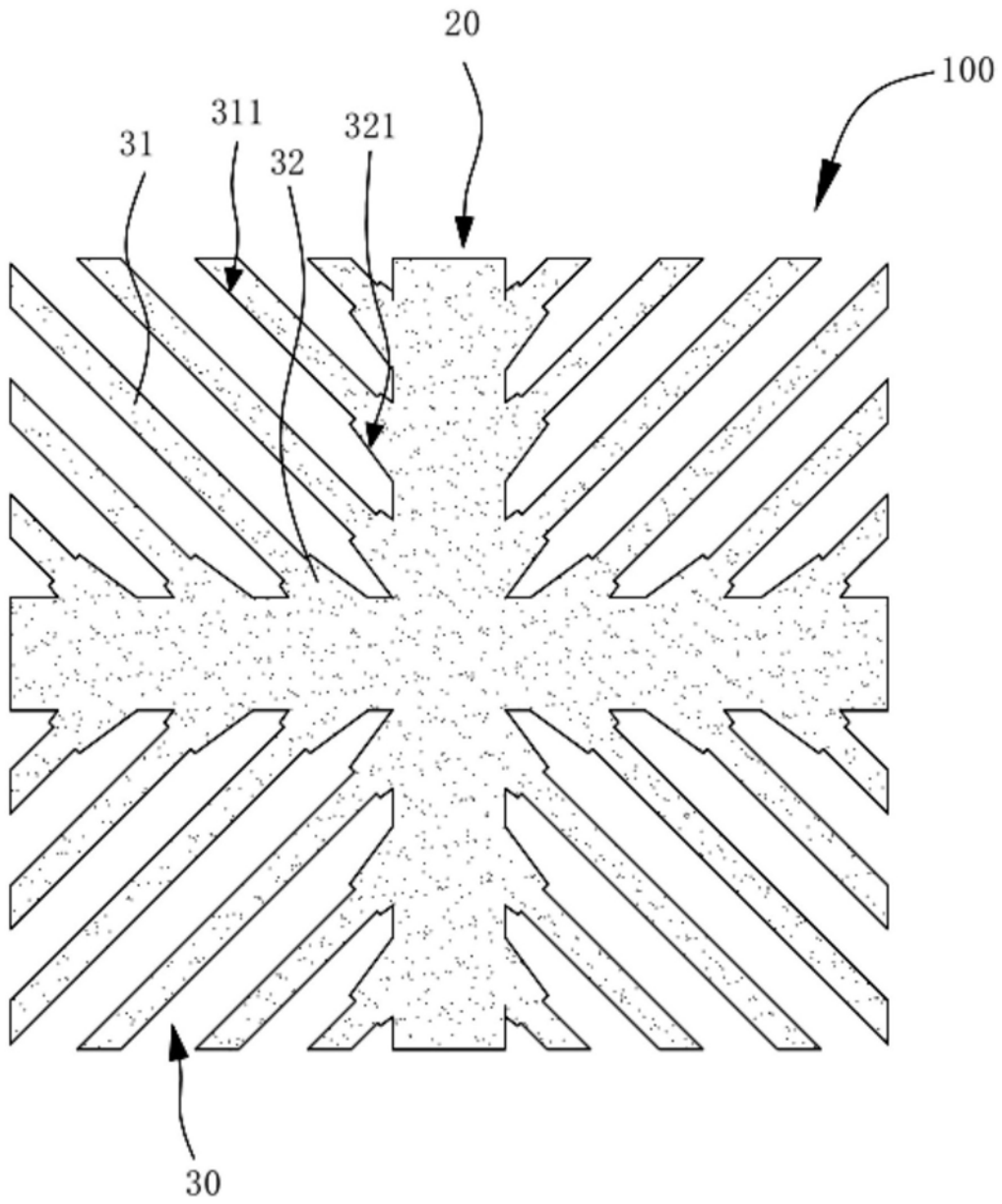


图3

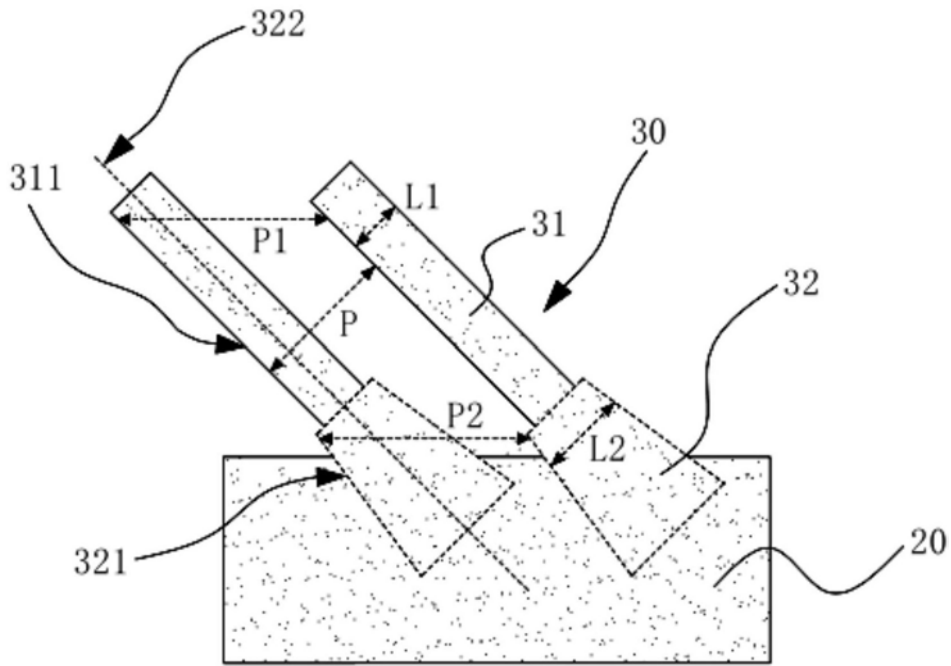


图4

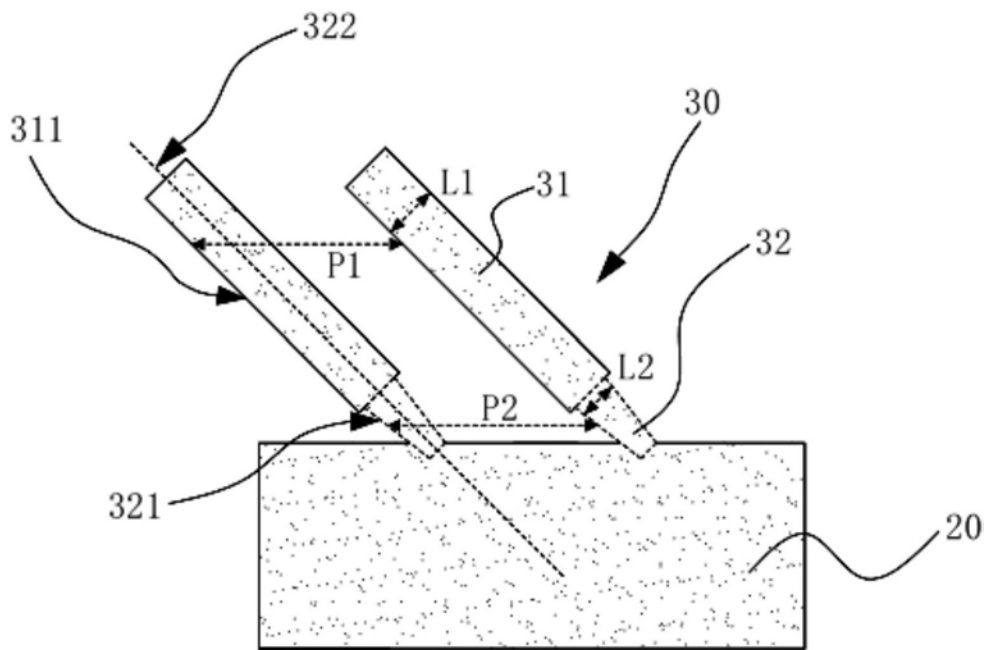


图5

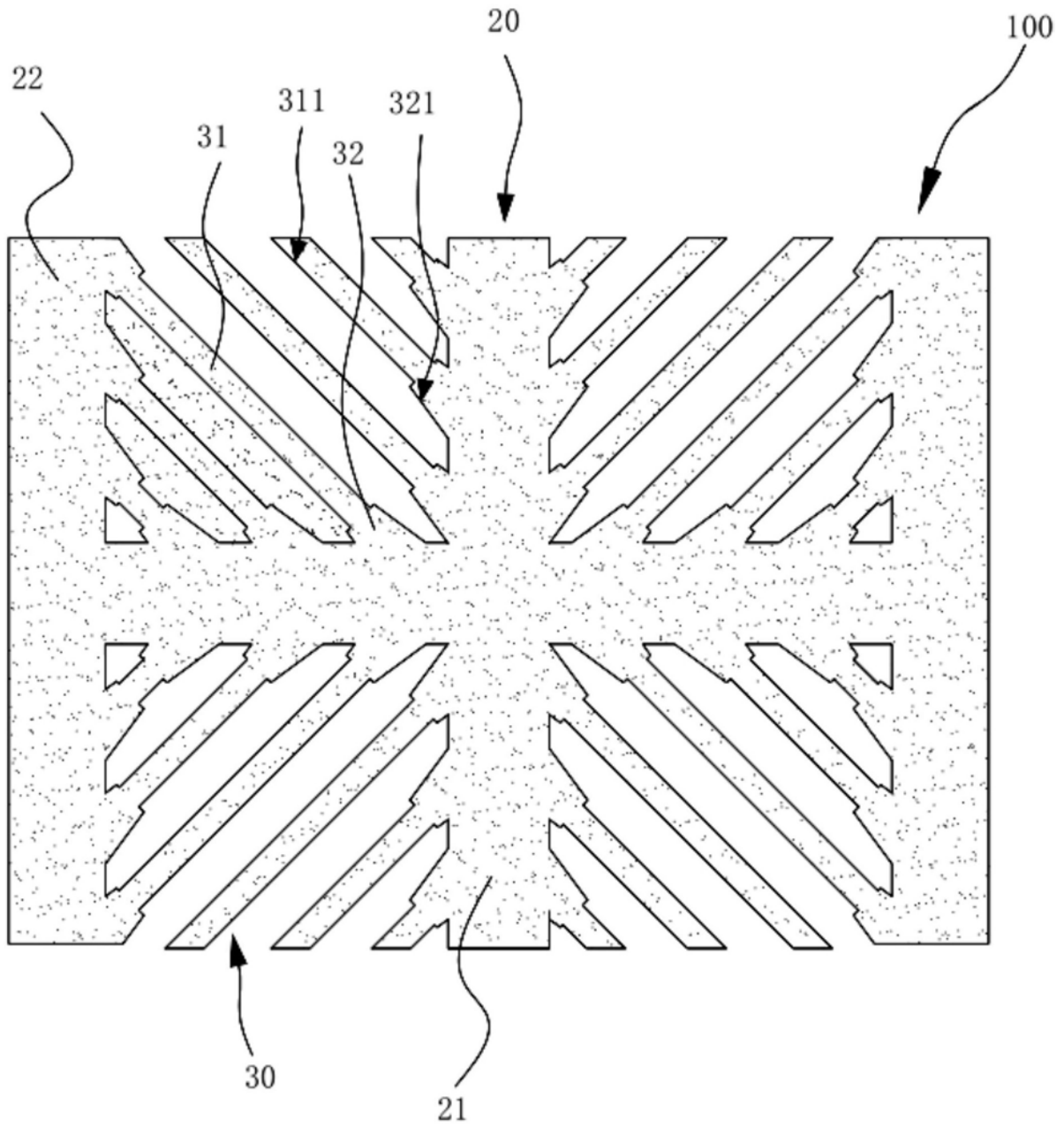


图6

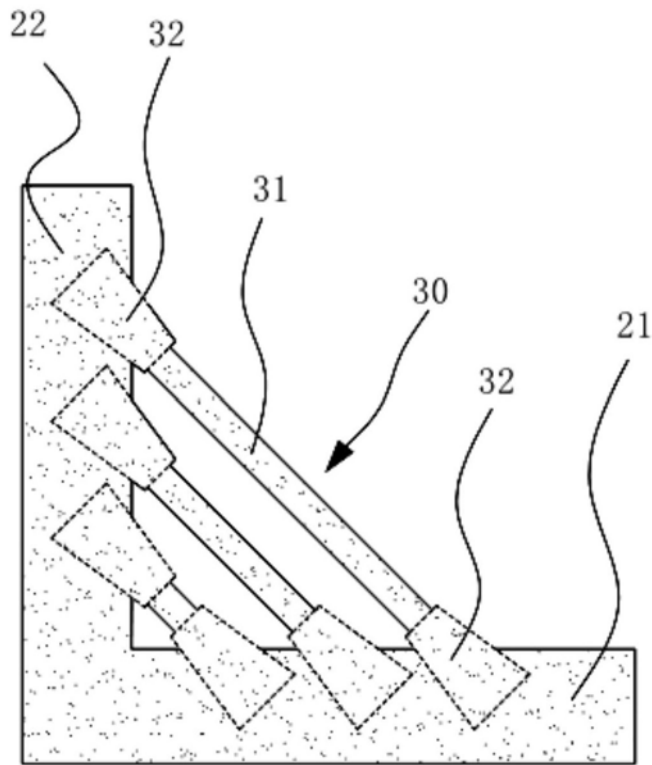


图7

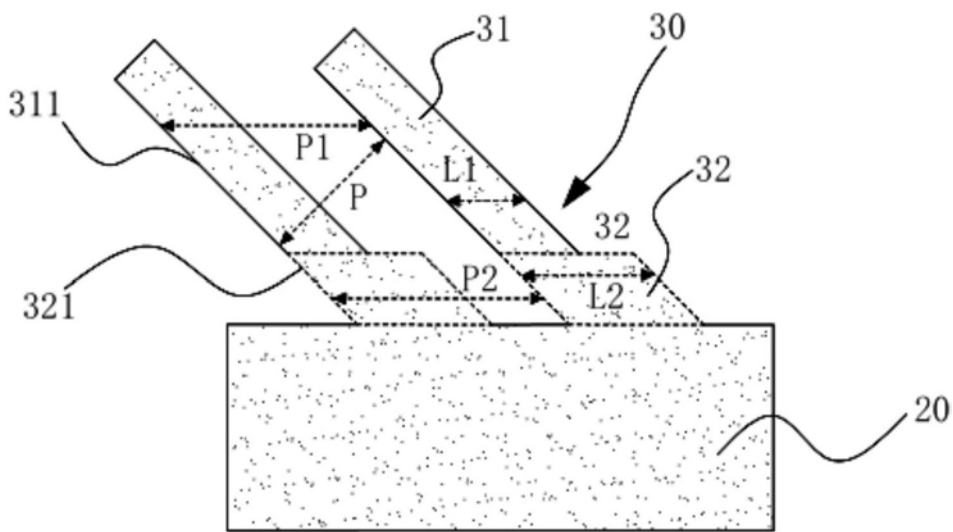


图8

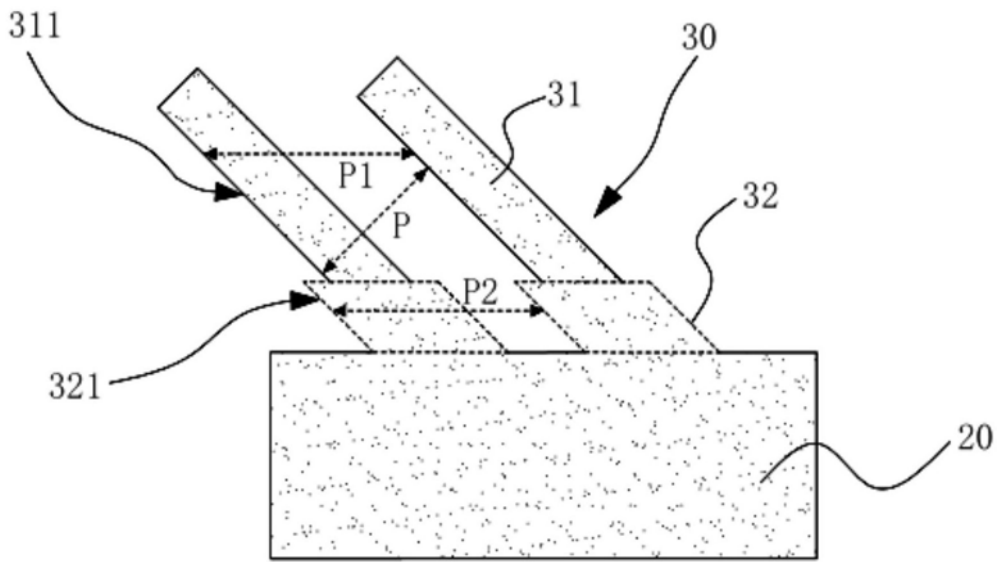


图9

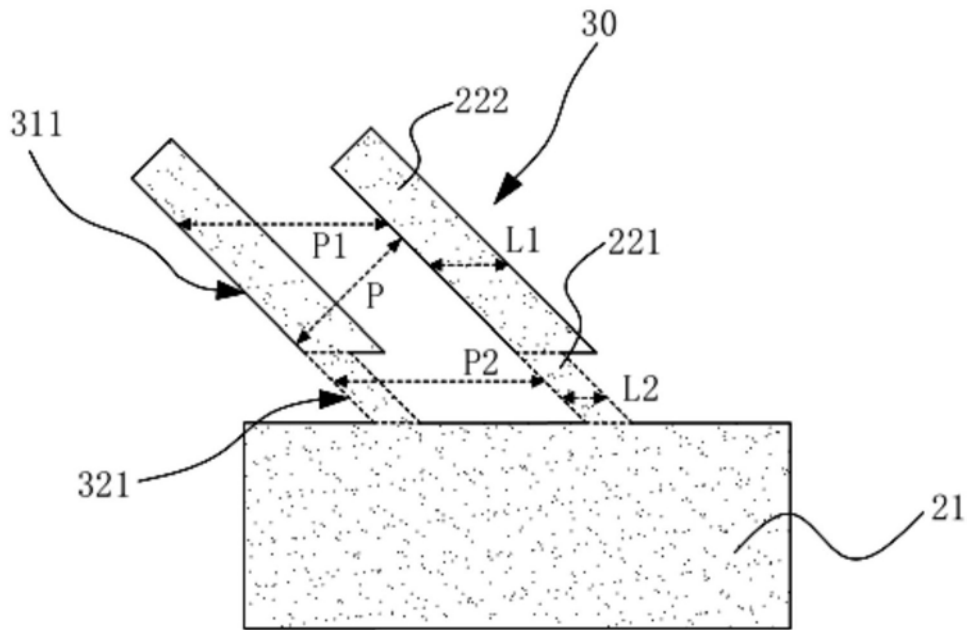


图10

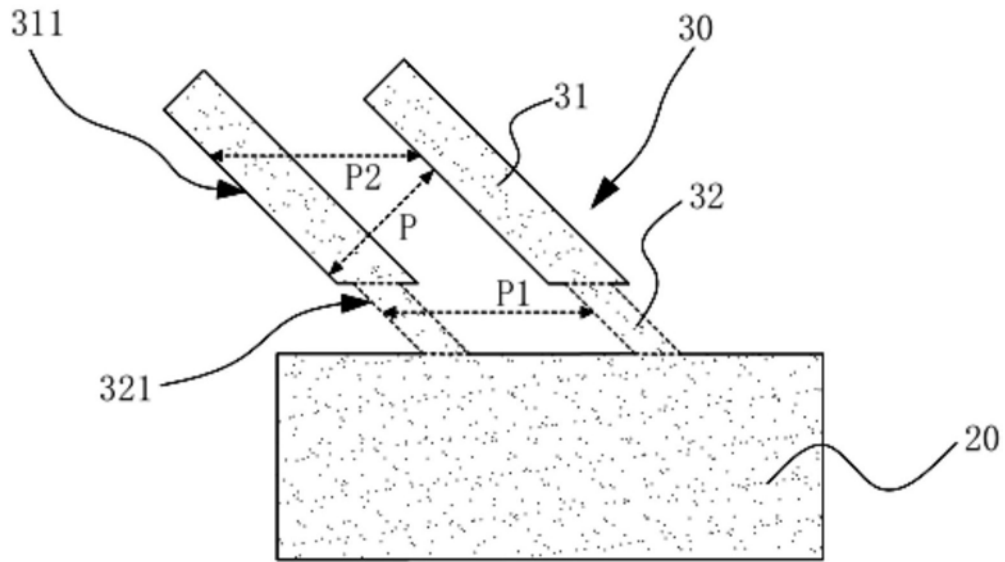


图11

专利名称(译)	像素电极		
公开(公告)号	CN109683406A	公开(公告)日	2019-04-26
申请号	CN201910111193.0	申请日	2019-02-12
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	曹武		
发明人	曹武		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

一种像素电极，包括第一像素电极和多个第二像素电极，所述第二像素电极包括第一子支部和第二子支部，所述第二子支部的一端与所述第一像素电极连接，相对的另一端与所述第一子支部连接，所述第一子支部的第一宽度与所述第二子支部的第二宽度不相同。通过在像素电极的主干部与支部的交界处改变支部的宽度，可以有效控制暗纹，提高液晶效率和液晶显示面板的穿透率。

